

(19) 日本国特許庁(JP)

再 公 表 特 許(A1)

(11) 国際公開番号

W02013/011601

発行日 平成27年2月23日 (2015. 2. 23)

(43) 国際公開日 平成25年1月24日 (2013. 1. 24)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H092
GO2F 1/1343 (2006.01)	GO2F 1/1343	

審査請求 有 予備審査請求 未請求 (全 22 頁)

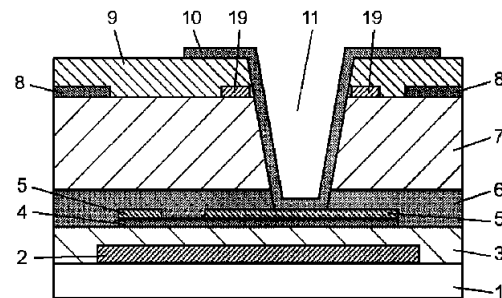
出願番号	特願2012-531572 (P2012-531572)	(71) 出願人	000005821
(21) 国際出願番号	PCT/JP2012/001590		パナソニック株式会社
(22) 国際出願日	平成24年3月8日 (2012. 3. 8)		大阪府門真市大字門真1006番地
(11) 特許番号	特許第5201298号 (P5201298)	(74) 代理人	100109667
(45) 特許公報発行日	平成25年6月5日 (2013. 6. 5)		弁理士 内藤 浩樹
(31) 優先権主張番号	特願2011-157438 (P2011-157438)	(74) 代理人	100120156
(32) 優先日	平成23年7月19日 (2011. 7. 19)		弁理士 藤井 兼太郎
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100137202
			弁理士 寺内 伊久郎
		(72) 発明者	佐藤 栄一
			大阪府門真市大字門真1006番地 パナ
			ソニック株式会社内
		Fターム(参考)	2H092 GA14 GA61 JA26 JA46 JB05
			JB58 NA04 NA07 NA27 QA06

最終頁に続く

(54) 【発明の名称】 液晶表示装置およびその製造方法

(57) 【要約】

液晶表示装置は、液晶層を介して互いに対向配置される一対の透明基板と、透明基板のうち一方の透明基板の液晶層側の画素領域に形成したゲート電極を覆うように形成されるゲート絶縁膜と、ゲート絶縁膜上に設けられた薄膜トランジスタを構成する半導体膜と、半導体膜上に第1の絶縁膜及び第2の絶縁膜を介して設けられた第1の電極と、第1の電極上に第3の絶縁膜を介して設けられた第2の電極と、第1の絶縁膜、第2の絶縁膜および第1の電極上の第3の絶縁膜に一括して形成され、第2の電極が形成されるコンタクトホールとを備え、コンタクトホールの周囲領域に、フローティング電極を形成している。



【特許請求の範囲】

【請求項 1】

液晶層を介して互いに対向配置される一対の透明基板と、
前記一対の前記透明基板のうち一方の前記透明基板の前記液晶層側の画素領域に形成したゲート電極を覆うように形成されるゲート絶縁膜と、
前記ゲート絶縁膜上に設けられた薄膜トランジスタからなるスイッチング素子と、
前記スイッチング素子上に絶縁膜を介して設けられた第 1 の電極と、
前記第 1 の電極上に絶縁膜を介して設けられ、かつ前記スイッチング素子の電極に接続される第 2 の電極と、
前記スイッチング素子上の前記絶縁膜および前記第 1 の電極上の前記絶縁膜に一括して形成され、前記第 2 の電極が形成されるコンタクトホールと
を備えた液晶表示装置であって、
前記スイッチング素子上の前記絶縁膜の前記コンタクトホールの周囲領域に、前記第 1 の電極と同時にフローティング電極を形成している液晶表示装置。

10

【請求項 2】

液晶層を介して互いに対向配置される一対の透明基板と、
前記一対の前記透明基板のうち前記一方の前記透明基板の前記液晶層側の画素領域に形成したゲート電極を覆うように形成されるゲート絶縁膜と、
前記ゲート絶縁膜上に設けられた薄膜トランジスタからなるスイッチング素子と、
前記スイッチング素子上に絶縁膜を介して設けられた第 1 の電極と、
前記第 1 の電極上に絶縁膜を介して設けられ、かつ前記スイッチング素子の電極に接続される第 2 の電極と、
前記スイッチング素子上の前記絶縁膜および前記第 1 の電極上の前記絶縁膜に一括して形成され、前記第 2 の電極が形成されるコンタクトホールと
を備えた液晶表示装置の製造方法であって、
前記スイッチング素子上に前記絶縁膜を形成した後、
前記スイッチング素子上の前記絶縁膜上に前記第 1 の電極をパターニングして形成するとともに、前記コンタクトホールを形成する周囲領域にフローティング電極を形成し、
その後前記第 1 の電極上に前記絶縁膜を形成した後、前記複数の絶縁膜に一括してコンタクトホールを形成して前記スイッチング素子の前記電極の一部を外部に露出させ、
前記スイッチング素子の前記電極と前記第 2 の電極を接続する
液晶表示装置の製造方法。

20

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、特に IPS (In - Plane - Switching) 方式と称される液晶表示装置およびその製造方法に関するものである。

【背景技術】

【0002】

IPS 方式と称される液晶表示装置は、液晶を介して対向配置される一対の透明基板のうち、一方の透明基板の液晶側の各画素領域に、画素電極と、この画素電極との間に透明基板と平行な電界（横電界）を発生させる共通電極とを形成することにより構成されている。そして、画素電極と共通電極の間の領域を透過する光の量を、電界により液晶の駆動を制御して調整するように構成されている。このような液晶表示装置は、表示面に対して斜めの方向から観察しても表示に変化のない、いわゆる広視野角特性に優れたものとして知られている。

40

【0003】

従来、このような液晶表示装置においては、画素電極と共通電極は、光を透過させない導電層で形成していた。しかし、近年、画素領域の周辺を除く領域の全域に透明電極からなる共通電極を形成し、この共通電極上に絶縁膜を介して帯状の画素電極を形成した構成

50

のものが知られるようになった。

【 0 0 0 4 】

このような構成の液晶表示装置は、横電界が画素電極と共通電極との間に発生するため、広視野角特性に優れているとともに、開口率が向上する特徴を有している（例えば、特許文献 1 参照）。

【 0 0 0 5 】

一方、斜め電界方式の液晶表示装置が開発されている。この液晶表示装置は液晶層に電界を印加するための画素電極と共通電極とを、それぞれ絶縁膜を介して異なる層に配置したもので、IPS方式の液晶表示装置よりも広視野角で、高コントラストであり、更に低電圧駆動ができると共により高透過率であるため、明るい表示が可能となるという特徴を有する。

10

【 0 0 0 6 】

しかしながら、ドレイン信号線と画素電極の電位差により配向異常が生じるため、信号線近傍が表示に寄与しない領域となって開口率が低下し、また信号線と画素電極で生じるカップリング容量によりクロストーク等の表示品位の低下を招きやすいという問題点も有する。

【 0 0 0 7 】

そこで、このような信号線電位の影響を少なくするため、層間樹脂膜を用いて、この層間樹脂膜上に画素電極や共通電極を配置した液晶表示装置が提案されている（例えば、特許文献 2 および 3 参照）。

20

【 0 0 0 8 】

しかしながら、さらに開口率（透過率）が高く、かつ安価に製造できる液晶表示装置およびその製造方法を供給することが要請されていた。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 9 】

【 特許文献 1 】 特開平 1 1 - 2 0 2 3 5 6 号公報

【 特許文献 2 】 特開 2 0 0 9 - 1 2 2 2 9 9 号公報

【 特許文献 3 】 特開 2 0 1 0 - 1 4 5 4 4 9 号公報

【 発明の概要 】

30

【 0 0 1 0 】

本発明の液晶表示装置は、一对の透明基板とゲート絶縁膜とスイッチング素子と第 1 の電極と第 2 の電極とコンタクトホールとを備えている。一对の透明基板は、液晶層を介して互いに対向配置される。ゲート絶縁膜は、透明基板のうち一方の透明基板の液晶層側の画素領域に形成したゲート電極を覆うように形成される。スイッチング素子は、ゲート絶縁膜上に設けられた薄膜トランジスタからなる。第 1 の電極は、スイッチング素子上に絶縁膜を介して設けられている。第 2 の電極は、第 1 の電極上に絶縁膜を介して設けられ、かつスイッチング素子の電極に接続される。コンタクトホールは、スイッチング素子上の絶縁膜および第 1 の電極上の絶縁膜に一括して形成され、第 2 の電極が形成されている。液晶表示装置は、スイッチング素子上の絶縁膜のコンタクトホールの周囲領域に、第 1 の電極と同時にフローティング電極を形成している。

40

【 0 0 1 1 】

また、本発明の液晶表示装置の製造方法は、一对の透明基板とゲート絶縁膜とスイッチング素子と第 1 の電極と第 2 の電極とコンタクトホールとを備えた液晶表示装置の製造方法である。

【 0 0 1 2 】

液晶表示装置の一对の透明基板は、液晶層を介して互いに対向配置される。ゲート絶縁膜は、透明基板のうち一方の透明基板の液晶層側の画素領域に形成したゲート電極を覆うように形成される。スイッチング素子は、ゲート絶縁膜上に設けられた薄膜トランジスタからなる。第 1 の電極は、スイッチング素子上に絶縁膜を介して設けられている。第 2 の

50

電極は、第 1 の電極上に絶縁膜を介して設けられ、かつスイッチング素子の電極に接続される。コンタクトホールは、スイッチング素子上の絶縁膜および第 1 の電極上の絶縁膜に一括して形成され、第 2 の電極が形成される。

【0013】

液晶表示装置の製造方法は、スイッチング素子上に絶縁膜を形成した後、絶縁膜上に第 1 の電極をパターンニングして形成するとともに、コンタクトホールを形成する周囲領域にフローティング電極を形成し、その後第 1 の電極上に絶縁膜を形成した後、複数の絶縁膜に一括してコンタクトホールを形成してスイッチング素子の電極の一部を外部に露出させ、スイッチング素子の電極と第 2 の電極を接続する。

【0014】

このようにして本発明によれば、低コストで開口率（透過率）の高い液晶表示装置およびその製造方法を提供することができるようになる。

【図面の簡単な説明】

【0015】

【図 1】図 1 は、本発明の一実施の形態による液晶表示装置の画素分の要部構造を示す平面図である。

【図 2】図 2 は、図 1 において、スイッチング素子部分の 2 - 2 断面における概略断面図である。

【図 3】図 3 は、図 1 において、液晶層部分の 3 - 3 断面における概略断面図である。

【図 4 A】図 4 A は、本発明の一実施の形態による液晶表示装置の製造方法における製造工程の一例を示す断面図である。

【図 4 B】図 4 B は、本発明の一実施の形態による液晶表示装置の製造方法における製造工程の一例を示す断面図である。

【図 4 C】図 4 C は、本発明の一実施の形態による液晶表示装置の製造方法における製造工程の一例を示す断面図である。

【図 4 D】図 4 D は、本発明の一実施の形態による液晶表示装置の製造方法における製造工程の一例を示す断面図である。

【図 4 E】図 4 E は、本発明の一実施の形態による液晶表示装置の製造方法における製造工程の一例を示す断面図である。

【発明を実施するための形態】

【0016】

（実施の形態）

以下、本発明の一実施の形態による液晶表示装置およびその製造方法について、図 1 ~ 図 4 E の図面を用いて説明する。

【0017】

図 1 は、本発明の一実施の形態による液晶表示装置の画素分の要部構造を示す平面図である。図 2 は、図 1 において、スイッチング素子部分の 2 - 2 断面における概略断面図である。図 3 は、図 1 において、液晶層部分の 3 - 3 断面における概略断面図である。図に示す液晶表示装置は、アクティブマトリクス方式の液晶表示装置であり、複数の画素がマトリクス状に配置されている。

【0018】

図 1、図 2、図 3 に示すように、一対の透明基板 1、12 は、液晶層 13 を介して互いに対向配置されている。そして、ガラス基板等の絶縁性の透明基板 1 の液晶層 13 側の画素領域には、複数のゲート電極 2 が直接、または下地層を介して所定のパターンで形成され、ゲート電極 2 を覆うようにゲート絶縁膜 3 が透明基板 1 上に形成されている。ゲート絶縁膜 3 上には、半導体膜 4 が形成されている。そして、半導体膜 4 上にソース/ドレイン電極 5 を形成することにより、スイッチング素子としての薄膜トランジスタが構成されている。

【0019】

ここで、半導体膜 4 としては、In - Ga - Zn - O を含む InGaZnOx のアモル

10

20

30

40

50

ファス酸化物半導体により構成するのが望ましい。この In-Ga-Zn-O を含む InGaZnO_x のアモルファス酸化物半導体膜の成膜方法としては、例えば、 $\text{InGaO}_3(\text{ZnO})_4$ 組成を有する多結晶焼結体をターゲットとして、スパッタ法やレーザー蒸着法などの気相成膜法により形成することができる。

【0020】

ゲート電極 2 とソース/ドレイン電極 5 は、それぞれ信号線 2 a、5 a に接続されている。それぞれの信号線 2 a、5 a は、ゲート絶縁膜 3 により絶縁された状態で交差するように形成されている。ゲート電極 2 は、走査信号線となる信号線 2 a と一体に形成されている。ソース/ドレイン電極 5 の信号線 5 a の一部は、映像信号線を兼ねており、両者が接続された構造となっている。ここで、ゲート電極 2 およびソース/ドレイン電極 5 およびそれぞれの信号線 2 a、5 a は、Al、Mo、Cr、W、Ti、Pb、Cu、Si の単体金属、またはこれらの複合層 (Ti/Al など) もしくは金属化合物層 (MoW, AlCu など) により形成される。本実施の形態においては、どちらも Cr で構成したが、ゲート電極 2 とソース/ドレイン電極 5 は異なる材料で構成してもよい。

10

【0021】

また、ソース/ドレイン電極 5、すなわちスイッチング素子の上には、第 1 の絶縁膜 6、第 2 の絶縁膜 7、共通電極としての第 1 の電極 8、第 3 の絶縁膜 9 および画素電極としての第 2 の電極 10 が順に積層形成されている。第 2 の電極 10 は、3 層の第 1 の絶縁膜 6、第 2 の絶縁膜 7 および第 3 の絶縁膜 9 に一括して形成されたコンタクトホール 11 を介して薄膜トランジスタのソース/ドレイン電極 5 に接続されている。すなわち、第 1 の電極 8 は、スイッチング素子上に絶縁膜としての第 1 の絶縁膜 6、第 2 の絶縁膜 7 を介して設けられている。第 2 の電極 10 は、第 1 の電極 8 上に絶縁膜としての第 3 の絶縁膜 9 を介して設けられ、かつスイッチング素子の電極に接続されている。コンタクトホール 11 は、壁面が第 2 の電極 10 で覆われている。コンタクトホール 11 の周囲領域には、フローティング電極 19 が形成されている。

20

【0022】

第 1 の電極 8 と第 2 の電極 10 とフローティング電極 19 は、例えば ITO (Indium Tin Oxide) などの透明導電膜で形成され、フローティング電極 19 は、第 1 の電極 8 を形成する工程において、コンタクトホール 11 が形成される領域の周囲に存在するように同時に形成されている。また、第 1 の電極 8 には、第 2 の電極 10 に印加される電位とは異なるコモン電位が供給されている。したがって、第 1 の電極 8 と第 2 の電極 10 と第 3 の絶縁膜 9 とによって保持容量を構成しており、しかも透明な保持容量を形成できるので、透過表示時の開口率を大きくできる。

30

【0023】

ここで、第 3 の絶縁膜 9 としては、プラズマ CVD (Chemical Vapor Deposition) 法により成膜したシリコン窒化膜が好適である。シリコン窒化膜を用いれば、塗布型の有機または無機材料の絶縁膜を用いる場合や、シリコン酸化膜を用いる場合に比べて、誘電率が高くなることから、保持容量を大きくすることができる。第 3 の絶縁膜 9 は、高温で成膜することにより、緻密な膜とすることが望ましい。

【0024】

第 2 の絶縁膜 7 は、塗布型の有機または無機材料からなる絶縁膜で、Si-O 結合を有した SOG (Spin on Glass) 材料により構成している。第 2 の絶縁膜 7 に SOG 材料を用いることで、後述するように、第 1 の絶縁膜 6 および第 3 の絶縁膜 9 との一括ドライエッチングが可能となり、製造工程を簡略化することができる。さらに、一般的なコータでの塗布工程で成膜することが可能であるため、真空装置で成膜する第 1 の絶縁膜 6 および第 3 の絶縁膜 9 のような無機絶縁膜に比べて、膜形成コスト自体も安価となる。また、無機絶縁膜を用いる場合に比べて厚く形成することが容易であるため、平坦性の向上や寄生容量を小さくすることが可能である。また、第 2 の絶縁膜 7 は、Si-O 結合を有した SOG 材料により構成しており、耐熱性が高く、第 3 の絶縁膜 9 を 240 以上で高温成膜することが可能となり、より信頼性の高い第 3 の絶縁膜の形成が可能である

40

50

。

【 0 0 2 5 】

図 3 に示すように、画像の表示側には、透明基板 1 と対向するように、ガラス基板等からなる共通基板としての絶縁性の透明基板 1 2 が配置され、これらの透明基板 1 と透明基板 1 2 との間に、液晶層 1 3 が配置されている。透明基板 1 の液晶層 1 3 と接する面となる第 2 の電極 1 0 上には、配向膜 1 4 が形成され、また透明基板 1 2 の液晶層 1 3 と接する面側にも配向膜 1 4 が配置されている。また、透明基板 1 2 の配向膜 1 4 が形成される内面には、カラーフィルタ 1 5、ブラックマトリクス 1 6 が形成され、それらを覆うようにオーバーコート 1 7 が形成され、このオーバーコート 1 7 上に配向膜 1 4 が形成されている。

10

【 0 0 2 6 】

また、透明基板 1 および透明基板 1 2 の外面には、偏光板 1 8 が配置されている。尚、図 1 においては、偏光板 1 8 は図示していない。また、必要に応じて、透明基板 1、1 2 のうち少なくとも一方に、位相差板などを配置しても良い。

【 0 0 2 7 】

ここで、本実施の形態による液晶表示装置では、第 2 の電極 1 0 は線状の部分を持し、櫛歯状に形成されている。また、第 1 の電極 8 は、面状に形成されている。そして、液晶表示装置は、第 2 の電極 1 0 と第 1 の電極 8 との間に透明基板 1 および透明基板 1 2 に平行な電界を発生させることにより、液晶層 1 3 を駆動して表示を行う。

20

【 0 0 2 8 】

次に、本発明の一実施の形態による液晶表示装置の製造方法の一例について、図 4 A ~ 4 E を用いて説明する。

【 0 0 2 9 】

まず、図 4 A に示すように、透明基板 1 を用意し、その表面の全域にたとえばスパッタリングによって Cr などからなる金属膜を形成する。そして、フォトリソグラフィ技術を用いて金属膜を選択エッチングして、信号線とともに、ゲート電極 2 を形成する。

【 0 0 3 0 】

次に、図 4 B に示すように、ゲート電極 2 を含む透明基板 1 表面の全域に、例えばプラズマ CVD 法あるいはスパッタリング法等を用いて、SiN 膜からなるゲート絶縁膜 3 を形成する。この時の成膜条件は、成膜温度（基板温度）が 380 であり、膜厚は 300 nm とした。さらに、ゲート絶縁膜 3 の表面の全域に、例えば CVD 法によって a-Si 層、または n 型不純物がドーピングされた a-Si 層を順次形成する。さらに、その a-Si 層の表面全域に、たとえばスパッタリング法によって Cr 膜などの金属膜を形成し、フォトリソグラフィ技術を用いて該 a-Si 層および金属膜を同時に選択エッチングし、薄膜トランジスタ（Thin Film Transistor、以下、「TFT」と略記する）の半導体膜 4 と、ソース/ドレイン電極（信号線を含む）5 をそれぞれ形成する。

30

【 0 0 3 1 】

次に、図 4 C に示すように、ソース/ドレイン電極 5（チャネル領域）を含む透明基板 1 表面の全域に、プラズマ CVD 法あるいはスパッタリング法等を用いて SiN からなる第 1 の絶縁膜 6 を形成する。さらに、第 1 の絶縁膜 6 表面の全面に Si-O 結合を有する SOG 材料を塗布し、オープン内での 250 で 60 分のベークによる熱硬化処理を行うことで、第 2 の絶縁膜 7 を形成した。なお、ここで形成された第 2 の絶縁膜 7 の厚さは 1.5 ~ 4.0 μm とすることが好ましい。第 2 の絶縁膜 7 の厚さが 1.5 μm 未満であると、TFT 等の存在箇所で段差が生じるようになり、更には、以下の工程で形成される第 1 の電極 8 や第 2 の電極 1 0 に段差が生じるようになるので、好ましくない。また、第 2 の絶縁膜 7 の厚さが 4.0 μm を超えると、第 2 の絶縁膜 7 による光吸収率が大きくなって表示領域の明るさが低下するので好ましくない。

40

【 0 0 3 2 】

さらに、第 2 の絶縁膜 7 表面の全域に、たとえばスパッタリング法によって ITO 膜を

50

形成する。そして、フォトリソグラフィ技術を用いてITO膜を選択エッチングし、厚さ55nmの第1の電極8およびフローティング電極19を形成した。なお、第1の電極8は、液晶表示装置の額縁領域に配線されたコモン配線に電氣的に接続される。フローティング電極19は、後工程で加工されるコンタクトホール11の周囲領域に存在するように形成されている。

【0033】

次に、図4Dに示すように、第1の電極8を含む第2の絶縁膜7表面の全域に、プラズマCVD法あるいはスパッタリング法等を用いて、例えば絶縁性が良好なSiNからなる第3の絶縁膜9を形成した。この時の成膜条件は、これよりも下層にある第2の絶縁膜7が耐熱温度の高いSiO₂材料であるため、成膜温度（基板温度）を230～300にすることが可能であり、第2の絶縁膜が従来の樹脂膜である場合に比べて、より緻密で信頼性の高い第3の絶縁膜9を形成することが可能である。

【0034】

また、このときにプラズマCVD法による成膜時の材料ガスであるモノシラン（SiH₄）とアンモニア（NH₃）のガス流量比を、絶縁膜の通常のパルク層形成の場合には1：6とし、途中から、アンモニア（NH₃）のガス流量を増やして例えば1：16とすることにより、絶縁膜の表面近傍が、それ以外の部分（パルク層）よりもエッチレートが速い膜とすることが望ましい。絶縁膜の表面近傍のエッチレートがそれ以外の部分よりも速い部分の膜厚は、絶縁膜の膜厚の5%以上、30%以下であることが望ましい。さらに言えば、この膜厚は、8%から12%程度であることが、より望ましい。このように、表面近傍にエッチレートの速い膜（後退層）を形成することによって、コンタクトホール11を形成する時に順テーパ形状とすることができる。すなわち、図4Dに示すように、コンタクトホール11は、その開口部に近いほど、底部に比べて、直径が大きくなるように形成することができる。

【0035】

第3の絶縁膜9の厚さは、TFTのチャネル領域、ソース/ドレイン電極の耐湿性および絶縁性を確保するため、100nm以上にとよい。なお、第3の絶縁膜9の厚さが1000nmを超えると、第1の電極8と第2の電極10との間に生じる容量が小さくなるので、液晶に十分な書き込み電圧を印加することができなくなると共に、液晶分子を駆動するために必要な電圧が高くなるので好ましくない。

【0036】

その後、第3の絶縁膜9上に、感光性のレジストマスク20を形成し、次に、ドライエッチング処理により、ソース/ドレイン電極5を覆う第1の絶縁膜6、第2の絶縁膜7、および第3の絶縁膜9の3層の絶縁膜を一括して貫通するように、各画素にコンタクトホール11を形成し、ソース/ドレイン電極5の一部を再度外部に露出させる。エッチングガスとしてSF₆、CHF₃、CF₄などとO₂の混合ガスを用い、ドライエッチングした。このように、3層の絶縁膜を一括してエッチングすることで、第2の絶縁膜7として感光性の樹脂材料を用い、フォトリソグラフィ技術によってパターンニング（コンタクトホール形成）を行う従来の液晶表示装置に比べて、フォトリソ工程や、露光工程負荷（露光、光反応処理）などの製造工程を低減でき、低コスト化が可能となる。

【0037】

さらに、SiNなどの無機絶縁膜である第1の絶縁膜6および第3の絶縁膜9に挟まれた、第2の絶縁膜7がSi-O結合を有するSiO₂材料であるため、ドライエッチング処理後に各層の段差は発生せず、フォトリソとの選択比が2.5以上、エッチングレートが500nm/min以上、さらに、プラズマによる絶縁膜へのダメージも発生しないため、安定したパターンニングが可能である。

【0038】

また、第3の絶縁膜9において、コンタクトホール11の周囲領域には、第1の電極8と同時にフローティング電極19を形成しており、コンタクトホール11を形成する際に、このフローティング電極19によってホールの広がりを防ぐことができるため、3層の

10

20

30

40

50

絶縁膜を一括してエッチングすることによりコンタクトホール 11 を形成した場合であっても、高精度のコンタクトホール 11 を形成することができる。

【0039】

図 4 E に示すように、コンタクトホール 11 の形成後、レジストマスク 20 を除去し、その後、第 3 の絶縁膜 9 の表面全体およびコンタクトホール 11 を覆うように ITO により透明導電性材料を被覆し、フォトリソグラフィ法およびエッチング法によって、第 2 の電極（画素電極）10 を形成した。膜厚は 75 nm とした。この際、透明導電性材料の一部がコンタクトホール 11 内に成膜され、これにより第 2 の電極（画素電極）10 とソース/ドレイン電極 5 とが電氣的に接続される。

【0040】

なお、本実施の形態では、第 3 の絶縁膜 9 として SiN 膜を用いたが、ITO 上の白濁を確実に回避するために少なくとも ITO と接触する第 3 の絶縁膜 9 を SiO₂ や SiON 等の酸素を含む絶縁膜を用いてもよい。

【0041】

また、ソース/ドレイン電極 5 の上に第 1 の絶縁膜 6 を形成した場合について説明したが、信頼性の要求度等により第 1 の絶縁膜 6 は必ずしも必要な層ではなく、ソース/ドレイン電極 5 の上に第 2 の絶縁膜 7 を直接形成した構成でも、本発明により保持容量を大きくする効果は奏することができる。なお、このような構造の場合も、第 2 の絶縁膜 7 として SOG 材料を用いることで、樹脂材料の場合よりも高い信頼性を得ることができる。さらに、絶縁膜として、SiN を形成する場合について説明しているが、これに限らず、SiO₂、SiO や SiN を含む積層膜、例えば SiO₂ と SiN の 2 層構造とすることもできる。

【0042】

また、第 3 の絶縁膜 9 において、コンタクトホール 11 の周囲領域には、第 1 の電極 8 と同時にフローティング電極 19 を形成しており、3 層の絶縁膜を一括してエッチングすることによりコンタクトホール 11 を形成した場合であっても、高精度のコンタクトホール 11 を形成することができ、これにより高い信頼性の第 2 の電極 10 を形成することができる。

【産業上の利用可能性】

【0043】

本発明によれば、低コストで開口率（透過率）の高い液晶表示装置を提供する上で有用な発明である。

【符号の説明】

【0044】

- 1, 12 透明基板
- 2 ゲート電極
- 3 ゲート絶縁膜
- 4 半導体膜
- 5 ソース/ドレイン電極
- 6 第 1 の絶縁膜
- 7 第 2 の絶縁膜（Si-O 結合を有する SOG 材料）
- 8 第 1 の電極
- 9 第 3 の絶縁膜
- 10 第 2 の電極
- 11 コンタクトホール
- 13 液晶層
- 19 フローティング電極

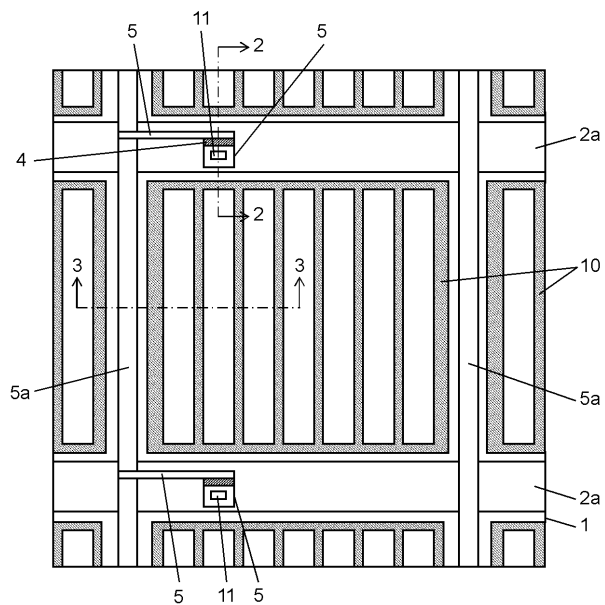
10

20

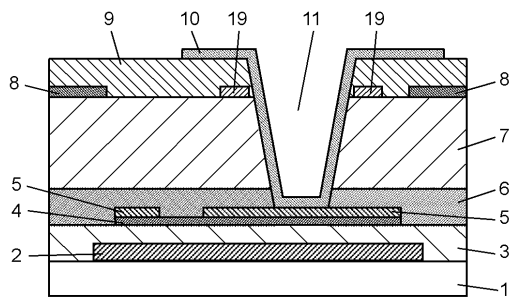
30

40

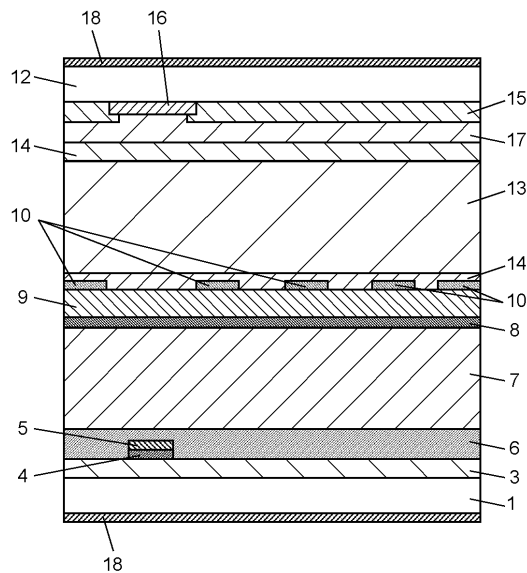
【図 1】



【図 2】



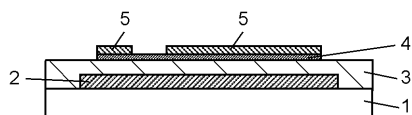
【図 3】



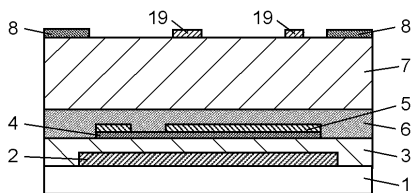
【図 4 A】



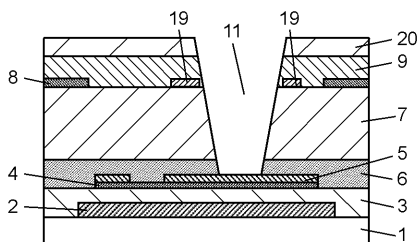
【図 4 B】



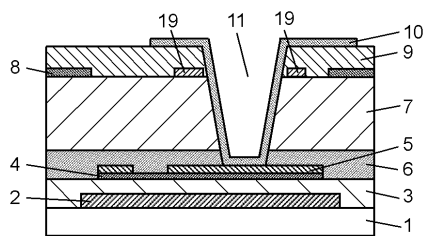
【図 4 C】



【図 4 D】



【図 4 E】



【手続補正書】

【提出日】平成24年7月11日(2012.7.11)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、特にIPS(In-Plane-Switching)方式と称される液晶表示装置およびその製造方法に関するものである。

【背景技術】

【0002】

IPS方式と称される液晶表示装置は、液晶を介して対向配置される一対の透明基板のうち、一方の透明基板の液晶側の各画素領域に、画素電極と、この画素電極との間に透明基板と平行な電界(横電界)を発生させる共通電極とを形成することにより構成されている。そして、画素電極と共通電極の間の領域を透過する光の量を、電界により液晶の駆動を制御して調整するように構成されている。このような液晶表示装置は、表示面に対して斜めの方向から観察しても表示に変化のない、いわゆる広視野角特性に優れたものとして知られている。

【0003】

従来、このような液晶表示装置においては、画素電極と共通電極は、光を透過させない導電層で形成していた。しかし、近年、画素領域の周辺を除く領域の全域に透明電極からなる共通電極を形成し、この共通電極上に絶縁膜を介して帯状の画素電極を形成した構成のものが知られるようになった。

【0004】

このような構成の液晶表示装置は、横電界が画素電極と共通電極との間に発生するため、広視野角特性に優れているとともに、開口率が向上する特徴を有している(例えば、特許文献1参照)。

【0005】

一方、斜め電界方式の液晶表示装置が開発されている。この液晶表示装置は液晶層に電界を印加するための画素電極と共通電極とを、それぞれ絶縁膜を介して異なる層に配置したもので、IPS方式の液晶表示装置よりも広視野角で、高コントラストであり、更に低電圧駆動ができると共に高透過率であるため、明るい表示が可能となるという特徴を有する。

【0006】

しかしながら、ドレイン信号線と画素電極の電位差により配向異常が生じるため、信号線近傍が表示に寄与しない領域となって開口率が低下し、また信号線と画素電極で生じるカップリング容量によりクロストーク等の表示品位の低下を招きやすいという問題点も有する。

【0007】

そこで、このような信号線電位の影響を少なくするため、層間樹脂膜を用いて、この層間樹脂膜上に画素電極や共通電極を配置した液晶表示装置が提案されている(例えば、特許文献2および3参照)。

【0008】

しかしながら、さらに開口率(透過率)が高く、かつ安価に製造できる液晶表示装置およびその製造方法を供給することが要請されていた。

【先行技術文献】

【特許文献】

【 0 0 0 9 】

【特許文献 1】特開平 1 1 - 2 0 2 3 5 6 号公報

【特許文献 2】特開 2 0 0 9 - 1 2 2 2 9 9 号公報

【特許文献 3】特開 2 0 1 0 - 1 4 5 4 4 9 号公報

【発明の概要】

【 0 0 1 0 】

本発明の液晶表示装置は、一対の透明基板とゲート絶縁膜とスイッチング素子と第 1 の電極と第 2 の電極とコンタクトホールとを備えている。一対の透明基板は、液晶層を介して互いに対向配置される。ゲート絶縁膜は、透明基板のうち一方の透明基板の液晶層側の画素領域に形成したゲート電極を覆うように形成される。スイッチング素子は、ゲート絶縁膜上に設けられた薄膜トランジスタからなる。第 1 の電極は、スイッチング素子上に絶縁膜を介して設けられている。第 2 の電極は、第 1 の電極上に絶縁膜を介して設けられ、かつスイッチング素子の電極に接続される。コンタクトホールは、スイッチング素子上の絶縁膜および第 1 の電極上の絶縁膜に一括して形成され、コンタクトホールには、第 2 の電極が形成されている。液晶表示装置は、スイッチング素子上の絶縁膜のコンタクトホールの周囲領域に、第 1 の電極と同時にフローティング電極を形成している。

【 0 0 1 1 】

また、本発明の液晶表示装置の製造方法は、一対の透明基板とゲート絶縁膜とスイッチング素子と第 1 の電極と第 2 の電極とコンタクトホールとを備えた液晶表示装置の製造方法である。

【 0 0 1 2 】

液晶表示装置の一対の透明基板は、液晶層を介して互いに対向配置される。ゲート絶縁膜は、透明基板のうち一方の透明基板の液晶層側の画素領域に形成したゲート電極を覆うように形成される。スイッチング素子は、ゲート絶縁膜上に設けられた薄膜トランジスタからなる。第 1 の電極は、スイッチング素子上に絶縁膜を介して設けられている。第 2 の電極は、第 1 の電極上に絶縁膜を介して設けられ、かつスイッチング素子の電極に接続される。コンタクトホールは、スイッチング素子上の絶縁膜および第 1 の電極上の絶縁膜に一括して形成され、コンタクトホールには、第 2 の電極が形成されている。

【 0 0 1 3 】

液晶表示装置の製造方法は、スイッチング素子上に絶縁膜を形成した後、絶縁膜上に第 1 の電極をパターニングして形成するとともに、コンタクトホールを形成する周囲領域にフローティング電極を形成し、その後第 1 の電極上に絶縁膜を形成した後、複数の絶縁膜に一括してコンタクトホールを形成してスイッチング素子の電極の一部を外部に露出させ、スイッチング素子の電極と第 2 の電極を接続する。

【 0 0 1 4 】

このようにして本発明によれば、低コストで開口率（透過率）の高い液晶表示装置およびその製造方法を提供することができるようになる。

【図面の簡単な説明】

【 0 0 1 5 】

【図 1】本発明の一実施の形態による液晶表示装置の画素分の要部構造を示す平面図

【図 2】図 1 において、スイッチング素子部分の 2 - 2 断面における概略断面図

【図 3】図 1 において、液晶層部分の 3 - 3 断面における概略断面図

【図 4 A】本発明の一実施の形態による液晶表示装置の製造方法における製造工程の一例を示す断面図

【図 4 B】本発明の一実施の形態による液晶表示装置の製造方法における製造工程の一例を示す断面図

【図 4 C】本発明の一実施の形態による液晶表示装置の製造方法における製造工程の一例を示す断面図

【図 4 D】本発明の一実施の形態による液晶表示装置の製造方法における製造工程の一例を示す断面図

【図４Ｅ】本発明の一実施の形態による液晶表示装置の製造方法における製造工程の一例を示す断面図

【発明を実施するための形態】

【００１６】

（実施の形態）

以下、本発明の一実施の形態による液晶表示装置およびその製造方法について、図１～図４Ｅの図面を用いて説明する。

【００１７】

図１は、本発明の一実施の形態による液晶表示装置の一画素分の要部構造を示す平面図である。図２は、図１において、スイッチング素子部分の２－２断面における概略断面図である。図３は、図１において、液晶層部分の３－３断面における概略断面図である。図に示す液晶表示装置は、アクティブマトリクス方式の液晶表示装置であり、複数の画素がマトリクス状に配置されている。

【００１８】

図１、図２、図３に示すように、一对の透明基板１、１２は、液晶層１３を介して互いに対向配置されている。そして、ガラス基板等の絶縁性の透明基板１の液晶層１３側の画素領域には、複数のゲート電極２が直接、または下地層を介して所定のパターンで形成されている。そして、ゲート電極２を覆うようにゲート絶縁膜３が透明基板１上に形成されている。ゲート絶縁膜３上には、半導体膜４が形成されている。そして、半導体膜４上にソース／ドレイン電極５を形成することにより、スイッチング素子としての薄膜トランジスタが構成されている。

【００１９】

ここで、半導体膜４としては、 In-Ga-Zn-O を含む InGaZnO_x のアモルファス酸化物半導体により構成するのが望ましい。この In-Ga-Zn-O を含む InGaZnO_x のアモルファス酸化物半導体膜の成膜方法としては、例えば、 InGaO_3 （ ZnO ）₄組成を有する多結晶焼結体をターゲットとして、スパッタ法やレーザー蒸着法などの気相成膜法により形成することができる。

【００２０】

ゲート電極２は、信号線２ａに接続されている。ソース／ドレイン電極５は、信号線５ａに接続されている。それぞれの信号線２ａ、５ａは、ゲート絶縁膜３により絶縁された状態で交差するように形成されている。ゲート電極２は、走査信号線となる信号線２ａと一体に形成されている。ソース／ドレイン電極５の信号線５ａの一部は、映像信号線を兼ねており、両者が接続された構造となっている。ここで、ゲート電極２およびソース／ドレイン電極５およびそれぞれの信号線２ａ、５ａは、 Al 、 Mo 、 Cr 、 W 、 Ti 、 Pb 、 Cu 、 Si の単体金属、またはこれらの複合層（ Ti/Al など）もしくは金属化合物層（ MoW 、 AlCu など）により形成される。本実施の形態においては、どちらも Cr で構成したが、ゲート電極２とソース／ドレイン電極５は異なる材料で構成してもよい。

【００２１】

また、ソース／ドレイン電極５、すなわちスイッチング素子の上には、第１の絶縁膜６、第２の絶縁膜７、共通電極としての第１の電極８、第３の絶縁膜９および画素電極としての第２の電極１０が順に積層形成されている。第２の電極１０は、３層の第１の絶縁膜６、第２の絶縁膜７および第３の絶縁膜９に一括して形成されたコンタクトホール１１を介して薄膜トランジスタのソース／ドレイン電極５に接続されている。すなわち、第１の電極８は、スイッチング素子上に絶縁膜としての第１の絶縁膜６、第２の絶縁膜７を介して設けられている。第２の電極１０は、第１の電極８上に絶縁膜としての第３の絶縁膜９を介して設けられ、かつスイッチング素子の電極に接続されている。コンタクトホール１１は、壁面が第２の電極１０で覆われている。コンタクトホール１１の周囲領域には、フローティング電極１９が形成されている。

【００２２】

第１の電極８と第２の電極１０とフローティング電極１９は、例えば ITO （ Indi

um Tin Oxide)などの透明導電膜で形成される。フローティング電極19は、第1の電極8を形成する工程において、コンタクトホール11が形成される領域の周囲に存在するように同時に形成されている。また、第1の電極8には、第2の電極10に印加される電位とは異なるコモン電位が供給されている。したがって、第1の電極8と第2の電極10と第3の絶縁膜9とによって保持容量を構成しており、しかも透明な保持容量を形成できるので、透過表示時の開口率を大きくできる。

【0023】

ここで、第3の絶縁膜9としては、プラズマCVD (Chemical Vapor Deposition) 法により成膜したシリコン窒化膜が好適である。シリコン窒化膜を用いれば、塗布型の有機または無機材料の絶縁膜を用いる場合や、シリコン酸化膜を用いる場合に比べて、誘電率が高くなることから、保持容量を大きくすることができる。第3の絶縁膜9は、高温で成膜することにより、緻密な膜とすることが望ましい。

【0024】

第2の絶縁膜7は、塗布型の有機または無機材料からなる絶縁膜で、Si-O結合を有したSOG (Spin on Glass) 材料により構成している。第2の絶縁膜7にSOG材料を用いることで、後述するように、第1の絶縁膜6および第3の絶縁膜9との一括ドライエッチングが可能となり、製造工程を簡略化することができる。さらに、一般的なコートでの塗布工程で成膜することが可能であるため、真空装置で成膜する第1の絶縁膜6および第3の絶縁膜9のような無機絶縁膜に比べて、膜形成コスト自体も安価となる。また、無機絶縁膜を用いる場合に比べて厚く形成することが容易であるため、平坦性の向上や寄生容量を小さくすることが可能である。また、第2の絶縁膜7は、Si-O結合を有したSOG材料により構成しており、耐熱性が高く、第3の絶縁膜9を240℃以上で高温成膜することが可能となり、より信頼性の高い第3の絶縁膜9の形成が可能である。

【0025】

図3に示すように、画像の表示側には、透明基板1と対向するように、ガラス基板等からなる共通基板としての絶縁性の透明基板12が配置され、これらの透明基板1と透明基板12との間に、液晶層13が配置されている。透明基板1の液晶層13と接する面となる第2の電極10上には、配向膜14が形成され、また透明基板12の液晶層13と接する面側にも配向膜14が配置されている。また、透明基板12の配向膜14が形成される内面には、カラーフィルタ15、ブラックマトリクス16が形成されている。そして、それらを覆うようにオーバーコート17が形成され、このオーバーコート17上に配向膜14が形成されている。

【0026】

また、透明基板1および透明基板12の外面には、偏光板18が配置されている。尚、図1においては、偏光板18は図示していない。また、必要に応じて、透明基板1、12のうち少なくとも一方に、位相差板などを配置しても良い。

【0027】

ここで、本実施の形態による液晶表示装置では、第2の電極10は線状の部分を有し、櫛歯状に形成されている。また、第1の電極8は、面状に形成されている。そして、液晶表示装置は、第2の電極10と第1の電極8との間に透明基板1および透明基板12に平行な電界を発生させることにより、液晶層13を駆動して表示を行う。

【0028】

次に、本発明の一実施の形態による液晶表示装置の製造方法の一例について、図4A～4Eを用いて説明する。

【0029】

まず、図4Aに示すように、透明基板1を用意し、その表面の全域にたとえばスパッタリングによってCrなどからなる金属膜を形成する。そして、フォトリソグラフィ技術を用いて金属膜を選択エッチングして、信号線とともに、ゲート電極2を形成する。

【0030】

次に、図4Bに示すように、ゲート電極2を含む透明基板1表面の全域に、例えばプラズマCVD法あるいはスパッタリング法等を用いて、SiN膜からなるゲート絶縁膜3を形成する。この時の成膜条件は、成膜温度（基板温度）が380度であり、膜厚は300nmとした。さらに、ゲート絶縁膜3の表面の全域に、例えばCVD法によってa-Si層、またはn型不純物がドーピングされたa-Si層を順次形成する。さらに、そのa-Si層の表面全域に、たとえばスパッタリング法によってCr膜などの金属膜を形成し、フォトリソグラフィ技術を用いて該a-Si層および金属膜を同時に選択エッチングし、薄膜トランジスタ（Thin Film Transistor、以下、「TFT」と略記する）の半導体膜4と、ソース/ドレイン電極（信号線を含む）5をそれぞれ形成する。

【0031】

次に、図4Cに示すように、ソース/ドレイン電極5（チャネル領域）を含む透明基板1表面の全域に、プラズマCVD法あるいはスパッタリング法等を用いてSiNからなる第1の絶縁膜6を形成する。さらに、第1の絶縁膜6表面の全面にSi-O結合を有するSiO₂材料を塗布し、オープン内での250度で60分のベークによる熱硬化処理を行うことで、第2の絶縁膜7を形成する。なお、ここで形成された第2の絶縁膜7の厚さは1.5~4.0μmとすることが好ましい。第2の絶縁膜7の厚さが1.5μm未満であると、TFT等の存在箇所段差が生じるようになり、更には、以下の工程で形成される第1の電極8や第2の電極10に段差が生じるようになるので、好ましくない。また、第2の絶縁膜7の厚さが4.0μmを超えると、第2の絶縁膜7による光吸収率が大きくなって表示領域の明るさが低下するので好ましくない。

【0032】

さらに、第2の絶縁膜7表面の全域に、たとえばスパッタリング法によってITO膜を形成する。そして、フォトリソグラフィ技術を用いてITO膜を選択エッチングし、厚さ55nmの第1の電極8およびフローティング電極19を形成する。なお、第1の電極8は、液晶表示装置の額縁領域に配線されたコモン配線に電氣的に接続される。フローティング電極19は、後工程で加工されるコンタクトホール11の周囲領域に存在するように形成されている。

【0033】

次に、図4Dに示すように、第1の電極8を含む第2の絶縁膜7表面の全域に、プラズマCVD法あるいはスパッタリング法等を用いて、例えば絶縁性が良好なSiNからなる第3の絶縁膜9を形成する。この時の成膜条件は、これよりも下層にある第2の絶縁膜7が耐熱温度の高いSiO₂材料であるため、成膜温度（基板温度）を230~300にすることが可能であり、第2の絶縁膜が従来の樹脂膜である場合に比べて、より緻密で信頼性の高い第3の絶縁膜9を形成することが可能である。

【0034】

また、このときにプラズマCVD法による成膜時の材料ガスであるモノシラン（SiH₄）とアンモニア（NH₃）のガス流量比を、絶縁膜の通常バルク層形成の場合には1:6とし、途中から、アンモニア（NH₃）のガス流量を増やして例えば1:16とすることにより、絶縁膜の表面近傍が、それ以外の部分（バルク層）よりもエッチングレートが速い膜とすることが望ましい。絶縁膜の表面近傍のエッチングレートがそれ以外の部分よりも速い部分の膜厚は、絶縁膜の膜厚の5%以上、30%以下であることが望ましい。さらに言えば、この膜厚は、8%から12%程度であることが、より望ましい。このように、表面近傍にエッチングレートの速い膜（後退層）を形成することによって、コンタクトホール11を形成する時に順テーパー形状とすることができる。すなわち、図4Dに示すように、コンタクトホール11は、その開口部に近いほど、底部に比べて、直径が大きくなるように形成することができる。

【0035】

第3の絶縁膜9の厚さは、TFTのチャネル領域、ソース/ドレイン電極5の耐湿性および絶縁性を確保するため、100nm以上にするとよい。なお、第3の絶縁膜9の厚さ

が1000nmを超えると、第1の電極8と第2の電極10との間に生じる容量が小さくなるので、液晶に十分な書き込み電圧を印加することができなくなると共に、液晶分子を駆動するために必要な電圧が高くなるので好ましくない。

【0036】

その後、第3の絶縁膜9上に、感光性のレジストマスク20を形成する。そして、次に、ドライエッチング処理により、ソース/ドレイン電極5を覆う第1の絶縁膜6、第2の絶縁膜7、および第3の絶縁膜9の3層の絶縁膜を一括して貫通するように、各画素にコンタクトホール11を形成し、ソース/ドレイン電極5の一部を再度外部に露出させる。エッチングガスとして SF_6 、 CHF_3 、 CF_4 などと O_2 の混合ガスを用い、ドライエッチングする。このように、3層の絶縁膜を一括してエッチングすることで、第2の絶縁膜7として感光性の樹脂材料を用い、フォトリソグラフィ技術によってパターンニング（コンタクトホール形成）を行う従来の液晶表示装置に比べて、フォトリソグラフィ工程などの製造工程が不要となり、また、露光工程負荷（露光、光反応処理）などの製造工程を低減でき、低コスト化が可能となる。

【0037】

さらに、SiNなどの無機絶縁膜である第1の絶縁膜6および第3の絶縁膜9に挟まれた、第2の絶縁膜7がSi-O結合を有するSOG材料である。したがって、ドライエッチング処理後に各層の段差は発生しない。また、第2の絶縁膜7とフォトリソグとの選択比が2.5以上、第2の絶縁膜7のエッチングレートが500nm/min以上にすることにより、プラズマによる第2の絶縁膜7へのダメージも発生しないため、安定したパターンニングが可能である。

【0038】

また、第3の絶縁膜9において、コンタクトホール11の周囲領域には、第1の電極8と同時にフローティング電極19を形成しており、コンタクトホール11を形成する際に、このフローティング電極19によってホールの広がりを防ぐことができる。したがって、3層の絶縁膜を一括してエッチングすることによりコンタクトホール11を形成した場合であっても、高精度のコンタクトホール11を形成することができる。

【0039】

図4Eに示すように、コンタクトホール11の形成後、レジストマスク20を除去し、その後、第3の絶縁膜9の表面全体およびコンタクトホール11を覆うようにITOによる透明導電性材料を被覆し、フォトリソグラフィ法およびエッチング法によって、第2の電極（画素電極）10を形成する。膜厚は75nmとしている。この際、透明導電性材料の一部がコンタクトホール11内に成膜され、これにより第2の電極（画素電極）10とソース/ドレイン電極5とが電氣的に接続される。

【0040】

なお、本実施の形態では、第3の絶縁膜9としてSiN膜を用いたが、ITO上の白濁を確実に回避するために少なくともITOと接触する第3の絶縁膜9を SiO_2 やSiON等の酸素を含む絶縁膜を用いてもよい。

【0041】

また、ソース/ドレイン電極5の上に第1の絶縁膜6を形成した場合について説明したが、信頼性の要求度等により第1の絶縁膜6は必ずしも必要な層ではなく、ソース/ドレイン電極5の上に第2の絶縁膜7を直接形成した構成でも、本発明により保持容量を大きくする効果は奏することができる。なお、このような構造の場合も、第2の絶縁膜7としてSOG材料を用いることで、樹脂材料の場合よりも高い信頼性を得ることができる。さらに、絶縁膜として、SiNを形成する場合について説明しているが、これに限られず、 SiO_2 、SiOやSiNを含む積層膜、例えば SiO_2 とSiNの2層構造とすることもできる。

【0042】

また、第3の絶縁膜9において、コンタクトホール11の周囲領域には、第1の電極8と同時にフローティング電極19を形成しており、3層の絶縁膜を一括してエッチングす

ることによりコンタクトホール 11 を形成した場合であっても、高精度のコンタクトホール 11 を形成することができ、これにより高い信頼性の第 2 の電極 10 を形成することができる。

【産業上の利用可能性】

【0043】

本発明によれば、低コストで開口率（透過率）の高い液晶表示装置を提供する上で有用な発明である。

【符号の説明】

【0044】

- 1, 12 透明基板
- 2 ゲート電極
- 3 ゲート絶縁膜
- 4 半導体膜
- 5 ソース/ドレイン電極
- 6 第 1 の絶縁膜
- 7 第 2 の絶縁膜（Si-O 結合を有する SOG 材料）
- 8 第 1 の電極
- 9 第 3 の絶縁膜
- 10 第 2 の電極
- 11 コンタクトホール
- 13 液晶層
- 19 フローティング電極

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

液晶層を介して互いに対向配置される一対の透明基板と、
前記一対の前記透明基板のうち一方の前記透明基板の前記液晶層側の画素領域に形成したゲート電極を覆うように形成されるゲート絶縁膜と、
前記ゲート絶縁膜上に設けられた薄膜トランジスタからなるスイッチング素子と、
前記スイッチング素子上に絶縁膜を介して設けられた第 1 の電極と、
前記第 1 の電極上に絶縁膜を介して設けられ、かつ前記スイッチング素子の電極に接続される第 2 の電極と、
前記スイッチング素子上の前記絶縁膜および前記第 1 の電極上の前記絶縁膜に一括して形成され、前記第 2 の電極が形成されるコンタクトホールと
を備えた液晶表示装置であって、
前記スイッチング素子上の前記絶縁膜の前記コンタクトホールの周囲領域に、前記第 1 の電極と同時にフローティング電極を形成している液晶表示装置。

【請求項 2】

液晶層を介して互いに対向配置される一対の透明基板と、
前記一対の前記透明基板のうち前記一方の前記透明基板の前記液晶層側の画素領域に形成したゲート電極を覆うように形成されるゲート絶縁膜と、
前記ゲート絶縁膜上に設けられた薄膜トランジスタからなるスイッチング素子と、
前記スイッチング素子上に絶縁膜を介して設けられた第 1 の電極と、
前記第 1 の電極上に絶縁膜を介して設けられ、かつ前記スイッチング素子の電極に接続される第 2 の電極と、
前記スイッチング素子上の前記絶縁膜および前記第 1 の電極上の前記絶縁膜に一括して形

成され、前記第 2 の電極が形成されるコンタクトホールとを備えた液晶表示装置の製造方法であって、
前記スイッチング素子上に前記絶縁膜を形成した後、
前記スイッチング素子上の前記絶縁膜上に前記第 1 の電極をパターニングして形成するとともに、前記コンタクトホールを形成する周囲領域にフローティング電極を形成し、
その後前記第 1 の電極上に前記絶縁膜を形成した後、前記複数の絶縁膜に一括してコンタクトホールを形成して前記スイッチング素子の前記電極の一部を外部に露出させ、
前記スイッチング素子の前記電極と前記第 2 の電極を接続する
液晶表示装置の製造方法。

【手続補正 3】

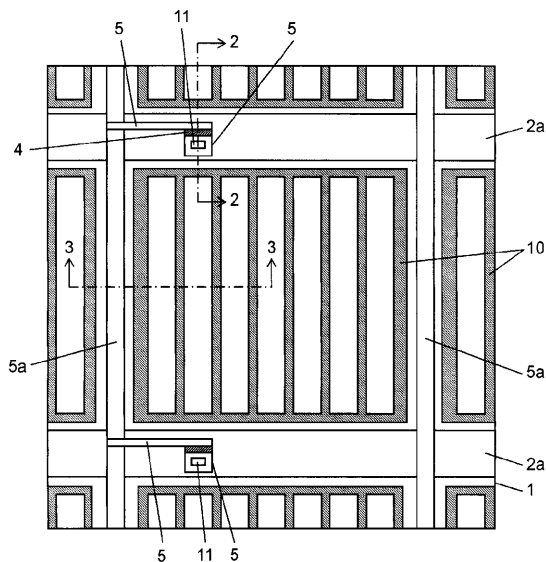
【補正対象書類名】図面

【補正対象項目名】全図

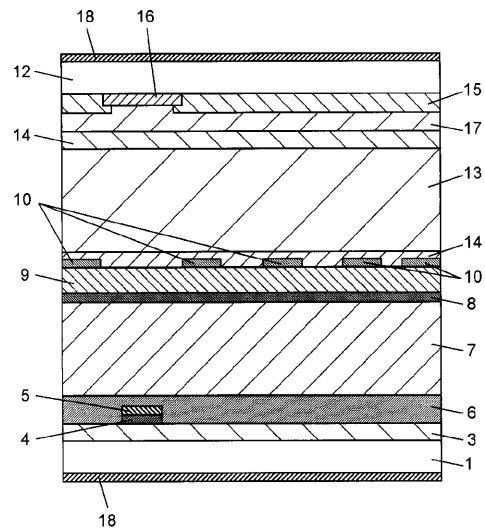
【補正方法】変更

【補正の内容】

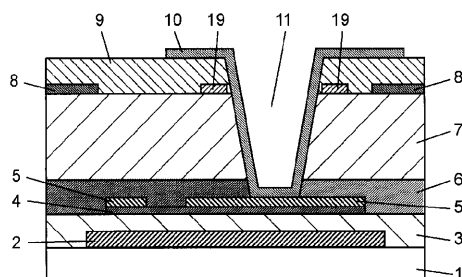
【図 1】



【図 3】



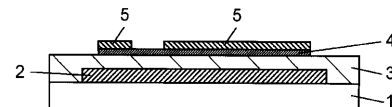
【図 2】



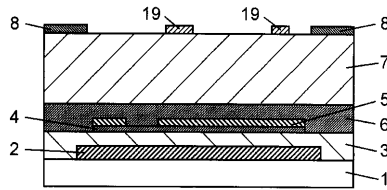
【図 4 A】



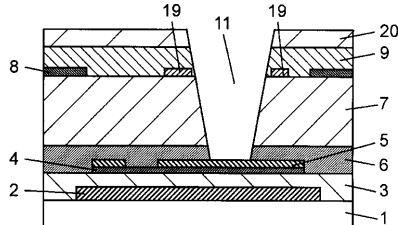
【図 4 B】



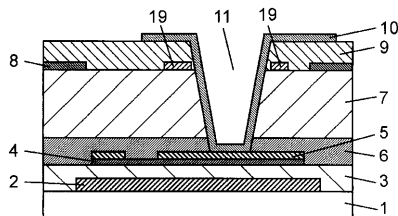
【図 4 C】



【図 4 D】



【図 4 E】



【手続補正書】

【提出日】平成24年12月14日(2012.12.14)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

液晶表示装置の製造方法は、スイッチング素子上に絶縁膜を形成した後、絶縁膜上に第1の電極をパターニングして形成するとともに、コンタクトホールを形成する周囲領域にフローティング電極を形成し、その後第1の電極上に絶縁膜を形成した後、前記スイッチング素子上の絶縁膜および前記第1の電極上の絶縁膜に一括してコンタクトホールを形成してスイッチング素子の電極の一部を外部に露出させ、スイッチング素子の電極と第2の電極を接続する。

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

液晶層を介して互に対向配置される一対の透明基板と、
前記一対の前記透明基板のうち一方の前記透明基板の前記液晶層側の画素領域に形成したゲート電極を覆うように形成されるゲート絶縁膜と、
前記ゲート絶縁膜上に設けられた薄膜トランジスタからなるスイッチング素子と、

前記スイッチング素子上に絶縁膜を介して設けられた第１の電極と、
前記第１の電極上に絶縁膜を介して設けられ、かつ前記スイッチング素子の電極に接続される第２の電極と、
前記スイッチング素子上の前記絶縁膜および前記第１の電極上の前記絶縁膜に一括して形成され、前記第２の電極が形成されるコンタクトホールと
を備えた液晶表示装置であって、
前記スイッチング素子上の前記絶縁膜の前記コンタクトホールの周囲領域に、前記第１の電極と同時にフローティング電極を形成している液晶表示装置。

【請求項２】

液晶層を介して互いに対向配置される一対の透明基板と、
前記一対の前記透明基板のうち一方の前記透明基板の前記液晶層側の画素領域に形成したゲート電極を覆うように形成されるゲート絶縁膜と、
前記ゲート絶縁膜上に設けられた薄膜トランジスタからなるスイッチング素子と、
前記スイッチング素子上に絶縁膜を介して設けられた第１の電極と、
前記第１の電極上に絶縁膜を介して設けられ、かつ前記スイッチング素子の電極に接続される第２の電極と、
前記スイッチング素子上の前記絶縁膜および前記第１の電極上の前記絶縁膜に一括して形成され、前記第２の電極が形成されるコンタクトホールと
を備えた液晶表示装置の製造方法であって、
前記スイッチング素子上に前記絶縁膜を形成した後、
前記絶縁膜上に前記第１の電極をパターンニングして形成するとともに、前記コンタクトホールを形成する周囲領域にフローティング電極を形成し、
その後前記第１の電極上に絶縁膜を形成した後、前記スイッチング素子上の絶縁膜および前記第１の電極上の絶縁膜に一括してコンタクトホールを形成して前記スイッチング素子の前記電極の一部を外部に露出させ、
前記スイッチング素子の前記電極と前記第２の電極を接続する
液晶表示装置の製造方法。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/001590

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/1368(2006.01)i, G02F1/1343(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G02F1/1368, G02F1/1343

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-109930 A (Hitachi Displays, Ltd.), 21 May 2009 (21.05.2009), entire text; all drawings & US 2009/0115950 A1 & CN 101424853 A	1-2
A	JP 2010-54649 A (Sony Corp.), 11 March 2010 (11.03.2010), entire text; all drawings & US 2010/0053529 A1 & CN 101661178 A	1-2
A	JP 2009-186869 A (Epson Imaging Devices Corp.), 20 August 2009 (20.08.2009), entire text; all drawings (Family: none)	1-2

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
22 March, 2012 (22.03.12)Date of mailing of the international search report
03 April, 2012 (03.04.12)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

国際調査報告		国際出願番号 PCT/J P 2 0 1 2 / 0 0 1 5 9 0	
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G02F1/1368(2006.01)i, G02F1/1343(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G02F1/1368, G02F1/1343			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2012年 日本国実用新案登録公報 1996-2012年 日本国登録実用新案公報 1994-2012年			
国際調査で使用了電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
A	JP 2009-109930 A (株式会社 日立ディスプレイズ) 2009.05.21, 全文, 全図 & US 2009/0115950 A1 & CN 101424853 A	1-2	
A	JP 2010-54649 A (ソニー株式会社) 2010.03.11, 全文, 全図 & US 2010/0053529 A1 & CN 101661178 A	1-2	
A	JP 2009-186869 A (エプソンイメージングデバイス株式会社) 2009.08.20, 全文, 全図 (ファミリーなし)	1-2	
☐ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 22.03.2012		国際調査報告の発送日 03.04.2012	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 清水 督史 電話番号 03-3581-1101 内線 3255	2 L 3610

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JPWO2013011601A1	公开(公告)日	2015-02-23
申请号	JP2012531572	申请日	2012-03-08
申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	佐藤 荣一		
发明人	佐藤 荣一		
IPC分类号	G02F1/1368 G02F1/1343		
CPC分类号	G02F1/134363 G02F1/136227 G02F2001/134372 G02F2001/136218		
FI分类号	G02F1/1368 G02F1/1343		
F-TERM分类号	2H092/GA14 2H092/GA61 2H092/JA26 2H092/JA46 2H092/JB05 2H092/JB58 2H092/NA04 2H092/NA07 2H092/NA27 2H092/QA06		
代理人(译)	内藤裕树 藤井 兼太郎 寺内 伊久郎		
优先权	2011157438 2011-07-19 JP		
其他公开文献	JP5201298B2		
外部链接	Espacenet		

摘要(译)

液晶显示装置包括：一对透明基板，它们之间隔着液晶层彼此面对地设置；以及栅极绝缘体，其形成为覆盖形成在其中一个透明基板的液晶层侧的像素区域中的栅电极。膜，形成在栅极绝缘膜上的形成薄膜晶体管的半导体膜，在半导体膜上设置有第一绝缘膜和第二绝缘膜的第一电极，以及第一电极 共同形成在第三绝缘膜上设置的第二电极，在第一电极上的第一绝缘膜，第二绝缘膜和第三绝缘膜，并且 在其中形成第二电极的接触孔和浮置电极形成在接触孔周围的区域中。

