

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02011/049106

発行日 平成25年3月14日 (2013.3.14)

(43) 国際公開日 平成23年4月28日 (2011.4.28)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H092
G09G 3/20 (2006.01)	G09G 3/20 621B	2H191
G02F 1/133 (2006.01)	G09G 3/20 642K	2H193
G02F 1/1345 (2006.01)	G09G 3/20 621M	5C006
G02F 1/1335 (2006.01)	G09G 3/20 622Q	5C080
審査請求 有 予備審査請求 未請求 (全 23 頁) 最終頁に続く		

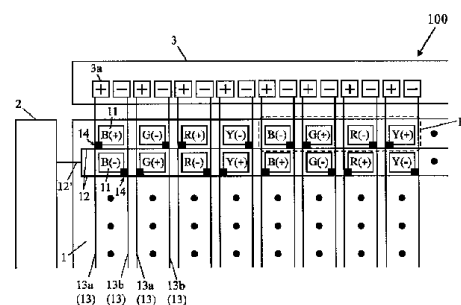
出願番号	特願2011-537273 (P2011-537273)	(71) 出願人	000005049
(21) 国際出願番号	PCT/JP2010/068438		シャープ株式会社
(22) 国際出願日	平成22年10月20日 (2010.10.20)		大阪府大阪市阿倍野区長池町22番22号
(31) 優先権主張番号	特願2009-243485 (P2009-243485)	(74) 代理人	100101683
(32) 優先日	平成21年10月22日 (2009.10.22)		弁理士 奥田 誠司
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100155000
			弁理士 喜多 修市
		(74) 代理人	100139930
			弁理士 山下 亮司
		(74) 代理人	100125922
			弁理士 三宅 章子
		(72) 発明者	津幡 俊英
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		最終頁に続く	

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

本発明による液晶表示装置（100）は、複数の行および複数の列を含むマトリクス状に配列された複数の画素を有し、複数の画素は、互いに異なる色を表示するm種類（mは4以上の偶数）の画素を含む。アクティブマトリクス基板（10）の複数本の信号線（13）は、1画素列につき2本の信号線を含み、これら2本の信号線は、信号線駆動回路（3）から互いに逆の極性の階調電圧を供給される第1信号線（13a）および第2信号線（13b）である。列方向に沿って隣接する2個の画素の一方のスイッチング素子（14）は第1信号線（13a）に接続され、他方のスイッチング素子（14）は第2信号線（13b）に接続されている。隣接する2画素行分の画素のスイッチング素子（14）は、共通の走査信号によってオン／オフ制御される。本発明によれば、1個の画素が偶数個の画素によって規定される液晶表示装置の表示品位を向上させることができる。

【図4】



【特許請求の範囲】

【請求項 1】

複数の行および複数の列を含むマトリクス状に配列された複数の画素を有し、

前記複数の画素のそれぞれに設けられた画素電極、前記画素電極に接続されたスイッチング素子、行方向に延びる複数本の走査線および列方向に延びる複数本の信号線を有するアクティブマトリクス基板と、

前記アクティブマトリクス基板に対向する対向基板と、

前記アクティブマトリクス基板と前記対向基板との間に設けられた液晶層と、

前記複数本の走査線のそれぞれに走査信号を供給する走査線駆動回路と、

前記複数本の信号線のそれぞれに正極性または負極性の階調電圧を表示信号として供給する信号線駆動回路と、を備え、

前記複数の画素は、互いに異なる色を表示する m 種類 (m は 4 以上の偶数) の画素を含む液晶表示装置であって、

前記複数本の信号線は、1 画素列につき 2 本の信号線を含み、

前記 2 本の信号線は、前記信号線駆動回路から互いに逆の極性の階調電圧を供給される第 1 信号線および第 2 信号線であり、

前記複数の画素のうちの列方向に沿って隣接する 2 個の画素の一方の前記スイッチング素子は前記第 1 信号線に接続され、他方の前記スイッチング素子は前記第 2 信号線に接続されており、

前記複数の画素のうちの隣接する 2 画素行分の画素の前記スイッチング素子が、共通の走査信号によってオン／オフ制御される液晶表示装置。

【請求項 2】

前記複数本の信号線のうちの隣接する 2 画素列に対応する 4 本の信号線は、一方の画素列の前記第 1 信号線と他方の画素列の前記第 2 信号線とが隣接するように配置されている請求項 1 に記載の液晶表示装置。

【請求項 3】

前記複数本の信号線のうちの隣接する 2 画素列に対応する 4 本の信号線は、前記第 1 信号線同士または前記第 2 信号線同士が隣接するように配置されている請求項 1 に記載の液晶表示装置。

【請求項 4】

前記複数の画素は、行方向に沿って m 種類の画素が同じ順で繰り返し並ぶように配列されている請求項 1 から 3 のいずれかに記載の液晶表示装置。

【請求項 5】

それぞれが行方向に沿って連続する m 個の画素によって規定される複数の絵素を有し、

前記複数の絵素のそれぞれ内で、隣接する 2 個の画素の前記画素電極には、互いに逆の極性の階調電圧が印加され、

前記複数の絵素のうちの行方向に沿って隣接する 2 個の絵素において、同じ色を表示する画素の前記画素電極には、互いに逆の極性の階調電圧が印加される請求項 4 に記載の液晶表示装置。

【請求項 6】

前記複数の画素は、赤を表示する赤画素、緑を表示する緑画素および青を表示する青画素を含む請求項 1 から 5 のいずれかに記載の液晶表示装置。

【請求項 7】

前記複数の画素は、黄を表示する黄画素をさらに含む請求項 6 に記載の液晶表示装置。

【請求項 8】

前記複数の画素は、白を表示する白画素をさらに含む請求項 6 に記載の液晶表示装置。

【請求項 9】

前記複数の画素は、シアンを表示するシアン画素、マゼンタを表示するマゼンタ画素および黄を表示する黄画素をさらに含む請求項 6 に記載の液晶表示装置。

【請求項 10】

10

20

30

40

50

垂直走査周波数が120Hz以上である請求項1から9のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、特に、互いに異なる色を表示する4種類以上の画素によってカラー表示を行う液晶表示装置に関する。

【背景技術】

【0002】

現在、液晶表示装置が様々な用途に利用されている。一般的な液晶表示装置では、光の三原色である赤、緑、青を表示する3個の画素によって1個の絵素が構成されており、そのことによってカラー表示が可能になっている。

【0003】

しかしながら、従来の液晶表示装置は、表示可能な色の範囲（「色再現範囲」と呼ばれる。）が狭いという問題を有している。そこで、液晶表示装置の色再現範囲を広くするために、表示に用いる原色の数を増やす手法が提案されている。

【0004】

例えば、特許文献1には、図11に示すように、赤を表示する赤画素R、緑を表示する緑画素Gおよび青を表示する青画素Bに加えて黄を表示する黄画素Yを含む4個の画素によって1個の絵素Pが構成された液晶表示装置800が開示されている。この液晶表示装置800では、4個の画素R、G、B、Yによって表示される赤、緑、青、黄の4つの原色を混色することにより、カラー表示が行われる。

【0005】

4つ以上の原色を用いて表示を行うことにより、三原色を用いて表示を行う従来の液晶表示装置よりも色再現範囲を広くすることができる。本願明細書では、4つ以上の原色を用いて表示を行う液晶表示装置を「多原色液晶表示装置」と称し、三原色を用いて表示を行う液晶表示装置を「三原色液晶表示装置」と称する。

【0006】

また、特許文献2には、図12に示すように、赤画素R、緑画素Gおよび青画素Bに加えて白を表示する白画素Wを含む4個の画素によって1個の絵素Pが構成された液晶表示装置900が開示されている。この液晶表示装置900では、追加された画素が白画素Wであるので、色再現範囲を広くすることはできないものの、表示輝度を高くすることができる。

【0007】

しかしながら、図11に示した液晶表示装置800および図12に示した液晶表示装置900のように1個の絵素Pが偶数個の画素から構成されていると、ドット反転駆動を行った場合に、横シャドーと呼ばれる現象が発生し、表示品位が低下してしまう。ドット反転駆動は、表示のちらつき（フリッカと呼ばれる。）の発生を抑制する手法であり、印加電圧の極性を1画素ごとに反転させる駆動方法である。

【0008】

図13に、三原色液晶表示装置にドット反転駆動を行った場合の各画素への印加電圧の極性を示し、図14および図15に、液晶表示装置800および900にドット反転駆動を行った場合の各画素への印加電圧の極性を示す。

【0009】

三原色液晶表示装置では、図13に示すように、同色の画素への印加電圧の極性が、行方向に沿って反転する。例えば図13中の1行目、3行目、5行目の画素行では、左側から右側に向かうにつれて、赤画素Rへの印加電圧の極性は正（+）、負（-）、正（+）となり、緑画素Gへの印加電圧の極性は負（-）、正（+）、負（-）となり、青画素Bへの印加電圧の極性は正（+）、負（-）、正（+）となる。

【0010】

これに対し、液晶表示装置 800 および 900 では、1 個の絵素 P が偶数個（4 個）の画素から構成されているので、図 14 および図 15 に示すように、各画素行で同色の画素への印加電圧の極性が全て同じになってしまう。例えば図 14 中の 1 行目、3 行目、5 行目の画素行では、赤画素 R および黄画素 Y への印加電圧の極性は全て正（+）であり、緑画素 G および青画素 B への印加電圧の極性は全て負（-）である。また、図 15 中の 1 行目、3 行目、5 行目の画素行では、赤画素 R および青画素 B への印加電圧の極性は全て正（+）であり、緑画素 G および白画素 W への印加電圧の極性は全て負（-）である。

【0011】

このように、行方向で同色の画素への印加電圧の極性が全て同じになってしまうと、単色でウィンドウパターンを表示したときに横シャドーが発生してしまう。以下、図 16 を参照しながら横シャドーが発生する原因を説明する。

10

【0012】

図 16（a）に示すように、低輝度の背景 BG に囲まれるように単色で高輝度のウィンドウ WD を表示するとき、ウィンドウ WD の左右に、本来の表示よりも高輝度となる横シャドー SD が発生することがある。

【0013】

図 16（b）には、一般的な液晶表示装置の 2 個の画素に対応する領域の等価回路を示している。図 16（b）に示すように、各画素には薄膜トランジスタ（TFT）14 が設けられている。TFT 14 のゲート電極、ソース電極およびドレイン電極には、それぞれ走査線 12、信号線 13 および画素電極 11 が電氣的に接続されている。

20

【0014】

画素電極 11 と、画素電極 11 に対向するように設けられた対向電極 21 と、画素電極 11 と対向電極 21 との間に位置する液晶層とによって、液晶容量 C_{LC} が構成される。また、画素電極 11 に電氣的に接続された補助容量電極 17 と、補助容量電極 17 に対向するように設けられた補助容量対向電極 15a と、補助容量電極 17 と補助容量対向電極 15a との間に位置する誘電体層（絶縁膜）とによって、補助容量 C_{CS} が構成される。

【0015】

補助容量対向電極 15a は、補助容量線 15 に電氣的に接続されており、補助容量対向電圧（CS 電圧）を供給される。図 16（c）および（d）に、CS 電圧およびゲート電圧の時間変化を示す。なお、図 16（c）と図 16（d）とでは、書き込み電圧（信号線 13 を介して画素電極 11 に供給される階調電圧）の極性が互いに異なっている。

30

【0016】

ゲート電圧がオン状態となり、画素への充電が開始されると、画素電極 11 の電位（ドレイン電圧）が変化し、この際、図 16（c）および（d）に示すように、ドレイン・CS 間の寄生容量を介して CS 電圧にリップル電圧が重畳される。図 16（c）と図 16（d）との比較からわかるように、リップル電圧の極性は、書き込み電圧の極性に依りて反転する。

【0017】

CS 電圧に重畳されたリップル電圧は時間とともに減衰する。書き込み電圧の振幅が小さい場合、つまり、背景 BG を表示する画素では、ゲート電圧がオフ状態となる時にリップル電圧はほぼゼロとなる。一方、書き込み電圧の振幅が大きい場合、つまり、ウィンドウ WD を表示する画素では、リップル電圧が背景 BG を表示する画素に比べて高くなるので、図 16（c）および（d）に示しているように、ゲート電圧がオフ状態になる時に CS 電圧に重畳されたリップル電圧は減衰しきっておらず、ゲート電圧がオフ状態になった後もリップル電圧は減衰する。そのため、CS 電圧の影響を受けるドレイン電圧（画素電極電位）は残存しているリップル電圧 V_a に起因して本来のレベルからずれる。

40

【0018】

同じ画素行内で、逆の極性のリップル電圧同士は相殺するように働くが、同じ極性のリップル電圧は重畳してしまう。そのため、図 14 および図 15 に示したように、行方向で同色画素への印加電圧の極性が全て同じになってしまうと、単色でウィンドウパターンを

50

表示したときに横シャドーが発生してしまう。

【0019】

横シャドーの発生を防止する技術が、特許文献3に開示されている。図17に、特許文献3に開示されている液晶表示装置1000を示す。

【0020】

液晶表示装置1000は、図17に示すように、赤画素R、緑画素G、青画素Bおよび白画素Wによって構成される絵素Pを有する液晶表示パネル1001と、液晶表示パネル1001に設けられた複数の信号線1013に表示信号を供給するソースドライバ1003とを備える。

【0021】

ソースドライバ1003は、それぞれが複数の信号線1013のそれぞれに一对一で対応する複数の個別ドライバ1003aを有する。複数の個別ドライバ1003aは、行方向に沿って並び、それぞれ正極性または負極性の階調電圧を出力する。

【0022】

一般的なソースドライバでは、隣接する2個の個別ドライバから出力される階調電圧の極性が必ず逆である。つまり、ある水平走査期間においてソースドライバから出力される階調電圧の極性は、行方向に沿って正、負、正、負・・・と必ず反転する。

【0023】

これに対し、液晶表示装置1000のソースドライバ1003では、隣接する2個の個別ドライバ1003aから出力される階調電圧の極性は、必ずしも逆ではない。つまり、ある水平走査期間においてソースドライバ1003から出力される階調電圧の極性は、行方向に沿って基本的には反転するが、正、正あるいは負、負と同極性が連続することもある。

【0024】

具体的には、複数の個別ドライバ1003aを連続する4個ごとに複数の個別ドライバ群1003Gに区分したときに、各個別ドライバ群1003G内において隣接する2個の個別ドライバ1003aから出力される階調電圧の極性は逆であり、且つ、奇数番目の個別ドライバ群1003Gのs番目（sは当然1～4の整数）の個別ドライバ1003aから出力される階調電圧の極性と、偶数番目の個別ドライバ群1003Gのs番目の個別ドライバ1003aから出力される階調電圧の極性が逆である。そのため、各個別ドライバ群1003G内では、個別ドライバ1003aから出力される階調電圧の極性が行方向に沿って反転するが、個別ドライバ群1003G同士の境界部分では、同極性が連続することになる。

【0025】

このような構成により、液晶表示装置1000では、各絵素Pにおいて、行方向に沿って隣接する2個の画素の画素電極に互いに逆の極性の階調電圧が供給され、且つ、行方向に沿って隣接する2個の絵素Pにおいて、同じ色を表示する画素の画素電極に互いに逆の極性の階調電圧が供給される。そのため、行方向に沿って同色画素への印加電圧の極性が揃うことがなく、横シャドーの発生を防止することができる。

【先行技術文献】

【特許文献】

【0026】

【特許文献1】特表2004-529396号公報

【特許文献2】特開平11-295717号公報

【特許文献3】国際公開第2007/063620号

【発明の概要】

【発明が解決しようとする課題】

【0027】

しかしながら、特許文献3に開示されている技術を用いると、特定の画素が、同じ極性の階調電圧を供給される信号線1013に挟まれることになる。図17に示す構成では、

10

20

30

40

50

青画素Bは、自らの画素電極に対応する信号線1013と、隣の白画素Wの画素電極に対応する信号線1013との間に位置しており、これらの信号線1013に供給される階調電圧の極性は同じである。このように、同極性の信号線1013の間に位置する画素では、表示輝度が本来のレベルからずれ、表示品位が低下してしまう。以下、この理由を、図18を参照しながら説明する。

【0028】

図18(a)に示すように、画素に充電が行われた後に信号線1013に供給される表示信号(ソース信号)が変化すると、ソースとドレインとの間の寄生容量(ソース・ドレイン間容量)Csdを介して画素電極の電位(ドレイン電圧)も変動する。このときの変動量ΔVは、ソース信号の変化量(振幅)Vsp、ソース・ドレイン間容量Csdおよび画素容量Cpixを用いて下式(1)で表される。

$$\Delta V = V_{sp} \cdot (C_{sd} / C_{pix}) \quad \dots (1)$$

【0029】

ある画素の画素電極の電位は、その画素の画素電極に階調電圧を供給するための信号線1013(以下では「自ソース」と呼ぶこともある。)の電圧変化だけでなく、その画素に行方向に沿って隣接する画素の画素電極に階調電圧を供給するための信号線1013(以下では「他ソース」と呼ぶこともある。)の電圧変化の影響も受ける。そのため、図18(b)に示すように、自ソースの信号の極性と他ソースの信号の極性とが逆であれば、画素電極の電位の変動量ΔVは、キャンセルされる。

【0030】

ところが、図17に示した従来の液晶表示装置1000において、同極性の信号線の間に位置する画素では、自ソース信号の極性と他ソース信号の極性とが同じであるので、ΔVがキャンセルされない。従って、ΔVの分だけドレイン電圧が低下し、液晶層に印加される実効的な電圧が低下する。そのため、表示輝度が本来のレベルからずれてしまう。その結果、例えばノーマリブラックモードでは、表示が暗くなり、表示品位が低下する。この表示品位の低下は、例えば、列方向に延びるライン状の表示むら(縦シャドーと呼ばれる。)として視認される。

【0031】

本発明は、上記問題に鑑みてなされたものであり、その目的は、1個の絵素が偶数個の画素によって規定される液晶表示装置の表示品位を向上させることにある。

【課題を解決するための手段】

【0032】

本発明による液晶表示装置は、複数の行および複数の列を含むマトリクス状に配列された複数の画素を有し、前記複数の画素のそれぞれに設けられた画素電極、前記画素電極に接続されたスイッチング素子、行方向に延びる複数の走査線および列方向に延びる複数の信号線を有するアクティブマトリクス基板と、前記アクティブマトリクス基板に対向する対向基板と、前記アクティブマトリクス基板と前記対向基板との間に設けられた液晶層と、前記複数の走査線のそれぞれに走査信号を供給する走査線駆動回路と、前記複数の信号線のそれぞれに正極性または負極性の階調電圧を表示信号として供給する信号線駆動回路と、を備え、前記複数の画素は、互いに異なる色を表示するm種類(mは4以上の偶数)の画素を含む液晶表示装置であって、前記複数の信号線は、1画素列につき2本の信号線を含み、前記2本の信号線は、前記信号線駆動回路から互いに逆の極性の階調電圧を供給される第1信号線および第2信号線であり、前記複数の画素のうちの列方向に沿って隣接する2個の画素の一方の前記スイッチング素子は前記第1信号線に接続され、他方の前記スイッチング素子は前記第2信号線に接続されており、前記複数の画素のうちの隣接する2画素行分の画素の前記スイッチング素子が、共通の走査信号によってオン/オフ制御される。

【0033】

ある好適な実施形態において、前記複数の信号線のうちの隣接する2画素列に対応する4本の信号線は、一方の画素列の前記第1信号線と他方の画素列の前記第2信号線とが

隣接するように配置されている。

【0034】

ある好適な実施形態において、前記複数本の信号線のうちの隣接する2画素列に対応する4本の信号線は、前記第1信号線同士または前記第2信号線同士が隣接するように配置されている。

【0035】

ある好適な実施形態において、前記複数の画素は、行方向に沿ってm種類の画素が同じ順で繰り返し並ぶように配列されている。

【0036】

ある好適な実施形態において、本発明による液晶表示装置は、それぞれが行方向に沿って連続するm個の画素によって規定される複数の絵素を有し、前記複数の絵素のそれぞれ内で、隣接する2個の画素の前記画素電極には、互いに逆の極性の階調電圧が印加され、前記複数の絵素のうちの行方向に沿って隣接する2個の絵素において、同じ色を表示する画素の前記画素電極には、互いに逆の極性の階調電圧が印加される。

【0037】

ある好適な実施形態において、前記複数の画素は、赤を表示する赤画素、緑を表示する緑画素および青を表示する青画素を含む。

【0038】

ある好適な実施形態において、前記複数の画素は、黄を表示する黄画素をさらに含む。

【0039】

ある好適な実施形態において、前記複数の画素は、白を表示する白画素をさらに含む。

【0040】

ある好適な実施形態において、前記複数の画素は、シアンを表示するシアン画素、マゼンタを表示するマゼンタ画素および黄を表示する黄画素をさらに含む。

【0041】

ある好適な実施形態において、垂直走査周波数が120Hz以上である。

【発明の効果】

【0042】

本発明によると、1個の絵素が偶数個の画素によって規定される液晶表示装置の表示品位を向上させることができる。

【図面の簡単な説明】

【0043】

【図1】本発明の好適な実施形態における液晶表示装置100を模式的に示す図である。

【図2】本発明の好適な実施形態における液晶表示装置100を模式的に示す図であり、2行4列に配置された8個の画素（列方向に沿って隣接する2個の絵素P）に対応した領域を示す平面図である。

【図3】本発明の好適な実施形態における液晶表示装置100を模式的に示す図であり、図2中の3A-3A'線に沿った断面図である。

【図4】本発明の好適な実施形態における液晶表示装置100を模式的に示す図である。

【図5】本発明の好適な実施形態における液晶表示装置100を模式的に示す図である。

【図6】本発明の好適な実施形態における液晶表示装置100を模式的に示す図である。

【図7】本発明の好適な実施形態における液晶表示装置200を模式的に示す図であり、2行4列に配置された8個の画素（列方向に沿って隣接する2個の絵素P）に対応した領域を示す平面図である。

【図8】本発明の好適な実施形態における液晶表示装置200を模式的に示す図である。

【図9】本発明の好適な実施形態における液晶表示装置100（200）が備える液晶表示パネル1の他の例を示す図である。

【図10】本発明の好適な実施形態における液晶表示装置100（200）が備える液晶表示パネル1のさらに他の例を示す図である。

【図11】従来の液晶表示装置800を模式的に示す図である。

10

20

30

40

50

【図 1 2】従来の液晶表示装置 9 0 0 を模式的に示す図である。

【図 1 3】三原色液晶表示装置にドット反転駆動を行った場合の各画素への印加電圧の極性を示す図である。

【図 1 4】従来の液晶表示装置 8 0 0 にドット反転駆動を行った場合の各画素への印加電圧の極性を示す図である。

【図 1 5】従来の液晶表示装置 9 0 0 にドット反転駆動を行った場合の各画素への印加電圧の極性を示す図である。

【図 1 6】(a) ~ (d) は、横シャドーが発生する理由を説明するための図である。

【図 1 7】従来の液晶表示装置 1 0 0 0 を模式的に示す図である。

【図 1 8】(a) および (b) は、従来の液晶表示装置 1 0 0 0 において表示品位の低下が発生する理由を説明するための図である。

10

【発明を実施するための形態】

【0 0 4 4】

以下、図面を参照しながら本発明の実施形態を説明する。なお、本発明は以下の実施形態に限定されるものではない。

【0 0 4 5】

(実施形態 1)

図 1 に、本実施形態における液晶表示装置 1 0 0 を示す。液晶表示装置 1 0 0 は、図 1 に示すように、複数の行および複数の列を含むマトリクス状に配列された複数の画素を有する液晶表示パネル 1 と、液晶表示パネル 1 に駆動信号を供給する走査線駆動回路（ゲートドライバ）2 および信号線駆動回路（ソースドライバ）3 とを備える。

20

【0 0 4 6】

液晶表示パネル 1 の複数の画素は、赤を表示する赤画素 R、緑を表示する緑画素 G、青を表示する青画素 B および黄を表示する黄画素 Y を含む。つまり、複数の画素は、互いに異なる色を表示する 4 種類の画素を含む。

【0 0 4 7】

これら複数の画素は、行方向に沿って 4 種類の画素が同じ順で繰り返し並ぶように配列されている。図 1 に示す例では、複数の画素は、図中左側から右側に向かって青画素 B、緑画素 G、赤画素 R、黄画素 Y の順で循環的に配列されている。

30

【0 0 4 8】

行方向に沿って連続する 4 個の画素によって、カラー表示を行う最小の単位である 1 個の絵素 P が規定される。図 1 に示す例では、各絵素 P 内で、4 種類の画素は、図中左側から右側に向かって青画素 B、緑画素 G、赤画素 R、黄画素 Y の順で配置されている。

【0 0 4 9】

図 2 および図 3 に、液晶表示パネル 1 の具体的な構造を示す。図 2 は、液晶表示パネル 1 の複数の画素のうち、2 行 4 列に配置された 8 個の画素（列方向に沿って隣接する 2 個の絵素 P）に対応した領域を示す平面図である。図 3 は、行方向に沿って隣接する 2 個の画素に対応した領域を示す断面図であり、図 2 中の 3 A - 3 A' 線に沿った断面図である。

。

【0 0 5 0】

液晶表示パネル 1 は、アクティブマトリクス基板 1 0 と、アクティブマトリクス基板 1 0 に対向する対向基板 2 0 と、アクティブマトリクス基板 1 0 と対向基板 2 0 との間に設けられた液晶層 3 0 とを有する。

40

【0 0 5 1】

アクティブマトリクス基板 1 0 は、複数の画素のそれぞれに設けられた画素電極 1 1 と、画素電極 1 1 に接続された薄膜トランジスタ（TFT）1 4 と、行方向に延びる複数本の走査線 1 2 と、列方向に延びる複数本の信号線 1 3 とを有する。スイッチング素子として機能する TFT 1 4 は、対応する走査線 1 2 から走査信号を供給され、対応する信号線 1 3 から表示信号を供給される。

【0 0 5 2】

50

走査線 12 は、絶縁性を有する透明基板（例えばガラス基板）10a 上に設けられている。また、透明基板 10a 上には、行方向に延びる補助容量線 15 も設けられている。補助容量線 15 は、走査線 12 と同じ導電膜から形成されている。補助容量線 15 には補助容量対向電圧（CS 電圧）が供給される。

【0053】

走査線 12 および補助容量線 15 を覆うように、ゲート絶縁膜 16 が設けられている。ゲート絶縁膜 16 上に、信号線 13 が設けられている。信号線 13 を覆うように、層間絶縁膜 18 が設けられている。層間絶縁膜 18 上に、画素電極 11 が設けられている。

【0054】

対向基板 20 は、画素電極 11 に対向する対向電極 21 を有する。対向電極 21 は、絶縁性を有する透明基板（例えばガラス基板）20a 上に設けられている。ここでは図示していないが、対向基板 20 は、典型的には、カラーフィルタ層および遮光層（ブラックマトリクス）をさらに有する。カラーフィルタ層は、赤画素 R、緑画素 G、青画素 B および黄画素 Y に対応するように、赤色の光を透過する赤カラーフィルタ、緑色の光を透過する緑カラーフィルタ、青色の光を透過する青カラーフィルタおよび黄色の光を透過する黄カラーフィルタを含んでいる。遮光層は、これらのカラーフィルタの間に設けられている。

【0055】

アクティブマトリクス基板 10 および対向基板 20 の最表面（液晶層 30 側の最表面）には、配向膜 19 および 29 が形成されている。配向膜 19 および 29 としては、表示モードに応じて水平配向膜または垂直配向膜が設けられる。

【0056】

液晶層 30 は、表示モードに応じて正または負の誘電異方性を有する液晶分子を含む。液晶層 30 は、さらに、必要に応じてカイラル剤を含む。

【0057】

上述した構造を有する液晶表示パネル 1 では、画素電極 11 と、画素電極 11 に対向する対向電極 21 と、これらの間に位置する液晶層 30 とによって液晶容量 C_{LC} が構成される。また、画素電極 11 と、補助容量線 15 と、これらの間に位置するゲート絶縁膜 16 および層間絶縁膜 18 とによって補助容量 C_{CS} が構成される。液晶容量 C_{LC} と、液晶容量 C_{LC} に並列に設けられた補助容量 C_{CS} とによって、画素容量 C_{pix} が構成される。なお、補助容量 C_{CS} の構成は、ここで例示したもの限定されない。例えば、信号線 13 と同じ導電膜から補助容量電極を形成し、この補助容量電極と、補助容量線 15 と、これらの間に位置するゲート絶縁膜 16 とによって補助容量 C_{CS} を構成してもよい。

【0058】

以下、さらに図 4 も参照しながら、液晶表示装置 100 の構成をより詳しく説明する。図 4 は、走査線駆動回路 2 および信号線駆動回路 3 と、液晶表示パネル 1 との接続関係を示す図である。

【0059】

走査線駆動回路 2 は、液晶表示パネル 1 の複数本の走査線 12 のそれぞれに、走査信号を供給する。一方、信号線駆動回路 3 は、液晶表示パネル 1 の複数本の信号線 13 のそれぞれに、表示信号を供給する。信号線駆動回路 3 は、図 4 に示すように、行方向に沿って並ぶ複数の出力端子 3a を有する。複数の出力端子 3a と、複数の信号線 13 とは、一対一で接続される。個々の出力端子 3a からは、正極性または負極性の階調電圧が出力される。従って、信号線駆動回路 3 は、複数本の信号線 13 のそれぞれに、正極性または負極性の階調電圧を表示信号として供給する。

【0060】

階調電圧の極性は、対向電極 21 に供給される電圧（対向電圧）を基準として決定される。図 2 および図 4 には、ある垂直走査期間において信号線駆動回路 3 の出力端子 3a から出力される（つまり信号線 13 に供給される）階調電圧の極性と、信号線 13 および TFT 14 を介して画素電極 11 に印加される階調電圧の極性とが「+」または「-」で示されている。

10

20

30

40

50

【0061】

一般的な液晶表示装置では、1画素列につき信号線が1本設けられている。これに対し、本実施形態における液晶表示装置100では、図2および図4に示すように、1画素列につき2本の信号線13が設けられている。以下では、各画素列に対応する2本の信号線13の一方13aを「第1信号線」、他方13bを「第2信号線」とも呼ぶ。第1信号線13aおよび第2信号線13bは、信号線駆動回路3から互いに逆の極性の階調電圧が供給される。図4に例示されている垂直走査期間では、第1信号線13aに正極性の階調電圧が供給され、第2信号線13bに負極性の階調電圧が供給される。次の垂直走査期間では、これとは逆に、第1信号線13aに負極性の階調電圧が供給され、第2信号線13bに正極性の階調電圧が供給される。

10

【0062】

各画素列において、第1信号線13aは画素電極11の左側に配置されており、第2信号線13bは画素電極11の右側に配置されている。従って、複数の信号線13は、行方向に沿って第1信号線13aと第2信号線13bとが交互に繰り返し現れるように配置されている。つまり、隣接する2画素列に対応する4本の信号線13に着目すると、これら4本の信号線13は、一方の画素列の第1信号線13aと他方の画素列の第2信号線13bとが隣接するように配置されている。

【0063】

また、図2および図4に示すように、列方向に沿って隣接する2個の画素の一方のTF T14は第1信号線13aに接続され、他方のTF T14は第2信号線13bに接続されている。例えば、図2中に示されている2個の青画素Bのうち、上側の青画素BのTF T14が第1信号線13aに接続されているのに対し、下側の青画素BのTF T14は第2信号線13bに接続されている。このように、列方向に沿って、TF T14が第1信号線13aに接続された画素（以下では「第1のタイプの画素」とも呼ぶ。）と、TF T14が第2信号線13bに接続された画素（以下では「第2のタイプの画素」とも呼ぶ。）とが交互に配置されている。

20

【0064】

行方向に沿っても、基本的には、第1のタイプの画素と第2のタイプの画素とが交互に配置されているが、一部の領域では、第1のタイプの画素が（あるいは第2のタイプの画素が）連続する。具体的には、各絵素P内では、第1のタイプの画素と、第2のタイプの画素とが交互に配置されているが、行方向に沿って隣接する2個の絵素P間の境界では、第1のタイプの画素が（あるいは第2のタイプの画素が）連続する。例えば、図4中に示されている4個の絵素Pのそれぞれ内では、TF T14が第1信号線13aに接続された画素と、TF T14が第2信号線13bに接続された画素とが交互に配置されているが、上段左側の絵素Pと上段右側の絵素Pとの境界では、TF T14が第2信号線13bに接続された黄画素Yと、TF T14が第2信号線13bに接続された青画素Bとが連続している。また、下段左側の絵素Pと下段右側の絵素Pとの境界では、TF T14が第1信号線13aに接続された黄画素Yと、TF T14が第1信号線13aに接続された青画素Bとが連続している。

30

【0065】

また、図4に示すように、隣接する2本の走査線12は、表示領域（複数の画素が配置された表示に寄与する領域）外で互いに接続されており、共通信号線12'を介して走査線駆動回路2に接続されている。そのため、隣接する2画素行分の画素のTF T14が、共通の走査信号によってオン／オフ制御される。つまり、1水平走査期間において、2画素行分の画素が同時に選択される。

40

【0066】

複数の画素のTF T14が上述したように走査線12および信号線13に接続されている結果、液晶表示装置100では、複数の絵素Pのそれぞれ内で、隣接する2個の画素の画素電極11には、互いに逆の極性の階調電圧が印加される。また、列方向に沿って隣接する2個の画素の画素電極11にも、互いに逆の極性の階調電圧が印加される。このよう

50

に、液晶表示装置 100 では、列方向について 1 画素ごとに階調電圧の極性が反転しており、行方向についても各絵素 P 内で 1 画素ごとに階調電圧の極性が反転している。つまり、液晶表示装置 100 ではドット反転駆動に近い反転駆動が行われる。そのため、フリッカの発生が抑制される。

【0067】

また、液晶表示装置 100 では、複数の絵素 P のうちの行方向に沿って隣接する 2 個の絵素 P において、同じ色を表示する画素の画素電極 11 には、互いに逆の極性の階調電圧が印加される。例えば、図 4 中の上段左側の絵素 P の青画素 B および赤画素 R の画素電極 11 には正極性の階調電圧が印加されているのに対し、上段右側の絵素 P の青画素 B および赤画素 R の画素電極 11 には負極性の階調電圧が印加されており、上段左側の絵素 P の緑画素 G および黄画素 Y の画素電極 11 には負極性の階調電圧が印加されているのに対し、上段右側の絵素 P の緑画素 G および黄画素 Y の画素電極 11 には正極性の階調電圧が印加されている。そのため、行方向に沿って同色画素への印加電圧の極性が揃うことがなく、横シャドウの発生を防止することができる。

【0068】

さらに、液晶表示装置 100 では、1 画素列につき 2 本の信号線 13a および 13b が設けられており、これらの信号線 13a および 13b には互いに逆の極性の階調電圧が供給される。従って、各画素の画素電極 11 は、必ず逆極性の信号線 13a および 13b に挟まれることになる。そのため、画素充電後のソース・ドレイン間容量 C_{sd} を介したドレイン電圧（画素電極 11 の電位）の変動量 ΔV （式（1）で表される）がキャンセルされるので、表示輝度の本来のレベルからのずれが抑制される。その結果、縦シャドウの発生が防止され、表示品位が向上する。

【0069】

また、液晶表示装置 100 では、隣接する 2 画素行分の画素の TFT14 が、共通の走査信号によってオン／オフ制御されるので、画素への書き込み（充電）が 2 画素行ずつ行われる。そのため、1 画素行ずつ書き込みが行われる一般的な液晶表示装置に比べ、1 水平走査期間を長く設定することができ、画素への充電時間を長く確保することができる。

【0070】

近年、動画表示時の残像感を低減させる技術として倍速駆動が提案されており、具体的には、垂直走査周波数を一般的な 60 Hz から 120 Hz（2 倍速）や 240 Hz（4 倍速）に高くすることが提案されている。本実施形態における液晶表示装置 100 は、画素への充電時間を長く確保することができるので、倍速駆動（垂直走査周波数が 120 Hz 以上の駆動）を好適に行うことができる。

【0071】

なお、図 4 には、隣接する 2 本の走査線 12 が、液晶表示パネル 1 内（アクティブマトリクス基板 10 内）で互いに接続されている構成を例示したが、本発明はこのような構成に限定されるものではない。隣接する 2 画素行分の画素の TFT14 が、共通の走査信号によってオン／オフ制御される構成であれば、どのような構成を採用してもよい。例えば、図 5 に示すように、隣接する 2 本の走査線 12 が、液晶表示パネル 1 内では互いに接続されておらず、走査線駆動回路 2 内で互いに接続されていてもよい。あるいは、図 6 に示すように、走査線 12 を 2 画素行につき 1 本だけ設け、2 画素行分の画素の TFT14 を同じ走査線 12 に接続してもよい。

【0072】

（実施形態 2）

図 7 および図 8 を参照しながら、本実施形態における液晶表示装置 200 を説明する。以下の説明では、液晶表示装置 200 が実施形態 1 における液晶表示装置 100 と異なる点を中心に説明を行う。

【0073】

実施形態 1 における液晶表示装置 100 では、隣接する 2 画素列に対応する 4 本の信号線 13 は、一方の画素列の第 1 信号線 13a と他方の画素列の第 2 信号線 13b とが隣接

するように配置されている。つまり、画素（画素電極 11）を挟まずに隣接する 2 本の信号線 13 には互いに逆の極性の階調電圧が供給される。

【0074】

これに対し、本実施形態における液晶表示装置 200 では、図 7 および図 8 に示すように、隣接する 2 画素列に対応する 4 本の信号線 13 は、第 1 信号線 13a 同士または第 2 信号線 13b 同士が隣接するように配置されている。つまり、画素（画素電極 11）を挟まずに隣接する 2 本の信号線 13 には互いに同じ極性の階調電圧が供給される。

【0075】

このように、液晶表示装置 200 では、画素を挟まずに隣接する（つまり最近接する）2 本の信号線 13 に互いに同じ極性の階調電圧が供給されるので、これら 2 本の信号線 13 間の寄生容量に起因する電力消費を抑制でき、信号線駆動回路（ソースドライバ）3 の負荷を小さくすることができる。

【0076】

一方、実施形態 1 の液晶表示装置 100 のように、画素を挟まずに隣接する（つまり最近接する）2 本の信号線 13 に互いに逆の極性の階調電圧が供給される構成は、開発・製造コストを抑制できるという利点が見られる。この構成では、図 4 などに示されているように、信号線駆動回路（ソースドライバ）3 から出力される階調電圧の極性の並びが、正極性と負極性とが交互に並ぶ汎用的なドット反転用ソースドライバと同じになるので、信号線駆動回路 3 に制御信号を送るコントローラとして、汎用的なドット反転用のものを用いることができるからである。

【0077】

なお、上記の説明では、絵素 P 内で 4 種類の画素が図中左側から右側に向かって青画素 B、緑画素 G、赤画素 R、黄画素 Y の順で配置されている構成を例示したが、本発明はこれに限定されるものではない。絵素 P 内における 4 種類の画素の配置としては、様々な配置を採用することができる。

【0078】

また、上記の説明では、1 個の絵素 P が 4 種類の画素を含む構成を例示したが、本発明はこれに限定されるものではない。本発明は、絵素 P が互いに異なる色を表示する m 種類（ m は 4 以上の偶数）の画素によって規定される液晶表示装置に広く用いられる。例えば、図 9 に示す液晶表示パネル 1 のように、各絵素 P は、6 種類の画素によって規定されてもよい。図 9 に示す構成では、各絵素 P は、赤画素 R、緑画素 G、青画素 B および黄画素 Y に加え、シアンを表示するシアン画素 C およびマゼンタを表示するマゼンタ画素 M を含んでいる。

【0079】

また、各絵素 P を規定する画素の種類（組み合わせ）も、上述した例に限定されるものではない。例えば、各絵素 P が 4 種類の画素によって規定される場合、赤画素 R、緑画素 G、青画素 B およびシアン画素 C によって各絵素 P が規定されてもよいし、赤画素 R、緑画素 G、青画素 B およびマゼンタ画素 M によって各絵素 P が規定されてもよい。また、図 10 に示すように、各絵素 P が赤画素 R、緑画素 G、青画素 B および白画素 W によって規定されてもよい。図 10 に示す構成を採用する場合、対向基板 20 のカラーフィルタ層の白画素 W に対応する領域には、無色透明な（つまり白色の光を透過する）カラーフィルタが設けられる。図 10 の構成では、追加された原色が白であるため、色再現範囲を広くするという効果は得られないが、1 個の絵素 P 全体の表示輝度を向上させることができる。

【0080】

なお、図 1、図 9 および図 10 等に例示した構成では、絵素 P 内で m 種類の画素が 1 行 m 列に配置されており、カラーフィルタの配列がいわゆるストライプ配列であるが、本発明はこれに限定されない。複数の画素は、行方向に沿って m 種類の画素のうちの n 種類（ n は m 以下の偶数であって m の約数）の画素が同じ順で繰り返し並ぶように配列されていればよい。つまり、絵素 P 内で m 種類の画素が (m/n) 行 n 列に配置されていればよい。図 1、図 9 および図 10 等に示した場合のように $m = n$ であってもよいし、 $m \neq n$ であ

ってもよい。例えば、各絵素 P が 8 種類の画素を含む場合、絵素 P 内で 8 種類の画素が 2 行 4 列に配置されていてもよい。

【産業上の利用可能性】

【0081】

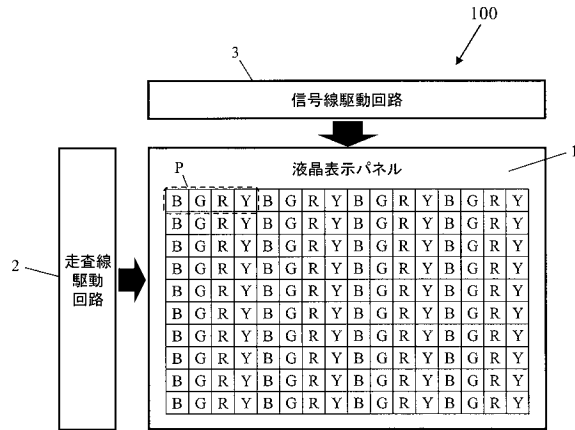
本発明によれば、1 個の絵素が偶数個の画素によって規定される液晶表示装置の表示品位を向上させることができる。本発明は、多原色液晶表示装置に好適に用いられる。

【符号の説明】

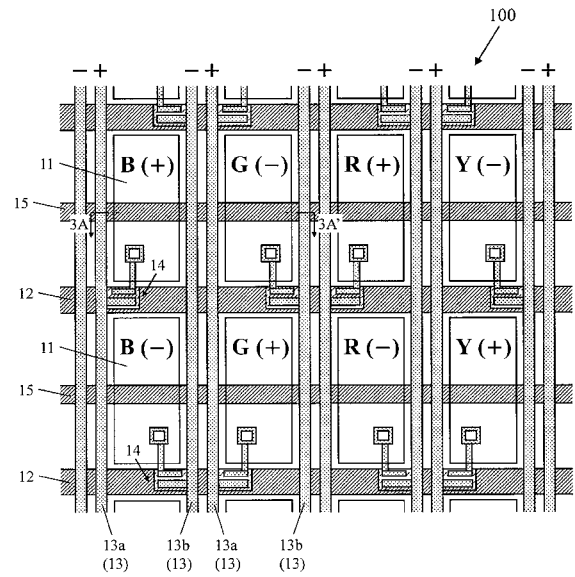
【0082】

1	液晶表示パネル	
2	走査線駆動回路（ゲートドライバ）	10
3	信号線駆動回路（ソースドライバ）	
3 a	出力端子	
1 0	アクティブマトリクス基板	
1 0 a、2 0 a	透明基板	
1 1	画素電極	
1 2	走査線	
1 2 ’	共通走査線	
1 3	信号線	
1 3 a	第 1 信号線	
1 3 b	第 2 信号線	20
1 4	薄膜トランジスタ（T F T）	
1 5	補助容量線	
1 6	ゲート絶縁膜	
1 8	層間絶縁膜	
1 9、2 9	配向膜	
2 0	対向基板	
2 1	対向電極	
3 0	液晶層	
1 0 0、2 0 0	液晶表示装置	
P	絵素	30
R	赤画素	
G	緑画素	
B	青画素	
Y	黄画素	
C	シアン画素	
M	マゼンタ画素	
W	白画素	

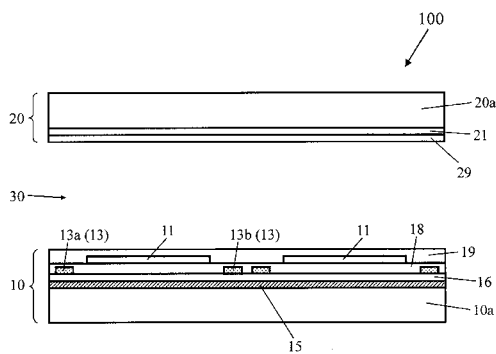
【図 1】



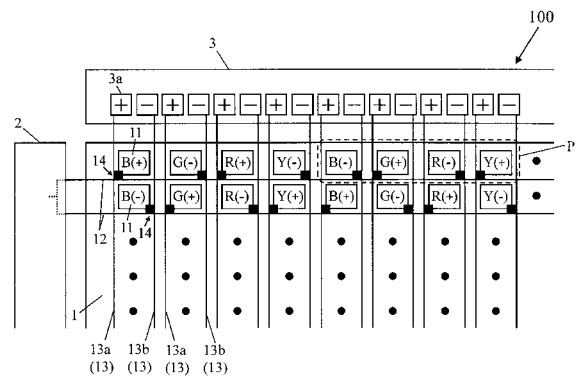
【図 2】



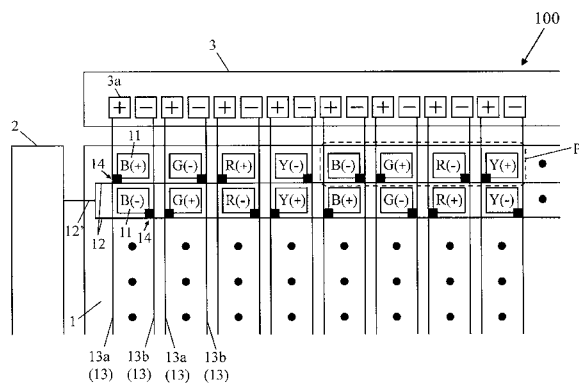
【図 3】



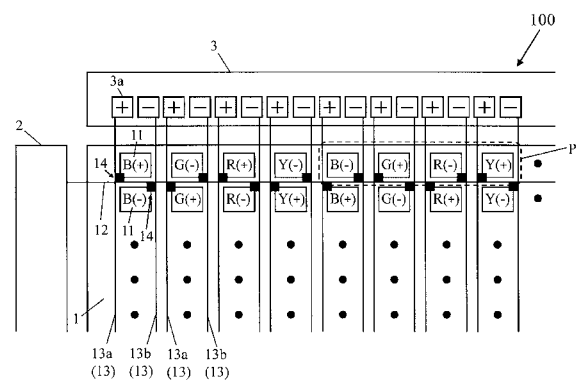
【図 5】



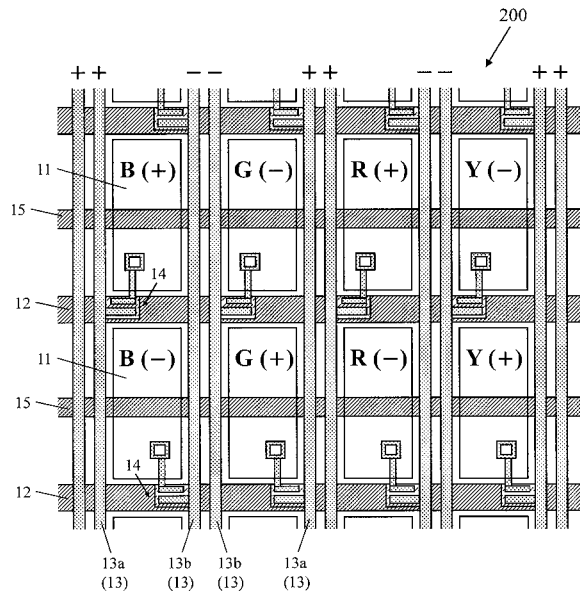
【図 4】



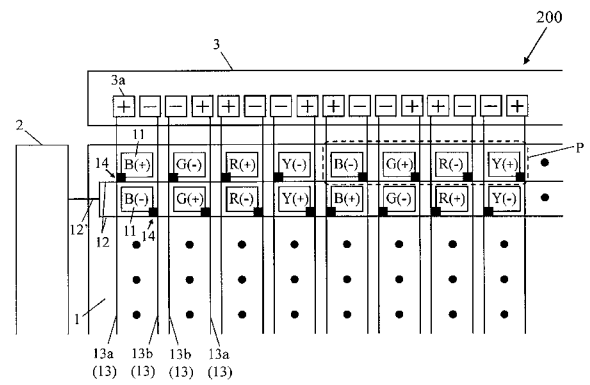
【図 6】



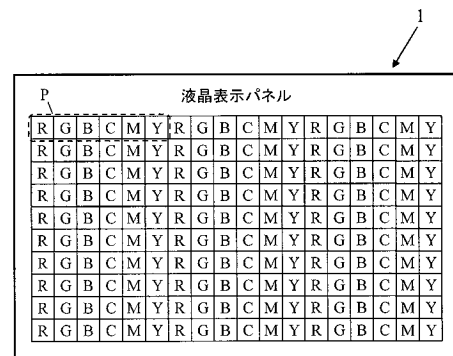
【図 7】



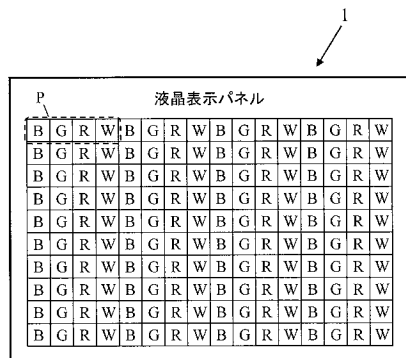
【図 8】



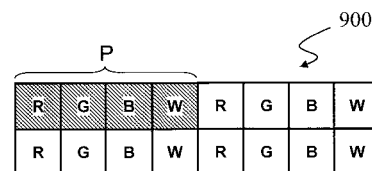
【図 9】



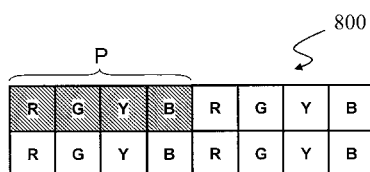
【図 10】



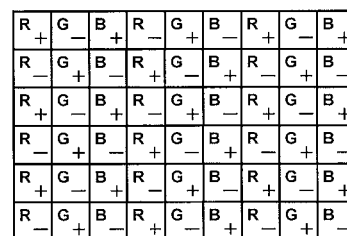
【図 12】



【図 11】



【図 13】



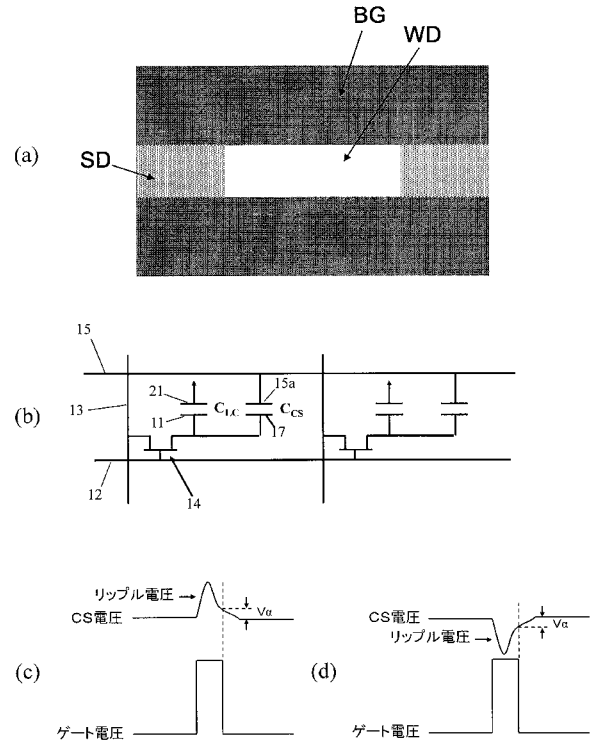
【図 1 4】

R ₊	G ₋	Y ₊	B ₋	R ₊	G ₋	Y ₊	B ₋	R ₊	G ₋	Y ₊	B ₋
R ₋	G ₊	Y ₋	B ₊	R ₋	G ₊	Y ₋	B ₊	R ₋	G ₊	Y ₋	B ₊
R ₊	G ₋	Y ₊	B ₋	R ₊	G ₋	Y ₊	B ₋	R ₊	G ₋	Y ₊	B ₋
R ₋	G ₊	Y ₋	B ₊	R ₋	G ₊	Y ₋	B ₊	R ₋	G ₊	Y ₋	B ₊
R ₊	G ₋	Y ₊	B ₋	R ₊	G ₋	Y ₊	B ₋	R ₊	G ₋	Y ₊	B ₋
R ₋	G ₊	Y ₋	B ₊	R ₋	G ₊	Y ₋	B ₊	R ₋	G ₊	Y ₋	B ₊

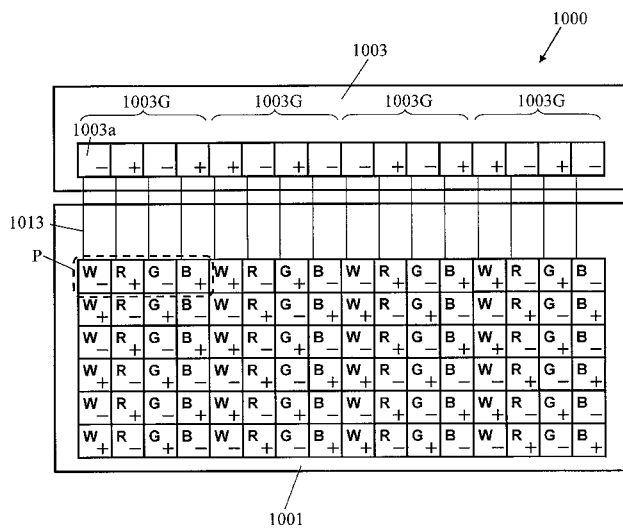
【図 1 5】

R ₊	G ₋	B ₊	W ₋	R ₊	G ₋	B ₊	W ₋	R ₊	G ₋	B ₊	W ₋
R ₋	G ₊	B ₋	W ₊	R ₋	G ₊	B ₋	W ₊	R ₋	G ₊	B ₋	W ₊
R ₊	G ₋	B ₊	W ₋	R ₊	G ₋	B ₊	W ₋	R ₊	G ₋	B ₊	W ₋
R ₋	G ₊	B ₋	W ₊	R ₋	G ₊	B ₋	W ₊	R ₋	G ₊	B ₋	W ₊
R ₊	G ₋	B ₊	W ₋	R ₊	G ₋	B ₊	W ₋	R ₊	G ₋	B ₊	W ₋
R ₋	G ₊	B ₋	W ₊	R ₋	G ₊	B ₋	W ₊	R ₋	G ₊	B ₋	W ₊

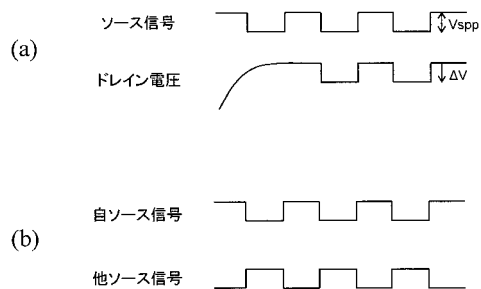
【図 1 6】



【図 1 7】



【図 1 8】



【手続補正書】

【提出日】平成24年5月10日(2012.5.10)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数の行および複数の列を含むマトリクス状に配列された複数の画素を有し、

前記複数の画素のそれぞれに設けられた画素電極、前記画素電極に接続されたスイッチング素子、行方向に延びる複数本の走査線および列方向に延びる複数本の信号線を有するアクティブマトリクス基板と、

前記アクティブマトリクス基板に対向する対向基板と、

前記アクティブマトリクス基板と前記対向基板との間に設けられた液晶層と、

前記複数本の走査線のそれぞれに走査信号を供給する走査線駆動回路と、

前記複数本の信号線のそれぞれに正極性または負極性の階調電圧を表示信号として供給する信号線駆動回路と、を備え、

前記複数の画素は、互いに異なる色を表示する m 種類 (m は 4 以上の偶数) の画素を含む液晶表示装置であって、

それぞれが行方向に沿って連続する m 個の画素によって規定される複数の絵素を有し、

前記複数本の信号線は、1 画素列につき 2 本の信号線を含み、

前記 2 本の信号線は、前記信号線駆動回路から互いに逆の極性の階調電圧を供給される第 1 信号線および第 2 信号線であり、

前記複数の画素のうちの列方向に沿って隣接する 2 個の画素の一方の前記スイッチング素子は前記第 1 信号線に接続され、他方の前記スイッチング素子は前記第 2 信号線に接続されており、

前記複数の画素のうちの隣接する 2 画素行分の画素の前記スイッチング素子が、共通の走査信号によってオン／オフ制御され、

前記複数の画素は、行方向に沿って m 種類の画素が同じ順で繰り返し並ぶように配列されており、

前記複数の絵素のそれぞれ内で、隣接する 2 個の画素の前記画素電極には、互いに逆の極性の階調電圧が印加され、

前記複数の絵素のうちの行方向に沿って隣接する 2 個の絵素において、同じ色を表示する画素の前記画素電極には、互いに逆の極性の階調電圧が印加される液晶表示装置。

【請求項 2】

前記複数本の信号線のうちの隣接する 2 画素列に対応する 4 本の信号線は、一方の画素列の前記第 1 信号線と他方の画素列の前記第 2 信号線とが隣接するように配置されている請求項 1 に記載の液晶表示装置。

【請求項 3】

前記複数本の信号線のうちの隣接する 2 画素列に対応する 4 本の信号線は、前記第 1 信号線同士または前記第 2 信号線同士が隣接するように配置されている請求項 1 に記載の液晶表示装置。

【請求項 4】

前記複数の画素は、赤を表示する赤画素、緑を表示する緑画素および青を表示する青画素を含む請求項 1 から 3 のいずれかに記載の液晶表示装置。

【請求項 5】

前記複数の画素は、黄を表示する黄画素をさらに含む請求項 4 に記載の液晶表示装置。

【請求項 6】

前記複数の画素は、白を表示する白画素をさらに含む請求項 4 に記載の液晶表示装置。

【請求項 7】

前記複数の画素は、シアンを表示するシアン画素、マゼンタを表示するマゼンタ画素および黄を表示する黄画素をさらに含む請求項4に記載の液晶表示装置。

【請求項 8】

垂直走査周波数が 1 2 0 H z 以上である請求項 1 から 7 のいずれかに記載の液晶表示装置。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/068438

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09G3/36, G02F1/133, G09G3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2006-106062 A (Sharp Corp.), 20 April 2006 (20.04.2006), paragraphs [0069] to [0092], [0119] to [0138], [0140]; fig. 1, 4 to 5 (Family: none)	1-10
Y	JP 2009-175468 A (Hitachi Displays, Ltd.), 06 August 2009 (06.08.2009), paragraphs [0018] to [0022], [0030] to [0034]; fig. 3, 8 & US 2009/0189881 A1 & CN 101494020 A	1-10
Y	JP 2001-33757 A (NEC Corp.), 09 February 2001 (09.02.2001), paragraphs [0016] to [0030]; fig. 2, 4 & US 6552706 B1 & KR 10-2001-0015385 A	1-10

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 November, 2010 (04.11.10)Date of mailing of the international search report
16 November, 2010 (16.11.10)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/068438

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-523862 A (Samsung Electronics Co., Ltd.), 19 October 2006 (19.10.2006), fig. 5 & US 2006/0202927 A1 & KR 10-2004-0090295 A & CN 1806190 A	1-10

国際調査報告		国際出願番号 PCT/JP2010/068438	
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G09G3/36, G02F1/133, G09G3/20			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2010年 日本国実用新案登録公報 1996-2010年 日本国登録実用新案公報 1994-2010年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
Y	JP 2006-106062 A（シャープ株式会社）2006.04.20, 段落【0069】－【0092】、【0119】－【0138】、【0140】、図1, 4－5（ファミリーなし）	1－10	
Y	JP 2009-175468 A（株式会社 日立ディスプレイズ）2009.08.06, 段落【0018】－【0022】、【0030】－【0034】、図3, 8 & US 2009/0189881 A1 & CN 101494020 A	1－10	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 04.11.2010		国際調査報告の発送日 16.11.2010	
国際調査機関の名称及びあて先 日本国特許庁（ISA/JP） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 安藤 達哉	2G 4002 電話番号 03-3581-1101 内線 3226

国際調査報告		国際出願番号 PCT/J P 2 0 1 0 / 0 6 8 4 3 8
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2001-33757 A (日本電気株式会社) 2001.02.09, 段落【0016】 －【0030】, 図2, 4 & US 6552706 B1 & KR 10-2001-0015385 A	1-10
A	JP 2006-523862 A (サムスン エレクトロニクス カンパニー リ ミテッド) 2006.10.19, 図5 & US 2006/0202927 A1 & KR 10-2004-0090295 A & CN 1806190 A	1-10

フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 1 1 D
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 1 1 E
G 0 9 G	3/20	6 2 1 F
G 0 9 G	3/20	6 1 1 F
G 0 9 G	3/20	6 1 1 G
G 0 9 G	3/20	6 4 2 L
G 0 2 F	1/133	5 1 0
G 0 2 F	1/1345	
G 0 2 F	1/1335	5 0 5

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

F ターム (参考) 2H092 JA24 JB04 JB13 JB22 JB31 JB69 PA06 PA08 QA06
 2H191 FA08Y FA09Y FA14Y GA04 GA17 GA19 HA11 HA15 LA19
 2H193 ZA04 ZA07 ZC13 ZD16 ZD17 ZF21 ZF31 ZP03
 5C006 AA16 AA22 AC21 AC22 AC25 AC26 AF42 AF43 BB16 BC06
 FA12 FA22 FA23 FA31 FA52
 5C080 AA10 BB05 CC03 DD05 DD06 DD08 DD10 DD28 EE29 EE30
 FF11 JJ01 JJ02 JJ03 JJ04 JJ06

(注) この公表は、国際事務局 (W I P O) により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願 (日本語実用新案登録出願) の国際公開の効果は、特許法第 1 8 4 条の 1 0 第 1 項 (実用新案法第 4 8 条の 1 3 第 2 項) により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	液晶表示装置		
公开(公告)号	JPWO2011049106A1	公开(公告)日	2013-03-14
申请号	JP2011537273	申请日	2010-10-20
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	津幡俊英		
发明人	津幡 俊英		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 G02F1/1345 G02F1/1335		
CPC分类号	G09G3/3614 G02F1/1345 G02F2201/52 G09G3/3648 G09G2300/0426 G09G2300/0452 G09G2320/0209 G09G2320/0233		
FI分类号	G09G3/36 G09G3/20.621.B G09G3/20.642.K G09G3/20.621.M G09G3/20.622.Q G09G3/20.611.D G09G3/20.642.A G09G3/20.611.E G09G3/20.621.F G09G3/20.611.F G09G3/20.611.G G09G3/20.642.L G02F1/133.510 G02F1/1345 G02F1/1335.505		
F-TERM分类号	2H092/JA24 2H092/JB04 2H092/JB13 2H092/JB22 2H092/JB31 2H092/JB69 2H092/PA06 2H092/PA08 2H092/QA06 2H191/FA08Y 2H191/FA09Y 2H191/FA14Y 2H191/GA04 2H191/GA17 2H191/GA19 2H191/HA11 2H191/HA15 2H191/LA19 2H193/ZA04 2H193/ZA07 2H193/ZC13 2H193/ZD16 2H193/ZD17 2H193/ZF21 2H193/ZF31 2H193/ZP03 5C006/AA16 5C006/AA22 5C006/AC21 5C006/AC22 5C006/AC25 5C006/AC26 5C006/AF42 5C006/AF43 5C006/BB16 5C006/BC06 5C006/FA12 5C006/FA22 5C006/FA23 5C006/FA31 5C006/FA52 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD06 5C080/DD08 5C080/DD10 5C080/DD28 5C080/EE29 5C080/EE30 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06		
代理人(译)	奥田诚治 三宅明子		
优先权	2009243485 2009-10-22 JP		
外部链接	Espacenet		

摘要(译)

本发明的液晶显示装置 (100) 具有以矩阵状排列的像素，形成矩阵状，并具有有源矩阵基板 (10)，对置基板 (20)，液晶层 (30)，扫描线驱动器 (2) 和信号线驱动器 (3)。像素包括显示不同颜色的m种 (其中m是偶数且 $m \geq 4$) 像素。有源矩阵基板 (10) 的信号线 (13) 包括成对的信号线 (13)，每对信号线被提供给相关联的像素列，并且是第一和第二信号线 (13a，13b) 至从信号线驱动器 (3) 提供相反极性的灰度电压。在列方向上相邻的两个像素中，两个像素中的一个的开关元件 (14) 连接到第一信号线 (13a)，另一个像素的开关元件 (14) 连接到第二信号线 (13b)。在两个相邻的像素行中，它们的开关元件 (14) 使用相同的扫描信号来控制其接通和断开状态。本发明提高了液晶显示装置的显示质量，该液晶显示装置的每个像素由偶数个像素限定。

【圖4】

