

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5616072号  
(P5616072)

(45) 発行日 平成26年10月29日 (2014. 10. 29)

(24) 登録日 平成26年9月19日 (2014. 9. 19)

|                              |                 |
|------------------------------|-----------------|
| (51) Int. Cl.                | F 1             |
| <b>GO2F 1/1343 (2006.01)</b> | GO2F 1/1343     |
| <b>GO2F 1/1368 (2006.01)</b> | GO2F 1/1368     |
| <b>GO2F 1/1335 (2006.01)</b> | GO2F 1/1335 520 |

請求項の数 12 (全 15 頁)

|              |                             |           |                      |
|--------------|-----------------------------|-----------|----------------------|
| (21) 出願番号    | 特願2010-14861 (P2010-14861)  | (73) 特許権者 | 303016487            |
| (22) 出願日     | 平成22年1月26日 (2010. 1. 26)    |           | ハイディス テクノロジー カンパニー   |
| (65) 公開番号    | 特開2011-39478 (P2011-39478A) |           | リミテッド                |
| (43) 公開日     | 平成23年2月24日 (2011. 2. 24)    |           | 大韓民国京畿道利川市夫鉢邑牙美里山13  |
| 審査請求日        | 平成24年10月18日 (2012. 10. 18)  |           | 6-1                  |
| (31) 優先権主張番号 | 10-2009-0075664             | (74) 代理人  | 100082072            |
| (32) 優先日     | 平成21年8月17日 (2009. 8. 17)    |           | 弁理士 清原 義博            |
| (33) 優先権主張国  | 韓国 (KR)                     | (72) 発明者  | 林茂植                  |
| (31) 優先権主張番号 | 10-2009-0095936             |           | 大韓民国 京畿道 利川市 夫鉢邑 新河  |
| (32) 優先日     | 平成21年10月9日 (2009. 10. 9)    |           | 6里 三▲いく▼アパート 101-1   |
| (33) 優先権主張国  | 韓国 (KR)                     |           | 701, 467-742         |
|              |                             | (72) 発明者  | 除東選                  |
|              |                             |           | 大韓民国 ソウル 江南▲区▼ 大崎洞   |
|              |                             |           | 銀馬アパート 7-308, 135-28 |
|              |                             |           | 0                    |

最終頁に続く

(54) 【発明の名称】 FFSモード液晶表示装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

下部基板と、上部基板と、前記基板の間に挿入された液晶層を含む FFS モード液晶表示装置であって、

各画素領域は、相互に交差するゲートラインとデータラインによって、前記下部基板に規定され、

前記ラインの交差部には、ドレイン電極、ソース電極及びチャネル領域を含むスイッチング素子が配置されていて、

前記 FFS モード液晶表示装置は、さらに、

前記液晶層に電圧を印加して光透過量を調節するために、前記ゲートライン及び前記データラインを含む領域全体の上部に少なくとも第1層間絶縁層を介して形成される透明共通電極と、

前記透明共通電極と接続される構造で前記データラインと前記スイッチング素子の一部を含む前記ゲートラインの上部に形成された導電性反射構造物と、

前記透明共通電極と前記導電性反射構造物の上部に少なくとも第2層間絶縁層を介して前記各画素領域内に形成された透明画素電極を備え、該透明画素電極は、内部に多数のスリットを含み、前記スイッチング素子のドレイン電極と接続されるように形成され、

前記導電性反射構造物は、前記スイッチング素子の一部を覆うように形成され、

前記透明画素電極のうち、前記ゲートラインと前記データラインと、前記スイッチング素子のそれぞれに隣接する部分の少なくとも一部は、前記導電性反射構造物に重層される

10

20

ことを特徴とする、F F S モード液晶表示装置。

【請求項 2】

前記導電性反射構造物は、前記ゲートラインと前記データラインを覆う構造で形成されることを特徴とする請求項 1 に記載の F F S モード液晶表示装置。

【請求項 3】

前記導電性反射構造物は、前記スイッチング素子のドレイン電極の一部領域を除いた前記スイッチング素子を含むとともに、前記データラインと前記ゲートラインの上部に格子型構造で形成されることを特徴とする請求項 1 に記載の F F S モード液晶表示装置。

【請求項 4】

前記導電性反射構造物は、前記スイッチング素子のドレイン電極領域とチャネル領域の一部を除いた前記スイッチング素子を覆うとともに、前記データラインと前記ゲートラインの上部に格子型構造で形成されることを特徴とする請求項 1 に記載の F F S モード液晶表示装置。

10

【請求項 5】

前記導電性反射構造物は、前記ドレイン電極のエッジ領域の少なくとも一部と重層されることを特徴とする請求項 1 に記載の F F S モード液晶表示装置。

【請求項 6】

前記透明画素電極の前記多数のスリットは、前記ゲートラインと一定の角度を成し、前記液晶層を配列するためのラビング方向は、前記ゲートラインの方向に対して平行とすることを特徴とする請求項 1 に記載の F F S モードの液晶表示装置。

20

【請求項 7】

下部基板と、上部基板と、前記基板の間に挿入される液晶層とを含み、

前記下部基板には、相互に交差するゲートラインとデータラインによって各画素領域が規定され、前記ラインの交差部には、ドレイン電極、ソース電極及びチャネル領域を含むスイッチング素子が配置されている F F S モード液晶表示装置の製造方法であって、

前記下部基板上にゲートラインとゲート電極を形成する段階と、

前記ゲートラインとゲート電極を含む基板の上部にゲート絶縁膜を形成する段階と、

前記ゲート絶縁膜の上部にドレイン電極、ソース電極及びチャネル領域を含むスイッチング素子とデータラインを形成する段階と、

前記スイッチング素子とデータラインを含む結果物の上部に少なくとも第 1 絶縁層を介して前記スイッチング素子の一部を除いて全体的に透明共通電極を形成する段階と、

30

前記透明共通電極と接続されるように、前記データラインと前記ゲートライン及び前記スイッチング素子の一部領域の上部に導電性反射構造物を形成する段階と、

前記導電性反射構造物を含む結果物の上部に少なくとも第 2 絶縁層を介して前記各画素領域内に形成された透明画素電極を形成する段階を備え、該透明画素電極は、その内部に多数のスリットを含み、前記ドレイン電極と接続され、

前記導電性反射構造物は、前記スイッチング素子の一部領域の上部を覆うように形成され、

前記透明画素電極の形成時に、前記ゲートラインと前記データラインと、前記スイッチング素子のそれぞれに隣接する前記透明画素電極部分の少なくとも一部は、前記導電性反射構造物に重層されるように形成することを特徴とする、F F S モード液晶表示装置の製造方法。

40

【請求項 8】

前記導電性反射構造物は、前記ゲートラインと前記データラインを覆う構造で形成されることを特徴とする請求項 7 に記載の F F S モード液晶表示装置の製造方法。

【請求項 9】

前記導電性反射構造物は、前記スイッチング素子のドレイン電極の一部領域を除いた前記スイッチング素子を含むとともに、前記データラインと前記ゲートラインの上部に格子型構造で形成されることを特徴とする請求項 7 に記載の F F S モード液晶表示装置の製造方法。

50

**【請求項 1 0】**

前記導電性反射構造物は、前記スイッチング素子のドレイン電極とチャネル領域の一部を除いた前記スイッチング素子を含み、前記データラインと前記ゲートラインの上部に格子型構造で形成されることを特徴とする請求項 7 に記載の F F S モード液晶表示装置の製造方法。

**【請求項 1 1】**

前記導電性反射構造物は、前記ドレイン電極のエッジ領域の少なくとも一部と重層されることを特徴とする請求項 7 に記載の F F S モード液晶表示装置の製造方法。

**【請求項 1 2】**

前記透明画素電極の前記多数のスリットは、前記ゲートラインと一定の角度を成し、前記液晶層を配列するためのラビング方向は、前記ゲートラインの方向を基準にして一定の角度を維持することを特徴とする請求項 7 に記載の F F S モード液晶表示装置の製造方法。

10

**【発明の詳細な説明】****【技術分野】****【0 0 0 1】**

本発明は、開口率を向上させ、内部反射率を増加させて、野外視認性を向上させた F F S モード液晶表示装置及びその製造方法に関する。

**【背景技術】****【0 0 0 2】**

一般的に、F F S モード (Fringe Field Switching Mode) 液晶表示装置は、I P S モード (In-Plane Switching Mode) 液晶表示装置における低い開口率及び透過率を改善させるために提案されたものである。

20

**【0 0 0 3】**

F F S モード液晶表示装置は、共通電極 (対電極) 及び画素電極を備え、共通電極 (対電極) 及び画素電極は、透明な導電体で形成されることで、I P S モード液晶表示装置に比べて開口率及び透過率を高めることが可能である。また、共通電極と画素電極との間隔を上・下部ガラス基板間の間隔より狭く形成することによって、共通電極と画素電極との間にフリンジフィールドが形成される。これにより、電極の上部に存在する液晶分子までもすべて動作するようにして、透過率を一層向上させることができる。

30

**【0 0 0 4】**

F F S モード液晶表示装置に関する従来技術は、例えば、本出願人によって出願されて登録された特許文献 1、特許文献 2、特許文献 3 などに開示されている。

**【0 0 0 5】**

これら特許文献のうち、特許文献 2 に記載の発明は、透明共通電極と、透明共通電極の上部に絶縁層を介して離隔配置される透明画素電極とを備える。液晶層を配置するためのラビングを行う方向は、ゲートラインの方向を基準にして 5 ° 以内にし、データラインと透明画素電極との間に透明共通電極の一端部が配置される。特許文献 2 において、データラインを基準にして透明共通電極と透明画素電極との間隔を調節し、データライン付近の開口率及び光透過率を向上させることができる発明を開示している。

40

**【0 0 0 6】**

また、特許文献 3 は、データラインの幅及び配置、及びデータライン付近での透明共通電極及び透明画素電極の各々の電極幅、電極配置関係などを調節することによって、データライン付近での液晶駆動と、画素領域の中心における液晶駆動が各々異なる液晶駆動モードで駆動するようにする。これにより、特許文献 3 に記載の発明の F F S モード液晶表示装置は、データラインの上部に形成された遮光膜を除去することができると共に、光の漏れ現象を防止することが可能となる。

**【0 0 0 7】**

しかしながら、前述のような特許文献 2 及び特許文献 3 は、野外視認性を高め、開口率を高め、且つ低電力化を図ることが可能であるなどの様々な点において、効果的であるが、

50

依然として改善すべき問題点がある。

【 0 0 0 8 】

まず、遮光膜の縮小及び除去によって上下板のラミネートマージンが減少し、混色の発生可能性があるので、不良率を増加させる要因になるといった問題点がある。特許文献 3 は、データラインの段差、特にラビングを行う方向とは反対側の段差ではラビングが完全に行われず、従って、ラビング方向のデータラインの反対側の部分において光の漏れ現象が発生する可能性がある。

【 0 0 0 9 】

従って、前述したような問題点を解決するために、新しい F F S モード液晶表示装置が求められている。

10

【 0 0 1 0 】

【特許文献 1】大韓民国特許第 3 4 1 , 1 2 3 号

【特許文献 2】大韓民国特許第 8 5 5 , 7 8 2 号

【特許文献 3】大韓民国特許第 8 4 9 , 5 9 9 号

【発明の概要】

【発明が解決しようとする課題】

【 0 0 1 1 】

上記問題点を解決するために、本発明の目的は、新しい積層構造、デザインを有する F F S モード液晶表示装置を提供することにある。

【 0 0 1 2 】

本発明の他の目的は、データ遮光膜を最小限にする、もしくは除去して、開口率の向上とともに、低電力化を図ることが可能な F F S モード液晶表示装置を提供することである。

20

【 0 0 1 3 】

本発明の他の目的は、ゲートライン、データラインなど透過領域以外の領域をできるだけ多く反射領域として活用することが可能なように導電性反射領域を形成することによって、野外視認性を向上させることである。

【 0 0 1 4 】

本発明の他の目的は、光の漏れ現象、混色現象などを最小化することができ、画面の品質を向上させることができる F F S モード液晶表示装置を提供することである。

【課題を解決するための手段】

30

【 0 0 1 5 】

上記目的を達成するために、本発明の第 1 態様による F F S モード液晶表示装置は、下部基板と、上部基板と、前記基板の間に挿入された液晶層とを含み、前記下部基板には、相互交差するゲートラインとデータラインによって各画素領域が規定され、前記ラインの交差部には、ドレイン電極、ソース電極及びチャネル領域を含むスイッチング素子が配置されている F F S モード液晶表示装置であって、前記液晶層に電圧を印加して光透過量を調節するために、前記ゲートライン及び前記データラインを含む領域全体の上部に少なくとも第 1 層間絶縁層を介して形成される透明共通電極と、前記透明共通電極と接続される構造で前記データラインと前記スイッチング素子の一部を含む前記ゲートラインの上部に形成された導電性反射構造物と、前記透明共通電極と前記導電性反射構造物の上部に少なくとも第 2 層間絶縁層を介して前記各画素領域内に形成された透明画素電極を備え、該透明画素電極はその内部に多数のスリットを含み、前記スイッチング素子のドレイン電極と接続されることを特徴とする。

40

【 0 0 1 6 】

好ましくは、前記透明画素電極のエッジ部分は、前記導電性反射構造物と少なくとも一部分が互いに重層（オーバーラップ）される。

【 0 0 1 7 】

好ましくは、前記透明画素電極の前記多数のスリットは、前記ゲートラインと一定の角度を有し、前記液晶層を配列するためのラビング方向は、前記ゲートラインの方向に対して平行とする。

50

## 【 0 0 1 8 】

好ましくは、前記導電性反射構造物は、前記透明画素電極と前記スイッチング素子のドレイン電極との接続のために、ドレイン電極の一部領域を除いて形成される。

## 【 0 0 1 9 】

また、好ましくは、前記導電性反射構造物は、前記スイッチング素子のドレイン電極の一部領域とチャネル領域を除いて形成される。

## 【 0 0 2 0 】

本発明の第2態様によるFFSモード液晶表示装置の製造方法は、下部基板と、上部基板と、前記基板の間に挿入される液晶層とを含み、前記下部基板には、相互交差するゲートラインとデータラインによって各画素領域が規定され、前記ラインの交差部には、ドレイン電極、ソース電極及びチャネル領域を含むスイッチング素子が配置されているFFSモード液晶表示装置の製造方法であって、前記下部基板上にゲートラインとゲート電極を形成する段階と、前記ゲートラインとゲート電極を含む基板の上部にゲート絶縁膜を形成する段階と、前記ゲート絶縁膜の上部にドレイン電極、ソース電極及びチャネル領域を含むスイッチング素子とデータラインを形成する段階と、前記スイッチング素子とデータラインを含む結果物の上部に少なくとも第1絶縁層を介して前記スイッチング素子の一部を除いて全体的に透明共通電極を形成する段階と、前記透明共通電極と接続されるように、前記データラインと前記ゲートライン及び前記スイッチング素子の一部領域の上部に導電性反射構造物を形成する段階と、前記導電性反射構造物を含む結果物の上部に少なくとも第2絶縁層を介して前記各画素領域内に形成された透明画素電極を形成する段階を備え、該透明画素電極は、その内部に多数のスリットを含み、前記ドレイン電極と接続されることを特徴とする。

## 【発明の効果】

## 【 0 0 2 1 】

本発明によれば、透明共通電極、透明画素電極、導電性反射構造物をデータライン、ゲートライン、ドレイン電極との配置構造を最適化することによって、開口率と反射度を最適化することができる構造を提供することができる。

## 【 0 0 2 2 】

また、本発明によれば、上部基板の遮光膜をできるだけ低減するか、または遮光膜を全く使用しないことによって、開口率を向上することができ、低電力化を図ることができる。

## 【 0 0 2 3 】

また、本発明は、ゲートライン、データラインなど透過領域以外の領域をできるだけ多く反射領域として活用することができるように、導電性反射構造物で反射領域を形成することによって、野外視認性を向上させることができる。

## 【 0 0 2 4 】

また、本発明によれば、光の漏れ現象、混色現象などを最小化することができ、画面の品質を向上させることができる。

## 【図面の簡単な説明】

## 【 0 0 2 5 】

【図1】本発明の実施例に係る液晶表示装置の下部基板に形成された画素領域の一部を示す平面図である。

【図2a】それぞれ図1のA - A'に沿う断面図である。

【図2b】それぞれ図1のB - B'に沿う断面図である。

【図2c】それぞれ図1のC - C'に沿う断面図である。

【図3a】本発明の実施例に係る液晶表示装置の製造過程を説明するための図である。

【図3b】本発明の実施例に係る液晶表示装置の製造過程を説明するための図である。

【図3c】本発明の実施例に係る液晶表示装置の製造過程を説明するための図である。

【図3d】本発明の実施例に係る液晶表示装置の製造過程を説明するための図である。

【図3e】本発明の実施例に係る液晶表示装置の製造過程を説明するための図である。

【図3f】本発明の実施例に係る液晶表示装置の製造過程を説明するための図である。

【図 3 g】本発明の実施例に係る液晶表示装置の製造過程を説明するための図である。

【図 4】本発明の他の実施例に係る液晶表示装置の下部基板に形成された画素領域の一部を示す平面図である。

【図 5 a】図 4 の A - A ' に沿う断面図である。

【図 5 b】本発明の他の実施例に係る液晶表示装置の製造過程において導電性反射構造物の形成工程を示す平面図である。

【図 6】本発明のさらに別の実施例に係る液晶表示装置の下部基板に形成された画素領域の一部を示す平面図である。

【図 7】本発明のさらに他の実施例に係る液晶表示装置の下部基板に形成された画素領域の一部を示す平面図である。

10

【発明を実施するための形態】

【 0 0 2 6 】

以下、本発明の属する技術分野における通常の知識を有する者が本発明の技術的思想を容易に実施することができる程度に詳しく説明するために、本発明の好ましい実施例を添付の図面を参照して説明する。

本発明の実施例に係る液晶表示装置は、下部基板と、上部基板と、下部基板と上部基板との間に挿入された液晶層とを含み、下部基板には、液晶層に電圧を印加するために相互交差するゲートラインとデータラインによって各画素領域が規定されている。

【 0 0 2 7 】

図 1 は、本発明の実施例に係る液晶表示装置の下部基板に形成された画素領域の一部を示す平面図である。図 2 a乃至図 2 cは、それぞれ図 1 の A - A '、B - B '、及び C - C ' に沿う断面図である。

20

【 0 0 2 8 】

図 1、図 2 a乃至図 2 cを参照すれば、本実施例の F F S モード液晶表示装置は、下部基板 1 0 0 上にゲートライン 1 2 0 とデータライン 1 5 0 が交差するように配列され、ゲートライン 1 2 0 とデータライン 1 5 0 の交差部には、スイッチング素子である薄膜トランジスタ (Thin Film Transistor) が配置される。

【 0 0 2 9 】

ゲートライン 1 2 0 とデータライン 1 5 0 によって規定された各单位画素領域内には、液晶層に電圧を印加して光透過量を調節するために、透明共通電極 1 7 0 と透明画素電極 2 0 0 が配され、透明共通電極 1 7 0 と透明画素電極 2 0 0 の間には、層間絶縁層 1 9 0 が離隔して配されている。透明画素電極 2 0 0 は、多数のスリットを備えたスリットタイプの電極であり、スリットは、データライン 1 5 0 と相対する方向に配されている。透明共通電極 1 7 0 の形状は特に限定されないが、好ましくは、プレート形状である。

30

【 0 0 3 0 】

また、透明共通電極 1 7 0 の上部には、反射率と開口率を向上させるために、前記透明共通電極 1 7 0 と接続される形態で導電性反射構造物 1 8 0 が配置される。

【 0 0 3 1 】

下部基板 1 0 0 の上部には、所定距離をもって離隔され、上部基板 (図示せず) が形成されており、上部基板 (図示せず) には、カラーフィルタ及びオーバーコートを備え、多数の液晶分子を含む液晶層 (図示せず) を介して下部基板 1 0 0 とラミネートされる。

40

【 0 0 3 2 】

本実施例の主な特徴の 1 つは、透明共通電極 1 7 0 と透明画素電極 2 0 0 及び導電性反射構造物 1 8 0 の配置構造にある。透明共通電極 1 7 0 と透明画素電極 2 0 0 の形状だけでなく、ゲートライン 1 2 0、データライン 1 5 0、各層間絶縁層 1 6 0、1 9 0 の積層構造と配置構造についても、適切に最適化される。従って、本発明の目的が最大限に実現される。

【 0 0 3 3 】

特に、透明共通電極 1 7 0 は、各单位画素領域に分離して形成されない。しかし、透明共通電極 1 7 0 は、スイッチング素子 (またはドレイン電極 1 5 0 a) の一部の領域 (図 3

50

d 参照)を除いて、データライン150、ゲートライン120を含む全体領域の上部に形成される構造を有する。すなわち、スイッチング素子(またはドレイン電極150a)の一部領域(図3d参照)に透明共通電極170の形成されない領域が存在するようになる。これは、後にスイッチング素子のドレイン電極150aと透明画素電極200が接続される部分であるので、透明共通電極170の形成が除外されることが好ましい。

#### 【0034】

透明共通電極170を介して外部から電圧が印加され、各单位画素領域に伝達されるので、このような構造は、抵抗が減少し、大画面の液晶表示装置に有利である。本実施例では、透明共通電極170、透明画素電極200、ゲートライン120、データライン150、各層間絶縁層160、190の配置構造、積層位置が調節されることにより、透明共通電極170の構造は、基板全体を通じて連結される構造を有するようになる。

10

#### 【0035】

本実施例では、基板100の上部にゲートライン120、ゲート絶縁層130、活性層140、及びデータライン150が形成され、その上部に、透明共通電極170が層間絶縁層160を介して基板の全体に形成される。導電性反射構造物180は、透明共通電極170と接続されて形成される。層間絶縁層190は、導電性反射構造物180の上部に形成され、透明画素電極200は、その上部に積層される構造を有する。

#### 【0036】

このような構造は、全体液晶表示装置の開口率を画期的に広くすることができるという効果がある。

20

#### 【0037】

一方、透明画素電極200の多数のスリットは、ゲートライン120と一定の角度 $\theta$ を成すと、データラインの周辺部の光の漏れ現象を防止することができる。液晶層を配列するためのラビング方向が、ゲートラインの方向と実質的に平行に維持される場合、上記一定の角度 $\theta$ は、1乃至15度に維持される。

#### 【0038】

特に、上記角度 $\theta$ は、液晶の駆動時に最大透過率とV-T曲線の傾きを考慮して調節することができ、好ましくは、約7度に維持される。

#### 【0039】

30

一方、透明共通電極170と接続される構造で形成された導電性反射構造物180は、反射率が相対的に優れたアルミニウム(Al)、アルミニウム合金(AlNd)、モリブデン(Mo)、モリブデン合金(MoW)、銀(Ag)、銀合金、タングステン(W)のうち少なくとも1つを含む合金を利用して形成することができる。導電性反射構造物180は、透明共通電極170の上部に直接接触する方式で形成されて、透明共通電極170の抵抗を減少させる役割と、光の漏れと混色を防止する役割を担うと共に、反射構造物の役割をも担うようになる。

#### 【0040】

本実施例では、導電性反射構造物180自体の形状の最適化のみならず、導電性反射構造物180と他の構造物(透明共通電極170、透明画素電極200、データライン150、ゲートライン120、ドレイン電極150aなど)との配置構造の最適化によって、開口率と反射度を最適化することができる。

40

#### 【0041】

液晶表示装置の上部から基板を見る場合、導電性反射構造物180は、データライン150、ゲートライン120などの上部に入射される光の内部反射を増加させるために形成される。そうすることで、内部反射を向上させ、開口率を増加させて、屋外視認性を向上させることが可能となる。一方、ゲートライン120及びデータライン150と対応する上部基板には、遮光領域が形成されないことが好ましい。すなわち、上部基板の遮光領域が、全く形成されなくてもよく、上部基板の遮光領域が、スイッチング素子に対応する一部領域にのみ形成されてもよい。

50

## 【0042】

好ましくは、導電性反射構造物180は、各单位画素領域が互いに連結される構造を有する。すなわち、導電性反射構造物180は、基板全体を通じて連結される構造を有する。導電性反射構造物180は、ゲートライン120とデータライン150の上部及び一部領域を除いた（スイッチング素子の一部領域にのみ導電性反射構造物の未形成領域が存在する形態である）スイッチング素子領域の上部に透明共通電極170と接続するように形成される。導電性反射構造物180が形成される領域は、外部反射量、抵抗減少などと直接的な関係がある。特に本実施例に係る積層構造では、導電性反射構造物180と他の構造物（透明共通電極170、透明画素電極200、データライン150、ゲートライン120、ドレイン電極150aなど）との配置関係に応じて、開口率、反射量、抵抗などが変化するため、適切な範囲を探ることが必要である。

10

## 【0043】

一方、このような導電性反射構造物180の配置関係は、本実施例の具体的な積層構造においても、好ましく適用可能である。詳細には、透明共通電極170は画素領域全体に形成され（透明共通電極はスイッチング素子の一部領域には形成されない）、この透明共通電極に接続される形態で導電性反射構造物180は形成される。そして、多数のスリットを有する透明画素電極は、これらの上部に絶縁膜を介して各单位画素に形成される構造である。好ましくは、導電性反射構造物180は、スイッチング素子のドレイン電極150aの領域の一部を除き、データライン150とゲートライン120の上部に格子型構造で形成される（図4参照）。もしくは、導電性反射構造物180は、スイッチング素子のドレイン電極150aとチャネル領域の一部を除き、データライン150とゲートライン120の上部に格子型構造で形成される（図1参照）。このような構造のさらなる他の例は、図6及び図7に開示される。

20

## 【0044】

導電性反射構造物180とデータライン150、ゲートライン120及びドレイン電極150aとの関係をさらに詳しく説明する。導電性反射構造物180は、データライン150とゲートライン120を内部に含む形態で形成され、透明画素電極200と部分的に重層（オーバーラップ）する構造D<sub>4</sub>、D<sub>5</sub>を有することが好ましい（図2b、図2c参照）。D<sub>4</sub>、D<sub>5</sub>は、隣接する2つの画素電極200の間に発生する横電界による光の漏れを防止するためのもので、工程能力を考慮して0.1乃至5.0μmで形成されることが好ましく、より好ましくは、0.5乃至2.0μmで形成される。

30

## 【0045】

一方、データライン150及びゲートライン120を内部に含む形態（覆う構造）で導電性反射構造物180を形成することにより、反射率と透過率を適切に調整するとともに、光の漏れ及び混色を防止する。これらの光の漏れ及び混色は、データライン150とゲートライン120の段差に起因するラビングの方向により、上記ライン周辺部で発生する。

## 【0046】

一方、導電性反射構造物180は、ドレイン電極150aのエッジ領域の少なくとも一部と重層（オーバーラップ）することが好ましい。図1の挿入図において、D<sub>1</sub>、D<sub>2</sub>、D<sub>3</sub>は、導電性反射構造物180がドレイン電極150aのエッジ領域と重層（オーバーラップ）する距離を示している。D<sub>1</sub>、D<sub>2</sub>、D<sub>3</sub>は、工程能力を考慮して0.5乃至5.0μmに維持されることが好ましい。D<sub>1</sub>、D<sub>2</sub>、D<sub>3</sub>を図1のように重層（オーバーラップ）することは、工程時に段差などに起因して発生する光の漏れ現象を防止するためのもので、このような重層（オーバーラップ）部分は、必ず必要なものではなく、他の変形例も可能である。その変形例は、図6及び図7と関連説明に開示する。

40

## 【0047】

本発明者は、ゲートライン120と平行な方向でラビングが行われる時に、ゲートライン120の部分（スイッチング素子のドレイン領域と重層（オーバーラップ）する領域（R）を含む）において不完全なラビング工程によって光の漏れが発生することを確認した。このような問題点は、導電性反射構造物180とゲートライン120のエッジ領域の一部

50

を重層（オーバーラップ）させることによって解決可能であった。

【0048】

以下、図1、図2a乃至図2c、図3a乃至図3gを参照して本発明の液晶表示装置の製造方法を説明する。

【0049】

まず、下部基板100上に導電性に優れた不透明金属を蒸着し、パターニングして、ゲートライン120を形成する（図3a）。

【0050】

ゲートライン120を覆うようにゲート絶縁膜130を蒸着した後、ゲート絶縁膜130上にa-Si層と、n<sup>+</sup>a-Si層を連続蒸着した後、パターニングして活性層140を形成する（図3b）。

10

【0051】

また、活性層140上に金属層を蒸着した後、パターニングしてデータライン150とソース電極150、ドレイン電極150aを形成し、その上に第1層間絶縁層160を蒸着する（図3c）。

【0052】

次に、透明導電層を蒸着し、これをパターニングして透明共通電極170を形成する。この場合、透明共通電極170は、各单位画素領域とは分離して形成されずに、基板全体と連結される構造を有することは、前述した通りである（図3d）。

【0053】

20

その後、反射率が相対的に優れた金属を蒸着した後、パターニングして導電性反射構造物180を形成する。導電性反射構造物180は、各单位画素領域が互いに連結される構造を有し、金属の抵抗によって100乃至7000の厚さの金属を蒸着し、これをパターニングして形成することができる（図3e）。

【0054】

次に、透明共通電極170と導電性反射構造物180の上部に第2層間絶縁層190を形成し、ドレイン電極150aの一部が露出されるように、コンタクトホール（CN）を形成した後、層間絶縁層190上に透明導電層を蒸着する（図3f）。

【0055】

その後、透明導電層をパターニングして、スリット形態の透明画素電極200を形成する（図3g）。この際、コンタクトホール（CN）に挿入蒸着される透明導電層によってドレイン電極150aと透明画素電極200が連結される。

30

【0056】

一方、上部基板には、遮光領域（図示せず）が形成されるが、本実施例によれば、スイッチング素子と対応する上部基板にのみ遮光領域を形成してもよく、又は全く形成されなくてもよい。従来技術によれば、ゲートライン120とデータライン150の上部にも遮光領域が形成されるのに対し、本実施例では、データライン150及び/またはゲートライン120と対応する上部基板200には遮光領域が形成されない。遮光領域の形成領域が減少すれば、相対的に開口率が増加することは自明である。

【0057】

40

図4は、本発明の他の実施例に係る液晶表示装置の下部基板に形成された画素領域の一部を示す平面図である。図5aは、図4のA-A'に沿う断面図であり、図5bは、本発明の他の実施例に係る液晶表示装置の製造過程において導電性反射構造物の形成工程を示す平面図である。

【0058】

説明の便宜のために、図1の実施例との差異点を主として説明すれば、主な差異は、導電性反射構造物180の領域にある。

【0059】

図4、図5a、及び図5bを参照すれば、導電性反射構造物180は、スイッチング素子のドレイン電極150a領域を除いてチャンネル140領域を含み、データライン150と

50

ゲートライン 120 の上部に格子型構造で形成される。

【0060】

本実施例によれば、チャネル 140 領域の上部にも導電性反射構造物 180 を形成することによって、反射領域をさらに拡大可能であることは勿論であり、上部基板に形成される遮光膜を全く形成しなくてもよい。すなわち、図 1 の実施例の場合に比べて、遮光膜で形成すべき部分がさらに狭くなることは勿論であり、図 4 の場合は、遮光膜を全く形成しない点において、さらに有利である。

【0061】

図 6 及び図 7 は、本発明のさらに別の実施例に係る液晶表示装置の下部基板に形成された画素領域の一部を示す平面図である。

10

【0062】

説明の便宜のために、図 1 及び図 4 の実施例との差異点を主として説明すれば、主な差異は、導電性反射構造物 180 の領域にある。

【0063】

図 6 と図 1 との主な差異点は、図 1 の基本的な構造において、図 6 の導電性反射構造物 180 がドレイン電極 150 a のエッジの一部領域にのみ形成されることである。

【0064】

また、図 7 と図 4 との主な差異点は、図 4 の基本的な構造において図 7 の導電性反射構造物 180 が電極 150 a のエッジの一部領域にのみ形成されることである。

【0065】

20

図 6 及び図 7 の構造は、図 1 及び図 4 の構造より開口率を向上させるには効果的である。導電性反射構造物 180 の領域が減少するに従い、開口率は向上する。但し、この場合にも、スイッチング素子においてゲートラインと隣接するドレイン領域は、導電性反射構造物 180 によって重層（オーバーラップ）させることができ、このような構造によって光の漏れが効果的に遮断される。これは、前述した通りである。

【符号の説明】

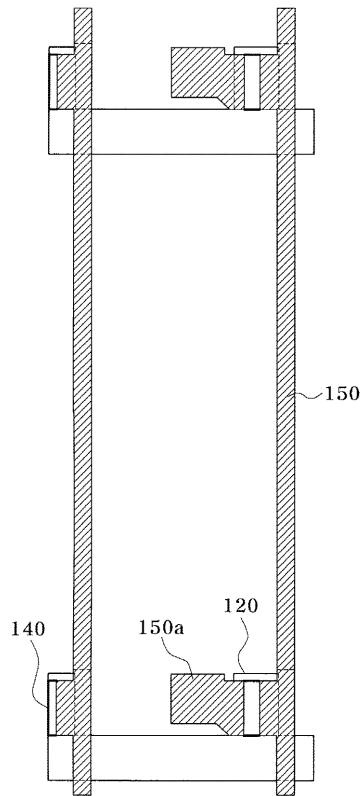
【0066】

- 100 下部基板
- 120 ゲートライン
- 130 ゲート絶縁層
- 150 データライン
- 160 層間絶縁膜
- 190 層間絶縁膜
- 170 透明共通電極
- 180 導電性反射構造物
- 200 透明画素電極

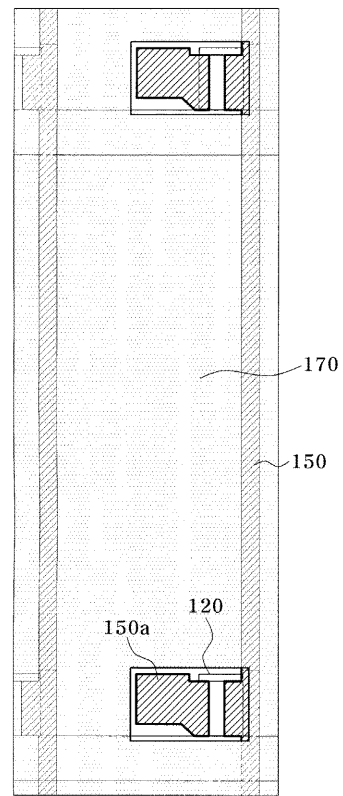
30



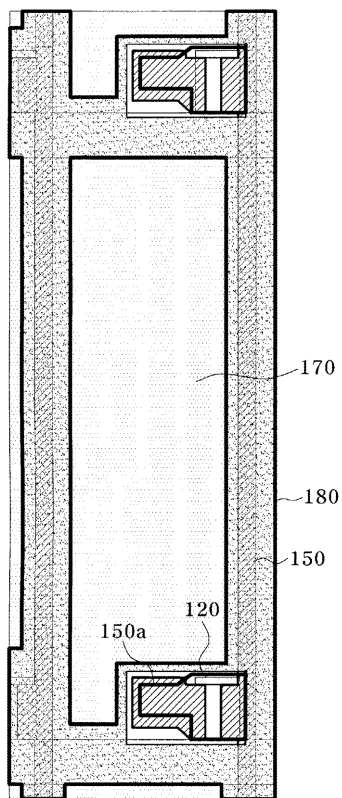
【図 3 c】



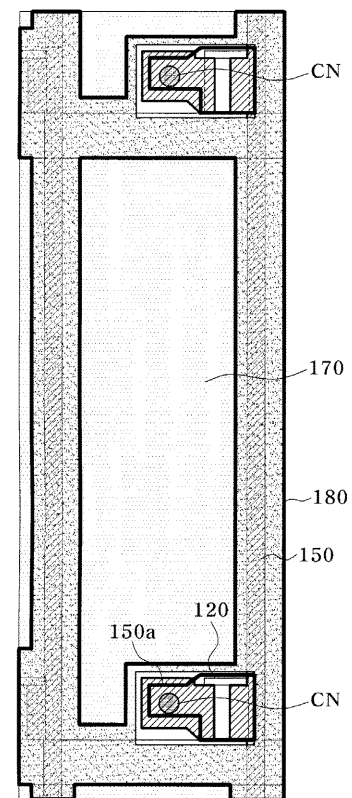
【図 3 d】



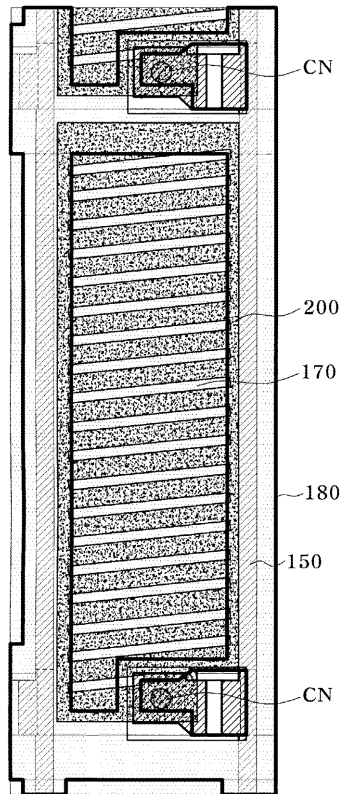
【図 3 e】



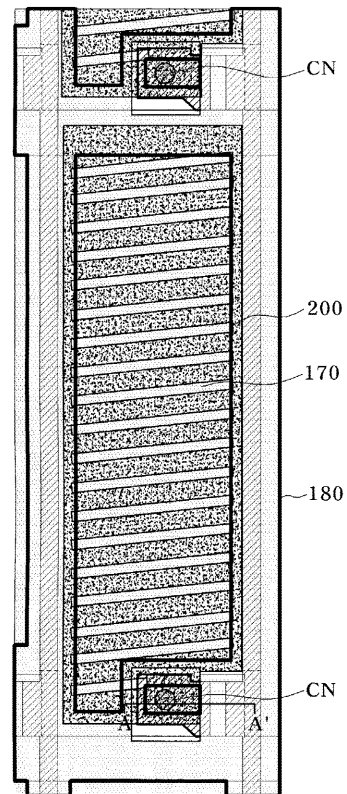
【図 3 f】



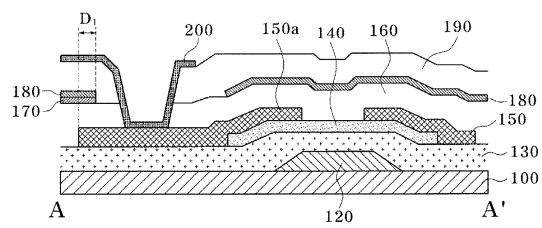
【図 3 g】



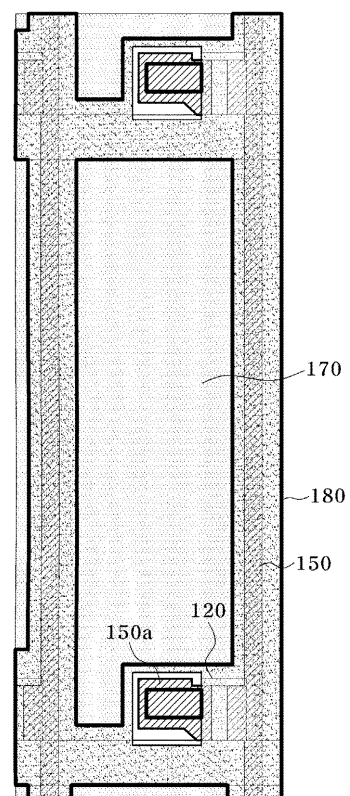
【図 4】



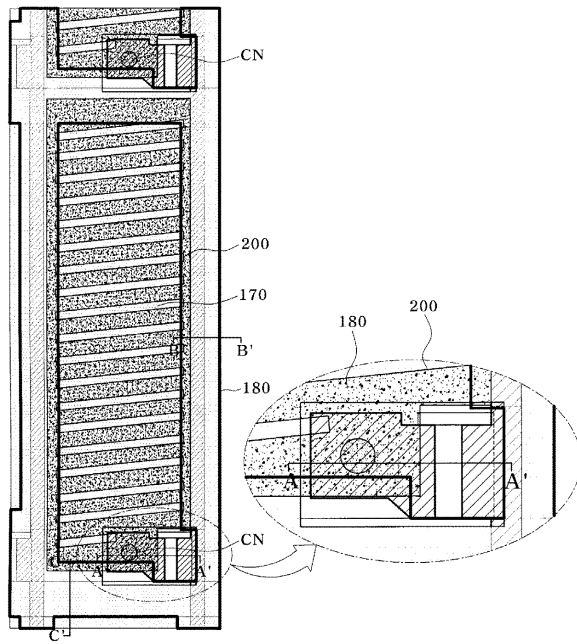
【図 5 a】



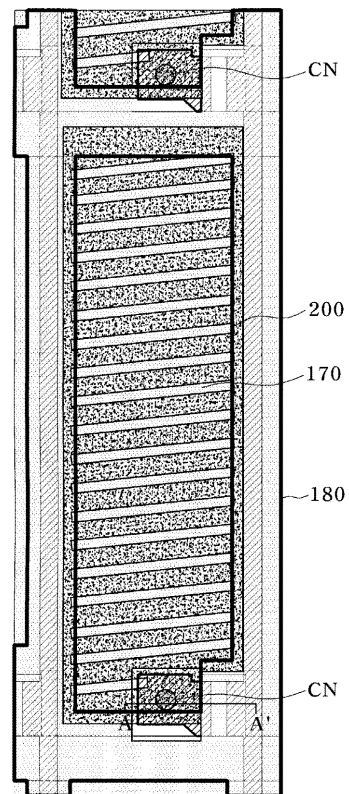
【図 5 b】



【図 6】



【図 7】



---

フロントページの続き

(72)発明者 崔大林

大韓民国 京畿道 龍仁市 水枝▲区▼ 東川洞 宇美アパート 302-103, 448-512

(72)発明者 朴種均

大韓民国 京畿道 利川市 夫鉢邑 新河里 儒城アパート 202-1902, 467-863

(72)発明者 崔修▲よん▼

大韓民国 京畿道 利川市 夫鉢邑 新河里 ▲じん▼憂アパート 102-1201, 467-773

審査官 鈴木 俊光

(56)参考文献 特開2008-209686(JP, A)

特開2008-191669(JP, A)

特開2008-076800(JP, A)

特開2000-089240(JP, A)

特開2004-062145(JP, A)

特開平09-318972(JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

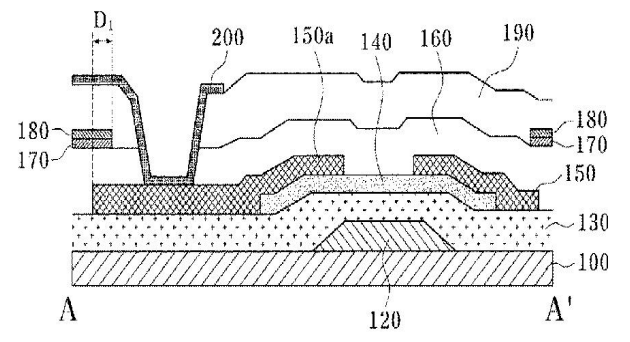
G02F 1/1368

|                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              |         |            |
|----------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | FFS模式液晶显示装置及其制造方法                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |         |            |
| 公开(公告)号        | <a href="#">JP5616072B2</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                  | 公开(公告)日 | 2014-10-29 |
| 申请号            | JP2010014861                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 | 申请日     | 2010-01-26 |
| [标]申请(专利权)人(译) | 高区分科技有限公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |         |            |
| 申请(专利权)人(译)    | Heidis科技有限公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 |         |            |
| 当前申请(专利权)人(译)  | Heidis科技有限公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 |         |            |
| [标]发明人         | 林茂植<br>除東邇<br>崔大林<br>朴種均<br>崔修ょん                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
| 发明人            | 林茂植<br>除東邇<br>崔大林<br>朴種均<br>崔修ょん▼                                                                                                                                                                                                                                                                                                                                                                                                                                                            |         |            |
| IPC分类号         | G02F1/1343 G02F1/1368 G02F1/1335                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
| CPC分类号         | G02F1/133512 G02F1/134363 G02F2001/134372 G02F2201/40                                                                                                                                                                                                                                                                                                                                                                                                                                        |         |            |
| FI分类号          | G02F1/1343 G02F1/1368 G02F1/1335.520                                                                                                                                                                                                                                                                                                                                                                                                                                                         |         |            |
| F-TERM分类号      | 2H092/GA17 2H092/GA29 2H092/JA26 2H092/JA46 2H092/JB05 2H092/JB07 2H092/JB69 2H092/KA05 2H092/MA04 2H092/NA07 2H092/NA28 2H092/PA02 2H092/PA12 2H191/FA02Y 2H191/FA31Y 2H191/FD22 2H191/GA05 2H191/GA08 2H191/GA19 2H191/LA21 2H191/NA29 2H191/NA35 2H192/AA24 2H192/BB13 2H192/BB72 2H192/BB73 2H192/BB84 2H192/BB86 2H192/BC31 2H192/BC63 2H192/CB05 2H192/EA03 2H192/EA43 2H192/JA32 2H291/FA02Y 2H291/FA31Y 2H291/FD22 2H291/GA05 2H291/GA08 2H291/GA19 2H291/LA21 2H291/NA29 2H291/NA35 |         |            |
| 审查员(译)         | 铃木俊光                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |         |            |
| 优先权            | 1020090075664 2009-08-17 KR<br>1020090095936 2009-10-09 KR                                                                                                                                                                                                                                                                                                                                                                                                                                   |         |            |
| 其他公开文献         | JP2011039478A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |         |            |

#### 摘要(译)

要解决的问题：提供具有新的层压结构和设计的FFS模式液晶显示装置。 根据本发明的FFS模式液晶显示装置包括透明公共电极，形成在连接到透明公共电极的结构中的导电反射结构，以及在其上部具有多个狭缝的狭缝类型。透明像素电极，其中透明公共电极形成在包括数据线的上部 and 栅极线的区域中，并且每个单位像素区域彼此连接。 点域1

【図 2 a】



【図 2 b】