

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5349977号

(P5349977)

(45) 発行日 平成25年11月20日 (2013.11.20)

(24) 登録日 平成25年8月30日 (2013.8.30)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36

G09G 3/20 624B

G09G 3/20 624D

G09G 3/20 624E

G09G 3/20 621B

請求項の数 17 (全 15 頁) 最終頁に続く

(21) 出願番号 特願2009-1387 (P2009-1387)
 (22) 出願日 平成21年1月7日 (2009.1.7)
 (65) 公開番号 特開2009-181125 (P2009-181125A)
 (43) 公開日 平成21年8月13日 (2009.8.13)
 審査請求日 平成24年1月5日 (2012.1.5)
 (31) 優先権主張番号 10-2008-0008998
 (32) 優先日 平成20年1月29日 (2008.1.29)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 512187343
 三星ディスプレイ株式会社
 Samsung Display Co.,
 Ltd.
 大韓民国京畿道龍仁市器興区三星二路95
 95, Samsung 2 Ro, Giheung-Gu, Yongin-City
 , Gyeonggi-Do, Korea
 (74) 代理人 100121382
 弁理士 山下 託嗣
 (72) 発明者 鄭 光 哲
 大韓民国京畿道城南市壽井区太平1洞71
 15-4 番地

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項1】

第1ゲート信号を伝達する第1ゲート線と、

第2ゲート信号を伝達する第2ゲート線と、

第1データ電圧を伝達する第1データ線と、

第1電圧を有する第1維持電極線と、

前記第1電圧と異なる第2電圧を有する第2維持電極線と、

前記第1ゲート線及び前記第1データ線に接続される第1スイッチング素子、前記第1
 スwitchング素子に接続される第1液晶キャパシタ、及び第1端子及び第2端子を有する
 第1ストレージキャパシタを含む第1副画素と、前記第1ゲート線及び前記第1データ線
 に接続される第2スイッチング素子、前記第2スイッチング素子に接続される第2液晶キ
 ャパシタ、及び前記第1ストレージキャパシタと異なる静電容量を有し、第1端子及び第
 2端子を有する第2ストレージキャパシタを含む第2副画素と、からなり、前記第1ゲ
 ート線、前記第1維持電極線、そして前記第1及び第2ストレージキャパシタの第2端子に
接続される第3スイッチング素子、及び前記第2ゲート線、前記第2維持電極線、前記第
1及び第2ストレージキャパシタの第2端子に接続される第4スイッチング素子をさらに
含む第1画素と、
 を含み、

前記第1ストレージキャパシタの第1端子は、前記第1スイッチング素子に接続されて
 おり、前記第2ストレージキャパシタの第1端子は、前記第2スイッチング素子に接続さ

10

20

れており、前記第1ストレージキャパシタの第2端子と前記第2ストレージキャパシタの第2端子は互いに接続されており、前記第1ストレージキャパシタの第1端子の電圧及び第2ストレージキャパシタの第1端子の電圧が変化することを特徴とする液晶表示装置。

【請求項2】

前記第1及び第2ストレージキャパシタの第2端子の電圧は、前記第1及び第2スイッチング素子がターンオンして前記第1及び第2液晶キャパシタと前記第1及び第2ストレージキャパシタが充電される間は一定であり、前記充電が完了した後に変化する、請求項1に記載の液晶表示装置。

【請求項3】

前記第1及び第2ストレージキャパシタの第2端子の電圧は、

10

前記第1及び第2液晶キャパシタと前記第1及び第2ストレージキャパシタに正極性の電圧が充電される場合は、低い値から高い値に変化し、

前記第1及び第2液晶キャパシタと前記第1及び第2ストレージキャパシタに負極性の電圧が充電される場合は、高い値から低い値に変化する、請求項2に記載の液晶表示装置。

【請求項4】

前記第1及び第2ストレージキャパシタの第2端子には常に外部電圧が印加される、請求項3に記載の液晶表示装置。

【請求項5】

周期的に変化する電圧を有し、前記第1及び第2ストレージキャパシタの第2端子に接続される第1維持電極線をさらに含む、請求項4に記載の液晶表示装置。

20

【請求項6】

前記第1維持電極線の電圧と逆極性の電圧を有する第2維持電極線と、

第2データ電圧を伝達する第2データ線と、

前記第1ゲート線及び前記第2データ線に接続される第3スイッチング素子、前記第3スイッチング素子に接続される第3液晶キャパシタ、そして前記第3スイッチング素子と前記第2維持電極線の間に接続される第3ストレージキャパシタを含む第3副画素と、前記第1ゲート線及び前記第2データ線に接続される第4スイッチング素子、前記第4スイッチング素子に接続される第4液晶キャパシタ、そして前記第3ストレージキャパシタと異なる静電容量を有し、前記第4スイッチング素子と前記第2維持電極線の間に接続される第4ストレージキャパシタを含む第4副画素とからなる第2画素と、

30

をさらに含む、請求項5に記載の液晶表示装置。

【請求項7】

前記第1及び第2ストレージキャパシタの第2端子は、電圧印加状態と浮遊状態を反復する請求項3に記載の液晶表示装置。

【請求項8】

前記第3スイッチング素子は、前記第1及び第2液晶キャパシタと前記第1及び第2ストレージキャパシタの充電中に前記第1電圧を伝達し、

前記第4スイッチング素子は、前記第3スイッチング素子がターンオフした後にターンオンし、前記第2電圧を伝達する、請求項7に記載の液晶表示装置。

40

【請求項9】

第3ゲート信号を伝達する第3ゲート線と、

前記第2ゲート線及び前記第1データ線に接続される第7スイッチング素子、前記第7スイッチング素子に接続される第3液晶キャパシタ、及び前記第5スイッチング素子と前記第7スイッチング素子の間に接続される第3ストレージキャパシタとを含む第3副画素、前記第2ゲート線及び前記第1データ線に接続される第8スイッチング素子、前記第8スイッチング素子に接続される第4液晶キャパシタ、及び前記第3ストレージキャパシタと異なる静電容量を有して前記第6スイッチング素子と前記第8スイッチング素子の間に接続される第4ストレージキャパシタを含む第4副画素、前記第2ゲート線及び前記第2維持電極線に接続される第5スイッチング素子及び前記第3ゲート線及び前記第1維持電

50

極線に接続される第 6 スイッチング素子を含む第 2 画素とをさらに含む、請求項 8 に記載の液晶表示装置。

【請求項 10】

前記第 5 スイッチング素子は、前記第 3 及び第 4 液晶キャパシタと前記第 3 及び第 4 ストレージキャパシタの充電中に前記第 2 電圧を伝達し、前記第 6 スイッチング素子は、前記第 5 スイッチング素子がターンオフした後にターンオンし、前記第 1 電圧を伝達する、請求項 9 に記載の液晶表示装置。

【請求項 11】

前記第 1、第 2、第 3 ゲート線は順次に電圧が変化する、請求項 10 に記載の液晶表示装置。

10

【請求項 12】

請求項 1 に記載の液晶表示装置の駆動方法であって、

第 1 及び第 2 液晶キャパシタ、そして第 1 ストレージキャパシタと第 2 ストレージキャパシタを同一電圧で充電する段階と、

前記第 1 液晶キャパシタの第 1 端子とこれに接続された前記第 1 ストレージキャパシタの第 1 端子、そして前記第 2 液晶キャパシタの第 1 端子とこれに接続された前記第 2 ストレージキャパシタの第 1 端子を浮遊状態にする段階と、

前記第 1 及び第 2 ストレージキャパシタの第 2 端子の電圧を同一大きさだけ変化させて、前記第 1 液晶キャパシタの第 1 端子の電圧と前記第 2 液晶キャパシタ第 1 端子の電圧を互いに異なるように変化させる段階とを含む、液晶表示装置の駆動方法。

20

【請求項 13】

前記第 1 ストレージキャパシタの静電容量と前記第 2 ストレージキャパシタの静電容量は互いに異なる、請求項 12 に記載の液晶表示装置の駆動方法。

【請求項 14】

前記充電段階において、前記第 1 及び第 2 ストレージキャパシタの第 2 端子の電圧は一定である請求項 13 に記載の液晶表示装置の駆動方法。

【請求項 15】

前記電圧を変化させる段階において、

前記第 1 及び第 2 液晶キャパシタと前記第 1 及び第 2 ストレージキャパシタに正極性の電圧が充電される場合は、前記第 1 及び第 2 ストレージキャパシタの第 2 端子の電圧を低い値から高い値で変え、

30

前記第 1 及び第 2 液晶キャパシタと前記第 1 及び第 2 ストレージキャパシタに負極性の電圧が充電される場合は、前記第 1 及び第 2 ストレージキャパシタの第 2 端子の電圧を高い値から低い値に変える請求項 14 に記載の液晶表示装置の駆動方法。

【請求項 16】

前記第 1 及び第 2 ストレージキャパシタの第 2 端子には常に外部電圧が印加される、請求項 15 に記載の液晶表示装置の駆動方法。

【請求項 17】

前記電圧を変化させる段階後に、前記第 1 及び第 2 ストレージキャパシタの第 2 端子を浮遊状態にする段階をさらに含む、請求項 15 に記載の液晶表示装置の駆動方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置及びその駆動方法に関するものである。

【背景技術】

【0002】

液晶表示装置は現在最も広く用いられているフラットパネルディスプレイの 1 つであって、画素電極と共通電極で構成される電場生成電極が形成されている 2 枚の表示板と、その間に挟持された液晶層とからなり、電場生成電極に電圧を印加して液晶層に電場を生成し、これによって液晶層の液晶分子の配向を決定し、入射光の偏光を制御することによ

50

て画像を表示する。

【0003】

また、液晶表示装置は、各画素電極に接続されているスイッチング素子及びスイッチング素子を制御して、画素電極に電圧を印加するためのゲート線とデータ線等の複数の信号線を含む。

【0004】

このような液晶表示装置の中でも、電場が印加されない状態で液晶分子の長軸を表示板に対して垂直になるように配列した垂直配向方式（*vertically aligned mode*）の液晶表示装置は、コントラスト比が大きく、基準視野角が広いので脚光を浴びている。ここで基準視野角とは、コントラスト比が1:10の視野角、或いは階調間輝度反転の限界角度を意味する。

10

【0005】

このような方式の液晶表示装置の場合、側面視認性を正面視認性に近づけるために、1つの画素を2つの副画素に分割し、2つの副画素に異なる電圧を印加することにより、透過率を異ならせる方法が提示されている。このような方法としては、2つの副画素の電圧をストレージキャパシタを用いて調節する方法があるが、この方法は構造及び駆動方法が複雑であり、適用が難しい。

【発明の概要】

【発明が解決しようとする課題】

【0006】

20

そこで、本発明は上記従来の問題点に鑑みてなされたものであって、本発明の目的は、簡単な構造及び方法で2つの副画素の電圧を調節することである。

【課題を解決するための手段】

【0007】

上記目的を達成するためになされた本発明の一実施例に係る液晶表示装置は、第1ゲート信号を伝達する第1ゲート線と、第1データ電圧を伝達する第1データ線と、前記第1ゲート線及び前記第1データ線に接続される第1スイッチング素子、前記第1スイッチング素子に接続される第1液晶キャパシタ、及び第1端子及び第2端子を有する第1ストレージキャパシタを含む第1副画素と前記第1ゲート線及び前記第1データ線に接続される第2スイッチング素子、前記第2スイッチング素子に接続される第2液晶キャパシタ、及び前記第1ストレージキャパシタと異なる静電容量を有し、第1端子及び第2端子を有する第2ストレージキャパシタを含む第2副画素とからなる第1画素とを含み、前記第1ストレージキャパシタの第1端子は、前記第1スイッチング素子に接続されており、前記第2ストレージキャパシタの第1端子は、前記第2スイッチング素子に接続されており、前記第1ストレージキャパシタの第2端子と前記第2ストレージキャパシタの第2端子は互いに接続されており、前記第1ストレージキャパシタの第1端子の電圧及び第2ストレージキャパシタの第1端子の電圧が変化する。

30

【0008】

前記第1及び第2ストレージキャパシタの第2端子の電圧は、前記第1及び第2スイッチング素子がターンオンして、前記第1及び第2液晶キャパシタと前記第1及び第2ストレージキャパシタの充電中は一定であり、前記充電完了後に変化するように構成できる。

40

【0009】

前記第1及び第2ストレージキャパシタの第2端子の電圧は、前記第1及び第2液晶キャパシタと前記第1及び第2ストレージキャパシタに正極性の電圧が充電されると低い値から高い値に変化し、前記第1及び第2液晶キャパシタと前記第1及び第2ストレージキャパシタに負極性の電圧が充電されると高い値から低い値に変化するように構成できる。

【0010】

前記第1及び第2ストレージキャパシタの第2端子には常時外部電圧が印加されるように構成できる。

50

【0011】

前記液晶表示装置は、周期的に変化する電圧を有し、前記第1及び第2ストレージキャパシタの第2端子に接続される第1維持電極線をさらに含むように構成できる。

【0012】

前記液晶表示装置は、前記第1維持電極線の電圧と逆極性の電圧を有する第2維持電極線と、第2データ電圧を伝達する第2データ線と、前記第1ゲート線及び前記第2データ線に接続される第3スイッチング素子、前記第3スイッチング素子に接続される第3液晶キャパシタ、そして前記第3スイッチング素子と前記第2維持電極線の間に接続される第3ストレージキャパシタを含む第3副画素と、前記第1ゲート線及び前記第2データ線に接続される第4スイッチング素子、前記第4スイッチング素子に接続される第4液晶キャパシタ、そして前記第3ストレージキャパシタと異なる静電容量を有し、前記第4スイッチング素子と前記第2維持電極線の間に接続される第4ストレージキャパシタを含む第4副画素とからなる第2画素とをさらに含むように構成できる。

10

【0013】

前記第1及び第2ストレージキャパシタの第2端子は、電圧印加状態と浮遊状態を反復するように構成できる。

【0014】

前記液晶表示装置は、第1電圧を有する第1維持電極線と、前記第1電圧と異なる第2電圧を有する第2維持電極線と、そして第2ゲート信号を伝達する第2ゲート線とをさらに含み、前記第1画素は、前記第1ゲート線、前記第1維持電極線、及び前記第1及び第2ストレージキャパシタの第2端子に接続される第3スイッチング素子、そして前記第2ゲート線、前記第2維持電極線、前記第1及び第2ストレージキャパシタの第2端子に接続される第4スイッチング素子をさらに含むように構成できる。

20

【0015】

前記第3スイッチング素子は、前記第1及び第2液晶キャパシタと前記第1及び第2ストレージキャパシタの充電中に前記第1電圧を伝達し、前記第4スイッチング素子は、前記第3スイッチング素子がターンオフした後にターンオンし、前記第2電圧を伝達するように構成できる。

【0016】

前記液晶表示装置は、第3ゲート信号を伝達する第3ゲート線と、前記第2ゲート線及び前記第1データ線に接続される第7スイッチング素子、前記第7スイッチング素子に接続される第3液晶キャパシタ、及び前記第5スイッチング素子と前記第7スイッチング素子の間に接続される第3ストレージキャパシタを含む第3副画素、前記第2ゲート線及び前記第1データ線に接続される第8スイッチング素子、前記第8スイッチング素子に接続される第4液晶キャパシタ、及び前記第3ストレージキャパシタと異なる静電容量を有して前記第6スイッチング素子と前記第8スイッチング素子の間に接続される第4ストレージキャパシタを含む第4副画素、前記第2ゲート線及び前記第2維持電極線に接続される第5スイッチング素子及び前記第3ゲート線及び前記第1維持電極線に接続される第6スイッチング素子を含む第2画素とをさらに含むように構成できる。

30

【0017】

前記第5スイッチング素子は、前記第3及び第4液晶キャパシタと前記第3及び第4ストレージキャパシタの充電中に前記第2電圧を伝達し、前記第6スイッチング素子は、前記第5スイッチング素子がターンオフした後にターンオンし、前記第1電圧を伝達するように構成できる。

40

【0018】

前記第1、第2、第3ゲート線は、順次電圧変化するように構成できる。

【0019】

本発明の一実施例に係る液晶表示装置の駆動方法は、第1及び第2液晶キャパシタ、そして第1ストレージキャパシタと第2ストレージキャパシタを同一電圧で充電する段階、前記第1液晶キャパシタの第1端子とこれに接続された前記第1ストレージキャパシタの

50

第1端子、そして前記第2液晶キャパシタの第1端子とこれに接続された前記第2ストレージキャパシタの第1端子を浮遊状態にする段階、そして前記第1及び第2ストレージキャパシタの第2端子の電圧を同一大きさだけ変化させて、前記第1液晶キャパシタの第1端子の電圧と前記第2液晶キャパシタ第1端子の電圧を互いに異なるように変化させる段階を含む。

【0020】

ここで、前記第1ストレージキャパシタの静電容量と前記第2ストレージキャパシタの静電容量とが互いに異なるように構成できる。

【0021】

前記充電段階で前記第1及び第2ストレージキャパシタの第2端子の電圧は一定であるように構成することができる。

10

【0022】

前記電圧を変化させる段階において、前記第1及び第2液晶キャパシタと前記第1及び第2ストレージキャパシタに正極性の電圧が充電される場合は、前記第1及び第2ストレージキャパシタの第2端子の電圧を低い値から高い値で変え、前記第1及び第2液晶キャパシタと前記第1及び第2ストレージキャパシタに負極性の電圧が充電される場合は、前記第1及び第2ストレージキャパシタの第2端子の電圧を高い値から低い値に変えるように構成できる。

【0023】

前記第1及び第2ストレージキャパシタの第2端子には常に外部の電圧が印加されるように構成できる。

20

【0024】

前記駆動方法は、前記電圧を変化させる段階の後に、前記第1及び第2ストレージキャパシタの第2端子を浮遊状態にする段階をさらに含むことを特徴とする。

【0025】

上記のように簡単な構造及び方法で2つの副画素の電圧を調節することで、正面視認性に側面視認性を近づけるように構成できる。

【発明の効果】

【0026】

本発明によれば、簡単な構造及び方法で2つの副画素の電圧を調節して、側面視認性を正面視認性に近づけることができる。

30

【図面の簡単な説明】

【0027】

【図1】本発明の一実施例に係る液晶表示装置のブロック図である。

【図2】本発明の一実施例に係る液晶表示装置の構造と3副画素に対する等価回路図である。

【図3】本発明の一実施例に係る液晶表示装置の2つの画素に対する等価回路図である。

【図4】本発明の一実施例に係る液晶表示装置の駆動電圧を示した波形図である。

【図5】本発明の他の実施例に係る液晶表示装置の2つの画素に対する等価回路図である。

40

【図6】図5に示す液晶表示装置の駆動電圧を示した波形図である。

【発明を実施するための形態】

【0028】

添付した図面を用いながら、本発明の実施形態を、本発明が属する技術分野における通常の知識を有する者が容易に実施することができるように詳細に説明する。しかし、本発明は、多様な形態で実現することができ、ここで説明する実施形態に限定されない。

【0029】

図面は、各種層及び領域を明確に表現するために、厚さを拡大して示している。明細書全体を通じて類似した部分については同一の参照符号を付けている。層、膜、領域、板等の部分が、他の部分の「上に」とするとき、これは他の部分の「すぐ上に」とある場合

50

に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の「すぐ上に」とあるとき、これは中間に他の部分がない場合を意味する。

【0030】

次に、本発明の一実施例に係る液晶表示装置について図1～3を参照して詳細に説明する。

【0031】

図1は本発明の一実施例に係る液晶表示装置のブロック図である。図2は本発明の一実施例に係る液晶表示装置の構造と3つの副画素に対する等価回路図である。図3は本発明の一実施例に係る液晶表示装置の2つの画素に対する等価回路図である。

【0032】

図1に示すように、本発明の一実施例に係る液晶表示装置は、液晶表示板組立体 (liquid crystal panel assembly) 300、ゲート駆動部400、データ駆動部500、維持電極駆動部 (storage electrode driver) 700、階調電圧生成部800及び信号制御部600を含む。

【0033】

液晶表示板組立体300は、等価回路によれば、複数の信号線 (GL、DL1、DL2、SL1、SL2、図3参照) と、これに接続されておりほぼ行列状に配列された複数の画素 (pixel) (PX) を含む。また、図2に示される構造によれば、液晶表示板組立体300は互いに対向する下部表示板100と上部表示板200及びその間に介在された液晶層3を含む。

【0034】

図3を参照すれば、信号線はゲート信号 (走査信号とも言う) を伝達する複数のゲート線 (GL) と、データ電圧 (Vd) を伝達する複数のデータ線 (DL1、DL2) 及び維持電極信号 (Vst1、Vst2) を伝達する複数対の第1及び第2維持電極線 (SL1、SL2) を含む。第1及び第2維持電極線 (SL1、SL2) には互いに逆位相を有する周期信号である第1及び第2維持電極信号 (Vst1、Vst2) がそれぞれ印加される。ゲート線 (GL) と第1及び第2維持電極線 (SL1、SL2) はほぼ行方向に延長されており互いにはほぼ平行である。また、データ線 (DL1、DL2) はほぼ列方向に延長されており互いにはほぼ平行である。

【0035】

各画素 (PX) は2つの副画素を含み、各副画素はスイッチング素子、液晶キャパシタ及びストレージキャパシタを含む。例えば図3において、画素 (PX1) は2つの副画素 (PXa、PXb) を含み、各副画素 (PXa、PXb) はそれぞれスイッチング素子 (Qa、Qb)、液晶キャパシタ (Clca、Clcb) 及びストレージキャパシタ (Csta、Cstb) を含む。同様に、画素 (PX2) は2つの副画素 (PXc、PXd) を含み、各副画素 (PXc、PXd) はそれぞれスイッチング素子 (Qc、Qd)、液晶キャパシタ (Clcc、Clcd) 及びストレージキャパシタ (Cstc、Cstd) を含む。

【0036】

スイッチング素子 (Qa、Qb、Qc、Qd) は下部表示板100に設けられた薄膜トランジスタ等の三端子素子とすることができ、その制御端子はゲート線 (GL) に接続されており、入力端子はデータ線 (DL1、DL2) に接続されており、出力端子は液晶キャパシタ (Clca、Clcb、Clcc、Clcd) 及びストレージキャパシタ (Csta、Cstb、Cstc、Cstd) に接続されている。

【0037】

図2を参照すれば、液晶キャパシタ (Clca、Clcb) は、それぞれ下部表示板100の副画素電極 (PEa、PEb) と、上部表示板200の共通電極270とを2つの端子とし、副画素電極 (PEa、PEb) と共通電極270の間の液晶層3は誘電体として機能する。2つの副画素電極 (PEa、PEb) は互いに分離されており、1つの画素電極 (PE) をなす。共通電極270は、上部表示板200の内面側に形成されており、

10

20

30

40

50

共通電圧 (Vcom) の印加を受ける。液晶層 3 は負の誘電率異方性を有し、液晶層 3 の液晶分子は電場のない状態でその長軸が 2 つの表示板の表面に対して垂直をなすように配向されている。

【0038】

液晶キャパシタ (Clcc、Clcd) も同じ構造を有する。

【0039】

ストレージキャパシタ (Csta、Cstb) は、それぞれスイッチング素子 (Qa、Qb) 及び第 1 維持電極線 (SL1) に接続されており、下部表示板 100 に設けられた維持電極線 (SL1) と副画素電極 (PEa) が絶縁体を介在して重畳することで形成される。同様に、ストレージキャパシタ (Cstc、Cstd) は、それぞれスイッチング素子 (Qc、Qd) 及び第 2 維持電極線 (SL2) に接続されており、下部表示板 100 に設けられた維持電極線 (SL2) と副画素電極 (PEb) が絶縁体を介在して重畳することで形成される。

10

【0040】

画素 (PX1) の 2 つの副画素 (PXa、PXb) のストレージキャパシタ (Csta、Cstb) は互いに異なる静電容量を有し、同一の維持電極線 (SL1) に接続されている。また、画素 (PX2) の 2 つの副画素 (PXc、PXd) のストレージキャパシタ (Cstc、Cstd) は互いに異なる静電容量を有し、同一の維持電極線 (SL2) に接続されている。このように、隣接した画素 (PX1)、(PX2) のストレージキャパシタ (Csta、Cstb)、(Cstc、Cstd) はそれぞれ異なる維持電極線 (SL1)、(SL2) に接続されている。

20

【0041】

一方、色表示を実現するためには、各画素 (PX) が基本色 (primary color) のうちの 1 つを固有に表示 (空間分割) するか、各画素 (PX) が時間によって交互に基本色を表示 (時間分割) することによって、基本色の空間的、時間的な作用で所望の色相が認識されるようにする。

【0042】

基本色の例としては、赤色、緑色、青色などの三原色がある。図 2 は空間分割の一例であって、各画素 (PX) が上部表示板 200 の領域に基本色のうち 1 つを対応するカラーフィルタ 230 を備えている。図 2 の構成とは異なり、カラーフィルタ 230 を下部表示板 100 の副画素電極 (PEa、PEb) の上または下に形成することも可能である。

30

【0043】

表示板 (100、200) の外側面には偏光子 (polarizer) (図示せず) が設けられており、2 つの偏光子の偏光軸は直交している。反射型液晶表示装置の場合は、2 つの偏光子 (12、22) のうちの 1 つは省略してもよい。直交偏光子の場合、電場のない液晶層 3 に入射する入射光を遮断する。

【0044】

再び図 1 を参照すれば、階調電圧生成部 800 は、画素 (PX) の透過率に関連する複数の階調電圧 (又は基準階調電圧) を生成する。

【0045】

ゲート駆動部 400 は、液晶表示板組立体 300 のゲート線 (GL) に接続され、ゲートオン電圧 (Von) とゲートオフ電圧 (Voff) との組み合わせからなるゲート信号 (Vg) をゲート線 (GL) に印加する。

40

【0046】

データ駆動部 500 は、液晶表示板組立体 300 のデータ線 (DL1、DL2) に接続されており、階調電圧生成部 800 からの階調電圧を選択し、これをデータ電圧 (Vd) としてデータ線 (DL1、DL2) に印加する。また、階調電圧生成部 800 がすべての階調に対応する電圧を生成するのではなく、所定数の基準階調電圧のみを生成し、データ駆動部 500 が、階調電圧生成部 800 から提供された基準階調電圧を分圧して全体階調に対応する各階調電圧を生成し、この中からデータ電圧 (Vd) を選択するように構成で

50

きる。

【0047】

維持電極駆動部700は、液晶表示板組立体300の第1及び第2維持電極線(SL1、SL2)に接続されており、逆位相の1対の維持電極信号(Vst1、Vst2)をそれぞれ第1及び第2維持電極線(SL1、SL2)に印加する。維持電極駆動部700は、ゲート駆動部400とともに1つのチップで構成することができる。信号制御部600は、ゲート駆動部400、データ駆動部500及び維持電極駆動部700等を制御する。

【0048】

このような駆動装置(400、500、600、700、800)の各々は、少なくとも1つの集積回路チップの形態で液晶表示板組立体300の上に直接装着するか、フレキシブル印刷回路フィルム(図示せず)の上に装着してTCP(tape carrier package)の形態で液晶表示板組立体300に取り付けるか、別の印刷回路基板(図示せず)の上にに取り付けることもできる。また、これら駆動装置(400、500、600、700、800)を液晶表示板組立体300に集積することもできる。さらに、駆動装置(400、500、600、700、800)は単一チップで集積することもでき、この場合、これらのうちの少なくとも1つ又はこれらをなす少なくとも1つの回路素子が単一チップの外側に位置してもよい。

【0049】

次に、このような液晶表示装置の動作について図4及び上記の図1～図3を参照して詳細に説明する。

【0050】

図4は、本発明の一実施例に係る液晶表示装置の駆動電圧を示す波形図である。

【0051】

まず、図1を参照すれば、信号制御部600は外部のグラフィック制御部(図示せず)から入力画像信号(R、G、B)及びその表示を制御する入力制御信号を受信する。入力画像信号(R、G、B)は、各画素(PX)の輝度(luminance)情報を含み、輝度は所定の数、例えば、1024($=2^{10}$)、256($=2^8$)又は64($=2^6$)個の階調(gray)を有している。入力制御信号の例としては、垂直同期信号(Vsync)と水平同期信号(Hsync)、メインクロック信号(MCLK)、データイネーブル信号(DE)等がある。

【0052】

信号制御部600は、入力画像信号(R、G、B)と入力制御信号に基づいて入力画像信号(R、G、B)を液晶表示板組立体300の動作条件に合うように適切に処理し、ゲート制御信号(CONT1)、データ制御信号(CONT2)及び維持電極制御信号(CONT3)等を生成した後、ゲート制御信号(CONT1)をゲート駆動部400に送り、データ制御信号(CONT2)と処理した画像信号(DAT)をデータ駆動部500に送り、維持電極制御信号(CONT3)を維持電極駆動部700に送る。出力画像信号(DAT)は、デジタル信号として所定数の値(又は階調)を有する。

【0053】

信号制御部600からのデータ制御信号(CONT2)に従って、データ駆動部500は1つの画素行の画素(PX)に対するデジタル画像信号(DAT)を受信し、各デジタル画像信号(DAT)に対応する階調電圧を選択することによってデジタル画像信号(DAT)をアナログデータ電圧に変換した後、これを当該データ線(DL1、DL2)に印加する。

【0054】

ゲート駆動部400は、信号制御部600からのゲート制御信号(CONT1)に従ってゲートオン電圧(Von)をゲート線(GL)に印加して、このゲート線(GL)に接続されたスイッチング素子(Qa、Qb、Qc、Qd)を導通状態にする。以下、データ線(DL1、DL2)に印加されたデータ電圧(Vd)が導通したスイッチング素子(Qa、Qb、Qc、Qd)を介して当該副画素(PXa、PXb、PXc、PXd)に印加

10

20

30

40

50

される。

【0055】

この場合、1つの画素(PX1、PX2)を構成する2つの副画素(PXa、PXb、PXc、PXd)は、同じ時間に同一のデータ線(DL1、DL2)を介して、同一のデータ電圧(Vd)の印加を受け、隣接した2つの画素(PX1、PX2)には共通電圧(Vcom)を基準に逆極性のデータ電圧(Vd)が印加される。これに対し、隣接した2つの画素(PX1、PX2)に印加されるデータ電圧(Vd)の極性は同一であってもよく、この場合は、2つの画素(PX1、PX2)が同一の維持電極線(SL1、SL2)に接続されてもよく、これにより、維持電極線(SL1、SL2)のうちの1つは省略してもよい。

10

【0056】

説明の便宜上、各キャパシタ(C1ca~C1cd、Csta~Cstd)の二端子のうち、スイッチング素子(Q1~Q4)に接続されたものを第1端子、反対側を第2端子と仮定する。上述のように、液晶キャパシタ(C1ca~C1cd)とこれらに対応するストレージキャパシタ(Csta~Cstd)の第1端子はそれぞれ互いに接続されている。

【0057】

図4を参照すれば、画素(PX1)において各キャパシタ(C1ca、Csta、C1cb、Cstb)の第1端子電圧(Pa、Pb)は、一定水準までほぼ同様に上昇する。反対に、画素(PX2)の各キャパシタ(C1cc、Cstc、C1cd、Cstd)の第1端子電圧(Pc、Pd)は一定水準までほぼ同様に下降する。

20

【0058】

その後、スイッチング素子(Qa、Qb、Qc、Qd)がターンオフすると、各キャパシタ(C1ca~C1cd、Csta~Cstd)の第1端子が浮遊(floating)状態となる。この際、ゲート電圧(Vg)がゲートオン電圧(Von)からゲートオフ電圧(Voff)に変わるので、第1端子電圧(Pa、Pb、Pc、Pd)は全てキックバック電圧(Vkb)だけ下降する。

【0059】

次に、第1維持電極線(SL1)の電圧が変化すると、この電圧変化に伴って、第1端子電圧(Pa、Pb)も変化して互いに異なる電圧となる。同様に、第2維持電極線(SL2)の電圧が変化すると、この変化によって第2端子電圧(Pc、Pd)も変化して互いに異なる電圧になる。より詳細には、画素(PX1)において2つのストレージキャパシタ(Csta、Cstb)の第2端子は同様に電圧変化する。しかし、2つのストレージキャパシタ(Csta、Cstb)の静電容量が互いに異なるため、第1端子電圧(Pa、Pb)が互いに異なる電圧になる。同様に、画素(PX2)において2つのストレージキャパシタ(Cstc、Cstd)の第2端子は同様に電圧変化するが、2つのストレージキャパシタ(Cstc、Cstd)の静電容量が互いに異なるため、第1端子電圧(Pc、Pd)が互いに異なる電圧になる。第1端子電圧(Pk)(k=a、b、c、d)の変化量(ΔPk)は、 $Cstk / (Ct + Cstk)$ (但し、Ctは第1端子に接続された他のキャパシタの静電容量)と比例する。例えば、 $Csta > Cstb$ である場合、 $Csta / (Ct + Csta) > Cstb / (Ct + Cstb)$ であるので、 $\Delta Pa > \Delta Pb$ となり、図4に示すような状態となる。同様に $Cstc > Cstd$ である場合は、図4のように $\Delta Pc > \Delta Pd$ となる。

30

40

【0060】

このような過程を通じて、液晶キャパシタ(C1ca、C1cb、C1cc、C1cd)の電圧(Vpa1、Vpb1、Vpc1、Vpd1)が変化する。

【0061】

このように液晶キャパシタ(C1ca、C1cb、C1cc、C1cd)の両端に電位差が生じると液晶層3に電場が生成される。この結果、液晶層3の液晶分子は電場に応答してその長軸が傾斜し、液晶分子が傾く程度に応じて液晶層3に入射した入射光の偏光の

50

変化程度が変わる。このような偏光の変化は、偏光子によって透過率の変化として現れ、これによって液晶表示装置が画像を表示する。

【0062】

液晶分子が傾く角度は電場の強さにより変わるが、1つの画素の2つの副画素にそれぞれ設けられる2つの液晶キャパシタの電圧が互いに異なるので、副画素毎に液晶分子が傾く角度が異なり、これによって2つの副画素の輝度が異なることになる。従って、2つの副画素のストレージキャパシタの静電容量を適宜調整することによって、側面から見る画像を正面から見る画像に最大限近づけることができ、即ち、側面ガンマ曲線を正面ガンマ曲線に最大限近づけることができ、そのようにすることで側面視認性を向上させることができる。

10

【0063】

1水平周期(1Hともいい、水平同期信号Hsync及びデータイネーブル信号DEの一周期と同一である)を単位として、このような過程を繰り返すことによって、すべての画素(PX)にデータ電圧(Vd)を印加して、1フレーム(frame)の画像を表示する。

【0064】

1フレームが終了すると次のフレームが開始され、各画素(PX)に印加されるデータ電圧(Vd)の極性が直前フレームでの極性と逆になるようにデータ駆動部500に印加される反転信号(RVS)の状態が制御される。

【0065】

20

図4を参照すれば、次のフレームで各画素(PX1、PX2)に印加されるデータ電圧(Vd)の極性が逆転し、維持電極信号(Vst1、Vst2)の極性も逆転するので、電圧変化(ΔPa 、 ΔPb 、 ΔPc 、 ΔPd)の方向も逆になり、液晶キャパシタ(C1ca、C1cb、C1cc、C1cd)の両端電圧はVpa2、Vpb2、Vpc2、Vpd2となる。

【0066】

次に、図5及び図6を参照して、本発明の他の実施例に係る液晶表示装置及びその駆動方法について詳細に説明する。

【0067】

図5は、本発明の他の実施例に係る液晶表示装置の2つの画素に対する等価回路図である。図6は、図5に示す液晶表示装置の駆動電圧を示した波形図である。

30

【0068】

図5を参照すれば、本実施例に係る液晶表示装置は、複数のゲート線(GL1、GL2、GL3)、複数のデータ線(DL)、第1及び第2維持電極線(SL1、SL2)を含む。第1維持電極線(SL1)と第2維持電極線(SL2)は互いに異なる電圧を有し、一定の電圧を維持できる。

【0069】

図3と同様に、各画素(PX3、PX4)はそれぞれ2つの副画素を含んでいる。画素(PX3)は、副画素(PXa、PXb)を含み、各副画素(PXa、PXb)は対応するゲート線(GL1、)及びデータ線(DL)に接続されているスイッチング素子(Qa1、Qb1)とこれに接続される液晶キャパシタ(C1ca、C1cb)及びストレージキャパシタ(Csta、Cstb)を含む。ストレージキャパシタ(Csta、Cstb)の静電容量は互いに異なっている。また、画素(PX4)は、副画素(PXc、PXd)を含み、各副画素(PXc、PXd)は対応するゲート線(GL2)及びデータ線(DL)に接続されているスイッチング素子(Qc1、Qd1)とこれに接続される液晶キャパシタ(C1cc、C1cd)及びストレージキャパシタ(Cstc、Cstd)を含む。ストレージキャパシタ(Cstc、Cstd)の静電容量は互いに異なっている。

40

【0070】

図3で示した例と異なる点は、各画素(PX3)は互いに異なるゲート線(GL1、GL2)及び互いに異なる維持電極線(SL1、SL2)に接続されている2つのスイッチ

50

ング素子（ Q_{a2} 、 Q_{b2} ）をさらに含んでおり、同様に画素（ $PX4$ ）は互いに異なるゲート線（ $GL2$ 、 $GL3$ ）及び互いに異なる維持電極線（ $SL1$ 、 $SL2$ ）に接続されている2つのスイッチング素子（ Q_{c2} 、 Q_{d2} ）をさらに含むことである。例えば、画素（ $PX3$ ）の1つのスイッチング素子（ Q_{a2} ）は、スイッチング素子（ Q_{a1} 、 Q_{b1} ）が接続されているゲート線（以下、自己ゲート線という）（ $GL1$ ）、第1維持電極線（ $SL1$ ）及びストレージキャパシタ（ C_{sta} 、 C_{stb} ）にそれぞれ制御端子、入力端子及び出力端子が接続されている。他のスイッチング素子（ Q_{b2} ）は下側ゲート線（以下、後段ゲート線という）（ $GL2$ ）、第2維持電極線（ $SL2$ ）及びストレージキャパシタ（ C_{sta} 、 C_{stb} ）にそれぞれ制御端子、入力端子及び出力端子が接続されている。

10

【0071】

その下に位置する画素（ $PX4$ ）の1つのスイッチング素子（ Q_{c2} ）は、自己ゲート線（ $GL2$ ）、第2維持電極線（ $SL2$ ）及びストレージキャパシタ（ C_{stc} 、 C_{std} ）にそれぞれ制御端子、入力端子及び出力端子が接続されている。他のスイッチング素子（ Q_{d2} ）は、後段ゲート線（ $GL3$ ）、第1維持電極線（ $SL1$ ）及びストレージキャパシタ（ C_{stc} 、 C_{std} ）にそれぞれ制御端子、入力端子及び出力端子が接続されている。

【0072】

このような液晶表示装置は、画素（ $PX3$ ）において液晶キャパシタ（ C_{lca} 、 C_{lcb} ）及びストレージキャパシタ（ C_{sta} 、 C_{stb} ）が充電される間、2つのスイッチング素子（ Q_{a2} 、 Q_{b2} ）のうちの1つのスイッチング素子（ Q_{a2} ）がターンオン状態になりストレージキャパシタ（ C_{sta} 、 C_{stb} ）の第2端子側の電圧を一定に維持する。同様に、画素（ $PX4$ ）において液晶キャパシタ（ C_{lcc} 、 C_{lcd} ）及びストレージキャパシタ（ C_{stc} 、 C_{std} ）が充電される間、2つのスイッチング素子（ Q_{c2} 、 Q_{d2} ）のうちの1つのスイッチング素子（ Q_{c2} ）がターンオン状態になりストレージキャパシタ（ C_{stc} 、 C_{std} ）の第2端子側の電圧を一定に維持する。

20

【0073】

液晶キャパシタ（ C_{lca} 、 C_{lcb} ）及びストレージキャパシタ（ C_{sta} 、 C_{stb} ）の充電が完了し、スイッチング素子（ Q_{a2} ）がターンオフすると、次いで2つのスイッチング素子（ Q_{a2} 、 Q_{b2} ）のうちの1つのスイッチング素子（ Q_{b2} ）がターンオン状態になり、第1端子電圧（ P_a 、 P_b ）を所定値（ ΔP_a 、 ΔP_b ）だけ変化させることによって、液晶キャパシタ（ C_{lca} 、 C_{lcb} ）両端の電圧（ V_{pa} 、 V_{pb} ）を変える。その後、スイッチング素子（ Q_{b2} ）もターンオフし、ストレージキャパシタ（ C_{sta} 、 C_{stb} ）の第2端子側の接続点（ AB ）が浮遊状態になって電圧を維持する。同様に、液晶キャパシタ（ C_{lcc} 、 C_{lcd} ）及びストレージキャパシタ（ C_{stc} 、 C_{std} ）の充電が完了し、スイッチング素子（ Q_{c2} ）がターンオフすると、次いで2つのスイッチング素子（ Q_{c2} 、 Q_{d2} ）のうちの1つのスイッチング素子（ Q_{d2} ）がターンオン状態になり、第1端子電圧（ P_c 、 P_d ）を所定値（ ΔP_c 、 ΔP_d ）だけ変化させることによって、液晶キャパシタ（ C_{lcc} 、 C_{lcd} ）両端の電圧（ V_{pc} 、 V_{pd} ）を変える。その後、スイッチング素子（ Q_{d2} ）もターンオフし、ストレージキャパシタ（ C_{stc} 、 C_{std} ）の第2端子側の接続点（ CD ）が浮遊状態になって電圧を維持する。

30

40

【0074】

図6において、 $g1$ 、 $g2$ 、 $g3$ はゲート線（ $GL1$ 、 $GL2$ 、 $GL3$ ）に流れるゲート信号を示し、 V_{AB} は図5の接続点（ AB ）の電圧、 V_{CD} は図5の接続点（ CD ）の電圧を示す。

【0075】

このようにすることで、1画素に含まれる2つの副画素のストレージキャパシタに同一の電圧を与えると同時に、2つの副画素の輝度が異なるように構成することができる。

【0076】

50

以上、本発明の好ましい実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されず、請求の範囲で定義している本発明の基本概念を利用した当業者の多様な変形及び改良形態も本発明の権利範囲に属するものである。

【符号の説明】

【0077】

3 液晶層

100、200 表示板

300 液晶表示板組立体

400 ゲート駆動部

500 データ駆動部

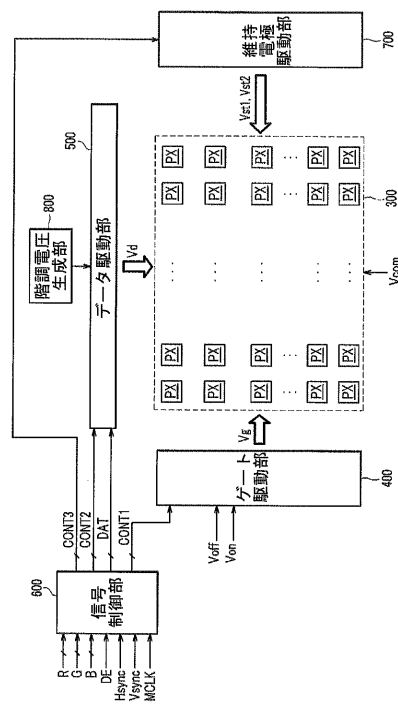
600 信号制御部

700 維持電極駆動部

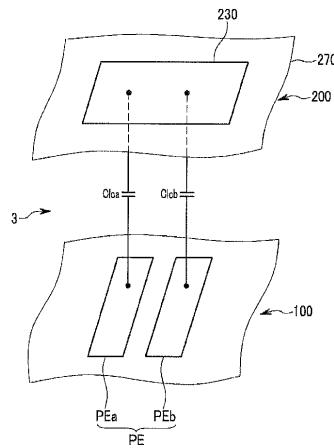
800 階調電圧生成部

10

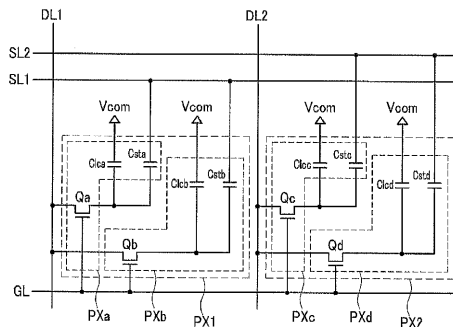
【図1】



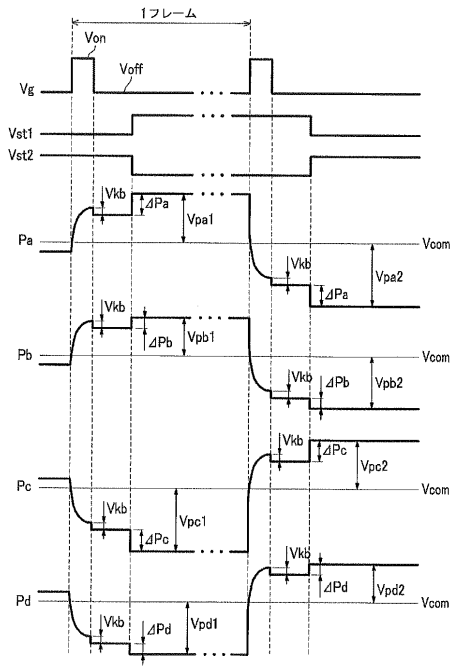
【図2】



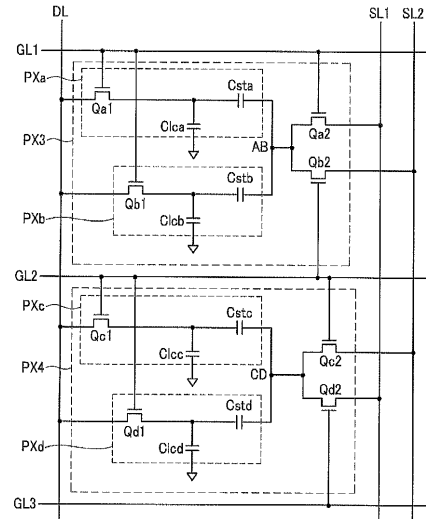
【図3】



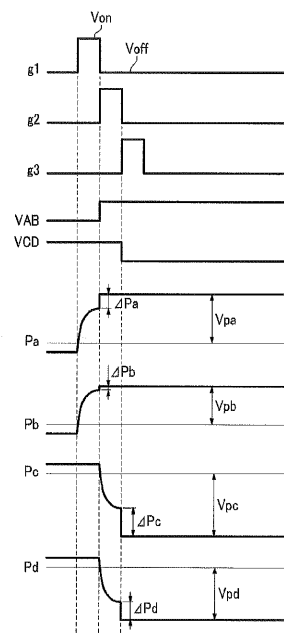
【図 4】



【図 5】



【図 6】



フロントページの続き

(51)Int.Cl. F I
G 0 2 F 1/133 5 5 0

(72)発明者 鄭 美 恵
大韓民国京畿道水原市長安区亭子洞テリムジンフンアパート 8 2 4 棟 1 4 0 2 号

審査官 中村 直行

(56)参考文献 特開 2 0 0 8 - 0 1 5 5 1 2 (J P , A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 3 6 - 3 / 3 8
G 0 2 F 1 / 1 3 3

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP5349977B2	公开(公告)日	2013-11-20
申请号	JP2009001387	申请日	2009-01-07
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	鄭光哲 鄭美惠		
发明人	鄭 光 哲 鄭 美 惠		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3648 G09G3/3614 G09G2300/0443 G09G2300/0447 G09G2300/0809 G09G2300/0876 G09G2320/028		
FI分类号	G09G3/36 G09G3/20.624.B G09G3/20.624.D G09G3/20.624.E G09G3/20.621.B G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NA33 2H093/NA53 2H093/NA57 2H093/NC10 2H093/NC12 2H093/NC18 2H093/NC34 2H093/NC35 2H093/NC40 2H093/ND13 2H093/NH18 2H193/ZA04 2H193/ZA07 2H193/ZA08 2H193/ZB14 2H193/ZC15 2H193/ZC16 2H193/ZC25 2H193/ZD23 2H193/ZF22 2H193/ZF36 2H193/ZF59 2H193/ZQ11 5C006/AC11 5C006/AC24 5C006/AC25 5C006/AC26 5C006/AF42 5C006/AF44 5C006/AF71 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BF37 5C006/FA55 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD22 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06		
代理人(译)	山下大沽嗣		
审查员(译)	中村直之		
优先权	1020080008998 2008-01-29 KR		
其他公开文献	JP2009181125A		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过简单的结构和方法调整两个子像素的电压。解决方案：液晶显示器包括第一像素，第一像素包括第一子像素和第二子像素。第一子像素包括：第一开关元件，连接到第一栅极线和第一数据线；第一液晶电容器，连接到第一开关元件；和第一存储电容器。第二子像素包括：第二开关元件，连接到第一栅极线和第一数据线；第二液晶电容器，连接到第二开关元件；第二存储电容器，其电容与第一存储电容器的电容不同。第一存储电容器的第一端连接第一开关元件，第二存储电容器的第一端连接第二开关元件，第一存储电容器的第二端连接第二存储电容器的第二端电容器彼此耦合。第一存储电容器的第一端和第二存储电容器的第一端具有变化的电压。

