

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-66082

(P2016-66082A)

(43) 公開日 平成28年4月28日(2016.4.28)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H092
G09G 3/20 (2006.01)	G09G 3/20 621B	2H192
G02F 1/133 (2006.01)	G09G 3/20 611J	2H193
G02F 1/1368 (2006.01)	G09G 3/20 641C	5C006
G02F 1/1343 (2006.01)	G09G 3/20 621M	5C080

審査請求 有 請求項の数 4 O L (全 25 頁) 最終頁に続く

(21) 出願番号	特願2015-222956 (P2015-222956)	(71) 出願人	000153878
(22) 出願日	平成27年11月13日 (2015.11.13)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2011-181044 (P2011-181044) の分割	(72) 発明者	黒川 義元
原出願日	平成23年8月23日 (2011.8.23)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2010-194546 (P2010-194546)		半導体エネルギー研究所内
(32) 優先日	平成22年8月31日 (2010.8.31)	(72) 発明者	池田 隆之
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		Fターム(参考)	2H092 JA26 JA42 JA46 JB22 JB31 JB64 JB69 PA06 2H192 AA24 BC42 CB05 CC16 CC42 CC64 DA13 DA43 DA52 GD47 GD61
			最終頁に続く

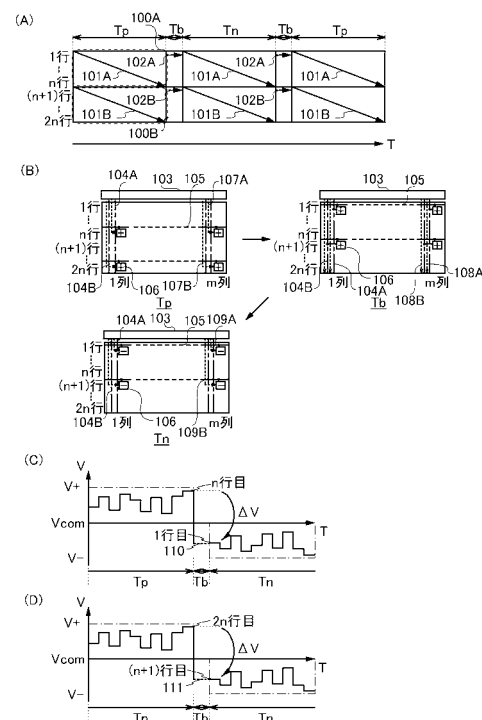
(54) 【発明の名称】 表示装置

(57) 【要約】 (修正有)

【課題】画素の列毎に設けられた複数のデータ線により異なる領域に反転駆動を行うための画像信号を同じタイミングで供給する液晶表示装置の駆動方法において、データ線の電圧の変化が不十分なことによる表示不良を低減できる液晶表示装置の駆動方法を提供する。

【解決手段】正の電圧を液晶に印加する第1の画像信号を第1のデータ線及び第2のデータ線を介して画素に供給する第1の期間と、走査線により画素を非選択として1行目の画素に供給される負の電圧を液晶に印加する第2の画像信号を第1のデータ線に供給し、且つ第(n+1)行目の画素に供給される負の電圧を液晶に印加する第2の画像信号を第2のデータ線に供給する第2の期間と、負の電圧を液晶に印加する第2の画像信号を第1のデータ線及び第2のデータ線を介して画素に供給する第3の期間と、を有するものとする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

画素部は、1 行目乃至 n 行目の画素と、 $n + 1$ 行目乃至 $2n$ 行目の画素と、を有し、
前記 1 行目乃至 n 行目の画素へは、第 1 のデータ線により画像信号が供給され、
前記 $n + 1$ 行目乃至 $2n$ 行目の画素へは、第 2 のデータ線により画像信号が供給され、
1 フレーム期間は、第 1 の期間と、前記第 1 の期間の後の第 2 の期間と、前記第 2 の期間の後の第 3 の期間と、を有し、

前記第 1 の期間において、前記 1 行目乃至 n 行目の画素を順次選択し、且つ前記 1 行目乃至 n 行目の画素に対応する画像信号を前記第 1 のデータ線に順次供給し、

前記第 1 の期間において、前記 $n + 1$ 行目乃至 $2n$ 行目の画素を順次選択し、且つ前記 $n + 1$ 行目乃至 $2n$ 行目の画素に対応する画像信号を前記第 2 のデータ線に順次供給し、

前記第 2 の期間において、前記 1 行目乃至 n 行目の画素を非選択にし、且つ前記第 3 の期間における前記 1 行目の画素に対応する画像信号を前記第 1 のデータ線に供給し、

前記第 2 の期間において、前記 $n + 1$ 行目乃至 $2n$ 行目の画素を非選択にし、且つ前記第 3 の期間における前記 $n + 1$ 行目の画素に対応する画像信号を前記第 2 のデータ線に供給し、

前記第 3 の期間において、前記 1 行目乃至 n 行目の画素を順次選択し、且つ前記 1 行目乃至 n 行目の画素に対応する画像信号を前記第 1 のデータ線に順次供給し、

前記第 3 の期間において、前記 $n + 1$ 行目乃至 $2n$ 行目の画素を順次選択し、且つ前記 $n + 1$ 行目乃至 $2n$ 行目の画素に対応する画像信号を前記第 2 のデータ線に順次供給し、

前記第 1 の期間における前記 1 行目乃至 n 行目の画素に対応する画像信号、及び前記第 1 の期間における前記 $n + 1$ 行目乃至 $2n$ 行目の画素に対応する画像信号は、正の電圧であり、

前記第 3 の期間における前記 1 行目乃至 n 行目の画素に対応する画像信号、及び前記第 3 の期間における前記 $n + 1$ 行目乃至 $2n$ 行目の画素に対応する画像信号は、負の電圧であることを特徴とする表示装置。

【請求項 2】

請求項 1 において、

前記第 2 の期間において、前記第 3 の期間における前記 1 行目の画素に対応する画像信号を前記第 1 のデータ線に複数回供給し、

前記第 2 の期間において、前記第 3 の期間における前記 $n + 1$ 行目の画素に対応する画像信号を前記第 2 のデータ線に複数回供給することを特徴とする表示装置。

【請求項 3】

請求項 1 又は請求項 2 において、

前記第 2 の期間において、走査線駆動回路へのクロック信号の入力を停止することを特徴とする表示装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項において、

前記第 1 のデータ線は、前記 1 行目乃至 n 行目の画素が設けられている領域と前記 $n + 1$ 行目乃至 $2n$ 行目の画素が設けられている領域との双方に配設され、

前記第 2 のデータ線は、前記 1 行目乃至 n 行目の画素が設けられている領域と前記 $n + 1$ 行目乃至 $2n$ 行目の画素が設けられている領域との双方に配設されていることを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置、特に液晶表示装置の駆動方法に関する。

【背景技術】

【0002】

表示装置は、液晶素子を用いた液晶表示装置に代表されるように、テレビ受像機などの大

10

20

30

40

50

型表示装置から携帯電話などの小型表示装置に至るまで、普及が進んでいる。今後は、より付加価値の高い製品が求められており開発が進められている。

【0003】

今後はより一層の高付加価値化を図るために、液晶表示装置の各画素に画像信号を供給するデータ線の数を増やし、画素の駆動をより高機能化することもあり得る。例えば特許文献1では、複数のデータ線を設ける液晶表示装置を開示している。特許文献1（図2参照）では複数のデータ線のそれぞれと、画素のトランジスタとを接続する構成について開示している。

【先行技術文献】

【特許文献】

10

【0004】

【特許文献1】特開2003-186451号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

まずは本発明の一形態の課題について説明するため、液晶表示装置の構成及びその駆動について、図10（A）乃至（E）を用いて説明する。

【0006】

図10（A）は、液晶表示装置のブロック図について示している。図10（A）では、1本のデータ線（信号線ともいう）より画像信号を画素に供給する場合の構成について示している。

20

【0007】

図10（A）には、画素部901と、走査線駆動回路902と、データ線駆動回路903（信号線駆動回路ともいう）と、を有する液晶表示装置を示している。走査線駆動回路902は n 本（ n は、2以上の自然数）の行毎に設けられた走査線904によって画素905を選択するための信号を供給する。データ線駆動回路903は、 m 本（ m は、2以上の自然数）の列毎に設けられたデータ線906によって画素に画像信号を供給する。

【0008】

図10（B）は画素部901の各画素への画像信号の供給の順序について模式的に示したものである。図10（B）では矢印911で表すように、1行目の画素を走査線904で選択して1列目乃至 m 列目の画素に画像信号を供給していき、 n 行目の画素を走査線904で選択して1列目乃至 m 列目の画素に画像信号を供給することで、全ての画素905に画像信号を供給する様子を表している。1フレーム期間に相当する期間で、画素部901の各画素への画像信号を供給する動作が行われることとなる。

30

【0009】

液晶表示装置では、正の電圧または負の電圧の一方のみの印加による液晶の劣化を防ぐために液晶に印加する画像信号の電圧の極性を反転させて供給する交流駆動が必須となる。交流駆動にはゲートライン反転駆動、ソースライン反転駆動、フレーム反転駆動等がある。フレーム反転駆動は正の電圧を「+」、負の電圧を「-」で表すと、図10（C）に示すように正の電圧を印加する期間と、負の電圧を印加する期間が交互に現れるフレーム期間となる。なおここでいう正の電圧及び負の電圧とは、基準電圧となる対向電極の共通電圧（コモン電圧）との相対的な大小関係に基づくものである。

40

【0010】

図10（B）、図10（C）で説明した、フレーム期間が切り替わる期間における、正の電圧を印加する期間と負の電圧を印加する期間とが切り替わる際の模式図を図10（D）に示す。図10（D）に示すように、 n 行目の画素に正の電圧の画像信号がデータ線駆動回路903よりデータ線906を介して供給された後、フレーム期間が切り替わることで1行目の画素に負の電圧の画像信号がデータ線906を介してデータ線駆動回路903より供給されることとなる。

【0011】

50

図10(D)での任意の一行のデータ線の電圧について、縦軸を電圧(V)、横軸を時間(T)として図10(E)に示す。なお図10(E)に示す「V+」は液晶に正の電圧を印加する際の最大の電圧、「Vcom」は対向電極に印加する共通電圧、「V-」は液晶に負の電圧を印加する際の最小の電圧となる。図10(E)でn行目の画素に正の電圧の画像信号を供給した後、1行目の画素に負の電圧の画像信号を供給する際、図10(E)中「ΔV」で示すように大きな電圧の変化が生じることとなる。従って、点線921で示すように電圧の変化が不十分となることがある。特に液晶表示装置の大型化、高速動作化が進む場合、前述の電圧の変化が不十分な領域が顕著となる。

【0012】

ただし図10(A)乃至(E)の場合、前述の電圧の変化が不十分な領域は1行目の画素であるため、1行目の画素が画素部901における視認する領域とならないように画素部901の視認されない領域に1行目となる画素(ダミーの画素ともいう)を配置することで前述の電圧の変化が不十分な領域を視認しないようにすることが可能である。また図10(A)乃至(E)の場合、前述の電圧の変化が不十分な領域である1行目の画素905が画素部901の端部に位置するため、フレーム期間の切り替わりにおける電圧の変化が不十分な場合でも、実際に視認する際には特に問題ならない。

【0013】

一方で上記特許文献1と同様にして、液晶表示装置の画素の列毎に設けられるデータ線の数を増やす場合について別途説明する。すなわち以下では、走査線により複数の行を同時に選択して別々のデータ線より別々の画像信号を別々の画素に画像信号を供給する構成について説明する。

【0014】

図11(A)は、液晶表示装置のブロック図について示している。図11(A)では、液晶表示装置の画素の列毎に設けられるデータ線を2本として、2本のデータ線より同じ列に設けられた画素に異なる画像信号を同じタイミングで供給する場合の構成について示している。

【0015】

図11(A)には、画素部901と、走査線駆動回路902と、データ線駆動回路903と、を有する液晶表示装置を示している。走査線駆動回路902は2n本(nは、2以上の自然数)の行毎に設けられた走査線904によって画素905を選択するための信号を供給する。データ線駆動回路903は、m本の列毎に設けられた第1のデータ線906A及びm本の列毎に設けられた第2のデータ線906Bによって画素に画像信号を供給する。なお画素部901は、2つの領域(領域907A及び領域907B)に分割され、領域毎にマトリクス状(n行m列)に配設された複数の画素を有するものとなる。

【0016】

なお、各走査線904は、画素部901においてマトリクス状(2n行m列)に配設された複数の画素905のうち、いずれかの行に配設されたm個の画素に接続される。また、各第1のデータ線906Aは、領域907Aにおいてマトリクス状(n行m列)に配設された複数の画素905のうち、いずれかの列に配設されたn個の画素に接続される。また、各第2のデータ線906Bは、領域907Bにおいてマトリクス状(n行m列)に配設された複数の画素905のうち、いずれかの列に配設されたn個の画素に接続される。

【0017】

図11(B)は、図10(B)と同様に、画素905への画像信号の供給の順序について模式的に示したものである。図11(B)では矢印912で表すように、1行目の画素を走査線904で選択して1列目乃至m列目の画素に画像信号を供給していき、n行目の画素を走査線904で選択して1列目乃至m列目の画素に画像信号を供給することで、領域907Aの全ての画素に画像信号を供給する様子を示している。また領域907Aへの画像信号の供給と同時に、図11(B)では矢印913で表すように、(n+1)行目の画素を走査線904で選択して1列目乃至m列目の画素に画像信号を供給し、2n行目の画素を走査線904で選択して1列目乃至m列目の画素に画像信号を供給することで、領域

10

20

30

40

50

907Bの全ての画素に画像信号を供給する様子を示している。1フレーム期間に相当する期間で、領域907A及び領域907Bの各画素への画像信号を供給する動作が行われることとなる。

【0018】

液晶表示装置では、図10(C)で説明したように、正の電圧または負の電圧の一方のみによる液晶の劣化を防ぐために液晶に印加する画像信号の電圧の極性を反転させて供給する交流駆動が必須となる。従って正の電圧を印加する期間と、負の電圧を印加する期間が交互に現れることとなる。

【0019】

図11(B)で説明した、フレーム期間が切り替わる期間における、正の電圧を印加する期間と負の電圧を印加する期間とが切り替わる際の模式図を図11(C)に示す。図11(C)に示すように、 n 行目の画素に正の電圧の画像信号をデータ線駆動回路903より第1のデータ線906Aを介して供給された後、フレーム期間が切り替わることで1行目の画素に負の電圧の画像信号をデータ線駆動回路903より第1のデータ線906Aを介して供給されることとなる。また図11(C)に示すように、 $2n$ 行目の画素に正の電圧の画像信号をデータ線駆動回路903より第2のデータ線906Bを介して供給された後、フレーム期間が切り替わることで $(n+1)$ 行目の画素に負の電圧の画像信号をデータ線駆動回路903より第2のデータ線906Bを介して供給されることとなる。

【0020】

図11(C)での任意の一行のデータ線の電圧について、図10(E)と同様にして、縦軸を電圧(V)、横軸を時間(T)として図11(D)に示す。図11(D)では特に、領域907Bに画像信号を供給する第2のデータ線906Bの電圧について示す。なお領域907Aに画像信号を供給する第1のデータ線906Aの電圧については、図10(E)と同様である。

【0021】

図11(D)で領域907Bの $2n$ 行目の画素に正の電圧の画像信号を供給した後、 $(n+1)$ 行目の画素に負の電圧の画像信号を供給する際、図10(E)と同様に、図11(D)中「 ΔV 」で示すように大きな電圧の変化が生じることとなる。従って、点線922で示すように電圧の変化が不十分となることがある。特に液晶表示装置の大型化、高速動作化が進む場合、前述の電圧の変化が不十分な領域が顕著に現れるようになる。

【0022】

ここで図11(D)が図10(E)と異なる点は、電圧の変化が不十分となる $(n+1)$ 行目の画素が画素部901の中央付近である点にある。そのためフレーム期間の切り替わりにおける電圧の変化が不十分な場合に表示不良として視認されてしまう。また図10(E)の場合と異なり前述の電圧の変化が不十分な領域は $(n+1)$ 行目の画素であるため、 $(n+1)$ 行目にはダミーの画素を設けることができない。そのため前述の電圧の変化が不十分な領域を視認しないようにすることが難しく、表示不良として視認されてしまう。

【0023】

そこで本発明の一態様は、画素の列毎に設けられた複数のデータ線により異なる領域に反転駆動を行うための画像信号を同じタイミングで供給する液晶表示装置の駆動方法において、データ線の電圧の変化が不十分なことによる表示不良を低減できる液晶表示装置の駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0024】

本発明の一態様は、正の電圧を液晶に印加する第1の画像信号を第1のデータ線及び第2のデータ線を介して画素に供給する第1の期間と、走査線により画素を非選択として1行目の画素に供給される負の電圧を液晶に印加する第2の画像信号を第1のデータ線に供給し、且つ第 $(n+1)$ 行目の画素に供給される負の電圧を液晶に印加する第2の画像信号を第2のデータ線に供給する第2の期間と、負の電圧を液晶に印加する第2の画像信号を

第1のデータ線及び第2のデータ線を介して画素に供給する第3の期間と、を有する液晶表示装置の駆動方法である。

【0025】

本発明の一態様は、正の電圧を液晶に印加するための第1の画像信号、及び負の電圧を液晶に印加するための第2の画像信号が画素の列毎に設けられた第1のデータ線及び第2のデータ線により供給され、第1行目乃至第 n 行目（ n は2以上の自然数）の画素に接続される走査線を順次選択し第1のデータ線による第1行目乃至第 n 行目の画素への第1の画像信号または第2の画像信号の供給と、第 $(n+1)$ 行目乃至第 $2n$ 行目の画素に接続される走査線を順次選択し第2のデータ線による第 $(n+1)$ 行目乃至第 $2n$ 行目の画素への第1の画像信号または第2の画像信号の供給と、を同時に行うことで表示を行う液晶表示装置の駆動方法において、第1行目乃至第 n 行目の画素に接続される走査線及び第 $(n+1)$ 行目乃至第 $2n$ 行目の画素に接続される走査線により画素を選択して、第1のデータ線及び第2のデータ線により第1の画像信号を画素に供給する第1の期間と、第1行目乃至第 n 行目の画素に接続される走査線及び第 $(n+1)$ 行目乃至第 $2n$ 行目の画素に接続される走査線により画素を非選択とし、第1行目の画素に供給される第2の画像信号を第1のデータ線に供給し、且つ第 $(n+1)$ 行目の画素に供給される第2の画像信号を第2のデータ線に供給する第2の期間と、第1行目乃至第 n 行目の画素に接続される走査線及び第 $(n+1)$ 行目乃至第 $2n$ 行目の画素に接続される走査線により画素を選択して、第1のデータ線及び第2のデータ線により第2の画像信号を画素に供給する第3の期間と、を有する液晶表示装置の駆動方法である。

【0026】

本発明の一態様において、第1の期間と第3の期間との間に設けられる第2の期間は、第1行目乃至第 n 行目の画素に接続される走査線及び第 $(n+1)$ 行目乃至第 $2n$ 行目の画素に接続される走査線により画素を非選択とし、第1行目の画素に供給される第2の画像信号を第1のデータ線に供給し、且つ第 $(n+1)$ 行目の画素に供給される第2の画像信号を第2のデータ線に供給する動作を複数回行う液晶表示装置の駆動方法でもよい。

【0027】

本発明の一態様は、正の電圧を液晶に印加するための第1の画像信号、及び負の電圧を液晶に印加するための第2の画像信号が画素の列毎に設けられた第1のデータ線乃至第3のデータ線により供給され、第1行目乃至第 n 行目（ n は2以上の自然数）の画素に接続される走査線を順次選択し第1のデータ線による第1行目乃至第 n 行目の画素への第1の画像信号または第2の画像信号の供給と、第 $(n+1)$ 行目乃至第 $2n$ 行目の画素に接続される走査線を順次選択し第2のデータ線による第 $(n+1)$ 行目乃至第 $2n$ 行目の画素への第1の画像信号または第2の画像信号の供給と、第 $(2n+1)$ 行目乃至第 $3n$ 行目の画素に接続される走査線を順次選択し第3のデータ線による第 $(2n+1)$ 行目乃至第 $3n$ 行目の画素への第1の画像信号または第2の画像信号の供給と、を同時に行うことで表示を行う液晶表示装置の駆動方法において、第1行目乃至第 n 行目の画素に接続される走査線、第 $(n+1)$ 行目乃至第 $2n$ 行目の画素に接続される走査線及び第 $(2n+1)$ 行目乃至第 $3n$ 行目の画素に接続される走査線により画素を選択して、第1のデータ線乃至第3のデータ線により第1の画像信号を画素に供給する第1の期間と、第1行目乃至第 n 行目の画素に接続される走査線、第 $(n+1)$ 行目乃至第 $2n$ 行目の画素に接続される走査線及び第 $(2n+1)$ 行目乃至第 $3n$ 行目の画素に接続される走査線により画素を非選択とし、第1行目の画素に供給される第2の画像信号を第1のデータ線に供給し、且つ第 $(n+1)$ 行目の画素に供給される第2の画像信号を第2のデータ線に供給し、且つ第 $(2n+1)$ 行目の画素に供給される第2の画像信号を第3のデータ線に供給し、する第2の期間と、第1行目乃至第 n 行目の画素に接続される走査線、第 $(n+1)$ 行目乃至第 $2n$ 行目の画素に接続される走査線及び第 $(2n+1)$ 行目乃至第 $3n$ 行目の画素に接続される走査線により画素を選択して、第1のデータ線乃至第3のデータ線により第2の画像信号を画素に供給する第3の期間と、を有する液晶表示装置の駆動方法である。

【0028】

本発明の一態様において、第1の期間または第3の期間における第1の画像信号または第2の画像信号の供給の後に、バックライトの光源を点灯する期間を有する液晶表示装置の駆動方法でもよい。

【0029】

本発明の一態様において、バックライトの光源は、赤色、緑色及び青色の光源である液晶表示装置の駆動方法でもよい。

【0030】

本発明の一態様において、第1行目乃至第 n 行目の画素、第 $(n+1)$ 行目乃至第 $2n$ 行目の画素及び第 $(2n+1)$ 行目乃至第 $3n$ 行目の画素には異なる色の光源に基づく画像信号が供給されるものである液晶表示装置の駆動方法でもよい。

10

【0031】

本発明の一態様において、第1の期間と第3の期間との間に設けられる第2の期間は、第1行目乃至第 n 行目の画素に接続される走査線、第 $(n+1)$ 行目乃至第 $2n$ 行目の画素に接続される走査線及び第 $(2n+1)$ 行目乃至第 $3n$ 行目の画素に接続される走査線により画素を非選択とし、第1行目の画素に供給される第2の画像信号を第1のデータ線に供給し、且つ第 $(n+1)$ 行目の画素に供給される第2の画像信号を第2のデータ線に供給し、且つ第 $(2n+1)$ 行目の画素に供給される第2の画像信号を第3のデータ線に供給する動作を複数回行う液晶表示装置の駆動方法でもよい。

【発明の効果】

【0032】

本発明の一態様によれば、画素の列毎に設けられた複数のデータ線により異なる領域に反転駆動を行うための画像信号を同じタイミングで供給する液晶表示装置の駆動方法において、表示不良を低減することができる。

20

【図面の簡単な説明】

【0033】

【図1】実施の形態1の構成を説明するための図。

【図2】実施の形態1の構成を説明するための図。

【図3】実施の形態1の構成を説明するための図。

【図4】実施の形態2の構成を説明するための図。

【図5】実施の形態2の構成を説明するための図。

【図6】実施の形態2の構成を説明するための図。

【図7】実施の形態2の構成を説明するための図。

【図8】実施の形態3の構成を説明するための図。

【図9】実施の形態4の構成を説明するための図。

【図10】本発明の一形態の課題を説明するための図。

【図11】本発明の一形態の課題を説明するための図。

【発明を実施するための形態】

【0034】

以下、本発明の実施の形態について図面を参照しながら説明する。ただし、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細をさまざまに変更し得ることは当業者であれば容易に理解される。従って本実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。

40

【0035】

なお、各実施の形態の図面等において示す各構成の大きさ、層の厚さ、信号波形は、明瞭化のために誇張されて表記している場合がある。よって、必ずしもそのスケールに限定されない。

【0036】

なお本明細書にて用いる第1、第2、第3、乃至第 n (n は自然数)という用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記す

50

る。

【0037】

(実施の形態1)

本実施の形態では、本発明の一形態における液晶表示装置の駆動方法について説明する。なお本実施の形態では、異なる画像信号を同じ列に設けられた画素に同じタイミングで供給するための複数のデータ線として、第1のデータ線及び第2のデータ線の2本を具備する構成を一例にして説明をする。

【0038】

本実施の形態の構成は、第1のデータ線及び第2のデータ線を介して、反転駆動を行う画像信号である、正の電圧を液晶に印加するための画像信号（以下、第1の画像信号という）を画素に供給する期間及び負の電圧を液晶に印加するための画像信号（以下、第2の画像信号）を供給する期間が交互に設けられるフレーム期間を用いる。加えて第1の画像信号が画素に供給される期間（以下、第1の期間という）と第2の画像信号が画素に供給される期間（以下、第3の期間という）との間には、第1の期間と第3の期間の切り替わりにおける第1のデータ線及び第2のデータ線の望ましい電圧の変化を確実に行うためのブランク期間（以下、第2の期間という）を有するものである。

10

【0039】

なお第1の期間及び第3の期間において、画像信号がデータ線を介して画素に供給されることを、画像信号を画素に書き込むということもある。また、第2の期間において、画像信号がデータ線に供給され、且つ画素を走査線により非選択とすることでデータ線の当該画像信号が画素に供給されないことを、画像信号をデータ線に書き込むということもある。

20

【0040】

なお、画素とは、一つの色要素（例えばR（赤）G（緑）B（青）のいずれか1つ）の明るさを制御できる表示単位に相当するものとする。従って、カラー表示装置の場合には、カラー画像の最小表示単位は、Rの画素とGの画素とBの画素との三画素から構成されるものとする。ただし、カラー画像を表示するための色要素は、三色に限定されず、三色以上を用いても良いし、RGB以外の色を用いても良い。

【0041】

なお、電圧とは、ある電位と、基準の電位（例えばグラウンド電位）との電位差のことを示す場合が多い。よって、電圧を電位、電位差と言い換えることができる。

30

【0042】

図1（A）は、液晶表示装置の画素部における画像信号の供給の概念図について示している。図1（A）では、画像信号の画素への供給が第1の期間（図中、Tp）及び第3の期間（図中、Tn）により、第2の期間（図中、Tb）を挟んで交互に行われる様子について示している。

【0043】

図1（A）では横軸を時間Tとして、第1の期間及び第3の期間での画素部の領域100Aの1行目からn行目までの画像信号の画素への供給を矢印101A、領域100Bの（n+1）行目から2n行目までの画像信号の画素への供給を矢印101Bで表している。すなわち、図1（A）における矢印101A及び矢印101Bは、第1の期間及び第3の期間での領域100Aと領域100Bにおいて、画像信号を同じタイミングで各画素に供給する様子を表している。

40

【0044】

なお本実施の形態においては、領域100Aと領域100Bとを共にn行の画素を有する構成として説明するが、領域毎に異なる行数の画素を有する構成としてもよい。

【0045】

図1（A）に示す第1の期間では、画素部の領域100Aにおいて第1行目乃至第n行目の画素の中から走査線により画素を選択して、第1のデータ線を介して第1の画像信号を当該画素に供給する。加えて、図1（A）に示す第1の期間では、画素部の領域100B

50

において第 $(n+1)$ 行目乃至第 $2n$ 行目の画素に接続される走査線により画素を選択して、第2のデータ線を介して第1の画像信号を当該画素に供給する。

【0046】

図1(A)に示す第3の期間では、第1の期間 T_p と同様に、画素部の領域100Aにおいて第1行目乃至第 n 行目の画素に接続される走査線により画素を選択して、第1のデータ線を介して第2の画像信号を当該画素に供給する。加えて、図1(A)に示す第3の期間では、画素部の領域100Bにおいて第 $(n+1)$ 行目乃至第 $2n$ 行目の画素に接続される走査線により画素を選択して、第2のデータ線を介して第2の画像信号を当該画素に供給する。

【0047】

また図1(A)では、第2の期間での画素部の領域100Aの画像信号の第1のデータ線への供給を点線矢印102A、領域100Bの画像信号の第2のデータ線への供給を点線矢印102Bで表している。すなわち、図1(A)における点線矢印102A及び点線矢印102Bは、第2の期間での領域100Aと領域100Bにおいて、画像信号を同じタイミングでデータ線に供給する様子を表している。

【0048】

ここで第1の期間と第3の期間との間に設けられる第2の期間について図面を用いて説明する。なお以下の説明では一例として、第1の期間 T_p 、次いで第2の期間 T_b 、次いで第3の期間 T_n の順に駆動する構成について説明する。

【0049】

なお他の構成として、第3の期間 T_n 、第2の期間 T_b 、次いで第1の期間 T_p の順に駆動する場合であってもよい。この場合、適宜入力する画像信号の極性を反転させる等によって同様の駆動とすることができる。

【0050】

図1(B)は、上記図1(A)での第1の期間 T_p 、第2の期間 T_b 、第3の期間 T_n における、データ線への画像信号の供給、及び画素に供給される画像信号の正または負の電圧の極性について可視化して示したものである。また図1(B)は、フレーム反転駆動を行うための第1の画像信号の電圧を「+」、第2の画像信号の電圧を「-」で表した際の、フレーム期間が切り替わる期間の模式図となる。

【0051】

図1(B)では第1の期間 T_p における、第1のデータ線104Aに n 行目の画素106の第1の画像信号、及び第2のデータ線104Bに $2n$ 行目の画素106の第1の画像信号、がデータ線駆動回路103より供給され、 n 行目及び $2n$ 行目の画素が走査線105により選択されることで画素106に供給される期間における液晶表示装置の動作を示している。なお図1(B)では、第1のデータ線104Aを介して n 行目の画素106に供給される第1の画像信号を点線矢印107Aで示している。また図1(B)では、第2のデータ線104Bを介して $2n$ 行目の画素106に供給される第1の画像信号を点線矢印107Bで示している。

【0052】

また図1(B)では第1の期間 T_p の後の第2の期間 T_b における、第1のデータ線104Aに第3の期間 T_n で1行目の画素に供給する第2の画像信号、及び第2のデータ線104Bに $(n+1)$ 行目の画素に供給する第2の画像信号、がデータ線駆動回路103により供給され、全ての行の走査線を非選択とすることで画素106に供給されない期間における液晶表示装置の動作を示している。なお図1(B)では、第1のデータ線104Aに供給される1行目の画素に供給する第2の画像信号を点線矢印108Aで示している。また図1(B)では、第2のデータ線104Bに供給される $(n+1)$ 行目の画素に供給する第1の画像信号を点線矢印108Bで示している。

【0053】

また図1(B)では第2の期間 T_b の後の第3の期間 T_n における、第1のデータ線104Aに1行目の画素106の第2の画像信号、及び第2のデータ線104Bに $(n+1)$

10

20

30

40

50

行目の画素106の第2の画像信号、がデータ線駆動回路103より供給され、1行目及び $(n+1)$ 行目の画素が走査線105により選択されることで画素106に供給される期間における液晶表示装置の動作を示している。なお図1(B)では、第1のデータ線104Aを介して1行目の画素106に供給される第2の画像信号を点線矢印109Aで示している。また図1(B)では、第2のデータ線104Bを介して $(n+1)$ 行目の画素106に供給される第2の画像信号を点線矢印109Bで示している。

【0054】

次いで図1(B)での第1の期間乃至第3の期間での任意の一行の第1のデータ線104Aの電圧について、縦軸を電圧(V)、横軸を時間(T)として図1(C)に示す。なお図1(C)に示す「V+」は液晶に正の電圧を印加する際の最大の電圧、「Vcom」は対向電極に印加する共通電圧、「V-」は液晶に負の電圧を印加する際の最小の電圧となる。

10

【0055】

図1(C)の第1の期間 T_p では、まず1行目の画素に第1の画像信号を書き込み、その後順次2行目乃至 n 行目の画素に第1の画像信号を供給する。次いで図1(C)の第2の期間 T_b では、第3の期間 T_n で1行目の画素に供給する第2の画像信号を、第1のデータ線に供給する。次いで図1(C)の第3の期間 T_n では、1行目の画素より第2の画像信号を書き込み、その後順次2行目乃至 n 行目の画素に第2の画像信号を供給する。

【0056】

図1(C)での第1の期間乃至第3の期間の電圧の変化は、第1の期間と第3の期間とでは、特に1行目の画素に第2の画像信号を供給する際、図1(C)中「 ΔV 」で示すように大きな電圧の変化が生じることとなる。そのため、予め第3の期間 T_n で1行目の画素に供給する第2の画像信号を第1のデータ線に供給しておく第2の期間を設け、点線110で示すように電圧の変化を第3の期間の前に生じさせておく。その結果、図1(C)の第3の期間 T_n では、予め第1のデータ線が負の電圧となっているため、1行目の画素より第2の画像信号を供給する際に第1のデータ線の電圧の変化が不十分なことによる表示不良を低減することができる。

20

【0057】

図1(C)と同様にして図1(B)での任意の一行の第2のデータ線104Bの電圧について、縦軸を電圧(V)、横軸を時間(T)として図1(D)に示す。なお図1(C)と同様に、図1(D)に示す「V+」は液晶に正の電圧を印加する際の最大の電圧、「Vcom」は対向電極に印加する共通電圧、「V-」は液晶に負の電圧を印加する際の最小の電圧となる。

30

【0058】

図1(D)の第1の期間 T_p では、まず $(n+1)$ 行目乃至 $2n$ 行目の画素に第1の画像信号を書き込み、その後順次 $(n+2)$ 行目乃至 $2n$ 行目の画素に第1の画像信号を供給する。次いで図1(D)の第2の期間 T_b では、第3の期間 T_n で $(n+1)$ 行目の画素に供給する第2の画像信号を、第2のデータ線に供給する。次いで図1(D)の第3の期間 T_n では、 $(n+1)$ 行目の画素より第2の画像信号を書き込み、その後順次 $(n+2)$ 行目乃至 $2n$ 行目の画素に第2の画像信号を供給する。

40

【0059】

図1(D)での第1の期間乃至第3の期間の電圧の変化は、第1の期間と第3の期間とでは、特に $(n+1)$ 行目の画素に第2の画像信号を供給する際、図1(D)中「 ΔV 」で示すように大きな電圧の変化が生じることとなる。そのため、予め第3の期間 T_n で $(n+1)$ 行目の画素に供給する第2の画像信号を第2のデータ線に供給しておく第2の期間を設け、点線111で示すように電圧の変化を第3の期間の前に生じさせておく。その結果、図1(D)の第3の期間 T_n では、予め第2のデータ線が負の電圧となっているため、 $(n+1)$ 行目の画素より第2の画像信号を供給する際に第2のデータ線の電圧の変化が不十分なことによる表示不良を低減することができる。

【0060】

50

なお図 1 (C) 及び図 1 (D) では、第 3 の期間で 1 行目及び $(n+1)$ 行目の画素に供給する第 2 の画像信号の電圧の変化が不十分とならないようにする構成について説明している。特に本実施の形態の構成では画素部の中央付近となる $(n+1)$ 行目の画素に接続される第 2 のデータ線の電圧の変化が不十分となる際に効果的である。すなわち、画素部の中央付近となる $(n+1)$ 行目の画素は特に、視認する際に表示不良を視認しやすく、またダミーの画素を設けることも難しい箇所となる。そのため、本発明の一形態による構成とすることで、当該表示不良を低減することの効果大きい。

【0061】

なお本発明の一形態による構成は、液晶表示装置の大型化、高速動作化が進む場合、前述の電圧の変化が不十分な領域が顕著に現れることとなる。そのため、特に大型の液晶表示装置、高速動作を要求される液晶表示装置において、特に効果大きい。

10

【0062】

次いで、図 1 (A) で示した領域 100A 及び領域 100B を有する画素部の詳細について図 2 (A) 乃至 (D) で説明する。

【0063】

図 2 (A) は、液晶表示装置のブロック図について示している。図 2 (A) では、液晶表示装置の画素の列毎に設けられるデータ線を 2 本として、2 本のデータ線より同じ列に設けられた画素に異なる画像信号を同じタイミングで供給する場合の構成について示している。

【0064】

図 2 (A) には、画素部 201 と、走査線駆動回路 202 と、データ線駆動回路 203 と、を有する液晶表示装置を示している。走査線駆動回路 202 は $2n$ 本 (n は、2 以上の自然数) の行毎に設けられた走査線 204 によって画素 205 を選択するための信号を供給する。データ線駆動回路 203 は、 m 本の列毎に設けられた第 1 のデータ線 206A 及び m 本の列毎に設けられた第 2 のデータ線 206B によって画素に画像信号を供給する。なお画素部 201 は、2 つの領域 (領域 100A 及び領域 100B) に分割され、領域毎にマトリクス状 (n 行 m 列) に配設された複数の画素を有するものとなる。

20

【0065】

なお、各走査線 204 は、画素部 201 においてマトリクス状 ($2n$ 行 m 列) に配設された複数の画素 205 のうち、いずれかの行に配設された m 個の画素に接続される。また、各第 1 のデータ線 206A は、領域 100A においてマトリクス状 (n 行 m 列) に配設された複数の画素 205 のうち、いずれかの列に配設された n 個の画素に接続される。また、各第 2 のデータ線 206B は、領域 100B においてマトリクス状 (n 行 m 列) に配設された複数の画素 205 のうち、いずれかの列に配設された n 個の画素に接続される。

30

【0066】

図 2 (B) は、画素 205 への画像信号の供給の順序について模式的に示したものである。図 2 (B) では矢印 211 で表すように、1 行目の画素を走査線 204 で選択して 1 列目乃至 m 列目の画素に画像信号を供給していき、 n 行目の画素を走査線 204 で選択して 1 列目乃至 m 列目の画素に画像信号を供給することで、領域 100A の全ての画素に画像信号を供給する様子を示している。また領域 100A への画像信号の供給と同時に、図 2 (B) では矢印 212 で表すように、 $(n+1)$ 行目の画素を走査線 204 で選択して 1 列目乃至 m 列目の画素に画像信号を供給し、 $2n$ 行目の画素を走査線 204 で選択して 1 列目乃至 m 列目の画素に画像信号を供給することで、領域 100B の全ての画素に画像信号を供給する様子を示している。1 フレーム期間に相当する期間で、領域 100A 及び領域 100B の各画素への画像信号を供給する動作が行われることとなる。

40

【0067】

図 2 (C) 及び図 2 (D) は、画素 205 の回路構成例を示す図である。具体的には、図 2 (C) は、図 2 (A) の領域 100A に配設された画素 205 の回路構成例を示す図であり、図 2 (D) は、図 2 (A) の領域 100B に配設された画素 205 の回路構成例を示す図である。

50

【0068】

図2 (C) に示す画素205Aは、ゲート端子が走査線204に接続され、ソース及びドレインの一方の端子が第1のデータ線206Aに接続されたトランジスタ221と、一方の電極がトランジスタ221のソース及びドレインの他方の端子に接続され、他方の電極が容量線に接続された容量素子222と、一方の電極（画素電極）がトランジスタ221のソース及びドレインの他方の端子並びに容量素子222の一方の電極に接続され、他方の電極（対向電極）が共通電圧を供給する配線に接続された液晶素子223と、を有する。

【0069】

図2 (D) に示す画素205Bも回路構成自体は、図2 (C) に示す画素205Aと同一である。ただし、図2 (D) に示す画素205Bでは、トランジスタ231のソース及びドレインの一方が第1のデータ線206Aではなく第2のデータ線206Bに接続される点が図2 (C) に示す画素205Aと異なる。

【0070】

なお、トランジスタは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャンネル領域を有しており、ドレイン領域とチャンネル領域とソース領域とを介して電流を流すことができる。ここで、ソースとドレインとは、トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、本明細書においては、ソース及びドレインとして機能する領域を、ソースもしくはドレインと呼ばない場合がある。その場合、一例としては、それぞれを一方の端子、他方の端子と表記する場合がある。あるいは、それぞれを第1の電極（端子）、第2の電極（端子）と表記する場合がある。あるいは、ソース領域、ドレイン領域と表記する場合がある。あるいは、ソース端子、ドレイン端子と表記する場合がある。

【0071】

なお画素に設けるトランジスタの構造については逆スタガ型の構造でもよいし、順スタガ型の構造でもよい。または、チャンネル領域が複数の領域に分かれて直列に接続された、ダブルゲート型の構造でもよい。または、ゲート電極がチャンネル領域の上下に設けられたデュアルゲート型の構造でもよい。また、トランジスタを構成する半導体層を複数の島状の半導体層にわけて形成し、スイッチング動作を実現しうるトランジスタ素子としてもよい。

【0072】

次いで、図1 (A) 乃至 (D) で説明した第1のデータ線及び第2のデータ線に供給される第1の画像信号または第2の画像信号と、走査線の行が選択される様子について図面を用いて説明する。すなわち、第1のデータ線及び第2のデータ線に供給される画像信号が走査線の選択で選択された行の画素に供給されるか、供給されないかについて図面を用いて示すものである。

【0073】

図3 (A) には、第1の期間Tp、第2の期間Tb及び第3の期間Tnでの、走査線の選択、第1のデータ線の画像信号及び第2のデータ線の画像信号について示している。なお図3 (A) で示す走査線の選択は、上段が上記図1 (A) 乃至 (D) で説明した画素部における領域100A、下段が上記図1 (A) 乃至 (D) で説明した画素部における領域100Bに相当する。また図3 (A) で示す走査線の選択では、期間毎に選択する走査線の行、及び第2の期間Tbで走査線を非選択とすることについて示している。なお図3 (A) で示す第1のデータ線及び第2のデータ線は、走査線の選択または非選択に応じて、第1のデータ線に供給される各行の画像信号及び第2のデータ線に供給される各行の画像信号を表している。例えば、1行目の画素に供給される画像信号であればD(1)で示し、n行目の画素に供給される画像信号であればD(n)で示している。図中、「+」は液晶に正の電圧を印加するための第1の画像信号、「-」は液晶に負の電圧を印加するための第2の画像信号であるとして示している。

【0074】

上記図1（A）乃至（D）で説明したように第1の期間 T_p では、1行目の画素に第1の画像信号を書き込み、その後順次2行目乃至 n 行目の画素に第1の画像信号を供給する。次いで第2の期間 T_b では、第3の期間 T_n で1行目の画素に供給する第2の画像信号を、第1のデータ線に供給する。次いで第3の期間 T_n では、1行目の画素より第2の画像信号を書き込み、その後順次2行目乃至 n 行目の画素に第2の画像信号を供給する。

【0075】

また第1の期間 T_p では、 $(n+1)$ 行目の画素に正の電圧を書き込み、その後順次 $(n+2)$ 行目乃至 $2n$ 行目の画素に第1の画像信号を供給する。次いで図1（D）の第2の期間 T_b では、第3の期間 T_n で $(n+1)$ 行目の画素に供給する第2の画像信号を、第2のデータ線に供給する。次いで図1（D）の第3の期間 T_n では、 $(n+1)$ 行目の画素より第2の画像信号を書き込み、その後順次 $(n+2)$ 行目乃至 $2n$ 行目の画素に第2の画像信号を供給する。

10

【0076】

第1の期間乃至第3の期間の電圧の変化は、第1の期間と第3の期間とでは、特に1行目及び $(n+1)$ 行目の画素に第2の画像信号を供給する際、大きな電圧の変化が生じることとなる。そのため、予め第3の期間 T_n で1行目及び $(n+1)$ 行目の画素に供給する第2の画像信号を第1のデータ線及び第2のデータ線に供給しておく第2の期間を設け、電圧の変化を第3の期間の前に生じさせておく。その結果、第3の期間 T_n では、予め第1のデータ線及び第2のデータ線が負の電圧となっているため、1行目及び $(n+1)$ 行目の画素より第2の画像信号を供給する際に第1のデータ線及び第2のデータ線の電圧の変化が不十分なことによる表示不良を低減することができる。

20

【0077】

なお図3（A）で示した第2の期間は、長さを可変する期間であっても良いし、図3（B）に示すように同じ画像信号を複数回、第1のデータ線及び第2のデータ線に供給する構成としてもよい。当該構成とすることにより、第2の期間において、確実に第3の期間の前に第1のデータ線及び第2のデータ線の電圧の変化を第2の期間で行うことができる。

【0078】

なお以上説明したように本発明の一形態による構成では、第3の期間で1行目及び $(n+1)$ 行目の画素に供給する第2の画像信号の電圧の変化が不十分とならないようにすることができる。特に本実施の形態の構成では画素部の中央付近となる $(n+1)$ 行目の画素に接続される第2のデータ線の電圧の変化が不十分となる際に効果的であり、視認する際の表示不良を低減することができる。

30

【0079】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0080】

（実施の形態2）

本実施の形態では、実施の形態1で説明した駆動方法を行う液晶表示装置の一例として、フィールドシーケンシャル方式の表示を行う液晶表示装置を挙げて、図4乃至図7を参照して説明する。

40

【0081】

<液晶表示装置の構成例>

図4（A）は、液晶表示装置の構成例を示す図である。図4（A）に示す液晶表示装置は、画素部30と、走査線駆動回路31と、データ線駆動回路32と、各々が平行または略平行に配設され、且つ走査線駆動回路31によって電位が制御される $3n$ 本（ n は、2以上の自然数）の走査線33と、各々が平行または略平行に配設され、且つデータ線駆動回路32によって電位が制御される、 m 本（ m は、2以上の自然数）の第1のデータ線341、 m 本の第2のデータ線342、及び m 本の第3のデータ線343と、を有する。

【0082】

50

さらに、画素部 30 は、3つの領域（領域 301 乃至領域 303）に分割され、領域毎にマトリクス状（ n 行 m 列）に配設された複数の画素を有する。なお、各走査線 33 は、画素部 30 においてマトリクス状（ $3n$ 行 m 列）に配設された複数の画素のうち、いずれかの行に配設された m 個の画素に接続される。また、各第 1 のデータ線 341 は、領域 301 においてマトリクス状（ n 行 m 列）に配設された複数の画素 351 のうち、いずれかの列に配設された n 個の画素に接続される。また、各第 2 のデータ線 342 は、領域 302 においてマトリクス状（ n 行 m 列）に配設された複数の画素 352 のうち、いずれかの列に配設された n 個の画素に接続される。また、各第 3 のデータ線 343 は、領域 303 においてマトリクス状（ n 行 m 列）に配設された複数の画素 353 のうち、いずれかの列に配設された n 個の画素に接続される。

10

【0083】

なお本実施の形態においては、領域 301 乃至領域 303 を共に n 行の画素を有する構成として説明するが、領域毎に異なる行数の画素を有する構成としてもよい。

【0084】

なお、走査線駆動回路 31 には、外部から走査線駆動回路用スタート信号（GSP）、走査線駆動回路用クロック信号（GCK）、及び高電源電位、低電源電位などの駆動用電源が入力される。また、データ線駆動回路 32 には、外部からデータ線駆動回路用スタート信号（SSP）、データ線駆動回路用クロック信号（SCK）、画像信号（data1～data3）などの信号、及び高電源電位、低電源電位などの駆動用電源が入力される。

【0085】

図 4（B）乃至図 4（D）は、画素の回路構成例を示す図である。具体的には、図 4（B）は、領域 301 に配設された画素 351 の回路構成例を示す図であり、図 4（C）は、領域 302 に配設された画素 352 の回路構成例を示す図であり、図 4（D）は、領域 303 に配設された画素 353 の回路構成例を示す図である。図 4（B）に示す画素 351 は、ゲート端子が走査線 33 に接続され、ソース及びドレインの一方の端子が第 1 のデータ線 341 に接続されたトランジスタ 3511 と、一方の電極がトランジスタ 3511 のソース及びドレインの他方の端子に接続され、他方の電極が容量線に接続された容量素子 3512 と、一方の電極（画素電極）がトランジスタ 3511 のソース及びドレインの他方の端子並びに容量素子 3512 の一方の電極に接続され、他方の電極（対向電極）が対向電位を供給する配線に接続された液晶素子 3514 と、を有する。

20

30

【0086】

図 4（C）に示す画素 352 及び図 4（D）に示す画素 353 も回路構成自体は、図 4（B）に示す画素 351 と同一である。ただし、図 4（C）に示す画素 352 では、トランジスタ 3521 のソース及びドレインの一方が第 1 のデータ線 341 ではなく第 2 のデータ線 342 に接続される点が図 4（B）に示す画素 351 と異なり、図 4（D）に示す画素 353 では、トランジスタ 3531 のソース及びドレインの一方が第 1 のデータ線 341 ではなく第 3 のデータ線 343 に接続される点が図 4（B）に示す画素 351 と異なる。

【0087】

<走査線駆動回路 31 の構成例>

図 5（A）は、図 4（A）に示す液晶表示装置が有する走査線駆動回路 31 の構成例を示す図である。図 5（A）に示す走査線駆動回路 31 は、 n 個の出力端子を有するシフトレジスタ 311 乃至シフトレジスタ 313 を有する。なお、シフトレジスタ 311 が有する出力端子のそれぞれは、領域 301 に配設された n 本の走査線 33 のいずれかに接続され、シフトレジスタ 312 が有する出力端子のそれぞれは、領域 302 に配設された n 本の走査線 33 のいずれかに接続され、シフトレジスタ 313 が有する出力端子のそれぞれは、領域 303 に配設された n 本の走査線 33 のいずれかに接続される。すなわち、シフトレジスタ 311 は、領域 301 において走査信号（選択信号）を供給するシフトレジスタであり、シフトレジスタ 312 は、領域 302 において走査信号を供給するシフトレジスタであり、シフトレジスタ 313 は、領域 303 において走査信号を供給するシフトレジ

40

50

スタである。具体的には、シフトレジスタ311は、外部から入力される走査線駆動回路用スタートパルス信号（GSP）をきっかけとして、1行目に配設された走査線33を起点として順次走査信号をシフト（走査線33を走査線駆動回路用クロック信号（GCK）1/2周期毎に順次選択）する機能を有する。シフトレジスタ312は、外部から入力される走査線駆動回路用スタートパルス信号（GSP）をきっかけとして、 $n+1$ 行目に配設された走査線33を起点として順次走査信号をシフトする機能を有する。シフトレジスタ313は、外部から入力される走査線駆動回路用スタートパルス信号（GSP）をきっかけとして、 $2n+1$ 行目に配設された走査線33を起点として順次走査信号をシフトする機能を有する。

【0088】

＜走査線駆動回路31の動作例＞

上述した走査線駆動回路31の動作例について図5（B）を参照して説明する。なお、図5（B）には、走査線駆動回路用クロック信号（GCK）、シフトレジスタ311が有する n 個の出力端子から出力される信号（SR311out）、シフトレジスタ312が有する n 個の出力端子から出力される信号（SR312out）、及びシフトレジスタ313が有する n 個の出力端子から出力される信号（SR313out）を示している。

【0089】

第1の期間（Tp）において、シフトレジスタ311では、1行目に配設された走査線33を起点として n 行目に配設された走査線33までハイレベルの電位が1/2クロック周期（水平走査期間）毎に順次シフトし、シフトレジスタ312では、 $n+1$ 行目に配設された走査線33を起点として $2n$ 行目に配設された走査線33までハイレベルの電位が1/2クロック周期（水平走査期間）毎に順次シフトし、シフトレジスタ313では、 $2n+1$ 行目に配設された走査線33を起点として $3n$ 行目に配設された走査線33までハイレベルの電位が1/2クロック周期（水平走査期間）毎に順次シフトする。そのため、走査線駆動回路31は、走査線33を介して、1行目に配設された m 個の画素351から n 行目に配設された m 個の画素351を順次選択するとともに、 $n+1$ 行目に配設された m 個の画素352から $2n$ 行目に配設された m 個の画素352を順次選択し、 $2n+1$ 行目に配設された m 個の画素353から $3n$ 行目に配設された m 個の画素353を順次選択することになる。すなわち、走査線駆動回路31は、水平走査期間毎に異なる3行に配設された $3m$ 個の画素に対して走査信号を供給することが可能である。

【0090】

第2の期間（Tb）において、走査線駆動回路用クロック信号（GCK）、走査線駆動回路用スタート信号（図示せず）の走査線駆動回路31への入力を停止することで、走査線駆動回路31のハイレベルの電位を順次シフトさせて出力する走査信号を停止する。また第3の期間（Tn）において、シフトレジスタ311乃至シフトレジスタ313の動作は、第1の期間（Tp）と同じである。すなわち、走査線駆動回路31は、第1の期間（Tp）と同様に、水平走査期間毎に特定の3行に配設された $3m$ 個の画素に対して走査信号を供給することが可能である。なお第2の期間（Tb）において、走査線駆動回路用クロック信号（GCK）の走査線駆動回路31への入力は、停止しなくてもよい。

【0091】

＜データ線駆動回路32の構成例＞

図6（A）は、図4（A）に示す液晶表示装置が有するデータ線駆動回路32の構成例を示す図である。図6（A）に示すデータ線駆動回路32は、 m 個の出力端子を有するシフトレジスタ320と、 m 個のトランジスタ321と、 m 個のトランジスタ322と、 m 個のトランジスタ323と、を有する。なお、トランジスタ321のゲート端子は、シフトレジスタ320が有する j 番目（ j は、1以上 m 以下の自然数）の出力端子に接続され、ソース及びドレインの一方の端子が第1の順序の画像信号（data1）を供給する配線に接続され、ソース及びドレインの他方の端子が画素部30において j 列目に配設された第1のデータ線341に接続される。また、トランジスタ322のゲート端子は、シフトレジスタ320が有する j 番目（ j は、1以上 m 以下の自然数）の出力端子に接続され、

10

20

30

40

50

ソース及びドレインの一方の端子が第2の順序の画像信号 (data 2) を供給する配線に接続され、ソース及びドレインの他方の端子が画素部 30 において j 列目に配設された第2のデータ線 342 に接続される。また、トランジスタ 323 のゲート端子は、シフトレジスタ 320 が有する j 番目 (j は、1 以上 m 以下の自然数) の出力端子に接続され、ソース及びドレインの一方の端子が第3の順序の画像信号 (data 3) を供給する配線に接続され、ソース及びドレインの他方の端子が画素部 30 において j 列目に配設された第3のデータ線 343 に接続される。

【0092】

なお、ここでは、第1の順序の画像信号 (data 1) は、赤 (R) の画像信号 (バックライトが、赤 (R) を点灯する際に画素において保持される画像信号) を第1のデータ線 341 に供給し、次いで緑 (G) の画像信号を第1のデータ線 341 に供給し、次いで青 (B) の画像信号を第1のデータ線 341 に供給する。また、第2の順序の画像信号 (data 2) は、青 (B) の画像信号を第2のデータ線 342 に供給し、次いで赤 (R) の画像信号を第2のデータ線 342 に供給し、次いで緑 (G) の画像信号を第2のデータ線 342 に供給する。また、第3の順序の画像信号 (data 3) は、緑 (G) の画像信号を第3のデータ線 343 に供給し、次いで青 (B) の画像信号を第3のデータ線 343 に供給し、次いで赤 (R) の画像信号を第3のデータ線 343 に供給する。なお第1の順序の画像信号乃至第3の順序の画像信号 (data 1 乃至 data 3) は、同じタイミングで行われることで互いに異なる色に対応した画像信号を供給するものとなる。なお第1の順序の画像信号乃至第3の順序の画像信号 (data 1 乃至 data 3) は、同じ色に対応した画像信号を同じ順序で出力するものであってもよい。

【0093】

＜バックライトの構成例＞

図6 (B) は、図4 (A) に示す液晶表示装置の画素部 30 の後方に設けられるバックライトの構成例を示す図である。図6 (B) に示すバックライトは、赤 (R)、緑 (G)、青 (B) の3色を呈する光源を備えたバックライトユニット 36 を複数有する。なお、複数のバックライトユニット 36 は、マトリクス状に配設されており、且つ特定の領域毎に点灯を制御することが可能である。ここでは、3n 行 m 列に配設された複数の画素に対するバックライトとして、少なくとも k 行 m 列毎 (ここでは、k は、 $n/4$ とする) にバックライトユニット 36 が設けられ、該バックライトユニット 36 の点灯を独立に制御できることとする。すなわち、当該バックライトが、少なくとも 1 行目乃至 k 行目の画素用バックライトユニット ~ 2n + 3k + 1 行目乃至 3n 行目の画素用バックライトユニットを有し、それぞれのバックライトユニットの点灯を独立に制御できることとする。

【0094】

＜液晶表示装置の動作例＞

図7 は、上述した液晶表示装置における走査信号の供給と、バックライトの点灯タイミングとを示す図である。当該液晶表示装置は、第1の期間 (Tp) において、1 行目に配設された m 個の画素 351 から n 行目に配設された m 個の画素 351 を順次選択し、且つ n + 1 行目に配設された m 個の画素 352 から 2n 行目に配設された m 個の画素 352 を順次選択し、且つ 2n + 1 行目に配設された m 個の画素 353 から 3n 行目に配設された m 個の画素 353 を順次選択することで、各画素に第1の画像信号を入力する。次いで第2の期間 (Tb) において第1の期間 (Tp) で点灯させたバックライトの点灯状態を保持させながら、1 行目乃至 3n 行目の走査線を非選択として第1のデータ線乃至第3のデータ線に第3の期間 Tn で 1 行目、(n + 1) 行目、及び (2n + 1) 行目の画素に供給する第2の画像信号を供給しておく。次いで第3の期間 (Tn) において、第1の期間 (Tp) とは異なる極性の第2の画像信号を各画素の入力していく。

【0095】

また図7 に示す液晶表示装置における走査信号の供給と、バックライトの点灯タイミングは、領域 (1 行目乃至 n 行目、n + 1 行目乃至 2n 行目、及び 2n + 1 行目乃至 3n 行目) 毎に、走査信号の走査と、特定色を呈するバックライトユニット (赤 (R)、緑 (G))

、または青（Ｂ）の点灯とを並行して行うタイミングとすることが可能である。

【００９６】

＜本実施の形態の液晶表示装置について＞

本実施の形態の液晶表示装置は、上記実施の形態１の駆動方法の構成を適用して第３の期間で１行目、（ $n+1$ ）行目及び（ $2n+1$ ）行目の画素に供給する第２の画像信号の電圧の変化が不十分とならないようにすることができる。特に本実施の形態の構成では画素部の中央付近となる（ $n+1$ ）行目及び（ $2n+1$ ）行目の画素に接続される第２のデータ線及び第３のデータ線の電圧の変化が不十分となる際に効果的であり、視認する際の表示不良を低減することができる。

【００９７】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【００９８】

（実施の形態３）

本実施の形態では、表示装置、ここでは液晶表示装置が有する画素の平面図及び断面図の一例について図面を用いて説明する。

【００９９】

図８（Ａ）は表示パネルが有する複数の画素の１つの平面図を示している。図８（Ｂ）は図８（Ａ）の一点鎖線Ａ－Ｂにおける断面図である。

【０１００】

図８（Ａ）において、第１のデータ線乃至第３のデータ線となる配線層（ソース電極層１２０１Ａ乃至ソース電極層１２０１Ｃ、ドレイン電極層１２０２を含む）は、図中上下方向（列方向）に延伸するように配置されている。走査線となる配線層（ゲート電極層１２０３を含む）は、ソース電極層１２０１Ａ乃至ソース電極層１２０１Ｃに概略直交する方向（図中左右方向（行方向））に延伸するように配置されている。容量配線層１２０４は、ゲート電極層１２０３に概略平行な方向であって、且つ、ソース電極層１２０１Ａ乃至ソース電極層１２０１Ｃに概略直交する方向（図中左右方向（行方向））に延伸するように配置されている。

【０１０１】

図８（Ａ）において、表示パネルの画素には、ゲート電極層１２０３を有するトランジスタ１２０５が設けられている。トランジスタ１２０５上には、絶縁膜１２２７、絶縁膜１２２８、及び層間膜１２２９が設けられている。

【０１０２】

図８（Ａ）、図８（Ｂ）に示す表示パネルの画素は、トランジスタ１２０５に接続される第１の電極層として透明電極層１２０８を有する。トランジスタ１２０５上の絶縁膜１２２７、絶縁膜１２２８、及び層間膜１２２９には、開口（コンタクトホール）が形成されている。開口（コンタクトホール）において、透明電極層１２０８とトランジスタ１２０５とが接続されている。

【０１０３】

図８（Ａ）、図８（Ｂ）に示すトランジスタ１２０５は、ゲート絶縁層１２１２を介してゲート電極層１２０３上に配置された半導体層１２０６を有し、半導体層１２０６に接してソース電極層１２０１Ａ及びドレイン電極層１２０２を有する。また、容量配線層１２０４、ゲート絶縁層１２１２、及びドレイン電極層１２０２が積層して、容量素子１２０７を形成している。

【０１０４】

また、トランジスタ１２０５が形成される第１の基板１２１８は、液晶層１２１７を間に挟んで第２の基板１２１９と重畳ように配置されている。

【０１０５】

なお図８（Ｂ）では、トランジスタ１２０５としてボトムゲート構造の逆スタガ型トランジスタを用いる例を示したが、本明細書に開示する液晶表示装置に適用できるトランジスタ

10

20

30

40

50

タの構造は特に限定されない。例えば、ゲート絶縁層を介してゲート電極層が半導体層の上側に配置されるトップゲート構造のトランジスタ、及び、ゲート絶縁層を介してゲート電極層が半導体層の下側に配置されるボトムゲート構造のスタガ型トランジスタ及びプレーナ型トランジスタなどを用いることができる。

【0106】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0107】

(実施の形態4)

本明細書に開示する表示装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ等のカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。上記実施の形態で説明した表示装置を具備する電子機器の例について説明する。

10

【0108】

図9（A）は、電子書籍の一例を示している。図9（A）に示す電子書籍は、筐体1700及び筐体1701の2つの筐体で構成されている。筐体1700及び筐体1701は、蝶番1704により一体になっており、開閉動作を行うことができる。このような構成により、書籍のような動作を行うことが可能となる。

20

【0109】

筐体1700には表示部1702が組み込まれ、筐体1701には表示部1703が組み込まれている。表示部1702及び表示部1703は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部（図9（A）では表示部1702）に文章を表示し、左側の表示部（図9（A）では表示部1703）に画像を表示することができる。

【0110】

また、図9（A）では、筐体1700に操作部等を備えた例を示している。例えば、筐体1700は、電源入力端子1705、操作キー1706、スピーカ1707等を備えている。操作キー1706により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイス等を備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子（イヤホン端子、USB端子、及びUSBケーブル等の各種ケーブルと接続可能な端子等）、記録媒体挿入部等を備える構成としてもよい。さらに、図9（A）に示す電子書籍は、電子辞書としての機能を持たせた構成としてもよい。

30

【0111】

図9（B）は、表示装置を用いたデジタルフォトフレームの一例を示している。例えば、図9（B）に示すデジタルフォトフレームは、筐体1711に表示部1712が組み込まれている。表示部1712は、各種画像を表示することが可能であり、例えば、デジタルカメラ等で撮影した画像データを表示させることで、通常の写真立てと同様に機能させることができる。

40

【0112】

なお、図9（B）に示すデジタルフォトフレームは、操作部、外部接続用端子（USB端子、USBケーブル等の各種ケーブルと接続可能な端子等）、記録媒体挿入部等を備える構成とする。これらの構成は、表示部と同一面に組み込まれていてもよいが、側面や裏面に備えるとデザイン性が向上するため好ましい。例えば、デジタルフォトフレームの記録媒体挿入部に、デジタルカメラで撮影した画像データを記憶したメモリを挿入して画像データを取り込み、取り込んだ画像データを表示部1712に表示させることができる。

【0113】

図9（C）は、表示装置を用いたテレビジョン装置の一例を示している。図9（C）に示

50

すテレビジョン装置は、筐体 1721 に表示部 1722 が組み込まれている。表示部 1722 により、映像を表示することが可能である。また、ここでは、スタンド 1723 により筐体 1721 を支持した構成を示している。表示部 1722 は、上記実施の形態に示した表示装置を適用することができる。

【0114】

図 9 (C) に示すテレビジョン装置の操作は、筐体 1721 が備える操作スイッチや、別体のリモコン操作機により行うことができる。リモコン操作機が備える操作キーにより、チャンネルや音量の操作を行うことができ、表示部 1722 に表示される映像を操作することができる。また、リモコン操作機に、当該リモコン操作機から出力する情報を表示する表示部を設ける構成としてもよい。

10

【0115】

図 9 (D) は、表示装置を用いた携帯電話機の一例を示している。図 9 (D) に示す携帯電話機は、筐体 1731 に組み込まれた表示部 1732 の他、操作ボタン 1733、操作ボタン 1737、外部接続ポート 1734、スピーカ 1735、及びマイク 1736 等を備えている。

【0116】

図 9 (D) に示す携帯電話機は、表示部 1732 がタッチパネルになっており、指等の接触により、表示部 1732 の表示内容を操作することができる。また、電話の発信、あるいはメールの作成等は、表示部 1732 を指等で接触することにより行うことができる。

20

【0117】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【符号の説明】

【0118】

- 30 画素部
- 31 走査線駆動回路
- 32 データ線駆動回路
- 33 走査線
- 36 バックライトユニット
- 100A 領域
- 100B 領域
- 101A 矢印
- 101B 矢印
- 102A 点線矢印
- 102B 点線矢印
- 103 データ線駆動回路
- 104A 第 1 のデータ線
- 104B 第 2 のデータ線
- 105 走査線
- 106 画素
- 107A 点線矢印
- 107B 点線矢印
- 108A 点線矢印
- 108B 点線矢印
- 109A 点線矢印
- 109B 点線矢印
- 110 点線
- 111 点線
- 201 画素部
- 202 走査線駆動回路

30

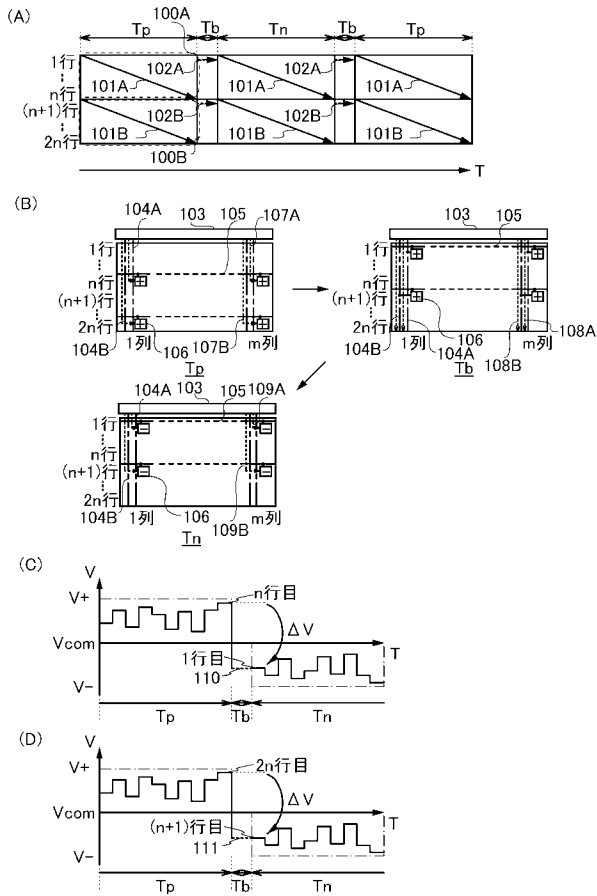
40

50

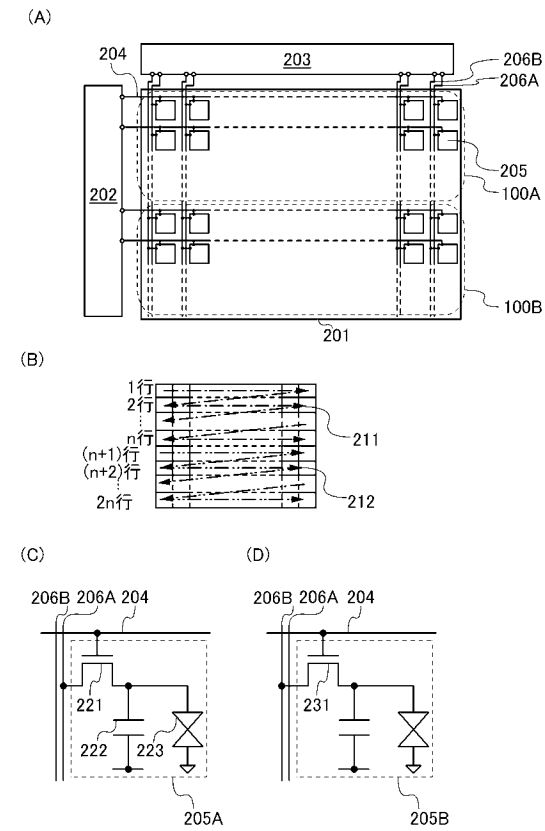
2 0 3	データ線駆動回路	
2 0 4	走査線	
2 0 5	画素	
2 0 5 A	画素	
2 0 5 B	画素	
2 0 6 A	第 1 のデータ線	
2 0 6 B	第 2 のデータ線	
2 1 1	矢印	
2 1 2	矢印	
2 2 1	トランジスタ	10
2 2 2	容量素子	
2 2 3	液晶素子	
2 3 1	トランジスタ	
3 0 1	領域	
3 0 2	領域	
3 0 3	領域	
3 1 1	シフトレジスタ	
3 1 2	シフトレジスタ	
3 1 3	シフトレジスタ	
3 2 0	シフトレジスタ	20
3 2 1	トランジスタ	
3 2 2	トランジスタ	
3 2 3	トランジスタ	
3 4 1	第 1 のデータ線	
3 4 2	第 2 のデータ線	
3 4 3	第 3 のデータ線	
3 5 1	画素	
3 5 2	画素	
3 5 3	画素	
9 0 1	画素部	30
9 0 2	走査線駆動回路	
9 0 3	データ線駆動回路	
9 0 4	走査線	
9 0 5	画素	
9 0 6	データ線	
9 0 6 A	第 1 のデータ線	
9 0 6 B	第 2 のデータ線	
9 0 7 A	領域	
9 0 7 B	領域	
9 1 1	矢印	40
9 1 2	矢印	
9 1 3	矢印	
9 2 1	点線	
9 2 2	点線	
1 2 0 1 A	ソース電極層	
1 2 0 1 B	ソース電極層	
1 2 0 1 C	ソース電極層	
1 2 0 2	ドレイン電極層	
1 2 0 3	ゲート電極層	
1 2 0 4	容量配線層	50

1 2 0 5	トランジスタ	
1 2 0 6	半導体層	
1 2 0 7	容量素子	
1 2 0 8	透明電極層	
1 2 1 2	ゲート絶縁層	
1 2 1 7	液晶層	
1 2 1 8	基板	
1 2 1 9	基板	
1 2 2 7	絶縁膜	
1 2 2 8	絶縁膜	10
1 2 2 9	層間膜	
1 7 0 0	筐体	
1 7 0 1	筐体	
1 7 0 2	表示部	
1 7 0 3	表示部	
1 7 0 4	蝶番	
1 7 0 5	電源入力端子	
1 7 0 6	操作キー	
1 7 0 7	スピーカ	
1 7 1 1	筐体	20
1 7 1 2	表示部	
1 7 2 1	筐体	
1 7 2 2	表示部	
1 7 2 3	スタンド	
1 7 3 1	筐体	
1 7 3 2	表示部	
1 7 3 3	操作ボタン	
1 7 3 4	外部接続ポート	
1 7 3 5	スピーカ	
1 7 3 6	マイク	30
1 7 3 7	操作ボタン	
3 5 1 1	トランジスタ	
3 5 1 2	容量素子	
3 5 1 4	液晶素子	
3 5 2 1	トランジスタ	
3 5 3 1	トランジスタ	

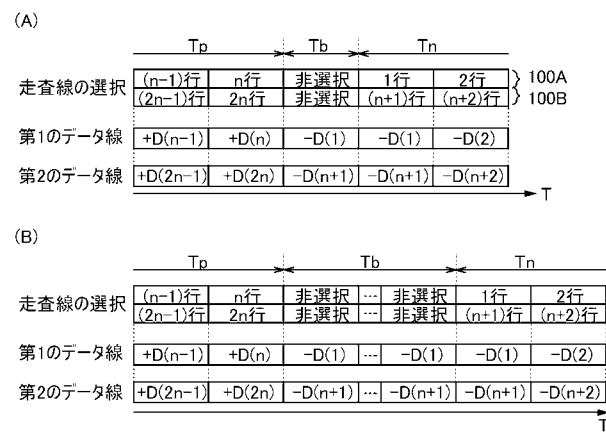
【図 1】



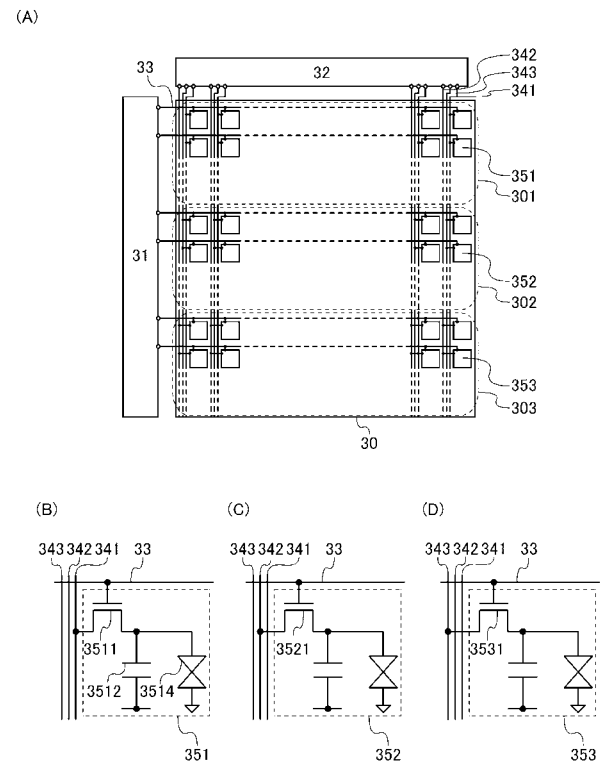
【図 2】



【図 3】

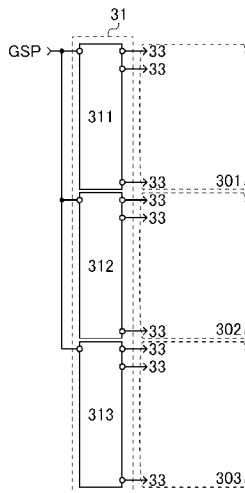


【図 4】

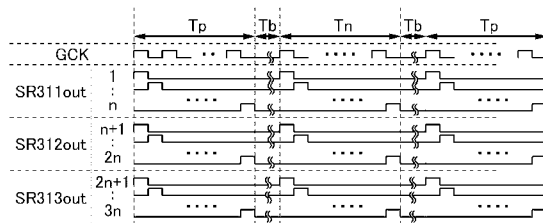


【図 5】

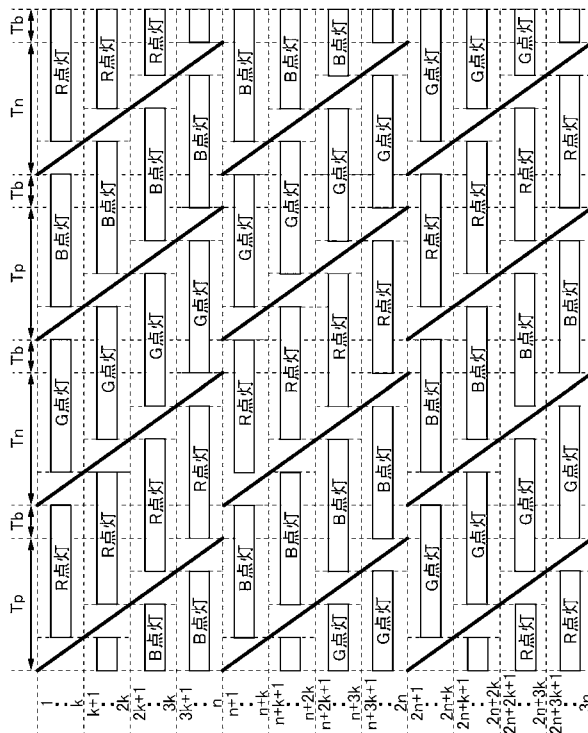
(A)



(B)

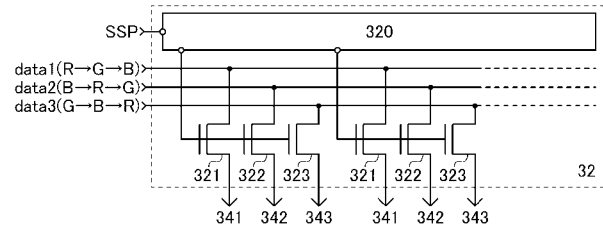


【図 7】

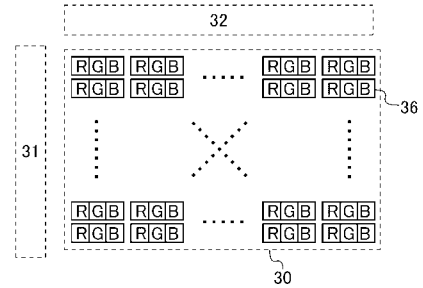


【図 6】

(A)

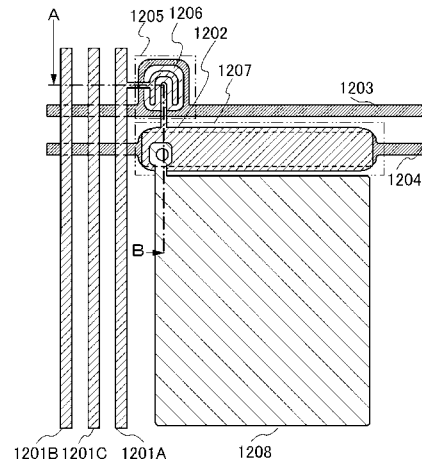


(B)

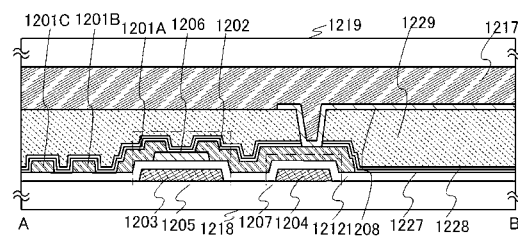


【図 8】

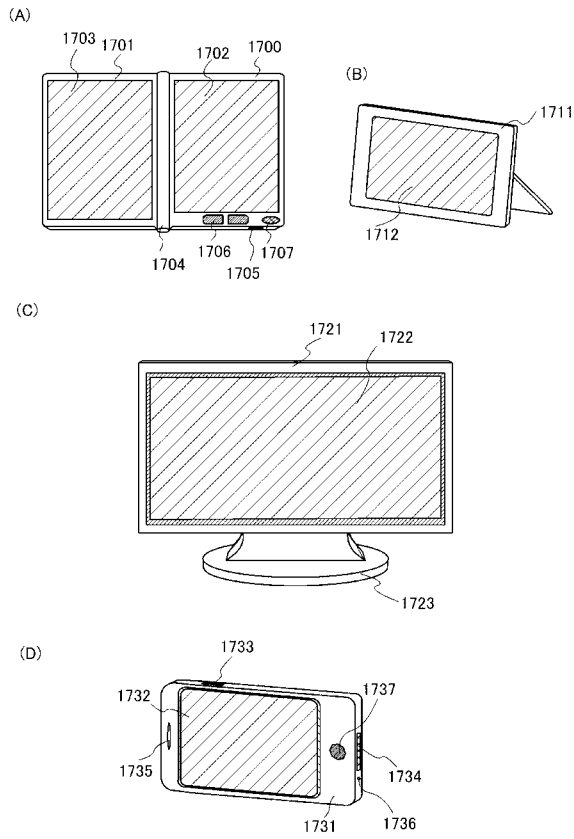
(A)



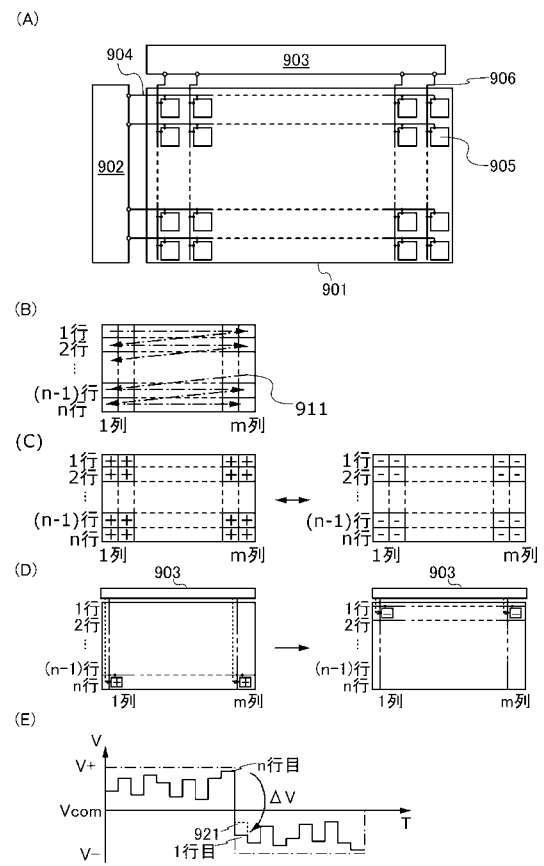
(B)



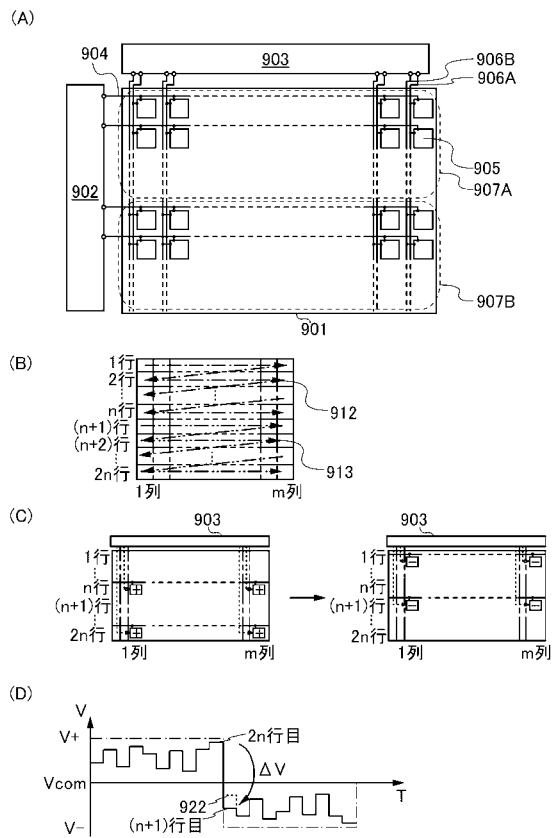
【図 9】



【図 10】



【図 11】



(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G 3/20 6 8 0 G

G 0 2 F 1/133 5 5 0

G 0 2 F 1/1368

G 0 2 F 1/1343

F ターム(参考)	2H193	ZA04	ZA07	ZB06	ZC04	ZC25	ZD12	ZD23	ZF23	ZF36	ZG03
		ZG14	ZG27	ZG44							
	5C006	AA16	AA22	AC26	AC27	AC28	BB16	BF03	FA14		
	5C080	AA10	BB05	CC03	DD01	EE29	EE30	FF11	FF12	JJ02	JJ03
		JJ04	JJ05	JJ06							

专利名称(译)	显示设备		
公开(公告)号	JP2016066082A	公开(公告)日	2016-04-28
申请号	JP2015222956	申请日	2015-11-13
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	黒川義元 池田隆之		
发明人	黒川 義元 池田 隆之		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 G02F1/1368 G02F1/1343		
CPC分类号	G09G3/3666 G09G3/342 G09G3/3614 G09G3/3688 G09G2310/0205 G09G2310/0235 G09G2310/024 G09G2310/0297		
FI分类号	G09G3/36 G09G3/20.621.B G09G3/20.611.J G09G3/20.641.C G09G3/20.621.M G09G3/20.680.G G02F1/133.550 G02F1/1368 G02F1/1343		
F-TERM分类号	2H092/JA26 2H092/JA42 2H092/JA46 2H092/JB22 2H092/JB31 2H092/JB64 2H092/JB69 2H092/PA06 2H192/AA24 2H192/BC42 2H192/CB05 2H192/CC16 2H192/CC42 2H192/CC64 2H192/DA13 2H192/DA43 2H192/DA52 2H192/GD47 2H192/GD61 2H193/ZA04 2H193/ZA07 2H193/ZB06 2H193/ZC04 2H193/ZC25 2H193/ZD12 2H193/ZD23 2H193/ZF23 2H193/ZF36 2H193/ZG03 2H193/ZG14 2H193/ZG27 2H193/ZG44 5C006/AA16 5C006/AA22 5C006/AC26 5C006/AC27 5C006/AC28 5C006/BB16 5C006/BF03 5C006/FA14 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD01 5C080/EE29 5C080/EE30 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06		
优先权	2010194546 2010-08-31 JP		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置的驱动方法，用于在相同的定时提供图像信号，以通过为每个像素列提供的多条数据线在不同区域上执行反转驱动，由此导致显示缺陷不足可以减小数据线的电压变化。解决方案：用于液晶显示装置的驱动方法包括第一时段，第二时段和第三时段。提供第一时段，其中用于将正电压施加到液晶的第一图像信号经由第一数据线和第二数据线提供给像素。提供第二时段，其中用于施加到液晶的第二图像信号，要提供给第一行中的像素的负电压，而没有被扫描线选择的像素被提供给第一数据线，并且用于施加到液晶的第二图像信号，将要提供给第 (n + 1) 行中的像素的负电压提供给第二数据线。提供第三周期，其中用于将负电压施加到液晶的第二图像信号经由第一数据线和第二数据线提供给像素。图1：图1

(21) 出願番号	特願2015-222956 (P2015-222956)	(71) 出願人	000153878
(22) 出願日	平成27年11月13日 (2015.11.13)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2011-181044 (P2011-181044) の分割		神奈川県厚木市長谷398番地
原出願日	平成23年8月23日 (2011.8.23)	(72) 発明者	黒川 義元
(31) 優先権主張番号	特願2010-194546 (P2010-194546)		神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(32) 優先日	平成22年8月31日 (2010.8.31)	(72) 発明者	池田 隆之
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		Fターム(参考)	2H092 JA26 JA42 JA46 JB22 JB31 JB64 JB69 PA06 2H192 AA24 BC42 CB05 CC16 CC42 CC64 DA13 DA43 DA52 GD47 GD61

最終頁に続く