

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-88555

(P2013-88555A)

(43) 公開日 平成25年5月13日(2013.5.13)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1345 (2006.01)	GO2F 1/1345	

審査請求 未請求 請求項の数 7 O L (全 15 頁)

(21) 出願番号	特願2011-227767 (P2011-227767)	(71) 出願人	302020207
(22) 出願日	平成23年10月17日 (2011.10.17)		株式会社ジャパンディスプレイセントラル
			埼玉県深谷市幡羅町一丁目9番地2
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100159651
			弁理士 高倉 成男
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100075672
			弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

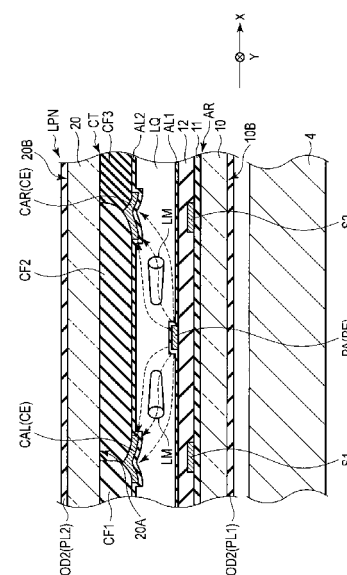
【課題】製造コストの削減が可能であるとともに、表示品位の劣化を抑制することが可能な液晶表示装置を提供する。

【解決手段】第1絶縁基板と、前記第1絶縁基板の内側に位置するとともに第1方向に沿って延出した第1信号配線、第1方向に交差する第2方向に沿って延出した第2信号配線、及び、第2方向に沿って延出した第1主電極を有する第1電極と、を備えた第1基板と、第2絶縁基板と、前記第2絶縁基板の前記第1基板と対向する内面に形成されるとともにそのエッジが前記第2信号配線の直上に位置するカラーフィルタと、前記カラーフィルタの前記第1基板と対向する側に不透明な配線材料を用いて形成され前記第1電極を挟んだ両側で第2方向に沿って延出した第2主電極を有する第2電極と、を備えた第2基板と、前記第1基板と前記第2基板との間に保持された液晶分子を含む液晶層と、を備えた液晶表示装置。

。

【選択図】 図3

図3



【特許請求の範囲】

【請求項 1】

第 1 絶縁基板と、前記第 1 絶縁基板の内側に位置するとともに第 1 方向に沿って延出した第 1 信号配線、第 1 方向に交差する第 2 方向に沿って延出した第 2 信号配線、及び、第 2 方向に沿って延出した第 1 主電極を有する第 1 電極と、を備えた第 1 基板と、

第 2 絶縁基板と、前記第 2 絶縁基板の前記第 1 基板と対向する内面に形成されるとともにそのエッジが前記第 2 信号配線の直上に位置するカラーフィルタと、前記カラーフィルタの前記第 1 基板と対向する側に不透明な配線材料を用いて形成され前記第 1 電極を挟んだ両側で第 2 方向に沿って延出した第 2 主電極を有する第 2 電極と、を備えた第 2 基板と、

10

前記第 1 基板と前記第 2 基板との間に保持された液晶分子を含む液晶層と、
を備えたことを特徴とする液晶表示装置。

【請求項 2】

前記第 2 電極は前記カラーフィルタの内面に位置し、前記第 2 主電極は前記エッジに重なることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 2 基板は、さらに、前記カラーフィルタと前記第 2 電極との間に位置するオーバーコート層を備え、

前記第 2 電極は前記オーバーコート層の内面に位置し、前記第 2 主電極は前記エッジの直下に位置することを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 4】

前記第 2 電極は、前記第 2 信号配線の直上に位置することを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の液晶表示装置。

【請求項 5】

前記第 2 電極は、黒色の導電材料によって形成されたことを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の液晶表示装置。

【請求項 6】

前記第 2 電極は、アルミニウム (Al)、チタン (Ti)、銀 (Ag)、モリブデン (Mo)、タングステン (W)、銅 (Cu)、クロム (Cr) のうちの少なくとも 1 つの金属材料またはいずれかを含む合金を用いて形成されたことを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の液晶表示装置。

30

【請求項 7】

さらに、前記第 1 基板の外面に配置され第 1 吸収軸を有する第 1 偏光板と、

前記第 2 基板の外面に配置され前記第 1 吸収軸とクロスニコルの位置関係にある第 2 吸収軸を有する第 2 偏光板と、を備え、

前記第 1 吸収軸は、第 1 方向と略平行である、または、第 2 方向と略平行であることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、液晶表示装置に関する。

40

【背景技術】

【0002】

近年、平面表示装置が盛んに開発されており、中でも液晶表示装置は、軽量、薄型、低消費電力等の利点から特に注目を集めている。特に、各画素にスイッチング素子を組み込んだアクティブマトリクス型液晶表示装置においては、IPS (In-Plane Switching) モードや FFS (Fringe Field Switching) モードなどの横電界 (フリンジ電界も含む) を利用した構造が注目されている。このような横電界モードの液晶表示装置は、アレイ基板に形成された画素電極と対向電極とを備え、アレイ基板の主面に対してほぼ平行な横電界で液晶分子をスイッチングする。

50

【0003】

一方で、アレイ基板に形成された画素電極と、対向基板に形成された対向電極との間に、横電界あるいは斜め電界を形成し、液晶分子をスイッチングする技術も提案されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2007-271800号公報

【特許文献2】特開2009-192822号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

本実施形態の目的は、製造コストの削減が可能であるとともに、表示品位の劣化を抑制することが可能な液晶表示装置を提供することにある。

【課題を解決するための手段】

【0006】

本実施形態によれば、

第1絶縁基板と、前記第1絶縁基板の内側に位置するとともに第1方向に沿って延出した第1信号配線、第1方向に交差する第2方向に沿って延出した第2信号配線、及び、第2方向に沿って延出した第1主電極を有する第1電極と、を備えた第1基板と、第2絶縁基板と、前記第2絶縁基板の前記第1基板と対向する内面に形成されるとともにそのエッジが前記第2信号配線の直上に位置するカラーフィルタと、前記カラーフィルタの前記第1基板と対向する側に不透明な配線材料を用いて形成され前記第1電極を挟んだ両側で第2方向に沿って延出した第2主電極を有する第2電極と、を備えた第2基板と、前記第1基板と前記第2基板との間に保持された液晶分子を含む液晶層と、を備えたことを特徴とする液晶表示装置が提供される。

【図面の簡単な説明】

【0007】

【図1】図1は、本実施形態における液晶表示装置の構成及び等価回路を概略的に示す図である。

【図2】図2は、図1に示した液晶表示パネルを対向基板側から見たときの一画素の構造例を概略的に示す平面図である。

【図3】図3は、図2に示した液晶表示パネルをA-A線で切断したときの断面構造を概略的に示す断面図である。

【図4】図4は、図2に示した液晶表示パネルをA-A線で切断したときの他の断面構造を概略的に示す断面図である。

【発明を実施するための形態】

【0008】

以下、本実施形態について、図面を参照しながら詳細に説明する。なお、各図において、同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する説明は省略する。

【0009】

図1は、本実施形態における液晶表示装置の構成及び等価回路を概略的に示す図である。

【0010】

すなわち、液晶表示装置は、アクティブマトリクスタイプの液晶表示パネルLPNを備えている。液晶表示パネルLPNは、第1基板であるアレイ基板ARと、アレイ基板ARに対向して配置された第2基板である対向基板CTと、これらのアレイ基板ARと対向基板CTとの間に保持された液晶層LQと、を備えている。このような液晶表示パネルLPNは、画像を表示するアクティブエリアACTを備えている。このアクティブエリアAC

Tは、 $m \times n$ 個のマトリクス状に配置された複数の画素 P Xによって構成されている（但し、m及びnは正の整数である）。

【0011】

液晶表示パネル L P Nは、アクティブエリア A C Tにおいて、n本のゲート配線 G（G 1～G n）、n本の補助容量線 C（C 1～C n）、m本のソース配線 S（S 1～S m）などを備えている。ゲート配線 G及び補助容量線 Cは、例えば、第1方向 Xに沿って延出した信号配線に相当する。これらのゲート配線 G及び補助容量線 Cは、第1方向 Xに交差する第2方向 Yに沿って間隔をおいて隣接している。ここでは、第1方向 Xと第2方向 Yとは互いに略直交している。ソース配線 Sは、ゲート配線 G及び補助容量線 Cと交差している。ソース配線 Sは、第2方向 Yに沿って延出した信号配線に相当する。なお、ゲート配線 G、補助容量線 C、及び、ソース配線 Sは、必ずしも直線的に延出していなくても良く、それらの一部が屈曲していてもよい。

10

【0012】

各ゲート配線 Gは、アクティブエリア A C Tの外側に引き出され、ゲートドライバ G Dに接続されている。各ソース配線 Sは、アクティブエリア A C Tの外側に引き出され、ソースドライバ S Dに接続されている。これらのゲートドライバ G D及びソースドライバ S Dの少なくとも一部は、例えば、アレイ基板 A Rに形成され、コントローラを内蔵した駆動 I Cチップ2と接続されている。

【0013】

各画素 P Xは、スイッチング素子 S W、画素電極 P E、共通電極 C Eなどを備えている。保持容量 C sは、例えば補助容量線 Cと画素電極 P Eとの間に形成される。補助容量線 Cは、補助容量電圧が印加される電圧印加部 V C Sと電氣的に接続されている。

20

【0014】

なお、本実施形態においては、液晶表示パネル L P Nは、画素電極 P Eがアレイ基板 A Rに形成される一方で共通電極 C Eの少なくとも一部が対向基板 C Tに形成された構成であり、これらの画素電極 P Eと共通電極 C Eとの間に形成される電界を主に利用して液晶層 L Qの液晶分子をスイッチングする。画素電極 P Eと共通電極 C Eとの間に形成される電界は、第1方向 Xと第2方向 Yとで規定される X－Y平面あるいは基板主面に対してわずかに傾いた斜め電界（あるいは、基板主面にほぼ平行な横電界）である。

【0015】

スイッチング素子 S Wは、例えば、nチャネル薄膜トランジスタ（T F T）によって構成されている。このスイッチング素子 S Wは、ゲート配線 G及びソース配線 Sと電氣的に接続されている。このようなスイッチング素子 S Wは、トップゲート型あるいはボトムゲート型のいずれであっても良い。また、スイッチング素子 S Wの半導体層は、例えば、ポリシリコンによって形成されているが、アモルファスシリコンによって形成されていても良い。

30

【0016】

画素電極 P Eは、各画素 P Xに配置され、スイッチング素子 S Wに電氣的に接続されている。共通電極 C Eは、液晶層 L Qを介して複数の画素 P Xの画素電極 P Eに対して共通に配置されている。

40

【0017】

本実施形態では、共通電極 C Eは、配線材料、不透明な導電材料、あるいは、遮光性あるいは反射性を有する導電材料によって形成されている。一例として、共通電極 C Eは、アルミニウム（A l）、チタン（T i）、銀（A g）、モリブデン（M o）、タングステン（W）、銅（C u）、クロム（C r）のうちの少なくとも1つの金属材料またはいずれかを含む合金を用いて形成されている。

【0018】

画素電極 P Eは、例えば、インジウム・ティン・オキシド（I T O）やインジウム・ジंक・オキシド（I Z O）などの光透過性を有する導電材料によって形成されていても良いし、上記の配線材料によって形成されていても良い。

50

【0019】

上記の配線材料を用いて形成された共通電極CEの透過率は、ITOなどの透明導電材料によって形成された電極よりも低く、例えば、1%以下である。また、上記の配線材料を用いて形成された共通電極CEのシート抵抗は、透明導電材料によって形成された電極よりも低い。一例として、100nmの膜厚のITO電極のシート抵抗が約 $25\Omega/\square$ であるのに対して、100nmの膜厚のモリブデン・タングステン(MoW)電極のシート抵抗は約 $2\Omega/\square$ であり、100nmの膜厚のアルミニウム・チタン・アルミニウム(Al/Ti/Al)の積層電極のシート抵抗は約 $0.5\Omega/\square$ である。

【0020】

アレイ基板ARは、共通電極CEに電圧を印加するための給電部VSを備えている。この給電部VSは、例えば、アクティブエリアACTの外側に形成されている。共通電極CEは、アクティブエリアACTの外側に引き出され、図示しない導電部材を介して、給電部VSと電氣的に接続されている。

10

【0021】

図2は、図1に示した液晶表示パネルLPNを対向基板側から見たときの一画素PXの構造例を概略的に示す平面図である。ここでは、X-Y平面における平面図を示している。

【0022】

アレイ基板ARは、ゲート配線G1、ゲート配線G2、補助容量線C1、ソース配線S1、ソース配線S2、スイッチング素子SW、画素電極PE、第1配向膜AL1などを備えている。対向基板CTは、共通電極CE、第2配向膜AL2などを備えている。

20

【0023】

図示した例では、画素PXは、破線で示したように、第1方向Xに沿った長さが第2方向Yに沿った長さよりも短い縦長の長方形状である。ゲート配線G1及びゲート配線G2は、第2方向Yに沿って第1ピッチで配置され、それぞれ第1方向Xに沿って延出している。補助容量線C1は、ゲート配線G1とゲート配線G2との間に位置し、第1方向Xに沿って延出している。ソース配線S1及びソース配線S2は、第1方向Xに沿って第2ピッチで配置され、それぞれ第2方向Yに沿って延出している。

【0024】

図示した画素PXにおいて、ソース配線S1は左側端部に配置され、ソース配線S2は右側端部に配置されている。厳密には、ソース配線S1は当該画素PXとその左側に隣接する画素との境界に跨って配置され、ソース配線S2は当該画素PXとその右側に隣接する画素との境界に跨って配置されている。また、図示した画素PXにおいて、ゲート配線G1は上側端部に配置され、ゲート配線G2は下側端部に配置されている。厳密には、ゲート配線G1は当該画素PXとその上側に隣接する画素との境界に跨って配置され、ゲート配線G2は当該画素PXとその下側に隣接する画素との境界に跨って配置されている。

30

【0025】

スイッチング素子SWは、図示した例では、ゲート配線G1及びソース配線S1に電氣的に接続されている。画素電極PEは、スイッチング素子SWと接続されている。この画素電極PEは、隣接するソース配線S1とソース配線S2との間に配置されている。また、この画素電極PEは、ゲート配線G1とゲート配線G2との間に位置している。

40

【0026】

画素電極PEは、互いに電氣的に接続された主画素電極PA及び副画素電極PBを備えている。主画素電極PAは、第2方向Yに沿って直線的に延出している。このような主画素電極PAは、第1方向Xに沿って略同一の幅を有する帯状に形成されている。副画素電極PBは、第1方向Xに沿って直線的に延出している。この副画素電極PBは、補助容量線C1と重なる領域に位置している。また、副画素電極PBは、第2方向Yに沿って略同一の幅を有する帯状に形成されている。図示した例のように、画素電極PEが1本の主画素電極PAを有する構成では、例えば、主画素電極PAはソース配線S1とソース配線S2との略中間の位置しており、ソース配線S1と主画素電極PAとの第1方向Xに沿った

50

間隔は、ソース配線 S 2 と主画素電極 P A との第 1 方向 X に沿った間隔と略同等である。

【0027】

このようなアレイ基板 A R においては、画素電極 P E は、第 1 配向膜 A L 1 によって覆われている。この第 1 配向膜 A L 1 には、液晶層 L Q の液晶分子を初期配向させるために、第 1 配向処理方向 P D 1 に沿って配向処理（例えば、ラビング処理や光配向処理）がなされている。第 1 配向膜 A L 1 が液晶分子を初期配向させる第 1 配向処理方向 P D 1 は、第 2 方向 Y と略平行である。

【0028】

共通電極 C E は、主共通電極 C A L 及び主共通電極 C A R を備えている。これらの主共通電極 C A L 及び主共通電極 C A R は、X-Y 平面内において、主画素電極 P A を挟んだ両側で主画素電極 P A の延出方向と略平行な第 2 方向 Y に沿って直線的に延出している。主共通電極 C A L はソース配線 S 1 と対向し、主共通電極 C A R はソース配線 S 2 と対向している。このような主共通電極 C A L 及び主共通電極 C A R は、第 1 方向 X に沿って略同一の幅を有する帯状に形成されている。これらの主共通電極 C A L 及び主共通電極 C A R は、アクティブエリア内あるいはアクティブエリア外において互いに電氣的に接続されている。

【0029】

図示した画素 P X においては、主共通電極 C A L は左側端部に配置され、主共通電極 C A R は右側端部に配置されている。厳密には、主共通電極 C A L は当該画素 P X とその左側に隣接する画素との境界に跨って配置され、主共通電極 C A R は当該画素 P X とその右側に隣接する画素との境界に跨って配置されている。

【0030】

画素電極 P E と共通電極 C E との位置関係に着目すると、X-Y 平面内において、両者が互いに重なることなく、両者の間に光が透過可能な透過領域を形成している。すなわち、主画素電極 P A と主共通電極 C A L 及び主共通電極 C A R とのそれぞれの延出方向（第 2 方向 Y）は互いに平行であり、主画素電極 P A と主共通電極 C A L との間、及び、主画素電極 P A と主共通電極 C A R との間にそれぞれ透過領域が形成される。X-Y 平面内において、主共通電極 C A L と主画素電極 P A との第 1 方向 X に沿った電極間距離は、主共通電極 C A R と主画素電極 P A との第 1 方向 X に沿った電極間距離と略同一である。

【0031】

このような対向基板 C T においては、共通電極 C E は、第 2 配向膜 A L 2 によって覆われている。この第 2 配向膜 A L 2 には、液晶層 L Q の液晶分子を初期配向させるために、第 2 配向処理方向 P D 2 に沿って配向処理（例えば、ラビング処理や光配向処理）がなされている。第 2 配向膜 A L 2 が液晶分子を初期配向させる第 2 配向処理方向 P D 2 は、第 1 配向処理方向 P D 1 とは互いに平行であって、互いに同じ向きあるいは逆向きである。図示した例では、第 2 配向処理方向 P D 2 は、第 2 方向 Y と略平行であり、X-Y 平面内において、第 1 配向処理方向 P D 1 とは互いに平行であって、互いに同じ向きである。

【0032】

図 3 は、図 2 に示した液晶表示パネル L P N を A-A 線で切断したときの断面構造を概略的に示す断面図である。なお、ここでは、説明に必要な箇所のみを図示している。

【0033】

液晶表示パネル L P N を構成するアレイ基板 A R の背面側には、バックライト 4 が配置されている。バックライト 4 としては、種々の形態が適用可能であり、また、光源として発光ダイオード（L E D）を利用したものや冷陰極管（C C F L）を利用したものなどのいずれでも適用可能であり、詳細な構造については説明を省略する。

【0034】

アレイ基板 A R は、光透過性を有する第 1 絶縁基板 1 0 を用いて形成されている。このアレイ基板 A R は、第 1 絶縁基板 1 0 の内側、つまり対向基板 C T と対向する側においてソース配線 S 1、ソース配線 S 2、主画素電極 P A を含む画素電極 P E、第 1 絶縁膜 1 1、第 2 絶縁膜 1 2、第 1 配向膜 A L 1などを備えており、図示しないゲート配線や補助容

10

20

30

40

50

量線、スイッチング素子なども備えている。

【0035】

ソース配線 S 1 及びソース配線 S 2 は、第 1 絶縁膜 1 1 の上に形成され、第 2 絶縁膜 1 2 によって覆われている。なお、図示しないゲート配線や補助容量線は、例えば、第 1 絶縁基板 1 0 と第 1 絶縁膜 1 1 の間に配置されている。主画素電極 P A を含む画素電極 P E は、第 2 絶縁膜 1 2 の上に形成されている。主画素電極 P A は、ソース配線 S 1 及びソース配線 S 2 のそれぞれの直上の位置よりもそれらの内側に位置している。

【0036】

第 1 配向膜 A L 1 は、アレイ基板 A R の対向基板 C T と対向する面に配置され、アクティブエリア A C T の略全体に亘って延在している。この第 1 配向膜 A L 1 は、主画素電極 P A を含む画素電極 P E や、第 2 絶縁膜 1 2 などを覆っている。このような第 1 配向膜 A L 1 は、水平配向性を示す材料によって形成されている。

【0037】

なお、アレイ基板 A R は、さらに、共通電極 C E の一部を備えていても良い。

【0038】

対向基板 C T は、光透過性を有する第 2 絶縁基板 2 0 を用いて形成されている。この対向基板 C T は、第 2 絶縁基板 2 0 の内側、つまり、アレイ基板 A R と対向する側において、カラーフィルタ C F 1 ～ C F 3、主共通電極 C A L 及び主共通電極 C A R を含む共通電極 C E、第 2 配向膜 A L 2 などを備えている。

【0039】

カラーフィルタ C F 1 ～ C F 3 は、第 2 絶縁基板 2 0 のアレイ基板 A R に対向する内面 2 0 A に形成されている。これらのカラーフィルタ C F 1 ～ C F 3 の各々は、第 2 方向 Y に沿って延在し、第 1 方向 X に隣接する各画素 P X に対応して配置されている。第 1 方向 X に隣接する画素 P X にそれぞれ配置されたカラーフィルタ C F 1 ～ C F 3 は、互いに色が異なる。例えば、カラーフィルタ C F 1 は赤色に着色された樹脂材料からなる赤色カラーフィルタであり、赤色画素に対応して配置されている。カラーフィルタ C F 2 は緑色に着色された樹脂材料からなる緑色カラーフィルタであり、緑色画素に対応して配置されている。カラーフィルタ C F 3 は青色に着色された樹脂材料からなる青色カラーフィルタであり、青色画素に対応して配置されている。これらのカラーフィルタ同士の境界は、ソース配線 S の直上に位置している。つまり、図示した例では、カラーフィルタ C F 1 のエッジ及びカラーフィルタ C F 2 のエッジはソース配線 S 1 の直上に位置し、カラーフィルタ C F 2 のエッジ及びカラーフィルタ C F 3 のエッジはソース配線 S 2 の直上に位置している。

【0040】

共通電極 C E の主共通電極 C A L 及び主共通電極 C A R は、カラーフィルタ C F 1 ～ C F 3 の内面、つまりアレイ基板 A R と対向する側に形成されている。主共通電極 C A L は、ソース配線 S 1 の直上に位置し、カラーフィルタ C F 1 のエッジ及びカラーフィルタ C F 2 のエッジに重なっている（あるいは、主共通電極 C A L は、カラーフィルタ C F 1 とカラーフィルタ C F 2 との境界の段差を覆っている）。主共通電極 C A R は、ソース配線 S 2 の直上に位置し、カラーフィルタ C F 2 のエッジ及びカラーフィルタ C F 3 のエッジに重なっている（あるいは、主共通電極 C A R は、カラーフィルタ C F 2 とカラーフィルタ C F 3 との境界の段差を覆っている）。これらの主共通電極 C A L 及び主共通電極 C A R と主画素電極 P A との間の領域は、光が透過可能な透過領域に相当する。

【0041】

第 2 配向膜 A L 2 は、対向基板 C T のアレイ基板 A R と対向する面に配置され、アクティブエリア A C T の略全体に亘って延在している。この第 2 配向膜 A L 2 は、主共通電極 C A L 及び主共通電極 C A R を含む共通電極 C E や、カラーフィルタ C F 1 ～ C F 3 などを覆っている。このような第 2 配向膜 A L 2 は、水平配向性を示す材料によって形成されている。

【0042】

上述したようなアレイ基板 A R と対向基板 C T とは、それぞれの第 1 配向膜 A L 1 及び第 2 配向膜 A L 2 が対向するように配置されている。このとき、アレイ基板 A R の第 1 配向膜 A L 1 と対向基板 C T の第 2 配向膜 A L 2 との間には、例えば、樹脂材料によって一方の基板に一体的に形成された柱状スペーサが配置され、これにより、所定のセルギャップ、例えば 2 ～ 7 μm のセルギャップが形成される。アレイ基板 A R と対向基板 C T とは、所定のセルギャップが形成された状態で、アクティブエリア A C T の外側のシール材によって貼り合わせられている。

【0043】

液晶層 L Q は、アレイ基板 A R と対向基板 C T との間に形成されたセルギャップに保持され、第 1 配向膜 A L 1 と第 2 配向膜 A L 2 との間に配置されている。このような液晶層 L Q は、例えば、誘電率異方性が正（ポジ型）の液晶材料によって構成されている。

【0044】

尚、主画素電極 P A と主共通電極 C A L との第 1 方向 X に沿った間隔、及び、主画素電極 P A と主共通電極 C A R との第 1 方向 X に沿った間隔は、液晶層 L Q の厚さよりも大きく、液晶層 L Q の厚さの 2 倍以上の大きさを持つ。

【0045】

アレイ基板 A R の外面、つまり、アレイ基板 A R を構成する第 1 絶縁基板 1 0 の外面 1 0 B には、第 1 光学素子 O D 1 が接着剤などにより貼付されている。この第 1 光学素子 O D 1 は、液晶表示パネル L P N のバックライト 4 と対向する側に位置しており、バックライト 4 から液晶表示パネル L P N に入射する入射光の偏光状態を制御する。この第 1 光学素子 O D 1 は、第 1 吸収軸 A X 1 を有する第 1 偏光板 P L 1 を含んでいる。なお、第 1 偏光板 P L 1 と第 1 絶縁基板 1 0 との間に位相差板などの他の光学素子が配置されても良い。

【0046】

対向基板 C T の外面、つまり、対向基板 C T を構成する第 2 絶縁基板 2 0 の外面 2 0 B には、第 2 光学素子 O D 2 が接着剤などにより貼付されている。この第 2 光学素子 O D 2 は、液晶表示パネル L P N の表示面側に位置しており、液晶表示パネル L P N から出射した出射光の偏光状態を制御する。この第 2 光学素子 O D 2 は、第 2 吸収軸 A X 2 を有する第 2 偏光板 P L 2 を含んでいる。なお、第 2 偏光板 P L 2 と第 2 絶縁基板 2 0 との間に位相差板などの他の光学素子が配置されていても良い。

【0047】

第 1 偏光板 P L 1 の第 1 吸収軸 A X 1 と、第 2 偏光板 P L 2 の第 2 吸収軸 A X 2 とは、略直交する位置関係（クロスニコル）にある。このとき、一方の偏光板は、例えば、その吸収軸が主画素電極 P A や主共通電極 C A などの延出方向（本実施形態では第 2 方向 Y）と略平行または略直交するように配置されている。あるいは、一方の偏光板は、例えば、その吸収軸が液晶分子の初期配向方向（本実施形態では第 2 方向 Y）つまり第 1 配向処理方向 P D 1 あるいは第 2 配向処理方向 P D 2 と平行または直交するように配置されている。

【0048】

図 2 において、（a）で示した例では、第 2 偏光板 P L 2 は、その第 2 吸収軸 A X 2 が第 2 方向 Y と平行となるように配置され、また、第 1 偏光板 P L 1 は、その第 1 吸収軸 A X 1 が第 1 方向 X と平行となるように配置されている。また、図 2 において、（b）で示した例では、第 1 偏光板 P L 1 は、その第 1 吸収軸 A X 1 が第 2 方向 Y と平行となるように配置され、また、第 2 偏光板 P L 2 は、その第 2 吸収軸 A X 2 が第 1 方向 X と平行となるように配置されている。

【0049】

次に、上記構成の液晶表示パネル L P N の動作について図 2 及び図 3 を参照しながら説明する。

【0050】

すなわち、液晶層 L Q に電圧が印加されていない状態、つまり、画素電極 P E と共通電

10

20

30

40

50

極 C E との間に電界が形成されていない状態（OFF 時）では、液晶層 L Q の液晶分子 L M は、その長軸が第 1 配向膜 A L 1 の第 1 配向処理方向 P D 1 及び第 2 配向膜 A L 2 の第 2 配向処理方向 P D 2 を向くように配向している。このような OFF 時が初期配向状態に相当し、OFF 時の液晶分子 L M の配向方向が初期配向方向に相当する。

【0051】

なお、厳密には、液晶分子 L M は、X-Y 平面に平行に配向しているとは限らず、プレチルトしている場合が多い。このため、ここでの液晶分子 L M の初期配向方向とは、OFF 時の液晶分子 L M の長軸を X-Y 平面に正射影した方向である。以下では、説明を簡略にするために、液晶分子 L M は、X-Y 平面に平行に配向しているものとし、X-Y 平面と平行な面内で回転するものとして説明する。ここでは、第 1 配向処理方向 P D 1 及び第 2 配向処理方向 P D 2 は、ともに第 2 方向 Y と略平行な方向である。OFF 時においては、液晶分子 L M は、図 2 に破線で示したように、その長軸が第 2 方向 Y と略平行な方向に初期配向する。

【0052】

図示した例のように、第 1 配向処理方向 P D 1 及び第 2 配向処理方向 P D 2 が平行且つ同じ向きである場合、液晶層 L Q の断面において、液晶分子 L M は、液晶層 L Q の中間部付近で略水平（プレチルト角が略ゼロ）に配向し、ここを境界として第 1 配向膜 A L 1 の近傍及び第 2 配向膜 A L 2 の近傍において対称となるようなプレチルト角を持って配向する（スプレイ配向）。このように液晶分子 L M がスプレイ配向している状態では、基板の法線方向から傾いた方向においても第 1 配向膜 A L 1 の近傍の液晶分子 L M と第 2 配向膜 A L 2 の近傍の液晶分子 L M とにより光学的に補償される。したがって、第 1 配向処理方向 P D 1 及び第 2 配向処理方向 P D 2 が互いに平行、且つ、同じ向きである場合には、黒表示の場合に光漏れが少なく、高コントラスト比を実現することができ、表示品位を向上することが可能となる。

【0053】

なお、第 1 配向処理方向 P D 1 及び第 2 配向処理方向 P D 2 が互いに平行且つ逆向きである場合、液晶層 L Q の断面において、液晶分子 L M は、第 1 配向膜 A L 1 の近傍、第 2 配向膜 A L 2 の近傍、及び、液晶層 L Q の中間部において略均一なプレチルト角を持って配向する（ホモジニアス配向）。

【0054】

バックライト 4 からのバックライト光の一部は、第 1 偏光板 P L 1 を透過し、液晶表示パネル L P N に入射する。液晶表示パネル L P N に入射した光は、第 1 偏光板 P L 1 の第 1 吸収軸 A X 1 と直交する直線偏光である。このような直線偏光の偏光状態は、OFF 時の液晶表示パネル L P N を通過した際にほとんど変化しない。このため、液晶表示パネル L P N を透過した直線偏光は、第 1 偏光板 P L 1 に対してクロスニコルの位置関係にある第 2 偏光板 P L 2 によって吸収される（黒表示）。

【0055】

一方、液晶層 L Q に電圧が印加された状態、つまり、画素電極 P E と共通電極 C E との間に電界が形成された状態（ON 時）では、図 3 に示したように、画素電極 P E と共通電極 C E との間に基板と略平行な横電界（あるいは斜め電界）が形成される。液晶分子 L M は、電界の影響を受け、その長軸が図 3 に破線で示した電気力線に沿うように回転する。また、図 2 に示したように、液晶分子 L M は、その長軸が図中の実線で示したように X-Y 平面と略平行な平面内で回転する。

【0056】

図 2 に示した例では、画素 P X の左下の領域内では、液晶分子 L M は、第 2 方向 Y に対して時計回りに回転し図中の左下を向くように配向する。画素 P X の左上の領域内では、液晶分子 L M は、第 2 方向 Y に対して反時計回りに回転し図中の左上を向くように配向する。画素 P X の右下の領域内では、液晶分子 L M は、第 2 方向 Y に対して反時計回りに回転し図中の右下を向くように配向する。画素 P X の右上の領域内では、液晶分子 L M は、第 2 方向 Y に対して時計回りに回転し図中の右上を向くように配向する。

【0057】

このように、各画素PXにおいて、画素電極PEと共通電極CEとの間に電界が形成された状態では、液晶分子LMの配向方向は、画素電極PEと重なる位置あるいは共通電極CEと重なる位置を境界として複数の方向に分かれ、それぞれの配向方向でドメインを形成する。つまり、一画素PXには、複数のドメインが形成される。

【0058】

このようなON時には、第1偏光板PL1の第1吸収軸AX1と直交する直線偏光は、液晶表示パネルLPNに入射し、その偏光状態は、液晶層LQを通過する際に液晶分子LMの配向状態に応じて変化する。例えば、第1方向Xに平行な直線偏光が液晶表示パネルLPNに入射すると、液晶層LQを通過する際に第1方向Xに対して45°-225°方位あるいは135°-315°方位に配向した液晶分子LMによりλ/2の位相差の影響を受ける（但し、λは液晶層LQを透過する光の波長である）。これにより、液晶層LQを通過した光の偏光状態は、第2方向Yに平行な直線偏光となる。このため、ON時には、液晶層LQを通過した少なくとも一部の光は、第2偏光板PL2を透過する（白表示）。但し、画素電極あるいは共通電極と重なる位置では、液晶分子が初期配向状態を維持しているため、OFF時と同様に黒表示となる。

【0059】

ところで、隣接する画素間の境界にブラックマトリクスを配置した構成では、その段差の影響が液晶層に及び、画素境界付近で電界が乱れることに伴って液晶分子の配向も乱れるおそれがある。この場合、ON時において、画素境界付近の液晶分子が初期配向状態を維持できずに、光抜けが発生するおそれがある。また、第2配向膜AL2に適用する配向処理としてラビング処理を適用した場合、ブラックマトリクスの段差の影響により、画素境界付近でラビング不足が発生することに伴って液晶分子の配向状態が初期配向状態に定まらず、光抜けが発生するおそれがある。

【0060】

そこで、本実施形態においては、画素境界にブラックマトリクスを配置せず、カラーフィルタCF1~CF3のそれぞれのエッジが第2絶縁基板20の内面20Aに位置している。このため、画素境界付近の段差を低減することが可能となる。そして、本実施形態によれば、画素境界に位置する主共通電極CAは、不透明な配線材料を用いて形成されている。このため、カラーフィルタ同士の境界に僅かな段差が形成された場合に、その影響で液晶分子LMの配向が乱れたとしても、主共通電極CAによって光抜けの発生を抑制することが可能となる。これにより、コントラスト比の低減を抑制することが可能となる。また、ブラックマトリクスを省略することができるため、製造コストを削減することが可能となる。

【0061】

また、本実施形態によれば、共通電極CEは、インジウム(In)を使用しない配線材料によって形成されている。このため、画素電極PE及び共通電極CEの双方をITOやIZOによって形成した場合と比較して、インジウムの使用量を低減することが可能となる。また、共通電極CEのみならず画素電極PEについても、インジウム(In)を使用しない導電材料によって形成された場合には、インジウムフリーを実現することが可能となる。

【0062】

また、本実施形態によれば、共通電極CEが黒色の導電材料によって形成された構成においては、表示面に入射した外光の反射を抑制することができ、表示品位を改善することが可能となる。

【0063】

また、本実施形態によれば、液晶表示パネルLPNのバックライト側に位置する第1偏光板PL1の第1吸収軸AX1は、主共通電極CAの延出方向である第2方向Yと略平行、あるいは、第2方向Yと略直交している。つまり、液晶表示パネルLPNに入射した直線偏光は、上記の不透明な配線材料によって形成された共通電極CEのエッジの延出方向

と略平行であるあるいは略直交する。また、上記のような不透明な配線材料によって形成されているゲート配線G、補助容量線C、及び、ソース配線Sの延出方向は、液晶表示パネルLPNに入射した直線偏光と略平行であるあるいは略直交する。また、画素電極PEも上記の不透明な導電材料によって形成されている場合もあり、主画素電極PAの延出方向は、液晶表示パネルLPNに入射した直線偏光と略平行であるあるいは略直交する。このため、共通電極CE、ゲート配線G、補助容量線C、ソース配線Sなどのエッジで反射された直線偏光は、その偏光面が乱れにくくなる。したがって、OFF時において、偏光子である第1偏光板PL1を透過した直線偏光は、液晶表示パネルLPNを透過した際にその偏光面が乱れることなく維持され、検光子である第2偏光板PL2で十分に吸収されるため、光漏れを抑制することが可能となる。つまり、黒表示の際に十分に透過率（あるいは黒輝度）を低減することができ、コントラスト比の低下を抑制することが可能となる。また、共通電極CEの周辺での光漏れ対策のために幅広のブラックマトリクスを設ける必要がなく、透過領域の面積の低減、ON時の透過率の低減を抑制することが可能となる。したがって、表示品位の劣化を抑制することが可能となる。

10

【0064】

また、本実施形態によれば、画素電極PEと共通電極CEとの間の電極間隙において高い透過率を得ることが可能となる。また、一画素あたりの透過率を十分に高くするためには、画素電極PEと共通電極CEとの間の電極間距離を拡大することで対応することが可能となる。また、画素ピッチが異なる製品仕様に対しては、画素電極PEと共通電極CEとの電極間距離を変更することで、透過率分布のピーク条件を利用することが可能となる。つまり、本実施形態の表示モードにおいては、比較的画素ピッチが大きな低解像度の製品仕様から比較的画素ピッチが小さい高解像度の製品仕様まで、微細な電極加工を必ずしも必要とせず、電極間距離の設定により種々の画素ピッチの製品を提供することが可能となる。

20

【0065】

また、本実施形態によれば、共通電極CEと重なる領域では、透過率が十分に低下している。これは、ゲート配線G及びソース配線Sの直上に位置する共通電極CEの位置よりも当該画素の外側に電界の漏れが発生せず、また、隣接する画素間で不所望な横電界が生じないため、共通電極CEと重なる領域の液晶分子LMがOFF時（あるいは黒表示時）と同様に初期配向状態を保っているためである。つまり、一画素PXをX-Y平面で見た場合に、対向基板CTに配置された共通電極CEの内側にアレイ基板AR上に画素電極PEが配置されているため、一画素内で電気力線の始点と終点をもち、自画素の電気力線が隣接画素に漏れることが無い。このため、例えば、第1方向Xに隣接した画素PX間において液晶層LQに印加される電界が互いに影響を受けることがない。したがって、隣接画素からの電界の影響によって自画素の液晶分子LMが動くことが無く、表示品位の劣化を抑制することができる。また、隣接する画素間でカラーフィルタCFの色が異なる場合であっても、混色の発生を抑制することが可能となり、色再現性の低下やコントラスト比の低下を抑制することが可能となる。

30

【0066】

また、本実施形態によれば、一画素内に複数のドメインを形成することが可能となる。このため、複数の方向で視野角を光学的に補償することができ、広視野角化が可能となる。

40

【0067】

なお、上記の例では、液晶分子LMの初期配向方向が第2方向Yと平行である場合について説明したが、液晶分子LMの初期配向方向は、第1方向X及び第2方向Yを斜めに交差する斜め方向であっても良い。

【0068】

また、上記の例では、液晶層LQが正（ポジ型）の誘電率異方性を有する液晶材料によって構成された場合について説明したが、液晶層LQは、誘電率異方性が負（ネガ型）の液晶材料によって構成されていても良い。

50

【0069】

次に、本実施形態の他の構造例について説明する。

【0070】

図4は、図2に示した液晶表示パネルLPNをA-A線で切断したときの他の断面構造を概略的に示す断面図である。なお、ここでは、説明に必要な箇所のみを図示している。

【0071】

ここに示した構造例は、図3に示した構造例と比較して、対向基板CTがカラーフィルタCF1～CF3と共通電極CEとの間に位置するオーバーコート層OCを備えた点で相違している。

【0072】

すなわち、オーバーコート層OCは、カラーフィルタCF1～CF3のアレイ基板ARと対向する側を覆っている。このオーバーコート層OCは、透明な樹脂材料からなり、カラーフィルタCF1～CF3の表面の凹凸、特に、カラーフィルタ同士の境界での段差をなだらかにする。

【0073】

共通電極CEの主共通電極CAL及び主共通電極CARは、オーバーコート層OCの内面、つまりアレイ基板ARと対向する側に形成されている。主共通電極CALは、ソース配線S1の直上に位置し、カラーフィルタCF1のエッジ及びカラーフィルタCF2のエッジの直下に位置している。主共通電極CARは、ソース配線S2の直上に位置し、カラーフィルタCF2のエッジ及びカラーフィルタCF3のエッジの直下に位置している。これらのオーバーコート層OC及び共通電極CEは、ともに第2配向膜AL2によって覆われている。

【0074】

このような構造例においても、上記の構造例と同様の効果が得られる。加えて、カラーフィルタCF1～CF3と共通電極CEとの間にオーバーコート層OCを配置したことにより、共通電極CEが形成される下地をより平滑化することが可能となる。このため、カラーフィルタ同士の境界での段差をより緩和することが可能となり、液晶分子LMの配向乱れに起因した光抜けをより効果的に抑制することが可能となる。

【0075】

次に、本実施形態の図3に示した構造例及び図4に示した構造例と、比較例とでコントラスト比及び黒輝度を比較した。

【0076】

なお、比較例としては、第2絶縁基板20の内面20Aにおける画素境界つまりカラーフィルタ同士の境界にブラックマトリクスを配置し、共通電極CEをITOによって形成した以外は図4に示した構造例と同一構造の液晶表示パネルLPNを適用した。なお、測定したコントラスト比及び黒輝度は、比較例の測定値に対する相対値とした。

【0077】

比較例のコントラスト比を1としたとき、図3に示した構造例のコントラスト比は1.3となり、図4に示した構造例のコントラスト比は1.5となり、本実施形態のいずれの構造例においても高いコントラスト比を得られることが確認された。

【0078】

比較例の黒輝度を1としたとき、図3に示した構造例の黒輝度は0.75となり、図4に示した構造例の黒輝度は0.67となり、本実施形態のいずれの構造例においても十分に黒輝度を低減できることが確認された。

【0079】

なお、本実施形態において、画素PXの構造は、上記の例に限定されるものではない。

【0080】

上記の例では、主画素電極PA及び主共通電極CAの延出方向が第2方向Yである場合について説明したが、主画素電極PA及び主共通電極CAは第1方向Xに沿って延出しても良い。

【0081】

上記の例では、第1方向Xに沿って延出した信号配線がゲート配線Gであり、第2方向Yに沿って延出した信号配線がソース配線Sである場合について説明したが、第2方向Yに沿って延出した信号配線がゲート配線Gであり、第1方向Xに沿って延出した信号配線がソース配線Sであっても良い。

【0082】

上記の例では、第1主電極を有する第1電極として主画素電極PAを有する画素電極PEに対して、この第1電極を挟んだ両側に位置する第2主電極を有する第2電極として主共通電極CAを有する共通電極CEを設けた場合について説明したが、第1主電極を有する第1電極として主共通電極CAを有する共通電極CEに対して、この第1電極を挟んだ両側に位置する第2主電極を有する第2電極として主画素電極PAを有する画素電極PEを設けても良い。

10

【0083】

上記の例では、共通電極CEは対向基板に主共通電極CAを備えた構成について説明したが、この例に限らない。例えば、共通電極CEは、上記の主共通電極CAに加えて、対向基板CTにゲート配線Gや補助容量線Cと対向する副共通電極を備えていても良い。この副共通電極は、第1方向Xに沿って延出し、主共通電極CAと一体的あるいは連続的に形成される。

【0084】

また、アレイ基板ARは、ゲート配線Gと対向するゲートシールド電極やソース配線Sと対向するソースシールド電極を備えていても良い。ゲートシールド電極は、第1方向Xに沿って延出し、アクティブエリア内あるいはアクティブエリア外において共通電極CEと電氣的に接続される。このようなゲートシールド電極を設けたことにより、ゲート配線Gからの不所望な電界をシールドすることが可能である。ソースシールド電極は、第2方向Yに沿って延出し、アクティブエリア内あるいはアクティブエリア外において共通電極CEと電氣的に接続される。このようなソースシールド電極を設けたことにより、ソース配線Sからの不所望な電界をシールドすることが可能である。

20

【0085】

以上説明したように、本実施形態によれば、製造コストの削減が可能であるとともに、表示品位の劣化を抑制することが可能な液晶表示装置を提供することが可能となる。

30

【0086】

なお、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これらの新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これらの実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

【0087】

LPN…液晶表示パネル

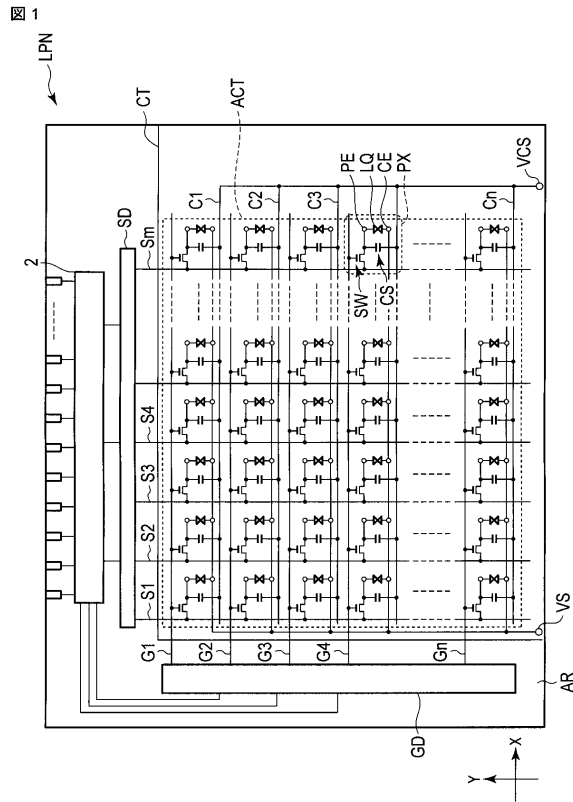
40

AR…アレイ基板 CT…対向基板 LQ…液晶層

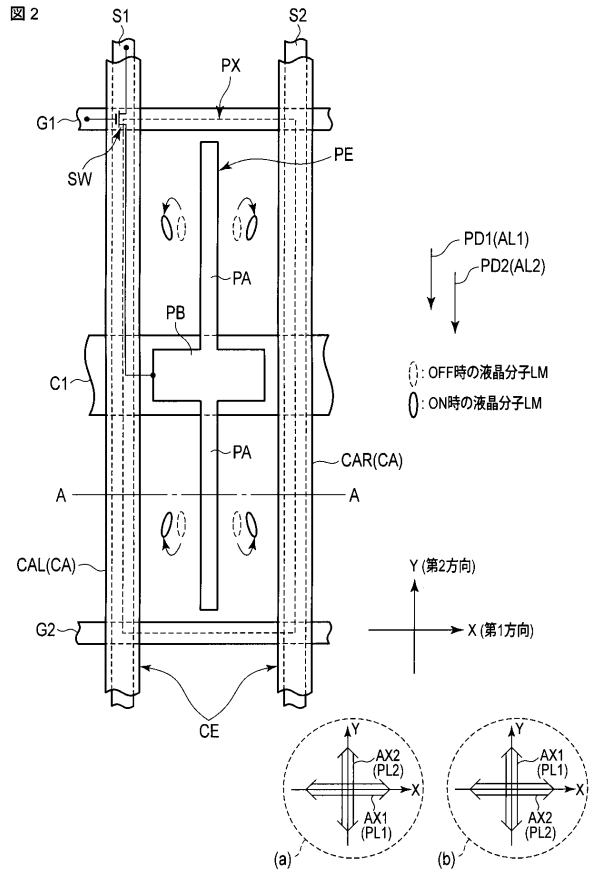
PE…画素電極 PA…主画素電極 PB…副画素電極

CE…共通電極 CA…主共通電極

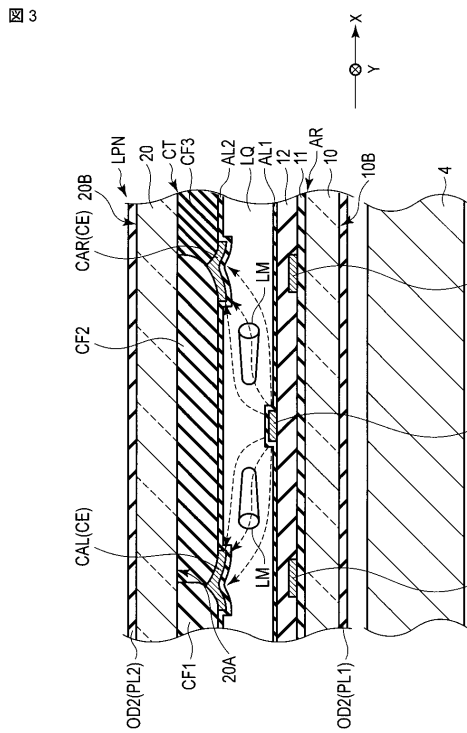
【図 1】



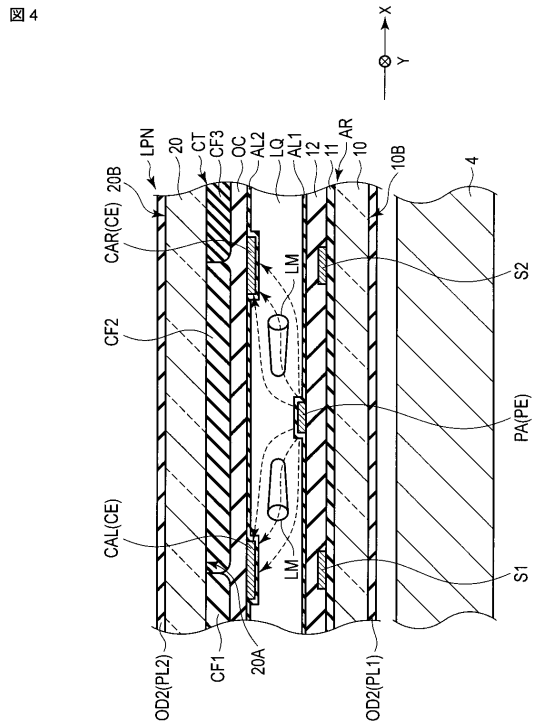
【図 2】



【図 3】



【図 4】



フロントページの続き

- (74)代理人 100095441
弁理士 白根 俊郎
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100158805
弁理士 井関 守三
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (72)発明者 木津 紀幸
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内
- (72)発明者 廣澤 仁
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内
- Fターム(参考) 2H092 GA13 GA24 HA04 JB14 JB22 JB31 JB69 KB04 NA29 PA08

专利名称(译)	液晶表示装置		
公开(公告)号	JP2013088555A	公开(公告)日	2013-05-13
申请号	JP2011227767	申请日	2011-10-17
申请(专利权)人(译)	有限公司日本展示中心		
[标]发明人	木津紀幸 廣澤仁		
发明人	木津 紀幸 廣澤 仁		
IPC分类号	G02F1/1343 G02F1/1345		
CPC分类号	G02F1/133512 G02F1/134363 G02F2201/121		
FI分类号	G02F1/1343 G02F1/1345		
F-TERM分类号	2H092/GA13 2H092/GA24 2H092/HA04 2H092/JB14 2H092/JB22 2H092/JB31 2H092/JB69 2H092/KB04 2H092/NA29 2H092/PA08		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够降低制造成本并抑制显示质量劣化的液晶显示装置。解决方案：提供一种液晶显示装置，包括：第一基板，包括第一绝缘基板和第一电极第一信号布线，位于第一绝缘基板内并沿第一方向延伸；第二信号布线，沿第二方向与第一方向交叉；第一主电极，沿第二方向延伸；第二基板，包括第二绝缘基板和第二电极，第二电极具有滤色器，该滤色器形成在面对第二绝缘基板的第一基板的内表面上，并且其中滤色器的边缘位于第二信号布线的正上方。第二电极，其通过使用不透明布线材料形成在面向滤色器的第一基板的一侧，并且在夹着第一电极的两侧沿第二方向延伸；以及包含保持在第一基板和第二基板之间的液晶分子的液晶层。

