

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-104173

(P2009-104173A)

(43) 公開日 平成21年5月14日(2009.5.14)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 612E	5C006
G02F 1/133 (2006.01)	G09G 3/20 611J	5C080
	G09G 3/20 612J	
	G09G 3/20 611A	
審査請求 有 請求項の数 10 O L (全 16 頁) 最終頁に続く		

(21) 出願番号 特願2009-13501 (P2009-13501)
(22) 出願日 平成21年1月23日 (2009.1.23)
(62) 分割の表示 特願2003-3637 (P2003-3637)
の分割
原出願日 平成15年1月9日 (2003.1.9)
(31) 優先権主張番号 2002-005420
(32) 優先日 平成14年1月30日 (2002.1.30)
(33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
三星電子株式会社
SAMSUNG ELECTRONICS
CO., LTD.
大韓民国京畿道水原市靈通区梅灘洞416
416, Maetan-dong, Yeongtong-gu, Suwon-si,
Gyeonggi-do 442-742
(KR)

(74) 代理人 100064908
弁理士 志賀 正武
(74) 代理人 100089037
弁理士 渡邊 隆
(74) 代理人 100108453
弁理士 村山 靖彦

最終頁に続く

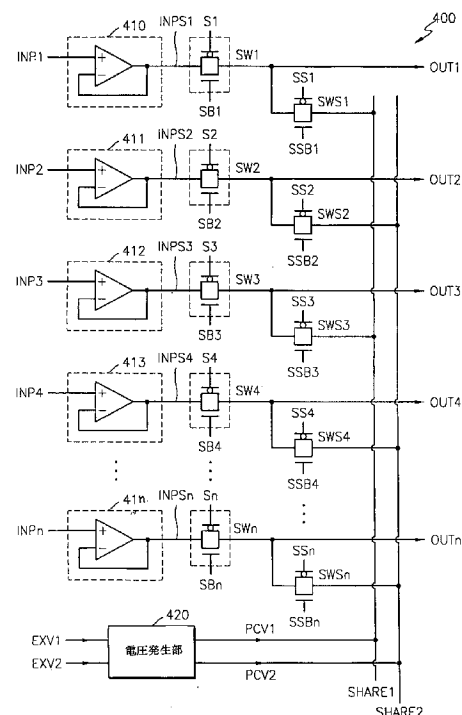
(54) 【発明の名称】 薄膜トランジスタ型液晶表示装置のソースドライバーの出力回路

(57) 【要約】

【課題】 パネルに入力される信号のスルーレートを改善し電流消費を低減することのできる薄膜トランジスタ型液晶表示装置のソースドライバーの出力回路を提供する。

【解決手段】 ソースドライバーの出力回路は、第1ないし第n電圧発生装置と、第1ないし第nスイッチ部と、第1ないし第nサブスイッチ部及び電圧発生部とを備えることを特徴とする。第1ないし第n電圧発生装置は、対応する第1ないし第n入力電圧を受信して第1ないし第nサブ入力電圧を発生させる。第1ないし第nスイッチ部は、前記第1ないし第nサブ入力電圧を、対応する第1ないし第n電圧出力部に出力したり遮断したりする。第1ないし第nサブスイッチ部は、所定のシェアラインを前記第1ないし第n電圧出力部に接続したり遮断したりする。電圧発生部は、所定の第1及び第2電圧を受信して前記シェアラインに所定のプリチャージ電圧を印加する。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

対応する第 1 ないし第 n 入力電圧を受信して第 1 ないし第 n サブ入力電圧を発生させる第 1 ないし第 n (n は偶数の自然数) 電圧発生装置と、前記第 1 ないし第 n サブ入力電圧を、対応する第 1 ないし第 n 電圧出力部の電圧として出力するかまたは遮断する第 1 ないし第 n スイッチ部と、第 1 及び第 2 シェアーラインと、前記第 1 及び第 2 シェアーラインのいずれかを、前記第 1 ないし第 n 電圧出力部に接続または遮断する第 1 ないし第 n サブスイッチ部と、所定の第 1 及び第 2 電圧を受信して前記シェアーラインの中第 1 シェアーラインに前記第 1 電圧を印加するとともに第 2 シェアーラインに前記第 2 電圧を印加する電圧発生部とを備え、

10

前記第 1 ないし第 n サブスイッチ部は、前記第 1 ないし第 n スイッチ部が非活性化される際に活性化され、

前記第 1 ないし第 n サブスイッチ部は、前記第 1 ないし第 n スイッチ部が活性化される際に非活性化され、

前記第 1 ないし第 n サブ入力電圧は、それぞれ前記第 1 ないし第 n 入力電圧に同一なレベルの電圧であり、

前記第 n 電圧出力部の電圧は、前記第 1 ないし第 n スイッチ部が閉じているときは、前記第 1 ないし第 n サブ入力電圧と同一なレベルであり、前記第 1 ないし第 n サブスイッチ部が閉じているときは、前記第 1 ないし第 n サブスイッチ部が接続されているシェアーラインの電圧と同一なレベルであり、

20

前記電圧発生部は、前記第 1 電圧を受信し、第 1 プリチャージ電圧を発生させて第 1 シェアーラインに印加する第 1 プリチャージ電圧発生部と、前記第 2 電圧を受信し、第 2 プリチャージ電圧を発生させて第 2 シェアーラインに印加する第 2 プリチャージ電圧発生部とを備え、

前記第 1 プリチャージ電圧発生部は、前記第 1 電圧を受信して第 1 サブ電圧を発生させる第 1 サブ電圧発生装置と、前記第 1 サブ電圧を前記第 1 プリチャージ電圧として出力または遮断する第 1 プリチャージスイッチ部を備え、

前記第 1 プリチャージ電圧発生部は、前記第 1 プリチャージスイッチ部と前記第 1 シェアーラインとの第 1 ノードに所定の第 1 外部電圧が印加され、前記第 1 外部電圧は一定レベルの電圧とされて外部から印加され、

30

前記第 1 プリチャージ電圧は、前記第 1 外部電圧と前記第 1 電圧とのいずれか一方であり、

前記第 1 サブ電圧は、前記第 1 電圧と同一なレベルであり、

前記第 1 電圧は、一定の電圧レベルを有するか、又は前記第 1 ないし第 n 入力電圧の中、奇数番目の入力電圧の電圧レベルが変わることに応答して共に電圧レベルが変わり、

前記第 2 プリチャージ電圧発生部は、前記第 2 電圧を受信して第 2 サブ電圧を発生させる第 2 サブ電圧発生装置と、前記第 2 サブ電圧を前記第 2 プリチャージ電圧として出力または遮断する第 2 プリチャージスイッチ部を備え、

前記第 2 プリチャージ電圧発生部は、前記第 2 プリチャージスイッチ部と前記第 2 シェアーラインとの間の第 2 ノードに所定の第 2 外部電圧が印加され、前記第 2 外部電圧は一定レベルの電圧とされて外部から印加され、

40

前記第 2 プリチャージ電圧は、前記第 2 外部電圧と前記第 2 電圧とのいずれか一方であり、

前記第 2 サブ電圧は、前記第 2 電圧と同一なレベルであり、

前記第 2 電圧は、一定の電圧レベルを有するか、又は前記第 1 ないし第 n 入力電圧の中、偶数番目の入力電圧の電圧レベルが変わることに応答して共に電圧レベルが変わることを特徴とする薄膜トランジスタ型液晶表示装置のソースドライバ出力回路。

【請求項 2】

前記第 1 ないし第 n 電圧出力部の中、奇数番目の電圧出力部は、奇数番目のサブスイッチを通じて前記シェアーラインの中第 1 シェアーラインに接続され、偶数番目の電圧出力

50

部は、偶数番目のサブスイッチを通じて前記シェアーラインの中第 2 シェアーラインに接続されることを特徴とする請求項 1 に記載の薄膜トランジスタ型液晶表示装置のソースドライバ出力回路。

【請求項 3】

前記第 1 プリチャージスイッチ部は、前記第 1 ないし第 n スイッチ部の中、奇数番目のスイッチ部が非活性化されれば、活性化されることを特徴とする請求項 1 に記載の薄膜トランジスタ型液晶表示装置のソースドライバ出力回路。

【請求項 4】

前記第 1 外部電圧は、前記第 1 プリチャージスイッチ部が非活性化されるときに、前記奇数番目のサブスイッチに印加されることを特徴とする請求項 1 に記載の薄膜トランジスタ型液晶表示装置のソースドライバ出力回路。

10

【請求項 5】

前記第 1 サブ電圧発生装置は、電圧フォロアの形式を有する増幅器であることを特徴とする請求項 1 に記載の薄膜トランジスタ型液晶表示装置のソースドライバ出力回路。

【請求項 6】

前記第 2 プリチャージスイッチ部は、前記第 1 ないし第 n スイッチ部の中、偶数番目のスイッチ部が非活性化されれば、活性化されることを特徴とする請求項 1 に記載の薄膜トランジスタ型液晶表示装置のソースドライバ出力回路。

【請求項 7】

前記第 2 外部電圧は、前記第 2 プリチャージスイッチ部が非活性化されるときに、前記偶数番目のサブスイッチに印加されることを特徴とする請求項 1 に記載の薄膜トランジスタ型液晶表示装置のソースドライバ出力回路。

20

【請求項 8】

前記第 2 サブ電圧発生装置は、電圧フォロアの形式を有する増幅器であることを特徴とする請求項 1 に記載の薄膜トランジスタ型液晶表示装置のソースドライバ出力回路。

【請求項 9】

対応する第 1 ないし第 n 入力電圧を受信して第 1 ないし第 n サブ入力電圧を発生させる第 1 ないし第 n 電圧発生装置と、前記第 1 ないし第 n サブ入力電圧を、対応する第 1 ないし第 n 電圧出力部の電圧として出力するかまたは遮断する第 1 ないし第 n スイッチ部と、第 1 及び第 2 シェアーラインと、前記第 1 及び第 2 シェアーラインのいずれかを、前記第 1 ないし第 n 電圧出力部に接続または遮断する第 1 ないし第 n サブスイッチ部とを備え、

30

前記第 1 ないし第 n サブスイッチ部は、前記第 1 ないし第 n スイッチ部が非活性化される際に活性化され、

前記第 1 ないし第 n サブスイッチ部は、前記第 1 ないし第 n スイッチ部が活性化される際に非活性化され、

前記第 1 ないし第 n サブ入力電圧は、それぞれ前記第 1 ないし第 n 入力電圧に同一なレベルの電圧であり、

前記第 n 電圧出力部の電圧は、前記第 1 ないし第 n スイッチ部が閉じているときは、前記第 1 ないし第 n サブ入力電圧と同一なレベルであり、前記第 1 ないし第 n サブスイッチ部が閉じているときは、前記第 1 ないし第 n サブスイッチ部が接続されているシェアーラインの電圧と同一なレベルであり、

40

前記電圧発生部は、前記第 1 電圧を受信し、第 1 プリチャージ電圧を発生させて第 1 シェアーラインに印加する第 1 プリチャージ電圧発生部と、前記第 2 電圧を受信し、第 2 プリチャージ電圧を発生させて第 2 シェアーラインに印加する第 2 プリチャージ電圧発生部とを備え、

前記第 1 プリチャージ電圧発生部は、前記第 1 電圧を受信して第 1 サブ電圧を発生させる第 1 サブ電圧発生装置と、前記第 1 サブ電圧を前記第 1 プリチャージ電圧として出力または遮断する第 1 プリチャージスイッチ部を備え、

前記第 1 プリチャージ電圧発生部は、前記第 1 プリチャージスイッチ部と前記第 1 シェアーラインとの第 1 ノードに所定の第 1 外部電圧が印加され、前記第 1 外部電圧は一定レ

50

ベルの電圧とされて外部から印加され、

前記第 1 プリチャージ電圧は、前記第 1 外部電圧と前記第 1 電圧とのいずれか一方であり、

前記第 1 サブ電圧は、前記第 1 電圧と同一なレベルであり、

前記第 1 電圧は、一定の電圧レベルを有するか、又は前記第 1 ないし第 n 入力電圧の中、奇数番目の入力電圧の電圧レベルが変わることに応答して共に電圧レベルが変わり、

前記第 2 プリチャージ電圧発生部は、前記第 2 電圧を受信して第 2 サブ電圧を発生させる第 2 サブ電圧発生装置と、前記第 2 サブ電圧を前記第 2 プリチャージ電圧として出力または遮断する第 2 プリチャージスイッチ部を備え、

前記第 2 プリチャージ電圧発生部は、前記第 2 プリチャージスイッチ部と前記第 2 シェアラインとの間の第 2 ノードに所定の第 2 外部電圧が印加され、前記第 2 外部電圧は一定レベルの電圧とされて外部から印加され、

前記第 2 プリチャージ電圧は、前記第 2 外部電圧と前記第 2 電圧とのいずれか一方であり、

前記第 2 サブ電圧は、前記第 2 電圧と同一なレベルであり、

前記第 2 電圧は、一定の電圧レベルを有するか、又は前記第 1 ないし第 n 入力電圧の中、偶数番目の入力電圧の電圧レベルが変わることに応答して共に電圧レベルが変わることを特徴とする薄膜トランジスタ型液晶表示装置のソースドライバ出力回路。

【請求項 10】

前記第 1 ないし第 n 電圧出力部の中、奇数番目の電圧出力部は、前記第 1 シェアラインに接続され、偶数番目の電圧出力部は、前記第 2 シェアラインに接続されることを特徴とする請求項 9 に記載の薄膜トランジスタ型液晶表示装置のソースドライバ出力回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜トランジスタ (Thin Film Transistor; TFT) 型液晶表示装置 (Liquid Crystal Device; LCD) に係り、特に TFT 型 LCD のソースドライバの出力回路に関する。

【背景技術】

【0002】

一般に、TFT 型 LCD のパネルを駆動するために、TFT 型 LCD ドライバは、TFT のゲートライン (又はローライン [row line] という) を駆動するためのゲートドライバと、TFT のソースライン (又はカラムライン [column line] という) を駆動するためのソースドライバとを備えている。ゲートドライバが TFT 型 LCD に高電圧を印加して TFT を活性化状態にすると、ソースドライバは、色を表示するためのソース駆動信号を各ソースラインに印加することにより LCD に画面が表示される。

【0003】

図 1 は、通常のソースドライバの出力回路を示す図面である。色を表示するためのソース駆動信号をパネル (図示せず) に供給するためにソースドライバの出力回路 100 は、入力電圧 INP1 を受信する。この際入力電圧 INP1 は、一度は高電圧に、さらに一度は低電圧に入力される。即ち、所定の基準電圧を基準として一度は基準電圧より高電圧に、さらに一度は基準電圧より低電圧に入力される。ソースドライバ出力回路 100 に入力された入力電圧 INP1 は、電圧発生装置 110 に印加される。電圧発生装置 110 としては、普通、電圧フォロアが使用される。ソースドライバ出力回路 100 に入力される入力電圧 INP1 は、普通少ない電流量を有するため、電圧フォロア 110 を用いて電圧レベルを同一に保ちながら、多い電流量を有する電圧に変換される。

【0004】

電圧フォロア 110 から出力された電圧は、スイッチ 120 を通過して電圧出力部 OUT1 に出力される。この際、スイッチ 120 は、入力電圧 INP1 のレベルが変わる場合

10

20

30

40

50

、一時的に入力電圧 I_{NP1} を出力できないように非活性化される。入力電圧 I_{NP1} のレベルが急激に変われば、電圧出力部 O_{UT1} における電圧のレベルも急激に変わる。このような変化は、パネル（図示せず）に影響を及ぼして映像に雑音を発生させるか、あるいは画面を揺動させる。このような雑音や映像の揺れを防止するために、スイッチ 120 は、入力電圧 I_{NP1} のレベルが変わる際に一時的に非活性化される。

【0005】

スイッチ 120 は、制御信号 $SW1$ をゲートに受信して活性化又は非活性化される $PMOS$ トランジスタと、反転制御信号 $SWB1$ とをゲートに受信して活性化又は非活性化される $NMOS$ トランジスタとから構成される。

【0006】

図2は、図1のソースドライバ出力回路の動作を示すタイミング図である。入力電圧 I_{NP1} のレベルが変わる際に制御信号 $SW1$ もハイレベルに遷移する。制御信号 $SW1$ がハイレベルである区間 $H-Z$ 間にスイッチ 120 が非活性化されるため、入力電圧 I_{NP1} が電圧出力部 O_{UT1} に出力されない。電圧出力部 O_{UT1} における電圧の波形で斜線になる部分は、高抵抗状態を示す。

【0007】

図3は、一つの電圧出力部 O_{UT1} に接続される TF T 型 LC D のパネルをモデリングした図面である。パネル 300 は、抵抗 $R1$, $R2$, $R3$ とキャパシタ $C1$, $C2$, $C3$ とから成るが、各々の抵抗 $R1$, $R2$, $R3$ は、相異なる抵抗値を有し、各々のキャパシタ $C1$, $C2$, $C3$ も相異なるキャパシタンスを有する。

【0008】

パネル 300 に入力された入力電圧 I_{NP1} が相異なる抵抗 $R1$, $R2$, $R3$ の抵抗値とキャパシタンスとによりキャパシタ $C1$, $C2$, $C3$ に充電される。キャパシタ $C1$, $C2$, $C3$ に充電される相異なる電荷量により色相が変わる。

【0009】

ところで、 TF T 型 LC D が当面抱える問題点の一つに消費電流を減少させることと早いスルーレート (Slew Rate) を生み出すことが挙げられる。

【0010】

これを解決するために多数の方法が使用されている。その中一つが、一つのシェアライン (share line) を使用してスイッチ 120 が非活性化されている間にパネルに電荷を配分する方法である。

【先行技術文献】

【特許文献】

【0011】

【特許文献1】特開2003-228353

【発明の概要】

【発明が解決しようとする課題】

【0012】

本発明の目的は、 TF T 型 LC D のソースドライバで消費される電流を減少させ、パネルに入力される電圧のスルーレートを改善するソースドライバの出力回路を提供することである。

【課題を解決するための手段】

【0013】

前記目的を達成するための本発明の第1実施形態による TF T 型 LC D のソースドライバ出力回路は、第1ないし第 n 電圧発生装置と、第1ないし第 n スイッチ部と、第1ないし第 n サブスイッチ部及び電圧発生部とを備えることを特徴とする。

【0014】

第1ないし第 n 電圧発生装置は、対応する第1ないし第 n 入力電圧を受信して第1ないし第 n サブ入力電圧を発生させる。第1ないし第 n スイッチ部は、前記第1ないし第 n サブ入力電圧を、対応する第1ないし第 n 電圧出力部の電圧として出力するか、または前記

10

20

30

40

50

第 1 ないし第 n サブ入力電圧を遮断する。第 1 ないし第 n サブスイッチ部は、所定のシェアーラインを、前記第 1 ないし第 n 電圧出力部に接続するか、または第 1 ないし第 n 電圧出力部から遮断する。電圧発生部は、所定の第 1 及び第 2 電圧を受信して前記シェアーラインに所定のプリチャージ電圧を印加する。

【 0 0 1 5 】

望ましくは、前記第 1 ないし第 n 電圧出力部の中、奇数番目の電圧出力部は、前記シェアーラインの中第 1 シェアーラインに接続され、偶数番目の電圧出力部は、前記シェアーラインの中第 2 シェアーラインに接続される。又前記シェアーラインは、二本のラインであることを特徴とする。

【 0 0 1 6 】

より詳しく説明すれば、前記電圧発生部は、前記第 1 電圧を受信して第 1 プリチャージ電圧を発生させ、第 1 シェアーラインに印加する第 1 プリチャージ電圧発生部及び前記第 2 電圧を受信し第 2 プリチャージ電圧を発生させて第 2 シェアーラインに印加する第 2 プリチャージ電圧発生部を備える。

【 0 0 1 7 】

前記第 1 プリチャージ電圧発生部は、前記第 1 電圧を受信して第 1 サブ電圧を発生させる第 1 サブ電圧発生装置及び前記第 1 サブ電圧を前記第 1 プリチャージ電圧として出力するかまたは遮断する第 1 プリチャージスイッチ部を備える。前記第 1 プリチャージスイッチ部は、前記第 1 ないし第 n スwitch部の中、奇数番目のスイッチ部が非活性化される際に活性化される。

【 0 0 1 8 】

前記第 1 プリチャージ電圧発生部は、前記第 1 プリチャージスイッチ部と前記第 1 シェアーラインとの第 1 ノードで所定の第 1 外部電圧が印加され、前記第 1 外部電圧は、一定レベルの電圧とされて、外部から印加される。前記第 1 外部電圧は、前記第 1 プリチャージスイッチ部が非活性化される場合に印加されることを特徴とする。

【 0 0 1 9 】

前記第 1 サブ電圧発生装置は、電圧フォロアの形式を有する増幅器であり、前記第 1 電圧が一定の電圧レベルを有するように構成されるか、又は前記第 1 ないし第 n 入力電圧の中、奇数番目の入力電圧の電圧レベルが変わることに応答して一緒に電圧レベルが変化させられるように構成されることを特徴とする。

【 0 0 2 0 】

前記第 2 プリチャージ電圧発生部は、前記第 2 電圧を受信して第 2 サブ電圧を発生させる第 2 サブ電圧発生装置及び前記第 2 サブ電圧を前記第 2 プリチャージ電圧として出力するかまたは遮断する第 2 プリチャージスイッチ部を備える。前記第 2 プリチャージスイッチ部は、前記第 1 ないし第 n スwitch部の中、偶数番目のスイッチ部が非活性化される際に活性化されることを特徴とする。

【 0 0 2 1 】

前記第 2 プリチャージ電圧発生部は、前記第 2 プリチャージスイッチ部と前記第 2 シェアーラインとの第 2 ノードで所定の第 2 外部電圧が印加され、前記第 2 外部電圧は、一定レベルの電圧とされて、外部から印加されることを特徴とする。前記第 2 外部電圧は、前記第 2 プリチャージスイッチ部が非活性化される際に印加される。前記第 2 サブ電圧発生装置は、電圧フォロアの形式を有する増幅器である。前記第 2 電圧は、一定の電圧レベルを有するものとされるか又は前記第 1 ないし第 n 入力電圧の中、偶数番目の入力電圧の電圧レベルが変わることに応答して共に電圧レベルが変わるようになっていることを特徴とし、前記第 1 ないし第 n サブスイッチ部は、対応する前記第 1 ないし第 n スwitch部が非活性化される際に活性化される。

【 0 0 2 2 】

前記目的を達成するための本発明の第 2 実施形態による T F T 型 L C D のソースドライバ出力回路は、第 1 ないし第 n 電圧発生装置と、第 1 ないし第 n スwitch部及び第 1 ないし第 n サブスイッチ部とを備えることを特徴とする。

10

20

30

40

50

【 0 0 2 3 】

第 1 ないし第 n 電圧発生装置は、対応する第 1 ないし第 n 入力電圧を受信して第 1 ないし第 n サブ入力電圧を発生させる。第 1 ないし第 n スイッチ部は、前記第 1 ないし第 n サブ入力電圧を、対応する第 1 ないし第 n 電圧出力部の電圧として出力するかまたは遮断する。第 1 ないし第 n サブスイッチ部は、所定のシェアーラインを前記第 1 ないし第 n 電圧出力部に接続または遮断する。

【 0 0 2 4 】

望ましくは、前記シェアーラインは、第 1 及び第 2 シェアーラインであることを特徴とする。前記第 1 ないし第 n 電圧出力部の中、奇数番目の電圧出力部は、前記第 1 シェアーラインに接続され、偶数番目の電圧出力部は、前記第 2 シェアーラインに接続される。

10

【 0 0 2 5 】

前記第 1 シェアーラインは、所定の第 1 外部電圧が印加され、前記第 1 外部電圧は、一定レベルの電圧とされて、外部から印加されることを特徴とする。前記第 2 シェアーラインは、所定の第 2 外部電圧が印加され、前記第 2 外部電圧は、一定レベルの電圧とされて、外部から印加されることを特徴とする。

【 0 0 2 6 】

従って、本発明に係る T F T 型 L C D のソースドライバの出力回路は、第 1 及び第 2 電圧又は第 1 及び第 2 外部電圧によりソースドライバからパネルに入力される信号のスルーレートを改善しソースドライバでの電流消費を減少させる長所がある。

【 発明の効果 】

20

【 0 0 2 7 】

前述したように、本発明に係る T F T 型 L C D のソースドライバの出力回路は、第 1 及び第 2 電圧又は第 1 及び第 2 外部電圧によって、ソースドライバからパネルに入力される信号のスルーレートを改善し、ソースドライバでの電流消費を減少させる長所がある。

【 図面の簡単な説明 】

【 0 0 2 8 】

【 図 1 】従来のソースドライバの出力回路を示す図である。

【 図 2 】図 1 のソースドライバ出力回路の動作を示すタイミング図である。

【 図 3 】一つの電圧出力部 O U T 1 に接続される T F T 型 L C D のパネルを等回路で示す図である。

30

【 図 4 】本発明に係るソースドライバの出力回路を示す図である。

【 図 5 】図 4 の電圧発生部を示す図である。

【 発明を実施するための形態 】

【 0 0 2 9 】

本発明と本発明の動作上の利点及び本発明の実施により達成される目的を十分に理解するためには、本発明の望ましい実施形態を例示する添付図面及び図面に記載された内容を参照しなければならない。以下、添付した図面を参照して本発明の望ましい実施形態を説明することにより、本発明を詳細に説明する。各図面に提示された同一の参照符号は、同一な部材を示す。

40

【 0 0 3 0 】

図 4 は、本発明に係るソースドライバの出力回路を示す図面である。図 5 は、図 4 の電圧発生部を示した図面である。図 4 及び図 5 を参照すれば、本発明の第 1 実施形態によるソースドライバの出力回路 4 0 0 は、第 1 ないし第 n 電圧発生装置 4 1 0 , 4 1 1 , 4 1 2 , 4 1 3 ~ 4 1 n、第 1 ないし第 n スイッチ部 S W 1 , S W 2 ~ S W n、第 1 ないし第 n サブスイッチ部 S W S 1 , S W S 2 ~ S W S n 及び電圧発生部 4 2 0 を備えることを特徴とする。

【 0 0 3 1 】

第 1 ないし第 n 電圧発生装置 4 1 0 , 4 1 1 , 4 1 2 , 4 1 3 ~ 4 1 n は、対応する第 1 ないし第 n 入力電圧 I N P 1 , I N P 2 ~ I N P n を受信して第 1 ないし第 n サブ入力

50

電圧 $INPS1$, $INPS2 \sim INPSn$ を発生させる。第 1 ないし第 n スイッチ部 $SW1$, $SW2 \sim SWn$ は、第 1 ないし第 n サブ入力電圧 $INPS1$, $INPS2 \sim INPSn$ を、対応する第 1 ないし第 n 電圧出力部 $OUT1$, $OUT2 \sim OUTn$ に出力したり、あるいは遮断する。

【0032】

第 1 ないし第 n サブスイッチ部 $SW1$, $SW2 \sim SWn$ は、所定のシェアーライン $SHARE1$, $SHARE2$ を、第 1 ないし第 n 電圧出力部 $OUT1$, $OUT2 \sim OUTn$ に接続するか、または遮断する。さらに説明すれば、第 1 ないし第 n サブスイッチ部 $SW1$, $SW2 \sim SWn$ は、対応する第 1 ないし第 n スイッチ部 $SW1$, $SW2 \sim SWn$ が非活性化される際に活性化される。

10

【0033】

シェアーライン $SHARE1$, $SHARE2$ は、二本のラインであることを特徴とする。第 1 ないし第 n 電圧出力部の中、奇数番目の電圧出力部 $OUT1$, $OUT3 \sim OUTn-1$ は、シェアーライン $SHARE1$, $SHARE2$ の中の第 1 シェアーライン $SHARE1$ に接続され、偶数番目の電圧出力部 $OUT2$, $OUT4 \sim OUTn$ は、シェアーライン $SHARE1$, $SHARE2$ の中の第 2 シェアーライン $SHARE2$ に接続される。

【0034】

電圧発生部 420 は、所定の第 1 及び第 2 電圧 $EXV1$, $EXV2$ を受信してシェアーライン $SHARE1$, $SHARE2$ に所定のプリチャージ電圧 $PCV1$, $PCV2$ を印加する。

20

【0035】

より詳細に説明すれば、電圧発生部 420 は、第 1 電圧 $EXV1$ を受信し第 1 プリチャージ電圧 $PCV1$ を発生させて第 1 シェアーライン $SHARE1$ に印加する第 1 プリチャージ電圧発生部 510 及び前記第 2 電圧 $EXV2$ を受信し第 2 プリチャージ電圧 $PCV2$ を発生させて第 2 シェアーライン $SHARE2$ に印加する第 2 プリチャージ電圧発生部 530 を備える。

【0036】

第 1 プリチャージ電圧発生部 510 は、前記第 1 電圧 $EXV1$ を受信して第 1 サブ電圧 $EXVS1$ を発生させる第 1 サブ電圧発生装置 520 及び前記第 1 サブ電圧 $EXVS1$ を第 1 プリチャージ電圧 $PCV1$ として出力するかまたは遮断する第 1 プリチャージスイッチ部 $ESW1$ を備える。前記第 1 プリチャージスイッチ部 $ESW1$ は、第 1 ないし第 n スイッチ部 $SW1$, $SW2 \sim SWn$ の中、奇数番目のスイッチ部 $SW1$, $SW3 \sim SWn-1$ が非活性化される際に活性化される。第 1 サブ電圧発生装置 520 は、電圧フォロアの形式を有する増幅器であり、第 1 電圧 $EXV1$ が一定の電圧レベルを有するものとされるか又は第 1 ないし第 n 入力電圧 $INP1$, $INP2 \sim INPn$ の中、奇数番目の入力電圧 $INP1$, $INP3$, $\sim INPn-1$ の電圧レベルが変わることに応答して共に電圧レベルが変わるものとされることを特徴とする。

30

【0037】

第 1 プリチャージ電圧発生部 510 は、第 1 プリチャージスイッチ部 $ESW1$ と第 1 シェアーライン $SHARE1$ との第 1 ノード $N1$ で所定の第 1 外部電圧 $EXIN1$ が印加され、第 1 外部電圧 $EXIN1$ は、一定レベルの電圧とされて外部から印加される。第 1 外部電圧 $EXIN1$ は、第 1 プリチャージスイッチ部 $ESW1$ が非活性化される際に印加されることを特徴とする。

40

【0038】

第 2 プリチャージ電圧発生部 530 は、第 2 電圧 $EXV2$ を受信して第 2 サブ電圧 $EXVS2$ を発生させる第 2 サブ電圧発生装置 540 及び前記第 2 サブ電圧 $EXVS2$ を第 2 プリチャージ電圧 $PCV2$ として出力するかまたは遮断する第 2 プリチャージスイッチ部 $ESW2$ を備える。第 2 サブ電圧発生装置 540 は、電圧フォロアの形式を有する増幅器である。

【0039】

50

第2プリチャージスイッチ部ESW2は、第1ないし第nスイッチ部SW1, SW2 ~ SWnの中、偶数番目のスイッチ部SW2, SW4 ~ SWnが非活性化される際に活性化されることを特徴とする。

【0040】

第2プリチャージ電圧発生部530は、第2プリチャージスイッチ部ESW2と第2シェアラインSHARE2との第2ノードN2に所定の第2外部電圧EXIN2が印加され、第2外部電圧EXIN2は、一定レベルの電圧とされて、外部から印加されることを特徴とする。第2外部電圧EXIN2は、第2プリチャージスイッチ部ESW2が非活性化される際に印加される。第2電圧EXV2は、一定の電圧レベルを有するものとされるか、又は第1ないし第n入力電圧INP1, INP2, ~ INPnの中、偶数番目の入力電圧INP2, INP4, ~ INPnの電圧レベルが変わることに応答して共に電圧レベルが変わるものとされることを特徴とする。

10

【0041】

本発明の第2実施形態によるTFT型LCDのソースドライバ出力回路は、第1ないし第n電圧発生装置410, 411, 412, 413 ~ 41nと、第1ないし第nスイッチ部SW1, SW2 ~ SWn及び第1ないし第nサブスイッチ部SWS1, SWS2 ~ SWSnを備えることを特徴とする。

【0042】

第1ないし第n電圧発生装置410, 411, 412, 413 ~ 41nは、対応する第1ないし第n入力電圧INP1, INP2 ~ INPnを受信して第1ないし第nサブ入力電圧INPS1, INPS2 ~ INPSnを発生させる。第1ないし第nスイッチ部SW1, SW2 ~ SWnは、第1ないし第nサブ入力電圧INPS1, INPS2 ~ INPSnを、対応する第1ないし第n電圧出力部OUT1, OUT2 ~ OUTnとして出力するか、あるいは遮断する。第1ないし第nサブスイッチ部SWS1, SWS2 ~ SWSnは、所定のシェアラインSHARE1, SHARE2を、第1ないし第n電圧出力部OUT1, OUT2 ~ OUTnに接続するか、または遮断する。

20

【0043】

望ましくは、シェアラインSHARE1, SHARE2は、二つの第1及び第2シェアラインSHARE1, SHARE2を有していることを特徴とする。第1ないし第n電圧出力部OUT1, OUT2 ~ OUTnの中、奇数番目の電圧出力部OUT1, OUT3 ~ OUTn-1は、第1シェアラインSHARE1に接続され、偶数番目の電圧出力部OUT2, OUT4 ~ OUTnは、第2シェアラインSHARE2に接続される。

30

【0044】

第1シェアラインSHARE1は、所定の第1外部電圧EXV1が印加され、前記第1外部電圧EXV1は、一定レベルの電圧とされて外部から印加されることを特徴とする。第2シェアラインSHARE2は、所定の第2外部電圧EXV2が印加され、第2外部電圧EXV2は、一定レベルの電圧とされて、外部から印加されることを特徴とする。

【0045】

以下、図4及び図5を参照して、本発明の第1実施形態によるTFT型LCDのソースドライバ出力回路400の動作を詳細に説明する。

40

【0046】

普通のTFT型LCDのソースドライバは、図4に示されたような電圧発生装置410, 411, 412, 413 ~ 41nを384個、402個、420個、480個、520個等といったように多数備えており、普通、パネルのサイズに従って、使用される電圧発生装置の数が決定される。

【0047】

本発明の実施形態では、電圧発生装置として電圧フォロアが使用され、電圧フォロアは、入力電圧と同一な電圧レベルを有し、電流量がより多い出力電圧を発生させることができる利点を有する。

【0048】

50

電圧発生装置 410, 411, 412, 413 ~ 41n は、n 個から構成され、スイッチ部 SW1, SW2 ~ SWn も n 個から構成される。

【0049】

スイッチ部 SW1, SW2 ~ SWn が活性化される場合、電圧発生装置 410, 411, 412, 413 ~ 41n から出力されるサブ入力電圧 INPS1, INPS2 ~ INPSn を電圧出力部 OUT1, OUT2 ~ OUTn に発生させる。第1スイッチ部 SW1 は、ゲートで第1制御信号 S1 を受信して活性化または非活性化される PMOSTransistor、及びゲートに反転第1制御信号 SB1 を受信して活性化または非活性化される NMOSTransistor から構成される。第1入力電圧 INP1 のレベルが急激に変わる時、第1制御信号 S1 は、ハイレベルに形成され、第1スイッチ部 SW1 は、非活性化される。第1入力電圧 INP1 のレベルが一定したレベルに維持されれば、第1制御信号 S1 は、ローレベルに形成され、第1スイッチ部 SW1 は、活性化され、従って第1サブ入力電圧 INPS1 は、第1電圧出力部 OUT1 に出力される。

10

【0050】

以上のような第1スイッチ部 SW1 の構成及び動作は、他の第2ないし第nスイッチ部 SW2, SW3 ~ SWn にも同様に適用される。

【0051】

第1ないし第nサブスイッチ部 SWS1, SWS2 ~ SWSn は、シェアライン SHARE1, SHARE2 と電圧出力部 OUT1, OUT2 ~ OUTn とを接続する。第1ないし第nサブスイッチ部 SWS1, SWS2 ~ SWSn は、第1ないし第nスイッチ部 SW1, SW2 ~ SWn が非活性化される際に活性化される。即ち、第1ないし第nスイッチ部 SW1, SW2 ~ SWn が非活性化されて入力電圧 INP1, INP2 ~ INPn が電圧出力部 OUT1, OUT2 ~ OUTn として出力されない場合に、第1ないし第nサブスイッチ部 SWS1, SWS2 ~ SWSn が活性化されてシェアライン SHARE1, SHARE2 が電圧出力部 OUT1, OUT2 ~ OUTn に接続される。

20

【0052】

第1ないし第nサブスイッチ部 SWS1, SWS2 ~ SWSn もサブ制御信号 SS1, SS2 ~ SSn と反転サブ制御信号 SSB1, SSB2 ~ SSBn により制御される PMOSTransistor と NMOSTransistor とから構成される。

【0053】

入力電圧 INP1, INP2 ~ INPn は、一度は高電圧レベルに、さらに一度は低電圧レベルに入力される。又奇数番目の入力電圧 INP1, INP3 ~ INPn-1 と偶数番目の入力電圧 INP2, INP4 ~ INPn は、電圧レベルが変わる順序が互いに反対である。即ち、奇数番目の入力電圧 INP1, INP3 ~ INPn-1 が高電圧レベルに入力される時に偶数番目の入力電圧 INP2, INP4 ~ INPn は、低電圧レベルに入力される。従って、奇数番目の入力電圧 INP1, INP3 ~ INPn-1 の電圧出力部 OUT1, OUT3 ~ OUTn-1 を一定の電圧レベルに充電されたシェアライン SHARE1, SHARE2 を用いて共通に接続し、奇数番目のスイッチ部 SW1, SW3 ~ SWn-1 が非活性化される場合に第1シェアライン SHARE1 に充電された電圧をパネル（図示せず）に印加してパネルを一定の電圧レベルに充電させることができる。そして、再び奇数番目のスイッチ部 SW1, SW3 ~ SWn-1 が活性化されれば奇数番目の入力電圧 INP1, INP3 ~ INPn-1 がパネル（図示せず）に印加されるが、この際、パネル（図示せず）のキャパシタが一定の電圧レベルに充電されているため、パネル（図示せず）を必要な程度に充電させて画面を表示する速度が速くなる。

30

40

【0054】

同様に、偶数番目の入力電圧 INP2, INP4 ~ INPn の電圧出力部 OUT2, OUT4 ~ OUTn を、一定の電圧レベルに充電された第2シェアライン SHARE2 を用いて共通に接続し、偶数番目のスイッチ部 SW2, SW4 ~ SWn が非活性化状態にある際に第2シェアライン SHARE2 によって充電された電圧をパネル（図示せず）に印加して、パネルを一定の電圧レベルに充電させることができる。そして、再び偶数番目

50

のスイッチ部 $SW2$, $SW4 \sim SWn$ が活性化されれば、偶数番目の入力電圧 $INP2$, $INP4 \sim INPn$ がパネル（図示せず）に印加されるが、この際パネル（図示せず）のキャパシタが一定の電圧レベルに充電されているため、パネル（図示せず）を必要な程度に充電させて画面を表示する速度が速くなる。

【0055】

本発明の実施形態では、奇数番目の電圧出力部 $OUT1$, $OUT3 \sim OUTn-1$ を共通に接続する第1シェアライン $SHARE1$ と偶数番目の電圧出力部 $OUT2$, $OUT4 \sim OUTn$ を共通に接続する第2シェアライン $SHARE2$ の2個のシェアライン $SHARE1$, $SHARE2$ が使用される。

【0056】

シェアライン $SHARE1$, $SHARE2$ を一定の電圧に充電させるための電圧を供給する電圧発生部420について説明する。

【0057】

電圧発生部420は、第1電圧 $EXV1$ を受信して第1プリチャージ電圧 $PCV1$ を発生させ、第1シェアライン $SHARE1$ に印加する第1プリチャージ電圧発生部510及び第2電圧 $EXV2$ を受信し第2プリチャージ電圧 $PCV2$ を発生させて第2シェアライン $SHARE2$ に印加する第2プリチャージ電圧発生部530を備える。

【0058】

第1プリチャージ電圧発生部510及び第2プリチャージ電圧発生部530に印加される第1電圧 $EXV1$ 及び第2電圧 $EXV2$ は、第1シェアライン $SHARE1$ 及び第2シェアライン $SHARE2$ を一定の電圧レベルにするための電圧である。第1電圧 $EXV1$ 及び第2電圧 $EXV2$ は、固定された一定の電圧にすることができる。この場合、第1シェアライン $SHARE1$ は、固定された第1電圧 $EXV1$ の電圧レベルに固定され、第2シェアライン $SHARE2$ は、固定された第2電圧 $EXV2$ の電圧レベルに固定される。

【0059】

又、第1電圧 $EXV1$ は、変化する奇数番目の入力電圧 $INP1$, $INP3 \sim INPn-1$ の電圧レベルに応じて共に変化させることもできる。即ち、奇数番目の入力電圧 $INP1$, $INP3 \sim INPn-1$ が高電圧で出力されれば第1電圧 $EXV1$ も奇数番目の入力電圧 $INP1$, $INP3 \sim INPn-1$ のレベルとは違う高電圧で入力され、奇数番目の入力電圧 $INP1$, $INP3 \sim INPn-1$ が低電圧で出力されれば第1電圧 $EXV1$ も奇数番目の入力電圧 $INP1$, $INP3 \sim INPn-1$ のレベルとは違う低電圧で入力される。これにより、パネル（図示せず）のキャパシタが奇数番目の入力電圧 $INP1$, $INP3 \sim INPn-1$ の電圧レベルが変わる程度で予め充電されるため、第1電圧 $EXV1$ の電圧レベルを固定させるより画面を表示する速度がさらに早くなる。

【0060】

同様に、第2電圧 $EXV2$ は、変化する偶数番目の入力電圧 $INP2$, $INP4 \sim INPn$ の電圧レベルに応じて共に変化させることもできる。即ち、偶数番目の入力電圧 $INP2$, $INP4 \sim INPn$ が高電圧で出力されれば第2電圧 $EXV2$ も偶数番目の入力電圧 $INP2$, $INP4 \sim INPn$ のレベルとは違う高電圧で入力され偶数番目の入力電圧 $INP2$, $INP4 \sim INPn$ が低電圧で出力されれば第2電圧 $EXV2$ も偶数番目の入力電圧 $INP2$, $INP4 \sim INPn$ のレベルとは違う低電圧で入力される。これにより、パネル（図示せず）のキャパシタが偶数番目の入力電圧 $INP2$, $INP4 \sim INPn$ の電圧レベルが変わる程度で予め充電されるため、第2電圧 $EXV2$ の電圧レベルを固定させるより画面を表示する速度がより速くなる。

【0061】

第1サブ電圧発生装置520及び第2サブ電圧発生装置540は、電圧フォロアの形式を有する増幅器である。

【0062】

第1及び第2サブ電圧 $EXVS1$, $EXVS2$ は、第1及び第2プリチャージスイッチ

10

20

30

40

50

部 E S W 1 , E S W 2 により各々第 1 及び第 2 シェアーライン S H A R E 1 , S H A R E 2 に伝達される。第 1 及び第 2 プリチャージスイッチ部 E S W 1 , E S W 2 の構成は、第 1 ないし第 n スイッチ部 S W 1 , S W 2 ~ S W n や第 1 ないし第 n サブスイッチ部 S W S 1 , S W S 2 ~ S W S n と同一である。

【 0 0 6 3 】

プリチャージスイッチ制御信号 E S 1 , E S 2 及び反転プリチャージスイッチ制御信号 E S B 1 , E S B 2 は、プリチャージスイッチ部 E S W 1 , E S W 2 の P M O S トランジスタと N M O S トランジスタとを活性化又は非活性化させる信号である。第 1 プリチャージスイッチ部 E S W 1 は、第 1 ないし第 n スイッチ部 S W 1 , S W 2 ~ S W n の中、奇数番目のスイッチ部 S W 1 , S W 3 ~ S W n - 1 が非活性化される際に活性化される。第 2 プリチャージスイッチ部 E S W 2 は、第 1 ないし第 n スイッチ部 S W 1 , S W 2 ~ S W n の中、偶数番目のスイッチ部 S W 2 , S W 4 ~ S W n が非活性化される際に活性化される。従って、プリチャージスイッチ制御信号 E S B 1 , E S B 2 は、第 1 ないし第 n スイッチ部 S W 1 , S W 2 ~ S W n を制御する制御信号 S 1 , S 2 , ~ , S n と反対の位相関係を有する。

10

【 0 0 6 4 】

即ち、入力電圧 I N P 1 , I N P 2 ~ I N P n の電圧レベルが急激に変われば、第 1 ないし第 n スイッチ部 S W 1 , S W 2 ~ S W n が非活性化され、第 1 ないし第 2 プリチャージスイッチ部 E S W 1 , E S W 2 が活性化される。それにより、第 1 電圧 E X V 1 及び第 2 電圧 E X V 2 は、各々第 1 及び第 2 シェアーライン S H A R E 1 , S H A R E 2 に印加されて第 1 及び第 2 シェアーライン S H A R E 1 , S H A R E 2 を一定の電圧レベルにする。

20

【 0 0 6 5 】

第 1 プリチャージ電圧発生部 5 1 0 は、第 1 プリチャージスイッチ部 E S W 1 と第 1 シェアーライン S H A R E 1 との第 1 ノード N 1 に所定の第 1 外部電圧 E X I N 1 が印加される。第 1 外部電圧 E X I N 1 は、第 1 シェアーラインを充電するための一定したレベルの電圧であって、外部から印加される。第 1 サブ電圧発生装置 5 2 0 及び第 1 プリチャージスイッチ部 E S W 1 を用いない場合に、第 1 シェアーライン S H A R E 1 を一定の電圧レベルにするために第 1 外部電圧 E X I N 1 を印加する。第 1 サブ電圧発生装置 5 2 0 及び第 1 プリチャージスイッチ部 E S W 1 を用いる場合には、第 1 ノード N 1 をフローティングさせる。第 1 外部電圧 E X I N 1 を用いる方法は、第 1 電圧 E X V 1 の電圧レベルを固定させた場合と同一な効果を生じる。

30

【 0 0 6 6 】

同様に、第 2 プリチャージ電圧発生部 5 3 0 は、第 2 プリチャージスイッチ部 E S W 2 と第 2 シェアーライン S H A R E 2 との第 2 ノード N 2 に所定の第 2 外部電圧 E X I N 2 が印加される。第 2 外部電圧 E X I N 2 は、第 2 シェアーラインを充電するための一定したレベルの電圧であって、外部から印加される。第 2 サブ電圧発生装置 5 4 0 及び第 2 プリチャージスイッチ部 E S W 2 を用いない場合に、第 2 シェアーライン S H A R E 2 を一定の電圧レベルにするために第 2 外部電圧 E X I N 2 を印加する。第 2 サブ電圧発生装置 5 4 0 及び第 2 プリチャージスイッチ部 E S W 2 を用いる場合には、第 2 ノード N 2 をフローティングさせる。第 2 外部電圧 E X I N を用いる方法は、第 2 電圧 E X V 2 の電圧レベルを固定させた場合と同一の効果を生じる。

40

【 0 0 6 7 】

以下で回路の動作を説明する。先ず、第 1 電圧 E X V 1 と第 2 電圧 E X V 2 とを用いてシェアーライン S H A R E 1 , S H A R E 2 を充電する場合について説明する。一定したレベルの電圧を有する第 1 ないし第 n 入力電圧 I N P 1 , I N P 2 ~ I N P n が印加され、第 1 ないし第 n スイッチ部 S W 1 , S W 2 ~ S W n が接続される。この際、第 1 ないし第 n サブスイッチ部 S W S 1 , S W S 2 ~ S W S n 及び第 1 及び第 2 プリチャージスイッチ部 E S W 1 , E S W 2 は、非活性化され、第 1 ノード N 1 と第 2 ノード N 2 とは、フローティングされている状態である。それにより、第 1 ないし第 n 入力電圧 I N P 1 , I N

50

P 2 ~ I N P n は、第 1 ないし第 n 電圧出力部 O U T 1 , O U T 2 ~ O U T n の電圧としてパネル（図示せず）に印加される。

【 0 0 6 8 】

入力電圧 I N P 1 , I N P 2 ~ I N P n の電圧レベルが急激に変わって第 1 ないし第 n スイッチ部 S W 1 , S W 2 ~ S W n が非活性化されると、第 1 ないし第 n サブスイッチ部 S W S 1 , S W S 2 ~ S W S n が活性化される。第 1 ノード N 1 及び第 2 ノード N 2 がフローティングされたままの状態、第 1 及び第 2 プリチャージスイッチ部 E S W 1 , E S W 2 が活性化されれば第 1 電圧 E X V 1 及び第 2 電圧 E X V 2 が各々第 1 及び第 2 シェアライン S H A R E 1 , S H A R E 2 に印加される。

【 0 0 6 9 】

この際、図 3 に示されたようなパネル 3 0 0 が第 1 ないし第 n 電圧出力部 O U T 1 , O U T 2 ~ O U T n に一つずつ接続されているため、第 1 及び第 2 シェアライン S H A R E 1 , S H A R E 2 の一定の電圧レベルが第 1 ないし第 n 電圧出力部 O U T 1 , O U T 2 ~ O U T n に接続されたパネルに印加されてパネルのキャパシタが充電または放電される。

10

【 0 0 7 0 】

その後、再び第 1 ないし第 n スイッチ部 S W 1 , S W 2 ~ S W n が活性化され第 1 ないし第 n 入力電圧 I N P 1 , I N P 2 ~ I N P n が第 1 ないし第 n 電圧出力部 O U T 1 , O U T 2 ~ O U T n における電圧として出力されてパネルに印加される。それにより、第 1 ないし第 n 入力電圧 I N P 1 , I N P 2 ~ I N P n は、パネルのキャパシタに既に一定したレベルに貯蔵されている電圧に合流する。従ってキャパシタの電圧が 0 V から一定の電圧まで立ち上がらなければならない場合に比べて、キャパシタの電圧は、キャパシタに既に存在する一定したレベルの電圧の助けを借りてより早く必要な電圧レベルまで立ち上がる。即ち、キャパシタの電圧は、少ない電流と早い時間（早いスルーレート）で必要な電圧レベルまで立ち上がることができる。

20

【 0 0 7 1 】

第 1 外部電圧 E X I N 1 及び第 2 外部電圧 E X I N 2 を用いてシェアライン S H A R E 1 , S H A R E 2 を充電する場合を説明する。

【 0 0 7 2 】

この場合、第 1 プリチャージスイッチ部 E S W 1 及び第 2 プリチャージスイッチ部 E S W 2 は、常に非活性化されている。第 1 ないし第 n スイッチ部 S W 1 , S W 2 ~ S W n が非活性化される際に、第 1 外部電圧 E X I N 1 及び第 2 外部電圧 E X I N 2 が各々第 1 ノード N 1 及び第 2 ノード N 2 に印加され、シェアライン S H A R E 1 , S H A R E 2 の電圧レベルが第 1 外部電圧 E X I N 1 及び第 2 外部電圧 E X I N 2 の電圧レベルに引き上げられるか、あるいは引き下げられる。それにより、前述したような動作によりシェアライン S H A R E 1 , S H A R E 2 の電圧がパネル（図示せず）のトランジスタに印加されてトランジスタが一定の電圧レベルに充電される。

30

【 0 0 7 3 】

本発明の第 2 実施形態による T F T 型 L C D のソースドライバ出力回路は、シェアライン S H A R E 1 , S H A R E 2 の電圧レベルを第 1 外部電圧 E X I N 1 及び第 2 外部電圧 E X I N 2 によってのみ調整する回路である。

40

【 0 0 7 4 】

図 4 の電圧発生部 4 2 0 が存在しない点を除いては、本発明の第 1 実施形態による T F T 型 L C D のソースドライバ出力回路 4 0 0 と同様の回路構成を有して同様に動作する。従って、動作に関する詳細な説明は省略する。

【 0 0 7 5 】

以上のように、図面と明細書とで最適の実施形態が開示された。ここでは特定の用語が使用されたが、これは、単に本発明を説明するための目的で使用されたものであり、意味の限定や特許請求の範囲に記載された本発明の範囲を制限するために使用されたものではない。従って、この技術分野における当業者ならば、これより多様な変形及び均等な他の

50

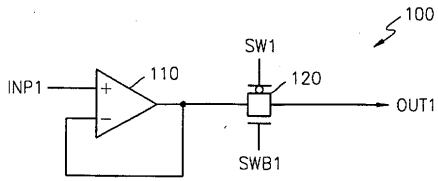
実施形態を実現できるという点を理解できるであろう。従って、本発明の真の技術的保護範囲は、特許請求の範囲の技術的思想により決められなければならない。

【符号の説明】

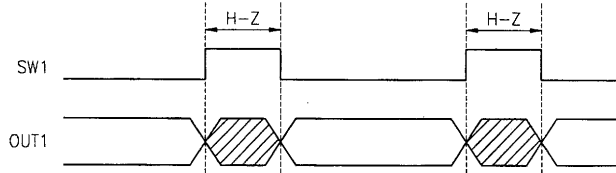
【0076】

400	ソースドライバの出力回路	
410, 411, 412, 413 ~ 41n	第1ないし第n電圧発生装置	
420	電圧発生部	
510	第1プリチャージ電圧発生部	
520	第1サブ電圧発生装置	
530	第2プリチャージ電圧発生部	10
540	第2サブ電圧発生装置	
ESW1, ESW2	第1及び第2プリチャージスイッチ部	
EXIN1, EXIN2	第1及び第2外部電圧	
EXV1, EXV2	第1及び第2電圧	
EXVS1, EXVS2	第1及び第2サブ電圧	
INP1, INP2 ~ INPn	第1ないし第n入力電圧	
INPS1, INPS2 ~ INPSn	第1ないし第nサブ入力電圧	
N1	第1ノード	
OUT1, OUT2 ~ OUTn	第1ないし第n電圧出力部	
PCV1, PCV2	プリチャージ電圧	20
S1	第1制御信号	
SB1	反転第1制御信号	
SHARE1, SHARE2	シェアライン	
SS1, SS2 ~ SSn	サブ制御信号	
SSB1, SSB2 ~ SSBn	反転サブ制御信号	
SW1, SW2 ~ SWn	第1ないし第nスイッチ部	
SWs1, SWs2 ~ SWsn	第1ないし第nサブスイッチ部	

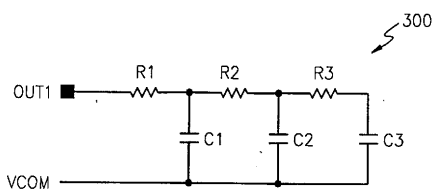
【図 1】



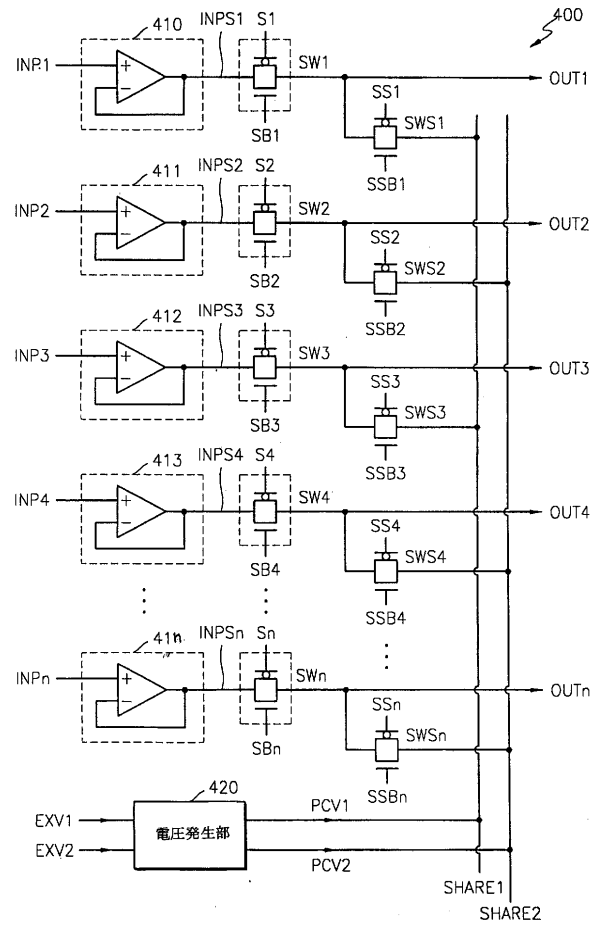
【図 2】



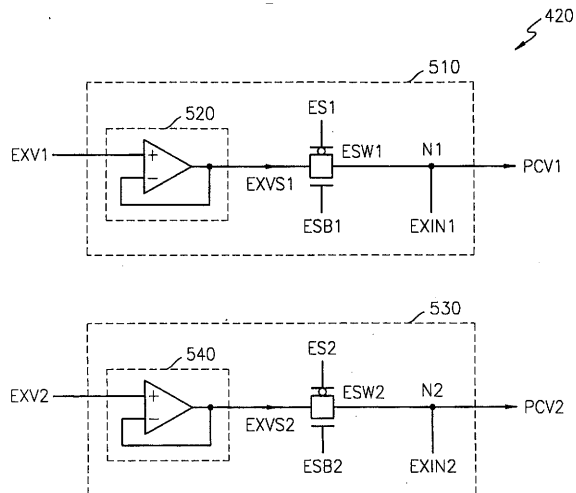
【図 3】



【図 4】



【図 5】



 フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 0 9 G	3/20	6 2 3 B
G 0 9 G	3/20	6 2 3 D
G 0 9 G	3/20	6 2 3 C
G 0 2 F	1/133	5 5 0
G 0 2 F	1/133	5 7 0

(74)代理人 100110364

弁理士 実広 信哉

(72)発明者 金 基俊

大韓民国京畿道水原市八達区靈通洞 9 7 0 - 3 番地 髒積谷住公アパート 9 0 2 棟 3 0 6 号

F ターム(参考) 2H093 NA16 NA42 NA53 NC12 NC16 NC34 ND34 ND39

5C006 BB16 BC03 BF25 BF33 BF34 BF43 BF44 FA14 FA47

5C080 AA10 BB05 DD26 JJ03 JJ04

专利名称(译)	薄膜晶体管型液晶显示器件的源极驱动器输出电路		
公开(公告)号	JP2009104173A	公开(公告)日	2009-05-14
申请号	JP2009013501	申请日	2009-01-23
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	金基俊		
发明人	金 基俊		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3688 G09G2310/0248 G09G2330/023		
FI分类号	G09G3/36 G09G3/20.612.E G09G3/20.611.J G09G3/20.612.J G09G3/20.611.A G09G3/20.623.B G09G3/20.623.D G09G3/20.623.C G02F1/133.550 G02F1/133.570		
F-TERM分类号	2H093/NA16 2H093/NA42 2H093/NA53 2H093/NC12 2H093/NC16 2H093/NC34 2H093/ND34 2H093/ND39 5C006/BB16 5C006/BC03 5C006/BF25 5C006/BF33 5C006/BF34 5C006/BF43 5C006/BF44 5C006/FA14 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/JJ03 5C080/JJ04 2H193/ZA04 2H193/ZC02 2H193/ZC22 2H193/ZD23 2H193/ZE06 2H193/ZF35 2H193/ZF36 2H193/ZH25 2H193/ZH53		
代理人(译)	渡边 隆 村山彦		
优先权	1020020005420 2002-01-30 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供薄膜晶体管液晶显示装置的源极驱动器输出电路，其中可以通过改善输入到面板中的信号的通过率来降低电流消耗。
ŽSOLUTION：源极驱动器的输出电路具有第一至第n电压发生器，第一至第n开关部分，第一至第n子开关部分和电压产生部分。第一至第n电压发生器接收相应的第一至第n输入电压并产生第一至第n子输入电压。第一至第n开关部分输出或切断第一至第n子输入电压至相应的第一至第n电压输出部分。第一至第n子开关部分将规定的共享线连接到第一至第n电压输出部分或将它们切断。电压发生部分接收规定的第一和第二电压，并将规定的预充电电压施加到共用线。Ž

