

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5612399号  
(P5612399)

(45) 発行日 平成26年10月22日(2014.10.22)

(24) 登録日 平成26年9月12日(2014.9.12)

(51) Int.Cl. F 1  
**GO2F 1/1343 (2006.01)** GO2F 1/1343  
**GO2F 1/1368 (2006.01)** GO2F 1/1368

請求項の数 5 (全 15 頁)

(21) 出願番号	特願2010-193679 (P2010-193679)	(73) 特許権者	502356528 株式会社ジャパンディスプレイ 東京都港区西新橋三丁目7番1号
(22) 出願日	平成22年8月31日(2010.8.31)	(74) 代理人	100075959 弁理士 小林 保
(65) 公開番号	特開2012-53137 (P2012-53137A)	(73) 特許権者	506087819 パナソニック液晶ディスプレイ株式会社 兵庫県姫路市飾磨区妻鹿日田町1-6
(43) 公開日	平成24年3月15日(2012.3.15)	(74) 代理人	100075959 弁理士 小林 保
審査請求日	平成25年7月10日(2013.7.10)	(74) 代理人	110000154 特許業務法人はるか国際特許事務所
		(72) 発明者	佐藤 健史 千葉県茂原市早野3300番地 株式会社 日立ディスプレイズ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

第1方向に並設される複数のゲート線と、前記ゲート線に交差して第2方向に並設される複数のドレイン線と、複数のスリットが形成される第1電極と、前記第1電極と重畳してその下層側に形成される面状の第2電極とを有する第1基板を備え、前記第1基板と第2基板とで挟持される液晶を、前記第1電極と前記第2電極との間の電界で駆動する液晶表示装置であって、

前記ドレイン線と前記ゲート線とで囲まれ、第1の傾斜角を有するスリットが形成される第1の開口領域と、前記ドレイン線と前記ゲート線とで囲まれ、前記第1の傾斜角と異なる第2の傾斜角を有するスリットが形成される第2の開口領域とが、前記第1方向に交互に形成されると共に、

前記第1の開口領域及び第2の開口領域は、前記第1方向に並設される第1領域と第2領域とからなり、前記第1電極と前記第2電極との内、少なくとも一方の電極は前記第1領域と前記第2領域との境界部で分割され、

前記ゲート線を介して対向配置されている、前記第1の開口領域の前記第1領域と前記第2の開口領域の前記第2領域とからなる一対の領域が1つの画素を形成することを特徴とする液晶表示装置。

【請求項2】

前記第2電極は、前記第1領域と前記第2領域との境界部で分割されていることを特徴とする請求項1に記載の液晶表示装置。

10

20

## 【請求項 3】

前記画素毎に、前記ゲート線からの映像信号に同期して前記ドレイン線からの映像信号を前記第 1 電極又は前記第 2 電極に供給する薄膜トランジスタが形成され、前記薄膜トランジスタは前記一对の領域における前記第 1 電極又は前記第 2 電極にそれぞれ同じ映像信号を供給することを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

## 【請求項 4】

前記薄膜トランジスタは前記ゲート線に重畳して形成され、当該薄膜トランジスタのソース電極が前記ゲート線を跨いで前記一对の第 1 領域及び前記第 2 領域にそれぞれ電氣的に接続されることを特徴とする請求項 3 に記載の液晶表示装置。

## 【請求項 5】

前記画素は、少なくとも前記開口領域内で隣接されて前記第 1 方向に並設されることを特徴とする請求項 1 乃至 4 の内の何れかに記載の液晶表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、液晶表示装置に係わり、特に、同一の画素内で液晶分子を異なる回転方向に制御するマルチドメイン（配向分割）方式の液晶表示装置に関する。

## 【背景技術】

## 【0002】

横電界方式の液晶表示装置は、図 8 に示すように、ドレイン線 DL とゲート線 GL とで囲まれる領域が画素 PXL の領域となっており、該画素 PXL 毎にそれぞれ画素電極 PX が形成される構成となっている。このような構成からなる横電界方式の液晶表示装置では、画素電極 PX の上層に絶縁膜を介して共通電極が形成される構成となっている。該共通電極と画素電極 PX とが重畳される領域においては、矢印 Y1, Y2 で示す Y 方向に開口するスリット SLT が形成されており、平板状の画素電極 PX に線状の共通電極が絶縁膜を介して重畳配置される構成となっている。このとき、マルチドメイン方式の液晶表示装置では、画素 PXL の領域毎に Y1 側と Y2 側のスリット SLT が、Y 方向に対して異なる傾斜角を有する構成としている。この構成とすることにより、図 8 中の矢印 R1, R2 で示すように、画素 PXL の Y1 側と Y2 側とで液晶分子を異なる回転方向に回転させることが可能となり、液晶表示装置の視野角特性を向上させることができる。

## 【0003】

しかしながら、このようなマルチドメイン方式の液晶表示装置では、同一の画素 PXL の領域内でスリット SLT の傾斜角が変化する境界領域 BA においては電界が乱れてしまい、正常な画像表示ができないことが知られ、その改善方法が切望されている。このような、境界領域 BA における画像表示の乱れを改善した液晶表示装置として、特許文献 3 に記載の FFS (Fringe Field Switching) 型の液晶表示装置がある。この特許文献 3 に記載の技術では、FFS 型の液晶表示装置において、複数の異なる方向に傾斜した上電極（画素電極）のスリットの連結部に下電極（共通電極）の開口部を重ねて形成する構成となっている。

## 【0004】

また、IPS (In-Plane Switching) 型の横電界方式の液晶表示装置でマルチドメインを実現する構成として、特許文献 1, 2 に記載の技術がある。特許文献 1 に記載の技術では、デルタ配列の液晶表示装置において、互いに逆向きに屈曲した画素を配置する構成となっている。また、特許文献 2 に記載の技術では、互いに逆向きの角度を有する画素により色調の均一性を改善する構成となっている。

## 【0005】

さらには、FFS 型の液晶表示装置でマルチドメインを実現する構成として、特許文献 4 に記載の技術がある。この特許文献 4 に記載の技術では、隣接画素間で共通電極のスリットが直線状の連続部を有する構成とし、R (赤), G (緑), B (青) のカラー表示用の単位画素の境界に対して、スリットの傾斜角が対称をなす構成とすることにより、視角

10

20

30

40

50

依存性を軽減する構成となっている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2003-215636号公報

【特許文献2】特開2007-199745号公報

【特許文献3】特開2009-181092号公報

【特許文献4】特開2008-276172号公報

【発明の概要】

【発明が解決しようとする課題】

10

【0007】

近年、携帯電話等の携帯情報端末に搭載される液晶表示装置では、筐体の大きさが限られているなかでの高精細化及び高画質が要望されている。高精細化のためには、限られた表示領域内に多数の画素を形成する必要があるが、1つの画素の占める面積が小さくなっている。しかしながら、画素を駆動する薄膜トランジスタや蓄積容量等を形成するためには所定の面積が必要となるために、画素の占める面積に対するバックライト光の透過領域の面積である開口率が低下しており、開口率の向上が切望されている。

【0008】

一方、表示品質を向上させ高画質化を達成するためには、表示画像の輝度を向上させる必要があるが、高精細化と同様に、開口率の向上が切望されている。ただし、表示輝度を向上させる方法には、バックライト光の光量を増大させる方法も考えられるが、携帯情報端末では、バッテリーでの駆動時間の長時間化も要望されており、画像表示装置で比較的消費電力の大きいバックライト装置における低消費電力化も要望されており、バックライト光の光量を増大させることが非常に困難となっている。

20

【0009】

特許文献3に記載の液晶表示装置では、スリットの連結部であり当該スリットの傾斜角が変化する境界領域に重畳する開口部を下電極（共通電極）に形成し、この開口部が形成される領域では、液晶分子を回転駆動する電界を発生させない構成としている。このような構成とすることによって、液晶分子を初期配向の状態に保持させ、バックライト光を透過させない黒色表示の領域としている。また、液晶分子を初期配向の状態に保持させることによって、液晶表示装置の画像表示面から押圧された場合における正常な画像表示ができない領域の拡大や移動等を防止する構成となっている。特許文献3に記載の液晶表示装置では、開口部が形成されるスリットの連結部は黒色表示がなされるために画像表示に寄与しない領域となり、画素の開口率が低下してしまうことが懸念される。

30

【0010】

また、特許文献4に記載の技術では、ドレイン線とゲート線とで囲まれる1つの画素領域（副画素領域）は、スリットの傾斜角が同じ方向となり、隣接する画素領域毎にスリットの傾斜角が異なる方向となるように形成される構成となっている。このために、1つの画素（副画素）は視角依存性を有することとなり、マルチドメイン方式による視角依存性の軽減効果が小さくなってしまふことが懸念される。

40

【0011】

一方、特許文献1に記載の技術はドレイン信号線の断線を抑制することを目的とし、特許文献2に記載の技術は表示画像の色調の均一性を改善することを目的としており、画素電極の屈曲部に生じる電界の乱れに係わる画像表示の乱れについては何ら考慮されておらず、その記載もない。

【0012】

本発明はこれらの問題点に鑑みてなされたものであり、本発明の目的は、画素の開口率が大きくすることが可能なマルチドメイン方式の液晶表示装置を提供することにある。

【課題を解決するための手段】

【0014】

50

(1) 前記課題を解決すべく、第1方向に並設される複数のゲート線と、前記ゲート線に交差して第2方向に並設される複数のドレイン線と、複数のスリットが形成される第1電極と、前記第1電極と重畳してその下層側に形成される面状の第2電極とを有する第1基板を備え、前記第1基板と第2基板とで挟持される液晶を、前記第1電極と前記第2電極との間の電界で駆動する液晶表示装置であって、前記ドレイン線と前記ゲート線とで囲まれ、第1の傾斜角を有するスリットが形成される第1の開口領域と、前記ドレイン線と前記ゲート線とで囲まれ、前記第1の傾斜角と異なる第2の傾斜角を有するスリットが形成される第2の開口領域とが、前記第1方向に交互に形成されると共に、前記第1の開口領域及び第2の開口領域は、前記第1方向に並設される第1領域と第2領域とからなり、前記第1電極と前記第2電極との内、少なくとも一方の電極は前記第1領域と前記第2領域との境界部で分割され、前記ゲート線を介して対向配置されている、前記第1の開口領域の前記第1領域と前記第2の開口領域の前記第2領域とからなる一対の領域が1つの画素を形成する液晶表示装置である。

10

【発明の効果】

【0015】

本発明によれば、マルチドメイン方式であっても画素の開口率を大きくすることができる。

【0016】

本発明のその他の効果については、明細書全体の記載から明らかにされる。

【図面の簡単な説明】

20

【0017】

【図1】本発明の実施形態1の表示装置である液晶表示装置の概略構成を説明するための図である。

【図2】本発明の実施形態1の液晶表示装置における画素構成を説明するための平面図である。

【図3】図2に示すA-A'線での断面図である。

【図4】本発明の実施形態1の液晶表示装置における薄膜トランジスタ部分の拡大図である。

【図5】本発明の実施形態2の液晶表示装置における画素構成を説明するための図である。

30

【図6】本発明の実施形態2の液晶表示装置における薄膜トランジスタ部分の拡大図である。

【図7】本発明の実施形態3の液晶表示装置の概略構成を説明するための断面図である。

【図8】従来の液晶表示装置における画素構成を説明するための図である。

【発明を実施するための形態】

【0018】

以下、本発明が適用された実施形態について、図面を用いて説明する。ただし、以下の説明において、同一構成要素には同一符号を付し繰り返しの説明は省略する。

【0019】

実施形態1

40

全体構成

図1は本発明の実施形態1の表示装置である液晶表示装置の概略構成を説明するための図であり、以下、図1に基づいて、実施形態1の液晶表示装置の全体構成を説明する。ただし、図1に示すX、YはそれぞれX軸、Y軸を示す。また、以下の説明では、第1基板SUB1の主面と平行な成分を有する電界を印加するFFS型の液晶表示装置、特に画素電極がドレイン線と同層に形成された液晶表示装置に本願発明を適用した場合について説明するが、本願発明は画素電極がドレイン線と絶縁膜を介して積層されたIPS-Pro方式等の他の横電界方式の液晶表示装置にも適用可能である。

【0020】

図1に示すように、実施形態1の液晶表示装置は、画素電極(第2電極)PXや薄膜ト

50

ランジスタTFT等が形成される第1基板SUB1と、図示しないカラーフィルタやブラックマトリクスが形成され、第1基板SUB1に対向して配置される第2基板SUB2と、第1基板SUB1と第2基板SUB2とで挟持される図示しない液晶層とで構成される液晶表示パネルPNLを有し、該液晶表示パネルPNLの光源となる図示しないバックライトユニット(バックライト装置)とを組み合わせることにより、液晶表示装置が構成されている。第1基板SUB1と第2基板SUB2との固定及び液晶の封止は、第2基板の周辺部に環状に塗布されたシール材SLで固定され、液晶も封止される構成となっている。また、第2基板SUB2は、第1基板SUB1よりも小さな面積となっており、第1基板SUB1の図中下側の辺部を露出させるようになっている。この第1基板SUB1の辺部には、半導体チップで構成される駆動回路DRが搭載されている。この駆動回路DRは、表示領域ARに配置される各画素を駆動する。なお、以下の説明では、液晶表示パネルPNLの説明においても、液晶表示装置と記すことがある。

10

**【0021】**

また、第1基板SUB1及び第2基板SUB2としては、例えば周知のガラス基板が基材として用いられるのが一般的であるが、ガラス基板に限定されることはなく、石英ガラスやプラスチック(樹脂)のような他の絶縁性基板であってもよい。例えば、石英ガラスを用いれば、プロセス温度を高くできるため、薄膜トランジスタTFTのゲート絶縁膜を緻密化できるので、信頼性を向上することができる。一方、プラスチック(樹脂)基板を用いる場合には、軽量で、耐衝撃性に優れた液晶表示装置を提供できる。

**【0022】**

また、実施形態1の液晶表示装置では、液晶が封入された領域の内に表示画素(以下、画素と略記する)の形成される領域が表示領域ARとなる。従って、液晶が封入されている領域内であっても、画素が形成されておらず表示に係わらない領域は表示領域ARとはならない。

20

**【0023】**

実施形態1の液晶表示装置では第1基板SUB1の液晶側の面であって表示領域AR内には、図1中X方向に延在しY方向(第1方向)に並設され、駆動回路DRからの走査信号が供給される走査信号線(ゲート線)GLが形成されている。また、図1中Y方向に延在しX方向(第2方向)に並設され、駆動回路からの映像信号(階調信号)が供給される映像信号線(ドレイン線)DLが形成されている。ドレイン線DLとゲート線GLとで囲まれる領域は、バックライト光が透過する領域(以下、開口領域と記す。)を構成している。また、実施形態1の液晶表示装置においては、開口領域を形成するドレイン線及びゲート線に沿って画素が形成され、各画素は表示領域AR内においてマトリクス状に配置されている。各画素は、例えば図1中丸印Aの等価回路図A'に示すように、ゲート線GLからの走査信号によってオン/オフ駆動される薄膜トランジスタTFTと、このオンされた薄膜トランジスタTFTを介してドレイン線DLからの映像信号が供給される画素電極PXと、少なくとも表示領域の全面に形成され、X方向の左右(第1基板SUB1の端部)の一端から、又は両側からコモン線CLを介して、映像信号の電位に対して基準となる電位を有する共通信号が供給される共通電極(第1電極)CTとを備えている。ただし、薄膜トランジスタTFTは、いわゆる逆スタガ構造の薄膜トランジスタであり、そのバイアスの印加によってドレイン電極とソース電極が入れ替わるように駆動するが、本明細書中においては、便宜上、ドレイン線DLと接続される側をドレイン電極DT、画素電極PXと接続される側をソース電極STと記す。

30

40

**【0024】**

画素電極PXと共通電極CTとの間には、第1基板SUB1の主面に平行な成分を有する電界が生じ、この電界によって液晶の分子を駆動させるようになっている。このような液晶表示装置は、いわゆる広視野角表示ができるものとして知られ、液晶への電界の印加の特異性から、IPS方式あるいは横電界方式と称される。また、このような構成の液晶表示装置において、液晶に電界が印加されていない場合に光透過率を最小(黒表示)とし、電界を印加することにより光透過率を向上させていくノーマリブラック表示形態で表示

50

を行うようになっている。

【0025】

各ドレイン線DL及び各ゲート線GLはその端部においてシール材SLを越えてそれぞれ延在され、外部システムからフレキシブルプリント基板FPCを介して入力される入力信号に基づいて、映像信号や走査信号等の駆動信号を生成する駆動回路DRに接続される。ただし、実施形態1の液晶表示装置では、駆動回路DRを半導体チップで形成し第1基板SUB1に搭載する構成としているが、映像信号を出力する映像信号駆動回路と走査信号を出力する走査信号駆動回路との何れか一方又はその両方の駆動回路をフレキシブルプリント基板FPCにテープキャリア方式やCOF(Chip On Film)方式で搭載し、第1基板SUB1に接続させる構成であってもよい。

10

【0026】

なお、実施形態1の液晶表示装置では、少なくとも表示領域ARの全面に共通電極CTを形成する構成としたが、これに限定されることはなく、例えば、画素毎に独立して形成される共通電極CTに対して、コモン線CLを介して共通信号を入力する構成であってもよい。

【0027】

画素構成

次に、図2に本発明の実施形態1の液晶表示装置における画素構成を説明するための平面図、図3に図2に示すA-A'線での断面図を示し、以下、図2及び図3に基づいて、実施形態1の液晶表示装置の画素の構成について説明する。ただし、実施形態1の液晶表示装置は、画素電極の上層に共通電極が配置されるC-top型のIPS方式の液晶表示装置である。また、第1基板SUB1の表面(液晶側面)にゲート線GL及びゲート電極DT並びに図示しないコモン線等が形成されている。さらには、図中に示すX1, X2はX軸に平行な矢印、Y1, Y2はY軸に平行な矢印を示す。

20

【0028】

図2に示すように、実施形態1の液晶表示装置における画素では、ドレイン線DLとゲート線GLとで囲まれる領域である開口領域内に、2つの平板状の画素電極PX1, PX2がそれぞれ形成される構成となっている。また、後に詳述するように、画素電極PX1, PX2の上層(液晶側)には絶縁膜を介してITO(Indium-Tin-Oxide)等の透明導電材料からなる図示しない共通電極が形成されている。この共通電極には、矢印Y1, Y2で示すY方向から所定角度分だけX1方向又はX2方向に傾斜してY方向に延在する複数の開口部であるスリットSLTが形成されており、線状の共通電極と画素電極PX1, PX2とが絶縁膜を介して重畳される構成となっている。

30

【0029】

ドレイン線DLの並設方向(ゲート線GLの延在方向)には、スリットSLTが同じ方向に傾斜した開口領域AP1, AP2が配列され、ゲート線GLの並設方向であるY方向には、X1方向に傾斜したスリットSLTが形成される開口領域(第2の開口領域)AP2と、X2方向に傾斜したスリットSLTが形成される開口領域(第1の開口領域)AP1とが交互に配置されている。

【0030】

また、薄膜トランジスタTFTがゲート線GL上に形成される構成となっており、該薄膜トランジスタTFTが形成されるゲート線GLに近接される画素電極PX1, PX2とが同一の薄膜トランジスタTFTに接続される構成となっている。

40

【0031】

このような構成からなる実施形態1の液晶表示装置では、図3に示すように、第1基板SUB1上にゲート電極GT及びゲート線GLが形成されている。ゲート線GL及びゲート電極GT並びにコモン線の上層には、これらを被うようにして第1基板SUB1の全面に形成される絶縁膜GIが形成されている。ただし、該絶縁膜GIは、半導体領域すなわち薄膜トランジスタTFTの形成領域においては、当該薄膜トランジスタTFTのゲート絶縁膜として機能するものであり、それに応じて膜厚等が設定されている。

50

## 【 0 0 3 2 】

絶縁膜 G I の上面であって、ゲート電極 G T の領域と重畳する個所においては、例えば、アモルファスシリコンからなる半導体層 A S が形成されている。この半導体層 A S は薄膜トランジスタ T F T の半導体層である。なお、半導体層 A S はアモルファスシリコンに限定されることはなく、低温ポリシリコンや微結晶シリコンであってもよい。

## 【 0 0 3 3 】

半導体層 A S の上層にはドレイン線 D L が形成され、後に詳述するように、ゲート線 G L との重畳領域すなわち半導体層 A S の上層において、Y 方向に伸張されるドレイン線 D L がスリット S L T と平行となるように、屈曲される構成となっている。

## 【 0 0 3 4 】

また、ドレイン線 D L 及びドレイン電極 D T の形成の際に同時に形成されるソース電極 S T は半導体層 A S 上にてドレイン電極 D T と対向し、かつ、半導体層 A S 上から画素電極 P X 1 , P X 2 側にそれぞれ延在されている。この構成により、薄膜トランジスタ T F T のソース電極 S T は、当該薄膜トランジスタ T F T に近接配置されることとなるゲート線 G L に隣接する開口領域 A P 1 の Y 1 側の画素電極 P X 1 と、開口領域 A P 2 の Y 2 側の画素電極 P X 2 とにより、1つの画素(表示画素) P X L 1 を形成する。

## 【 0 0 3 5 】

また、開口領域 A P の絶縁膜 G I の上層であり、かつ薄膜トランジスタ T F T が形成されない領域には、例えば、I T O 等の透明導電材料からなる平板状の画素電極 P X 1 , P X 2 が形成されている。この画素電極 P X 1 , P X 2 はドレイン電極 D T やソース電極 S T 等の形成工程の後の工程で形成されており、開口領域 A P 1 内の Y 1 側に形成される画素電極 P X 1 の Y 1 側端部(薄膜トランジスタ T F T に近い側の端部)は、その一部がソース電極 S T の一端側(Y 2 側)の上面に重畳して形成され、ソース電極 S T と画素電極 P X 1 とが電氣的に接続されている。同様にして、開口領域 A P 2 内の Y 2 側に形成される画素電極 P X 2 の Y 2 側端部(薄膜トランジスタ T F T に近い側の端部)も、その一部がソース電極 S T の他端側(Y 2 側)の上面に重畳され、ソース電極 S T と画素電極 P X 2 とが電氣的に接続されている。

## 【 0 0 3 6 】

ドレイン電極 D T 及びソース電極 S T 並びに画素電極 P X 1 , P X 2 等の上層すなわち第 1 基板 S U B 1 の表面には、薄膜トランジスタ T F T を被う絶縁膜からなる周知の保護膜 P A S が形成されている。この保護膜 P A S は、薄膜トランジスタ T F T と図示しない液晶との直接の接触を回避させるために設けられるようになっている。また、保護膜 P A S は第 1 基板 S U B 1 の液晶側の面の全面すなわち辺縁部に至る領域にまで延在して形成されている。この保護膜 P A S の上層に共通電極 C T が形成されており、該共通電極 C T と画素電極 P X 1 , P X 2 との間に形成される保護膜 P A S は蓄積容量の誘電体膜としても機能する構成となっている。このとき、実施形態 1 の共通電極 C T は、例えば I T O 等からなる透明導電膜を表示領域 A R 内に面状に形成した後に、バックライト光の通過領域である開口領域 A P に対応する部分に Y 方向と交差する複数のスリット S L T が形成される構成となっている。このスリット S L T により、開口領域 A P 内において、画素電極 P X 1 , P X 2 と重畳する線状(櫛歯状)の電極を形成している。また、共通電極 C T の上層には、図示しない配向膜が形成されている。

## 【 0 0 3 7 】

また、図示しない液晶を介して第 1 基板 S U B 1 に対向配置される第 2 基板 S U B 2 の液晶面側には、カラー表示用の画素を構成するための R (赤)、G (緑)、B (青)の周知のカラーフィルタが形成されると共に、各カラーフィルタとの境界部分に遮光膜となるブラックマトリクスが形成されている。このカラーフィルタ及びブラックマトリクスの上層すなわち液晶側面には保護膜となるオーバーコート層が形成され、その上層すなわち液晶側面に図示しない配向膜が形成されている。

## 【 0 0 3 8 】

画素の詳細構成

10

20

30

40

50

次に、図4に本発明の実施形態1の液晶表示装置における薄膜トランジスタ部分の拡大図を示し、図2及び図4に基づいて、実施形態1の画素構成について詳細に説明する。

【0039】

図2に示すように、実施形態1の液晶表示装置では、ドレイン線DLとゲート線GLとで囲まれる開口領域APは、Y方向に分割された2つの領域(第1領域及び第2領域)から形成されており、第1領域はY1側に平板状の画素電極PX1が形成され、第2領域はY2側に平板状の画素電極PX2が形成されている。また、Y方向に分割された2つの領域の共通電極CTにはスリットSLTが形成され、同一の開口領域AP内における2つの領域のスリットSLTは同一方向の傾斜角を有し、2つの領域の境界においても連続して形成される構成となっている。その結果、ゲート線GLの並設方向であるY方向には、X1方向に傾斜したスリットSLTが形成される開口領域AP2と、X2方向に傾斜したスリットSLTとが形成される開口領域AP1とが交互に配置される。

10

【0040】

このとき、図4に示すように、実施形態1の薄膜トランジスタTFTは、ゲート線GLの配線幅が他の部位の配線幅よりもX方向に大きい領域がゲート電極GTとなり、このゲート電極GTの上層にアモルファスシリコンからなる半導体層ASがゲート線GLと同じ程度の幅で、その延在方向に沿って形成されている。該半導体層ASの上層には、ドレイン線DLの一部が重畳されてドレイン電極DTが形成されると共に、半導体層ASの上層で、ドレイン電極DTと所定の距離を離間されてソース電極STが対向配置されるように形成されている。このソース電極STは半導体層AS及びゲート電極GT(ゲート線GL)を跨ぐようにして形成され、該ソース電極STの端部が跨いだゲート線GLに近接する画素電極PX1、PX2と電気的に接続されている。この構成により、各開口領域AP1、AP2に形成される2つの画素電極PX1、PX2の内で、それぞれの開口領域AP1、AP2からゲート線GLに近接する画素電極PX1、PX2が形成される領域で、1つの画素PXL1、PXL2を形成している。

20

【0041】

例えば、図2中の中央下寄りの画素PXL1は、図中下段の開口領域AP2の上側すなわちY2側に形成される画素電極PX2と、図中中段の開口領域AP1の下側すなわちY1側に形成される画素電極PX1とが、同一の薄膜トランジスタTFTのソース電極STに電気的に接続される。このような構成により、開口領域AP2の図中上側の第2領域と開口領域AP1の図中下側の第1領域とで、1つの画素PXL1を形成している。同様に、画素PXL2では、開口領域AP1の図中上側の画素電極PX2と、開口領域AP1の図中上側の開口領域内に形成される2つの画素電極の内の下側の画素電極PX1とが同一の薄膜トランジスタTFTのソース電極STに接続され、この画素電極PX1、PX2が形成される2つの領域で、1つの画素PXL2を形成している。

30

【0042】

このように、実施形態1の液晶表示装置では、例えば、スリットSLTがX1側に傾斜される共通電極CTと該共通電極CTと対向配置される画素電極PX1とで形成される領域(第1領域)、及びスリットSLTがX2側に傾斜される共通電極CTと該共通電極CTと対向配置される画素電極PX2とで形成される領域(第2領域)を有し、この2つの領域からなる画素領域で1つの画素PXL1を形成しているため、視角依存性を緩和させるマルチドメイン構成を実現することができる。

40

【0043】

このとき、画素電極PX1が形成される第1領域と、画素電極PX2が形成される第2領域とでは、各画素電極PX1、PX2に対向配置される共通電極CTに形成されるスリットSLTの傾斜角が異なる方向に傾斜する構成となっている。従って、例えば、図2に示す画素PXL1では、第1領域では液晶分子がR2で示す時計回りに回転駆動され、第2領域では液晶分子はR1で示す反時計回りに回転駆動される。このように、第1領域と第2領域とでは液晶分子がそれぞれ逆方向に回転駆動されることとなる。ここで、実施形態1の画素構成では、回転方向が異なる第1領域と第2領域との境界部分にゲート線GL

50

が形成される構成となっているので、第1領域と第2領域との間隔を大きくすることが可能となる。その結果、第1領域に発生される電界と第2領域に発生される電界とが相互に作用し、その境界領域において電界が乱れてしまうことを抑制でき、画像表示の乱れを防止することができる。

#### 【0044】

一方、同一の開口領域AP内で隣接される第1領域と第2領域では、共通電極CTに形成されるスリットSLTの傾斜角が同一方向となる。従って、Y方向に隣接する画素PXLの境界部分では、第1基板SUB1の主面に平行な電界の印加方向が同じとなり、液晶分子の回転方向を同一方向とすることができるので、境界部分における電界の乱れに伴う画質低下を防止できる。その結果、実施形態1の液晶表示装置では、表示品質を低下させることなく画素の開口率を向上させることができる。特に、本願発明の液晶表示装置では、従来ではバックライト光の透過領域とはならないゲート線GLの形成領域を、各画素に対応する異なる傾斜方向のスリットSLTの境界部に一致させる構成としているので、特別な工程を追加することなく、画素の開口率を向上できるという格別の効果を得ることができる。

10

#### 【0045】

以上説明したように、実施形態1の液晶表示装置では、共通電極に形成されるスリットの傾斜角をドレイン線とゲート線とで囲まれる開口領域毎に、Y方向に対して交互に異なる傾斜角（反対の傾斜角）となるように形成すると共に、該開口領域内に形成される画素電極を隣接配置される2つ以上の画素電極に分割される構成とし、該分割された画素電極の内、ゲート線に隣接する画素電極に対して同一の薄膜トランジスタから映像信号を供給する構成となっているので、マルチドメイン方式を形成するためのスリットの傾斜角すなわち線状電極の傾斜角の異なる電極の境界部分を、本来表示に用いていないゲート線の形成領域に一致させることができる。その結果、傾斜角の異なる線状電極との境界領域に生じる電界の異常な領域を、従来から表示領域として使用していないゲート線の成形領域に一致させることができるので、マルチドメイン方式の画素の開口率を向上させることが可能となる。

20

#### 【0046】

なお、実施形態1の液晶表示装置では、各画素PXL1, PXL2を形成する一对の画素電極PX1, PX2を同一の薄膜トランジスタTFTで駆動する構成としたが、これに限定されることはなく、同一のドレイン線DL及びゲート線GLに接続される別々の薄膜トランジスタTFTで一对の画素電極PX1, PX2を駆動する構成であってもよい。

30

#### 【0047】

また、実施形態1の液晶表示装置では、スリットSLTはY方向に対して所定の傾斜角でX1方向及びX2方向に傾斜される構成としたが、X方向に対して所定の傾斜角でY1方向及びY2方向に傾斜される構成であってもよい。

#### 【0048】

また、実施形態1のスリットSLTでは、長手方向の先端部分は他の部分とは異なる傾斜角を有し、これによりスリットSLT端部における電界の異常を低減させ、表示不良を低減させる構成としたが、スリットSLTの端部形状はこれに限定されない。

40

#### 【0049】

さらには、実施形態1の液晶表示装置では、画素電極を平板状の透明電極で形成すると共に、該画素電極の上層に線状の共通電極を重畳して形成する構成としたが、これに限定されることはなく、例えば、平板状の透明基板で共通電極を形成し、該共通電極の上層に線状の画素電極を形成し、該画素電極をそれぞれの開口領域内で第1領域と第2領域とに分割する構成としてもよい。

#### 【0050】

##### 実施形態2

図5は本発明の実施形態2の液晶表示装置における画素構成を説明するための図であり、以下、図5に基づいて、実施形態2の液晶表示装置について説明する。ただし、実施形

50

態 2 の液晶表示装置は、ドレイン線  $DL1$  ,  $DL2$  とゲート線  $GL1$  ,  $GT2$  とで囲まれる領域が開口領域  $AP$  をなしている。また、実施形態 2 の液晶表示装置は、隣接するドレイン線  $DL$  間に、 $X$  方向に隣接される画素が 2 つずつ配置されるデュアルゲート方式と称される液晶表示装置に本願発明を適用した場合の実施形態である。

【 0 0 5 1 】

図 5 に示すように、実施形態 2 の液晶表示装置では、 $Y$  方向に隣接される開口領域  $AP$  の間に 2 本のゲート線  $GL1$  ,  $GL2$  が形成される構成となっている。また、 $X$  方向に隣接する 2 つの画素電極に対応した薄膜トランジスタ  $TFTa$  ,  $TFTb$  は、 $X$  方向に隣接する 2 本のドレイン線  $DL1$  ,  $DL2$  との間に形成される構成となっている。このとき、実施形態 2 では、1 本のドレイン線  $DL$  から 2 つ薄膜トランジスタ  $TFT$  に映像信号を供給する構成となっている。この 2 つの薄膜トランジスタ  $TFT$  はそれぞれ異なる画素  $PXL$  の薄膜トランジスタとなっている。

10

【 0 0 5 2 】

また、1 つの開口領域  $AP$  内に形成される画素電極  $PX$  は、 $Y$  方向及び  $X$  方向にそれぞれ 2 分割された合計 4 つの画素電極  $PX$  から形成されている。このとき、実施形態 1 と同様に、開口領域  $AP1$  内に形成される 4 つの画素電極  $PX$  の内で、一对のゲート線  $GL1$  に近接する側である第 1 領域に形成される画素電極  $PX1a$  ,  $PX1b$  は、薄膜トランジスタ  $TFTa$  ,  $TFTb$  のソース電極にそれぞれ電氣的に接続される構成となっている。同様にして、開口領域  $AP2$  に形成される 4 つの画素電極の中で、一对のゲート線  $GL2$  に近接する側である第 2 領域に形成される画素電極  $PX2a$  ,  $PX2b$  も、薄膜トランジスタ  $TFTa$  ,  $TFTb$  のソース電極にそれぞれ電氣的に接続される構成となっている。

20

【 0 0 5 3 】

さらには、画素電極  $PX$  の上層には絶縁膜を介して図示しない共通電極が当該画素電極  $PX$  に重畳して形成され、開口領域  $AP$  毎に複数のスリット  $SLT$  が形成される構成となっている。このとき、実施形態 1 と同様に、各スリット  $SLT$  は  $Y$  方向に対して所定の傾斜角で  $X1$  方向及び  $X2$  方向に傾斜される構成となっており、 $Y$  方向では開口領域  $AP$  毎に  $X1$  方向と  $X2$  方向に傾斜されるスリット  $SLT$  が交互に配列され、 $X$  方向では  $X1$  方向又は  $X2$  方向の何れかに傾斜されるスリット  $SLT$  が並列される構成となっている。従って、実施形態 2 の液晶表示装置においても、同一の開口領域  $AP$  内における第 1 領域及び第 2 領域のスリット  $SLT$  は同一方向の傾斜角を有し、第 1 領域と第 2 領域との境界において、スリット  $SLT$  が連続して形成される構成となっている。

30

【 0 0 5 4 】

このような構成とすることにより、例えば、開口領域  $AP2$  の  $Y2$  側の画素電極  $PX2a$  と共通電極とからなる第 2 領域と、開口領域  $AP1$  の  $Y1$  側の画素電極  $PX1a$  と共通電極とからなる第 1 領域とによって、1 つの画素  $PXL$  が形成されることとなる。同様にして、開口領域  $AP2$  の  $Y2$  側の画素電極  $PX2b$  と共通電極とからなる第 2 領域と、開口領域  $AP1$  の  $Y1$  側の画素電極  $PX1b$  と共通電極とからなる第 1 領域とによって、1 つの画素  $PXL$  が形成されることとなる。これにより、それぞれの画素  $PXL$   $a$  ,  $PXL$   $b$  では、画素電極  $PX1a$  ,  $PX1b$  が形成される第 1 領域と、画素電極  $PX2a$  ,  $PX2b$  が形成される第 2 領域とでは、これらの画素電極と対向配置される共通電極のスリット  $SLT$  の傾斜方向が異なるので、マルチドメイン構成を実現できる。

40

【 0 0 5 5 】

また、図 6 の薄膜トランジスタ部分の拡大図に示すように、実施形態 2 では、画素電極  $PX1a$  ,  $PX2a$  が接続される薄膜トランジスタ  $TFTa$  は、 $Y$  方向に隣接する開口領域  $AP$  と間に形成される 2 本のゲート線  $GL1$  ,  $GL2$  の内で、 $Y1$  側すなわち図中下側のゲート線  $GL2$  の一部が  $Y2$  側すなわち図中上側に突出され、ゲート電極  $GT$  を形成している。該ゲート電極  $GT$  の上層には、図示しない絶縁膜 (ゲート絶縁膜) を介して半導体層  $AS$  が形成され、この半導体層  $AS$  に上層においてドレイン線  $GL1$  の一部が  $X2$  方向に伸延してなるドレイン電極  $DT$  と、 $Y$  方向に伸延してなるソース電極  $ST$  とが離間して対向配置される構成となっている。

50

## 【 0 0 5 6 】

このソース電極 S T の一端 ( Y 2 方向端部 ) は画素電極 P X 1 a と重畳され、該画素電極 P X 1 a とソース電極 S T とが電氣的に接続されると共に、他端 ( Y 1 方向端部 ) は画素電極 P X 2 a と重畳され、該画素電極 P X 2 a とソース電極 S T とが電氣的に接続される構成となっている。この構成により、薄膜トランジスタ T F T a がゲート線 G L 2 からのゲート信号に同期してドレイン線 D L 1 に供給される映像信号を、開口領域 A P 1 の画素電極 P X 1 a と開口領域 A P 2 の画素電極 P X 2 a とに出力する構成としている。ただし、図 5 及び図 6 から明らかなように、1本のドレイン線 D L 1 には X 1 方向に隣接する画素 P X L の薄膜トランジスタ T F T も接続されている。この隣接する薄膜トランジスタ T F T は、図 5 に示すように、ゲート線 G L 1 が Y 1 方向に突出して形成されるゲート電極で駆動される構成となっている。

10

## 【 0 0 5 7 】

同様にして、画素電極 P X 1 b , P X 2 b が接続される薄膜トランジスタ T F T b も、ゲート線 G L 2 の一部が Y 2 側 ( 図中上側 ) に突出してなるゲート電極 G T を有し、このゲート電極 G T の上層に絶縁膜 ( ゲート絶縁膜 ) を介して半導体層 A S が形成されている。この半導体層 A S の上面では、ドレイン線 G L 2 の一部が X 1 方向に伸延してなるドレイン電極 D T と、Y 方向に伸延してなるソース電極 S T とが離間して対向配置され、該ソース電極 S T が画素電極 P X 1 b 及び画素電極 P X 2 b とそれぞれ電氣的に接続される構成となっている。このような構成とすることにより、薄膜トランジスタ T F T b がゲート線 G L 2 からのゲート信号に同期してドレイン線 D L 1 に供給される映像信号を、開口領域 A P 1 の画素電極 P X 1 b と開口領域 A P 2 の画素電極 P X 2 b とに出力する構成となっている。

20

## 【 0 0 5 8 】

一方、図 5 中の中央部に示す画素 P X L a , P X L b に X 方向及び Y 方向に隣接する画素においては、各画素の画素電極に接続される薄膜トランジスタ T F T のゲート電極 G T がゲート線 G L 1 に接続される構成となっており、ゲート線 G L 1 からのゲート信号に同期して、ドレイン線から供給される映像信号を画素電極に出力する。このとき、実施形態 2 の液晶表示装置では、ゲート線 G L 1 に供給されるゲート信号 ( 第 1 のゲート信号 ) と、ゲート線 G L 2 に供給されるゲート信号 ( 第 2 のゲート信号 ) とが異なるタイミングで入力されると共に、その異なるタイミングのゲート信号に同期して、各ドレイン線に画素に対応した映像信号が供給される。これにより、ゲート線を減少させることが可能となり、開口率を向上させることが可能となっている。

30

## 【 0 0 5 9 】

以上説明したように、実施形態 2 の液晶表示装置では、デュアルゲート方式を実現するためにドレイン線の並設方向 ( ゲート線の延在方向 ) に開口領域内が 2 つに分割されると共に、さらにゲート線の並設方向に開口領域内が第 1 領域及び第 2 領域の 2 つに分割され、合計 4 つの領域に分割される構成となっている。この分割された 4 つの領域にはそれぞれ独立した平板状の画素電極が形成され、各画素電極はその上層に形成される共通電極と重畳される構成となっている。このとき、共通電極はゲート線の並設方向に互いに異なる傾斜方向に傾斜されるスリットを有する構成となっている。

40

## 【 0 0 6 0 】

一方、4つに分割された画素電極の中で、ゲート線を介して隣接される画素電極すなわちゲート線の並設方向に隣接する2つの開口領域に形成される画素電極の中でゲート線に近接する画素電極に1つの薄膜トランジスタから映像信号が供給される構成となっている。従って、ゲート線を介して対向配置される第1開口領域の第1領域と、該第1開口領域に隣接する第2開口領域の第2領域と、に形成される画素電極及び共通電極からなる電極対により、1つの画素が形成される。すなわち、実施形態1と同様に、開口領域 A P が上下に2つの領域 ( 第1領域, 第2領域 ) に分割され、ゲート線を介して隣接する2つの開口領域 A P の内、一方の開口領域 A P からは第1領域が選択され、他方の開口領域 A P からは第2領域が選択され、この選択された2つの領域で1つの画素を形成している。

50

スリットすなわち線状電極の傾斜方向が異なるマルチドメイン構成を実現できると共に、傾斜方向の異なるスリットの境界部分をゲート線の形成領域とすることができるので、実施形態1と同様の効果を得ることができる。

【0061】

実施形態3

図7は本発明の実施形態3の液晶表示装置の概略構成を説明するための断面図であり、図7に示す実施形態3の液晶表示装置は実施形態1の液晶表示パネルPNLの前面（表示面側）に座標入力装置（タッチパネル）TPLが配置される構成となっている。なお、実施形態3の液晶表示装置では、実施形態1の液晶表示パネルにタッチパネルを搭載した場合について説明するが、実施形態2の液晶表示パネルの前面にタッチパネルを搭載する構成であってもよい。

10

【0062】

図7から明らかなように、実施形態3の液晶表示装置は実施形態1の液晶表示パネルPNLの前面（表示面側）に、周知の静電容量式の座標入力装置（タッチパネル）TPLが配置される構成となっている。この実施形態3のタッチパネルTPLは、例えば、2枚の絶縁性の透明基板を所定距離離間して貼り合わせた構成となっており、一方の透明基板の対向面側にはX方向及びY方向の検出用の図示しない透明電極が形成され、他方の透明基板の対向面側には全面に透明電極が形成されている。このような構成とすることにより、実施形態3のタッチパネルTPLでは、操作者の指先によるタッチパネルTPLへの接触位置の検出と非導電体であるスタイラスペン等による接触位置の検出動作を共に可能な構成としている。

20

【0063】

実施形態3の液晶表示装置では、実施形態1の液晶表示パネルPNLの表示面側に液晶表示パネルPNLが配置される構成となっているので、タッチパネルTPL表面すなわち液晶表示装置の表示面側への接触に伴う押圧力が液晶表示パネルPNLにも印加されることとなる。このとき、実施形態3の液晶表示装置では、前述する実施形態1の液晶表示パネルPNLを用いる構成となっているので、液晶表示パネルPNLへの押圧時であっても、表示画像の画像品質を低下させることなく、所望の画像を表示させることができる。

【0064】

なお、タッチパネルTPLの構成は液晶表示パネルPNL側の透明基板と接触側の透明基板とにそれぞれ電極を形成する構成に限定されることはなく、例えば液晶表示パネルPNL側の透明基板のみに容量の検出用電極を形成する構成であってもよく、さらには、周知の抵抗薄膜式のタッチパネルであっても、スタイラス等の人体以外でタッチパネルに接触した場合でも座標入力を行うことができるという効果を得ることができる。また、液晶表示パネルPNLを形成する第1基板の液晶面側に座標入力部を形成した構成であってもよい。

30

【0065】

以上、本発明者によってなされた発明を、前記発明の実施形態に基づき具体的に説明したが、本発明は、前記発明の実施形態に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能である。

40

【符号の説明】

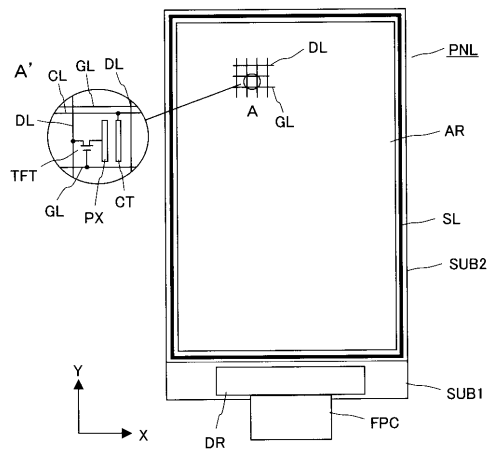
【0066】

PNL.....液晶表示パネル、SUB1.....第1基板、SUB2.....第2基板  
 SL.....シール材、DR.....駆動回路、FPC.....フレキシブルプリント基板  
 AR.....表示領域、DL, DL1, DL2.....ドレイ線、CT.....共通電極  
 GL, GL1, GL2.....ゲート線、TFT, TFTa, TFTb.....薄膜トランジスタ  
 CL.....コモン線、GT.....ゲート電極、DT.....ドレイ線電極、AS.....半導体層  
 ST.....ソース電極、SLT.....スリット、GI.....絶縁膜、PAS.....保護膜  
 PX, PX1, PX2, PX1a, PX1b, PX2a, PX2b.....画素電極  
 PXL1, PXL2, PXLa, PXLb.....画素、AP1, AP2.....開口領域

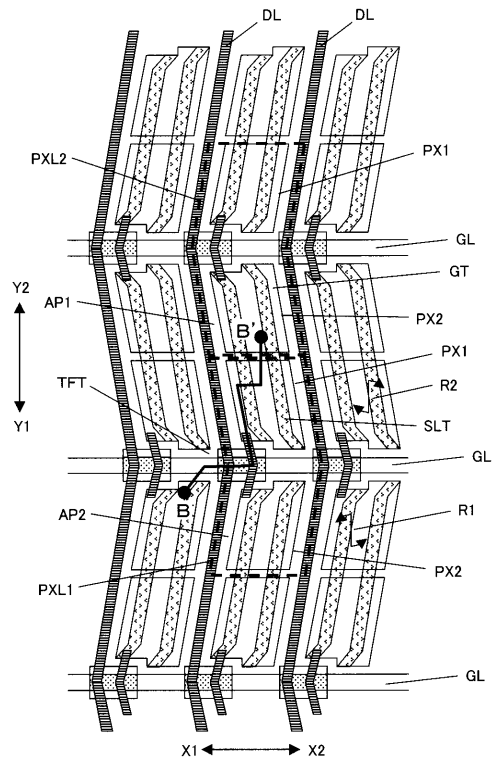
50

T P L .....座標入力装置 (タッチパネル)、 B A .....境界領域

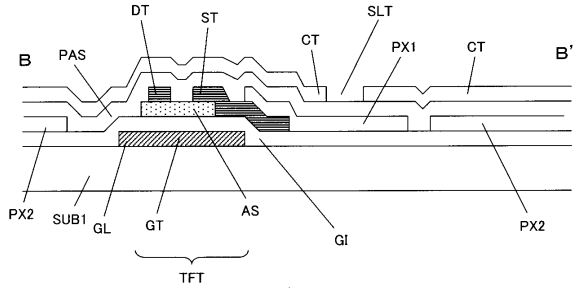
【図1】



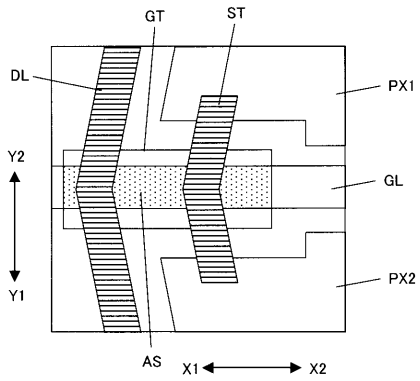
【図2】



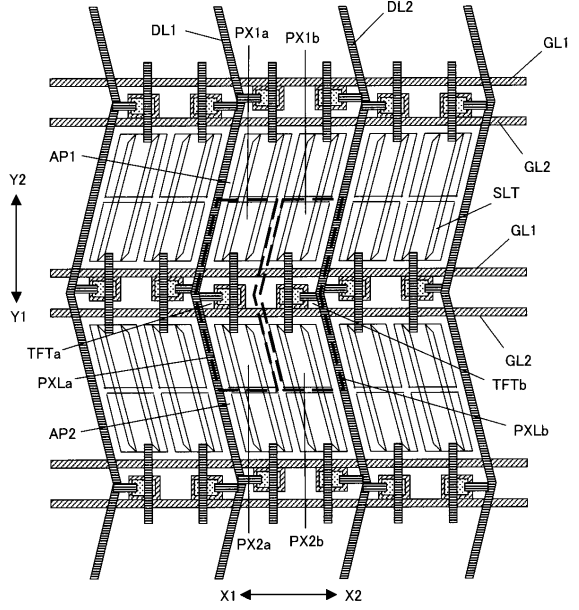
【図3】



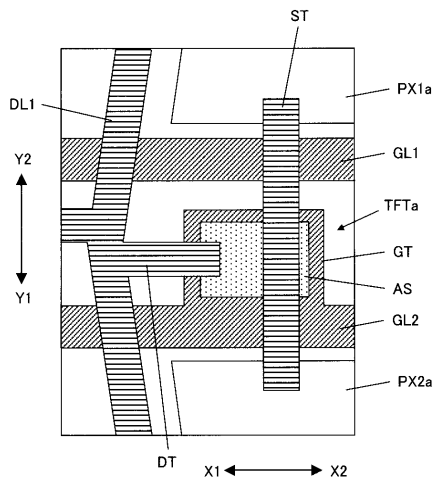
【図4】



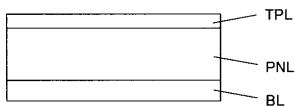
【図5】



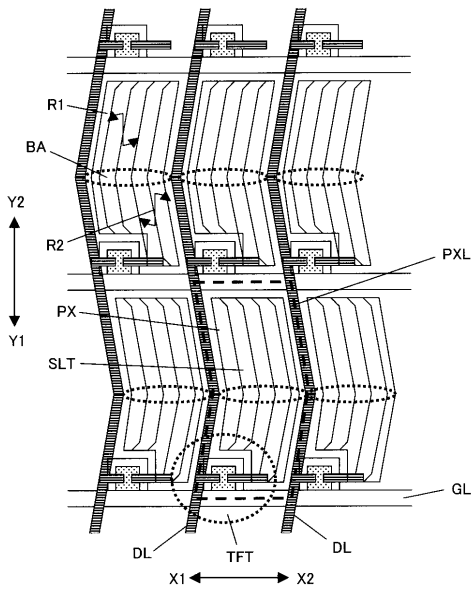
【図6】



【図7】



【図8】



---

フロントページの続き

(72)発明者 今山 寛隆

千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

審査官 鈴木 俊光

(56)参考文献 特開2009-103797(JP,A)

特開2006-350288(JP,A)

特開2009-122595(JP,A)

特開2009-251324(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/1368

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP5612399B2</a>	公开(公告)日	2014-10-22
申请号	JP2010193679	申请日	2010-08-31
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司 松下液晶显示器有限公司		
当前申请(专利权)人(译)	有限公司日本显示器 松下液晶显示器有限公司		
[标]发明人	佐藤健史 今山寛隆		
发明人	佐藤 健史 今山 寛隆		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/136286 G02F1/134336 G02F1/134363 G02F2001/134372 G02F2201/40		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/HA04 2H092/JA42 2H092/JB57 2H092/KA05 2H092/NA07 2H092/PA13 2H092/QA06 2H192/AA24 2H192/BB04 2H192/BB12 2H192/BB53 2H192/BB55 2H192/BC24 2H192/CB05 2H192/CC04 2H192/CC22 2H192/CC24 2H192/CC62 2H192/EA22 2H192/EA43 2H192/FB22 2H192/GB61 2H192/JA32		
代理人(译)	小林 保		
审查员(译)	铃木俊光		
其他公开文献	JP2012053137A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供一种能够扩大像素的孔径比的多域型液晶显示装置。解决方案：液晶显示装置包括：第一基板，包括沿第一方向并置的多条栅极线；多条漏极线，沿第二方向并置；第一电极，形成有多个狭缝；以及平面第二电极，形成为叠置的在第一电极上并通过第一电极和第二电极之间的电场致动液晶。由漏极线和栅极线包围的开口区域包括形成具有第一倾斜角度的狭缝的开口区域，以及形成具有与第一倾斜角度不同的第二倾斜角度的狭缝的开口区域。形成有第一倾斜角度的狭缝的开口区域和形成有第二倾斜角度的狭缝的开口区域在第一方向上交替地形成，并且一个像素由一对第一区域和第二区域面对地设置形成在栅极线的两侧中，在沿第一方向相邻设置的开口区域中。

【图2】

