

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第4966341号
(P4966341)

(45) 発行日 平成24年7月4日(2012.7.4)

(24) 登録日 平成24年4月6日(2012.4.6)

(51) Int.Cl.

F I

GO2F 1/133 (2006.01)

GO9G 3/20 (2006.01)

GO9G 3/36 (2006.01)

GO2F 1/133 550

GO9G 3/20 621M

GO9G 3/20 622D

GO9G 3/20 623C

GO9G 3/20 624B

請求項の数 12 (全 17 頁) 最終頁に続く

(21) 出願番号	特願2009-155235 (P2009-155235)	(73) 特許権者	501358079
(22) 出願日	平成21年6月30日 (2009.6.30)		友達光電股▲ふん▼有限公司
(65) 公開番号	特開2010-20302 (P2010-20302A)		AU Optronics Corporation
(43) 公開日	平成22年1月28日 (2010.1.28)		台湾新竹科学工業園區新竹市力行二路一号
審査請求日	平成21年6月30日 (2009.6.30)		No. 1, Lt-Hsin Rd, 11,
(31) 優先権主張番号	12/218, 224		Science-Based Industrial Park, Hsinchu,
(32) 優先日	平成20年7月10日 (2008.7.10)		Taiwan, R. O. C.
(33) 優先権主張国	米国 (US)	(74) 代理人	110000383
			特許業務法人 エビス国際特許事務所
		(72) 発明者	頼 明昇
			台湾新竹市科学工業園區力行二路1号 友
			達光電股▲ふん▼有限公司内

最終頁に続く

(54) 【発明の名称】 液晶ディスプレイ装置

(57) 【特許請求の範囲】

【請求項1】

液晶ディスプレイ装置であって、
第1基板と、
第2基板と、
前記第1基板と第2基板との間に配置されて、複数の画素を形成する液晶層と、
を含み、
前記複数の画素において、少なくとも一部の画素が第1副画素および第2副画素を有しており、前記各画素は充電期間の後に電荷共有期間を有し、
前記第1副画素には、前記液晶層両側に位置する電極と共通電圧との間の電圧電位を保つために用いられる電荷蓄積キャパシタが形成され、

前記第1副画素は、前記第1基板に配置され且つ前記電荷蓄積キャパシタの第1端に電氣的に接続される第1電極を含み、前記第1電極は前記第2基板の第1電圧レベルに関連する第1電圧電位を前記第1副画素中の前記液晶層に印加するのに用いられ、

前記第2副画素は、前記第1基板に配置される第2電極を含み、前記第2電極は前記第1電圧レベルに関連する第2電圧電位を前記第2副画素中の前記液晶層に印加するのに用いられ、

前記充電期間において、

前記第1電極と第2電極がデータ線に電氣的に接続され、前記データ線は前記第1電圧レベルに関連するデータ線電圧レベルを持ち、

前記電荷蓄積キャパシタの第2端が、第2電圧レベルを持つ電圧源に電氣的に接続され

、
前記電荷共有期間において、

前記第1電極と第2電極が前記データ線から電氣的に切断され、

前記電荷蓄積キャパシタの第2端が前記電圧源から電氣的に切断され、及び、

前記電荷蓄積キャパシタの第2端が前記第2電極に電氣的に接続され、前記電荷蓄積キャパシタの第2端と前記第2電極は初期の電位が異なるため、電荷の再配分が起き、これにより前記電荷蓄積キャパシタの第2端と前記第2電極の電位が、異なる電位から同じ電位になり、よって、前記電荷共有期間において、前記第1電圧レベルと前記第2電圧レベルが異なることを特徴とする液晶ディスプレイ装置。

10

【請求項2】

前記充電期間において、前記データ線電圧レベルが前記第2電圧源より高いため、前記電荷共有期間において、前記第1電圧源に関連する前記第1電極の前記電圧電位が、前記第1電圧源に関連する前記第2電極の前記電圧電位より高いことを特徴とする請求項1に記載の液晶ディスプレイ装置。

【請求項3】

前記充電期間において、前記データ線電圧レベルが前記第2電圧源より低いため、前記電荷共有期間において、前記第1電圧源に関連する前記第1電極の前記電圧電位が、前記第1電圧源に関連する前記第2電極の前記電圧電位より低いことを特徴とする請求項1に記載の液晶ディスプレイ装置。

20

【請求項4】

前記第1電圧源と前記第2電圧源の電圧レベルが異なることを特徴とする請求項1に記載の液晶ディスプレイ装置。

【請求項5】

前記第1電極を前記データ線に電氣的に接続させるための第1スイッチング素子と、
前記第2電極を前記データ線に電氣的に接続させるための第2スイッチング素子と、
前記電荷蓄積キャパシタの前記第2端を前記第2電圧源に電氣的に接続させるための第3スイッチング素子と、

を更に含み、

前記第1、第2および第3スイッチング素子はそれぞれ導通状態および非導通状態で動作可能であり、前記充電期間において前記第1、第2および第3スイッチング素子はそれぞれ前記導通状態で動作され、前記電荷共有期間において前記第1、第2および第3スイッチング素子はそれぞれ前記非導通状態で動作されることを特徴とする請求項1に記載の液晶ディスプレイ装置。

30

【請求項6】

前記電荷蓄積キャパシタの第2端を前記第2電極に電氣的に接続させるための第4スイッチング素子を更に含み、前記第4スイッチング素子は前記導通状態および前記非導通状態で動作可能であり、前記充電期間において前記第4スイッチング素子は前記非導通状態で動作され、前記電荷共有期間において前記第4スイッチング素子は前記導通状態で動作されることを特徴とする請求項5に記載の液晶ディスプレイ装置。

40

【請求項7】

前記各画素が、前記充電期間に第1ゲート信号を供給するための第1ゲート線を含み、前記第1、第2および第3スイッチング素子がそれぞれトランジスタを含み、前記トランジスタが前記第1ゲート線に接続されるゲート端を有することで、前記第1、第2および第3スイッチング素子が前記第1ゲート信号によりそれぞれ前記導通状態で動作されることを特徴とする請求項6に記載の液晶ディスプレイ装置。

【請求項8】

前記各画素が、前記電荷共有期間に第2ゲート信号を供給するための第2ゲート線を更に含み、前記第4スイッチング素子が付加トランジスタを含み、前記付加トランジスタが前記第2ゲート線に接続されるゲート端を有することで、前記第4スイッチング素子が前

50

記第2ゲート信号により前記導通状態で動作されることを特徴とする請求項7に記載の液晶ディスプレイ装置。

【請求項9】

前記電荷共有期間後の一定の期間内において、前記第1、第2、第3および第4スイッチング素子がそれぞれ前記非導通状態で動作されることを特徴とする請求項8に記載の液晶ディスプレイ装置。

【請求項10】

前記充電期間と前記電荷共有期間との間の一定の期間内において、前記第1、第2、第3および第4スイッチング素子がそれぞれ前記非導通状態で動作されることを特徴とする請求項8に記載の液晶ディスプレイ装置。

10

【請求項11】

前記各画素が、カラー画素中の複数のカラーセクション(color section)のうちの1つであることを特徴とする請求項1に記載の液晶ディスプレイ装置。

【請求項12】

前記カラーセクションが、赤色、青色および緑色のカラーセクションを含むことを特徴とする請求項11に記載の液晶ディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶ディスプレイ装置に関し、特にマルチドメイン垂直配向型(multi-domain vertical alignment, MVA)液晶ディスプレイ装置に関する。

20

【背景技術】

【0002】

周知のように、カラー液晶ディスプレイ(liquid crystal display, LCD)パネル1は、図1に示すように二次元画素10アレイを備えている。各画素は、通常赤(R)、緑(G)および青(B)の三原色の複数の副画素を含む。これら赤・緑・青(RGB)のカラー素子(color components)はそれぞれのカラーフィルタを用いることで構成される。図2aは、従来の透過型液晶ディスプレイ装置における画素構造の平面図を示している。図2aに示すように、画素10は3つの副画素12R、12Gおよび12Bに分けられる。3本のデータ線21、22および23は、データ線信号をそれぞれ副画素12R、12Gおよび12Bに供給する。データ線24はデータ線信号を隣接する画素行へ供給するのに用いられ、ゲート線31は画素10を起動する(activate)のに用いられ、ゲート線32はゲート線信号を隣接する画素列へ供給するのに用いられる。ここで注意すべきことは、カラー副画素12R、12Gおよび12Bは、違う方向に配置されることも可能である。図2bに示すように、データ線21はデータ線信号を全ての三原色の副画素12R、12Gおよび12Bに供給するのに用いられ、なお、3本のゲート線31、32および33は、カラー副画素12R、12Gおよび12Bをそれぞれ起動するのに用いられる。データ線22はデータ線信号を隣接する画素行へ供給するのに用いられ、ゲート線34は隣接する画素列を起動するのに用いられる。図2aに示す画素10はいわゆるトライゲート(tri-gate)画素でもある。

30

40

【0003】

垂直配向型液晶ディスプレイ装置(vertical alignment liquid crystal display, VA-LCD)において、ディスプレイ装置中の液晶分子は垂直軸に沿って配向され、当該垂直軸は、電界のかかっていない基板にほぼ垂直である。基板に形成された電極に、所定値より大きい電圧を印加すると、分子は異なる方向に配列され、当該垂直軸からそれる。従って、垂直配向型ディスプレイ装置は広視野角という長所を持ち、従来の液晶ディスプレイ装置に比べてコントラスト比が高い。

【0004】

垂直配向型ディスプレイ装置は、各画素中にカットアウトまたは突起を用いることで、液晶をそれぞれ異なるドメインで方向を変更させ、ことによりさらなる改善を図った。こ

50

のタイプの垂直配向型液晶ディスプレイ装置が、いわゆるマルチドメイン垂直配向型液晶ディスプレイ装置（マルチドメインVA-LCDまたはMVA-LCD）である。マルチドメイン垂直配向型液晶ディスプレイ装置は更なる広視野角を実現した。マルチドメイン垂直配向型液晶ディスプレイ装置において、その側面からの可視度（visibility）は正面の可視度に比べ、はるかに劣ることが知られている。

【0005】

パターン化垂直配向型（patterned vertical alignment）液晶ディスプレイ装置は、画素を2つの副画素に分けることにより側面の可視度を改善させている。そのうち、1つの副画素の印加電圧が、容量結合（capacitive coupling）によってもう1つの副画素に共用され、これにより2つの副画素電圧が異なる。従って、図3に示すように各画素は2つの電極を有している。図3に示すように、液晶ディスプレイ装置は、第1基板、第2基板、および第1基板と第2基板との間に配置される液晶層を備える。各画素12において、共通電圧Vcomに接続される共通電極が一方の基板上に配置され、また、2つの独立した電極が他方の基板上に配置されており、画素12がゲート信号線によって起動された後の少なくともある一定の期間内において、2つの異なる垂直電界が提供される。通常、画素12は複数のキャパシタと関連している。例えば、副画素における液晶層の充電容量、および当該副画素中に形成された各種の蓄積キャパシタは、ゲート信号線が導通した後、上下電極間の電圧電位（voltage potential）を維持させる。例として、ゲート信号線が導通する時、薄膜トランジスタを駆動してこれらキャパシタを充電させ、これによって、少なくともゲート信号線が導通する前に、各副画素電極の電圧レベルをデータ線の信号とほぼ同じようにする。パターン化垂直配向型液晶ディスプレイ装置において、ゲート信号線が導通した後、2つの副画素間の電圧電位が異なる。従来技術は、1つまたは複数のキャパシタを用いて電荷共有（charge sharing）を行うことにより実現されている。

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の目的は、液晶ディスプレイ装置およびその駆動方法を提供することにある。

【課題を解決するための手段】

【0007】

マルチドメイン垂直配向型液晶ディスプレイ装置等のカラー液晶ディスプレイ装置において、各画素は2つの副画素を有する。本発明は、付加スイッチング素子例えばトランジスタを利用して、電荷共有期間またはその後に、1つの副画素ともう1つの副画素との電極電圧電位間に電圧差を生じさせる。二つの副画素の電極は、通常、電荷共有キャパシタおよび制御スイッチング素子例えば他のトランジスタを通じて、互いに接続される。電荷共有期間の前、当該制御スイッチング素子は非導通状態で動作され、かつ、二つの副画素電極間の電圧電位はほぼ同じである。電荷共有期間において、当該制御スイッチング素子は導通状態で動作され、電荷共有がスムーズに行われるようにする。付加スイッチング素子は、追加のキャパシタを必要とせず、より効率的に電圧差を生じさせることができる。

【0008】

したがって、本発明の一つの態様は液晶ディスプレイ装置の駆動方法を提供する。当該液晶ディスプレイ装置は複数の画素を備え、そのうち、少なくとも一部の画素が第1副画素および第2副画素を有しており、なお、各画素は充電期間の後に電荷共有期間を有しており、当該駆動方法は、

第1副画素の第1電極および第2副画素の第2電極を提供する工程と、

前記第1電極に接続される第1キャパシタ端および第2キャパシタ端を有するキャパシタを提供する工程と、

を含み、充電期間において、

前記第1および第2電極は、第1電圧源に関連するデータ線電圧レベルを持つデータ線に電氣的に接続され、

10

20

30

40

50

第2キャパシタ端は第2電圧源に電氣的に接続され、
且つ、電荷共有期間において、
前記第1及び第2電極とデータ線とを電氣的に切断し、
第2キャパシタ端と第2電圧源とを電氣的に切断し、かつ、
第2キャパシタ端と第2電極とを電氣的に接続することによって、電荷共有期間に、第1電圧源に関連する第1電極の電圧電位が、第1電圧源に関連する第2電極の電圧電位と異なるようにする。

【0009】

正電荷充電時、充電期間においてデータ線電圧レベルが第2電圧源より高い。よって、電荷共有期間において、第1電圧源に関連する第1電極の電圧電位が、第1電圧源に関連する第2電極の電圧電位より高い。

10

【0010】

負電荷充電時、充電期間においてデータ線電圧レベルが第2電圧源より低い。よって、電荷共有期間において、第1電圧源に関連する第1電極の電圧電位が、第1電圧源に関連する第2電極の電圧電位より低い。

【0011】

第1電圧源と第2電圧源はそれぞれ独立である。

【0012】

本発明の1例によれば、第1電極は第1スイッチング素子を介してデータ線に接続され、第2電極は第2スイッチング素子を介してデータ線に接続され、かつ第2キャパシタ端は第3スイッチング素子を介して第2電圧源に接続される。そのうち、第1、第2および第3スイッチング素子は、それぞれ導通状態および非導通状態で動作可能であり、充電期間において、第1、第2および第3スイッチング素子はそれぞれ導通状態で動作され、電荷共有期間において、第1、第2および第3スイッチング素子はそれぞれ非導通状態で動作される。また、第2キャパシタ端は第4スイッチング素子を介して第2電極に接続され、当該第4スイッチング素子は導通状態および非導通状態で動作可能であり、且つ、充電期間において、当該第4スイッチング素子は非導通状態で動作され、電荷共有期間において、当該第4スイッチング素子は導通状態で動作される。

20

【0013】

各画素は、充電期間に第1ゲート信号を提供するための第1ゲート線を含む。当該第1、第2および第3スイッチング素子は、それぞれ第1ゲート線に接続されるゲート端を有するトランジスタを含み、これによって、第1、第2および第3スイッチング素子が第1ゲート信号によりそれぞれ導通状態で動作される。各画素は、電荷共有期間で第2ゲート信号を提供するための第2ゲート線をさらに含む。第4スイッチング素子が、第2ゲート線に接続されるゲート端を有する付加トランジスタを含み、これにより第4スイッチング素子が第2ゲート信号によって導通状態で動作される。電荷共有期間後の一定の時間内、及び、充電期間と電荷共有期間との間の一定の時間内において、当該第1、第2、第3および第4スイッチング素子はそれぞれ非導通状態で動作する。

30

【0014】

本発明はカラー液晶ディスプレイ装置に関し、そのうち、上記各画素は、カラー画素中の複数のカラーセクション (color section) のうちの1つであり、且つ、当該複数のカラーセクションは赤色、青色および緑色のカラーセクションを含む。

40

【0015】

本発明のもう一つの態様は液晶ディスプレイ装置を提供する。当該液晶ディスプレイ装置は、第1基板、第2基板、及び第1基板と第2基板との間に配置されて、複数の画素を形成する液晶層を含み、当該複数の画素のうち、少なくとも一部の画素が第1副画素および第2副画素を有し、前記各画素は充電期間の後に電荷共有期間を有する。前記第1副画素は、第1基板上に配置され、且つキャパシタの第1端に電氣的に接続され第1電極を含み、当該第1電極は、第2基板の第1電圧レベルに関連する第1電圧電位を第1副画素の液晶層に印加するのに用いられ、及び、

50

前記第2副画素は、第1基板に配置される第2電極を含み、当該第2電極は、第1電圧レベルに関連する第2電圧電位を第2副画素の液晶層に印加するのに用いられ、そのうち、充電期間において、

第1および第2電極は、第1電圧レベルに関連するデータ線電圧レベルを持つデータ線に電氣的に接続され、

前記キャパシタの第2端は、第2電圧レベルを有する電圧源に電氣的に接続され、電荷共有期間において、

第1及び第2電極とデータ線とを電氣的に切断し、

前記キャパシタの第2端と電圧源とを電氣的に切断し、かつ、

前記キャパシタの第2端が第2電極に電氣的に接続され、キャパシタの第2端と第2電極は初期の電位が異なっており、電荷の再配分を通じ、キャパシタの第2端と第2電極の電位を、元の異なっていた電位から同じようにし、これにより、電荷共有期間において、第1電圧レベルと第2電圧レベルが異なる。

【0016】

正電荷充電時において、充電期間にデータ線の電圧レベルが第2電圧源より高く、これによって電荷共有期間に、第1電圧源に関連する第1電極の電圧電位が、第1電圧源に関連する第2電極の電圧電位より高くなる。

【0017】

負電荷充電時において、充電期間にデータ線の電圧レベルが第2電圧源より低く、これによって電荷共有期間に、第1電圧源に関連する第1電極の電圧電位が、第1電圧源に関連する第2電極の電圧電位より低くなる。

【0018】

本発明の1例によれば、前記液晶ディスプレイ装置は、第1電極とデータ線を電氣的に接続させるための第1スイッチング素子と、第2電極とデータ線を電氣的に接続させるための第2スイッチング素子と、キャパシタの第2端と電圧源を電氣的に接続させるための第3スイッチング素子と、キャパシタの第2端と第2電極を電氣的に接続させるための第4スイッチング素子と、を更に含み、前記第1、第2および第3スイッチング素子はそれぞれ導通状態および非導通状態で動作可能であり、充電期間において、第1、第2および第3スイッチング素子はそれぞれ導通状態で動作され、電荷共有期間において、第1、第2および第3スイッチング素子はそれぞれ非導通状態で動作され、また、前記第4スイッチング素子も導通状態および非導通状態で動作可能であり、充電期間において、当該第4スイッチング素子は非導通状態で動作され、電荷共有期間において該第4スイッチング素子は導通状態で動作される。前記第1電圧レベルは第2電圧レベルと同じであってもよい。

【0019】

本発明の実施例によれば、各画素は、充電期間において第1ゲート信号を提供するための第1ゲート線を含み、前記第1、第2および第3スイッチング素子が、それぞれ第1ゲート線に接続されるゲート端を有するトランジスタを含み、従って、前記第1、第2および第3スイッチング素子が、第1ゲート信号によってそれぞれ導通状態で動作される。各画素は、電荷共有期間において第2ゲート信号を提供するための第2ゲート線を更に含み、前記第4スイッチング素子が、当該第2ゲート線に接続されるゲート端を有する付加トランジスタを含み、従って、前記第4スイッチング素子が第2ゲート信号によって導通状態で動作される。電荷共有期間後の一定の時間内に、前記第1、第2、第3および第4スイッチング素子がそれぞれ非導通状態で動作され、かつ、充電期間と電荷共有期間との間の一定の時間内に、前記第1、第2、第3および第4スイッチング素子がそれぞれ非導通状態で動作される。

【0020】

前記液晶ディスプレイ装置はカラー液晶ディスプレイ装置であり、前記各画素は、カラー画素中の複数のカラーセクション (color section) のうちの1つであり、かつ、当該複数のカラーセクションは赤色、青色および緑色のカラーセクションを含む。

【発明の効果】

【0021】

マルチドメイン垂直配向型液晶ディスプレイ装置等のカラー液晶ディスプレイ装置において、各画素は2つの副画素を有する。本発明は、付加スイッチング素子例えばトランジスタを利用して、電荷共有期間またはその後、1つの副画素ともう1つの副画素との電極電圧電位間に電圧差を生じさせる。二つの副画素の電極は、通常、電荷共有キャパシタおよび制御スイッチング素子例えば他のトランジスタを通じて、互いに接続される。電荷共有期間の前、当該制御スイッチング素子は非導通状態で動作され、かつ、二つの副画素電極間の電圧電位はほぼ同じである。電荷共有期間において、当該制御スイッチング素子は導通状態で動作され、電荷共有がスムーズに行われるようにする。付加スイッチング素子は、追加のキャパシタを必要とせずに、より効率的に電圧差を生じさせることができる。

10

【図面の簡単な説明】

【0022】

【図1】従来の液晶ディスプレイパネルを示す略図である。

【図2a】従来の液晶ディスプレイパネルの画素構造を示す平面図である。

【図2b】トライゲート画素を有する液晶ディスプレイパネルの画素構造を示す平面図である。

【図3】一つの画素を示す断面図であり、当該画素が2対の電極を有して、それぞれ2つの副画素内の液晶分子を配向させる。

20

【図4】本発明の実施例による画素設計を示すレイアウト図である。

【図5a】本発明の実施例による液晶ディスプレイ装置の画素の回路を示す略図である。

【図5b】図5aに示す回路の等価回路を示す略図である。

【図6a】本発明の実施例による画素が正電荷充電時における関連の各種信号を示すタイミング図であり、当該データ線の駆動はドット反転駆動法により実現される。

【図6b】本発明の実施例による画素が負電荷充電時における関連の各種信号を示すタイミング図であり、当該データ線の駆動はドット反転駆動法により実現される。

【図7】本発明の他の実施例による液晶ディスプレイ装置の画素の回路を示す略図である。

【図8】本発明のその他の実施例による液晶ディスプレイ装置の画素の回路を示す略図である。

30

【図9a】本発明の実施例による画素が正電荷充電時における関連の各種信号を示すタイミング図であり、データ線の駆動は2ライン反転駆動法により実現される。

【図9b】本発明の実施例による画素が負電荷充電時における関連の各種信号を示すタイミング図であり、データ線の駆動は2ライン反転駆動法により実現される。

【図10a】本発明の実施例による画素が正電荷充電時における関連の各種信号を示すタイミング図であり、データ線の駆動はカラム反転駆動法により実現される。

【図10b】本発明の実施例による画素が負電荷充電時における関連の各種信号を示すタイミング図であり、データ線の駆動はカラム反転駆動法により実現される。

【図11】本発明の他の実施例による画素を示すレイアウト図である。

40

【図12】本発明のその他の実施例による画素を示すレイアウト図である。

【発明を実施するための形態】

【0023】

本発明をより容易に判るよう以下に本発明の好ましい実施例を説明するが、これは本発明を限定するものではなく、本発明の保護範囲は特許請求の範囲の記載を基準にする。

【0024】

図1に示すように、通常カラー液晶ディスプレイ装置は、二次元画素アレイを備え、且つ、図2aに示すように、各画素は複数のカラー副画素12R、12Gおよび12Bに分けられている。異なるカラー副画素間の主な相違点は、異なるカラーフィルタを用いて液晶層を通った光線を濾過することである。異なるカラー副画素の基本構造はほぼ同じであ

50

る。よって、本発明はカラー副画素12R、12Gおよび12Bのうちの任意の1つを参照して説明する。各カラー副画素を略して画素12といい、且つ、各画素12を2つの副画素に分ける。2つの副画素は、2つの電圧電位を保持するための2つの独立した電極を有し、これにより、画素12上に2つの異なる電界を提供する。

【0025】

図4および図5aに示すように、1つの副画素の電極が電圧電位 V_{p_A} を有し、もう1つの副画素の電極が電圧電位 V_{p_B} を有する。1つの画素12は通常2本のゲート線、つまり第1ゲート線 G_{ate_n} および第2ゲート線 G_{ate_n+1} に関連しており、これらゲート線は図2aに示したゲート線31および32と類似し、 G_{ate_n+1} は次の画素信号の第1ゲート線となることも可能である。ゲート線 G_{ate_n} は、スイッチング素子または薄膜トランジスタ(thin-film transistor, TFT)を介し、電圧電位 V_{p_A} および V_{p_B} を有する各電極をデータ線(図2aに示したデータ線21と類似)に電氣的に接続させるのに用いられる。本発明の他の実施例によれば、画素12において、4つの薄膜トランジスタをスイッチング素子として用いる。図5aに示すように、副画素Aの電極はTFT₁を介してデータ線に接続され、副画素Bの電極はTFT₂を介して当該データ線に接続される。副画素において、副画素Aに関連する液晶層の充電容量は C_{lc_A} であり、副画素Aに形成される電荷蓄積キャパシタは C_{st_A} であって、液晶層両側に位置する電極と共通電圧との間の電圧電位を保つために用いられる(図3参照)。同様に、副画素において、副画素Bに関連する液晶層の充電容量は C_{lc_B} であり、副画素Bに形成される電荷蓄積キャパシタは C_{st_B} であって、液晶層両側に位置する電極と共通電圧との間の電圧電位を保つために用いられる。

【0026】

1例において、図5aに示すように、蓄積キャパシタ C_{st_A} は2つの端を有しており、第1端は副画素Aの電極に接続され、第2端はスイッチング素子TFT₃を介して電圧源 V_{com} に接続される。各スイッチング素子TFT₁、TFT₂およびTFT₃はゲート線 G_{ate_n} に接続され、充電期間においてゲート線信号がオンの時、これらスイッチング素子は導通状態(conducting state)で動作される。これにより、電圧電位 V_{p_C} が V_{com} まで充電され、充電期間において電圧電位 V_{p_A} および V_{p_B} はほぼデータ線電圧レベルまで充電される(図6aに示すように)。第4スイッチング素子TFT₄は、蓄積キャパシタ C_{st_A} の第2端と副画素Bの電極とを電氣的に接続させるのに用いられる。TFT₄のゲートはゲート線 G_{ate_n+1} に接続され、ゲート線 G_{ate_n+1} のゲート線信号がオンの時、TFT₄は、充電期間後の電荷共有期間において導通状態で動作される(図6a参照)。

【0027】

図5bは、図5aに示した画素構造の等価回路図を示す。充電期間、またはゲート線 G_{ate_n} のゲート線信号がオンの時、スイッチング素子TFT₁、TFT₂およびTFT₃はそれぞれ導通状態で動作される。充電期間が終了する時、電圧電位 V_{p_A} 及び V_{p_B} はデータ線信号の電圧レベルによって決められ、かつ電圧レベル V_{p_C} はほぼ V_{com} と同じようになる(図6a参照)。ゲート線 G_{ate_n} のゲート線信号が通過した後、スイッチング素子TFT₁、TFT₂およびTFT₃はそれぞれ非導通状態(non-conducting state)で動作される。蓄積キャパシタと液晶容量 C_{st_A} 、 C_{st_B} 、 C_{lc_A} および C_{lc_B} のために、電圧電位 V_{p_A} 、 V_{p_B} および V_{p_C} は放電によって僅かしか下がらない。ただし、 V_{p_B} は実質的に V_{p_C} より高い。電荷共有期間中、TFT₄は導通状態で動作され、 V_{p_B} は下がって V_{p_C} と等しくなる。この時、 V_{p_C} が V_{com} より高くなり、そのため、 V_{p_A} が同時に上昇される。よって、副画素Aの電圧電位 V_{p_A} が副画素Bの電圧電位 V_{p_B} より高くなる。この電圧電位差は、ゲート線 G_{ate_n+1} のゲート線信号が通過した後もほぼ同じである。そのため、副画素Aの垂直電界が副画素Bの垂直電界より高い。故に、同一画素内の液晶分子が異なるドメインにおいて異なる方向に配向されるようになるので、液晶ディスプレイ装置のカラー品質が改善される。ここで注意すべきことは、容量 C_{lc_A} および C_{lc_B} 及びキ

ャパシタ C_{st_B} の一端 (図 5 b 参照) が、図 3 に示す第 2 基板の V_{com} に接続されることである。本発明の 1 例では、同じ V_{com} が図 5 a、図 7 および図 8 に示す TFT_3 (例えばドレイン端) にも接続される。これにより、充電期間が終了しようとする時、電圧 V_{p_C} が図 6 a に示す V_{com} とほぼ等しい。また本発明の別の実施例において、 TFT_3 に接続される直流電圧源が V_{com} とは異なり、第 1 基板または第 2 基板により提供されることも可能である。例えば、当該直流電圧が V_{com} より低くまたは高くても良い。よって、 TFT_3 のドレイン電圧が、ポジティブフレーム (positive frame) とネガティブフレーム (negative frame) との間の電圧差 ($V_{p_A} - V_{p_B}$) の平衡を保つように最適化される。

【0028】

10

図 6 a に示すタイミング図において、データ電圧またはデータ線の電圧レベルは、充電期間 (正電荷充電) において V_{com} より高い。したがって、正電荷充電期間において、データ電圧 $= V_{p_A} = V_{p_B} > V_{p_C} = V_{com}$ であり、電荷共有期間において、

$V_{p_A} > V_{p_B} = V_{p_C} > V_{com}$ である。

【0029】

ここで注意すべきことは、本発明は負電荷充電にも適用可能である。負電荷充電の場合、図 6 b に示すように、充電期間において当該データ電圧が V_{com} より低い。よって負電荷充電期間では、

データ電圧 $= V_{p_A} = V_{p_B} < V_{p_C} = V_{com}$ であり、

20

電荷共有期間では、

$V_{p_A} < V_{p_B} = V_{p_C} < V_{com}$ である。

【0030】

図 7 および図 8 は本発明の異なる実施例を示している。図 7 に示す実施例では、 C_{st_A} の代わりにキャパシタ C_{cs} を用いて、副画素 A と副画素 B と間の電荷共有を実現する。よって、キャパシタ C_{cs} の第 1 端が副画素 A の電極に電氣的に接続される。キャパシタ C_{cs} の第 2 端が TFT_3 を介して V_{com} に接続され、かつ、 TFT_4 を介して副画素 B の電極に接続される。この実施例における画素構造の動作原理は図 5 a に示す実施例と類似している。

【0031】

30

図 8 に示す実施例では、付加キャパシタ C_{cs} が V_{p_C} および V_{p_B} に接続される。

【0032】

図 11 は、図 2 a に示したカラー画素 12 R、12 G および 12 B のうちの任意の 1 つのようなカラー画素の例示的な設計レイアウトを示している。図 11 におけるゲート線 G_{ate_n} および G_{ate_n+1} は図 2 a のゲート線 31 および 32 に相当する。データ線 D_{ata} は TFT_1 および TFT_2 を介して V_{p_A} および V_{p_B} の電極にそれぞれ接続される。 V_{p_C} の電氣的導通経路は TFT_4 を介して V_{p_B} の電極に接続され、かつ TFT_3 を介して V_{com} に接続される。データ線 D_{ata+1} は隣接するカラー画素のデータ線である。

【0033】

40

本発明は、図 2 a に示すようにトライゲート画素アレイを有する液晶ディスプレイ装置に適用することも可能である。図 12 は、図 2 b のカラー画素 12 R、12 G および 12 B のうち任意の 1 つのようなカラー画素 12 の例示的な設計レイアウトを示している。図 12 におけるデータ線 D_{ata} および D_{ata+1} は図 2 b のデータ線 21 および 22 に相当する。データ線 D_{ata} は TFT_1 および TFT_2 を介して V_{p_A} および V_{p_B} の電極にそれぞれ接続される。データ線 D_{ata+1} は隣接するカラー画素のデータ線である。図 12 に示すカラー画素 12 が図 2 b に示す副画素 12 R に相当するとすれば、ゲート線 G_{ate_n} 、 G_{ate_n+1} および G_{ate_n+2} は図 2 b のゲート線 31、32 および 33 に相当する。

【0034】

50

従来のパターン化垂直配向型液晶ディスプレイ装置において、 V_{p_C} と V_{com} の間に接続される付加キャパシタが、電荷共有期間において V_{p_A} と V_{p_B} 間の電荷共有に用いられる。当該付加キャパシタがカラー画素12の一部面積を占めるため、カラー画素の開口率 (aperture ratio) が低下されてしまう。また、充電期間終了時、当該電圧電位 V_{p_C} が V_{com} より高い。一方、本発明のその他の実施例によれば、充電期間終了時、電圧電位 V_{p_C} がほぼ V_{com} と等しい。よって、電荷共有前、従来のパターン化垂直配向型液晶ディスプレイ装置における V_{p_B} と V_{p_C} 間の電圧電位差が、本発明の各実施例による V_{p_B} と V_{p_C} 間の電圧電位差より小さい。その結果、電荷共有後、従来のパターン化垂直配向型液晶ディスプレイ装置における V_{p_B} と V_{p_C} 間の電圧電位差が、本発明の各実施例による V_{p_B} と V_{p_C} 間の電圧電位差より小さい。上記のような理由により、本発明の電荷共有方法によって、液晶ディスプレイ装置のカラー品質が向上される。

10

【0035】

図6aおよび図6bのタイミング図は、ドット反転 (dot inversion) 駆動法を用いたときのデータ電圧レベルを示している。ドット反転駆動法において、時間フレームNの時、当該データ線電圧レベルは充電期間において高いレベルにあり、電荷共有期間において低いレベルにある。時間フレームN+1の時、データ線電圧レベルは充電期間において低いレベルにあり、電荷共有期間において高いレベルにある。注意すべきことは、本発明は2ライン (2-line) 反転駆動法およびカラム (column) 反転駆動法に適用することも可能である。2ライン反転駆動法による正電荷充電時、図9aに示すように、時間フレームNにおいてデータ線電圧レベルは充電期間または電荷共有期間のいずれにおいても高いレベルにある。2ライン反転駆動法による負電荷充電時、図9bに示すように、時間フレームN+1においてデータ線電圧レベルは充電期間または電荷共有期間のいずれにおいても低いレベルにある。また、カラム反転駆動法による正電荷充電時、図10aに示すように、時間フレームNにおいてデータ線電圧レベルは高いレベルにある。カラム反転駆動法による負電荷充電時、図10bに示すように、時間フレームN+1においてデータ線電圧レベルは低いレベルにある。

20

【0036】

つまり、本発明の各実施例によれば、複数の画素を有する液晶ディスプレイ装置に用いる駆動方法は、

30

第1副画素の第1電極および第2副画素の第2電極を提供する工程、及び、

前記第1電極に接続される第1キャパシタ端および第2キャパシタ端を有するキャパシタを提供する工程、

を含み、

充電期間において、

第1および第2電極をデータ線に電氣的に接続させ、当該データ線は第1電圧源に関連するデータ線電圧レベルを持ち、

第2キャパシタ端を第2電圧源に電氣的に接続させ、

電荷共有期間において、

第1及び第2電極とデータ線とを電氣的に切断させ、

40

第2キャパシタ端と第2電圧源とを電氣的に切断させ、且つ、

第2キャパシタ端と第2電極を電氣的に接続させ、電荷共有期間において第1電圧源に関連する第1電極の電圧電位を、第1電圧源に関連する第2電極の電圧電位より高くまたは低くする。

【0037】

第1電圧源と第2電圧源は互いに電氣的に独立している。第1電極は第1スイッチング素子を介してデータ線に接続され、第2電極は第2スイッチング素子を介してデータ線に接続され、かつ第2キャパシタ端は第3スイッチング素子を介して第2電圧源に接続される。前記第1、第2および第3スイッチング素子はそれぞれ導通状態および非導通状態で動作可能であり、充電期間において前記第1、第2および第3スイッチング素子はそれぞれ

50

れ導通状態で動作され、電荷共有期間において前記第1、第2および第3スイッチング素子はそれぞれ非導通状態で動作される。前記第2キャパシタ端は第4スイッチング素子を介して第2電極に接続され、前記第4スイッチング素子は導通状態および非導通状態で動作可能であり、充電期間において当該第4スイッチング素子は非導通状態で動作され、電荷共有期間において当該第4スイッチング素子は導通状態で動作される。各画素は、充電期間においてゲート信号を供給するための第1ゲート線を含み、第1、第2および第3スイッチング素子はそれぞれトランジスタを含み、当該トランジスタは第1ゲート線に接続されるゲート端を有し、これによって、第1、第2および第3スイッチング素子がそれぞれ第1ゲート信号に応じて導通状態で動作される。各画素は、電荷共有期間において第2ゲート信号を供給するための第2ゲート線を更に含み、第4スイッチング素子は付加トランジスタを含み、当該付加トランジスタは第2ゲート線に接続されるゲート端を有することによって、第4スイッチング素子が第2ゲート信号により導通状態で動作される。電荷共有期間後の一定の期間内で、当該第1、第2、第3および第4スイッチング素子は非導通状態で動作され、及び、充電期間と電荷共有期間との間の一定の期間内においても、それぞれ非導通状態で動作される。その内、第4スイッチング素子の切り替えに用いられる第2ゲート線は、次の画素信号の第1ゲート線としても良く、従って、1ユニットの画素が1本のゲート信号のみを有するだけで良く、画素の光透過効率が高められる。

10

【0038】

本発明の各実施例による液晶ディスプレイ装置は、第1基板、第2基板および液晶層を含む。当該液晶層は第1基板と第2基板との間に配置され、複数の画素を形成されており、そのうち、少なくとも一部の画素が第1副画素および第2副画素を有し、また、各画素は、充電期間後に電荷共有期間を有する。前記第1副画素は、第1基板に配置される第1電極を含み、当該第1電極は、第2基板の第1電圧レベルに関連する第1電圧電位を第1副画素中の液晶層に印加するのに用いられ、且つ、当該第1電極はキャパシタの第1端に電氣的に接続される。

20

【0039】

また、第2副画素は、第1基板に配置される第2電極を含み、当該第2電極は、前記第1電圧レベルに関連する第2電圧電位を第2副画素中の液晶層に印加するのに用いられる。

【0040】

充電期間において、

第1および第2電極はデータ線に電氣的に接続され、当該データ線は第1電圧レベルに関連するデータ線電圧レベルを持ち、

キャパシタの第2端は、第2電圧レベルを持つ電圧源に電氣的に接続され、
電荷共有期間において、

第1および第2電極とデータ線とが電氣的に切断され、
キャパシタの第2端と電圧源とが電氣的に切断され、かつ、
キャパシタの第2端が第2電極に電氣的に接続される。

30

【0041】

そのうち、充電期間において当該データ線電圧レベルが第2電圧レベルより高い或いは低い。よって、電荷共有期間において、当該第1電圧レベルが第2電圧レベルより高い或いは低い。

40

【0042】

前記液晶ディスプレイ装置は、第1電極とデータ線とを電氣的に接続させる第1スイッチング素子と、第2電極とデータ線とを電氣的に接続させる第2スイッチング素子と、キャパシタの第2端を同一または異なる電圧源に電氣的に接続させる第3スイッチング素子と、を含み、前記第1、第2および第3スイッチング素子は、それぞれ導通状態および非導通状態で動作可能であり、充電期間において当該第1、第2および第3スイッチング素子はそれぞれ導通状態で動作され、電荷共有期間において当該第1、第2および第3スイッチング素子はそれぞれ非導通状態で動作される。前記液晶ディスプレイ装置は、キャパ

50

シタの第2端と第2電極とを電氣的に接続させる第4スイッチング素子を更に含み、当該第4スイッチング素子は導通状態および非導通状態で動作可能であり、充電期間において当該第4スイッチング素子は非導通状態で動作され、電荷共有期間において当該第4スイッチング素子は導通状態で動作される。

【0043】

本発明の1例によれば、各画素は、充電期間において第1ゲート信号を提供するための第1ゲート線を含み、第1、第2および第3スイッチング素子はトランジスタを含み、当該トランジスタは第1ゲート線に接続されるゲート端を有し、よって、第1、第2および第3スイッチング素子が第1ゲート信号によりそれぞれ導通状態で動作される。各画素は、電荷共有期間において第2ゲート信号を提供するための第2ゲート線を更に含み、第4
10
スイッチング素子は付加トランジスタを含み、当該付加トランジスタが第2ゲート線に接続されるゲート端を有し、これによって第4スイッチング素子が第2ゲート信号により導通状態で動作される。電荷共有期間後の一定の期間内に、当該第1、第2、第3および第4スイッチング素子はそれぞれ非導通状態で動作され、かつ、充電期間と電荷共有期間との間の一定の期間内において、それぞれ非導通状態で動作される。

【0044】

以上、本発明の好適な実施例をあげ説明したが、本発明はこれら実施例により限定されるものではない。当業者であれば、本発明の精神と範囲を逸脱しない限り、多少の変更や潤色を加えることができる。よって、本発明の保護範囲は特許請求の範囲の記載を基準とする。
20

【符号の説明】

【0045】

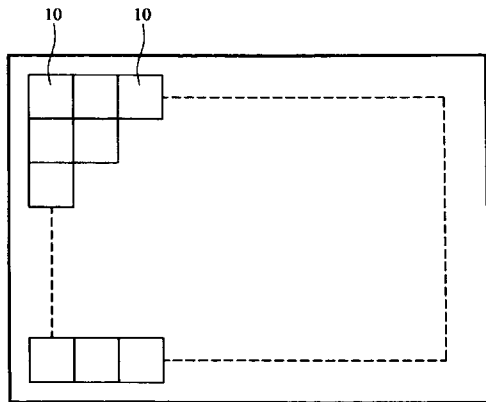
1 液晶ディスプレイパネル
10 画素
12 画素
12R、12G、12B 副画素
21、22、23、24 データ線
Data、Data+1 データ線
31、32、33、34 ゲート線
Gate_n、Gate_{n+1}、Gate_{n+2} ゲート線
TFT₁、TFT₂、TFT₃、TFT₄ 薄膜トランジスタ
Cst_A、Cst_B、Ccs キャパシタ

10

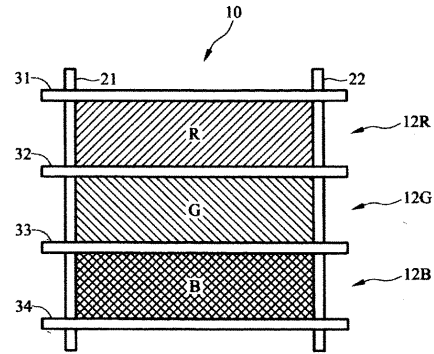
20

30

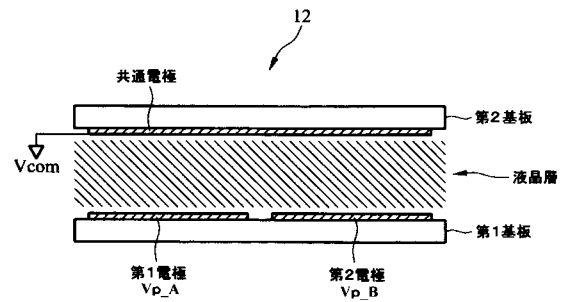
【図 1】



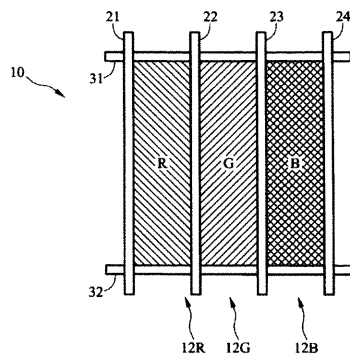
【図 2 b】



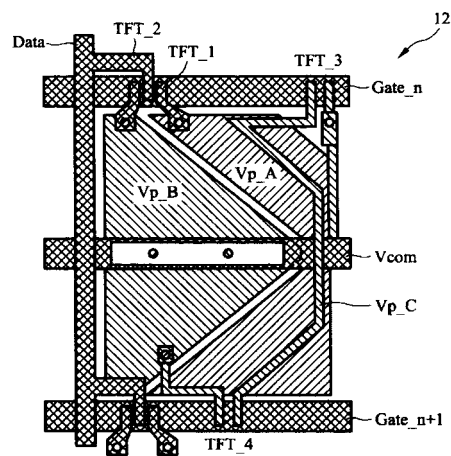
【図 3】



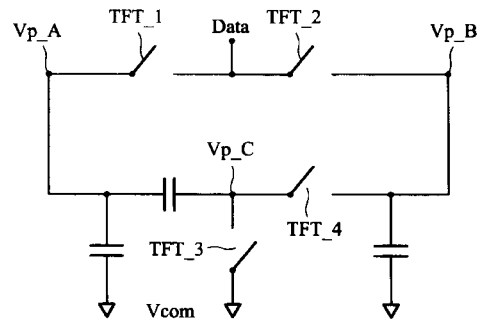
【図 2 a】



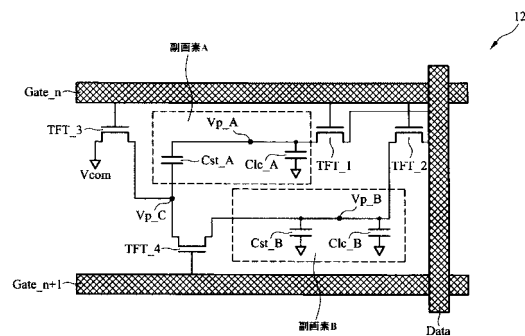
【図 4】



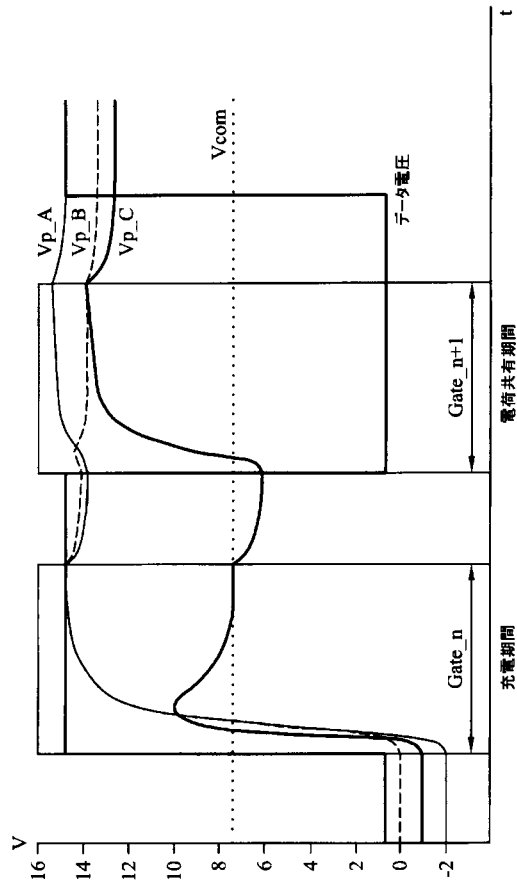
【図 5 b】



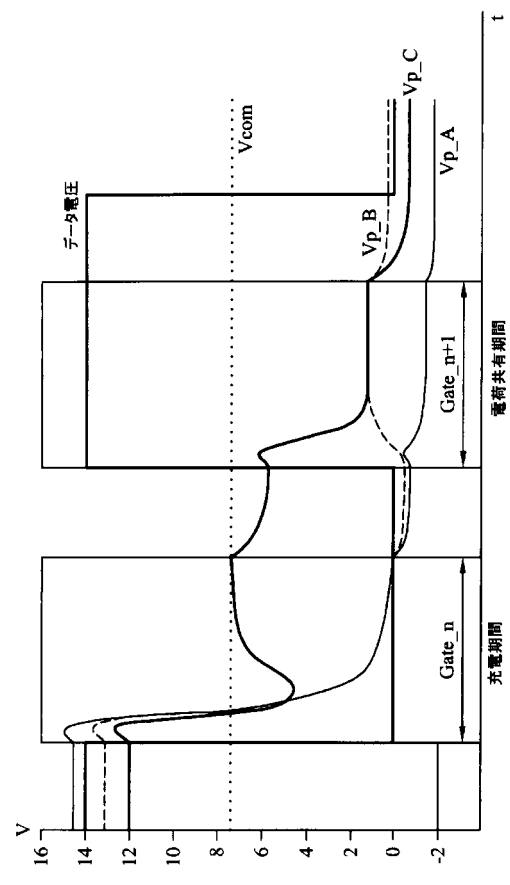
【図 5 a】



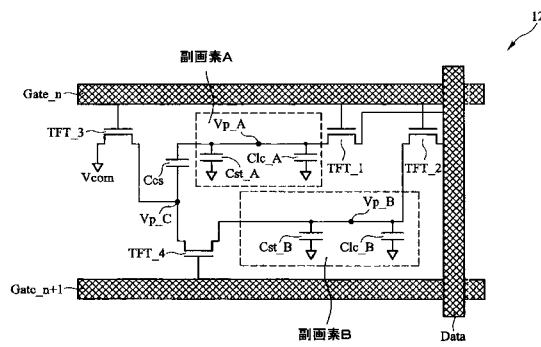
【図 6 a】



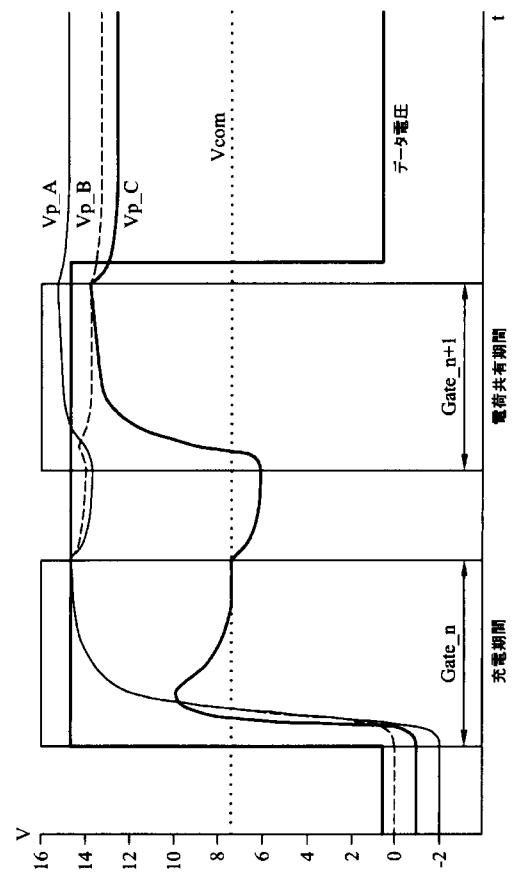
【図 6 b】



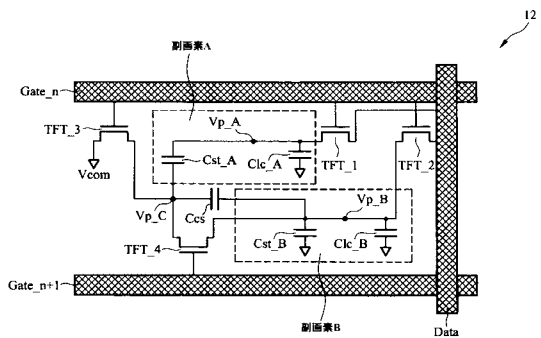
【図 7】



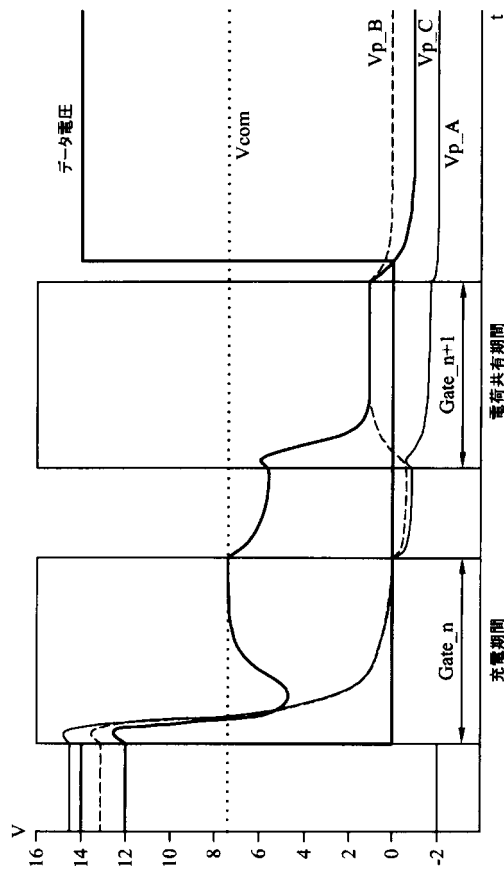
【図 9 a】



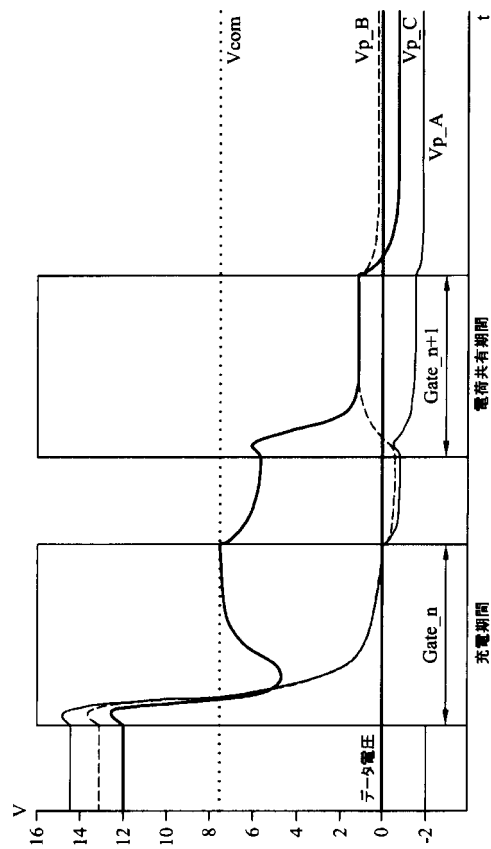
【図 8】



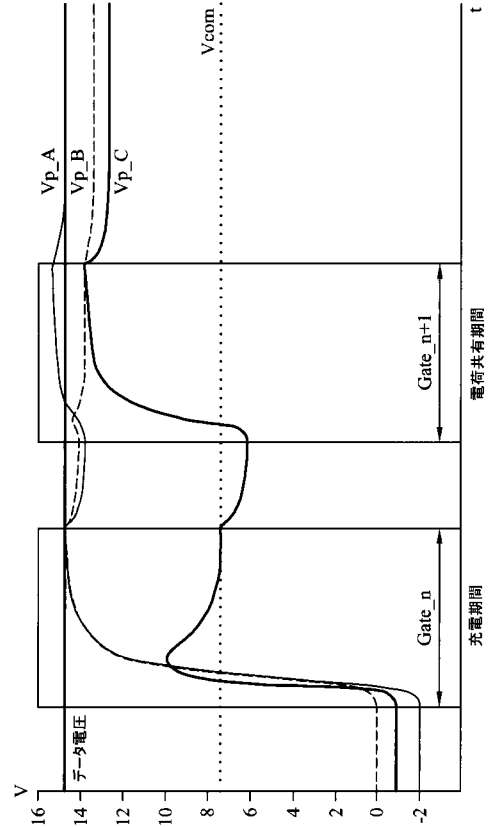
【図 9 b】



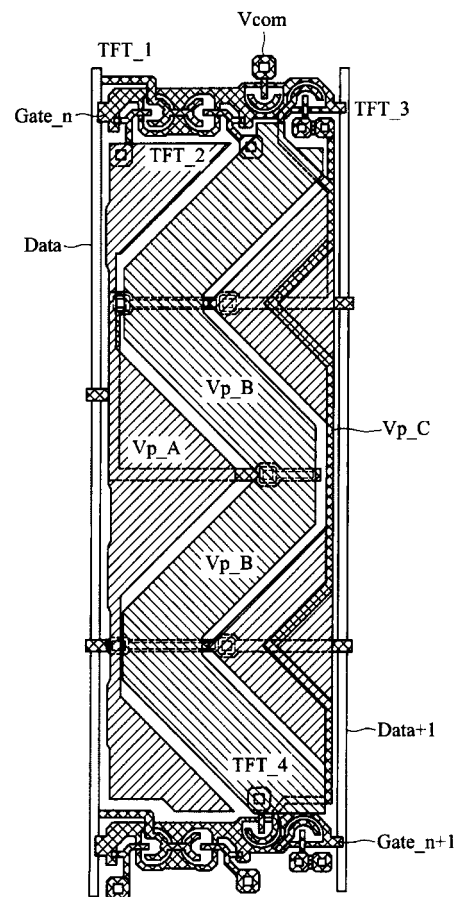
【図 10 b】



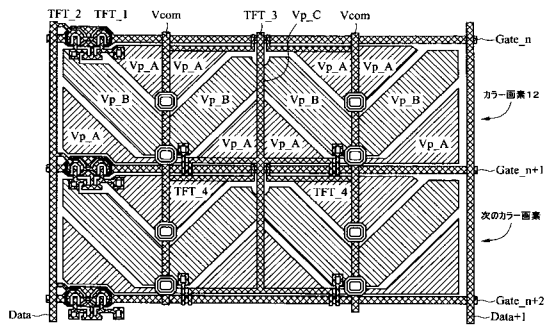
【図 10 a】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 8 0 G
G 0 9 G 3/36

(72)発明者 黄 雪瑛
台湾新竹市科学工業園區力行二路1号 友達光電股▲ふん▼有限公司内
(72)発明者 楊 振國
台湾新竹市科学工業園區力行二路1号 友達光電股▲ふん▼有限公司内
(72)発明者 江 明峰
台湾新竹市科学工業園區力行二路1号 友達光電股▲ふん▼有限公司内

審査官 藤田 都志行

(56)参考文献 特開2009-128900 (JP, A)

(58)調査した分野(Int.Cl., DB名)
G 0 2 F 1 / 1 3 3
G 0 9 G 3 / 2 0
G 0 9 G 3 / 3 6

专利名称(译)	液晶显示装置		
公开(公告)号	JP4966341B2	公开(公告)日	2012-07-04
申请号	JP2009155235	申请日	2009-06-30
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股▲ふん▼有限公司		
当前申请(专利权)人(译)	友达光电股▲ふん▼有限公司		
[标]发明人	頼明昇 黄雪瑛 楊振國 江明峰		
发明人	頼 明昇 黄 雪瑛 楊 振國 江 明峰		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G02F1/136213 G02F1/13624 G02F2001/134345 G09G3/3648 G09G2300/0426 G09G2300/0443 G09G2300/0447 G09G2300/0465 G09G2310/0251 G09G2330/023		
FI分类号	G02F1/133.550 G09G3/20.621.M G09G3/20.622.D G09G3/20.623.C G09G3/20.624.B G09G3/20.680. G G09G3/36 G02F1/133.510		
F-TERM分类号	2H193/ZA04 2H193/ZA07 2H193/ZA08 2H193/ZA19 2H193/ZB02 2H193/ZB03 2H193/ZB06 2H193/ /ZB14 2H193/ZB16 2H193/ZC04 2H193/ZC05 2H193/ZC07 2H193/ZC08 2H193/ZC13 2H193/ZC25 2H193/ZD14 2H193/ZQ11 2H193/ZQ44 2H193/ZQ47 5C006/AA22 5C006/AC24 5C006/AF59 5C006/ /BB15 5C006/BC05 5C006/FA54 5C006/FA55 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD01 5C080/EE28 5C080/EE30 5C080/FF07 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06		
优先权	12/218224 2008-07-10 US		
其他公开文献	JP2010020302A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供液晶显示器及其驱动方法。ŽSOLUTION：在多域垂直配向液晶显示器中，像素包括两个子像素。附加开关元件用于在电荷共享时段期间和之后实现一个子像素中的电极电压电势与另一个子像素中的电极电压电势之间的电压差。子像素中的电极通过电荷共享电容器和控制开关元件彼此连接。在电荷共享时段之前，控制开关元件在非导通状态下操作，并且每个子像素电极的电压电势基本相同。在电荷共享时段期间，控制开关元件在导通状态下操作以促进电荷共享。附加的开关元件用于更有效地实现电压差，而无需额外的电容器。Ž

【 図 4 】

