

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-119746

(P2014-119746A)

(43) 公開日 平成26年6月30日(2014.6.30)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1343 (2006.01)	G02F 1/1343	2H092
G09F 9/30 (2006.01)	G09F 9/30 338	5C094
G09F 9/00 (2006.01)	G09F 9/30 330Z	5G435
	G09F 9/00 346A	

審査請求 有 請求項の数 9 O L (全 21 頁)

(21) 出願番号	特願2013-176687 (P2013-176687)	(71) 出願人	501426046 エルジー ディスプレイ カンパニー リ ミテッド 大韓民国 ソウル、ヨンドゥンポグ、ヨ ウィーテロ 128
(22) 出願日	平成25年8月28日 (2013.8.28)	(74) 代理人	100094112 弁理士 岡部 譲
(31) 優先権主張番号	10-2012-0145542	(74) 代理人	100106183 弁理士 吉澤 弘司
(32) 優先日	平成24年12月13日 (2012.12.13)	(74) 代理人	100128657 弁理士 三山 勝巳
(33) 優先権主張国	韓国 (KR)	(72) 発明者	▲チョ▼ 在 亨 大韓民国 釜山廣域市 海雲臺區 佐洞 ドゥサン ドングック アパート 139 4 (3/1) 108-1801 最終頁に続く

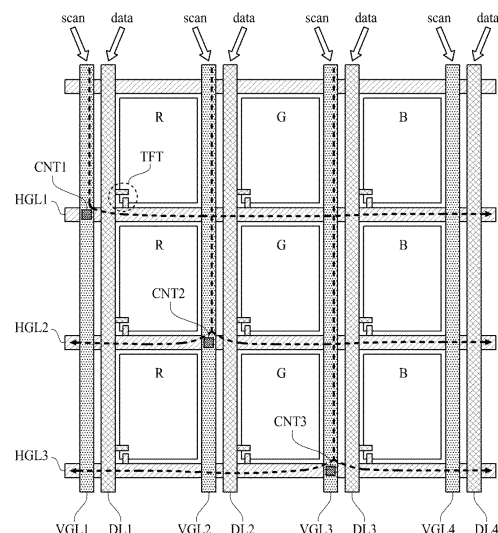
(54) 【発明の名称】 液晶ディスプレイ装置

(57) 【要約】

【課題】ベゼルサイズを減らしてデザイン美感を高めることができる液晶ディスプレイ装置を提供する。

【解決手段】液晶パネル内で垂直方向に形成された複数の垂直ゲートライン及び複数のデータラインと；液晶パネル内で水平方向に形成された複数の水平ゲートラインであって、複数の垂直ゲートラインとは異なるレイヤに形成されている複数の水平ゲートラインと；液晶パネルの上側または下側の非表示領域に配置され、複数の垂直ゲートラインと接続されてスキャン信号を供給し、複数のデータラインと接続されてデータ電圧を供給する複数のドライバICとを備え、複数の垂直ゲートラインと複数の水平ゲートラインは、互いに重畳する領域で1ラインずつ対をなしてコンタクトを通じて電氣的に接続され、複数の垂直ゲートラインと複数のデータラインは、互いに異なるレイヤに形成されていることを特徴とする液晶ディスプレイ装置を提供する。

【選択図】図6



【特許請求の範囲】**【請求項 1】**

液晶パネル内で垂直方向に形成された複数の垂直ゲートライン及び複数のデータラインと；

前記液晶パネル内で水平方向に形成された複数の水平ゲートラインであって、前記複数の垂直ゲートラインとは異なるレイヤに形成されている複数の水平ゲートラインと；

前記液晶パネルの上側または下側の非表示領域に配置され、前記複数の垂直ゲートラインと接続されてスキャン信号を供給し、前記複数のデータラインと接続されてデータ電圧を供給する複数のドライバICとを備え、

前記複数の垂直ゲートラインと前記複数の水平ゲートラインは、互いに重畳する領域で 1 ラインずつ対をなしてコンタクトを通じて電氣的に接続され、

前記複数の垂直ゲートラインと前記複数のデータラインは、互いに異なるレイヤに形成されていることを特徴とする、液晶ディスプレイ装置。

【請求項 2】

複数の共通電圧ラインをさらに備え、

前記液晶パネル内の第 1 レイヤに前記複数の垂直ゲートラインが形成され、

前記液晶パネル内であって前記第 1 レイヤの上側に位置する第 2 レイヤに前記複数のデータライン及び前記複数の共通電圧ラインが形成されていることを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 3】

前記第 1 レイヤと前記第 2 レイヤの間に形成された絶縁層と、

前記データライン及び前記共通電圧ライン上部に形成されたゲート絶縁層及び保護層と、

前記保護層上部に形成された平坦化層とをさらに備えることを特徴とする、請求項 2 に記載の液晶ディスプレイ装置。

【請求項 4】

前記液晶パネル内の第 1 レイヤに形成された複数の共通電圧ラインをさらに備え、

前記液晶パネル内の第 2 レイヤに前記複数の垂直ゲートライン及び前記複数のデータラインが形成されていることを特徴とする請求項 1 に記載の液晶ディスプレイ装置。

【請求項 5】

前記第 1 レイヤと前記第 2 レイヤの間に形成されたゲート絶縁層と、

前記データライン及び前記共通電圧ライン上部に形成された保護層と、

前記保護層上部に形成された平坦化層とをさらに備えることを特徴とする、請求項 4 に記載の液晶ディスプレイ装置。

【請求項 6】

複数の共通電圧ラインをさらに備え、

前記液晶パネル内の第 1 レイヤに前記複数の垂直ゲートライン及び前記複数のデータラインが形成され、

前記液晶パネル内であって前記第 1 レイヤの上側に位置する第 2 レイヤに前記共通電圧ラインが形成されていることを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 7】

前記第 1 レイヤと前記第 2 レイヤの間に形成されたゲート絶縁層と、

前記共通電圧ライン上部に形成された保護層と、

前記保護層上部に形成された平坦化層とをさらに備えることを特徴とする、請求項 6 に記載の液晶ディスプレイ装置。

【請求項 8】

複数の共通電圧ラインをさらに備え、

前記液晶パネル内の第 1 レイヤに前記複数の垂直ゲートラインが形成され、

前記液晶パネル内であって前記第 1 レイヤの上側に位置する第 2 レイヤに前記共通電圧ラインが形成され、

10

20

30

40

50

前記液晶パネル内であって前記第２レイヤの上側に位置する第３レイヤに前記データラインが形成されていることを特徴とする、請求項１に記載の液晶ディスプレイ装置。

【請求項９】

前記第１レイヤと前記第２レイヤの間に形成されたゲート絶縁層と、

前記第２レイヤと前記第３レイヤの間に形成された保護層と、

前記データライン上部に形成された絶縁層及び平坦化層をさらに備えることを特徴とする、請求項８に記載の液晶ディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【０００１】

10

本発明は、フラットパネルディスプレイ装置に関するもので、特にベゼル（Bezel）のサイズを減らしてデザイン美感を高めることができる液晶ディスプレイ装置に関するものである。

【背景技術】

【０００２】

移動通信端末、ノートパソコンのような各種の携帯用電子機器の発展に伴って、これに適用できるフラットパネルディスプレイ装置に対する要求が増大している。

【０００３】

フラットパネルディスプレイ装置としては、液晶ディスプレイ装置（LCD：Liquid Crystal Display Device）、プラズマディスプレイパネル（PDP：Plasma Display Panel）、電界放出ディスプレイ装置（Field Emission Display Device）、有機発光ダイオードディスプレイ装置（OLED：Organic Light Emitting Display Device）などが開発されている。

20

【０００４】

フラットパネルディスプレイ装置のうち液晶ディスプレイ装置（LCD）は、量産技術の発展、駆動手段の容易性、低電力消費、高画質具現及び大画面具現の長所などによって携帯用機器に適しており、そのため適用分野が持続的に拡大されている。

【０００５】

図１は、従来技術による液晶ディスプレイ装置を概略的に示す図面であり、図２は従来技術による液晶ディスプレイ装置のピクセル構造を示す図面である。

30

【０００６】

図１及び図２を参照すると、液晶ディスプレイ装置は、複数のピクセルがマトリックス形態に配列された液晶パネルと、液晶パネルを駆動するための駆動回路部と、液晶パネルに光を供給するバックライトユニット（図示せず）と、液晶パネルと駆動回路部を囲むように形成されたベゼル（図示せず）を含む。

【０００７】

液晶パネルは、複数のピクセル及びピクセルを駆動させるためのラインが形成された下部基板（TFTアレイ基板）と、カラーフィルタ及びブラックマトリックスが形成された上部基板（カラーフィルタアレイ基板）及び上記２つの基板間に介在された液晶層を含む。

40

【０００８】

液晶パネルの下部基板には、複数のゲートラインと複数のデータラインが交差するように形成されており、複数のゲートラインと複数のデータラインが交差した領域にピクセルが形成される。ピクセルそれぞれには、スイッチング素子としてTFT（Thin Film Transistor）が形成されており、電界を印加するためのピクセル電極及び共通電極が形成されている。

【０００９】

このような、液晶パネルは、画像が表示される表示領域（１０）と、画像が表示されない非表示領域を含む。

【００１０】

50

液晶パネルの上側非表示領域にデータドライバ(40)が接続されている。液晶パネルの下部基板の外郭部非表示領域には、外部からピクセルの駆動のための信号が印加される複数のパッドで構成されたパッド領域が形成されており、上記パッドとTFT及び電極を連結させるリンクラインが形成されている。

【0011】

図3は、従来技術による液晶パネルの非表示領域を示す断面図である。

【0012】

図3を参照すると、シール(30、seal)はピクセルが形成されているアクティブ領域の外郭、即ち、非表示領域に形成され、シール(30)を用いて上部基板(1)と下部基板(2)が合着される。

10

【0013】

液晶パネルに付着される駆動回路部による液晶ディスプレイ装置の製造費用を削減し、体積及び重さを減少させるために、内蔵シフトレジスタを下部基板(20)に形成するゲートインパネル(GIP: Gate In Panel)方式が適用されている。液晶パネルの左側及び右側非表示領域にGIP方式でゲートドライバを形成することによって、液晶パネルのゲートラインに信号を印加するためのパッド領域及びリンクラインを削除させている。

【0014】

このような、ゲートドライバ及びデータドライバは、印刷回路基板(50、PCB)に実装されたタイミングコントローラ及び電源供給部から駆動信号と駆動電圧の供給を受けて駆動される。

20

【0015】

GIP方式のゲートドライバが下部基板(2)の左側及び右側非表示領域に形成され、図3においては下部基板(2)の左側に形成されたゲートドライバのみを示している。

【0016】

GIP方式のゲートドライバは、共通電圧(Vcom)が印加される共通電圧リンク領域(22)、グラウンド(GND)リンク領域(24)及び液晶パネルのTFTをスイッチングさせるためのスキャン信号を生成するシフトレジスタロジック領域(26)を含んで構成される。

【0017】

ゲートドライバを別途のチップに製作して液晶パネルと連結させる方式と対比して詳察すると、GIP方式のゲートドライバを適用することによって、液晶ディスプレイ装置の製造費用を削減し、体積及び重さを減少させることができるが、液晶パネルの左側と右側のベゼルサイズが増加する短所がある。

30

【0018】

図3に示された通り、ベゼルサイズの増加を減らすために、グラウンドリンク領域(24)をシール(30)とオーバーラップさせている。しかし、共通電圧リンク領域(22)が1mm内外の幅を有するように形成されており、GIPのシフトレジスタロジック領域(26)が5mm~6mmの幅を有するように形成されている。これにより、左右側ベゼル幅が7mm~8mmに形成されてサイズを減らすのに限界があり、デザイン美感が低下する短所がある。

40

【0019】

GIPのラインの幅及びラインの間の間隔を一定水準以下に減らすことに限界があるため、狭い(narrow)ベゼルを具現するには困難がある。ベゼルサイズを減らすためにラインの幅及び間隔を減らす場合、ライン抵抗が増加して信号の歪みが発生し、シフトレジスタロジックが誤作動する問題がある。特に、GIPのラインは、削除が不可能なため理想的な狭ベゼルの具現が難しく、さらにボーダレスパネルの具現が不可能な問題がある。

【0020】

このような問題を改善するための方案として、TFTアレイ基板とカラーフィルタアレイ基板の位置を変えて、TFTアレイ基板を上側に配置する構造が提案された。しかし、

50

TFTアレイ基板に形成された多数のラインにより外部光が反射されて画像の視認性が低下する他の問題がある。

【先行技術文献】

【特許文献】

【0021】

【特許文献1】特開2013-125277号公報

【発明の概要】

【発明が解決しようとする課題】

【0022】

本発明は、上述した問題を解決するためのものであって、液晶パネルの外郭に形成されるベゼルのサイズが減少された液晶ディスプレイ装置を提供することを技術的課題とする。

10

【0023】

本発明は、上述した問題を解決するためのものであって、デザイン美感の高い液晶ディスプレイ装置を提供することを技術的課題とする。

【0024】

本発明は、上述した問題を解決するためのものであって、パッド領域のサイズが減少された液晶ディスプレイ装置を提供することを技術的課題とする。

【0025】

本発明は、上述した問題を解決するためのものであって、製造費用が節減された液晶ディスプレイ装置を提供することを技術的課題とする。

20

【0026】

上述の本発明の技術的課題以外にも、本発明の他の特徴及び利点が、以下において記述されたり、そのような記述及び説明から本発明の属する技術分野における通常の知識を有する者に明確に理解できるものである。

【課題を解決するための手段】

【0027】

本発明の実施例による液晶ディスプレイ装置は、液晶パネル内で垂直方向に形成された複数の垂直ゲートライン及び複数のデータラインと；液晶パネル内で水平方向に形成された複数の水平ゲートラインであって、複数の垂直ゲートラインとは異なるレイヤに形成されている複数の水平ゲートラインと；液晶パネルの上側または下側の非表示領域に配置され、複数の垂直ゲートラインと接続されてスキャン信号を供給し、複数のデータラインと接続されてデータ電圧を供給する複数のドライバICとを備え、複数の垂直ゲートラインと複数の水平ゲートラインは、互いに重畳する領域で1ラインずつ対をなしてコンタクトを通じて電氣的に接続され、複数の垂直ゲートラインと複数のデータラインは、互いに異なるレイヤに形成されていることを特徴とする。

30

【発明の効果】

【0028】

本発明の実施例による液晶ディスプレイ装置は、液晶パネルの外郭に形成されるベゼルのサイズを減らすことができる。

40

【0029】

本発明の実施例による液晶ディスプレイ装置は、デザイン美感を向上させることができる。

【0030】

本発明の実施例による液晶ディスプレイ装置は、液晶パネルの下側、左側及び右側の機構物が前面に露出されないようにして狭ベゼル及びボーダレスを具現することができる。

【0031】

本発明の実施例による液晶ディスプレイ装置は、ピクセルの開口率を高めて画像の輝度を高めることができ、バックライト部品を節減して製造費用を減らすことができる。

【0032】

50

本発明の実施例による液晶ディスプレイ装置は、パッド領域のサイズを減少させることができる。

【0033】

本発明の実施例による液晶ディスプレイ装置は、製造費用を節減させることができる。

【0034】

これ以外にも、本発明の実施例を通じて本発明の他の特徴及び利点が新たに把握されることも可能である。

【図面の簡単な説明】

【0035】

【図1】従来技術による液晶ディスプレイ装置を概略的に示す図である。

10

【図2】従来技術による液晶ディスプレイ装置のピクセル構造を示す図である。

【図3】従来技術による液晶パネルの非表示領域を示す断面図である。

【図4】本発明の実施例による液晶ディスプレイ装置を概略的に示す図である。

【図5】本発明の実施例による液晶ディスプレイ装置のドライバICを示す図である。

【図6】本発明の第1実施例による液晶ディスプレイ装置のピクセル構造を示す図である。

。

【図7】本発明の実施例による液晶ディスプレイ装置の左側及び右側ベゼルサイズを説明するための図である。

【図8】本発明の第1実施例による液晶ディスプレイ装置のピクセル構造を具体的に示す図である。

20

【図9】図8に示されたA1 - A2線による断面図である。

【図10】本発明の第2実施例による液晶ディスプレイ装置のピクセル構造を具体的に示す図である。

【図11】図10に示されたB1 - B2線による断面図であって、ピクセルの開口領域が増加されたことを示す図である。

【図12】本発明の第1実施例のピクセル構造において垂直ゲートラインと共通電極の間に寄生キャパシタンスが形成されるのを示す図である。

【図13】本発明の第3実施例による液晶ディスプレイ装置のピクセル構造を示す断面図である。

【図14】本発明の第4実施例による液晶ディスプレイ装置のピクセル構造を示す断面図である。

30

【図15】本発明の第5実施例による液晶ディスプレイ装置のピクセル構造を示す断面図である。

【図16】本発明の他の実施例であって、液晶パネルが垂直方向に長く形成されたものを示す図である。

【発明を実施するための形態】

【0036】

本明細書で各図面の構成要素に参照番号を付加するにおいて、同一の構成要素に限ってはたとえ他の図面上に表示されても可能な限り同一の番号を記載した。

【0037】

40

一方、本明細書において記述される用語の意味は次の通り理解されなければならない。単数の表現は、文脈上明確に異なるように定義しない限り複数の表現を含むものとして理解されるべきであり、「第1」、「第2」などの用語は、1つの構成要素を他の構成要素から区別するためのものであって、これらの用語によって権利範囲が限定されない。

【0038】

「含む」または「有する」などの用語は、1つまたはそれ以上の他の特徴や数字、段階、動作、構成要素、部分品またはこれらを組み合わせたものの存在または付加可能性を予め排除しないものとして理解されなければならない。

【0039】

「少なくとも1つ」の用語は、1つ以上の関連項目から提示可能な全ての組み合わせを

50

含むものとして理解されなければならない。例えば、「第 1 項目、第 2 項目及び第 3 項目のうち少なくとも 1 つ」という意味は、第 1 項目、第 2 項目または第 3 項目それぞれだけでなく、第 1 項目、第 2 項目及び第 3 項目のうち 2 つ以上から提示されることができる全ての項目の組み合わせを意味する。

【0040】

本発明の実施例を説明するにおいて、ある構造物（電極、ライン、配線、レイヤ、コンタクト）が他の構造物「上部にまたは上に」及び「下部にまたは下に」形成されると記載された場合、このような記載は、この構造物が互いに接触している場合だけでなくこれら構造物の間に第 3 の構造物が介在されている場合まで含むものとして解釈されなければならない。

10

【0041】

液晶ディスプレイ装置は、液晶層の配列を調節する方式によって T N（Twisted Nematic）モード、V A（Vertical Alignment）モード、I P S（In Plane Switching）モード、F F S（Fringe Field Switching）モードなど多様開発されている。

【0042】

このうち、I P S モードと F F S モードは、下部基板上にピクセル電極（Pixel ITO）と共通電極（Vcom）を配置し、ピクセル電極と共通電極間の電界によって液晶層の配列を調節する水平電界方式である。本発明の実施例による液晶ディスプレイ装置は、モードに関係なく適用されることができるが、I P S モードを一例として説明する。

20

【0043】

以下では、添付した図面を参照して本発明の実施例による液晶ディスプレイ装置について説明する。

【0044】

本発明は、液晶ディスプレイ装置のベゼルサイズを減少させることを主要内容とする。従って、ベゼルと関連のない機構物及び液晶パネルに光を供給するバックライトユニットに関する詳細な説明と図面は省略されることができる。

【0045】

図 4 は、本発明の実施例による液晶ディスプレイ装置を概略的に示す図面である。

【0046】

図 4 を参照すると、本発明の実施例による液晶ディスプレイ装置は、複数のピクセルがマトリックス形態に配列された液晶パネル 100 と、液晶パネル 100 を駆動するための複数のドライバ IC 400、上記複数のドライバ IC 400 を駆動させるための制御信号を供給する制御部及び駆動電源を生成する電源部が実装された印刷回路基板 300（PCB）、液晶パネルに光を供給するバックライトユニット、液晶パネルと駆動回路部を囲むように形成されたベゼル及び外部ケースを含む。

30

【0047】

図 5 は、本発明の実施例による液晶ディスプレイ装置のドライバ IC を示す図面である。図 5 においては、複数のドライバ IC 400 のうち 1 つのドライバ IC 400 を示している。複数のドライバ IC 400 は、C O G（Chip On Glass）または C O F（Chip On Flexible Printed Circuit, Chip On Film）方式で形成されることができる。

40

【0048】

図 5（A）を参照すると、本発明の実施例による液晶ディスプレイ装置のドライバ IC 400 は、ゲートドライバロジックとデータドライバロジックが 1 つのチップ（one chip）に統合（merged）されて形成されている。

【0049】

一方、図 5（B）を参照すると、本発明の実施例による液晶ディスプレイ装置のドライバ IC 400 は、データドライバ IC 420 とゲートドライバ IC 430 が 1 つのチップに統合されている。

【0050】

上記データドライバロジックまたはデータドライバ IC 420 は、印刷回路基板 300

50

に実装された制御部から印加されるデータ制御信号及びデジタル映像データを用いて、ピクセルに供給されるアナログデータ電圧を生成する。

【 0 0 5 1 】

上記ゲートドライブリックまたはゲートドライブ IC 4 3 0 は、印刷回路基板 3 0 0 に実装された制御部から印加されるゲート制御信号を用いて、ピクセルに形成された TFT をスイッチングさせるためのスキャン信号（ゲート信号）を生成する。

【 0 0 5 2 】

このような、ドライブ IC 4 0 0 の両側には、複数のリンクライン 4 1 0 が形成されている。ここで、複数のリンクライン 4 1 0 は、複数のゲートリンクライン 4 1 2 と複数のデータリンクライン 4 1 4 を含む。

【 0 0 5 3 】

ドライブ IC 4 0 0 は、複数のゲートリンクライン 4 1 2 を通じて制御部からゲート信号の供給を受け、生成されたスキャン信号を液晶パネルに形成されたピクセルに供給する。

【 0 0 5 4 】

また、ドライブ IC 4 0 0 は、複数のデータリンクライン 4 1 4 を通じて制御部からデータ制御信号及びデジタル映像データの供給を受け、上記デジタル映像データによって生成されたアナログデータ電圧を液晶パネルに形成されたピクセルに供給する。

【 0 0 5 5 】

液晶パネル 1 0 0 に形成されたデータライン DL と複数の第 1 ゲートライン（VGL、垂直ゲートライン）が同一の数ではないため、必ずしもゲートリンクライン 4 1 2 と複数のデータリンクライン 4 1 4 が同一の数で交代に形成されるものではない。ピクセルのピッチ（Pitch）と解像度によって、1 つのゲートリンクライン 4 1 2 と 2 つのデータリンクライン 4 1 4 単位に形成されることもできる。

【 0 0 5 6 】

以下では、図面を参照して、本発明の液晶パネル 1 0 0 の構造について詳細に説明する。

【 0 0 5 7 】

図 6 は、本発明の第 1 実施例による液晶ディスプレイ装置のピクセル構造を示す図面であり、図 7 は、本発明の実施例による液晶ディスプレイ装置の左側及び右側ベゼルサイズを説明するための図面である。

【 0 0 5 8 】

図 6 及び図 7 を参照すると、上部基板 1 1 0（カラーフィルタアレイ基板）と下部基板 1 2 0（TFT アレイ基板）及び両基板間に介在された液晶層を含む。上部基板 1 1 0 と下部基板 1 2 0 は、シール 1 3 0 を通じて合着されている。

【 0 0 5 9 】

液晶パネル 1 0 0 の上部基板 1 1 0 は、カラー画像を表示するためのレッド（Red）、グリーン（Green）及びブルー（Blue）のカラーフィルタと、カラーフィルタの間に形成されてピクセルを区分させるブラックマトリックス 1 1 2（BM）を含む。図 7 においては液晶パネルの左側非表示領域を示しているため、アクティブ領域に形成されたカラーフィルタが示されていない。

【 0 0 6 0 】

液晶パネル 1 0 0 の下部基板は、画像を表示するための複数のピクセルが形成された表示領域（アクティブ領域）と、複数のドライブ IC 4 0 0 とピクセルを連結させるリンクが形成された非表示領域を含む。

【 0 0 6 1 】

TFT アレイ基板 1 0 0 のアクティブ領域には、複数の第 1 ゲートライン VGL（垂直ゲートライン）、複数の第 2 ゲートライン HGL（水平ゲートライン）及び複数のデータライン DL が形成されている。

【 0 0 6 2 】

10

20

30

40

50

複数の第1ゲートラインVGL、複数の第2ゲートラインHGL及び複数のデータラインDLによって複数のピクセルが定義される。複数のピクセルにそれぞれには、共通電圧Vcomが印加される共通電極、データ電圧Vdataが印加されるピクセル電極、ストレージキャパシタCst及びスイッチング素子としてTFTが形成されている。

【0063】

ここで、TFTのアクティブ層は、非晶質シリコン(a-Si)、低温多結晶ポリシリコン(LTPS: Low Temperature Poly Silicon)又は酸化物半導体(IGZO: Indium Gallium Zinc Oxide)物質から形成されることができる。

【0064】

上述した構成を含む液晶ディスプレイ装置は、ピクセル電極と共通電極の間に形成された電界によってピクセル別に液晶の配列状態を変化させ、液晶の配列を通じてバックライトユニットから供給される光の透過率を調節することによって画像を表示するようになる。

10

【0065】

図4及び図5に示された通り、ゲートドライバIC(またはゲートドライバロジック)及びデータドライバIC(またはデータドライバロジック)が1つのチップ(One chip)に統合されたドライバIC400が、平面視して液晶パネル100の上側に形成されている。これにより、本発明においては液晶パネル100のピクセルにスキャン信号を供給するために、新しいゲートラインの構造を適用した。図4では、ドライバIC400が、平面視して液晶パネル100の上側に配置されたものを示しているが、これに限定されずに

20

【0066】

図6に示された通り、複数の第1ゲートラインVGLと複数のデータラインDLは、液晶パネル100内で垂直方向へ並んで形成されている。即ち、複数のデータラインDLと同一方向に並んで複数の第1ゲートラインVGLが形成されている。

【0067】

複数の第2ゲートラインHGLは、上記複数の第1ゲートラインVGLと複数のデータラインDLと交差するように形成されている。即ち、複数のゲートラインHGLが水平方向に形成されている。

30

【0068】

再度説明すると、複数の第1ゲートラインVGL及び複数のデータラインは、液晶パネル100の長軸方向に沿って、垂直方向に上側から下側まで形成されている。そして、複数の第2ゲートラインHGLは、液晶パネル100の短軸方向に沿って、水平方向に左側から右側まで(または右側から左側まで)形成されている。

【0069】

本発明の第1実施例による液晶ディスプレイ装置は、垂直方向に形成された複数の第1ゲートラインVGLと水平方向に形成された複数の第2ゲートラインHGLが同一の数に、1:1対応するように形成されている。

【0070】

ここで、水平方向に形成された複数の第2ゲートラインHGLは、液晶パネルの第1レイヤに形成されており、垂直方向に形成された複数の第1ゲートラインVGL及び複数のデータラインDLは、液晶パネルの第2レイヤに形成されている。

40

【0071】

垂直方向に形成された複数の第1ゲートラインVGLと複数の第2ゲートラインHGLは、絶縁層を介して、液晶パネルの互いに異なるレイヤに形成されているが、上記複数の第1ゲートラインVGLと複数の第2ゲートラインHGLが互いに重畳する領域でコンタクトCNTを通じて選択的にコンタクトされる。即ち、複数の第1ゲートラインVGLと上記複数の第2ゲートラインHGLは互いに重畳される領域で、1ラインずつ対をなしてコンタクトCNTを通じて電氣的に接続される。

50

【 0 0 7 2 】

具体的には、垂直方向に形成された 1 番目の第 1 ゲートライン V G L 1 と水平方向に形成された 1 番目の第 2 ゲートライン H G L 1 は、互いに重畳する領域で第 1 コンタクト C N T 1 を通じて電氣的に接続される。このように、一対の垂直ゲートラインと水平ゲートライン、即ち、1 番目の垂直ゲートライン V G L 1 と 1 番目の水平ゲートライン H G L 1 が第 1 コンタクト C N T 1 を通じて電氣的に接続される。

【 0 0 7 3 】

そして、垂直方向に形成された 2 番目の第 1 ゲートライン V G L 2 と水平方向に形成された 2 番目の第 2 ゲートライン H G L 2 は、互いに重畳する領域で第 2 コンタクト C N T 2 を通じて電氣的に接続される。このように、一対の垂直ゲートラインと水平ゲートライン、即ち、2 番目の垂直ゲートライン V G L 2 と 2 番目の水平ゲートライン H G L 2 が第 2 コンタクト C N T 2 を通じて電氣的に接続される。

10

【 0 0 7 4 】

そして、垂直方向に形成された 3 番目の第 1 ゲートライン V G L 3 と水平方向に形成された 3 番目の第 2 ゲートライン H G L 3 は、互いに重畳する領域で第 3 コンタクト C N T 3 を通じて電氣的に接続される。このように、一対の垂直ゲートラインと水平ゲートライン、即ち、3 番目の垂直ゲートライン V G L 3 と 3 番目の水平ゲートライン H G L 3 が第 3 コンタクト C N T 3 を通じて電氣的に接続される。

【 0 0 7 5 】

上述したものと同一の構造として、n 個の第 1 ゲートライン V G L と n 個の第 2 ゲートライン H G L それぞれは対をなしてコンタクトを通じて電氣的に接続される。

20

【 0 0 7 6 】

前述した説明に記載された 1 番目、2 番目、3 番目の表現は複数のライン間の順序及び関係を説明するためのものであって、上記 1 番目の表現が全体ラインのうち最初のものであることを表示するものではなく、図面を参照して本発明を説明するためのものである。以下の明細書の内容においても上記 1 番目、2 番目、3 番目の表現の意味は同一に適用される。

【 0 0 7 7 】

垂直方向に形成された複数の第 1 ゲートライン V G L は、図 5 に示された複数のゲートリンクライン 4 1 2 とそれぞれ接続される。これを通じて、ドライブ I C 4 0 0 から出力されたスキャン信号が複数の第 1 ゲートライン V G L に印加される。上記スキャン信号が複数の第 1 ゲートライン V G L と接続された複数の第 2 ゲートライン H G L を経由して液晶パネル 1 0 0 に形成された複数のピクセルの T F T に供給され、T F T をターン - オン (Turn-On) させる。この時、スキャン信号は液晶パネルの全体ピクセルに供給されるが、1 水平ライン単位に順次供給される。

30

【 0 0 7 8 】

一方、垂直方向に形成された複数のデータライン D L は、図 5 に示された複数のデータリンクライン 4 1 4 とそれぞれ接続される。これを通じて、ドライブ I C 4 0 0 から出力されたデータ電圧 V d a t a が複数のデータライン D L に印加される。

【 0 0 7 9 】

データ電圧 V d a t a がデータライン D L を経由して液晶パネル 1 0 0 に形成された T F T のソース電極に供給され、T F T がターン - オンされる時、ソース電極に供給されたデータ電圧 V d a t a がドレイン電極を経由してピクセル電極に供給されるようになる。

40

【 0 0 8 0 】

本発明の実施例による液晶ディスプレイ装置は、ゲートドライブ I C (またはゲートドライブロジック) 及びデータドライブ I C (またはデータドライブロジック) が 1 つのチップ (One chip) に統合されたドライブ I C 4 0 0 が、平面視して液晶パネル 1 0 0 の上側に配置される。

【 0 0 8 1 】

垂直方向に形成された第 1 ゲートラインを介してスキャン信号がピクセルに印加される

50

ようにし、垂直方向に形成されたデータラインを介してデータ電圧 V_{data} がピクセルに印加されるようにすることによって、従来技術において液晶パネルの左側及び右側の非表示領域に形成されていたリンクライン及び G I P ロジックを削除することができる。

【0082】

これを通じて、図7に示された通り、液晶パネル100の左側及び右側非表示領域には共通電圧リンク領域122及びグラウンドリンク領域124のみを形成して、ベゼル幅を1.0mm～1.6mmに減らすことができる。

【0083】

ここで、図7(A)に示された通り、共通電圧リンク領域122をシール130とオーバーラップされるように形成することができる。一方、図7(B)に示された通り、グラ

10

【0084】

ここで、液晶パネル100の左側及び右側ベゼルの幅は、基板の合着に用いられるシーラント(Sealant)の線幅による影響を受けることがあり、現在の技術水準でシーラントの線幅を1mm未満で具現できるため、本発明の実施例による液晶ディスプレイ装置の左側及び右側ベゼル幅を1mm以下、例えば、ベゼル幅を0.8mm～1.0mmに十分に減少させることができる。今後、シーラントの線幅制御技術がさらに発展する場合には、これによって本発明の実施例による液晶ディスプレイ装置の左側及び右側ベゼル幅も減少

20

【0085】

図8は、本発明の第1実施例による液晶ディスプレイ装置のピクセル構造を具体的に示す図面であり、図9は、図8に示されたA1-A2線による断面図である。図8では、ピクセルがシングルドメイン(Single domain)及び整った長方形の形態のものを一例として示しているが、これに限定されずにピクセルはマルチドメイン(Multi domain)に形成されることもできる。

【0086】

図8及び図9を参照すると、液晶パネル100の各ピクセル内には共通電圧 V_{com} が供給される共通電極180及びデータ電圧 V_{data} が供給されるピクセル電極190が形成されている。

30

【0087】

図8及び図9ではIPSモードで駆動されるピクセル構造を示しているため、共通電極180とピクセル電極190が同一レイヤに形成されている。そして、共通電極180とピクセル電極190は、フィンガ(Finger)形態にパターンニングされてパターンが互いに交差するように形成されている。

【0088】

水平ゲートライン140は、横方向(X軸方向)に形成されており、データライン160と垂直ゲートライン150は、縦方向(Y軸方向)に形成されている。

【0089】

ピクセルの共通電極180に共通電圧 V_{com} を印加させるための共通電圧ライン170が、垂直ゲートライン150とデータライン160のサイドに垂直方向に並んで形成されている。

40

【0090】

垂直ゲートライン150のサイドには第1共通電圧ライン170aが形成されており、データライン160のサイドには第2共通電圧ライン170bが形成されており、垂直ゲートライン150とデータライン160の間に第3共通電圧ライン170cが形成されている。

【0091】

このような、第1共通電圧ライン170a、第2共通電圧ライン170b及び第3共通

50

電圧ライン 170c は互いに分離されているが、水平ゲートライン 140 と同一方向に並んで形成された共通ライン（図示せず）にコンタクトされ、第 1 共通電圧ライン 170a、第 2 共通電圧ライン 170b 及び第 3 共通電圧ライン 170c には同一の共通電圧 V_{com} が供給される。

【0092】

図 9 に示された通り、データライン 160 及び垂直ゲートライン 150 は同一レイヤに形成されており、その下のレイヤに共通電圧ライン 170 が形成されている。即ち、液晶パネル中の第 1 レイヤに共通電圧ライン 170 が形成されており、液晶パネル中の第 2 レイヤにデータライン 160 及び垂直ゲートライン 150 が形成されている。なお、図 9 に示されるように、アクティブ層が垂直ゲートライン 150 及びデータライン 160 の下側に形成されていてもよい。

10

【0093】

図 9 の断面図（図 8 の A1 - A2 線）には図示されていないが、データライン 160 及び垂直ゲートライン 150 が形成されたレイヤの下に水平ゲートライン 140 が形成されている。従って、水平ゲートライン 140 と垂直ゲートライン 150 は互いに異なるレイヤに形成されており、コンタクトを通じて電氣的に連結される。

【0094】

ここで、共通電圧ライン 170 は第 1 レイヤに形成され、その上にゲート絶縁層 145 が形成されている。ゲート絶縁層 145 上の第 2 レイヤに垂直ゲートライン 150 及びデータライン 160 が形成されている。

20

【0095】

ここで、垂直ゲートライン 150 とデータライン 160 の下には TFT を形成する工程のうち、アクティブ（Active）のパターンが残存している。これは TFT のソース電極 / ドレイン電極と垂直ゲートライン 150 及びデータライン 160 が単一工程で形成されるためである。以下の実施例においても、特定ラインの下に TFT のアクティブパターンが残存することができる。

【0096】

垂直ゲートライン 150 及びデータライン 160 を覆うように保護層 155 が形成されており、上記保護層 155 上にフォトアクリル（PAC：Photoacryl）で平坦化層 165 が形成されている。図面に図示されていないが、平坦化層 165 上に共通電極 180 及びピクセル電極 190 が形成される。

30

【0097】

一方、ドライバ IC 400 から垂直ゲートライン 150 に印加されるスキャン信号のゲートドライビング電圧は、 $-5V \sim +30V$ に印加されることができ、高電圧のスキャン信号によってピクセルの長軸方向でデータライン 160 に印加されるデータ電圧 V_{data} による電場より強いカップリングが形成されることができ。

【0098】

これによって、ピクセルから光の漏洩が発生でき、特にブラック画像を正確に表示できないためコントラストが低下される可能性がある。このような問題を改善するために、垂直ゲートライン 150 とデータライン 160 の間に第 3 共通電圧ライン 170c を形成した。

40

【0099】

レイヤは異なっても垂直ゲートライン 150 とデータライン 160 の間に第 3 共通電圧ライン 170c が形成されているため、 $-2V \sim +2V$ に供給される共通電圧 V_{com} により高電圧のスキャン信号によってピクセルの長軸方向で電場のカップリングが形成されるのを防止できる。

【0100】

即ち、上記複数の第 1 ゲートライン V_{GL} と上記複数のデータライン D_L の間に形成された第 3 共通電圧ライン 170c を用いて、上記複数の第 1 ゲートライン V_{GL} に印加された高電圧のスキャン信号による電場を相殺させることができる。

50

【 0 1 0 1 】

図 8 及び図 9 に示された本発明の第 1 実施例による液晶ディスプレイ装置のピクセル構造は、垂直方向に形成された複数の第 1 ゲートライン 1 5 0 及び第 3 共通電圧ライン 1 7 0 c によってピクセルの開口率が一部減少されることができる。このような問題を改善するために、図 1 0 及び図 1 1 に示された通りピクセル構造を変更した。

【 0 1 0 2 】

図 1 0 は、本発明の第 2 実施例による液晶ディスプレイ装置のピクセル構造を具体的に示す図面であり、図 1 1 は、図 1 0 に示された B 1 - B 2 線による断面図であって、ピクセルの開口領域が増加されたことを示す図面である。

【 0 1 0 3 】

図 1 0 においては、ピクセルがシングルドメイン及び整った長方形の形態であることを一例として示しているが、これに限定されずにピクセルはマルチドメインに形成されることもできる。

【 0 1 0 4 】

図 1 0 及び図 1 1 を参照すると、液晶パネル 1 0 0 の各ピクセル内には、共通電圧 V c o m が供給される共通電極 1 8 0 及びデータ電圧 V d a t a が供給されるピクセル電極 1 9 0 が形成されている。

【 0 1 0 5 】

図 1 0 及び図 1 1 においては、I P S モードに駆動されるピクセル構造を示しているため、共通電極 1 8 0 とピクセル電極 1 9 0 が同一レイヤに形成されている。そして、共通電極 1 8 0 とピクセル電極 1 9 0 は、フィンガ (Finger) 形態にパターンニングされてパターンが互いに交差するように形成されている。

【 0 1 0 6 】

水平ゲートライン 1 4 0 は横方向 (X 軸方向) に形成されており、データライン 1 6 0 と垂直ゲートライン 1 5 0 は縦方向 (Y 軸方向) に形成されている。

【 0 1 0 7 】

ピクセルの共通電極 1 8 0 に共通電圧 V c o m を印加させるための共通電圧ライン 1 7 0 が、垂直ゲートライン 1 5 0 とデータライン 1 6 0 のサイドに垂直方向に並んで形成されている。

【 0 1 0 8 】

垂直ゲートライン 1 5 0 のサイドには第 1 共通電圧ライン 1 7 0 a が形成されており、データライン 1 6 0 のサイドには第 2 共通電圧ライン 1 7 0 b が形成されている。

【 0 1 0 9 】

即ち、垂直ゲートライン 1 6 0 とデータライン 1 6 0 が対をなして垂直方向に並んで形成されており、垂直ゲートライン 1 6 0 及びデータライン 1 6 0 のサイドに第 1 共通電圧ライン 1 7 0 a と第 2 共通電圧ライン 1 7 0 b が形成されている。

【 0 1 1 0 】

このような、第 1 共通電圧ライン 1 7 0 a 及び第 2 共通電圧ライン 1 7 0 b は互いに分離されているが、水平ゲートライン 1 4 0 と同一方向に並んで形成された共通ライン (図示せず) にコンタクトされて第 1 共通電圧ライン 1 7 0 a 及び第 2 共通電圧ライン 1 7 0 b には同一の共通電圧 V c o m が供給される。

【 0 1 1 1 】

図 1 1 に示された通り、第 1 レイヤに垂直ゲートライン 1 5 0 が形成されており、垂直ゲートライン 1 5 0 を覆うように絶縁層 1 7 5 が形成されている。上記絶縁層 1 7 5 上部の第 2 レイヤにデータライン 1 6 0 及び共通電圧ライン 1 7 0 が形成されている。

【 0 1 1 2 】

データライン 1 6 0 及び共通電圧ライン 1 7 0 を覆うようにゲート絶縁層 1 4 5 が形成されており、その上に保護層 1 5 5 が形成されている。上記保護層 1 5 5 上にフォトリソ (P A C : Photoacryl) で平坦化層 1 6 5 が形成されている。図面に図示されていないが、平坦化層 1 6 5 上に共通電極 1 8 0 及びピクセル電極 1 9 0 が形成される。

10

20

30

40

50

【 0 1 1 3 】

図 1 1 の断面図（図 1 0 の B 1 - B 2 線）には図示されていないが、水平ゲートライン 1 4 0 と垂直ゲートライン 1 5 0 は互いに異なるレイヤに形成されており、コンタクトを通じて電氣的に連結される。

【 0 1 1 4 】

図 9 と図 1 1 のピクセル構造を対比して詳察すると、図 1 1 のピクセル構造は、開口領域を増加させるために垂直ゲートライン 1 5 0 とデータライン 1 6 0 を互いに異なるレイヤに形成した。

【 0 1 1 5 】

そして、図 9 のピクセル構造において垂直ゲートライン 1 5 0 とデータライン 1 6 0 の間に形成されていた第 3 共通電圧ライン 1 7 0 c を削除し、第 3 共通電圧ライン 1 7 0 c が占めていた面積だけ開口領域を増加させた。これによって、第 1 実施例と比べて第 2 実施例では各ピクセルの開口率を高めることができる。

【 0 1 1 6 】

本発明の実施例による液晶ディスプレイ装置は、ピクセルの開口率を高めて画像の輝度を高めることができ、高くなった輝度だけバックライト部品を節減し、製造費用を減らすことができる。

【 0 1 1 7 】

図 1 0 及び図 1 1 のピクセル構造において垂直ゲートライン 1 5 0 とデータライン 1 6 0 の間に第 3 共通電圧ライン 1 7 0 c が存在しなくても、垂直ゲートライン 1 5 0 とデータライン 1 6 0 が互いに異なるレイヤに形成されており、互いに対角方向に離れているため高電圧のスキャン信号による電場の影響を減らすことができる。

【 0 1 1 8 】

図 1 2 は、本発明の第 1 実施例のピクセル構造において垂直ゲートラインと共通電極の間に寄生キャパシタンス（Parasitic Capacitance）が形成されるのを示す図面であり、図 1 3 は、本発明の第 3 実施例による液晶ディスプレイ装置のピクセル構造を示す断面図である。

【 0 1 1 9 】

まず、図 1 2 を参照すると、第 1 レイヤに共通電圧ライン 1 7 0 が形成されており、第 2 レイヤに垂直ゲートライン 1 5 0 とデータライン 1 6 0 が形成されると、保護層 1 5 5 と平坦化層 1 6 5 を間に置いて垂直ゲートライン 1 5 0 と共通電極 1 8 0 の間に寄生キャパシタンス C a p が生じることがある。

【 0 1 2 0 】

垂直ゲートライン 1 5 0 は、ピクセルの長軸に沿って形成されているため大きい寄生キャパシタンスが生成されることがある。大きな寄生キャパシタンスにより、垂直ゲートライン 1 5 0 に印加されたスキャン信号が、対応するピクセルに印加される時に遅延作用を引き起こすことがあり、該ピクセルに形成された T F T が正常に動作するのを妨害することがある。このような大きな寄生キャパシタンスによる影響を改善するために、図 1 3 に示された通りピクセル構造を変更してもよい。

【 0 1 2 1 】

図 1 3 を参照すると、第 1 レイヤに垂直ゲートライン 1 5 0 が形成されており、上記垂直ゲートライン 1 5 0 を覆うように絶縁層 1 7 5 が形成されている。上記絶縁層 1 7 5 上部の第 2 レイヤにデータライン 1 6 0 及び共通電圧ライン 1 7 0 が形成されている。

【 0 1 2 2 】

データライン 1 6 0 及び共通電圧ライン 1 7 0 を覆うようにゲート絶縁層 1 4 5 が形成されており、その上に保護層 1 5 5 が形成されている。上記保護層 1 5 5 上にフォトリソ（P A C : Photoacryl）で平坦化層 1 6 5 が形成されている。平坦化層 1 6 5 上に共通電極 1 8 0 及びピクセル電極 1 9 0 が形成されている。

【 0 1 2 3 】

図 1 3 の断面図には図示されていないが、水平ゲートライン 1 4 0 と垂直ゲートライン

10

20

30

40

50

１５０は互いに異なるレイヤに形成されており、コンタクトを通じて電氣的に連結される。

【０１２４】

図１２と図１３のピクセル構造を対比して詳察すると、図１２のピクセル構造は、共通電極１８０と近い第２レイヤに垂直ゲートライン１５０が形成されており、寄生キャパシタンスが大きく形成されることができる構造を有している。

【０１２５】

一方、図１３のピクセル構造は、共通電極１８０と遠く離れるように垂直ゲートライン１５０を第１レイヤに形成し、共通電極１８０と垂直ゲートライン１５０の間に形成される寄生キャパシタンスを、図１２に示す構造に比べて減らすことができる。

10

【０１２６】

図１２のピクセル構造においては共通電極１８０と垂直ゲートライン１５０の間に保護層１５５と平坦化層１６５が形成されたが、図１３のピクセル構造においては共通電極１８０と垂直ゲートライン１５０の間に絶縁層１７５、ゲート絶縁層１４５、保護層１５５及び平坦化層１６５が形成されているため寄生キャパシタンスを減らすことができる。

【０１２７】

図１４は、図１３に示す液晶パネルと同じ位置における、本発明の第４実施例による液晶ディスプレイ装置のピクセル構造を示す断面図である。

【０１２８】

図１４を参照すると、第１レイヤに垂直ゲートライン１５０及びデータライン１６０が形成されており、上記垂直ゲートライン１５０及びデータライン１６０を覆うようにゲート絶縁層１４５が形成されている。上記ゲート絶縁層１４５上部の第２レイヤに共通電圧ライン１７０が形成されている。

20

【０１２９】

共通電圧ライン１７０を覆うように保護層１５５が形成されており、上記保護層１５５上にフォトアクリル（ＰＡＣ：Photoacryl）で平坦化層１６５が形成されている。平坦化層１６５上に共通電極１８０及びピクセル電極１９０が形成されている。

【０１３０】

図１４の断面図には図示されていないが、水平ゲートライン１４０と垂直ゲートライン１５０は互いに異なるレイヤに形成されており、コンタクトを通じて電氣的に連結される。

30

【０１３１】

図１４のピクセル構造は、共通電極１８０と遠く離れるように垂直ゲートライン１５０を第１レイヤに形成し、共通電極１８０と垂直ゲートライン１５０の間に形成されることができる寄生キャパシタンスを減らすことができる。

【０１３２】

図１４のピクセル構造においては、共通電極１８０と垂直ゲートライン１５０の間に、ゲート絶縁層１４５、保護層１５５及び平坦化層１６５が形成されているため寄生キャパシタンスを減らすことができる。

【０１３３】

40

図１５は、図１４に示す液晶パネルの同じ位置における、本発明の第５実施例による液晶ディスプレイ装置のピクセル構造を示す断面図である。

【０１３４】

図１５を参照すると、第１レイヤに垂直ゲートライン１５０が形成されており、上記垂直ゲートライン１５０を覆うように絶縁層１８５が形成されている。上記絶縁層１８５上の第２レイヤに共通電圧ライン１７０が形成されており、上記共通電圧ライン１７０を覆うようにゲート絶縁層１４５が形成されている。

【０１３５】

上記ゲート絶縁層１４５上部の第３レイヤにデータライン１６０が形成されており、上記データライン１６０を覆うように保護層１５５が形成されている。上記保護層１５５上

50

にフォトアクリル（PAC：Photoacryl）で平坦化層１６５が形成されている。平坦化層１６５上に共通電極１８０及びピクセル電極１９０が形成されている。

【０１３６】

図１５の断面図には図示されていないが、水平ゲートライン１４０と垂直ゲートライン１５０は互いに異なるレイヤに形成されており、コンタクトを通じて電氣的に連結される。

【０１３７】

図１５のピクセル構造は、共通電極１８０と遠く離れるように垂直ゲートライン１５０を第１レイヤに形成し、共通電極１８０と垂直ゲートライン１５０の間に形成されることができる寄生キャパシタンスを減らすことができる。

10

【０１３８】

図１５のピクセル構造においては、共通電極１８０と垂直ゲートライン１５０の間に、保護層１８５、ゲート絶縁層１４５、保護層１５５及び平坦化層１６５が形成されているため、寄生キャパシタンスを減らすことができる。

【０１３９】

また、図１１、図１３及び図１５に示された通り、垂直方向に並んで形成される垂直ゲートライン１５０とデータライン１６０を互いに異なるレイヤに形成すると、製造工程中に異物による垂直ゲートライン１５０とデータライン１６０のショート（Short）不良を遮断することができるため、工程の効率及び製造歩留まりを高めることができる。

【０１４０】

20

図１６は、本発明の他の実施例であって、液晶パネルが垂直方向に長辺を有するように形成された液晶パネルを示す図面である。

【０１４１】

図１６を参照すると、図４に示された構造を９０°回転させて、垂直方向に長く画面が表示されるようにすることができる。この時、複数のドライバＩＣ４００は、平面視して液晶パネル１００の上側に配置される。

【０１４２】

ここで、複数の第１ゲートラインＶＧＬ及び複数のデータラインＤＬが液晶パネル１００の長軸方向に沿って、垂直方向に上側から下側まで形成される。そして、複数の第２ゲートラインＨＧＬは液晶パネル１００の短軸方向に沿って、水平方向に左側から右側まで（または右側から左側まで）形成されている。垂直方向に形成された複数の第１ゲートラインＶＧＬと水平方向に形成された複数の第２ゲートラインＨＧＬのコンタクトは、図６を参照して上述したものと同一に構成されることができる。

30

【０１４３】

図１６に示された本発明の他の実施例による液晶ディスプレイ装置も上述した実施例と同じく、従来技術において液晶パネルの左側及び右側の非表示領域に形成されていたリンクライン及びＧＩＰロジックを削除することができる。これによって、液晶パネル１００の左側及び右側非表示領域には共通電圧リンク領域１２２及びグラウンドリンク領域１２４のみを形成してベゼル幅を１．０ｍｍ～１．６ｍｍに減らすことができる。

【０１４４】

40

上述した通り、本発明の多数の実施例による液晶ディスプレイ装置は、液晶パネルの非表示領域を囲むように形成されたベゼルの左側及び右側のサイズを減らすことができる。本発明のように、ベゼルサイズを１ｍｍ内外に減らすと、使用者に相対的に広い表示画面を提供することができ、液晶ディスプレイ装置のデザイン美感を高めることができる。

【０１４５】

本発明の属する技術分野の当業者は上述した本発明がその技術的思想や必須の特徴を変更せずに他の具体的な形態に実施されることができるということを理解することができるものである。従って、以上において記述した実施例は全ての面で例示的なものであり、限定的なものではないものと理解されなければならない。

【０１４６】

50

本発明の範囲は、上記詳細な説明よりは後述する特許請求の範囲によって表され、特許請求の範囲の意味及び範囲そしてその等価概念から想到されるあらゆる変更または変形された形態が本発明の範囲に含まれると解釈されなければならない。

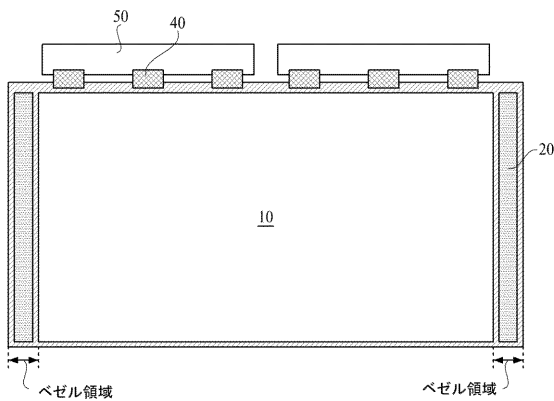
【符号の説明】

【 0 1 4 7 】

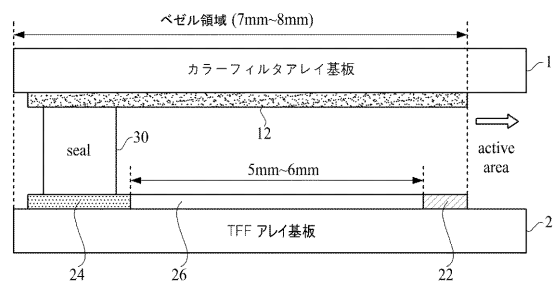
- 1 0 0 : 液晶パネル
- 1 1 0 : 上部基板
- 1 2 0 : 下部基板
- 1 3 0 : シール
- 1 4 0 : 水平ゲートライン
- 1 5 0 : 垂直ゲートライン
- 1 6 0 : データライン
- 1 7 0 : 共通電圧ライン
- 3 0 0 : 印刷回路基板
- 4 0 0 : ドライブＩＣ

10

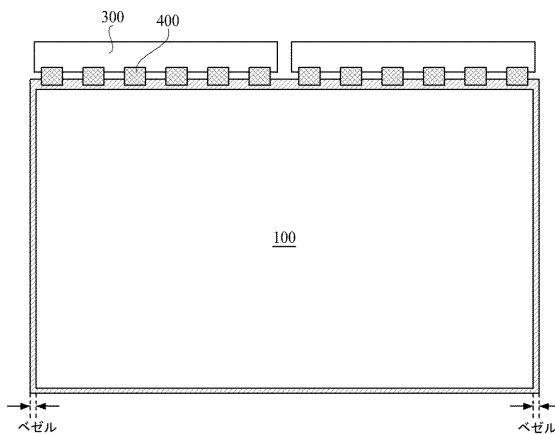
【 図 1 】



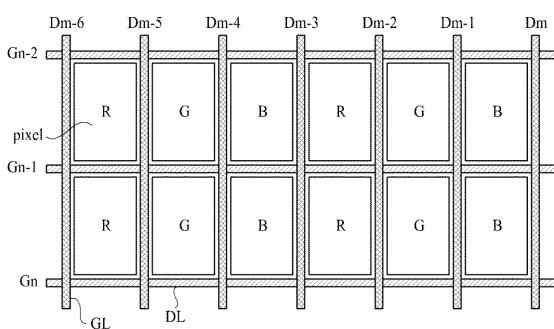
【 図 3 】

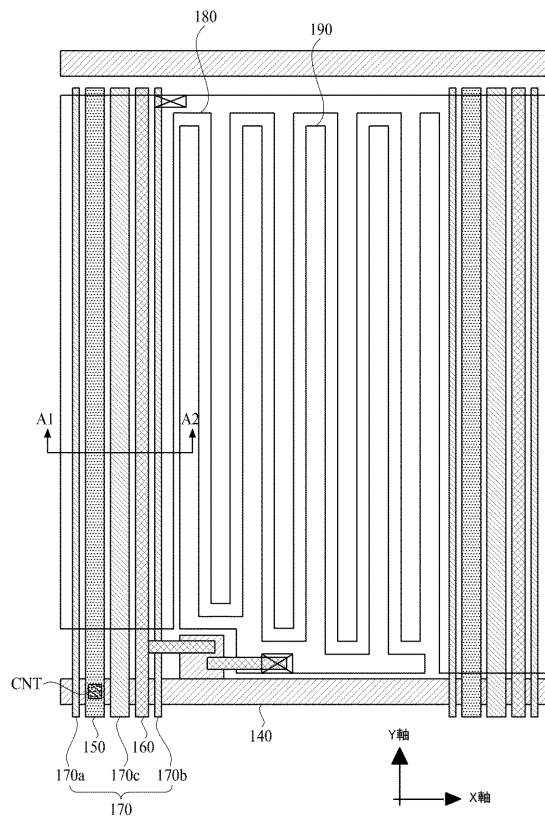
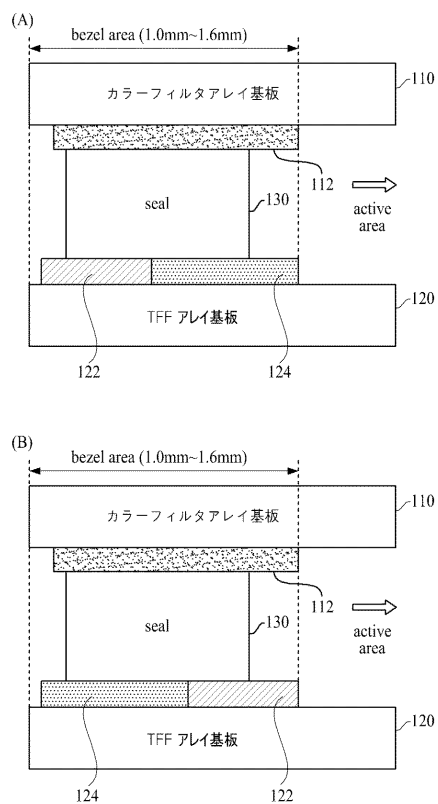
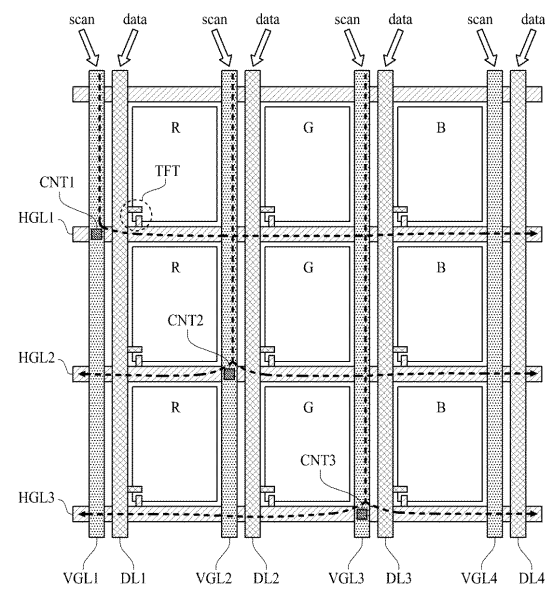
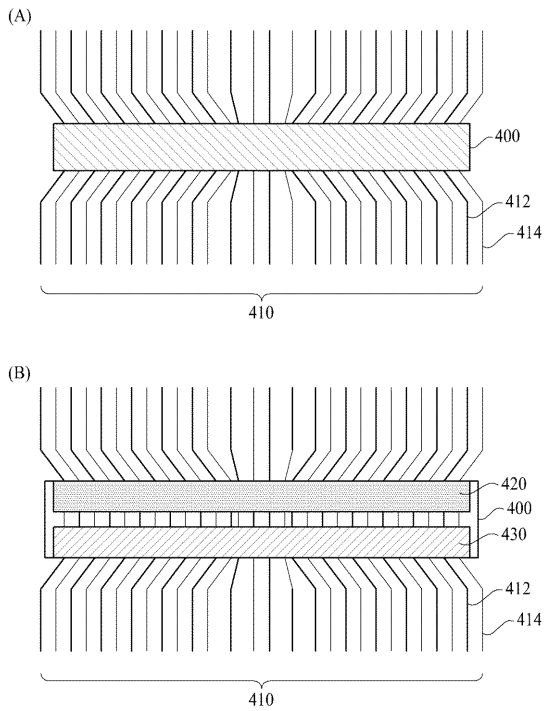


【 図 4 】

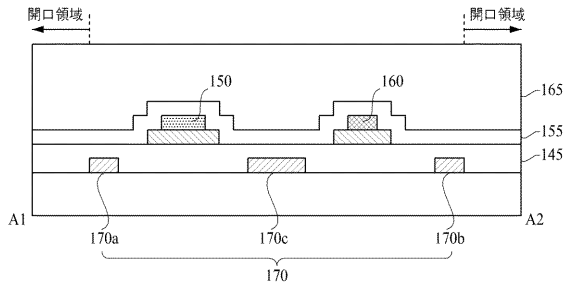


【 図 2 】

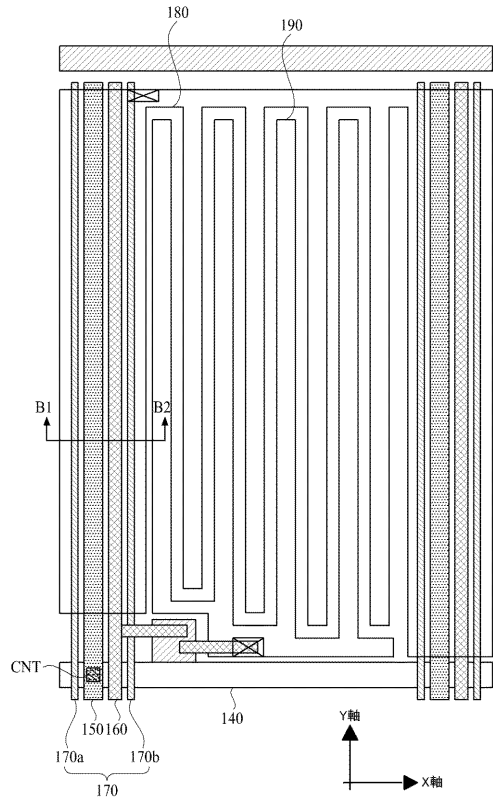




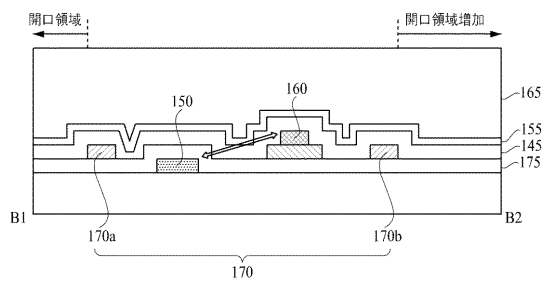
【図 9】



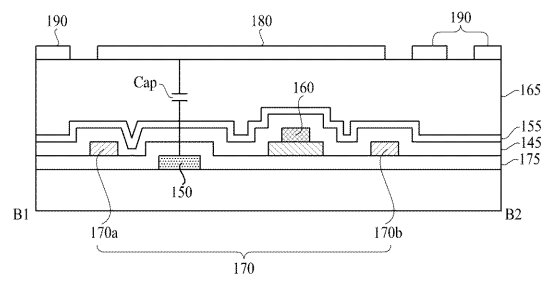
【図 10】



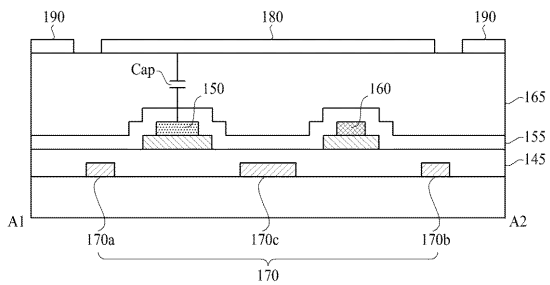
【図 11】



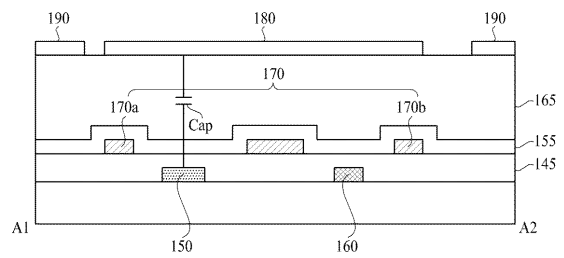
【図 13】



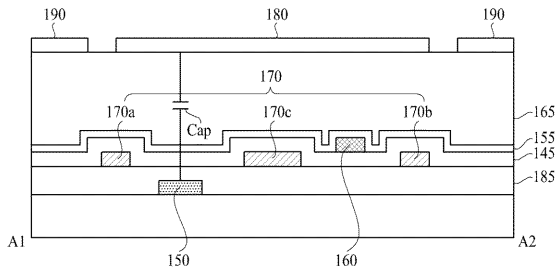
【図 12】



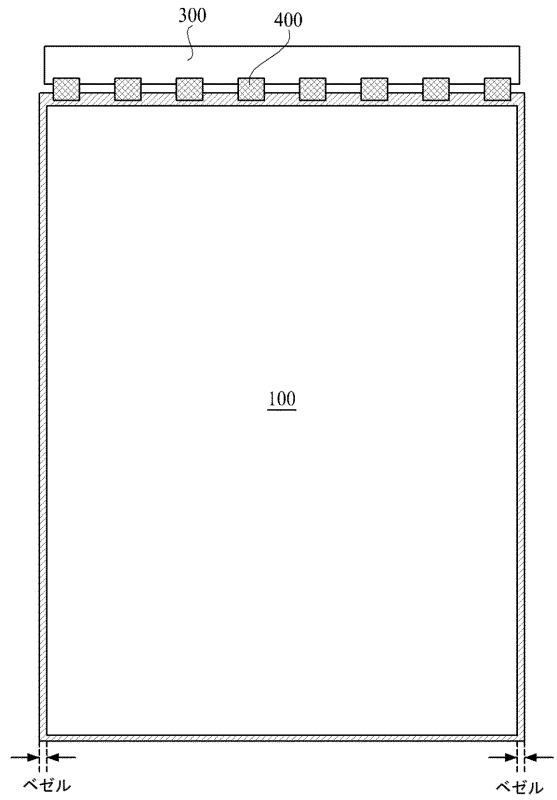
【図 14】



【図 15】



【図 16】



フロントページの続き

(72)発明者 南 ▲チュル▼

大韓民国 ソウル特別市 江南區 水西洞 スソ サムスン アパート 1 1 2 - 9 0 3

(72)発明者 朴 種 臣

大韓民国 京畿道 高陽市 一山東區 ▲チャン▼項洞 ウイン アクリウムヴィル 1 チャ 3
2 8

F ターム(参考) 2H092 GA14 GA25 GA48 GA50 GA55 JB24 JB33 JB52 JB57 JB64

JB66 JB69 KA04 KA05 KA08 NA25 QA07 QA09

5C094 AA15 BA03 BA43 DA09 DA13 EA10

5G435 AA18 BB12 EE37

专利名称(译)	液晶显示装置		
公开(公告)号	JP2014119746A	公开(公告)日	2014-06-30
申请号	JP2013176687	申请日	2013-08-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	チヨ在亨 南チユル 朴種臣		
发明人	▲チヨ▼ 在 亨 南 ▲チユル▼ 朴 種 臣		
IPC分类号	G02F1/1343 G09F9/30 G09F9/00		
CPC分类号	G02F1/13306 G02F1/134363 G02F1/1345 G02F1/136286 G02F2001/13456 G02F2001/13629 G09G2310/0281		
FI分类号	G02F1/1343 G09F9/30.338 G09F9/30.330.Z G09F9/00.346.A G09F9/30.330		
F-TERM分类号	2H092/GA14 2H092/GA25 2H092/GA48 2H092/GA50 2H092/GA55 2H092/JB24 2H092/JB33 2H092/JB52 2H092/JB57 2H092/JB64 2H092/JB66 2H092/JB69 2H092/KA04 2H092/KA05 2H092/KA08 2H092/NA25 2H092/QA07 2H092/QA09 5C094/AA15 5C094/BA03 5C094/BA43 5C094/DA09 5C094/DA13 5C094/EA10 5G435/AA18 5G435/BB12 5G435/EE37		
代理人(译)	吉泽博		
优先权	1020120145542 2012-12-13 KR		
其他公开文献	JP5770796B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够减小边框尺寸并增强设计美感的液晶显示装置。在液晶面板中垂直形成的多条垂直栅极线和数据线；在液晶面板中水平形成的多条水平栅极线，多条垂直栅极线；和以及形成在彼此不同的层中的多个水平栅极线；布置在液晶面板的上部或下部非显示区域中，连接到多个垂直栅极线以提供扫描信号；以及多个数据线彼此连接以提供数据电压的多个驱动IC，以及多条垂直栅极线和多条水平栅极线在它们彼此重叠的区域中通过一对触头彼此电连接。液晶显示装置的特征在于，多条垂直栅极线和多条数据线形成在不同的层中。要。[选择图]图6

