

【特許請求の範囲】

【請求項 1】

透明絶縁性基板と、
前記透明絶縁性基板上の表示領域に配設され、互いに交差してマトリクス状をなす信号線および走査線と、

前記信号線または前記走査線と並行するように配設された共通配線と、
少なくとも前記信号線および前記走査線の上方を覆うように配設された保護絶縁膜と、
前記保護絶縁膜上を覆う第 1 の絶縁膜と、
前記第 1 の絶縁膜上に上下の位置関係となるように対向配置された下部電極および上部電極と、

少なくとも前記第 1 の絶縁膜および前記保護絶縁膜を貫通して前記共通配線の表面に達する第 1 のコンタクトホールと、を備え、

前記第 1 のコンタクトホールは、その底部およびその内壁側面が、前記下部電極と同じ材質の第 1 の透明導電膜と、前記上部電極と同じ材質の第 2 の透明導電膜との第 1 の積層膜で被覆されることを特徴とする、液晶表示パネル。

【請求項 2】

前記液晶表示パネルは、
前記信号線と前記走査線との交差部に配設された薄膜トランジスタを備え、
前記薄膜トランジスタは、
前記透明絶縁性基板上に配設されたゲート電極と、
前記ゲート電極を含む前記透明絶縁性基板上を覆うように配設されたゲート絶縁膜と、
前記ゲート絶縁膜上の前記ゲート電極と対向する位置に配設された半導体膜と、
前記半導体膜のソース領域上およびドレイン領域上にそれぞれ接するように配設されたソース電極およびドレイン電極と、を有し、

前記保護絶縁膜は、前記薄膜トランジスタ上を覆い、
前記液晶表示パネルは、
前記第 1 の絶縁膜および前記保護絶縁膜を貫通して前記ドレイン電極の表面に達する第 2 のコンタクトホールを備え、

前記第 2 のコンタクトホールは、その底部およびその内壁側面が、前記第 1 の透明導電膜と、前記第 2 の透明導電膜との第 2 の積層膜で被覆される、請求項 1 記載の液晶表示パネル。

【請求項 3】

前記第 1 の積層膜の前記第 1 の透明導電膜は、前記下部電極から延在する膜であって、
前記第 1 の積層膜の前記第 2 の透明導電膜は、前記上部電極とは電氣的に独立した膜であって、

前記第 2 の積層膜の前記第 1 の透明導電膜は、前記下部電極とは電氣的に独立した膜であって、

前記第 2 の積層膜の前記第 2 の透明導電膜は、前記上部電極から延在する膜である、請求項 2 記載の液晶表示パネル。

【請求項 4】

前記上部電極と前記下部電極の間に配設された層間絶縁膜を備え、
前記層間絶縁膜は、
前記第 1 のコンタクトホールの上部に対応する部分に、前記層間絶縁膜を貫通して前記第 1 のコンタクトホールと連通する第 3 のコンタクトホールと、

前記第 2 のコンタクトホールの上部に対応する部分に、前記層間絶縁膜を貫通して前記第 2 のコンタクトホールと連通する第 4 のコンタクトホールと、を有し、

前記第 1 の積層膜の前記第 2 の透明導電膜は、前記第 3 のコンタクトホールを介して前記第 1 のコンタクトホール内に延在し、

前記第 2 の積層膜の前記第 2 の透明導電膜は、前記第 4 のコンタクトホールを介して前記第 2 のコンタクトホール内に延在し、

10

20

30

40

50

(a) 少なくとも前記第1の絶縁膜および前記保護絶縁膜を貫通して前記共通配線の表

50

面に達する前記第 1 のコンタクトホールと、前記第 1 の絶縁膜および前記保護絶縁膜を貫通して前記ドレイン電極の表面に達する前記第 2 のコンタクトホールとを同時に形成する工程と、

(b) 前記第 1 のコンタクトホールの前記底部および前記内壁側面を前記下部電極と同じ材質の前記第 1 の透明導電膜で覆うと同時に、前記第 2 のコンタクトホールの前記底部および前記内壁側面を前記第 1 の透明導電膜で覆う工程と、

(c) 前記第 1 の透明導電膜で覆われた前記第 1 のコンタクトホールの内面を前記上部電極と同じ材質の前記第 2 の透明導電膜で覆うと同時に、前記第 1 の透明導電膜で覆われた前記第 2 のコンタクトホールの内面を前記第 2 の透明導電膜で覆う工程と、を備える液晶表示パネルの製造方法。

10

【請求項 10】

(d) 前記工程 (a) の後、前記第 1 の絶縁膜上に前記下部電極を形成する工程と、

(e) 前記工程 (d) の後、前記下部電極上を覆うように層間絶縁膜を形成する工程と、

(f) 前記第 1 のコンタクトホールの上部に対応する部分に、前記層間絶縁膜を貫通して前記第 1 のコンタクトホールと連通する第 3 のコンタクトホールを形成すると同時に、前記第 2 のコンタクトホールの上部に対応する部分に、前記層間絶縁膜を貫通して前記第 2 のコンタクトホールと連通する第 4 のコンタクトホールを形成する工程と、

(g) 前記工程 (f) の後、前記層間絶縁膜上に上部電極を形成する工程と、を備え、前記工程 (d) は、前記 (b) を同時に実行し、

20

前記工程 (g) は、前記 (c) を同時に実行することで、前記第 2 の透明導電膜を、前記第 3 のコンタクトホールを介して前記第 1 のコンタクトホール内に延在させると共に、前記第 4 のコンタクトホールを介して前記第 2 のコンタクトホール内に延在させ、

前記工程 (f) は、

前記第 3 および第 4 のコンタクトホールの平面での開口サイズが、それぞれ前記第 1 および第 2 のコンタクトホールの平面での開口サイズよりも大きくする工程を含む、請求項 9 記載の液晶表示パネルの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

30

本発明は液晶表示装置を構成する液晶表示パネルおよびその製造方法に関する。

【背景技術】

【0002】

液晶表示装置の表示方式としては、TN (Twisted Nematic) モードが広く用いられてきた。しかし、昨今では、画素電極と対向電極との間に電圧を印加し、パネルにほぼ水平な電界を発生させ、液晶分子を水平方向で駆動する横電界方式が使用されつつある。

【0003】

横電界方式は、広視野角や高精細、高輝度化に有利であり、今後はスマートフォンやタブレットなどを代表とした中小型パネルで主流になるものと考えられる。

【0004】

40

横電界方式としては、IPS (In Plane Switching) モードおよび FFS (Fringe Field Switching) モードが知られている。FFS モードは、絶縁膜を間に介して下部電極と、スリットを有する上部電極とを配置し、何れか一方を画素電極とし、他方を対向電極として使用する。電界は上部電極のスリットから上方の液晶に向けて発生し、電界に応じて液晶が駆動することになる。

【0005】

アクティブマトリクス型の液晶表示装置の表示領域では、下部電極の下層側には保護絶縁膜を介して薄膜トランジスタが形成されている。電圧の印加は、外部からの任意の制御信号 (電圧) が信号線を介して薄膜トランジスタに与えられ、薄膜トランジスタのオン動作により、所定の電圧が保護絶縁膜に形成されたコンタクトホールを介して下部電極また

50

は上部電極に印加される。このような液晶表示パネルの一例が特許文献１に記載されている。

【先行技術文献】

【特許文献】

【０００６】

【特許文献１】特許第４４８７３１８号公報

【発明の概要】

【発明が解決しようとする課題】

【０００７】

上記のような構成においては、保護絶縁膜に設けられるコンタクトホール内部に形成する導電層と、薄膜トランジスタの電極とが安定的に接続されていないと、下部電極と上部電極との間に発生する電界が正常ではなくなり、場合によっては表示不良を招く。

【０００８】

ここで、下部電極および上部電極には透明導電膜が用いられ、何れも透明性を上げる必要性から膜厚を１００nm以下の薄膜にする。

【０００９】

このため、コンタクトホール内部には薄膜の透明導電膜が配線として形成されることになり、透明導電膜はコンタクトホール底部の薄膜トランジスタの電極表面にも形成されることになる。

【００１０】

ここで、コンタクトホールの幅は狭く、内側側壁では透明導電膜の被覆性が低下するが、段差部分で途切れること（段切れ）がないように、被覆され難い部分でも膜厚を確保するように細心の注意が必要である。

【００１１】

特許文献１に開示される液晶表示パネルは、保護絶縁膜（パッシベーション膜）に設けるコンタクトホール（保護絶縁膜のコンタクトホール）と、それを覆う有機膜等で構成される平坦化膜に設けるコンタクトホール（平坦化膜のコンタクトホール）とを別々に形成している。

【００１２】

この結果、図５に示されるように、先に形成する保護絶縁膜コンタクトホールの内側に、平坦化膜のコンタクトホールが形成されることとなり、平坦化膜のコンタクトホール側壁と電極表面とに透明導電膜が形成されることとなる。

【００１３】

ここで、特許文献１で開示される液晶表示パネルの製造方法によれば、平坦化膜のコンタクトホールはドライエッチングで形成される。すなわち、レジストマスクを形成し、ドライエッチング条件のレジスト／平坦化膜の選択比（それぞれのエッチング量の比）を調整することで、比較的簡単に平坦化膜のコンタクトホール形状をテーパ形状（開口部が底部の面積より大きい形状）にすることができる。このような形状であれば透明導電膜の被覆性が良好となる。また、感光性材料で構成される平坦化膜にコンタクトホールを形成する場合でも同様の形状が得られる。

【００１４】

しかしながら、特許文献１で開示される液晶表示パネルの場合、例えば図１０に示されるように、薄膜トランジスタの電極である金属膜と平坦化膜とが直接接触する構成となる。そして有機膜等で構成される平坦化膜の膜中には僅かながら水分を含有しており、その水分によって金属膜が腐食する場合がある。また一般的には金属膜上の平坦化膜は密着性が良くなく剥離を起こすことがある。平坦化膜が剥離を起こすと透明導電膜の段切れを招く可能性がある。

【００１５】

これらを回避しようとする金属膜材料や平坦化膜材料が限定される。そこで好ましくは、金属膜上を保護絶縁膜で覆い、平坦化膜との接触をなくすことが望ましい。すなわち

10

20

30

40

50

、保護絶縁膜は、水分遮断と平坦化膜の密着向上を企図して設けられ、そのため保護絶縁膜には窒化シリコン（S i N）膜が適している。

【0016】

好ましい形態として、金属膜と平坦化膜とを接触させないために、保護絶縁膜上の平坦化膜にコンタクトホールを形成する。

【0017】

しかしながら、先で説明した保護絶縁膜にS i N膜が使われるが、S i N膜はエッチング速度が速く、保護絶縁膜にコンタクトホールを形成する場合、平坦化膜にコンタクトホールを形成する場合のようにテーパ形状にすることが難しく、垂直形状となる。

【0018】

また、コンタクトホール底部の金属膜表面が荒れ、それによってコンタクトホール底部の外周で隙間（ノッチ）が生じ、この部分での透明導電膜の被覆性が低下する可能性があり、このような状態では、段切れを起こして表示不良を招く可能性がある。

【0019】

本発明は、上記のような問題点を解消するためになされたもので、コンタクトホール内部の透明導電膜の段切れを防止することを可能とした液晶表示パネルおよびその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0020】

本発明に係る液晶表示パネルは、透明絶縁性基板と、前記透明絶縁性基板上の表示領域に配設され、互いに交差してマトリクス状をなす信号線および走査線と、前記信号線または前記走査線と並行するように配設された共通配線と、少なくとも前記信号線および前記走査線の上方を覆うように配置された保護絶縁膜と、前記保護絶縁膜上を覆う第1の絶縁膜と、前記第1の絶縁膜上に上下の位置関係となるように対向配置された下部電極および上部電極と、少なくとも前記第1の絶縁膜および前記保護絶縁膜を貫通して前記共通配線の表面に達する第1のコンタクトホールとを備え、前記第1のコンタクトホールは、その底部およびその内壁側面が、前記下部電極と同じ材質の第1の透明導電膜と、前記上部電極と同じ材質の第2の透明導電膜との第1の積層膜で被覆される。

【発明の効果】

【0021】

本発明に係る液晶表示パネルによれば、第1のコンタクトホールが、その底部およびその内壁側面が、下部電極と同じ材質の第1の透明導電膜と、上部電極と同じ材質の第2の透明導電膜との第1の積層膜で被覆されるので、第1のコンタクトホール内部の透明導電膜の段切れを防止することが可能となる。

【図面の簡単な説明】

【0022】

【図1】本発明に係る実施の形態の液晶表示パネルの平面構成を示す平面図である。

【図2】表示領域に形成される画素部の構成を示す平面図である。

【図3】画素部の部分構成を示す断面図である。

【図4】画素部の部分構成を示す断面図である。

【図5】本発明に係る実施の形態の液晶表示パネルの製造工程を示す断面図である。

【図6】本発明に係る実施の形態の液晶表示パネルの製造工程を示す断面図である。

【図7】本発明に係る実施の形態の液晶表示パネルの製造工程を示す断面図である。

【図8】本発明に係る実施の形態の液晶表示パネルの製造工程を示す断面図である。

【図9】本発明に係る実施の形態の液晶表示パネルの製造工程を示す断面図である。

【図10】本発明に係る実施の形態の液晶表示パネルの製造工程を示す断面図である。

【図11】本発明の他の適用例を説明する図である。

【図12】本発明の他の適用例を説明する図である。

【発明を実施するための形態】

【0023】

10

20

30

40

50

< 実施の形態 >

本発明に係る実施形態 1 として、F F S (Fringe Field Switching) モードの液晶表示パネルに本発明を適用した例を説明する。

【0024】

< 装置構成 >

図 1 は、本発明に係る実施の形態の液晶表示パネル 100 の平面構成を示す平面図である。なお、図 1 は模式的なものであり、示された構成要素の正確な大きさなどを反映するものではない。また、煩雑さを避けるため、発明に関連する部分以外は省略し、また一部簡略化などを行っている。

【0025】

図 1 に示すように液晶表示パネル 100 は、画像を表示する表示領域 101 と表示領域 101 を囲むように設けられた額縁領域 102 とに大きく分けられる。

【0026】

表示領域 101 には、複数の信号線 103 と複数の走査線 104 とが互いに直交するように配置されている。また、複数の共通配線 105 が、走査線 104 に平行して配置されている。そして隣接する信号線 103 と走査線 104 に囲まれた領域が 1 つの画素部を構成するので、表示領域 101 には、複数の画素部がマトリクス状に配列された構成となる。

【0027】

また、信号線 103 と走査線 104 との交差部には薄膜トランジスタ 106 が配置され、1 つの画素に 1 つの薄膜トランジスタ 106 を備えた構成となっている。

【0028】

額縁領域 102 には、表示領域 101 の信号線 103 から延在する引き出し配線 110 および走査線 104 から延在する引き出し配線 111 がそれぞれ接続される複数の実装端子 107 と、複数の実装端子 107 にそれぞれ接続される複数の外部接続端子 1071 とが設けられている。また、複数の共通配線 105 は額縁領域 102 において結束され、共通電位が与えられる構成となっている。

【0029】

実装端子 107 には信号制御のための IC (集積回路) チップ 109 が接続され、また、外部接続端子 1071 には FPC (Flexible Printed Circuit) などの配線基板 108 が接続されている。

【0030】

図 2 は、表示領域 101 に形成される画素部の構成を示す平面図である。なお、本発明はいわゆる TFT 基板の構成に関する発明であるので、TFT 基板に対向して配置されるカラーフィルター基板の説明および図示は省略する。

【0031】

図 2 に示されるように画素部には画素電極 91 と対向電極 71 とが上下の関係をなすように配置されており、画素電極 91 と対向電極 71 との間に電圧を印加し、液晶表示パネル 100 にほぼ水平な電界を発生させ、液晶分子を水平方向に駆動させることによって表示を行っている。

【0032】

画素電極 91 に外部から入力された信号データに基づいた表示電圧を印加させるために、表示電圧の供給を制御する薄膜トランジスタ 106 が画素電極 91 および対向電極 71 の下方の透明絶縁性基板 (図示せず) 上に配置されている。

【0033】

薄膜トランジスタ 106 のゲート電極は走査線 104 に、ソース電極は信号線 103 にそれぞれ接続されている。さらに、透明絶縁性基板には保護絶縁膜 (図示せず) が設けられ、保護絶縁膜に設けられたコンタクトホール 51 を介して画素電極 91 がドレイン電極 (図示せず) に電氣的に接続され、また、保護絶縁膜に設けられたコンタクトホール 52 を介して対向電極 71 が共通配線 105 に電氣的に接続されている。

10

20

30

40

50

【 0 0 3 4 】

このような構成において、走査線 1 0 4 から制御信号が供給されると薄膜トランジスタ 1 0 6 のソース電極側からドレイン電極側に電流が流れる。すなわち、信号線 1 0 3 から供給される信号データに基づいた電圧が、画素電極 9 1 に印加されることとなる。なお、画素電極 9 1 には、信号データに基づいた電圧により発生する電界が上方に向かうように複数のスリットを有している。

【 0 0 3 5 】

信号線 1 0 3 から供給される信号データは、額縁領域 1 0 2 の実装端子 1 0 7 に接続された IC チップ 1 0 9 や、外部接続端子 1 0 7 1 に接続された配線基板 1 0 8 から与えられ、表示データに応じた電圧がそれぞれ画素電極 9 1 に印加される。

10

【 0 0 3 6 】

次に、画素部の断面構成について図 3 および図 4 を用いて説明する。図 3 の (a) 部には、図 2 における A - A 線での矢視方向の断面図を示し、図 4 には、図 2 における B - B 線での矢視方向の断面図を示す。

【 0 0 3 7 】

図 3 の (a) 部に示されるように、表示領域 1 0 1 の透明絶縁性基板 1 0 上においては、薄膜トランジスタ 1 0 6 が形成される領域にゲート電極 1 1 が形成されると共に、ゲート電極 1 1 から延在する走査線 1 0 4 および走査線 1 0 4 と平行配置される共通配線 1 0 5 から延在する共通配線パッド 1 2 が形成される。

【 0 0 3 8 】

そして、ゲート電極 1 1、走査線 1 0 4、共通配線 1 0 5 および共通配線パッド 1 2 を覆うようにゲート絶縁膜 2 が形成される。ゲート絶縁膜 2 としては、例えば S i N 膜を用いる。

20

【 0 0 3 9 】

ゲート電極 1 1 上の領域にはゲート絶縁膜 2 と接するように形成され、島化した半導体膜 3 1 を有している。

【 0 0 4 0 】

半導体膜 3 1 は、アモルファスシリコン、微結晶シリコンおよび多結晶シリコンの何れか、あるいはこれらを複数組み合わせる積層したシリコン半導体膜、または酸化物半導体膜で構成されている。

30

【 0 0 4 1 】

半導体膜 3 1 は、チャネル領域を間に挟んでソース領域およびドレイン領域に分けられ、ソース領域およびドレイン領域上のそれぞれにはソース電極 4 1 およびドレイン電極 4 2 が形成されている。

【 0 0 4 2 】

このように、薄膜トランジスタ 1 0 6 は、ゲート電極 1 1、半導体膜 3 1、ソース電極 4 1 およびドレイン電極 4 2 で構成されている。

【 0 0 4 3 】

また、ゲート絶縁膜 2 上にはソース電極 4 1 およびドレイン電極 4 2 と同じ材質の金属膜で構成される信号線 1 0 3 (図 2) が形成されている。そして薄膜トランジスタ 1 0 6 上および信号線 1 0 3 上を全体的に覆うように保護絶縁膜 5 が形成されている。

40

【 0 0 4 4 】

保護絶縁膜 5 は無機絶縁膜とし、S i N 膜の単層膜もしくは多層膜 (例えば S i O 膜と S i N 膜との多層膜) であっても良い。

【 0 0 4 5 】

そして、保護絶縁膜 5 の上に平坦化膜 6 を形成する。S i N 膜は、平坦化膜 6 などからの水分などにより薄膜トランジスタ 1 0 6 の特性が劣化することを防止する。なお、平坦化膜 6 を設けず、S i N 膜の保護絶縁膜 5 だけの構成であっても良い。

【 0 0 4 6 】

また、平坦化膜 6 はアクリルを主体とした有機樹脂膜あるいは S O G (spin on glass

50

膜とする。その理由は、信号線 103 からのノイズが画素電極 91 に影響を与えることがあり、表示品位を低下させることがある。アクリル樹脂や SOG 膜の誘電率 ε は 3 ~ 4 程度であり、SiN 膜の誘電率 6 ~ 7 より低く、寄生容量を小さくすることでノイズによる影響を抑制することが可能である。

【0047】

また、アクリル樹脂は、透明性が高く、安価であり、有機溶剤に溶かすことで塗布膜として使用できるので扱い易く、比較的低温で焼成できるという特性を有している。

【0048】

なお、CVD 法やスパッタリング法等で形成された SiO₂ 膜も SOG 膜と同様の誘電率 ε を有しているが、SiN 膜と同様に平坦化することが難しいという特性がある。

10

【0049】

平坦面となった平坦化膜 6 上には ITO (Indium Tin Oxide) や IZO (Indium Zinc Oxide) などの第 1 の透明導電膜で構成される対向電極 71 が形成され、対向電極 71 を覆うように平坦化膜 6 上には層間絶縁膜 8 が形成されている。そして、層間絶縁膜 8 上には ITO や IZO などの第 2 の透明導電膜で構成される画素電極 91 が形成されている。

【0050】

そして、ドレイン電極 42 上の保護絶縁膜 5 を貫通してドレイン電極 42 に達するようにコンタクトホール 51 が形成されていると共に、図 4 に示されるように、共通配線パッド 12 上のゲート絶縁膜 2 および保護絶縁膜 5 を貫通するようにコンタクトホール 52 が形成されている。

20

【0051】

図 3 の (a) 部および図 4 にそれぞれ示されるように、ドレイン電極 42 および共通配線パッド 12 などの金属膜と平坦化膜 6 とが直接に接触することがないように、保護絶縁膜 5 上に平坦化膜 6 のコンタクトホール 51 および 52 を形成している。これにより平坦化膜 6 の水分によってドレイン電極 42 および共通配線パッド 12 を構成する金属膜の腐食を防止することができる。なお、平坦化膜 6 のコンタクトホール 51 および 52 の底面部近傍の内壁側面には、保護絶縁膜 5 が露出し、平坦化膜 6 は保護絶縁膜 5 の上部において露出している。

【0052】

そして、図 4 に示されるように、対向電極 71 は、対向電極 71 から延在する透明導電膜 72 とコンタクトホール 52 を介して共通配線パッド 12 に電氣的に接続されている。すなわち、対向電極 71 から延在する透明導電膜 72 はコンタクトホール 52 の内壁側面を覆うと共に底面部に露出する共通配線パッド 12 の表面を覆うことで、共通配線パッド 12 と対向電極 71 とが電氣的に接続されることになる。

30

【0053】

さらに対向電極 71 は、コンタクトホール 52 の上方に形成された層間絶縁膜 8 のコンタクトホール 82 を介して画素電極 91 と同じ材料で、同じ層として形成された透明導電膜 93 とも電氣的に接続されている。すなわち、コンタクトホール 52 の内面を覆う透明導電膜 72 上をさらに透明導電膜 93 が覆う構成となっており、コンタクトホール 52 の内壁側面および底部は透明導電膜 72 と透明導電膜 93 との積層膜で覆われている。

40

【0054】

なお、透明導電膜 93 は画素電極 91 とは電氣的に独立しているので、両者が電氣的に接続されることはない。

【0055】

また、図 3 の (a) 部に示されるように、コンタクトホール 51 の内壁側面を覆うと共に底面部に露出するドレイン電極 42 の表面を覆うように、対向電極 71 と同じ材料で、同じ層として透明導電膜 73 が形成されている。

【0056】

なお、透明導電膜 73 は対向電極 71 とは電氣的に独立しているので、両者が電氣的に接続されることはない。

50

【 0 0 5 7 】

そして、画素電極 9 1 は、コンタクトホール 5 1 の上方に形成された層間絶縁膜 8 のコンタクトホール 8 1 を介して、コンタクトホール 5 1 の内面を覆う透明導電膜 7 3 と電氣的に接続されることで、ドレイン電極 4 2 と電氣的に接続される構成となっている。すなわち、画素電極 9 1 から延在する透明導電膜 9 2 は、コンタクトホール 8 1 の内壁側面を覆うと共に、コンタクトホール 5 1 の内面を覆う透明導電膜 7 3 上をさらに覆う構成となっており、コンタクトホール 5 1 の内壁側面および底部は透明導電膜 7 3 と透明導電膜 9 2 との積層膜で覆われている。

【 0 0 5 8 】

なお、層間絶縁膜 8 に形成されたコンタクトホール 8 1 および 8 2 の開口サイズは、保護絶縁膜 5 に形成されたコンタクトホール 5 1 および 5 2 の開口サイズよりも大きく形成している。

10

【 0 0 5 9 】

これによって、透明導電膜 7 2 と透明導電膜 9 3 との積層膜がコンタクトホール 5 2 内面を覆い、透明導電膜 7 3 と透明導電膜 9 2 との積層膜がコンタクトホール 5 2 内面を覆うことができる。

【 0 0 6 0 】

透明導電膜は、透明性を上げる必要性から膜厚を 1 0 0 n m 以下の薄膜とする。そのため、被覆性を良くするためにコンタクトホールの断面形状は、テーパ形状をなしていることが好ましい。ここで、コンタクトホール 5 1 および 5 2 のエッチングによる形成時にはドライエッチングが一般であるが、両コンタクトホールは、エッチングすべき膜厚が異なっているにも拘わらず、同時にエッチングすることから、エッチングすべき膜厚が厚いコンタクトホール 5 2 に対してエッチング時間を調整することになり、コンタクトホール 5 1 および 5 2 をテーパ形状に形成することが難しい。

20

【 0 0 6 1 】

さらに、コンタクトホール 5 1 および 5 2 の底部には、それぞれドレイン電極 4 2 および共通配線パッド 1 2 の表面が露出していなければならず、ドライエッチングでこれらの金属膜表面を厚み方向に過剰にエッチングされ気味となり、これらの金属膜は成膜時よりも表面が荒れてしまう。

【 0 0 6 2 】

また、S i N 膜で構成される保護絶縁膜 5 との界面を構成する金属膜の表面は、保護絶縁膜 5 の直下のコンタクトホール外周部に隙間（ノッチ）が発生することがある。この場合は、後に透明導電膜を形成する工程において被覆性が低下し、非常に薄い膜しか形成されない可能性があり、このような状態では段切れを招く可能性がある。

30

【 0 0 6 3 】

図 3 の（ b ）部には、図 3 の（ a ）部に示すコンタクトホール 5 1 の底面近傍の“ X ”領域での拡大図を示している。図 3 の（ b ）部に示すように、保護絶縁膜 5 の内壁側面は平坦化膜 6 の内壁側面よりもホール内部に向けて少し突出した形状となっている。これは、保護絶縁膜 5 をエッチングする際には、平坦化膜 6 に形成したコンタクトホールをエッチングマスクとしてドライエッチングするが、この際に、平坦化膜 6 の内壁側面が僅かにエッチングされて後退するので保護絶縁膜 5 が突出してしまう。

40

【 0 0 6 4 】

また、ドレイン電極 4 2 の表面はコンタクトホールのドライエッチングで荒れた状態となり、さらに保護絶縁膜 5 の下方まで削れてノッチ（矢示部分）が入り、底部が「逆」テーパ形状になる。

【 0 0 6 5 】

この結果、透明導電膜 7 3 または透明導電膜 9 2 の何れか一層しか形成しない場合には、底部のノッチ部分では膜厚が薄くなり、段切れを起こし易くなるが、本実施の形態では透明導電膜 7 3 と透明導電膜 9 2 との積層膜を形成しているので、ノッチ部分の膜厚を厚く保つことができ、段切れを防止することができる。

50

【 0 0 6 6 】

< 製造方法 >

次に、本発明に係る本実施の形態の液晶表示パネル 1 0 0 の製造方法について、図 1 および図 2 を参照しつつ、図 5 ~ 図 9 を用いて説明する。なお、液晶表示パネルの製造方法においては表示領域、額縁領域を同時に形成しているが、以下の説明では表示領域における製造方法を説明する。

【 0 0 6 7 】

まず、例えばガラス基板で構成される透明絶縁性基板 1 0 の一方の主面（前面）上に、スパッタリング法を用いて第 1 の金属膜を成膜する。第 1 の金属膜としては、アルミニウム（A l）もしくはそれを含む合金、またはモリブデン（M o）、クロム（C r）などを用いることができる。

10

【 0 0 6 8 】

そして、第 1 の金属膜上に、感光性樹脂であるフォトレジストをスピンコート等によって塗布し、塗布したフォトレジストに対して、露光、現像を含む第 1 のフォトリソグラフィ工程（写真製版工程）を行う。これにより所望の形状にフォトレジストがパターニングされる。その後、当該フォトレジストをエッチングマスクとして、第 1 の金属膜をエッチングすることで、所望の形状にパターニングする。そして、フォトレジストパターンを剥離することで、図 5 の（a）部に示すゲート電極 1 1、図 5 の（b）部に示す共通配線パッド 1 2 が形成されると共に、走査線 1 0 4（図 2）および共通配線 1 0 5（図 2）が形成される。また、額縁領域 1 0 2（図 1）においては、走査線 1 0 4 から延在する引き出し配線 1 1 1、共通配線 1 0 5 の結束部が形成されると共に、引き出し配線 1 1 1 に接続される複数の実装端子 1 0 7（図 1）が形成される。

20

【 0 0 6 9 】

次に、ゲート電極 1 1 および共通配線パッド 1 2 が形成された透明絶縁性基板 1 0 上全面を覆うように、プラズマ C V D 法によりゲート絶縁膜 2 および半導体膜をこの順に連続的に成膜する。ここで、ゲート絶縁膜 2 は S i N 膜で構成し、半導体膜は、アモルファスシリコン、微結晶シリコンおよび多結晶シリコンの何れか、あるいはこれらを複数組み合わせさせて積層したシリコン半導体膜、または酸化物半導体膜で構成する。

【 0 0 7 0 】

そして半導体膜上に、感光性樹脂であるフォトレジストをスピンコート等によって塗布し、塗布したフォトレジストに対して、露光、現像を含む第 2 のフォトリソグラフィ工程（写真製版工程）を行う。これにより所望の形状にフォトレジストがパターニングされる。その後、当該フォトレジストをエッチングマスクとして、半導体膜をエッチングすることで、図 5 の（a）部に示すように、ソース領域、チャネル領域、ドレイン領域を含む島化した半導体膜 3 1 を得る。

30

【 0 0 7 1 】

その後、半導体膜 3 1 を含むゲート絶縁膜 2 上全面を覆うように、スパッタリング法により第 2 の金属膜を成膜する。第 2 の金属膜としては、アルミニウム（A l）もしくはそれを含む合金、またはモリブデン（M o）、クロム（C r）などを用いることができる。

【 0 0 7 2 】

そして、第 2 の金属膜上に、感光性樹脂であるフォトレジストをスピンコート等によって塗布し、塗布したフォトレジストに対して、露光、現像を含む第 3 のフォトリソグラフィ工程（写真製版工程）を行う。これにより所望の形状にフォトレジストがパターニングされる。その後、当該フォトレジストをエッチングマスクとして、第 2 の金属膜をエッチングすることで、所望の形状にパターニングする。そして、フォトレジストパターンを剥離することで、図 5 の（a）部に示すように、半導体膜 3 1 のソース領域上にソース電極 4 1 が形成されると共に、ソース電極 4 1 から延在する信号線 1 0 3 およびドレイン領域上にドレイン電極 4 2 が形成される。また、額縁領域 1 0 2（図 1）においては、信号線 1 0 3 から延在する引き出し配線 1 1 0、引き出し配線 1 1 0 に接続される複数の実装端子 1 0 7（図 1）および複数の外部接続端子 1 0 7 1（図 1）が形成される。

40

50

【 0 0 7 3 】

次に、図 6 の (a) 部および図 6 の (b) 部に示すように、上記構成が形成された透明絶縁性基板 1 0 の全面を覆うようにプラズマ C V D 法を用いて S i N 膜を成膜して保護絶縁膜 5 を形成する。

【 0 0 7 4 】

その後、保護絶縁膜 5 上に、感光性樹脂として、例えばアクリルを主体とした有機樹脂をスピンコート等によって塗布して平坦化膜 6 とする。そして、平坦化膜 6 に対して、露光、現像を含む第 4 のフォトリソグラフィ工程（写真製版工程）を行う。これにより図 6 の (a) 部および図 6 の (b) 部にそれぞれ示すように、平坦化膜 6 にコンタクトホール 5 1 1 および 5 2 1 をパターンニングする。

10

【 0 0 7 5 】

すなわち、コンタクトホール 5 1 1 は、半導体膜 3 1 上から離れた位置に延在するドレイン電極 4 2 の上方に達するように設けられ、コンタクトホール 5 2 1 は、共通配線パッド 1 2 の上方に達するように設けられる。なお、コンタクトホールは、図示はしないが額縁領域 1 0 2 の引き出し配線 1 1 0 および 1 1 1 の上方に達する位置にも設けられる。

【 0 0 7 6 】

その後、平坦化膜 6 をエッチングマスクとして、コンタクトホール 5 1 1 を介して保護絶縁膜 5 をドライエッチングすることで、図 7 の (a) 部に示されるように、ドレイン電極 4 2 の表面に達するコンタクトホール 5 1 を設ける。また、コンタクトホール 5 1 1 を介して保護絶縁膜 5 およびゲート絶縁膜 2 をドライエッチングすることで、図 7 の (b) 部に示されるように、共通配線パッド 1 2 の表面に達するコンタクトホール 5 2 を設ける。なお、コンタクトホールは、図示はしないが額縁領域 1 0 2 の引き出し配線 1 1 0 および 1 1 1 の上方に達する位置にも設けられる。

20

【 0 0 7 7 】

ここで、コンタクトホール 5 1 とコンタクトホール 5 2 とはエッチング膜厚が異なるが。これらは同時にエッチングすることから、エッチング膜厚の厚いコンタクトホール 5 2 に対してはエッチング時間を調整して、コンタクトホール 5 1 と同じ時間でエッチングを終了させる。なお、コンタクトホール 5 1 および 5 2 の断面形状は、垂直形状、より好ましくはテーパ形状となるように形成する。

【 0 0 7 8 】

また、これらのコンタクトホールの底部にはドレイン電極 4 2 および共通配線パッド 1 2 の表面が露出するようにエッチング時間を調整するが、通常、エッチング速度の変動や膜厚変動を考慮してエッチング時間には余裕を持たせる。すなわち、オーバーエッチング気味にエッチングを行っている。このため、ドライエッチングでは金属膜表面を厚み方向にエッチングしがちとなり、金属膜は成膜時よりも表面が荒れてしまう。同時に S i N 膜との界面の金属膜表面は S i N 膜直下のコンタクトホール外周に隙間（ノッチ）が発生することがある。

30

【 0 0 7 9 】

コンタクトホール 5 1 および 5 2 を形成した後も、平坦化膜 6 は除去せず、図 8 の (a) 部および図 8 の (b) 部に示すように、保護絶縁膜 5 の一部として保持する。

40

【 0 0 8 0 】

次に、平坦化膜 6 上全面を覆うように、スパッタリング法により第 1 の透明導電膜を成膜する。第 1 の透明導電膜としては、I T O や I Z O を用いることができる。

【 0 0 8 1 】

第 1 の透明導電膜は、平坦化膜 6 表面の平坦領域およびコンタクトホール 5 1 および 5 2 の内面を覆うように成膜される。

【 0 0 8 2 】

そして平坦化膜 6 上に、感光性樹脂であるフォトレジストをスピンコート等によって塗布し、塗布したフォトレジストに対して、露光、現像を含む第 5 のフォトリソグラフィ工程（写真製版工程）を行う。これにより所望の形状にフォトレジストがパターンニングされ

50

る。その後、当該フォトリソレジストをエッチングマスクとして、第 1 の透明導電膜をエッチングする。そして、フォトリソレジストパターンを剥離することで、図 8 の (a) 部に示すように、平坦化膜 6 表面の平坦領域には対向電極 7 1 がパターンニングされ、コンタクトホール 5 1 の内面とその周辺には対向電極 7 1 とは電氣的に独立した透明導電膜 7 3 が形成される。また、図 8 の (b) 部に示すように、対向電極 7 1 から延在する透明導電膜 7 2 が、コンタクトホール 5 2 の内面を覆うように形成される。

【 0 0 8 3 】

次に、対向電極 7 1 が形成された平坦化膜 6 上全面を覆うように、プラズマ C V D 法により S i N 膜を成膜することで層間絶縁膜 8 を形成する。

【 0 0 8 4 】

ここで、S i N 膜の成膜温度は平坦化膜 6 の耐熱温度以下とする。すなわち、平坦化膜 6 がアクリル樹脂の場合、概ね 2 2 0 以下で成膜する。

【 0 0 8 5 】

次に、層間絶縁膜 8 上に、感光性樹脂であるフォトリソレジストをスピンコート等によって塗布し、塗布したフォトリソレジストに対して、露光、現像を含む第 6 のフォトリソグラフィ工程（写真製版工程）を行う。これにより所望の形状にフォトリソレジストがパターンニングされる。その後、当該フォトリソレジストをエッチングマスクとして、層間絶縁膜 8 をドライエッチングする。そして、フォトリソレジストパターンを剥離することで、図 9 の (a) 部に示すように、コンタクトホール 5 1 の上部に重なるコンタクトホール 8 1 を形成し、また、図 9 の (b) 部に示すように、コンタクトホール 5 2 の上部に重なるコンタクトホール 8 2 を形成する。

【 0 0 8 6 】

このコンタクトホール 8 1 および 8 2 は、下部のコンタクトホール 5 1 および 5 2 よりも開口サイズを大きくする。なお、層間絶縁膜 8 の膜厚は均一であるので、エッチング条件を調整してコンタクトホールの断面形状をテーパ形状にすることが望ましい。

【 0 0 8 7 】

なお、コンタクトホール 8 1 および 8 2 の下部には、それぞれ透明導電膜 7 3 および 7 2 が配設されているので、ドライエッチング時のストッパー層として機能し、平坦化膜 6 へのエッチングダメージを防止できる。

【 0 0 8 8 】

次に、層間絶縁膜 8 上全面を覆うように、スパッタリング法により第 2 の透明導電膜を成膜する。第 2 の透明導電膜としては、I T O や I Z O を用いることができる。

【 0 0 8 9 】

第 2 の透明導電膜は、層間絶縁膜 8 表面の平坦領域、連通するコンタクトホール 8 1 および 5 1 の内面および連通するコンタクトホール 8 2 および 5 2 の内面を覆うように成膜される。

【 0 0 9 0 】

そして層間絶縁膜 8 上に、感光性樹脂であるフォトリソレジストをスピンコート等によって塗布し、塗布したフォトリソレジストに対して、露光、現像を含む第 7 のフォトリソグラフィ工程（写真製版工程）を行う。これにより所望の形状にフォトリソレジストがパターンニングされる。その後、当該フォトリソレジストをエッチングマスクとして、第 2 の透明導電膜をエッチングする。そして、フォトリソレジストパターンを剥離することで、図 1 0 の (a) 部に示すように、対向電極 7 1 の上方にスリットを有する画素電極 9 1 が形成され、画素電極 9 1 から延在する透明導電膜 9 2 が、コンタクトホール 8 1 の内壁側面を覆うと共に、コンタクトホール 5 1 の内面を覆う透明導電膜 7 3 上をさらに覆う構成となつて、コンタクトホール 5 1 の内壁側面および底部は透明導電膜 7 3 と透明導電膜 9 2 との積層膜で覆われることとなる。

【 0 0 9 1 】

また、図 1 0 の (b) 部に示すように、画素電極 9 1 とは電氣的に独立した透明導電膜 9 3 がコンタクトホール 8 2 の内壁側面を覆うと共に、コンタクトホール 5 2 の内面を覆

10

20

30

40

50

う透明導電膜 7 2 上をさらに覆う構成となっており、コンタクトホール 5 2 の内壁側面および底部は透明導電膜 7 2 と透明導電膜 9 3 との積層膜で覆われることとなる。

【 0 0 9 2 】

以上説明したように、実施の形態に係る液晶表示パネル 1 0 0 おいては、ドレイン電極 4 2 および共通配線パッド 1 2 と平坦化膜 6 とが接触することがないように、それぞれ保護絶縁膜 5 上の平坦化膜 6 に設けたコンタクトホール 5 1 および 5 2 の内面を透明導電膜の積層膜で覆うので、平坦化膜 6 の水分によってドレイン電極 4 2 および共通配線パッド 1 2 の金属膜の腐食を防止することができる。

【 0 0 9 3 】

また、ドレイン電極 4 2 および共通配線パッド 1 2 などの金属膜と平坦化膜 6 とが直接に接触しないので、金属膜との密着性が良くないアクリル樹脂を平坦化膜 6 として使用することができる。

【 0 0 9 4 】

また、アクリル樹脂は、有機溶剤に溶かすことで塗布膜として使用でき、比較的低温で焼成できるので、平坦化膜 6 のコンタクトホールパターンを用いて保護絶縁膜 6 のコンタクトホール 5 1 および 5 2 を同時に形成することができる。これにより、製造工程を削減することができる。

【 0 0 9 5 】

また、コンタクトホール 5 1 および 5 2 を平坦化膜 6 をエッチングマスクとして、コンタクトホール 5 1 1 および 5 2 1 を介して保護絶縁膜 5 をドライエッチングするので、別々に形成する場合に比べて必要となるアライメントマージンを小さくでき、コンタクトホールの形成領域を小さくすることができる。このため、表示領域にコンタクトホールが占める面積を小さくことができ、高開口率化が可能となり、高性能な表示特性が可能となる。

【 0 0 9 6 】

また、平坦化膜 6 に形成するコンタクトホール 5 1 および 5 2 の内壁側面において保護絶縁膜 5 が突出している場合に、保護絶縁膜 5 の直下のコンタクトホール外周部に隙間（ノッチ）が発生しても、コンタクトホール 5 1 および 5 2 の内面を透明導電膜の積層膜で覆うので、段切れを抑制して、透明導電膜の電気特性を安定化させることが可能となり高品質な表示が可能となる。

【 0 0 9 7 】

< 他の適用例 1 >

なお、以上においては液晶表示パネルの表示領域 1 0 1 のコンタクトホールへの適用例について説明したが、本発明は額縁領域 1 0 2 に形成されるコンタクトホールについても適用可能である。

【 0 0 9 8 】

すなわち、額縁領域 1 0 2 においては、表示領域 1 0 1 の信号線 1 0 3 および走査線 1 0 4 よりそれぞれ延在する引き出し配線 1 1 0 および 1 1 1 が形成されるが、それらの一部に達するコンタクトホールを形成し、第 1 の透明導電膜または第 2 透明導電膜と同じ材料で、同じ層として形成された配線を当該コンタクトホールを介して接続する場合があります、そのコンタクトホールに対しても適用可能である。

【 0 0 9 9 】

以下、図 1 1 を用いて本発明の他の適用例 1 について説明する。図 1 1 は配線間の接続構造を示す断面図である。額縁領域 1 0 2 においては、例えば表示領域 1 0 1 の信号線 1 0 3 から延在する引き出し配線 1 1 0 および走査線 1 0 4 から延在する引き出し配線 1 1 1 が交差する場合もあれば、互いを電氣的に接続させる場合がある。互いを電氣的に接続させる場合、平坦化膜 6 に形成するコンタクトホール 5 1 および 5 2 を介して、配線間を接続することが考えられる。

【 0 1 0 0 】

図 1 1 は、例えば、信号線 1 0 3 から延在する引き出し配線 1 1 0 と、走査線 1 0 4 か

10

20

30

40

50

ら延在する引き出し配線 1 1 1 とを、透明導電膜 7 3 および透明導電膜 9 3 を用いて電氣的に接続した構成を示している。

【0101】

図 1 1 において、引き出し配線 1 1 0 および 1 1 1 のそれぞれの上部に達するようにコンタクトホール 5 1 および 5 2 が形成され、コンタクトホール 5 1 および 5 2 の上部には、それぞれ層間絶縁膜 8 を貫通するコンタクトホール 8 1 および 8 2 が形成されている。

【0102】

そして、連通するコンタクトホール 8 1 および 5 1 の内面は、透明導電膜 7 3 と透明導電膜 9 3 との積層膜で覆われ、また、連通するコンタクトホール 8 2 および 5 2 の内面は、透明導電膜 7 3 と透明導電膜 9 3 との積層膜で覆われ、連通するコンタクトホール 8 1 および 5 1 内の透明導電膜 7 3 と、連通するコンタクトホール 8 2 および 5 2 内の透明導電膜 7 3 とは、平坦化膜 6 上の透明導電膜 7 3 によって接続されている。

【0103】

また、連通するコンタクトホール 8 1 および 5 1 内の透明導電膜 9 3 と、連通するコンタクトホール 8 2 および 5 2 内の透明導電膜 9 3 とは、平坦化膜 6 上の透明導電膜 9 3 によって接続されている。

【0104】

このように透明導電膜の配線が並列に接続されることで配線抵抗を下げるができる。また、表示領域 1 0 1 でのコンタクトホールの製造工程および透明導電膜の製造工程を兼用して得られるので、別途の製造工程で配線間を接続する場合に比べて、製造工程を削減することができる。

【0105】

< 他の適用例 2 >

また、引き出し配線 1 1 0 および 1 1 1 の終端には実装端子 1 0 7 が形成され、実装端子 1 0 7 には外部接続端子 1 0 7 1 が接続されるが、これらの実装端子 1 0 7 や外部接続端子 1 0 7 1 に達するコンタクトホールに対しても適用可能である。

【0106】

額縁領域 1 0 2 のコンタクトホールも表示領域 1 0 1 のコンタクトホールと同様な構成を採ることで、液晶表示パネル全体の歩留まり向上および信頼性を向上することができる。

【0107】

以下、図 1 2 を用いて本発明の他の適用例 2 について説明する。額縁領域 1 0 2 には、表示領域 1 0 1 の信号線 1 0 3 から延在する引き出し配線 1 1 0 および走査線 1 0 4 から延在する引き出し配線 1 1 1 の終端部は実装端子 1 0 7 となっており、実装端子 1 0 7 には信号制御のための IC チップ 1 0 9 が接続される構成となっている。

【0108】

図 1 2 は、実装端子 1 0 7 と IC チップ 1 0 9 との接続構造を示しており、実装端子 1 0 7 と IC チップ 1 0 9 の電極端子 1 0 9 1 とを、透明導電膜 7 3 および透明導電膜 9 3 を用いて電氣的に接続した構成を示している。

【0109】

図 1 2 において、実装端子 1 0 7 の上部に達するようにコンタクトホール 5 2 が形成され、コンタクトホール 5 2 の上部には、それぞれ層間絶縁膜 8 を貫通するコンタクトホール 8 2 が形成されている。

【0110】

そして、連通するコンタクトホール 8 2 および 5 2 の内面は、透明導電膜 7 3 と透明導電膜 9 3 との積層膜で覆われている。

【0111】

IC チップ 1 0 9 の電極端子 1 0 9 1 上に接続された導電粒子を含んだ樹脂で構成されるパンプ 1 0 9 2 が配設されており、当該パンプ 1 0 9 2 が、透明導電膜 9 3 で内面が覆われたコンタクトホール 8 2 の内部に接触するように IC チップ 1 0 9 が搭載されている。

。そして、ＩＣチップ１０９を圧着してパンプ１０９２を押し潰すことでＩＣチップ１０９が液晶表示パネル１００に実装される。

【０１１２】

このように表示領域１０１でのコンタクトホールと同様のコンタクトホールを介して実装端子１０７とＩＣチップ１０９の電極端子１０９１とを電氣的に接続する構成を採ることで、コンタクトホールの機械的強度が増し、Ｃチップ１０９を圧着する際の強度が増す。

【０１１３】

さらに、実装端子１０７は、信号線１０３や走査線１０４と同じ金属膜であるが、外気からの湿気（水分）による金属膜の腐食を抑制するために透明導電膜で被覆しているが、透明導電膜７３と透明導電膜９３との積層膜により腐食をより抑制することができ、不良品の後発生が抑制され、品質ロスによるコスト低減を実現することができる。

10

【０１１４】

なお、以上の説明では、上部電極を画素電極とし、下部電極を対向電極として説明したが、画素電極を下部電極、対向電極を上部電極としても良い。この場合、上部電極は電界を上方（液晶層の方向）に向けて発生させるので、スリットを設けた構成とする。

【０１１５】

また、対向電極は実施の形態で説明したように、表示領域全体で一体構造を採って良いし、画素ごとに区分された構成とし、コンタクトホールを介して電氣的に接続する構成としても良い。

20

【０１１６】

なお、本発明は、その発明の範囲内において、実施の形態を適宜、変形、省略することが可能である。

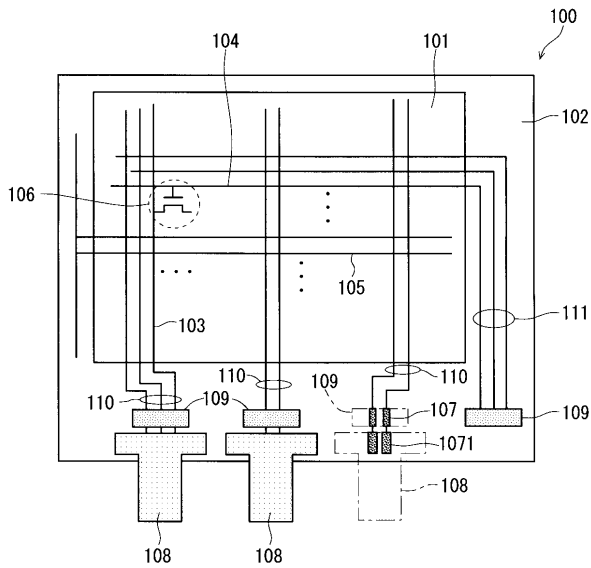
【符号の説明】

【０１１７】

１ ゲート絶縁膜、５ 保護絶縁膜、６ 平坦化膜、８ 層間絶縁膜、１０ 透明絶縁性基板、１１ ゲート電極、３１ 半導体膜、４１ ソース電極、４２ ドレイン電極、５１，５２，８１，８２ コンタクトホール、７１ 下部電極、９１ 上部電極、１０３ 信号線、１０４ 走査線、１０５ 共通配線、１０６ 薄膜トランジスタ、１０７ 実装端子。

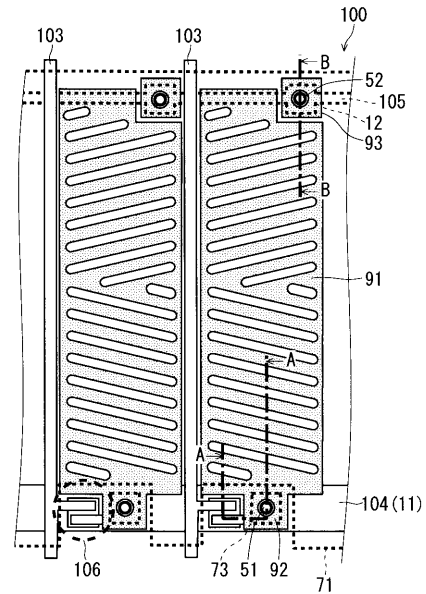
30

【 図 1 】

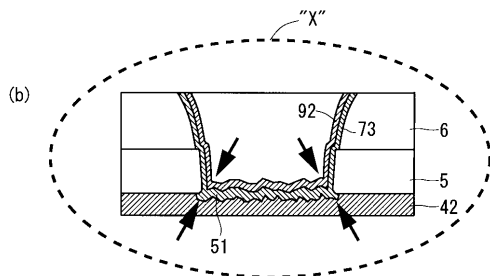
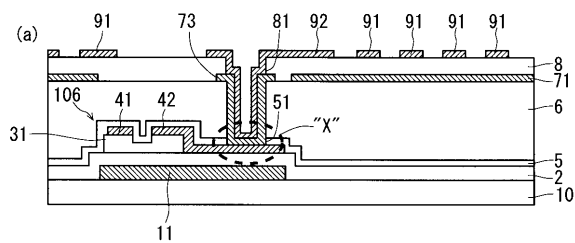


103: 信号線
104: 走査線
105: 共通配線
106: 薄膜トランジスタ
107: 実装端子

【圖 2】

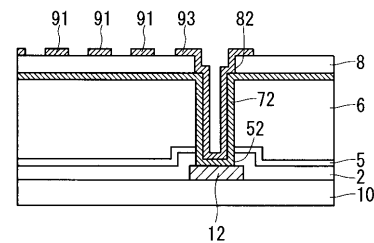


【 図 3 】



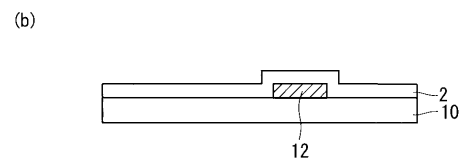
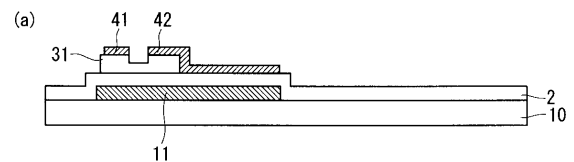
- 2 : ゲート絶縁膜
- 5 : 保護絶縁膜
- 6 : 平坦化膜
- 8 : 層間絶縁膜
- 10 : 透明絶縁性基板
- 11 : ゲート電極
- 31 : 半導体膜
- 41 : ソース電極
- 42 : ドレイン電極
- 51, 81 : コンタクトホール
- 71 : 対向電極
- 91 : 画素電極

【 図 4 】

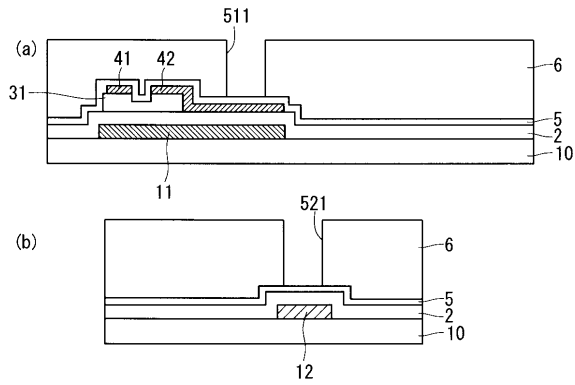


52,82:コンタクトホール

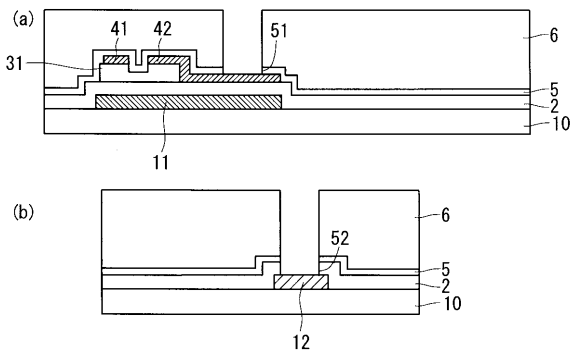
【 図 5 】



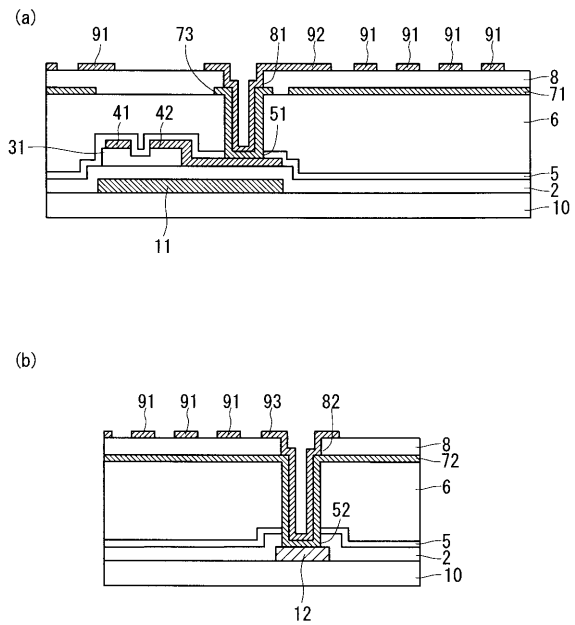
【図 6】



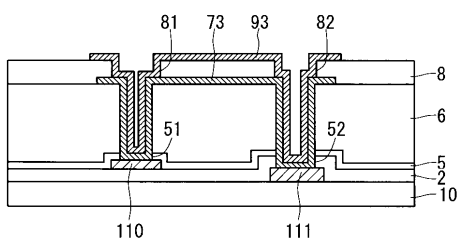
【図 7】



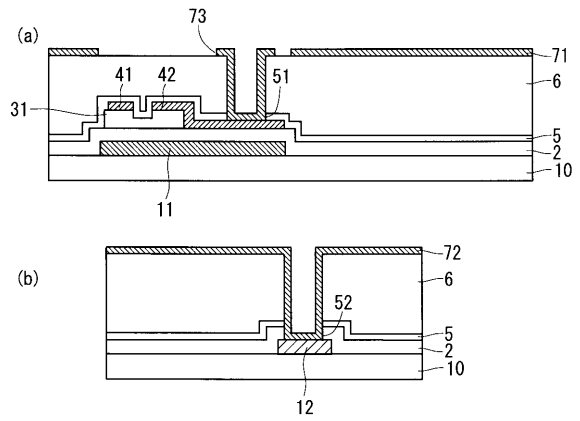
【図 10】



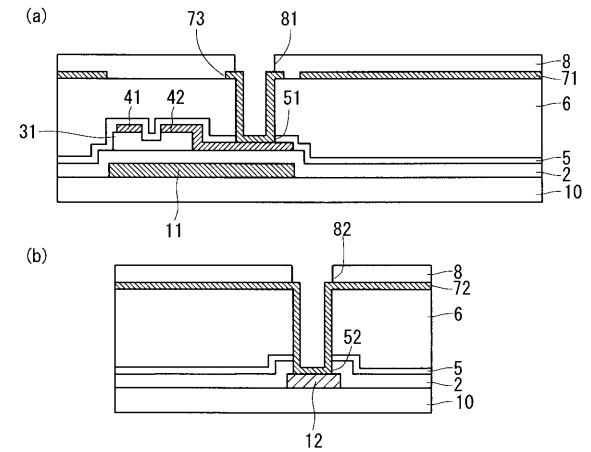
【図 11】



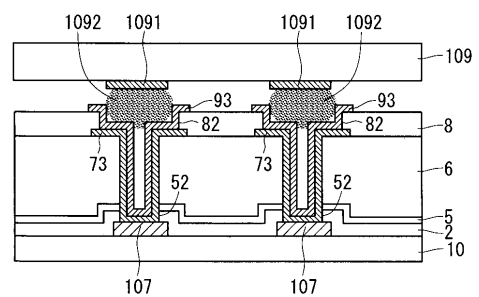
【図 8】



【図 9】



【図 12】



フロントページの続き

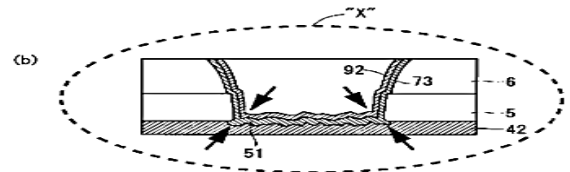
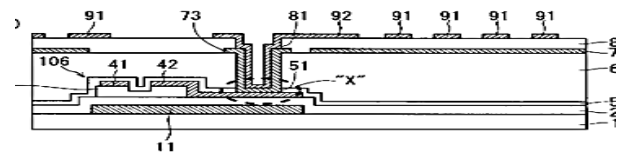
- (72)発明者 園田 武司
熊本県合志市御代志 9 9 7 番地 メルコ・ディスプレイ・テクノロジー株式会社内
- (72)発明者 緒方 伸介
熊本県合志市御代志 9 9 7 番地 メルコ・ディスプレイ・テクノロジー株式会社内
- (72)発明者 島村 武志
東京都千代田区丸の内二丁目 7 番 3 号 三菱電機株式会社内
- (72)発明者 外 徳仁
東京都千代田区丸の内二丁目 7 番 3 号 三菱電機株式会社内

F ターム(参考) 2H092 GA14 JA26 JA46 JB57 JB58 KA04 KA05 KA08 KA12 KA19
KB14 KB22 KB24 KB25 MA05 MA08 MA13 MA17 NA15
5F110 AA26 BB01 CC07 DD02 EE03 EE04 EE06 EE44 FF03 FF30
GG01 GG02 GG13 GG14 GG15 GG19 GG43 GG44 HK03 HK04
HK06 HK33 HL07 HL11 HL23 HM17 NN03 NN05 NN23 NN24
NN27 NN28 NN34 NN35 NN36 NN72 QQ09 QQ19

专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	JP2014106437A	公开(公告)日	2014-06-09
申请号	JP2012260573	申请日	2012-11-29
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	山吉一司 宫川修 園田武司 緒方伸介 島村武志 外德仁		
发明人	山吉 一司 宫川 修 園田 武司 緒方 伸介 島村 武志 外 德仁		
IPC分类号	G02F1/1368 H01L29/786 H01L21/336		
CPC分类号	G02F1/136227 G02F1/134363		
FI分类号	G02F1/1368 H01L29/78.612.C H01L29/78.619.A		
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JA46 2H092/JB57 2H092/JB58 2H092/KA04 2H092/KA05 2H092/KA08 2H092/KA12 2H092/KA19 2H092/KB14 2H092/KB22 2H092/KB24 2H092/KB25 2H092/MA05 2H092/MA08 2H092/MA13 2H092/MA17 2H092/NA15 5F110/AA26 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE44 5F110/FF03 5F110/FF30 5F110/GG01 5F110/GG02 5F110/GG13 5F110/GG14 5F110/GG15 5F110/GG19 5F110/GG43 5F110/GG44 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK33 5F110/HL07 5F110/HL11 5F110/HL23 5F110/HM17 5F110/NN03 5F110/NN05 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN28 5F110/NN34 5F110/NN35 5F110/NN36 5F110/NN72 5F110/QQ09 5F110/QQ19 2H192/AA24 2H192/BB13 2H192/BB53 2H192/BB73 2H192/BC33 2H192/BC34 2H192/CB05 2H192/FA73 2H192/FB22 2H192/FB34		
其他公开文献	JP6072522B2 JP2014106437A5		
外部链接	Espacenet		

摘要(译)

液晶显示面板包括：透明绝缘基板;信号线和扫描线，设置在透明绝缘基板上的显示区域中并以矩阵形式彼此交叉;保护绝缘膜，其布置成至少从上方覆盖信号线和扫描线;从上方覆盖保护绝缘膜的第一绝缘膜;第一接触孔，其至少穿透第一绝缘膜和保护绝缘膜以到达公共互连的表面。第一接触孔具有底部和内侧面，第一堆叠膜覆盖有由与下电极相同的材料制成的第一透明导电膜和由与上电极相同的材料制成的第二透明导电膜。



- 2 : ゲート絶縁膜
- 5 : 保護絶縁膜
- 6 : 平坦化膜
- 8 : 層間絶縁膜
- 10 : 透明絶縁性基板
- 11 : ゲート電極
- 31 : 半導体膜
- 41 : ソース電極
- 42 : ドレイン電極
- 51, 81 : コンタクトホール
- 71 : 対向電極