

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2012-189767
(P2012-189767A)

(43) 公開日 平成24年10月4日(2012.10.4)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 641P	5C006
G02F 1/133 (2006.01)	G09G 3/20 641C	5C080
	G02F 1/133 55O	
	G09G 3/20 621B	
審査請求 未請求 請求項の数 11 O L (全 20 頁) 最終頁に続く		

(21) 出願番号	特願2011-52651 (P2011-52651)	(71) 出願人	506087819
(22) 出願日	平成23年3月10日 (2011. 3. 10)		パナソニック液晶ディスプレイ株式会社
		(74) 代理人	110000154
			特許業務法人はるか国際特許事務所
		(72) 発明者	豊島 剛樹
			兵庫県姫路市飾磨区妻鹿日田町1-6
			パナソニック液晶ディスプレイ株式会社内
		(72) 発明者	大石 純久
			兵庫県姫路市飾磨区妻鹿日田町1-6
			パナソニック液晶ディスプレイ株式会社内
		(72) 発明者	桶 隆太郎
			兵庫県姫路市飾磨区妻鹿日田町1-6
			パナソニック液晶ディスプレイ株式会社内
		最終頁に続く	

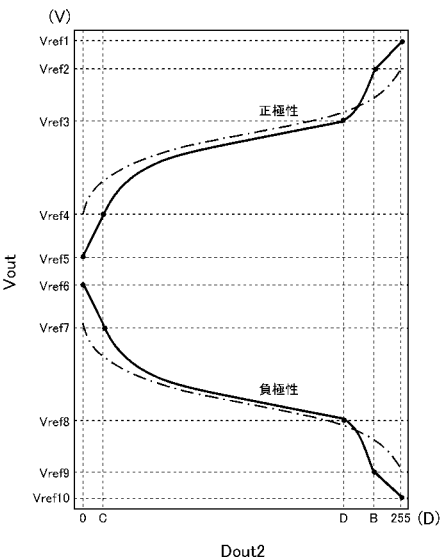
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】画素回路が到達すべき電位と、実際に到達する電位との差を減少させ、画質の劣化を低減した液晶表示装置を提供すること。

【解決手段】液晶表示装置は、データ線と、複数の画素回路と、前記複数の画素回路のうちいずれかに印加すべき正極性および負極性の階調電位を示す表示階調値が補正された出力階調値を出力する出力階調値生成回路と、前記データ線に、前記出力階調値に対応する正極性および負極性の出力電位を選択的に出力するデータ線駆動回路と、を含み、前記データ線駆動回路は、最小の出力階調値に対応する正極性の出力電位が、前記表示階調値のうち最小のものが示す正極性の階調電位より低く、最小の出力階調値に対応する負極性の出力電位が、前記表示階調値のうち最小のものが示す負極性の階調電位より高くなるように前記正極性または負極性の電位を出力する。

。 【選択図】 図4



【特許請求の範囲】**【請求項 1】**

データ線と、

それぞれがトランジスタスイッチおよび前記トランジスタスイッチを介して前記データ線に接続される画素電極を含む複数の画素回路と、

前記複数の画素回路のうちいずれかに含まれるトランジスタスイッチの一端に印加すべき正極性および負極性の階調電位を示す表示階調値が補正された出力階調値であって、複数の候補値のうち 1 つの値である出力階調値を出力する出力階調値生成回路と、

前記データ線に、前記複数の候補値にそれぞれ対応する複数の正極性および負極性の出力電位のうち前記出力階調値に対応する正極性および負極性の出力電位を選択的に出力するデータ線駆動回路と、を含み、

前記データ線駆動回路は、前記複数の候補値のそれぞれに対応する正極性の出力電位のうち最小のものが、前記表示階調値が示す正極性の階調電位のうち最小のものより低く、前記複数の候補値のそれぞれに対応する負極性の出力電位のうち最大のものが、前記表示階調値が示す負極性の階調電位のうち最大のものより高くなるように前記正極性または負極性の電位を出力する、

ことを特徴とする液晶表示装置。

【請求項 2】

前記データ線駆動回路は、前記複数の候補値のそれぞれに対応する正極性の出力電位のうち最小のものが、前記複数の候補値のそれぞれに対応する負極性の出力電位のうち最大のものより低くなるように前記正極性または負極性の出力電位を出力する、

ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記データ線駆動回路は、前記複数の候補値のそれぞれに対応する正極性の出力電位のうち最大のものが、前記表示階調値が示す正極性の階調電位のうち最大のものより高く、前記複数の候補値のそれぞれに対応する負極性の出力電位のうち最小のものが、前記表示階調値が示す負極性の階調電位のうち最小のものより低くなるように前記正極性または負極性の電位を出力する、

ことを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

前記複数の画素回路は複数行に分かれ、

出力階調値生成回路は、前記表示階調値および前記複数の画素回路の前記いずれかの前行の画素回路に対する表示階調値に基づいてプリチャージ信号の出力階調値を生成し、前記複数の画素回路の前記いずれかに対する前記表示階調値に基づいて映像信号の出力階調値を生成し、

データ線駆動回路は、前記プリチャージ信号の出力階調値に対応する出力電位と、前記映像信号の出力階調値に対応する出力電位とを続けて出力する、

ことを特徴とする請求項 1 から 3 のいずれかに記載の液晶表示装置。

【請求項 5】

前記表示階調値が示す正極性の階調電位のうち最小のものは、前記データ線駆動回路が前記最小の正極性の階調電位を示す表示階調値に応じて出力する前記映像信号の正極性の出力電位であり、

前記表示階調値が示す負極性の階調電位のうち最大のものは、前記データ線駆動回路が前記最大の負極性の階調電位を示す表示階調値に応じて出力する前記映像信号の負極性の出力電位である、

ことを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 6】

前記複数の画素回路が表示する最大の輝度から前記最大の輝度の半分の輝度までに対応する正極性または負極性の階調電位の範囲内の電位を示す表示階調値の数は、前記範囲内の出力電位に対応する候補値の数より多い、

10

20

30

40

50

ことを特徴とする請求項 1 から 5 のいずれかに記載の液晶表示装置。

【請求項 7】

前記データ線駆動回路は、前記電位範囲内の階調電位を示す表示階調値の少なくとも一部に応じて周期的に値が変化する出力階調値を出力する、

ことを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 8】

前記データ線駆動回路は、

正極性の出力電位を出力する正極性電位出力部と、

負極性の出力電位を出力する負極性電位出力部と、

を含み、

前記正極性電位出力部は、複数の第 1 の参照電位に基づいて前記出力階調値に対応する正極性の出力電位を出力し、

前記負極性電位出力部は、複数の第 2 の参照電位に基づいて前記出力階調値に対応する負極性の出力電位を出力し、

複数の前記第 1 の参照電位のうち 2 つは、前記表示階調値が示す正極性の階調電位のうち最小のものと、当該最小の正極性の階調電位より低い電位であり、

複数の前記第 2 の参照電位のうち 2 つは、前記表示階調値が示す負極性の階調電位のうち最大のものと、当該最大の負極性の階調電位より高い電位である、

ことを特徴とする請求項 1 から 7 に記載の液晶表示装置。

【請求項 9】

前記出力階調値生成回路は、前記表示階調値が増加するにつれ、当該表示階調値に対応する出力階調値が単調増加するように前記映像信号の出力階調値を出力し、

前記出力階調値生成回路は、最大輝度の半分の輝度より高い輝度を表示する所定の表示階調値以下の表示階調値では、表示階調値と 1 対 1 対応する出力階調値を出力し、前記所定の表示階調値を超える表示階調値のうち少なくとも一部では、他の表示階調値のいずれかにも対応する出力階調値を出力する、

ことを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 10】

前記出力階調値生成回路は、前記所定の表示階調値より高い表示階調値のうち少なくとも一部に応じて周期的に値が変化する映像信号の出力階調値を出力する、

ことを特徴とする請求項 9 に記載の液晶表示装置。

【請求項 11】

前記データ線駆動回路は、前記所定の表示階調値から最大の表示階調値に対応する出力階調値の範囲での出力階調値の増加に対する出力電位の変化率の大きさは、前記所定の表示階調値より大きい範囲での表示階調値の増加に対する階調電位の変化率の大きさより大きい、

ことを特徴とする請求項 9 または 10 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置、特に液晶表示装置に含まれるデータ線駆動回路に関する。

【背景技術】

【0002】

液晶表示装置は、複数の画素回路を有しており、液晶表示装置に含まれるデータ線駆動回路はデータ線を介して各画素回路に階調を表示させる電位を供給している。ここで、データ線と他の配線との間に発生する寄生容量、配線抵抗による遅延、トランジスタの駆動能力不足などに起因して、画素回路に実際に供給される電位がデータ線駆動回路がデータ線に出力する電位に達するには一定の時間がかかる。そのため、水平期間内に到達する画素回路の電位とデータ線に印加する電位とでは差が生じる。この差に起因する画質の劣化を防ぐため、表示階調を示す電位を補正した電位をデータ線に供給し、画素回路に実際に

10

20

30

40

50

供給される電位と、表示階調を示す電位との差を小さくすることが行われている。

【0003】

特許文献1には、表示階調を示す電位を補正した電位をデータ線に供給する表示装置が開示されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2008-209890号公報

【発明の概要】

【発明が解決しようとする課題】

10

【0005】

画素回路の電位をより短い時間で変化させるためにデータ線に供給する信号を補正する場合、補正された信号の電位は、データ線に接続される前段の画素回路に供給すべき電位と、現段の画素回路に供給すべき電位との違いを強調した電位になる。しかし、従来のデータ線駆動回路を用いる場合、信号の補正を十分に行えない場合があった。例えばデータ線駆動回路は最小階調の電位より低い電位を供給できないため、表示階調が最大階調から最小階調に変化する場合には、それ以上低い電位に補正できない。そのため画素回路が到達すべき電位と水平期間内に画素回路が実際に到達する電位との差が大きくなり、画質が劣化する場合があった。

【0006】

20

本発明は上記課題を鑑みてなされたものであって、その目的は、画素回路が到達すべき電位と、実際に到達する電位との差を減少させ、画質の劣化を低減できる液晶表示装置を提供することにある。

【課題を解決するための手段】

【0007】

本出願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下の通りである。

【0008】

(1) データ線と、それぞれがトランジスタスイッチおよび前記トランジスタスイッチを介して前記データ線に接続される画素電極を含む複数の画素回路と、前記複数の画素回路のうちいずれかに含まれるトランジスタスイッチの一端に印加すべき正極性および負極性の階調電位を示す表示階調値が補正された出力階調値であって、複数の候補値のうち1つの値である出力階調値を出力する出力階調値生成回路と、前記データ線に、前記複数の候補値にそれぞれ対応する複数の正極性および負極性の出力電位のうち前記出力階調値に対応する正極性および負極性の出力電位を選択的に出力するデータ線駆動回路と、を含み、前記データ線駆動回路は、前記複数の候補値のそれぞれに対応する正極性の出力電位のうち最小のものが、前記表示階調値が示す正極性の階調電位のうち最小のものより低く、前記複数の候補値のそれぞれに対応する負極性の出力電位のうち最大のものが、前記表示階調値が示す負極性の階調電位のうち最大のものより高くなるように前記正極性または負極性の電位を出力する、ことを特徴とする液晶表示装置。

30

40

【0009】

(2) (1)において、前記データ線駆動回路は、前記複数の候補値のそれぞれに対応する正極性の出力電位のうち最小のものが、前記複数の候補値のそれぞれに対応する負極性の出力電位のうち最大のものより低くなるように前記正極性または負極性の出力電位を出力する、ことを特徴とする液晶表示装置。

【0010】

(3) (1)または(2)において、前記データ線駆動回路は、前記複数の候補値のそれぞれに対応する正極性の出力電位のうち最大のものが、前記表示階調値が示す正極性の階調電位のうち最大のものより高く、前記複数の候補値のそれぞれに対応する負極性の出力電位のうち最小のものが、前記表示階調値が示す負極性の階調電位のうち最小のものより

50

低くなるように前記正極性または負極性の電位を出力する、ことを特徴とする液晶表示装置。

【0011】

(4) (1) から (3) のいずれかにおいて、前記複数の画素回路は複数行に分かれ、出力階調値生成回路は、前記表示階調値および前記複数の画素回路の前記いずれかの前行の画素回路に対する表示階調値に基づいてプリチャージ信号の出力階調値を生成し、前記複数の画素回路の前記いずれかに対する前記表示階調値に基づいて映像信号の出力階調値を生成し、データ線駆動回路は、前記プリチャージ信号の出力階調値に対応する出力電位と、前記映像信号の出力階調値に対応する出力電位とを続けて出力する、ことを特徴とする液晶表示装置。

10

【0012】

(5) (4) において、前記表示階調値が示す正極性の階調電位のうち最小のものは、前記データ線駆動回路が前記最小の正極性の階調電位を示す表示階調値に応じて出力する前記映像信号の正極性の出力電位であり、前記表示階調値が示す負極性の階調電位のうち最大のものは、前記データ線駆動回路が前記最大の負極性の階調電位を示す表示階調値に応じて出力する前記映像信号の負極性の出力電位である、ことを特徴とする液晶表示装置。

【0013】

(6) (1) から (5) のいずれかにおいて、前記複数の画素回路が表示する最大の輝度から前記最大の輝度の半分の輝度までに対応する正極性または負極性の階調電位の範囲内の電位を示す表示階調値の数は、前記範囲内の出力電位に対応する候補値の数より多い、ことを特徴とする液晶表示装置。

20

【0014】

(7) (6) において、前記出力階調値生成回路は、前記電位範囲内の階調電位を示す表示階調値の少なくとも一部に応じて周期的に値が変化する出力階調値を出力する、ことを特徴とする液晶表示装置。

【0015】

(8) (1) から (7) のいずれかにおいて、前記データ線駆動回路は、正極性の出力電位を出力する正極性電位出力部と、負極性の出力電位を出力する負極性電位出力部と、を含み、前記正極性電位出力部は、複数の第1の参照電位に基づいて前記出力階調値に対応する正極性の出力電位を出力し、前記負極性電位出力部は、複数の第2の参照電位に基づいて前記出力階調値に対応する負極性の出力電位を出力し、複数の前記第1の参照電位のうち2つは、前記表示階調値が示す正極性の階調電位のうち最小のものと当該最小の正極性の階調電位より低い電位であり、複数の前記第2の参照電位のうち2つは、前記表示階調値が示す負極性の階調電位のうち最大のものと、当該最大の負極性の階調電位より高い電位である、ことを特徴とする液晶表示装置。

30

【0016】

(9) (4) において、前記出力階調値生成回路は、前記表示階調値が増加するにつれ、当該表示階調値に対応する出力階調値が単調増加するように前記映像信号の出力階調値を出力し、前記出力階調値生成回路は、最大輝度の半分の輝度より高い輝度を表示する所定の表示階調値以下の表示階調値では、表示階調値と1対1対応する出力階調値を出力し、前記所定の表示階調値を超える表示階調値のうち少なくとも一部では、他の表示階調値のいずれかにも対応する出力階調値を出力する、ことを特徴とする液晶表示装置。

40

【0017】

(10) (9) において、前記出力階調値生成回路は、前記所定の表示階調値より高い表示階調値のうち少なくとも一部に応じて周期的に値が変化する映像信号の出力階調値を出力する、ことを特徴とする液晶表示装置。

【0018】

(11) (9) または (10) において、前記データ線駆動回路は、前記所定の表示階調値から最大の表示階調値に対応する出力階調値の範囲での出力階調値の増加に対する出力電位の変化率の大きさは、前記所定の表示階調値より大きい範囲での表示階調値の増加に

50

対する階調電位の変化率の大きさより大きい、ことを特徴とする液晶表示装置。

【発明の効果】

【0019】

本発明によれば、本構成を有しない場合より、画素回路が到達すべき電位と水平期間内に画素回路が実際に到達する電位との差を減少させ、画質の劣化を低減できる。

【図面の簡単な説明】

【0020】

【図1】本発明の第1の実施形態にかかる液晶表示装置の構成を示す図である。

【図2】プリチャージ信号の電位および映像信号の電位との関係の一例を示す波形図である。

10

【図3】データ線駆動回路の構成の一例を示す図である。

【図4】データ線駆動回路における出力階調値と出力電位との関係の一例を示す図である。

【図5】データ線駆動回路における出力階調値と出力電位との関係の他の例を示す図である。

【図6】ガンマ変換回路に入力される表示階調データの値と、ガンマ変換後データの出力階調値との関係の一例を示す図である。

【図7】ガンマ変換回路に入力される表示階調データの値と、ガンマ変換後データの出力階調値との関係の他の例を示す図である。

【図8】表示階調データ、ガンマ変換後データ、および出力階調データの関係を示す図である。

20

【図9】表示階調データの値が最小の値から最大の値に変化する場合における、表示階調データ、ガンマ変換後データ、および出力階調データの時間変化を示す図である。

【図10】表示階調データの値が最小の値から最大の値に変化する場合における、出力階調データと、データ線駆動回路が出力する出力電位の時間推移を示す図である。

【図11】表示階調データの値が最大の値から最小の値に変化する場合における、表示階調データ、ガンマ変換後データ、および出力階調データの時間変化を示す図である。

【図12】表示階調データの値が最大の値から最小の値に変化する場合における、出力階調データと、データ線駆動回路が出力する出力電位の時間推移を示す図である。

【図13】本発明の第2の実施形態にかかる液晶表示装置の構成を示す図である。

30

【図14】第2の実施形態に係るデータ線駆動回路における出力階調値と出力電位との関係の一例を示す図である。

【図15】第2の実施形態に係るデータ線駆動回路における出力階調値と出力電位との関係の他の例を示す図である。

【図16】第2の実施形態に係るガンマ変換回路に入力される表示階調データと、ガンマ変換後データとの関係の一例を示す図である。

【図17】データ線駆動回路における出力階調値と出力電位との関係の他の例を示す図である。

【発明を実施するための形態】

【0021】

40

以下では、本発明の実施形態について図面に基づいて説明する。出現する構成要素のうち同一機能を有するものには同じ符号を付し、その説明を省略する。

【0022】

〔第1の実施形態〕

本発明の第1の実施形態に係る液晶表示装置は、液晶表示パネルと、液晶表示パネルを透過する光を供給するバックライトと、制御基板と、を有している。液晶表示パネルは構造的には、画素回路PCなどが形成されるアレイ基板と、そのアレイ基板に対向して設けられる対向基板と、アレイ基板と対向基板の間に封入される液晶と、アレイ基板上に配置される集積回路パッケージと、を含んでいる。なお、アレイ基板の外側と対向基板の外側には偏光板が貼り付けられている。なお、本実施形態にかかる液晶表示装置はカラー表示

50

を行い、ノーマリーブラックの液晶を用いている。

【0023】

図1は本発明の第1の実施形態に係る液晶表示装置の構成の一例を示す図である。本実施形態に係る液晶表示装置は、矩形の表示領域DAと、タイミング制御回路TCと、ガンマ変換回路GMCと、ラインメモリLMと、プリチャージ回路PRCと、フレームレートコントロール回路FRCと、参照電位供給回路VRGと、データ線駆動回路XDVと、走査線駆動回路YDVと、複数の走査線GLと、複数のデータ線DLと、図示しないコモン線とを含む。表示領域DAと、複数の走査線GLと、複数のデータ線DLとは液晶表示パネル内のアレイ基板上に配置されている。表示領域DAには、複数の画素回路PCがマトリクス状に配置されている。走査線駆動回路YDVおよびデータ線駆動回路XDVの一部はアレイ基板上の表示領域DAの周囲に配置され、残りは集積回路パッケージ内に配置される。またタイミング制御回路TC、ガンマ変換回路GMC、ラインメモリLM、プリチャージ回路PRC、参照電位供給回路VRG、およびフレームレートコントロール回路FRCは制御基板に配置される。

10

【0024】

各走査線GLは表示領域DA内を互いに並んで図中左右方向に延び、各走査線GLの左端は走査線駆動回路YDVに接続される。各データ線DLは表示領域DA内を互いに並んで図中上下方向に延び、その上端はデータ線駆動回路XDVに接続される。各画素回路PCは、データ線DLと走査線GLとの交点に対応して設けられている。カラー表示のため、1つの画素をそれぞれ赤、青および緑を表示する3つの画素回路PCで表す。この3つの画素回路PCは横方向に並んでいる。画面の解像度が1920列×1080行とすると、表示領域DA内の画素回路PCの数は(1920×3)列×1080行となる。データ線DLの数は(1920×3)本、走査線GLの数は1080本となる。それぞれのデータ線DLは画素回路PCの列に対応し、それぞれの走査線GLは画素回路PCの行に対応する。なお、ある列を構成する画素回路PCは、同じ色を表示し、データ線DLのうち1つに接続される。

20

【0025】

各画素回路PCは、画素トランジスタTRと、図示しないコモン電極との間で画素容量を形成する画素電極PXと、を含む。画素トランジスタTRはスイッチとして動作するnチャネル型の薄膜トランジスタであり、そのゲート電極はその画素トランジスタTRを含む画素回路PCに対応する走査線GLに接続される。また画素トランジスタTRのソース電極は画素回路PCに対応するデータ線DLに接続され、ドレイン電極は画素電極PXに接続される。なお、薄膜トランジスタには極性が無く、ソース電極とドレイン電極の呼称の違いは印加される電位により便宜的に決まる。ここではソース電極とドレイン電極の接続先を便宜的に上述のように呼んでいるが、これらの接続先が反対であっても構わない。コモン電極は、コモン電位を供給するコモン線と電氣的に接続されている。

30

【0026】

液晶表示装置では、データ線DLと走査線GLとの間に生じる寄生容量、配線抵抗による遅延、および画素トランジスタTRの駆動能力不足などにより、データ線DLに電位を印加しても、画素回路PC内の画素トランジスタTRのソース電極がその電位に到達するまでに一定の時間がかかる。その時間を短縮するため、本発明の実施形態にかかる液晶表示装置は、水平期間1Hの前半でプリチャージ信号の電位Vpを印加し、後半で映像信号の電位Vdを印加する。また、画素電極PXの電位の時間平均がコモン電位からずれると、液晶の透過率と電位差との関係が崩れ、残像が生じることがある。これに対応するために、データ線駆動回路XDVは、画素電極PXの電位をコモン電位より高い電位にするための正極性の信号と、画素電極PXの電位をコモン電位より低い電位にするための負極性の信号とを一定時間ごとに切替えて供給する。

40

【0027】

図2は、プリチャージ信号の電位Vpと映像信号の電位Vdとの関係の一例を示す波形図である。一点鎖線で示される波形は走査線GLに印加される走査信号を示す。走査信号

50

の電位が立ち上がってから立ち下がるまでの期間が水平期間 1 H に相当する。破線はデータ線駆動回路 X D V がデータ線 D L に印加する信号の電位を、実線は画素電極 P X の電位を示す。また、本図の例では水平期間 1 H 中に電位が高くなる破線と実線の波形は、それぞれデータ線 D L に印加される正極性の信号の電位と、その電位が印加される場合の画素電極 P X の電位とを示し、水平期間 1 H 中に電位が低くなる破線と実線の波形は、それぞれデータ線 D L に印加される負極性の信号の電位と、その電位が印加される場合の画素電極 P X の電位とを示す。プリチャージ信号の電位 V_p は、前行の画素回路 P C に向けてデータ線 D L に印加する映像信号の電位 V_d と、現在の行の画素回路 P C に向けてデータ線 D L に印加する映像信号の電位 V_d との違いを強調するように補正された電位である。映像信号の電位 V_d が低階調を示す電位から高階調を示す電位へ変化する場合には、正極性のプリチャージ信号の電位 V_{pp} は続けて出力される正極性の映像信号の電位 V_{dp} より高く、前記負極性のプリチャージ信号の電位 V_{pn} は続けて出力される負極性の映像信号の電位 V_{dn} より低くなる。映像信号の電位が高階調を示す電位から低階調を示す電位へ変化する場合には、正極性のプリチャージ信号の電位 V_{pp} は続けて出力される正極性の映像信号の電位 V_{dp} より低く、前記負極性のプリチャージ信号の電位 V_{pn} は続けて出力される負極性の映像信号の電位 V_{dn} より高くなる。

【0028】

液晶表示装置の外部から供給される表示階調データ D_{in} は、ガンマ変換回路 G M C、ラインメモリ L M、タイミング制御回路 T C に入力される。本実施形態では、表示階調データ D_{in} は、各画素回路 P C に表示させる階調の値である表示階調値からなる。表示階調値は、0 から 255 の 256 階調の値のうちいずれかからなる。表示階調値は画素回路 P C に含まれる画素トランジスタ T R がオンとなる水平期間 1 H にその画素トランジスタ T R のソース電極が到達すべき正極性および負極性の電位（以下、階調電位という）を示している。以下では n 行目 m 列目の画素回路 P C に対する表示階調値を表示階調データ $D_{in}(n, m)$ の値と記す。

【0029】

ガンマ変換回路 G M C、ラインメモリ L M、プリチャージ回路 P R C およびフレームレートコントロール回路 F R C は、データ線駆動回路 X D V に入力する出力階調値を生成する出力階調値生成回路として動作する。以下ではこれらの回路の概要について説明する。出力階調値は、データ線駆動回路 X D V が出力する電位（出力電位）を示す。ガンマ変換回路 G M C は、表示階調データ D_{in} を変換し、ガンマ変換後データ D D を生成する。 n 行目 m 列目の画素回路 P C に対するガンマ変換後データ D D (n, m) は、出力階調値と、調整情報とを含む。ガンマ変換回路 G M C は、ガンマ変換後データ D D (n, m) に含まれる出力階調値として、表示階調データ $D_{in}(n, m)$ の値に応じた階調電位をデータ線駆動回路 X D V に出力させる出力階調値があればその出力階調値を出力し、なければその階調電位が近似された電位をデータ線駆動回路 X D V に出力させる出力階調値を出力する。調整情報は、階調電位とその出力階調値に対応する出力電位とのずれを示す。

【0030】

ラインメモリ L M は、1 行分の表示階調データ D_{in} を記憶し、その記憶したデータを次の行の表示階調データ D_{in} が入力されるタイミングで出力する。言い換えれば、ラインメモリ L M は、前行の表示階調データ $D_{in}(n-1, m)$ を出力する。プリチャージ回路 P R C は、前行の表示階調データ $D_{in}(n-1, m)$ の値と、出力対象の行の表示階調データ $D_{in}(n, m)$ の値とに基づいてガンマ変換後データ D D (n, m) に含まれる出力階調値を補正し、プリチャージ信号の電位を示す出力階調値を生成する。またプリチャージ信号の電位を示す出力階調値と、ガンマ変換後データ D D (n, m) とをあわせて内部階調データ D o u t 1 (n, m) として出力する。プリチャージ回路 P R C は、表示階調データ $D_{in}(n-1, m)$ が表示階調データ $D_{in}(n, m)$ より小さい場合にはガンマ変換後データ D D (n, m) の出力階調値を大きくした値をプリチャージ信号の出力階調値として出力し、表示階調データ $D_{in}(n-1, m)$ が表示階調データ $D_{in}(n, m)$ より大きい場合にはガンマ変換後データ D D (n, m) の出力階調値を小さ

くした値をプリチャージ信号の出力階調値として出力する。

【0031】

フレームレートコントロール回路FRCは、内部階調データDout1(n, m)に基づいて、プリチャージ信号の電位を示す出力階調値と、映像信号の電位を示す出力階調値とを生成し、それらを出力階調データDout2(n, m)として出力する。データ線駆動回路XDVは、出力階調データDout2(n, m)に基づいて、m列目の画素回路PCに接続されるデータ線DLに対して、n行目の画素回路PCが走査線駆動回路YDVにより走査される水平期間1Hの前半にプリチャージ信号の電位を供給し、その水平期間1Hの後半に映像信号の電位を供給する。

【0032】

データ線駆動回路XDVは、出力階調値に応じた出力電位を出力する。本実施形態ではデータ線駆動回路XDVに入力可能な出力階調値は0から255であり、それぞれの出力階調値に応じた正極性または負極性の出力電位を出力する。見方を変えると、データ線駆動回路XDVは予め256種の候補値のそれぞれに対応する出力電位を出力可能であり、データ線駆動回路XDVはそれらの候補値に対応する正極性または負極性の出力電位のうち、入力される出力階調値に対応する正極性または負極性の出力電位を選択的に出力する。なお、本実施形態ではノーマリーブラックであるため、出力階調値が増加するにつれ正極性の出力電位は単調増加し、負極性の出力電位は単調減少する。

【0033】

図3は、データ線駆動回路XDVの構成の一例を示す図である。データ線駆動回路XDVは、正極性の出力電位を出力する正極性電位出力部PGと負極性の出力電位を出力する負極性電位出力部NGとを含む。データ線駆動回路XDVが正極性の電位を出力するか負極性の電位を出力するかは、フレームと出力電位の供給先の画素回路PCの列によって決まる。なお本実施形態では、あるフレーム期間に1つのデータ線DLに印加する電位の極性は同じである。

【0034】

出力階調値の候補値の数をq(本実施形態では255)とすると、正極性電位出力部PGは、q個のスイッチSWPと、(q-1)個の抵抗RPとを含む。k番目(kは1からqの整数)のスイッチSWP_{k-1}は、小さい方からk番目の候補値に対応する。スイッチSWPは対応する候補値の順に並べられている。隣り合うスイッチSWP_{i-1}の一端とスイッチSWP_iの一端との間には(iは1からq-1の整数)、i番目の抵抗RP_iが設けられている。同様に、負極性電位出力部NGは、q個のスイッチSWNと、(q-1)個の抵抗RNとを含む。k番目のスイッチSWN_{k-1}は、小さい方からk番目の候補値に対応する。スイッチSWNは対応する候補値の順に並べられている。隣り合うスイッチSWN_{i-1}の一端とスイッチSWN_iの一端との間には、i番目の抵抗RN_iが設けられている。k番目のスイッチSWP_{k-1}およびSWN_{k-1}の他端は、データ線DLに接続され、データ線DLに出力電位Voutを印加する。

【0035】

参照電位供給回路VRGは、複数のスイッチSWPのうち5つの抵抗RP側の一端と、スイッチSWNのうち5つの抵抗RN側の一端とに参照電位を供給する。なお、これらのスイッチSWP, SWNのそれぞれに供給する参照電位は互いに異なる。これらのスイッチSWP, SWNに対応する出力階調値(候補値)は、小さい方から、0(最小値)、C、D、B、255(最大値)の5つである。参照電位供給源VRGは、スイッチSWP₂₅₅, SWP_B, SWP_D, SWP_C, SWP₀にそれぞれ参照電位Vref1, Vref2, Vref3, Vref4, Vref5を供給し、スイッチSWN₀, SWN_C, SWN_D, SWN_B, SWN₂₅₅にそれぞれ参照電位Vref6, Vref7, Vref8, Vref9, Vref10を供給する。

【0036】

図4は、出力階調値とデータ線駆動回路XDVの出力電位Voutとの関係(DVカーブ)の一例を示す図である。図4の一点鎖線は表示階調データDinの表示階調値とその

10

20

30

40

50

表示階調値に対応する正極性および負極性の階調電位とのDVカーブを示し、実線は出力階調値とデータ線駆動回路XDVの出力電位とのDVカーブを示す。参照電位Vref1は参照電位Vref1からVref10のうち最も高い電位であり、参照電位Vref1からVref10の順に電位が低くなっていく。表示階調値に応じた正極性の電位の範囲はVref2からVref4の間であり、表示階調値に応じた負極性の電位の範囲はVref7からVref9の間である。このDVカーブをみればわかるように、出力電位と出力階調との関係は、非線形になっている。それにあわせ、抵抗RPやRNの抵抗値も一定ではない。

【0037】

出力階調値がCの場合の正極性の出力電位は、最小の表示階調値に応じた正極性の階調電位（表示階調値が示す正極性の階調電位のうち最小の電位である）と同じであり、参照電位Vref4が一端に供給されるスイッチSWP_Cが出力する電位である。出力階調値がBの場合の正極性の出力電位は、最大の表示階調値に応じた正極性の階調電位（表示階調値が示す正極性の階調電位のうち最大の電位である）と同じであり、参照電位Vref2が一端に供給されるスイッチSWP_Bが出力する電位である。出力階調値がCの場合の負極性の出力電位は、最小の表示階調値に応じた負極性の階調電位（表示階調値が示す負極性の階調電位のうち最大の電位である）と同じであり、参照電位Vref7が一端に供給されるスイッチSWN_Cが出力する電位である。出力階調値がBの場合の負極性の出力電位は、最大の表示階調値に応じた負極性の階調電位（表示階調値が示す負極性の階調電位のうち最小の電位である）と同じであり、参照電位Vref9が一端に供給されるスイッチSWN_Bが出力する電位である。参照電位Vref1は最大の表示階調値に応じた正極性の電位より高く、参照電位Vref5は最小の表示階調値に応じた正極性の電位より低い。参照電位Vref6は最小の表示階調値に応じた負極性の電位より高く、参照電位Vref10は最大の表示階調値に応じた負極性の電位より低い。最大と最小の出力階調値に対応する参照電位以外も供給することで、プリチャージ信号の電位の範囲を変更する自由度が高くなる。

【0038】

出力階調値が0以上C未満の場合、正極性の出力電位は最小の表示階調値に応じた正極性の電位より低く、負極性の出力電位は最小の表示階調値に応じた負極性の電位より高い。これらの出力階調値はプリチャージ信号の電位を出力する場合に使用される。また出力階調値がBを超え255以下の場合、正極性の出力電位は最大の表示階調値に応じた正極性の電位より高く、負極性の出力電位は最大の表示階調値に応じた負極性の電位より低い。これらの出力階調値もプリチャージ信号の電位を出力する場合に使用される。

【0039】

出力階調値がCからDの間にある場合の正極性および負極性の出力電位は、出力階調値よりCだけ低い表示階調値に応じた正極性および負極性の階調電位と同じである。一方、出力階調値がDからBの間にある場合の正極性および負極性の出力電位の範囲は、表示階調値が(D-C)から255までの階調電位の範囲に対応する。ここで $(B-D) < \{255 - (D-C)\}$ であるので、この範囲では出力階調値と出力階調値とが1対1対応していない。表示階調値が(D-C)から最大の値になるまでの範囲では、その表示階調値に対応する出力階調値の増加に伴う出力電位の変化率の大きさ（絶対値）は、その範囲での表示階調値の増加に伴う階調電位の変化率の大きさ（絶対値）より大きくなる。出力階調値のDは、この出力階調値に応じた出力電位が画素回路PCに印加される場合に表示する輝度が、最大輝度の半分より大きくなる条件を満たす出力階調値のいずれかである。また、画素回路PCが表示する最大輝度からその最大輝度の半分の輝度までに対応する正極性または負極性の階調電位の範囲内の電位を示す表示階調値の数は、その範囲内の出力電位に対応する候補値の数より多くなっている。

【0040】

表示階調値に応じた正極性の電位の変化の度合いは、表示階調値が最小から増えるにつれ増加し、中央付近のある値を超えると減少するのみである。一方、出力階調値に応じた

正極性の出力電位の変化の度合いの増加と減少が、第1の値以外でも切り替わる場合がある。例えば図5の例では、第1の値より大きい第2の値(B)以上でその度合いが増加する。同様に、出力階調値に応じた負極性の出力電位の変化の度合いの増加と減少も第1の値以外で切り替わる場合がある。これは、出力階調値がBを超える階調での出力電位の変化の仕方によって生じ得る。

【0041】

ここで、最小の表示階調値に応じた正極性の電位と負極性の電位が同じであってもよい。図5は、出力階調値とデータ線駆動回路XDVの出力電位 V_{out} との関係の他の例を示す図である。この例では、参照電位 V_{ref4} と参照電位 V_{ref7} とが同じ値であり、参照電位 V_{ref6} は、参照電位 V_{ref5} より低くなっている。また、図5に示すように、最小の候補値に対応する正極性の出力電位が、最小の候補値に対応する負極性の出力電位より低くなってもよい。こうすると、信号の補正をより確実に行うことができる。

【0042】

図6は、ガンマ変換回路GMCに入力される表示階調データ $D_{in}(n, m)$ の値と、ガンマ変換後データ $DD(n, m)$ の出力階調値との関係の一例を示す図である。ガンマ変換回路GMCは、表示階調データ $D_{in}(n, m)$ の値として最小の表示階調値が入力された場合には出力階調値の最小の候補値より大きい出力階調値であるCをガンマ変換後データ $DD(n, m)$ として出力し、最大の表示階調値が入力された場合には出力階調値の最大の候補値より小さい出力階調値であるDをガンマ変換後データ $DD(n, m)$ として出力する。表示階調値とガンマ変換後データ $DD(n, m)$ に含まれる出力階調値および調整情報との対応関係は、図4(または図5)のDVカーブと対応している。表示階調値が0から $(D-C)$ までや255では表示階調値と出力階調値とは1対1に対応し、表示階調値が $(D-C+1)$ から254までは表示階調値と出力階調値とは1対1に対応するか、または1つの出力階調値に2つの表示階調値が対応する。

【0043】

人間の目は高輝度では階調の差を認識しづらい。よって、高輝度側の表示階調値に応じた電位の出力が不正確になっても、低輝度側よりも認識されにくい。よって階調の減少による画質の劣化を低減できる。本実施形態では調整情報は1ビットであり、それが0の場合は表示階調値が示す階調電位と出力階調値に応じた出力電位とが等しいことを示し、1の場合はその階調電位がその出力電位より大きく、それより1つ大きい出力階調値が出力させる出力電位より小さいことを示す。図7はガンマ変換回路に入力される表示階調値と、ガンマ変換後データの出力階調値との関係の他の例を示す図である。図7の例の出力階調値 $D1$ は図6の例のDに相当する。表示階調値が0から $(D1-C)$ までや255では表示階調値と出力階調値とは1対1に対応し、表示階調値が $(D1-C+1)$ から254までは表示階調値と出力階調値とは1対1に対応するか、または1つの出力階調値に2つの表示階調値が対応する。 $D1$ から $D2$ までの出力階調値のうち2つの表示階調値に対応するものの数より、 $D2$ からBまでの出力階調値のうち2つの表示階調値に対応するものの数の方が多い。こうすると、図6の例と同様の理由から、階調の減少による画質の劣化を低減できる。なお、データ線駆動回路XDVのDVカーブについては図7の例にあわせたものが必要である。

【0044】

フレームレートコントロール回路FRCは、ガンマ変換回路GMCで生成されたガンマ変換後データ $DD(n, m)$ をプリチャージ回路PRCを介して取得し、表示階調値が示す階調電位と出力階調値に応じた出力電位とが異なる場合に、出力階調データ $D_{out2}(n, m)$ の出力階調値を周期的に変化させ、画素回路PCに出力階調値で表現できない階調を擬似的に表示させる。出力階調値を周期的に変化させる表示階調値は、図6の説明での $(D-C)$ や図7の説明での $(D1-C)$ より大きい値のうち少なくとも一部である。図8は表示階調データ $D_{in}(n, m)$ 、ガンマ変換後データ $DD(n, m)$ 、および出力階調データ $D_{out2}(n, m)$ の関係を示す図である。図8に示す表の D_{in} の欄は表示階調データ $D_{in}(n, m)$ の値(表示階調値)を、DDの欄の数値の整数部はガ

10

20

30

40

50

ンマ変換後データ $DD(n, m)$ に含まれる出力階調値を、 DD の欄の数値の小数部はガンマ変換後データ $DD(n, m)$ に含まれる調整情報を、 $Dout2$ の欄はデータ線駆動回路 XDV に出力する出力階調値を示す。例えば DD の欄の「244.5」は、出力階調値が244で調整情報のビットが1であることを示す。本図の例では、 C が10、 D が225、 B が245であるとしている。フレームレートコントロール回路 $FR C$ は、調整情報のビットが1の場合には、出力階調データ $Dout2(n, m)$ の出力階調値として、ガンマ変換後データ $DD(n, m)$ の出力階調値と、ガンマ変換後データ $DD(n, m)$ に1を足した値とをフレームごとに変化させて出力する。なお、上述の方法以外で擬似的に階調を表現してもよい。例えば3つ以上のフレームを用いてさらに細かな階調を表現してもよいし、隣接しない出力階調値を用いて階調を表現してもよい。

10

【0045】

表示階調データ $Din(n, m)$ の値が最小から最大に変化する場合の動作の例について説明する。図9は、上述の場合における、表示階調データ $Din(n, m)$ 、ガンマ変換後データ $DD(n, m)$ 、および出力階調データ $Dout2(n, m)$ の時間変化を示す図である。図9の先の方の水平期間1Hでは、表示階調データ $Din(n, m)$ の値として0が入力され、それにより生成されるガンマ変換後データ $DD(n, m)$ の出力階調値は C である。その前の水平期間1Hにおける表示階調データ $Din(n, m)$ の表示階調値が0の場合、フレームレートコントロール回路 $FR C$ が出力する出力階調データ $Dout2(n, m)$ に含まれるプリチャージ信号の出力階調値は C 、映像信号の出力階調値は C となる。なお、フレームレートコントロール回路 $FR C$ は1水平期間の前半にプリチャージ信号の出力階調値を出力し、後半に映像信号の出力階調値を出力する。次の水平期間1Hでは、表示階調データ $Din(n, m)$ の表示階調値として255が入力され、それにより生成されるガンマ変換後データ $DD(n, m)$ の出力階調値は B である。フレームレートコントロール回路 $FR C$ が出力する出力階調データ $Dout2(n, m)$ に含まれるプリチャージ信号の出力階調値は最大となる255、映像信号の出力階調値は B となる。

20

【0046】

図10は、表示階調データ $Din(n, m)$ の値が最小から最大に変化する場合における出力階調データ $Dout2(n, m)$ と、データ線駆動回路 XDV が出力する出力電位 $Vout$ の時間推移を示す図である。実線の波形は正極性の出力電位 $Vout$ を、破線の波形は負極性の出力電位 $Vout$ を示す。表示階調値が最大となる場合でも、データ線駆動回路 XDV は、それに対応する正極性の映像信号の電位より大きいプリチャージ信号の電位や、負極性の映像信号の電位より小さいプリチャージ信号の電位とを出力する。

30

【0047】

図11は、表示階調データ $Din(n, m)$ の値が最大から最小に変化する場合の表示階調データ $Din(n, m)$ 、ガンマ変換後データ $DD(n, m)$ 、および出力階調データ $Dout2(n, m)$ の時間変化を示す図であり、図12は、この場合の出力階調データ $Dout2(n, m)$ と、データ線駆動回路 XDV が出力する出力電位 $Vout$ の時間推移を示す図である。先の方の水平期間1Hでは、表示階調データ $Din(n, m)$ の値として255が入力され、それにより生成されるガンマ変換後データ $DD(n, m)$ の出力階調値は B である。その前の水平期間1Hにおける表示階調データ $Din(n, m)$ の値が255の場合、フレームレートコントロール回路 $FR C$ が出力する出力階調データ $Dout2(n, m)$ に含まれるプリチャージ信号の出力階調値は B 、映像信号の出力階調値は B となる。次の水平期間1Hでは、表示階調データ $Din(n, m)$ の表示階調値として0が入力され、それにより生成されるガンマ変換後データ $DD(n, m)$ の出力階調値は C である。フレームレートコントロール回路 $FR C$ が出力する出力階調データ $Dout2(n, m)$ に含まれるプリチャージ信号の出力階調値は最小となる0、映像信号の出力階調値は C となる。このように階調変化が激しい場合でも、データ線駆動回路 XDV は、正極性の映像信号の電位より小さいプリチャージ信号の電位や、負極性の映像信号の電位より大きいプリチャージ信号の電位とを出力する。これにより、画質の劣化を低減する

40

50

ことができる。さらにデータ線駆動回路XDVが出力する階調の数も増やさないため、その回路規模の増加も抑制できる。

【0048】

〔第2の実施形態〕

本発明の第2の実施形態に係る液晶表示装置は、第1の実施形態と比べると、フレームレートコントロール回路FRCが無い点が主に異なる。以下では第1の実施形態にかかる液晶表示装置との相違点を中心に説明する。

【0049】

図13は、本発明の第2の実施形態に係る液晶表示装置の構成の一例を示す図である。プリチャージ回路PRCは前行の表示階調データ $D_{in}(n-1, m)$ と、出力対象の行の表示階調データ $D_{in}(n, m)$ とに基づいて表示階調値を補正し、ガンマ変換後データ $DD(n, m)$ に含まれる出力階調値を補正し、プリチャージ信号の電位を示す出力階調値を生成する。またプリチャージ信号の電位を示す出力階調値と、ガンマ変換後データ $DD(n, m)$ とをあわせて出力階調データ $D_{out}(n, m)$ として出力する。データ線駆動回路XDVは、出力階調データ $D_{out}(n, m)$ に基づいて、 m 列目の画素回路PCに接続されるデータ線DLに対して、 n 行目の画素回路PCが走査線駆動回路YDVにより走査される水平期間1Hの前半にプリチャージ信号の電位を供給し、水平期間1Hの後半に映像信号の電位を供給する。

【0050】

図14は、第2の実施形態に係るデータ線駆動回路XDVにおける出力階調値と出力電位との関係の一例を示す図である。本図では最小の表示階調に対応する出力階調値がCであり、最大の表示階調に対応する出力階調値がBであり、最大の出力階調値がAである。Aは表示階調値の最大値である255よりも大きい。このデータ線駆動回路XDVは(A+1)種類の出力電位を出力できる。CからBまでの間には256段階の出力階調値をとることができ、この数は表示階調値のとりうる階調の数と同じである。データ線駆動回路XDVには、表示階調値と1対1対応する出力階調値に加え、最小の表示階調値が示す正極性の階調電位より低い正極性の電位および負極性の階調電位より高い負極性の電位を出力するための出力階調値と、最大の表示階調値が示す正極性の階調電位より高い正極性の電位および負極性の階調電位より低い負極性の電位を出力するための出力階調値に対応する出力電位を出力する。

【0051】

本図の例では、データ線駆動回路XDVに含まれる正極性電位出力部PGには、最大の出力階調値に対応する参照電位 V_{ref1} と、最大の表示階調値に対応する参照電位 V_{ref2} と、最小の表示階調値に対応する参照電位 V_{ref3} と、最小の出力階調値に対応する参照電位 V_{ref4} とが入力される。負極性電位出力部NGには、最小の出力階調値に対応する参照電位 V_{ref5} と、最小の表示階調値に対応する参照電位 V_{ref6} と、最大の表示階調値に対応する参照電位 V_{ref7} と、最大の出力階調値に対応する参照電位 V_{ref8} とが入力される。階調がCからBまでのDVカーブは、表示階調値に対応する階調電位を示すDVカーブをCだけx方向にずらしたものと同一である。

【0052】

第1の実施形態と同様に、最小の表示階調値に応じた正極性の電位と負極性の電位が同じであってもよい。図15は、第2の実施形態に係るデータ線駆動回路XDVにおける出力階調値と出力電位との関係の他の例を示す図である。本図では参照電位 V_{ref3} と参照電位 V_{ref6} とは同じ電位である。参照電位 V_{ref4} は、参照電位 V_{ref5} より低くなっている。

【0053】

図16は、第2の実施形態に係るガンマ変換回路GMCに入力される表示階調データ $D_{in}(n, m)$ と、ガンマ変換後データ $DD(n, m)$ との関係の一例を示す図である。ガンマ変換後データ $DD(n, m)$ の出力階調値は、表示階調データ $D_{in}(n, m)$ の表示階調値にCを加えた値である。出力階調値に対応する表示階調値が複数になることは

ない。本図に示すような場合、最大の表示階調値から最小の表示階調値に変化するような場合には、0 の出力階調値に応じた出力電位をプリチャージ信号の電位として出力でき、最小の表示階調値から最大の表示階調値に変化するような場合には、A (> 255) の出力階調値に応じた出力電位をプリチャージ信号の電位として出力できる。

【0054】

このように、フレームレートコントロール回路 FRC を設けたり、ガンマ変換回路 GMC において 1 つの出力階調値に複数の表示階調値を対応させることをしなくても、映像信号の補正とデータ線駆動回路 XDV の能力に起因する画質の劣化を低減することができる。

【0055】

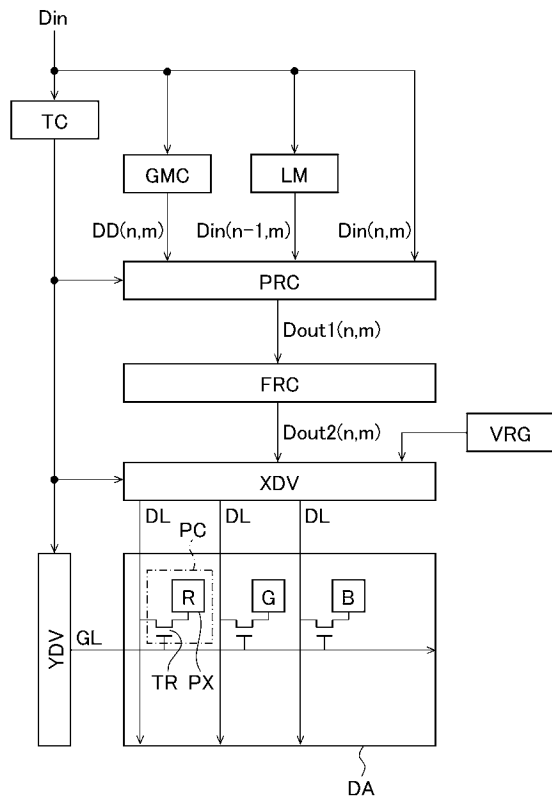
これまでの実施形態の説明ではノーマリーブラックの液晶を用いる液晶表示装置について説明したが、ノーマリーホワイトの液晶を用いた液晶表示装置でも同じ効果を得ることができる。図 17 は、データ線駆動回路 XDV における出力階調値と出力電位との関係の他の例を示す図である。出力階調値が増加するにつれ正極性の出力電位は単調減少し、負極性の出力電位が単調増加するが、データ線駆動回路 XDV が、表示階調値が示す正極性の階調電位のうち最小の電位より低い電位を供給し、最大の電位より高い電位を供給している点、そして表示階調値が示す負極性の階調電位のうち最大の電位より高い電位を供給し、最小の電位より低い電位を供給している点は同じである。このような DV カーブを実現するようにデータ線駆動回路 XDV のスイッチを構成し、またこのような DV カーブに合わせた参照電位が供給されればノーマリーホワイトの液晶を用いても同様の効果が得られる。

【符号の説明】

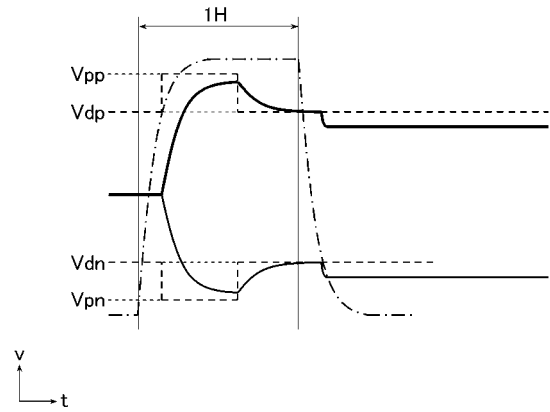
【0056】

DA 表示領域、DL データ線、FRC フレームレートコントロール回路、GL 走査線、GMC ガンマ変換回路、LM ラインメモリ、PC 画素回路、PRC プリチャージ回路、TC タイミング制御回路、VRG 参照電位供給回路、XDV データ線駆動回路、YDV 走査線駆動回路、DD ガンマ変換後データ、Din 表示階調データ、Dout, Dout2 出力階調データ、Dout1 内部階調データ、TR 画素トランジスタ、PX 画素電極、PG 正極性電位出力部、NG 負極性電位出力部、SWP, SWN スイッチ、RP, RN 抵抗、Vpn 負極性のプリチャージ信号の電位、Vpp 正極性のプリチャージ信号の電位、Vdn 負極性の映像信号の電位、Vdp 正極性の映像信号の電位、Vout 出力電位、Vref1~Vref10 参照電位。

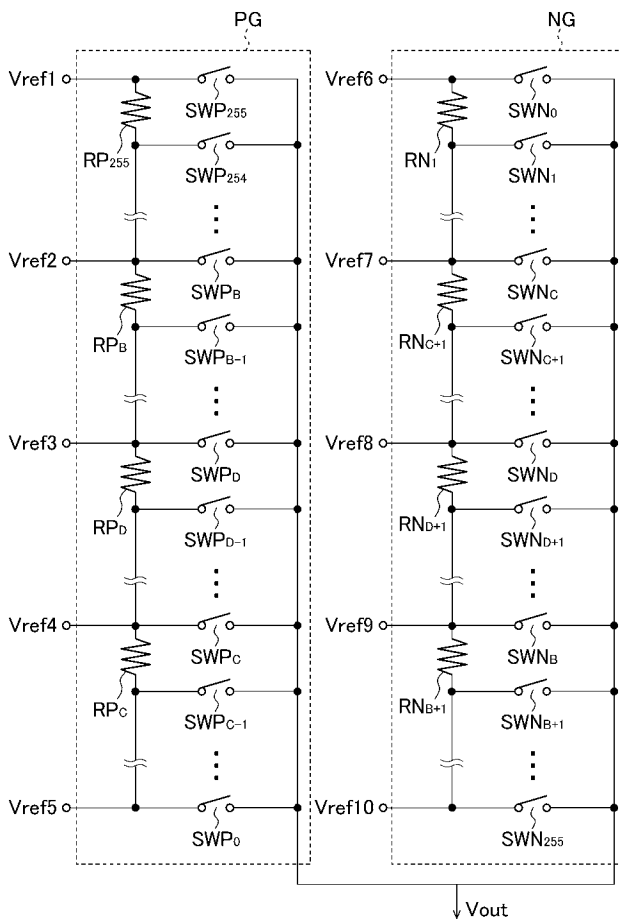
【図 1】



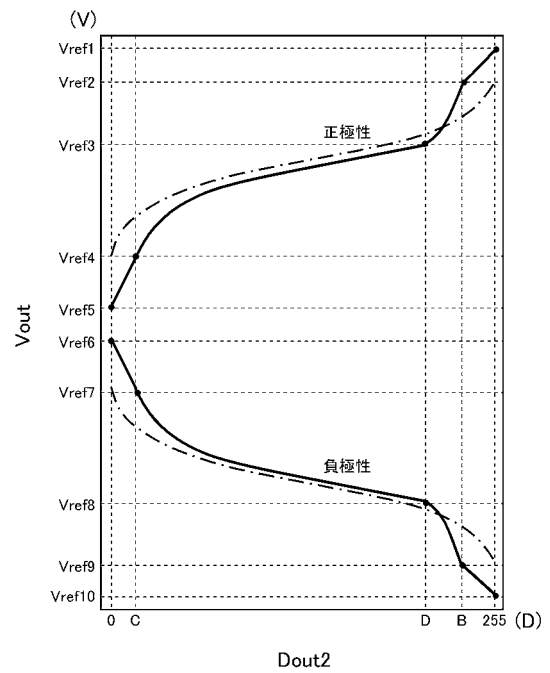
【図 2】



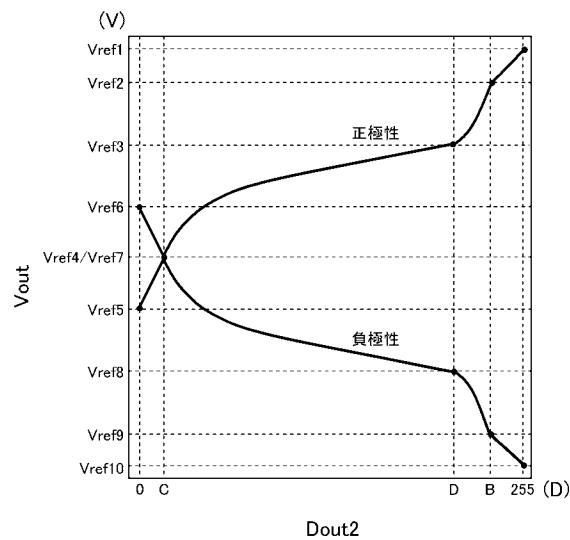
【図 3】



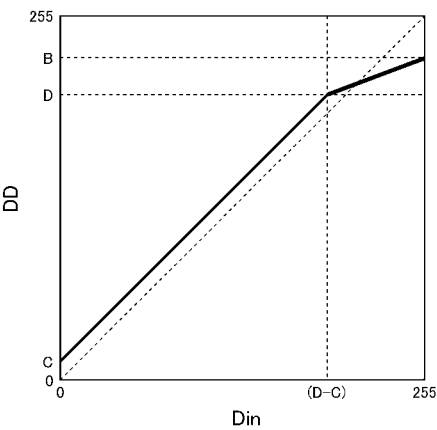
【図 4】



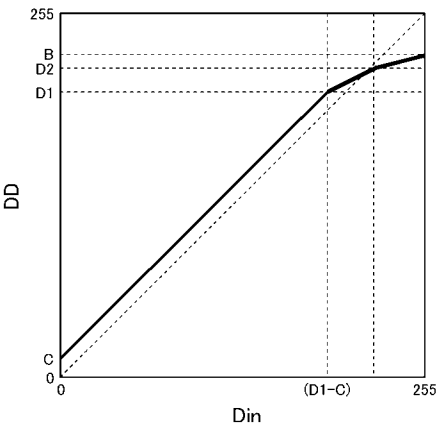
【図 5】



【図 6】



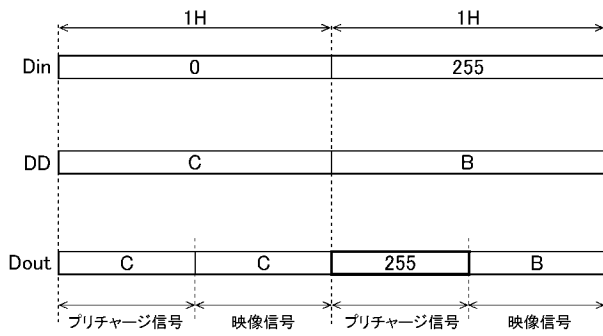
【図 7】



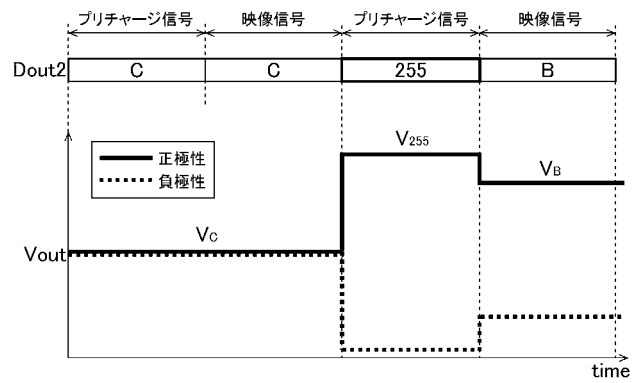
【図 8】

D_{in}	DD	D_{out2}
	255	255
	.	.
	.	.
	.	.
255	245 (B)	245
254	244.5	245と244を時分割で出力
253	244	244
252	243.5	244と243を時分割で出力
.	.	.
.	.	.
.	.	.
217	226	226
216	225.5	225と226を時分割で出力
215	225 (D)	225
214	224	224
213	223	223
.	.	.
.	.	.
.	.	.
1	11	11
0	10 (C)	10
	.	.
	.	.
	.	.
	0	0

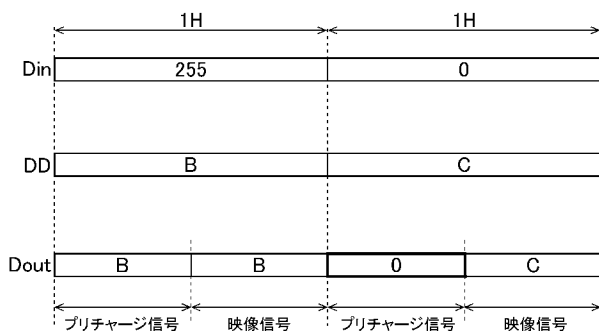
【図 9】



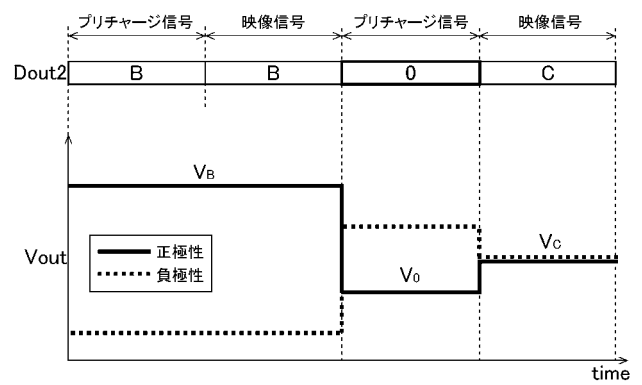
【図 10】



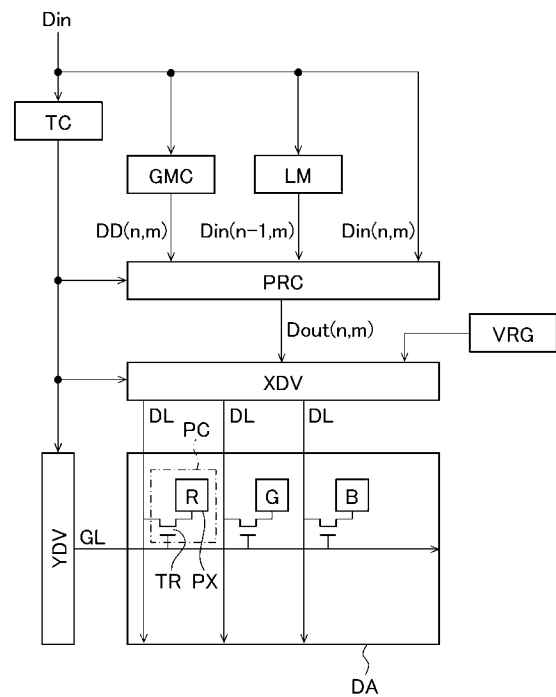
【図 11】



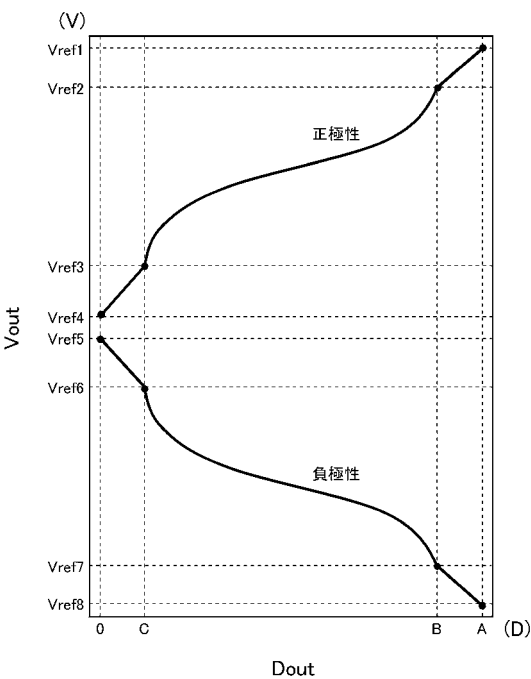
【図 12】



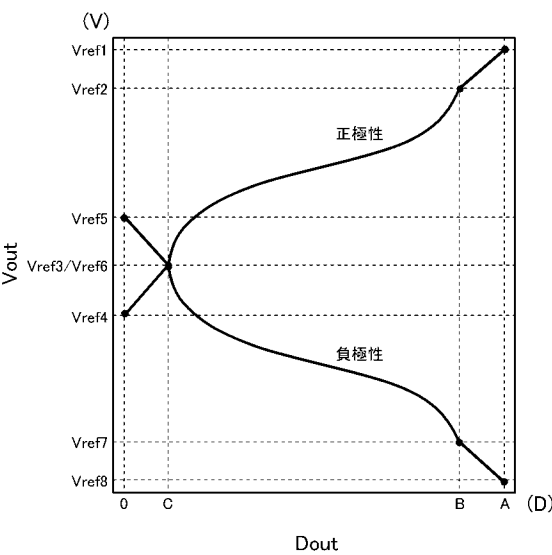
【図 1 3】



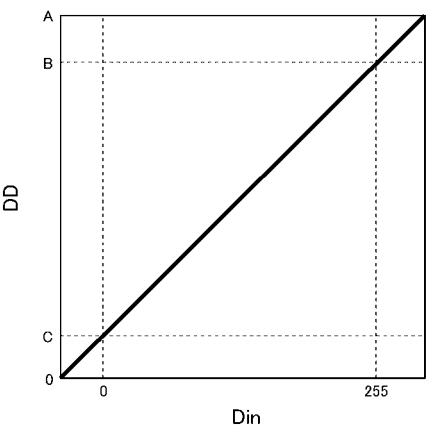
【図 1 4】



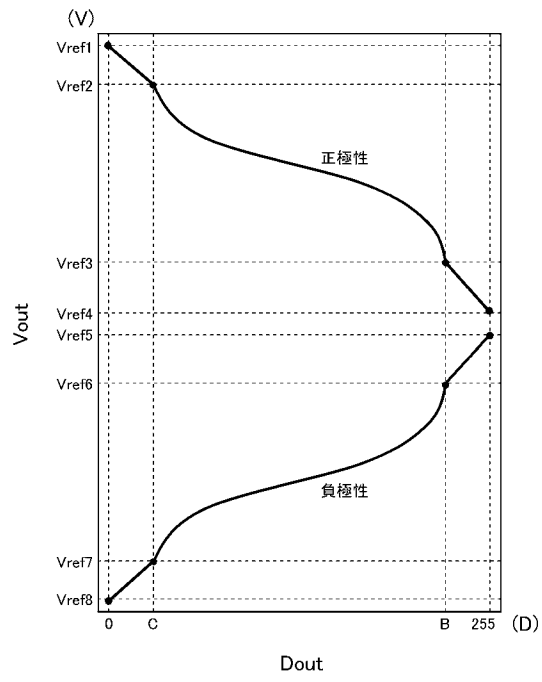
【図 1 5】



【図 1 6】



【図 17】



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20 6 2 1 F	
	G 0 9 G 3/20 6 1 2 F	

(72)発明者 丸山 純一

兵庫県姫路市飾磨区妻鹿日田町 1 - 6 パナソニック液晶ディスプレイ株式会社内

F ターム(参考) 2H193 ZA04 ZA07 ZC25 ZD02 ZD25 ZE06 ZF13 ZF22
5C006 AA12 AA13 AA14 AA17 AA21 BB16 BF05 FA14
5C080 AA10 BB05 CC03 DD08 JJ02 JJ03 JJ04 JJ05

专利名称(译)	液晶表示装置		
公开(公告)号	JP2012189767A	公开(公告)日	2012-10-04
申请号	JP2011052651	申请日	2011-03-10
申请(专利权)人(译)	松下液晶显示器有限公司		
[标]发明人	豊島剛樹 大石純久 桶隆太郎 丸山純一		
发明人	豊島 剛樹 大石 純久 桶 隆太郎 丸山 純一		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3688 G09G3/2025 G09G3/3648 G09G2320/0223 G09G2320/0276 G09G2340/0435		
FI分类号	G09G3/36 G09G3/20.641.P G09G3/20.641.C G02F1/133.550 G09G3/20.621.B G09G3/20.621.F G09G3/20.612.F		
F-TERM分类号	2H193/ZA04 2H193/ZA07 2H193/ZC25 2H193/ZD02 2H193/ZD25 2H193/ZE06 2H193/ZF13 2H193/ZF22 5C006/AA12 5C006/AA13 5C006/AA14 5C006/AA17 5C006/AA21 5C006/BB16 5C006/BF05 5C006/FA14 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD08 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其减小像素电路所达到的电位与实际达到的电位之间的差异，从而减少图像质量的劣化。液晶显示装置包括数据线，多个像素电路，显示要施加到多个像素电路中的任何一个的正极性和负极性的灰度电位的显示灰度值被校正数据线驱动电路，用于选择性地输出对应于输出灰度值的正和负输出电位到数据线，到输出灰度值产生电路，用于输出输出灰度值其中，数据线驱动电路输出对应于最小输出色调值的正输出电位，该最小输出色调值低于由显示色调值和最小输出电平中的最小值指示的正色调电位。并且输出正或负电位，使得对应于色调值的负输出电位高于由最小的一个显示色调值指示的负色调电位。点域4

