

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-180259

(P2011-180259A)

(43) 公開日 平成23年9月15日(2011.9.15)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H092
GO2F 1/1335 (2006.01)	GO2F 1/1335 505	2H189
GO2F 1/1339 (2006.01)	GO2F 1/1339 500	2H191

審査請求 未請求 請求項の数 5 O L (全 15 頁)

(21) 出願番号	特願2010-42540 (P2010-42540)	(71) 出願人	302020207 東芝モバイルディスプレイ株式会社 埼玉県深谷市幡羅町一丁目9番地2
(22) 出願日	平成22年2月26日 (2010.2.26)	(74) 代理人	100108855 弁理士 蔵田 昌俊
		(74) 代理人	100091351 弁理士 河野 哲
		(74) 代理人	100088683 弁理士 中村 誠
		(74) 代理人	100109830 弁理士 福原 淑弘
		(74) 代理人	100075672 弁理士 峰 隆司
		(74) 代理人	100095441 弁理士 白根 俊郎

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその製造方法

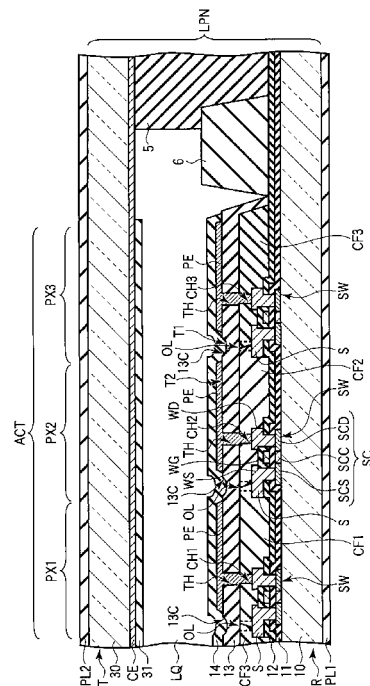
(57) 【要約】

【課題】生産性の低下を抑制することが可能な液晶表示装置及びその製造方法を提供することを目的とする。

【解決手段】第1スイッチング素子及び第2スイッチング素子と、第1スイッチング素子上に配置された第1カラーフィルタ層と、第2スイッチング素子上に配置されるとともに第1カラーフィルタ層の一部に重なった重畳部を形成する第2カラーフィルタ層と、第1カラーフィルタ層及び第2カラーフィルタ層を覆うとともに重畳部の直上に凹部が形成された絶縁膜と、第1カラーフィルタ層の上方に位置する絶縁膜上に配置され第1スイッチング素子に電気的に接続された第1画素電極と、第2カラーフィルタ層の上方に位置する絶縁膜上に配置され第2スイッチング素子に電気的に接続された第2画素電極と、を備えた第1基板と、第1基板に対向して配置された第2基板と、第1基板と第2基板とを貼り合わせる閉ループ状のシール材とを備えた液晶表示装置。

【選択図】 図3

図3



【特許請求の範囲】**【請求項 1】**

第 1 スイッチング素子及び第 2 スイッチング素子と、前記第 1 スイッチング素子上に配置された第 1 カラーフィルタ層と、前記第 2 スイッチング素子上に配置されるとともに前記第 1 カラーフィルタ層の一部に重なった重畳部を形成する第 2 カラーフィルタ層と、前記第 1 カラーフィルタ層及び前記第 2 カラーフィルタ層を覆うとともに前記重畳部の直上に凹部が形成された絶縁膜と、前記第 1 カラーフィルタ層の上方に位置する前記絶縁膜上に配置され前記第 1 スイッチング素子に電氣的に接続された第 1 画素電極と、前記第 2 カラーフィルタ層の上方に位置する前記絶縁膜上に配置され前記第 2 スイッチング素子に電氣的に接続された第 2 画素電極と、を備えた第 1 基板と、

10

前記第 1 基板に対向して配置された第 2 基板と、

前記第 1 基板と前記第 2 基板とを貼り合わせる閉ループ状のシール材と、

前記第 1 基板と前記第 2 基板との間であって前記シール材によって囲まれた内側に保持された液晶層と、

を備えたことを特徴とする液晶表示装置。

【請求項 2】

前記絶縁膜は、ポジ型レジストによって形成されたことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

絶縁基板の上方に第 1 スイッチング素子及び第 2 スイッチング素子を形成し、

20

前記第 1 スイッチング素子上に第 1 コンタクトホールが形成された第 1 カラーフィルタ層を形成し、

前記第 2 スイッチング素子上に第 2 コンタクトホールが形成されるとともに前記第 1 カラーフィルタ層の一部に重なった重畳部を形成する第 2 カラーフィルタ層を形成し、

前記第 1 カラーフィルタ層上及び前記第 2 カラーフィルタ層上にレジストを塗布し、

第 1 コンタクトホールの直上及び前記第 2 コンタクトホールの直上に位置する前記レジストを第 1 露光量で露光するとともに前記重畳部の直上に位置する前記レジストを第 1 露光量とは異なる第 2 露光量で露光し、

前記レジストにより前記第 1 コンタクトホール及び前記第 2 コンタクトホールに連通した貫通孔が形成された絶縁膜を形成し、

30

前記第 1 カラーフィルタ層の上方に位置する前記絶縁膜上に前記第 1 スイッチング素子に電氣的に接続された第 1 画素電極を形成するとともに、前記第 2 カラーフィルタ層の上方に位置する前記絶縁膜上に前記第 2 スイッチング素子に電氣的に接続された第 2 画素電極を形成する第 1 基板の製造工程と、

前記第 1 基板の前記第 1 画素電極及び前記第 2 画素電極が形成された面に閉ループ状のシール材を塗布する工程と、

前記第 1 基板の前記シール材で囲まれた内側に液晶材料を滴下する工程と、

前記第 1 基板に第 2 基板を貼り合わせる工程と、

を備えたことを特徴とする液晶表示装置の製造方法。

【請求項 4】

40

前記レジストはポジ型レジストであり、前記第 2 露光量は前記第 1 露光量よりも低露光量であることを特徴とする請求項 3 に記載の液晶表示装置の製造方法。

【請求項 5】

前記重畳部の直上に位置する前記絶縁膜の上面は、前記第 1 画素電極及び前記第 2 画素電極が形成される前記絶縁膜の上面よりも窪んでいることを特徴とする請求項 3 に記載の液晶表示装置の製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

この発明は、液晶表示装置及びその製造方法に関する。

50

【背景技術】

【0002】

液晶表示装置は、軽量、薄型、低消費電力などの特徴を生かして、パーソナルコンピュータなどのOA機器やテレビなどの表示装置として各種分野で利用されている。近年では、液晶表示装置は、携帯電話などの携帯端末機器や、カーナビゲーション装置、ゲーム機などの表示装置としても利用されている。

【0003】

このような液晶表示装置において、一对の基板間に液晶層を形成する方法として、滴下注入法が知られている。この滴下注入法は、一方の基板にシール材を閉ループ状に塗布した後、ループ内に液晶材料を滴下し、他方の基板を重ね合わせ、液晶材料を広げて液晶層を形成し、シール材を硬化するものである。

10

【0004】

例えば、特許文献1によれば、ディスペンサーでの描画し始めにシール材が出てきにくく、描画し終わり時には糸曳き状態となりやすいといった課題に対し、シール材を塗布する工程は、閉ループ状シールパターンの外部の箇所から描画し始め、且つ、閉ループ状シールパターンの外部の箇所で描画し終わる工程を有する液晶表示素子の製造方法が開示されている。

【先行技術文献】

【特許文献】

【0005】

20

【特許文献1】特開2003-222883号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

この発明の目的は、生産性の低下を抑制することが可能な液晶表示装置及びその製造方法を提供することにある。

【課題を解決するための手段】

【0007】

この発明の一態様によれば、

第1スイッチング素子及び第2スイッチング素子と、前記第1スイッチング素子上に配置された第1カラーフィルタ層と、前記第2スイッチング素子上に配置されるとともに前記第1カラーフィルタ層の一部に重なった重畳部を形成する第2カラーフィルタ層と、前記第1カラーフィルタ層及び前記第2カラーフィルタ層を覆うとともに前記重畳部の直上に凹部が形成された絶縁膜と、前記第1カラーフィルタ層の上方に位置する前記絶縁膜上に配置され前記第1スイッチング素子に電氣的に接続された第1画素電極と、前記第2カラーフィルタ層の上方に位置する前記絶縁膜上に配置され前記第2スイッチング素子に電氣的に接続された第2画素電極と、を備えた第1基板と、前記第1基板に対向して配置された第2基板と、前記第1基板と前記第2基板とを貼り合わせる閉ループ状のシール材と、前記第1基板と前記第2基板との間であって前記シール材によって囲まれた内側に保持された液晶層と、を備えたことを特徴とする液晶表示装置が提供される。

30

40

【0008】

この発明の他の態様によれば、

絶縁基板の上方に第1スイッチング素子及び第2スイッチング素子を形成し、前記第1スイッチング素子上に第1コンタクトホールが形成された第1カラーフィルタ層を形成し、前記第2スイッチング素子上に第2コンタクトホールが形成されるとともに前記第1カラーフィルタ層の一部に重なった重畳部を形成する第2カラーフィルタ層を形成し、前記第1カラーフィルタ層上及び前記第2カラーフィルタ層上にレジストを塗布し、第1コンタクトホールの直上及び前記第2コンタクトホールの直上に位置する前記レジストを第1露光量で露光するとともに前記重畳部の直上に位置する前記レジストを第1露光量とは異なる第2露光量で露光し、前記レジストにより前記第1コンタクトホール及び前記第2コ

50

ンタクトホールに連通した貫通孔が形成された絶縁膜を形成し、前記第 1 カラーフィルタ層の上方に位置する前記絶縁膜上に前記第 1 スwitching 素子に電氣的に接続された第 1 画素電極を形成するとともに、前記第 2 カラーフィルタ層の上方に位置する前記絶縁膜上に前記第 2 スwitching 素子に電氣的に接続された第 2 画素電極を形成する第 1 基板の製造工程と、前記第 1 基板の前記第 1 画素電極及び前記第 2 画素電極が形成された面に閉ループ状のシール材を塗布する工程と、前記第 1 基板の前記シール材で囲まれた内側に液晶材料を滴下する工程と、前記第 1 基板に第 2 基板を貼り合わせる工程と、を備えたことを特徴とする液晶表示装置の製造方法が提供される。

【発明の効果】

【0009】

この発明によれば、生産性の低下を抑制することが可能な液晶表示装置及びその製造方法を提供することができる。

【図面の簡単な説明】

【0010】

【図 1】図 1 は、この発明の一実施の形態における液晶表示装置の構成を概略的に示す図である。

【図 2】図 2 は、図 1 に示した液晶表示パネルのアレイ基板の構造を概略的に示す平面図である。

【図 3】図 3 は、図 1 に示した液晶表示パネルの構造を概略的に示す断面図である。

【図 4】図 4 は、本実施形態の液晶表示装置の製造方法を説明するための図であり、第 1 絶縁基板上にスitching 素子などを形成する工程を説明するための概略断面図である。

【図 5】図 5 は、本実施形態の液晶表示装置の製造方法を説明するための図であり、第 1 絶縁基板上に第 1 乃至第 3 カラーフィルタ層を形成する工程を説明するための概略断面図である。

【図 6】図 6 は、本実施形態の液晶表示装置の製造方法を説明するための図であり、第 1 乃至第 3 カラーフィルタ層の上にレジストを塗布する工程を説明するための概略断面図である。

【図 7】図 7 は、本実施形態の液晶表示装置の製造方法を説明するための図であり、塗布されたレジストを露光する工程を説明するための概略断面図である。

【図 8】図 8 は、本実施形態の液晶表示装置の製造方法を説明するための図であり、露光されたレジストにより上面に凹部を有するオーバーコート層を形成する工程を説明するための概略断面図である。

【図 9】図 9 は、本実施形態の液晶表示装置の製造方法を説明するための図であり、露光されたレジストにより上面が平坦化されたオーバーコート層を形成する工程を説明するための概略断面図である。

【図 10】図 10 は、本実施形態の液晶表示装置の製造方法を説明するための図であり、アレイ基板にシール材を塗布する工程、及びその後液晶材料を滴下する工程を説明するための概略断面図である。

【図 11】図 11 は、本実施形態の液晶表示装置の製造方法を説明するための図であり、アレイ基板と対向基板とを貼り合わせる工程を説明するための概略断面図である。

【図 12】図 12 は、本実施形態の変形例における第 1 乃至第 3 カラーフィルタ層が配置された各画素の概略平面図である。

【図 13】図 13 は、図 12 に示した本実施形態の変形例における位置 A での第 1 乃至第 3 カラーフィルタ層及びオーバーコート層の概略断面図である。

【発明を実施するための形態】

【0011】

以下、本発明の一態様について、図面を参照しながら詳細に説明する。なお、各図において、同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する説明は省略する。

【0012】

10

20

30

40

50

図 1 は、本実施形態における液晶表示装置の構成を模式的に示す図である。

【 0 0 1 3 】

すなわち、液晶表示装置 1 は、アクティブマトリクスタイプの液晶表示パネル L P N、液晶表示パネル L P N に接続された駆動 I C チップ 2 及びフレキシブル配線基板 3、液晶表示パネル L P N を照明するバックライト 4 などを備えている。

【 0 0 1 4 】

液晶表示パネル L P N は、第 1 基板としてのアレイ基板 A R と、アレイ基板 A R に対向して配置された第 2 基板としての対向基板 C T と、これらのアレイ基板 A R と対向基板 C T との間に保持された図示しない液晶層と、を備えて構成されている。これらのアレイ基板 A R と対向基板 C T とは、シール材 5 によって貼り合わせられている。このシール材 5

10

【 0 0 1 5 】

このような液晶表示パネル L P N は、シール材 5 によって囲まれた内側に、画像を表示する略矩形状のアクティブエリア A C T を備えている。このアクティブエリア A C T は、 $m \times n$ 個のマトリクス状に配置された複数の画素 P X によって構成されている（但し、 m 及び n は正の整数である）。

【 0 0 1 6 】

バックライト 4 は、図示した例では、アレイ基板 A R の背面側に配置されている。このようなバックライト 4 としては、種々の形態が適用可能であり、また、光源として発光ダイオード（L E D）を利用したものや冷陰極管（C C F L）を利用したものなどのいずれ

20

【 0 0 1 7 】

図 2 は、図 1 に示したアレイ基板 A R を対向基板 C T の側から見た概略上面図である。なお、図 2 においては、説明に必要な主要部のみを図示している。

【 0 0 1 8 】

まず、アクティブエリア A C T の一画素 P X の構成について説明する。アレイ基板 A R は、第 1 方向 X に沿ってそれぞれ延出したゲート線 G 及び補助容量線 C、第 1 方向 X と交差する第 2 方向 Y に沿って延出したソース線 S、ゲート線 G とソース線 S との交差点近傍に配置されたスイッチング素子 S W などを備えている。

【 0 0 1 9 】

30

アクティブエリア A C T において、複数本のゲート線 G 及び補助容量線 C は、第 2 方向 Y に沿って交互に並列配置されている。また、複数本のソース線 S は、第 1 方向 X に沿って並列配置されている。ゲート線 G 及び補助容量線 C とソース線 S とは略直交するため、これらは格子状に形成され、アクティブエリア A C T においてブラックマトリクスを形成する。例えば、補助容量線 C とソース線 S とが成すマス目が画素 P X の開口部に相当する。

【 0 0 2 0 】

各スイッチング素子 S W は、例えば、 n チャネル薄膜トランジスタ（T F T）によって構成されている。このスイッチング素子 S W は、半導体層 S C を備えている。この半導体層 S C は、例えば、ポリシリコンやアモルファスシリコンなどによって形成可能であり、ここではポリシリコンによって形成されている。

40

【 0 0 2 1 】

スイッチング素子 S W のゲート電極 W G は、ゲート線 G に電氣的に接続されている。図示した例では、ゲート電極 W G はゲート線 G と一体的に形成されている。スイッチング素子 S W のソース電極 W S は、ソース線 S に電氣的に接続されている。図示した例では、ソース電極 W S はソース線 S と一体に形成されている。スイッチング素子 S W のドレイン電極 W D は、画素電極 P E と電氣的に接続されている。

【 0 0 2 2 】

このようなゲート電極 W G は、ゲート線 G や補助容量線 C などと同一の導電材料を用いて同一工程で形成可能である。また、ソース電極 W S 及びドレイン電極 W D は、ソース線 S などと同一の導電材料を用いて同一工程で形成可能である。これらのゲート線 G やソー

50

ス線 S などは、例えばアルミニウム、モリブデン、タングステン、チタンなどの低抵抗な導電材料によって形成されている。ここに示した導電材料は、いずれも光の透過率が極めて低い（あるいはほとんど透過率がゼロである）遮光性の材料である。

【 0 0 2 3 】

カラーフィルタ層 C F は、スイッチング素子 S W の上に配置されている。このようなカラーフィルタ層 C F には、互いに異なる色に着色された複数種類のカラーフィルタ層が含まれる。ここに示した例では、カラーフィルタ層 C F として、例えば赤色に着色された樹脂材料からなる第 1 カラーフィルタ層 C F 1、青色に着色された樹脂材料からなる第 2 カラーフィルタ層 C F 2、緑色に着色された樹脂材料からなる第 3 カラーフィルタ層 C F 3 が配置されている。

10

【 0 0 2 4 】

これらの第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 は、アクティブエリア A C T の第 2 方向 Y に沿って延在している。また、これらの第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 は、第 1 方向 X に交互に配置され、図示した例では、アクティブエリア A C T の左側から右側に向かって順に、第 1 カラーフィルタ層 C F 1、第 2 カラーフィルタ層 C F 2、第 3 カラーフィルタ層 C F 3、第 1 カラーフィルタ層 C F 1、...、第 3 カラーフィルタ層 C F 3 と交互に配置されている。

【 0 0 2 5 】

また、これらの第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 は、互いに離間することなく、それぞれの周縁部が重なるように配置されている。つまり、第 1 カラーフィルタ層 C F 1 の周縁部は、第 1 方向 X に隣接する第 2 カラーフィルタ層 C F 2 の周縁部と重なって重畳部を形成している。同様に、第 2 カラーフィルタ層 C F 2 の周縁部は第 1 方向 X に隣接する第 3 カラーフィルタ層 C F 3 の周縁部と重なり、また、第 3 カラーフィルタ層 C F 3 の周縁部は第 1 方向 X に隣接する第 1 カラーフィルタ層 C F 1 の周縁部と重なり、それぞれ重畳部を形成している。これらの重畳部は、図示した例では、ソース線 S の略直上に位置している。このため、第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 の下層の導電層、例えばソース線 S やゲート線 G や補助容量線 C がむき出しとならず、第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 の上に画素電極 P E を形成した際のショートの発生を防止できる。

20

【 0 0 2 6 】

これらの第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 のそれぞれは、第 2 方向 Y に並んだ画素 P X の各スイッチング素子 S W を覆うように配置されている。また、これらの第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 の上には、それぞれ第 2 方向 Y に並んだ複数の画素電極 P E が配置されている。各画素電極 P E は、スイッチング素子 S W のドレイン電極 W D に電氣的に接続されている。このような画素電極 P E は、各画素 P X の開口部に対応して配置されている。

30

【 0 0 2 7 】

上述したアレイ基板 A R において、アクティブエリア A C T の外側には、シール材 5 が配置されている。図示した例では、シール材 5 は、略矩形状のアクティブエリア A C T の外周に沿って矩形枠状に形成されている。特に、このシール材 5 は、閉ループ状に形成されており、いわゆる注入口を確保するべく途中で途切れた形状とは異なる。なお、図示した例では、アレイ基板 A R の画素電極 P E などが形成された面にシール材 5 を配置したが、図示しない対向基板 C T のアレイ基板 A R と向かい合う面にシール材を配置しても良い。

40

【 0 0 2 8 】

また、上述したアレイ基板 A R において、アクティブエリア A C T の外側であってシール材 5 よりも内側には、遮光層 6 が配置されている。図示した例では、遮光層 6 は、略矩形状のアクティブエリア A C T の外周に沿って矩形枠状に形成されている。このような遮光層 6 は、例えば、黒色に着色された樹脂材料によって形成されている。

【 0 0 2 9 】

50

液晶表示パネル L P N の構造について、以下により詳細に説明する。

【 0 0 3 0 】

図 3 は、図 2 に示したアレイ基板 A R を図中の A - B 線で切断したときの液晶表示パネル L P N の概略断面図である。

【 0 0 3 1 】

アレイ基板 A R は、ガラス板などの光透過性を有する第 1 絶縁基板 1 0 を用いて形成されている。スイッチング素子 S W は、第 1 絶縁基板 1 0 の上に形成された半導体層 S C を備えている。この半導体層 S C は、チャネル領域 S C C を挟んだ両側にそれぞれソース領域 S C S 及びドレイン領域 S C D を有している。なお、第 1 絶縁基板 1 0 と半導体層 S C との間には、絶縁膜であるアンダーコート層が介在していても良い。半導体層 S C は、ゲート絶縁膜 1 1 によって覆われている。また、ゲート絶縁膜 1 1 は、第 1 絶縁基板 1 0 の上にも配置されている。

10

【 0 0 3 2 】

ゲート電極 W G は、ゲート絶縁膜 1 1 の上に形成され、半導体層 S C のチャネル領域 S C C の直上に位置している。ゲート電極 W G は、層間絶縁膜 1 2 によって覆われている。また、この層間絶縁膜 1 2 は、ゲート絶縁膜 1 1 の上にも配置されている。これらのゲート絶縁膜 1 1 及び層間絶縁膜 1 2 は、例えば、酸化シリコン及び窒化シリコンなどの無機系材料によって形成されている。

【 0 0 3 3 】

スイッチング素子 S W のソース電極 W S 及びドレイン電極 W D は、層間絶縁膜 1 2 の上に形成されている。ソース電極 W S は、ゲート絶縁膜 1 1 及び層間絶縁膜 1 2 を貫通するコンタクトホールを通して半導体層 S C のソース領域 S C S にコンタクトしている。同様に、ドレイン電極 W D は、ゲート絶縁膜 1 1 及び層間絶縁膜 1 2 を貫通するコンタクトホールを通して半導体層 S C のドレイン領域 S C D にコンタクトしている。

20

【 0 0 3 4 】

このような構成のスイッチング素子 S W の上にはカラーフィルタ層が配置されている。すなわち、画素 P X 1 において、第 1 カラーフィルタ層 C F 1 は、ソース電極 W S 及びドレイン電極 W D を覆うとともに、層間絶縁膜 1 2 の上にも配置され、さらに、第 1 方向 X に隣接する 2 本のソース線 S の上にもそれぞれ延在している。この第 1 カラーフィルタ層 C F 1 は、概略テーパー状の断面を有している。第 1 カラーフィルタ層 C F 1 が延在した 2 本のソース線 S のうちの一方のソース線 S の直上近傍では、第 1 カラーフィルタ層 C F 1 の上に第 3 カラーフィルタ層 C F 3 が重なり、重畳部 O L を形成している。このような第 1 カラーフィルタ層 C F 1 には、画素 P X 1 に配置されたスイッチング素子 S W のドレイン電極 W D に到達するコンタクトホール C H 1 が形成されている。

30

【 0 0 3 5 】

画素 P X 2 においても同様に第 2 カラーフィルタ層 C F 2 が配置されている。この第 2 カラーフィルタ層 C F 2 は、画素 P X 1 と画素 P X 2 との間のソース線 S の直上近傍で第 1 カラーフィルタ層 C F 1 の上に重なり、重畳部 O L を形成している。この第 2 カラーフィルタ層 C F 2 には、画素 P X 2 に配置されたスイッチング素子 S W のドレイン電極 W D に到達するコンタクトホール C H 2 が形成されている。

40

【 0 0 3 6 】

また、画素 P X 3 においても同様に第 3 カラーフィルタ層 C F 3 が配置されている。この第 3 カラーフィルタ層 C F 3 は、画素 P X 2 と画素 P X 3 との間のソース線 S の直上近傍で第 2 カラーフィルタ層 C F 2 の上に重なり、重畳部 O L を形成している。この第 3 カラーフィルタ層 C F 3 には、画素 P X 3 に配置されたスイッチング素子 S W のドレイン電極 W D に到達するコンタクトホール C H 3 が形成されている。

【 0 0 3 7 】

図示した重畳部 O L は、いずれもソース線 S の直上付近において、第 1 カラーフィルタ層 C F 1 と第 2 カラーフィルタ層 C F 2、第 2 カラーフィルタ層 C F 2 と第 3 カラーフィルタ層 C F 3、第 3 カラーフィルタ層 C F 3 と第 1 カラーフィルタ層 C F 1 といった 2 種

50

類のカラーフィルタ層が積層された２層構造であるが、第１乃至第３カラーフィルタ層ＣＦ１乃至３が積層された３層構造であっても良い。また、重畳部ＯＬは、ソース線Ｓの直上付近に限らず、ゲート線Ｇの直上付近や、補助容量線Ｃの直上付近に形成されても良い。

【００３８】

これらの第１乃至第３カラーフィルタ層ＣＦ１乃至３は、重畳部ＯＬを含む略全体が絶縁膜であるオーバーコート層１３によって覆われている。つまり、オーバーコート層１３は、第１乃至第３カラーフィルタ層ＣＦ１乃至３のうち、第１カラーフィルタ層ＣＦ１のみが配置された部分、第１カラーフィルタ層ＣＦ１と第２カラーフィルタ層ＣＦ２との重畳部ＯＬ、第２カラーフィルタ層ＣＦ２のみが配置された部分、第２カラーフィルタ層Ｃ

10

【００３９】

このオーバーコート層１３には、貫通孔ＴＨが形成されている。貫通孔ＴＨは、第１乃至第３カラーフィルタ層ＣＦ１乃至３のそれぞれに形成されたコンタクトホールＣＨ１乃至３に連通している。このようなオーバーコート層１３は、例えば、ポジ型レジストなどの光透過性を有するフォトレジストによって形成されている。

【００４０】

このようなオーバーコート層１３は、概ね上方（つまり対向基板ＣＴの側）に突出することなく、略平坦に形成されている、もしくは、一部に凹部が形成されている。図示した例では、オーバーコート層１３において、重畳部ＯＬの直上には凹部１３Ｃが形成されている。換言すると、重畳部ＯＬの直上に位置するオーバーコート層１３の上面Ｔ１は、画素電極ＰＥが配置される下地となるオーバーコート層１３の上面Ｔ２よりも窪んでいる。このような凹部１３Ｃは、ソース線Ｓの直上付近に位置している。第１乃至第３カラーフィルタ層ＣＦ１乃至３が図２に示したようなパターンで形成された場合、凹部１３Ｃは、アクティブエリアＡＣＴにおいて第２方向Ｙに延在し、ストライプ状に形成されている。オーバーコート層１３の上面が略平坦に形成された例については後述する。

20

【００４１】

画素電極ＰＥは、アクティブエリアＡＣＴにおいて各画素ＰＸに配置されている。すなわち、この画素電極ＰＥは、オーバーコート層１３の上に配置されている。このような画素電極ＰＥは、インジウム・ティン・オキサイド（ＩＴＯ）やインジウム・ジंक・オキサイド（ＩＺＯ）などの光透過性を有する導電材料によって形成されている。

30

【００４２】

画素ＰＸ１に配置された画素電極ＰＥは、オーバーコート層１３に形成された貫通孔ＴＨ及び第１カラーフィルタ層ＣＦ１に形成されたコンタクトホールＣＨ１を通してドレイン電極ＷＤと電氣的に接続されている。同様に、画素ＰＸ２に配置された画素電極は貫通孔ＴＨ及びコンタクトホールＣＨ２を通してドレイン電極と電氣的に接続されている。同様に、画素ＰＸ３に配置された画素電極は貫通孔ＴＨ及びコンタクトホールＣＨ３を通してドレイン電極と電氣的に接続されている。

40

【００４３】

これらの画素電極ＰＥの表面は、第１配向膜１４によって覆われている。すなわち、第１配向膜１４は、アレイ基板ＡＲの対向基板ＣＴと向かい合う側の表面、つまり、液晶層ＬＱに接する面に配置されている。

【００４４】

アレイ基板ＡＲのアクティブエリアＡＣＴの外側においては、遮光層６が配置され、さらにその外側にはシール材５が配置されている。

【００４５】

一方、液晶表示パネルＬＰＮの対向基板ＣＴは、ガラス板などの光透過性を有する第２絶縁基板３０を用いて形成されている。この対向基板ＣＴは、第２絶縁基板３０に対向電

50

極 C E などを備えている。

【 0 0 4 6 】

対向電極 C E は連続膜であり、アクティブエリア A C T においては、液晶層 L Q を介して各画素電極 P E と対向している。また、この対向電極 C E は、アクティブエリア A C T の外側にも延在し、シール材 5 よりも外側において図示しない導電部材を介してアレイ基板 A R の側から所定の電圧が印加される。このような対向電極 C E は、I T O や I Z O などの光透過性を有する導電材料によって形成されている。

【 0 0 4 7 】

対向電極 C E の表面は、第 2 配向膜 3 1 によって覆われている。すなわち、第 2 配向膜 3 1 は、対向基板 C T のアレイ基板 A R と向かい合う側の表面、つまり液晶層 L Q に接する面に配置されている。

10

【 0 0 4 8 】

上述したようなアレイ基板 A R と対向基板 C T とは、それぞれの第 1 配向膜 1 4 及び第 2 配向膜 3 1 が対向するように配置されている。このとき、アレイ基板 A R の第 1 配向膜 1 4 と対向基板 C T の第 2 配向膜 3 1 との間には、例えば、樹脂材料によって一方の基板に一体的に形成された柱状スペーサが配置され、これにより、所定のギャップ、例えば 3 ~ 7 μ m のギャップが形成される。アレイ基板 A R と対向基板 C T とは、所定のギャップが形成された状態でシール材 5 によって貼り合わせられている。

【 0 0 4 9 】

液晶層 L Q は、上述したセルギャップに封入されている。すなわち、液晶層 L Q は、アレイ基板 A R の画素電極 P E と対向基板 C T の対向電極 C E との間に保持された液晶材料によって構成されている。液晶層 L Q と画素電極 P E との間には、第 1 配向膜 1 4 が介在している。液晶層 L Q と対向電極 C E との間には、第 2 配向膜 3 1 が介在している。

20

【 0 0 5 0 】

液晶表示パネル L P N の一方の外面、つまり、アレイ基板 A R を構成する第 1 絶縁基板 1 0 の外面には、第 1 偏光板 P L 1 が接着剤などにより貼付されている。また、液晶表示パネル L P N の他方の外面、つまり、対向基板 C T を構成する第 2 絶縁基板 3 0 の外面には、第 2 偏光板 P L 2 が接着剤などにより貼付されている。

【 0 0 5 1 】

次に、上述した液晶表示パネル L P N の製造方法について説明する。

30

【 0 0 5 2 】

まず、図 4 に示すように、第 1 絶縁基板 1 0 の上方にソース線 S や図示しないゲート線及び補助容量線を形成するとともにスイッチング素子 S W を形成する。なお、ここでは、説明に必要な構成のみを図示しており、スイッチング素子 S W を簡略化して図示するとともに、ゲート絶縁膜や層間絶縁膜は省略している。スイッチング素子 S W は、画素 P X 1 乃至 P X 3 にそれぞれ形成される。

【 0 0 5 3 】

続いて、図 5 に示すように、画素 P X 1 に第 1 カラーフィルタ層 C F 1 を形成する。この第 1 カラーフィルタ層 C F 1 は、例えば、第 1 絶縁基板 1 0 の上面全体に着色された樹脂材料を成膜した後に、フォトリソグラフィプロセスを経て所望の形状にパターン化されることによって形成される。このような樹脂材料のパターニングの際に、画素 P X 1 に配置されたスイッチング素子 S W に到達するコンタクトホール C H 1 も同時に形成される。その後、同様にして、画素 P X 2 にコンタクトホール C H 2 が形成された第 2 カラーフィルタ層 C F 2 を形成する。さらにその後、同様にして、画素 P X 3 にコンタクトホール C H 3 が形成された第 3 カラーフィルタ層 C F 3 を形成する。

40

【 0 0 5 4 】

これらの第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 は、それらの周縁部で互いに重なるように配置される。このため、図示したように、第 1 カラーフィルタ層 C F 1 の上に第 2 カラーフィルタ層 C F 2 が重なった重畳部 O L では、第 2 カラーフィルタ層 C F 2 が上方に向かって盛り上がっている。同様に、第 2 カラーフィルタ層 C F 2 の上に第 3 カラー

50

フィルタ層CF3が重なった重畳部OLでは、第3カラーフィルタ層CF3が上方に向かって盛り上がっている。図示していないが、第1カラーフィルタ層CF1の上に第3カラーフィルタ層CF3が重なった重畳部OLでも同様に、第3カラーフィルタ層CF3が上方に向かって盛り上がっている。

【0055】

重畳部OLにおける盛り上がりの高さは、カラーフィルタ層の材料特性や厚さ、カラーフィルタ同士の重なり量、加工プロセスなどの条件によって変わるが、一例として、塗布したレジストRの厚さが約 $2\mu\text{m}$ である場合に、重畳部OLの直上付近でレジストRが $0.2\sim 1.0\mu\text{m}$ 程度盛り上がることもある。

【0056】

続いて、図6に示すように、第1乃至第3カラーフィルタ層CF1乃至3の上にレジストRを塗布する。ここでは、レジストRとして、光照射により分解が促進され現像液に溶解するポジ型レジストを適用している。このレジストRは、塗布された際に下地の凹凸を吸収する傾向にあるが、重畳部OLの直上付近ではその上面は依然として上方に向かって盛り上がっている。

【0057】

続いて、図7に示すように、レジストRのうち、コンタクトホールCH1乃至3の直上に位置するレジストRを第1露光量で露光するとともに、重畳部OLの直上に位置するレジストRを第1露光量とは異なる第2露光量で露光する。このような位置に応じて露光量が異なる露光工程は、たとえば、第1露光量で露光する工程と第2露光量で露光する工程とを分けて行っても良いが、コンタクトホールCH1乃至3に対向する領域が第1透過率（高透過率）であり且つ重畳部OLに対向する領域が第1透過率より低い第2透過率である露光マスクを用いて一括して行っても良い。また、露光マスクとして、重畳部OLに対向する領域にグラデーションが形成されたハーフトーンマスクを用いても良い。

【0058】

ここでは、ポジ型レジストを適用しているため、露光量が大きいほどレジストRの分解が促進される。このため、コンタクトホールCH1乃至3の直上においては、レジストRを完全に除去し、コンタクトホールCH1乃至3に連通した貫通孔THを形成する必要があるため、第1露光量は高露光量に設定される。一方で、重畳部OLの直上においては、レジストRの盛り上がりを取り除くことが目的であり、レジストRを完全に除去すること

【0059】

続いて、図8に示すように、上述したレジストRに対して現像処理などを施すことにより、コンタクトホールCH1乃至3に連通した貫通孔THが形成されたオーバーコート層13が形成される。また、このオーバーコート層13においては、重畳部OLの直上における盛り上がりを取り除かれる。図8に示した例では、重畳部OLの直上におけるオーバーコート層13には凹部13Cが形成されている。このような凹部13Cは、重畳部OLまで貫通していない。

【0060】

なお、図9に示したように、オーバーコート層13において、重畳部OLの直上が略平坦に形成されても良い。この場合、重畳部OLの直上に位置するオーバーコート層13の上面T1は、画素電極PEが配置される下地となるオーバーコート層の上面T2と同一平面を形成している。図8及び図9のいずれに示した例についても、重畳部OLはオーバーコート層13によって覆われている。

【0061】

その後、図示を省略するが、画素PX1乃至画素PX3のそれぞれにおいて、オーバーコート層13の上に画素電極PEが形成され、さらにその後、画素電極PEの上に第1配向膜14が形成される。以上のような工程を経てアレイ基板ARが製造される。

【0062】

続いて、図10に示すように、アレイ基板ARの画素電極PEが形成された面にシール

10

20

30

40

50

材 5 を塗布する。このとき、シール材 5 は、図 2 などに示した通り、閉ループ状に形成される。その後、アレイ基板 A R のシール材 5 で囲まれた内側に液晶材料 L を滴下する。このとき、液晶材料 L は、アレイ基板 A R のシール材 5 が形成された面に滴下され、配向膜 1 4 の上に位置している。

【 0 0 6 3 】

続いて、図 1 1 に示すように、アレイ基板 A R と対向基板 C T とを貼り合わせる。なお、ここで用意した対向基板 C T は、第 2 絶縁基板 3 0 の上に対向電極 C E を形成した後、この対向電極 C E の上に第 2 配向膜 3 1 を形成したものである。この貼り合わせ工程では、例えば、真空にした組立チャンパー内に、液晶材料 L が滴下されたアレイ基板 A R 及び別個に用意した対向基板 C T を挿入し、アレイ基板 A R の上の液晶材料 L と対向基板 C T の第 2 配向膜 3 1 とが向かい合うように配置される。そして、アレイ基板 A R と対向基板 C T との間隔が小さくなるに従い、滴下した液晶材料 L がアレイ基板 A R の第 1 配向膜 1 4 と対向基板 C T の第 2 配向膜 3 1 との間で周囲に向かって広がり、これらの基板間を満たすことによって液晶注入が行われる。そして、シール材 5 の硬化処理がなされ、貼り合わせられたアレイ基板 A R と対向基板 C T との間に液晶層 L Q を保持した液晶表示パネルが製造される。

【 0 0 6 4 】

上述した本実施形態によれば、アレイ基板 A R に形成されたカラーフィルタ層 C F の段差、つまり対向基板 C T に向かって突出した盛り上がり（凸部）が低減されている。このため、アレイ基板 A R に滴下した液晶材料 L は、アレイ基板 A R と対向基板 C T との間で周囲に向かって広がる際、アレイ基板 A R の表面（つまり第 1 配向膜 1 4 の上面）及び対向基板 C T の表面（つまり第 2 配向膜 3 1 の上面）に沿ってスムーズに進み、短時間で均一な液晶層 L Q を形成することが可能となる。したがって、効率よく液晶注入を行うことが可能となり、歩留りを改善できる。

【 0 0 6 5 】

また、本実施形態によれば、重畳部 O L の直上における不所望な盛り上がりが低減されたため、液晶分子の配向不良またはセルギャップ変化を抑制することが可能となる。このため、重畳部 O L の直上付近での画質低下、例えば透過率やコントラストや視野角の変化がなく、表示品位の改善に貢献できる。

【 0 0 6 6 】

一方、カラーフィルタ層 C F の盛り上がりが残っている場合、例えば、図 2 に示したようなパターンの第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 を形成した場合、第 2 方向 Y に沿って延びた盛り上がりが形成されるため、液晶材料 L の第 1 方向 X への広がりに対する抵抗となり、均一な液晶層を形成するまでに要する時間が本実施形態よりも長く、場合によってはアクティブエリア A C T の周辺、特にコーナー部に僅かに気泡が残る場合もあった。

【 0 0 6 7 】

上述した実施の形態では、第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 のいずれもが第 2 方向 Y に沿って直線的に延在していた例について説明したが、この例に限らない。

【 0 0 6 8 】

例えば、図 1 2 に示した例は、図 2 などに示した例と比較して、第 2 カラーフィルタ層 C F 2 及び第 3 カラーフィルタ層 C F 3 が画素 P X の開口部に配置される一方で、第 1 カラーフィルタ層 C F 1 が画素 P X の開口部のみならずコンタクトホール C H 1 乃至 3 が形成される補助容量線 C の上にも延在している点で相違している。

【 0 0 6 9 】

このような例の場合にも、第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 は、それぞれの周縁部が重なるように配置され、重畳部 O L が形成されている。このような重畳部 O L のうち、特に図中の A で示した位置では、第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 の 3 層が積層されている。このため、位置 A に形成された重畳部 O L は、2 層のカラーフィルタ層が積層されて形成された他の位置の重畳部 O L よりも高く盛り上がる。

【 0 0 7 0 】

これらの第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 の上にオーバーコート層 1 3 を配置した場合、重畳部 O L の直上付近で盛り上がり、特に、位置 A では高く盛り上がる。このため、位置 A 付近で液晶材料の広がりに対する抵抗が大きくなる。

【 0 0 7 1 】

そこで、上述した例と同様に、オーバーコート層 1 3 を形成する際に、露光量を調整することにより、図 1 3 の概略断面図に示すように、位置 A を含む重畳部 O L の直上に位置するオーバーコート層 1 3 の盛り上がりを低減することができる。これにより、液晶材料をよりスムーズに広げることができ、短時間で均一な液晶層 L Q を形成することが可能となる。

10

【 0 0 7 2 】

なお、この発明は、上記実施形態そのものに限定されるものではなく、その実施の段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合わせてもよい。

【 0 0 7 3 】

例えば、上述した実施の形態では、オーバーコート層を形成するレジストとしてポジ型レジストを適用した例について説明したが、ネガ型レジストを適用することも可能である。

20

【 0 0 7 4 】

また、本実施形態では、第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 をアレイ基板 A R に形成するいわゆるカラーフィルタ・オン・アレイ (C O A) 構造について説明したが、これらの第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 は、対向基板 C T に形成されても良い。この場合、第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 は、第 2 絶縁基板 3 0 と対向電極 C E との間に配置され、さらに、これらの第 1 乃至第 3 カラーフィルタ層 C F 1 乃至 3 と対向電極 C E との間にオーバーコート層 1 3 が配置される。このような構成においても、重畳部 O L の直上に位置するオーバーコート層 1 3 の盛り上がりを低減することにより、本実施形態と同様の効果が得られる。

【 0 0 7 5 】

30

さらに、本実施形態では、液晶層 L Q に印加する電界をアレイ基板 A R に形成した画素電極 P E と対向基板 C T に形成した対向電極 C E との間で形成した場合について説明したが、一方の基板に画素電極 P E と対向電極 C E とを形成したいいわゆる横電界モードを適用しても良い。

【 0 0 7 6 】

さらに、本実施形態では、液晶注入を滴下注入方式にて説明したが、シールによって注入口を設け、真空排気後に注入口に液晶を付けた後に大気圧に戻す従来の注入方式でも同様な効果が期待できる。

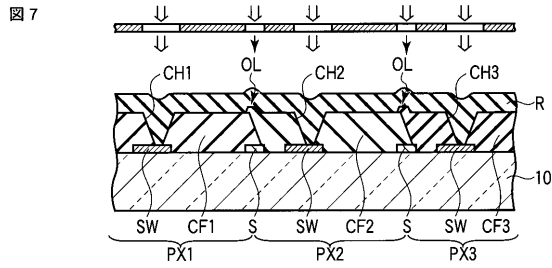
【 符号の説明 】

【 0 0 7 7 】

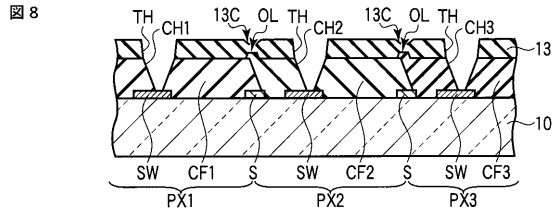
40

L P N ... 液晶表示パネル A R ... アレイ基板 C T ... 対向基板 L Q ... 液晶層
 A C T ... アクティブエリア P X ... 画素
 G ... ゲート線 C ... 補助容量線 S ... ソース線 S W ... スイッチング素子
 P E ... 画素電極 C E ... 対向電極
 C F ... カラーフィルタ層 O L ... 重畳部 C H ... コンタクトホール
 1 3 ... オーバーコート層 1 3 C ... 凹部 T H ... 貫通孔

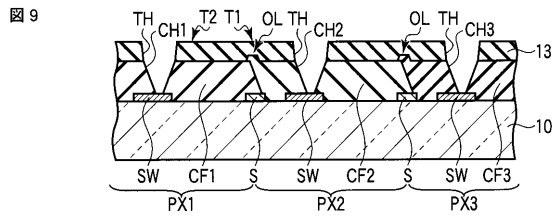
【図 7】



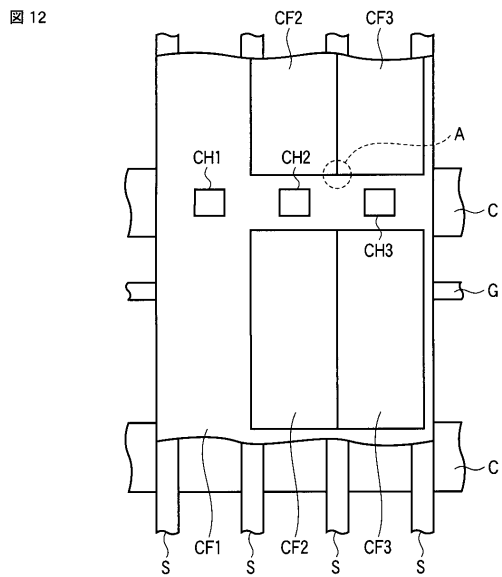
【図 8】



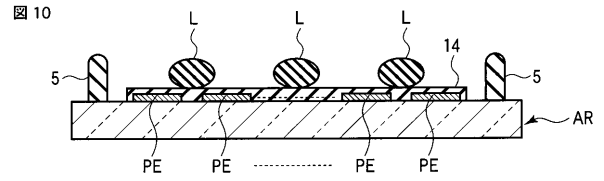
【図 9】



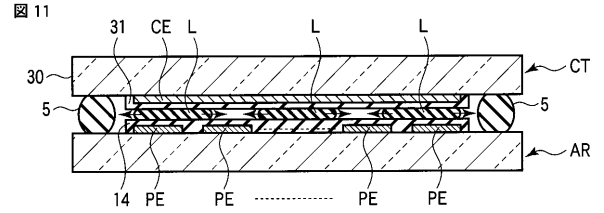
【図 12】



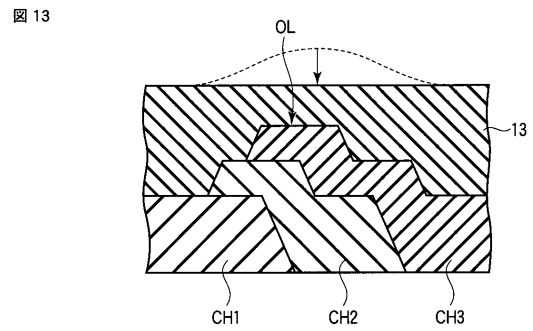
【図 10】



【図 11】



【図 13】



フロントページの続き

(74)代理人 100084618
弁理士 村松 貞男

(74)代理人 100103034
弁理士 野河 信久

(74)代理人 100119976
弁理士 幸長 保次郎

(74)代理人 100153051
弁理士 河野 直樹

(74)代理人 100140176
弁理士 砂川 克

(74)代理人 100101812
弁理士 勝村 紘

(74)代理人 100124394
弁理士 佐藤 立志

(74)代理人 100112807
弁理士 岡田 貴志

(74)代理人 100111073
弁理士 堀内 美保子

(74)代理人 100134290
弁理士 竹内 将訓

(74)代理人 100127144
弁理士 市原 卓三

(74)代理人 100141933
弁理士 山下 元

(72)発明者 真鍋 敦行
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内

(72)発明者 庄原 潔
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内

(72)発明者 井上 浩治
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内

(72)発明者 濱元 美奈子
埼玉県深谷市幡羅町一丁目9番地2 東芝モバイルディスプレイ株式会社内

F ターム(参考) 2H092 GA29 GA50 JA24 JB58 JB64 KA04 KA12 KB25 KB26 MA15
NA27 PA04 PA08
2H189 DA07 DA72 FA23 HA12 LA10 LA14
2H191 FA02Y GA19 LA13 LA19

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP2011180259A	公开(公告)日	2011-09-15
申请号	JP2010042540	申请日	2010-02-26
[标]申请(专利权)人(译)	东芝移动显示器有限公司		
申请(专利权)人(译)	东芝移动显示器有限公司		
[标]发明人	真鍋敦行 庄原潔 井上浩治 濱元美奈子		
发明人	真鍋 敦行 庄原 潔 井上 浩治 濱元 美奈子		
IPC分类号	G02F1/1368 G02F1/1335 G02F1/1339		
FI分类号	G02F1/1368 G02F1/1335.505 G02F1/1339.500		
F-TERM分类号	2H092/GA29 2H092/GA50 2H092/JA24 2H092/JB58 2H092/JB64 2H092/KA04 2H092/KA12 2H092/KB25 2H092/KB26 2H092/MA15 2H092/NA27 2H092/PA04 2H092/PA08 2H189/DA07 2H189/DA72 2H189/FA23 2H189/HA12 2H189/LA10 2H189/LA14 2H191/FA02Y 2H191/GA19 2H191/LA13 2H191/LA19 2H192/AA24 2H192/CB02 2H192/DA12 2H192/DA42 2H192/EA02 2H192/EA32 2H192/EA42 2H192/EA56 2H192/FA73 2H192/FB22 2H192/GD25 2H192/HA45 2H291/FA02Y 2H291/GA19 2H291/LA13 2H291/LA19		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆 山下 元		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种能够抑制生产率下降的液晶显示装置及其制造方法。第一开关元件和第二开关元件，布置在第一开关元件上的第一滤色器层以及布置在第二开关元件上的第一滤色器层的一部分。形成重叠的重叠部分的第二滤色器层，覆盖第一滤色器层和第二滤色器层并具有在重叠部分的正上方和第一滤色器层上方形成的凹部的绝缘膜。布置在绝缘膜上的第一像素电极被电连接到第一开关元件，并且被电连接到布置在绝缘膜上的第二开关元件，该第二膜位于第二滤色器层上方。与第一基板相对设置的第二基板，以及将第一基板和第二基板结合在一起的闭环密封材料。液晶显示装置。[选择图]图3

图 3

