

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-102876

(P2011-102876A)

(43) 公開日 平成23年5月26日(2011.5.26)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 612U	5C006
G02F 1/133 (2006.01)	G09G 3/20 641P	5C080
	G09G 3/20 621B	
	G09G 3/20 631V	

審査請求 未請求 請求項の数 7 O L (全 22 頁) 最終頁に続く

(21) 出願番号	特願2009-257473 (P2009-257473)	(71) 出願人	502356528
(22) 出願日	平成21年11月10日 (2009.11.10)		株式会社 日立ディスプレイズ
			千葉県茂原市早野3300番地
		(71) 出願人	506087819
			パナソニック液晶ディスプレイ株式会社
			兵庫県姫路市飾磨区妻鹿日田町1-6
		(74) 代理人	110000154
			特許業務法人はるか国際特許事務所
		(72) 発明者	大輪 美沙
			東京都国分寺市東恋ヶ窪一丁目280番地
			株式会社日立製作所中央研究所内
		(72) 発明者	丸山 純一
			東京都国分寺市東恋ヶ窪一丁目280番地
			株式会社日立製作所中央研究所内

最終頁に続く

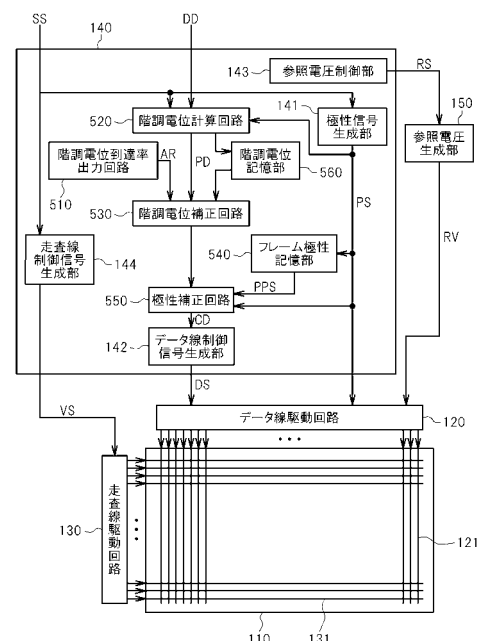
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】階調の差による補正より画質の劣化を抑えることのできる液晶表示装置を提供すること。

【解決手段】液晶表示装置は、データ線と、複数の画素回路と、データ線にデータ線電位を印加するデータ線駆動回路と、各画素回路の表示階調を示す情報に基づいて表示階調を該画素回路に表示させる階調電位を補正してなるデータ線電位を求める制御回路と、を含む。制御回路は、表示対象となるフレームの階調電位が第1の電位でありかつ1つ前のフレームの階調電位が第1の電位と異なる第2の電位である場合に第1の電位からデータ線電位へ補正する量と、表示対象となるフレームの階調電位が第2の電位でありかつ1つ前の前記フレームの階調電位が第1の電位である場合に第1の電位からデータ線電位に補正する量とが異なるようにデータ線電位を求める。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

データ線と、

それぞれがトランジスタと画素電極とを含む複数の画素回路と、

前記データ線を介して前記各画素回路に含まれる前記トランジスタにデータ線電位を印加するデータ線駆動回路と、

前記各画素回路の表示階調を示す情報に基づいて、前記表示階調を該画素回路に表示させる階調電位を補正してなるデータ線電位を前記データ線駆動回路に印加させる制御回路と、

を含み、

前記各画素回路に含まれる前記画素電極は該画素回路に含まれる前記トランジスタを介して前記データ信号線に接続され、

前記制御回路は、表示対象となるフレームの前記各画素回路の階調電位が第 1 の電位でありかつ前記表示対象となるフレームの 1 つ前のフレームの該画素回路の階調電位が前記第 1 の電位と異なる第 2 の電位である場合に前記第 1 の電位から前記データ線電位へ補正する量と、前記表示対象となるフレームの該画素回路の階調電位が前記第 2 の電位でありかつ前記表示対象となるフレームの 1 つ前のフレームの該画素回路の階調電位が前記第 1 の電位である場合に前記第 1 の電位から前記データ線電位に補正する量とが異なるように前記データ線駆動回路を制御する、

ことを特徴とする液晶表示装置。

【請求項 2】

前記制御回路は、表示対象となるフレームの前記各画素回路の階調電位が正極性の電位でありかつ前記表示対象となるフレームの 1 つ前のフレームの該画素回路の階調電位が負極性の電位である場合に前記正極性の電位から前記データ線電位に補正する量と、表示対象となるフレームの該画素回路の階調電位が前記負極性の電位でありかつ前記表示対象となるフレームの 1 つ前のフレームの該画素回路の階調電位が前記正極性の電位である場合に前記負極性の電位から前記データ線電位に補正する量とが異なるように前記データ線駆動回路を制御する、

ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記制御回路は、

前記表示階調を示す情報に基づいて、前記表示階調を該画素回路に表示させる階調電位を示す値を求める階調電位計算部と、

表示対象となるフレームの前記階調電位と、前記表示対象となるフレームの 1 つ前のフレームの前記階調電位との電位差に基づいて、前記表示対象となるフレームの階調電位を補正してなる強調電位を示す値を出力する階調電位補正部と、

表示対象となるフレームに前記画素電極に印加する電位の極性と対象となるフレームの 1 つ前のフレームに前記画素電極に印加する電位の極性とに基づいて、前記強調電位を補正してなるデータ線電位を示すデータを出力する極性補正部と、

前記データ線電位を前記データ線駆動回路に印加させるよう制御するデータ線制御信号生成部と、を含む、

ことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

温度を計測する温度観測部をさらに含み、

前記階調電位補正部は、前記表示階調を示す情報と前記計測された温度とに基づいて、前記強調電位を示す値を計算する、

ことを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 5】

前記制御回路は、

表示対象となるフレームの表示階調および極性と前記表示対象となるフレームの 1 つ前

10

20

30

40

50

のフレームの表示階調および極性とに対応させて前記データ線電位を示す値を記憶する記憶手段と、

前記各画素回路の表示階調を示す情報と、表示対象となるフレームに前記データ線に印加する電位の極性と前記表示対象となるフレームの１つ前のフレームに前記データ線に印加する電位の極性と、前記記憶手段に記憶されたデータ線電位を示す値とに基づいて、前記データ線駆動回路が前記データ線電位を印加するよう制御するデータ線制御信号生成手段と、を含む、

ことを特徴とする請求項１または２に記載の液晶表示装置。

【請求項６】

前記制御回路は、前記データ線駆動回路が前記データ線に印加する電位の極性を２以上の所定のフレームを表示するごとに反転させる、

ことを特徴とする請求項２から５のいずれか一項に記載の液晶表示装置。

【請求項７】

前記制御回路が動作するフレームレートより低いフレームレートの映像データを取得するとともに前記映像データを前記制御回路が動作するフレームレートにおける前記表示階調を示す情報に変換するフレームレート変換手段をさらに含む、

ことを特徴とする請求項１から６のいずれか一項に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は液晶表示装置に関する。

【背景技術】

【０００２】

近年、液晶表示装置は、テレビ、パーソナルコンピュータのモニタなどに多く用いられている。図１３は、従来の液晶表示装置の構成例を示す図である。この液晶表示装置は、液晶表示パネル１１０と、データ線駆動回路１２０と、走査線駆動回路１３０と、制御回路１４０と、を備える。液晶表示パネル１１０はアレイ基板と対向基板とからなる。アレイ基板上には図中縦方向に延びる複数のデータ線１２１と、図中横方向に延びる複数の走査線１３１とが形成されている。隣り合う２本のデータ線１２１および隣り合う２本の走査線１３１に囲まれた領域が１つの画素回路である。１つの画素回路は１つのサブ画素に対応する。Ｒ、Ｇ、Ｂの３種類のサブ画素のグループが表示領域の画素を構成している。ここで、各画素回路はＴＦＴ（薄膜トランジスタ）素子と画素電極を含む。各画素回路に含まれるＴＦＴ素子のソース電極とドレイン電極とのうち一方はその画素回路を挟む２本のデータ線のうちどちらか一方に接続されている。ソース電極とドレイン電極とのうち他方は画素電極に接続されている。カラーフィルタを通して出力される各サブ画素の光の強度を表示階調と呼ぶ。

【０００３】

データ線駆動回路１２０は、表示パネル１１０内の複数のデータ線１２１のそれぞれと接続されている。データ線駆動回路１２０は各データ線１２１に印加するデータ線電位を生成する。走査線駆動回路１３０は、表示パネル１１０内の複数の走査線１３１のそれぞれと接続されている。走査線駆動回路１３０は各走査線１３１に印加する走査線電位を生成する。

【０００４】

制御回路１４０はデータ線駆動回路１２０の動作及び走査線駆動回路１３０の動作を制御する回路である。制御回路１４０は、極性信号生成部１４１と、データ線制御信号生成部１４２と、参照電圧制御部１４３と、走査線制御信号生成部１４４と、を備える。極性信号生成部１４１は、データ線駆動回路１２０から出力されるデータ線電位の極性信号ＰＳを生成する。

【０００５】

データ線制御信号生成部１４２は、タイミングデータＳＳが示す一定期間ごとに映像デ

10

20

30

40

50

ータDDに応じたデータ線電位をデータ線駆動回路120に出力させる映像データ制御信号DSを生成する。

【0006】

参照電圧制御部143は、データ線駆動回路120のDA変換において使用する参照電圧のパターンを決定し、参照電圧生成部150へ参照電圧信号RSを出力する。参照電圧生成部150は、参照電圧信号RSに基づき、各表示階調に対応するデータ線電位の基準となる参照電圧RVを生成する。

【0007】

データ線駆動回路120は、入力された映像データ制御信号DS、極性信号PS、参照電圧RVを元に、各サブ画素の表示階調に対応するデータ線電位を生成し、各データ線121へ出力する。

10

【0008】

走査線制御信号生成部144は、タイミングデータSSから、走査線駆動回路130を制御する映像タイミング制御信号VSを生成する。走査線駆動回路130は、映像タイミング制御信号VSに基づき、走査線131に走査線信号を出力し、走査線131に接続されたTFT素子のオンオフを制御する。

【0009】

液晶表示装置は、映像データDDに基づいて、ある期間ごとに表示領域に表示される画像を切替えて映し出す。これにより液晶表示装置の観察者は動画を観察することができる。以下では表示領域に表示される1回分の画像を1フレームと呼び、その期間を1フレーム期間と呼ぶ。ここで、液晶に同じ極性の電位を印加し続けると残像の発生（焼き付き）などが発生する。これを避けるために一定のフレームを表示するごとにデータ線121に印加する電位の極性を反転させる交流駆動を行う。また、あるタイミングで各画素回路に同じ極性の電位をデータ線に印加すると、コモン電位の変動などの理由により画質が劣化する場合がある。これを防ぐため、隣り合う行の画素回路の画素電極に印加する電位の極性を反転させるライン反転や、隣り合う画素回路の画素電極に印加する電位の極性を反転させるドット反転などの交流駆動方法が行われている。特許文献1にはライン反転の交流駆動方法が開示されている。

20

【0010】

ところでフレーム間での映像データの変化が大きい場合には、液晶に印加する電位の変化が追従できないために、表示される画像の輪郭がボケたような映像になることがある。これを改善するために、液晶に目的の階調を表示させる電位より高いレベル、もしくは低いレベルのデータ線電位を印加し、液晶を加速的に動かすオーバードライブ方式が知られている。この方式は特許文献2などに開示されている。一方、液晶表示装置の動画性能を向上させ、動画のぼやけを軽減する方法の一つとして、一定時間に表示する映像データのフレーム数を増やす駆動方法（以下では高フレームレート駆動と記す）が開発され、非特許文献1などに開示されている。

30

【0011】

また、反転駆動を行う際の液晶の応答を最適にするように、液晶材料の誘電異方性を利用し、あるフレームでデータ線に印加する電位が正極性であるか、負極性であるかを考慮して液晶駆動電圧の補正量を加える方式が特許文献3に開示されている。

40

【先行技術文献】

【特許文献】

【0012】

【特許文献1】特開平10-90712号公報

【特許文献2】特開2002-062850号公報

【特許文献3】特開平9-258167号公報

【非特許文献】

【0013】

【非特許文献1】“82” Ultra Definition LCD Using New Driving Scheme and Advance

50

d SuperPVA Technology ” (SID 08, Sang Soo Kim)

【発明の概要】

【発明が解決しようとする課題】

【0014】

液晶表示装置ではフレームレートが高くなるにつれ、データ線電位を画素電極へ印加して映像データを書込む時間が減少する。映像データを書込む時間が減少すると、画素電極に印加される電位が、本来表示する映像データの表示階調を画素回路に表示させる電位に十分に变化しない現象（映像データの書込み不足）が生じる。映像データの書込み不足により、本来表示する映像データとの色ずれなどの画質劣化が生じる。

【0015】

従来のオーバードライブ方式では、書込みを行っているフレームでの階調と、そのフレームの前のフレームでの階調から映像データの書込み不足の量を計算し、その量を打ち消すように補正している。しかし、この補正方法のみでは補正が十分になされない、もしくは過剰に補正され、画質の劣化が起こることがあった。

【0016】

本発明は上記課題に鑑みてなされたものであって、その目的は、階調の差に基づいて補正を行う場合より画質の劣化を抑えることのできる液晶表示装置を提供することにある。

【課題を解決するための手段】

【0017】

本出願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下の通りである。

【0018】

(1) データ線と、それぞれがトランジスタと画素電極とを含む複数の画素回路と、前記データ線を介して前記各画素回路に含まれる前記トランジスタにデータ線電位を印加するデータ線駆動回路と、前記各画素回路の表示階調を示す情報に基づいて、前記表示階調を該画素回路に表示させる階調電位を補正してなるデータ線電位を前記データ線駆動回路に印加させる制御回路と、を含み、前記各画素回路に含まれる前記画素電極は該画素回路に含まれる前記トランジスタを介して前記データ信号線に接続され、前記制御回路は、表示対象となるフレームの前記各画素回路の階調電位が第1の電位でありかつ前記表示対象となるフレームの1つ前のフレームの該画素回路の階調電位が前記第1の電位と異なる第2の電位である場合に前記第1の電位から前記データ線電位へ補正する量と、前記表示対象となるフレームの該画素回路の階調電位が前記第2の電位でありかつ前記表示対象となるフレームの1つ前のフレームの該画素回路の階調電位が前記第1の電位である場合に前記第1の電位から前記データ線電位に補正する量とが異なるように前記データ線駆動回路を制御する、ことを特徴とする液晶表示装置。

【0019】

(2) (1)において、前記制御回路は、表示対象となるフレームの前記各画素回路の階調電位が正極性の電位でありかつ前記表示対象となるフレームの1つ前のフレームの該画素回路の階調電位が負極性の電位である場合に前記正極性の電位から前記データ線電位に補正する量と、表示対象となるフレームの該画素回路の階調電位が前記負極性の電位でありかつ前記表示対象となるフレームの1つ前のフレームの該画素回路の階調電位が前記正極性の電位である場合に前記負極性の電位を前記データ線電位に補正する量とが異なるように前記データ線駆動回路を制御する、ことを特徴とする液晶表示装置。

【0020】

(3) (2)において、前記制御回路は、前記表示階調を示す情報に基づいて、前記表示階調を該画素回路に表示させる階調電位を示す値を求める階調電位計算部と、表示対象となるフレームの前記階調電位と、前記表示対象となるフレームの1つ前のフレームの前記階調電位との電位差に基づいて、前記表示対象となるフレームの階調電位を補正してなる強調電位を示す値を出力する階調電位補正部と、表示対象となるフレームに前記画素電極に印加する電位の極性と対象となるフレームの1つ前のフレームに前記画素電極に印加

10

20

30

40

50

する電位の極性とに基づいて、前記強調電位を補正してなるデータ線電位を示すデータを出力する極性補正部と、前記データ線電位を前記データ線駆動回路に印加させるよう制御するデータ線制御信号生成部と、を含む、ことを特徴とする液晶表示装置。

【0021】

(4) (3)において、温度を計測する温度観測部をさらに含み、前記階調電位補正部は、前記表示階調を示す情報と前記計測された温度とに基づいて、前記強調電位を示す値を計算する、ことを特徴とする液晶表示装置。

【0022】

(5) (1)または(2)において、前記制御回路は、表示対象となるフレームの表示階調および極性と前記表示対象となるフレームの1つ前のフレームの表示階調および極性に対応させて前記データ線電位を示す値を記憶する記憶手段と、前記各画素回路の表示階調を示す情報と、表示対象となるフレームに前記データ線に印加する電位の極性と前記表示対象となるフレームの1つ前のフレームに前記データ線に印加する電位の極性と、前記記憶手段に記憶されたデータ線電位を示す値とに基づいて、前記データ線駆動回路が前記データ線電位を印加するよう制御するデータ線制御信号生成手段と、を含む、ことを特徴とする液晶表示装置。

【0023】

(6) (2)から(5)のうちいずれか1つにおいて、前記制御回路は、前記データ線駆動回路が前記データ線に印加する電位の極性を2以上の所定のフレームを表示するごとに反転させる、ことを特徴とする液晶表示装置。

【0024】

(7) (1)から(6)のうちいずれか1つにおいて、前記制御回路が動作するフレームレートより低いフレームレートの映像データを取得するとともに前記映像データを前記制御回路が動作するフレームレートにおける前記表示階調を示す情報に変換するフレームレート変換手段をさらに含む、ことを特徴とする液晶表示装置。

【発明の効果】

【0025】

本発明によれば、階調の差に基づいて補正を行う場合より画質の劣化を抑えることのできる液晶表示装置を提供することができる。

【図面の簡単な説明】

【0026】

【図1】本発明の第1の実施形態に係る液晶表示装置の構成例を示す図である。

【図2】画素回路の構成の一例を示す図である。

【図3】走査線駆動回路から出力される走査線電位の波形を示す図である。

【図4A】低フレームレートでデータ線電位を印加する場合の画素電極の電位の波形の例を示す図である。

【図4B】高フレームレートでデータ線電位を印加する場合の画素電極の電位の波形の例を示す図である。

【図5A】階調電位と強調電位との関係を説明する図である。

【図5B】階調電位と強調電位との関係を説明する図である。

【図6】階調電位と強調電位との関係を示す図である。

【図7】極性による画素電極の電位変化の違いを示す図である。

【図8A】低フレームレート駆動で1フレーム反転の場合のデータ線電位の極性の時間変化を示す図である。

【図8B】高フレームレート駆動で1フレーム反転の場合のデータ線電位の極性の時間変化を示す図である。

【図8C】高フレームレート駆動で2フレーム反転の場合のデータ線電位の極性の時間変化を示す図である。

【図9A】データ線電位の補正を行わず、フレーム間で極性が正極性から負極性に变化する場合の画素電極の電位変化の例を示す図である。

10

20

30

40

50

【図 9 B】データ線電位の補正を行わず、フレーム間で極性が負極性から正極性に変化する
場合の画素電極の電位変化の例を示す図である。

【図 9 C】データ線電位の補正を行わず、フレーム間で極性が負極性から負極性に変化する
場合の画素電極の電位変化の例を示す図である。

【図 9 D】データ線電位の補正を行わず、フレーム間で極性が正極性から正極性に変化する
場合の画素電極の電位変化の例を示す図である。

【図 10 A】データ線電位の補正を行い、フレーム間で極性が正極性から負極性に変化する
場合の画素電極の電位変化の例を示す図である。

【図 10 B】データ線電位の補正を行い、フレーム間で極性が負極性から正極性に変化する
場合の画素電極の電位変化の例を示す図である。

10

【図 10 C】データ線電位の補正を行い、フレーム間で極性が負極性から負極性に変化する
場合の画素電極の電位変化の例を示す図である。

【図 10 D】データ線電位の補正を行い、フレーム間で極性が正極性から正極性に変化する
場合の画素電極の電位変化の例を示す図である。

【図 11】本発明の第 2 の実施形態に係る液晶表示装置の構成例を示す図である。

【図 12】本発明の第 3 の実施形態に係る液晶表示装置の構成例を示す図である。

【図 13】従来の液晶表示装置の構成例を示す図である。

【発明を実施するための形態】

【0027】

以下では、本発明の実施形態に係る液晶表示装置について図面に基づいて説明する。出
現する構成要素のうち同一機能を有するものには同じ符号を付し、その説明を省略する。
以下では TFT 素子を用いた液晶表示装置について説明する。

20

【0028】

〔第 1 の実施形態〕

図 1 は、本発明の第 1 の実施形態に係る液晶表示装置の構成例を示す図である。第 1 の
実施形態に係る液晶表示装置は、液晶表示パネル 110 と、データ線駆動回路 120 と、
走査線駆動回路 130 と、制御回路 140 と、を備える。液晶表示パネル 110 は、アレ
イ基板とそのアレイ基板に対向して設けられる対向基板とで構成される。アレイ基板と対
向基板との間には、液晶が封入されている。アレイ基板上には図中縦方向に延びる複数本
のデータ線 121 と、データ線 121 と交差して図中横方向に延びる複数本の走査線 13
1 とが形成されている。隣り合う 2 本のデータ線 121 および隣り合う 2 本の走査線 13
1 に囲まれた領域が 1 つのサブ画素を表示する画素回路である。画素回路はアレイ基板の
表示領域内にマトリクス状に配置されている。液晶表示装置の表示領域中の 1 つの画素は
、R、G、B の 3 種類のサブ画素のグループによって構成される。液晶表示装置は、画素の
集合によって表示領域に画像を表示し、その画像を一定間隔で切替えることで動画を表示
している。

30

【0029】

データ線駆動回路 120 は、液晶表示パネル 110 内の複数のデータ線 121 のそれぞ
れと接続されている。データ線駆動回路 120 は各データ線 121 に印加するデータ線電
位を生成する。走査線駆動回路 130 は、液晶表示パネル 110 内の複数の走査線 131
のそれぞれと接続されている。走査線駆動回路 130 は各走査線 131 に加える走査線電
位を生成する。

40

【0030】

制御回路 140 は、データ線駆動回路 120 の動作及び走査線駆動回路 130 の動作を
制御する回路である。制御回路 140 は、極性信号生成部 141 と、データ線制御信号生
成部 142 と、参照電圧制御部 143 と、走査線制御信号生成部 144 と、階調電位到達
率出力回路 510 と、階調電位計算回路 520 と、階調電位補正回路 530 と、フレーム
極性記憶部 540 と、極性補正回路 550 と、階調電位記憶部 560 と、を備える。また
、液晶表示装置は、データ線駆動回路 120 に接続される参照電圧生成部 150 を有する
。参照電圧生成部 150 は、参照電圧制御部 143 にも接続されている。

50

【0031】

極性信号生成部141は、データ線駆動回路120から出力されるデータ線電位の極性を示す極性信号PSを生成する。参照電圧制御部143は、データ線駆動回路120で行われるDA変換において使用する参照電圧のパターンを決定し、参照電圧生成部150へそのパターンを示す参照電圧信号RSを出力する。参照電圧生成部150は、参照電圧信号RSに基づき、各表示階調に対応するデータ線電位の基準となる参照電圧RVを生成する。ここで、データ線電位の極性には正極性と負極性がある。正極性とは電位が基準電位Vcomより高いことを示し、負極性とは電位が基準電位Vcomより低いことを示す。

【0032】

階調電位到達率出力回路510と、階調電位計算回路520と、階調電位補正回路530と、フレーム極性記憶部540と、極性補正回路550とは、入力された映像データDDが示す表示階調を各画素回路に表示させる階調電位Vdを補正してなるデータ線電位を示すデータ線電位データCDを出力するためのものである。これらの具体的な内容については後述する。データ線制御信号生成部142は、データ線電位データCDから、そのデータ線電位データCDが示すデータ線電位を適切なタイミングでデータ線に印加するようデータ線駆動回路120を制御する映像データ制御信号DSを生成する。

【0033】

データ線駆動回路120は、映像データ制御信号DS、極性信号PS、および参照電圧RVを取得し、各表示階調に対応するデータ線電位を生成する。生成されたデータ線電位は各データ線121に印加される。データ線駆動回路120は極性信号PSがハイレベルの電位の場合には正極性のデータ線電位をデータ線121に印加し、極性信号がローレベルの場合には負極性のデータ線電位をデータ線121に印加する。

【0034】

走査線制御信号生成部144は、制御回路140に入力されたタイミングデータSSから、走査線駆動回路130を制御する映像タイミング制御信号VSを生成する。走査線駆動回路130は、走査線制御信号生成部144から入力された映像タイミング制御信号VSに基づき、走査線131に走査線信号GSを出力する。

【0035】

図2は、画素回路の構成の一例を示す図である。各画素回路はTFT（薄膜トランジスタ）素子210と画素電極220とを含む。各画素回路に含まれるTFT素子210のソース電極とドレイン電極とのうち一方はその画素回路を挟む2本のデータ線121のうちどちらか一方に接続され、ソース電極とドレイン電極とのうち他方はその画素回路に含まれる画素電極220に接続されている。またTFT素子210のゲート電極は走査線131に接続されている。なお、TFT素子210のドレイン電極とソース電極とは印加される電位の高低により定まる。TFT素子210には極性がないためである。以下では便宜的にデータ線121と接続される電極をドレイン電極、画素電極220と接続される電極をソース電極と記す。

【0036】

図3は、走査線駆動回路130から出力される走査線信号GSの波形を示す図である。走査線信号GSは走査線駆動回路130で生成され、各走査線131に出力される。各走査線131にハイレベルの電位が印加される時間をオン時間Tonと呼ぶ。走査線131にハイレベルの電位が印加されると、その走査線131に接続されたTFT素子210が、画素電極220とデータ線121とを電気的に接続する（オン状態とする）。次に走査線駆動回路130は、ハイレベルの走査線131の電位をローレベルにし、次の走査線131の電位をハイレベルにすることを順に繰り返す。走査線131からの走査線信号GSによってTFT素子210がオン状態となると、画素電極220の電位がTFT素子210のドレイン電極に印加されたデータ線電位に向かって変化する。画素電極220の電位によって、その画素電極の近傍の液晶に電界がかかる。それによりその近傍の液晶を通過する光の透過率が変化し、各画素の階調表示がなされる。

【0037】

次に、映像データDDから求められる階調電位Vdを印加する場合の書込み不足の発生について説明する。図4Aは低フレームレートでデータ線電位DPが印加される場合の画素電極220の電位である画素電極電位PPの波形の例を示す図である。図4Bは高フレームレートでデータ線電位DPが印加される場合の画素電極電位PPの波形の例を示す図である。なお、低フレームレートは例えば60Hzといった通常の放送等で受信する映像信号のフレームレートを示し、高フレームレートは例えば倍速駆動におけるフレームレートなど、低フレームレートより高いフレームレートを示す。図4Aに示すように、走査線信号GSが低フレームレートの信号である場合には、走査線オン時間Tonlの間、データ線電位DPとして階調電位Vdが画素電極220と電氣的に接続されたデータ線121に印加され、画素電極220に表示階調を示す信号の書込みが行われる。階調電位Vdはデータ線121に十分に長い時間印加された場合に映像データDDが示す表示階調を画素回路に表示させる電位である。

10

【0038】

ここで、画素回路やデータ線121によって生じる抵抗や容量によって、RC回路が形成されている。画素電極電位PPが信号の書込みの開始時の電位Vsから電位Vdまで変化し、電位変化が定常状態となるにはRC回路の時定数に応じた時間がかかる。低フレームレート駆動の場合、走査線オン期間Tonlは画素電極電位PPが定常状態になるのに十分な時間である。

【0039】

しかし図4Bに示すように、高フレームレート駆動を行う場合の走査線オン時間Tonは低フレームレートの走査線オン時間Tonlより短くなり、画素電極220へのデータ線電位DPの印加時間が減少し、表示階調を示す信号の書込み時間が減少する。すると画素電極電位PPが定常状態になる前に走査線オン時間Tonが終わり、次のフレームで書込みされるまで信号の書込み終了時の電位Veが画素電極220に印加される。このVdとVeとのずれが表示階調を示す信号の書込み不足であり、これにより色ずれなどの画質劣化が生じる。

20

【0040】

なお、この書込み不足の影響はデータ線電位DPを交流駆動する場合により顕著になる。液晶表示装置では画素電極に同極性のデータ線電位を印加し続けると、パネルに映像が焼き付いてしまうという問題がある。その映像データの焼き付きを抑制するために、データ線電位DPの極性（階調電位Vdの極性と同一である）を一定のフレーム間隔で反転させる交流駆動を行っている。本実施形態ではノーマリーブラックの液晶を用いており、表示階調が明るくなるほど、階調電位Vdと基準電位Vcomとの差が大きくなる。同じ表示階調である場合には、正極性の階調電位Vdと基準電位Vcomとの差と、負極性の階調電位Vdと基準電位Vcomとの差とは同じになる。

30

【0041】

すると、書込みを行うフレームとその前のフレームとで極性が反転する場合には、データ線電位DPを印加する前の電位と階調電位Vdとの電位差が大きくなり、その分ずれも大きくなる。特に極性が変化する場合にはフレーム間で表示階調が変化しない場合でも大きい電位差が生じる。このことから、画素電極電位PPを変化させる量は、同じ映像データであっても前後のフレームの極性によって変化することがわかる。

40

【0042】

次に、上述のRC回路に起因する書込み不足に対応する補正の考え方について説明する。図5Aおよび図5Bは、階調電位Vdとその階調電位VdをRC回路の影響を打ち消すよう補正された電位である強調電位Vaとの関係を説明するための図である。図5Aはデータ線駆動回路120がデータ線121に電位Vapを画素電極220に向けて定常状態になるまで印加した場合の画素電極電位PPの時間変化を示す図である。ここでデータ線121に電位Vapを印加する前の画素電極220の電位PPをVsとする。RC回路による影響以外の影響を無視した場合に、走査線がオンされてからの時間tにおける画素電極電位PPとVsとの電位差V(t)の理論式は以下のようになる。

50

【 0 0 4 3 】

【数 1】

$$V(t) = Vc \left(1 - e^{-\frac{t}{RC}} \right)$$

【 0 0 4 4 】

ここで、 $Vc = Vap - Vs$ であり、 Vc は走査線がオンされる時にデータ線121に印加される電位 Vap と走査線オン期間 Ton の前の画素電極220の電位 Vs との電位差を示している。この電位差 $V(t)$ から求められる画素電極電位 PP の時間変化を図5 10

【 0 0 4 5 】

【数 2】

$$V(Ton) = Vc \left(1 - e^{-\frac{Ton}{RC}} \right)$$

【 0 0 4 6 】

図5Bは、 RC 回路の影響を補正する場合の画素電極電位 PP の時間変化を示す図である。ここでは時刻 $t2$ における電位が階調電位 Vd であり、走査線オン期間 Ton には画素電極220に強調電位 Va が印加されるとする。上述の式から、以下の式を満たす強調電位 Va を求めれば良いことがわかる。 20

【 0 0 4 7 】

【数 3】

$$Vc' = Vd - Vs = (Va - Vs)Ra$$

$$Ra = \left(1 - e^{-\frac{Ton}{RC}} \right)$$

30

【 0 0 4 8 】

ここで Ra を階調電位到達率と呼ぶ。走査線オン期間 Ton はフレームレートにより定まるので、フレームレートが定まれば階調電位到達率が定まる。これにより算出した強調電位 Va をデータ線121に印加すれば、 RC 回路により生じる書込み不足を解消することができる。なお、強調電位 Va と階調電位 Vd とを比べると、 $Vs < Vd$ の場合は $Vd < Va$ 、 $Vs > Vd$ の場合は $Vd > Va$ という関係がある。

【 0 0 4 9 】

図6は表示階調と階調電位 Vd と強調電位 Va との関係を示す図である。本図は Vs が基準電位 $Vcom$ である場合についての上記の関係を示す。本図のグラフの横軸は表示階調であり、縦軸は電位である。基準電位 $Vcom$ は極性反転における基準となる電位であり、同じ階調の場合、正極性の階調電位 Vd と基準電位 $Vcom$ との電位差は負極性の階調電位 Vd と基準電位 $Vcom$ との電位差と大きさが同じになる。階調電位 Vd に比べ、設定電位 Va の方が基準電位 $Vcom$ からの差分の大きさは大きくなる。 40

【 0 0 5 0 】

実際には、上述の RC 回路に起因する書込み不足の他に、データ線電位 DP 自体の高低による階調電位 Vd と画素電極電位 PP とのずれも発生する。図2に示すように、データ線121から供給される電位はTFT素子210を介して画素電極220に接続されているが、この構成は極性に関して非対称である。例えば、走査線131から供給される走査線信号 GS のハイレベル電位およびローレベル電位はデータ線電位の極性と関係なく一定 50

である。これに起因して、正極性のデータ線電位が画素回路に入力される場合と、負極性のデータ線電位が画素回路に入力される場合とでは、画素電極 220 とデータ線電位との間での電位差が同じ大きさであっても、画素電極 220 に向けて流れる電流の大きさが異なるからである。

【0051】

図7は、極性による画素電極 220 の電位変化の違いを示す図である。本図では仮に、画素電極 220 に対しデータ線電位 DP として高い電位 V_t と、低い電位 $-V_t$ とを、十分に長い時間ごとに切替えて供給する場合の画素電極電位 PP の時間変化を示す。図5に示すように、フレーム間でデータ線電位が高い電位から低い電位に変化する場合と、低い電位から高い電位に変化する場合とで、画素電極電位 PP が変化する割合が異なる。それにより、低い電位 $-V_t$ から高い電位 $+V_t$ に変化する場合に画素電極電位 PP が定常状態になるまでの時間 T_p より、高い電位 $+V_t$ から低い電位 $-V_t$ に変化する場合に画素電極電位 PP が定常状態になるまでの時間 T_n の方が長くなる。見方を変えれば、高フレームレートなどで走査線オン時間 T_{on} が短い場合には、その違いが画質の劣化としてあらわれる。本実施形態の例では、データ線 121 に印加される電位が $0 \sim 14V$ 、基準電位 V_{com} が $7V$ 、走査線信号 GS のハイレベル電位が $30V$ 、ローレベル電位が $0V$ であり、この場合は高い電位から低い電位に変化する場合の方が、画素電極 220 の電位変化が遅くなる。この現象は、図5の例のように前のフレームの極性と後のフレームの極性とが異なる場合に特に顕著になる。

【0052】

次にデータ線電位 DP 自体の高低による表示階調を示す信号の書込み時のずれの補正について説明する。表示階調と階調電位の関係から、基準電位 V_{com} 付近の電位は印加されないため、極性が変化する場合の変化量の下限は一定の大きさとなる。よって、階調電位 V_d や強調電位 V_a の極性の変化に着目し、極性の変化のパターンによって定まる一定の電位を補正する。

【0053】

ここで、極性反転のパターンについて説明する。図8Aは、低フレームレート駆動で1フレーム反転の場合の階調電位 V_d の極性の時間変化を示す図である。映像タイミング制御信号 VS は各フレームの切替のタイミングで短時間ハイレベル電位となり、その他の時間はローレベル電位となる。極性信号 PS は映像タイミング制御信号 VS がハイレベルとなる度にハイレベルとローレベルの間で信号が切り替わる。階調電位 V_d の極性は、極性信号 PS がハイレベルの時は正極性、ローレベルの時は負極性になる。つまり、この場合は1フレームごとに階調電位 V_d の極性が反転する1フレーム反転となる。一般に、フレームレートが $60Hz$ よりも低い周波数となる場合、フリッカが発生し、画質の劣化が生じる。

【0054】

図8Bは、高フレームレート駆動で1フレーム反転の場合のデータ線電位の極性の時間変化を示す図である。本図では高フレームレートの例として、低フレームレート駆動の4倍のフレームレートで駆動する場合を示している。高フレームレート駆動の場合には、1フレーム期間の長さが4分の1になる。図8Aと同様に1フレーム反転を行う場合は画素電極 220 に印加されている電圧の充放電の回数が増加する。画素電極 220 に印加されている電圧の充放電の回数が増えると、消費する電力が増大する。例えば図8Bの場合は低フレームレート駆動の場合に比べデータ線 121 に印加する電位による消費電力は約4倍となる。

【0055】

図8Cは、高フレームレート駆動で2フレーム反転の場合のデータ線電位の極性の時間変化を示す図である。本図は図8Bと同様に低フレームレート駆動の4倍のフレームレートで駆動する例を示す。この場合は4フレーム毎に極性反転を行うことで充放電の回数を減らし、消費電力の増大を抑えることができる。例えば、本発明の表示装置では、図8Bに示すような1フレーム反転を行った時に比べ、データ線 121 に印加する電位による消

費電力は半分程度となる。本実施形態では、図 8 C に示す極性反転の方法を用いている。

【0056】

本実施形態では図 8 C に示す極性反転を行っている。表示対象となるフレームとその 1 つ前のフレームとのフレーム間での極性のパターンは 4 種類ある。そのうち極性が変化する異極性のパターンとして、正極性から負極性のパターン（以下パターン 1 と記す）と、負極性から正極性のパターン（以下パターン 2 と記す）との 2 つがある。またフレーム間で極性が変化しない同極性のパターンとして、負極性から負極性のパターン（以下パターン 3 と記す）と正極性から正極性のパターン（以下パターン 4 と記す）との 2 つがある。このそれぞれのパターンに応じて定まる表示階調を示す信号の書込み時のずれに対する補正量を設定する。パターン 1 からパターン 4 での補正の値をそれぞれ V_{pc1} から V_{pc4} とすると、 V_{pc1} が $-V_{pc2}$ より小さくなる。なお、 V_{pc1} から V_{pc4} の値は実験的に定めてよい。

10

【0057】

以下では制御回路 140 でのデータ線電位データ CD の生成について詳細を説明する。階調電位到達率出力回路 510 は、データ線や周辺回路の CR 時定数を考慮し、階調電位 V_d に対する、高フレームレート駆動の場合の走査線オン期間 T_{on} における階調電位到達率を示すデータ（階調電位到達率データ AR）を出力する。階調電位到達率出力回路 510 はフレームレートに基づいて階調電位到達率を計算し出力してもよいし、フレームレートごとに計算した階調電位到達率データ AR をメモリに保存しておき、動作しているフレームレートの階調電位到達率データ AR をメモリから取得して出力してもよい。

20

【0058】

階調電位計算回路 520 は、映像データ DD が示す表示階調を画素回路に表示させる階調電位 V_d を計算し、その階調電位 V_d を示す階調電位データ PD として出力する。なお、階調電位 V_d を計算する代わりに予め表示階調ごとに計算された階調電位 V_d のデータをメモリに保存しておき、そのメモリから映像データ DD が示す表示階調に応じた階調電位 V_d のデータを取り出してもよい。ここで、階調電位を示す情報は、画素ごとに階調電位記憶部 560 に保存され、次のフレームで階調電位補正回路 530 から参照される。

【0059】

階調電位補正回路 530 は、階調電位到達率データ AR と、階調電位計算回路 520 からの各画素の表示対象となるフレーム（以下 $(M+1)$ 番目のフレームと記す）の階調電位データ PD と、階調電位記憶部 560 からの一つ前のフレーム（以下 M 番目のフレームと記す）の階調電位を示す情報とから、高フレームレート駆動時のデータ線書込み電位を階調電位と同等の値にするような階調電位の補正の計算を行う。具体的には、階調電位データ 502 が示す階調電位と階調電位記憶部 560 から取得した M 番目のフレームの階調電位との電位差に、階調電位到達率データ AR が示す階調電位到達率の逆数をかけ、 M 番目のフレームの階調電位を足すことで強調電位 V_a が求まる。そして階調電位補正回路 530 は強調電位 V_a を示す強調電位データ AD を出力する。

30

【0060】

フレーム極性記憶部 540 は、極性信号 PS を取得し、次のフレームの走査が終わるまでその極性信号 PS を保持する。それにより、フレーム極性記憶部 540 は、 M 番目のフレームの極性を示す前フレーム極性データ PPS を出力する。極性補正回路 550 は、極性信号生成部 141 からの極性信号 PS と、フレーム極性記憶部 540 からの前のフレームの極性を示す前フレーム極性データ PPS とから M 番目のフレームの階調電位あるいは強調電位の極性と $M+1$ 番目のフレームでの階調電位あるいは強調電位の極性との極性変化のパターンを判断し、そのパターンに応じた補正電位を強調電位 V_a に足したデータ線電位を示すデータ線電位データ CD を出力する。なお、極性変化のパターンに応じた補正電位は予め求められており、メモリに格納されている。

40

【0061】

データ線制御信号生成部 142 はデータ線電位データ CD が示す補正後の電位をデータ線駆動回路 120 に出力させる情報（映像データ制御信号 DS）を出力する。

50

【0062】

以下では上述の補正を行った場合の効果について説明する。図9Aから図9Dは、上述のデータ線電位の補正を行わなかった場合の画素電極220の電位の変化の例を示す図である。図9Aはフレーム間で極性が正極性から負極性に変化する場合の画素電極の電位変化の例を示し、図9Bはフレーム間で極性が負極性から正極性に変化する場合の画素電極の電位変化の例を示し、図9Cはフレーム間で極性が負極性から負極性に変化する場合の画素電極の電位変化の例を示し、図9Dはフレーム間で極性が正極性から正極性に変化する場合の画素電極の電位変化の例を示す。それぞれの場合、走査線オン期間Tonにデータ線121に印加されるデータ線電位DPは階調電位Vdであり、走査線オン期間Ton経過時の階調電位Vdと画素電極電位PPとの差は、各パターンで異なる。

10

【0063】

図10Aから図10Dは、上述のデータ線電位の補正を行った場合の画素電極220の電位の変化の例を示す図である。図10Aはフレーム間で極性が正極性から負極性に変化する場合の画素電極の電位変化の例を示し、図10Bはフレーム間で極性が負極性から正極性に変化する場合の画素電極の電位変化の例を示し、図10Cはフレーム間で極性が負極性から負極性に変化する場合の画素電極の電位変化の例を示し、図10Dはフレーム間で極性が正極性から正極性に変化する場合の画素電極の電位変化の例を示す。それぞれ走査線オン期間Tonに、データ線121には階調電位Vdを元に補正された電位Vxが印加される。

【0064】

20

図10Aと図10Bは、フレーム間の極性が異なる場合の補正後のデータ線電位DPおよび画素電極電位PPの時間推移を示している。図10Aは、M番目のフレームと(M+1)番目のフレームのデータ線電位DPの極性が正極性から負極性へ変化する場合の例である。この場合の補正值($V_x - V_d$)はVb1とする。図10Bは、M番目のフレームと(M+1)番目のフレームのデータ線電位DPの極性が負極性から正極性へ変化する場合の例である。この場合の補正值($V_x - V_d$)はVb2とする。

【0065】

図10Cと図10Dはフレーム間の極性が同じ場合の補正後のデータ線電位DPと画素電極電位PPの時間推移を示している。図10Cは、M番目のフレームとM+1番目のフレームのデータ線電位DPの極性が負極性から負極性へ変化する場合の例である。この場合の補正量($V_x - V_d$)はVb3とする。図10Dは、M番目のフレームとM+1番目のフレームのデータ線電位DPの極性が正極性から正極性へ変化する場合の例である。この場合の補正量($V_x - V_d$)はVb4とする。

30

【0066】

ここで、Vb1からVb4は、データ線電位の極性とM番目のフレームとM+1番目のフレームの映像データの関係によって異なる値となる。例えば、データ線電位DPが正極性から負極性へ変化する(図10A)の場合、 $Vb1 < 0$ となり、データ線電位DPが負極性から正極性へ変化する(図10B)の場合、 $Vb2 > 0$ となり、データ線電位DPが負極性から負極性へ変化する(図10C)の場合、 $Vb3 < 0$ の値となり、データ線電位DPが正極性から正極性へ変化する(図10D)の場合、 $Vb4 > 0$ の値となる。また、データ線電位DPの変化が同極性の場合(図10Cおよび図10D)に比べて、異極性の場合(図10Aおよび図10B)の補正量は大きくなるため、 $Vb1 < Va1 < 0 < Va2 < Vb2$ となる。また、極性変化による補正を行っているため、図10Aのデータ線電位印加前の電位と図10Bの階調電位Vdとが等しく、図10Aの階調電位Vdと、図10Bのデータ線電位印加前の電位とが等しい場合は、 $|Vb1| > |Vb2|$ の関係も満たす。

40

【0067】

こうすると、M+1番目のフレームにいずれかの画素回路に表示階調を表示させる階調電位が正極性の第1の電位であり、M番目のフレームにその画素回路に表示階調を表示させる階調電位が負極性の第2の電位である場合に、階調電位である第1の電位からデータ

50

線電位に補正する量（ V_{b1} ）と、 $M+1$ 番目のフレームにいずれかの画素回路に表示階調を表示させる階調電位が第 2 の電位であり、 M 番目のフレームにその画素回路に表示階調を表示させる階調電位が第 1 の電位である場合に、階調電位である第 2 の電位からデータ線電位に補正する量（ V_{b2} ）とは異なり、回路の非対称性に合わせた修正が可能となる。

【0068】

なお、本発明の実施形態はこれまでに説明した構成には限られない。説明した構成はあくまで一例である。

【0069】

例えば、高フレームレート駆動のデータ線電位 D_P の電位 V_x を求める際に、データ線電位 D_P の補正量を全て計算で求めなくてもよい。フレームレートごとに M 番目のフレームの極性と表示階調、 $(M+1)$ 番目のフレームの極性と表示階調の組み合わせによるデータ線電位の設定値をあらかじめルックアップテーブルとして記憶手段に記憶しておき、その保存したルックアップテーブルを参照することでフレームレートごとのデータ線電位 D_P の電位 V_x を決定し、データ線 121 にその電位を印加してもよい。この場合、例えば表示階調が 8 bit の値（256 階調）であれば、データ線電位も 256 段階の値を持つ。さらにデータ線電位が正極性と負極性の 2 パターンあることを考慮すれば、データ線電位として 512 段階の値を持つようにすればよい。 M 番目のフレームと $(M+1)$ 番目のフレームの映像データと極性の組み合わせから、補正量のパターンとして 512×512 パターンをルックアップテーブルに保存すればよい。

【0070】

なお、必ずしも全ての組み合わせについて補正量をルックアップテーブルに保持する必要があるとは限らない。例えば、データ線電位の変化量が少ない場合などは、補正を省略することができる。また、1 つの表示階調に対して、1 つのデータ線電位になるとは限らない。言い換えれば、表示階調とデータ線電位は一意的な関係になるとは限らない。そのため、ルックアップテーブルの大きさはこれらには限られない。

【0071】

これまでに説明したような構成とすることで、本発明の表示装置は、高フレームレート駆動した際に、映像データを書込む期間の減少による書込み不足と、フレーム間の極性反転のパターンによって生じるずれとに対応する補正量を加えたデータ線電位を設定でき、良好な表示を得る事ができる。

【0072】

〔第 2 の実施形態〕

以下では本発明の第 2 の実施形態にかかる液晶表示装置について説明する。第 2 の実施形態にかかる液晶表示装置は、第 1 の実施形態のものと比べると、液晶表示パネルの温度により補正量を変化させる点が異なる。以下では第 1 の実施形態との相違点を中心に説明する。

【0073】

図 11 は、本発明の第 2 の実施形態に係る液晶表示装置の構成例を示す図である。本実施形態にかかる液晶表示装置の制御回路 140 は、極性信号生成部 141 と、データ線制御信号生成部 142 と、参照電圧制御部 143 と、走査線制御信号生成部 144 と、階調電位到達率出力回路 510 と、階調電位計算回路 520 と、階調電位補正回路 530 と、フレーム極性記憶部 540 と、極性補正回路 550 と、階調電位記憶部 560 と、を備え、さらに温度観測部 810 を備える。

【0074】

温度観測部 810 は液晶表示パネル 110 の周辺の温度を観測し、その結果を温度データ T_D として出力する。階調電位到達率出力回路 510 は、フレームレートなどの走査線オン期間 T_{on} を示す値と温度データ T_D とに基づいて、階調電位到達率を計算し出力する。階調電位到達率出力回路 510 と、階調電位計算回路 520 と、階調電位補正回路 530 と、フレーム極性記憶部 540 と、極性補正回路 550 と、階調電位記憶部 560 と

で映像データD Dが示す階調電位V dを補正する処理は、この階調電位到達率を用いる点を除いて同じであるため詳細の説明は省略する。

【0075】

そうすれば、温度変動によって画素回路の特性が変化し、この方法を採用しなければT F T素子を介して画素電極2 2 0に印加されるデータ線電位D Pの到達率が温度によって変動してしまうような場合であっても、データ線電位書込み到達率に補正量を加えたデータ線電位を設定でき、良好な表示を得る事ができる。

【0076】

[第3の実施形態]

以下では本発明の第3の実施形態にかかる液晶表示装置について説明する。第3の実施形態にかかる液晶表示装置は、第2の実施形態のものと比べると、フレームレート変換機能を有する点が主に異なる。以下ではその相違点を中心に説明する。

【0077】

図1 2は、本発明の第3の実施形態に係る液晶表示装置の構成例を示す図である。本実施形態にかかる液晶表示装置の制御回路1 4 0は、極性信号生成部1 4 1と、データ線制御信号生成部1 4 2と、参照電圧制御部1 4 3と、走査線制御信号生成部1 4 4と、階調電位到達率出力回路5 1 0と、階調電位計算回路5 2 0と、階調電位補正回路5 3 0と、フレーム極性記憶部5 4 0と、極性補正回路5 5 0と、階調電位記憶部5 6 0と、温度観測部8 1 0と、を備え、さらにフレームレート変換回路9 1 0を備える。

【0078】

フレームレート変換回路9 1 0は、外部から入力される映像データD Dが低フレームレートのものである場合に、その映像データD Dを高フレームレートの映像データである高フレームレート映像データH Dに変換し、制御回路1 4 0内の階調電位計算回路5 2 0に出力する。またフレームレート変換回路9 1 0は、外部から入力されるタイミングデータS Sが低フレームレートのものである場合にはタイミングデータS Sを高フレームレートのタイミングデータである高フレームレートタイミングデータH Sに変換し出力する。階調電位計算回路5 2 0は、高フレームレート映像データH Dが示す表示階調を表示するための階調電位V dを計算し階調電位データP Dとして出力する。予め表示階調ごとに計算された階調電位V dのデータをメモリに保存しておき、そのメモリから高フレームレート映像データH Dが示す表示階調に応じた階調電位V dのデータを取得し出力してもよい点は他の実施形態と同様である。また走査線制御信号生成部1 4 4および極性信号生成部1 4 5は、タイミングデータS Sの代わりに高フレームレートタイミングデータH Sに基づいて動作する。

【0079】

このように制御回路1 4 0に含まれるフレームレート変換回路9 1 0が高フレームレートの高フレームレート映像データH Dと、高フレームレートタイミングデータH Sとを出力することで、低フレームレートの映像データを高フレームレートの映像データとして表示することが可能となる。

【0080】

また、フレームレートに応じてフレームレートデータF Dを参照電圧制御部1 4 3に入力することで、フレームレートに合った参照電圧R Vを出力することができる。

【0081】

以上のように表示装置を構成する事で、高フレームレート駆動での画質の劣化を発生させる事無く、画像を表示する事ができる。

【符号の説明】

【0082】

1 1 0 液晶表示パネル、1 2 0 データ線駆動回路、1 2 1 データ線、1 3 0 走査線駆動回路、1 3 1 走査線、1 4 0 制御回路、1 4 1 極性信号生成部、1 4 2 データ線制御信号生成部、1 4 3 参照電圧制御部、1 4 4 走査線制御信号生成部、1 5 0 参照電圧生成部、2 1 0 T F T素子、2 2 0 画素電極、5 1 0 階調電位到達

10

20

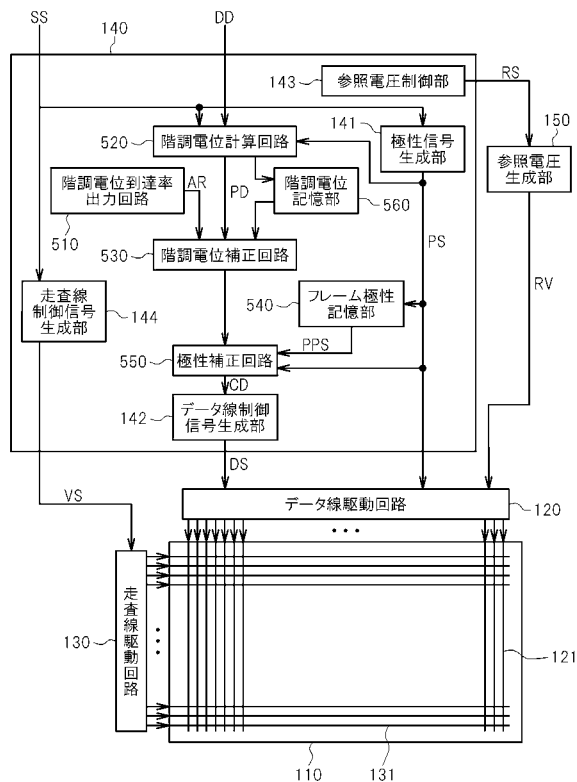
30

40

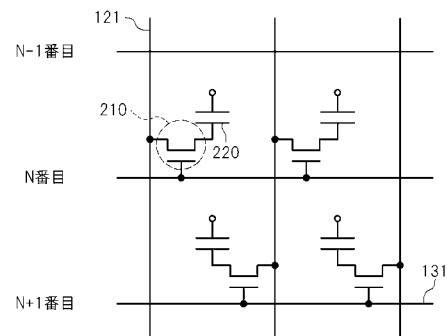
50

率出力回路、520 階調電位計算回路、530 階調電位補正回路、540 フレーム極性記憶部、550 極性補正回路、560 階調電位記憶部、810 温度観測部、910 フレームレート変換回路、AD 強調電位データ、AR 階調電位到達率データ、CD データ線電位データ、DD 映像データ、DP データ線電位、DS 映像データ制御信号、FD フレームレートデータ、GS 走査線信号、HD 高フレームレート映像データ、HS 高フレームレートタイミングデータ、PD 階調電位データ、PP 画素電極電位、PS 極性信号、PPS 前フレーム極性データ、RS 参照電圧信号、RV 参照電圧、SS タイミングデータ、TD 温度データ、VS 映像タイミング制御信号、Va 強調電位、Vcom 基準電位、Vd 階調電位。

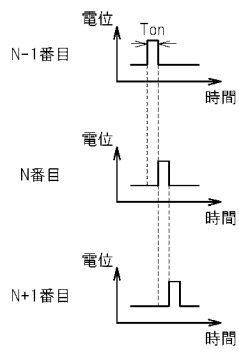
【図 1】



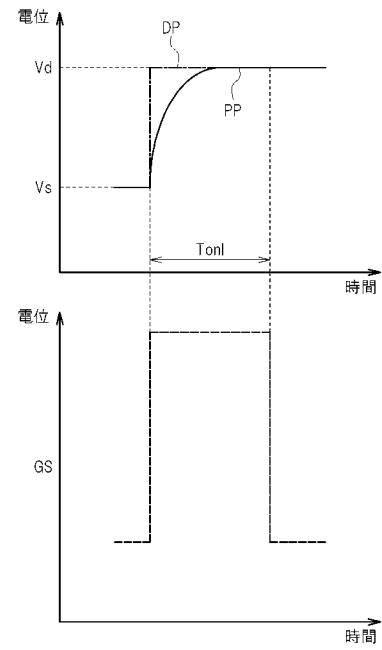
【図 2】



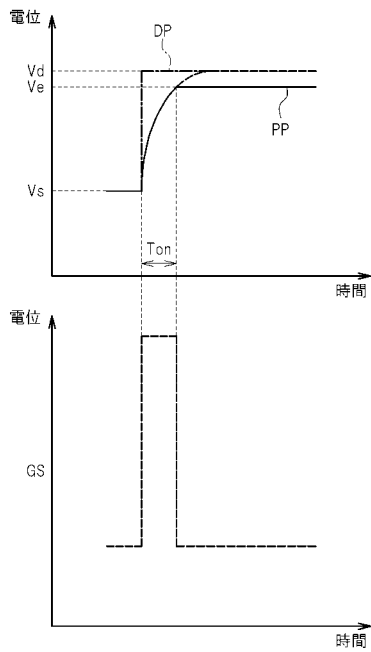
【図 3】



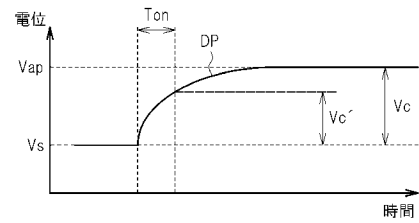
【図 4 A】



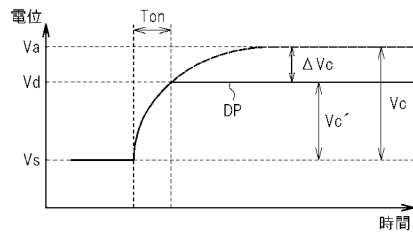
【図 4 B】



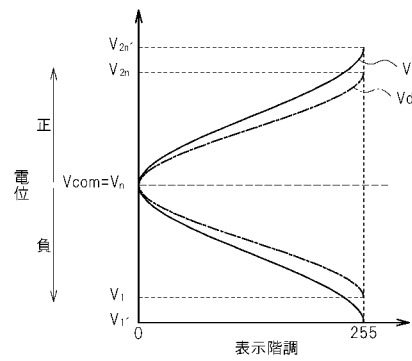
【図 5 A】



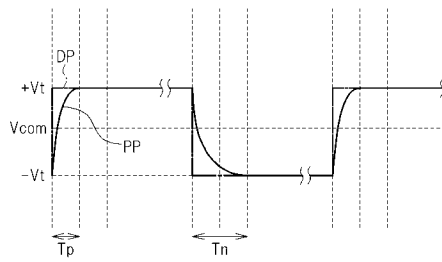
【図 5 B】



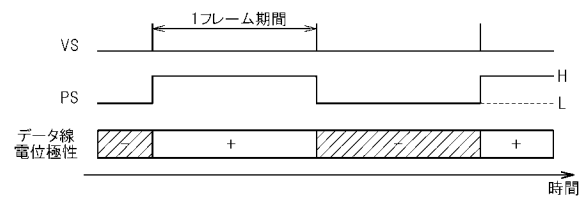
【図 6】



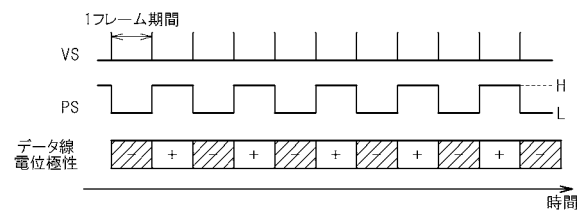
【図 7】



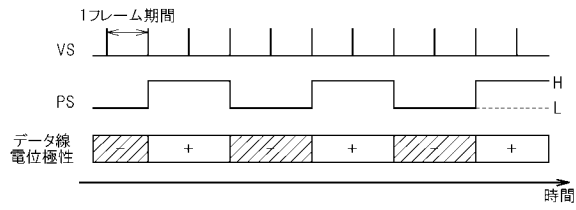
【図 8 A】



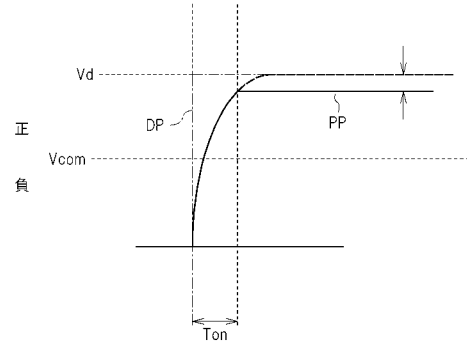
【図 8 B】



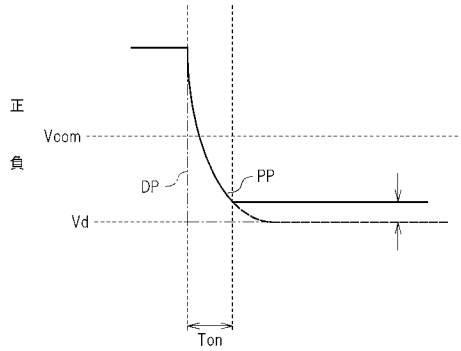
【図 8 C】



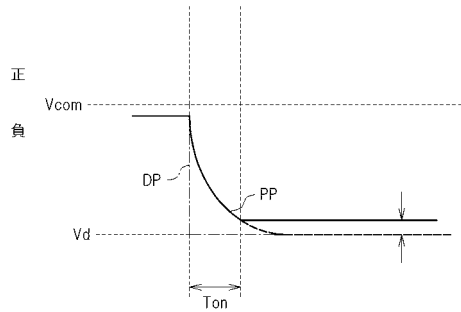
【図 9 B】



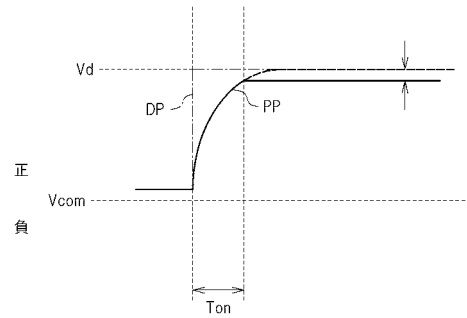
【図 9 A】



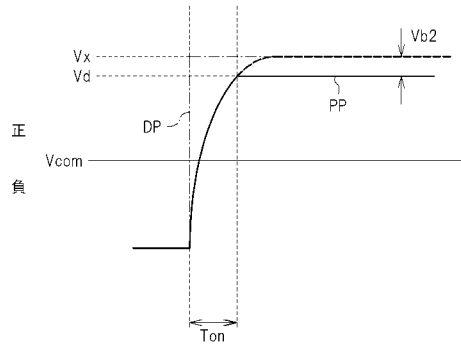
【図 9 C】



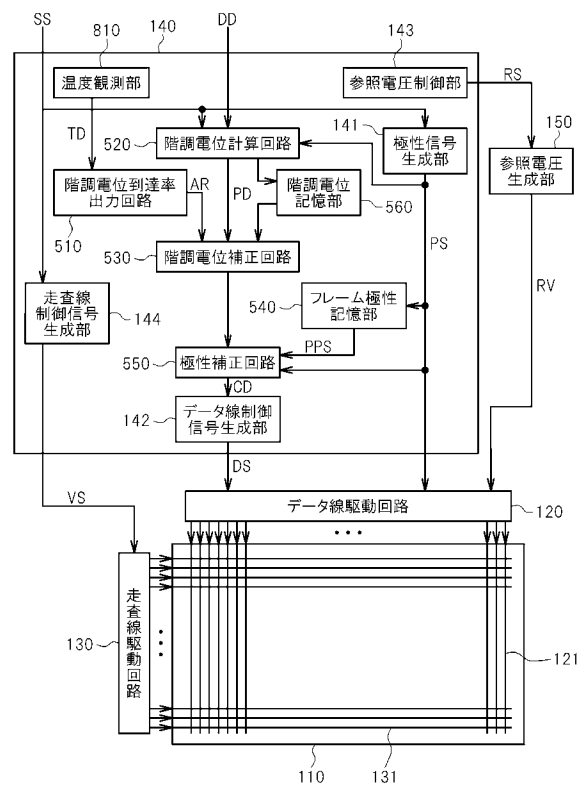
【図 9 D】



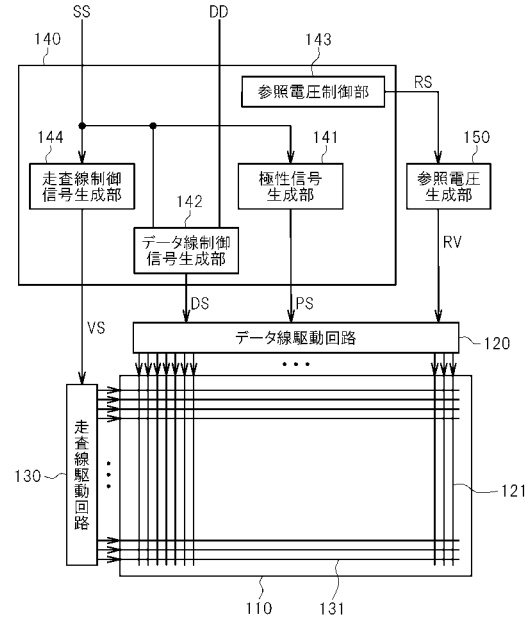
【図 10 B】



【図 1 1】



【 図 1 3 】



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 5 0 J
	G 0 9 G 3/20	6 2 3 C
	G 0 9 G 3/20	6 4 1 C
	G 0 9 G 3/20	6 2 1 F
	G 0 9 G 3/20	6 4 2 A
	G 0 2 F 1/133	5 5 0
	G 0 2 F 1/133	5 2 5

(72)発明者 豊島 剛樹

東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所中央研究所内

(72)発明者 大石 純久

千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

F ターム(参考) 2H193 ZA04 ZB02 ZC16 ZC25 ZD23 ZE03 ZH18 ZH33 ZH52
5C006 AA16 AB03 AC21 AC26 AF44 AF45 AF46 AF62 BB16 BC06
BC11 BC16 FA14 FA19 FA21 FA29 FA56
5C080 AA10 BB05 DD05 DD08 EE28 FF07 FF11 JJ02 JJ03 JJ04
JJ05

专利名称(译)	液晶表示装置		
公开(公告)号	JP2011102876A	公开(公告)日	2011-05-26
申请号	JP2009257473	申请日	2009-11-10
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司 松下液晶显示器有限公司		
[标]发明人	大輪美沙 丸山純一 豊島剛樹 大石純久		
发明人	大輪 美沙 丸山 純一 豊島 剛樹 大石 純久		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3648 G09G3/3685 G09G2320/0252 G09G2320/041 G09G2340/16		
FI分类号	G09G3/36 G09G3/20.612.U G09G3/20.641.P G09G3/20.621.B G09G3/20.631.V G09G3/20.650.J G09G3/20.623.C G09G3/20.641.C G09G3/20.621.F G09G3/20.642.A G02F1/133.550 G02F1/133.525		
F-TERM分类号	2H193/ZA04 2H193/ZB02 2H193/ZC16 2H193/ZC25 2H193/ZD23 2H193/ZE03 2H193/ZH18 2H193/ZH33 2H193/ZH52 5C006/AA16 5C006/AB03 5C006/AC21 5C006/AC26 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF62 5C006/BB16 5C006/BC06 5C006/BC11 5C006/BC16 5C006/FA14 5C006/FA19 5C006/FA21 5C006/FA29 5C006/FA56 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD08 5C080/EE28 5C080/FF07 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种液晶显示装置，其能够通过由于灰度差异而进行的校正来抑制图像质量的劣化。种类代码：A1一种液晶显示装置，包括数据线，多个像素电路，用于向数据线施加数据线电位的数据线驱动电路，以及基于表示每个像素电路的显示灰度的信息的数据线电位。并且，控制电路用于获得通过校正灰度电位而获得的数据线电位，以使像素电路显示当要显示的帧的灰度电位是第一电位并且紧接在前的帧的灰度电位是与第一电位不同的第二电位时，控制电路从第一电位确定如果要校正到数据线电位的量和要显示的帧的灰度电位是第二电位并且紧接在前的帧的灰度电位是第一电位，则使用第一电位。确定数据线电位以便与数据线电位的校正量不同。[选图]图1

