

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-81385

(P2011-81385A)

(43) 公開日 平成23年4月21日(2011.4.21)

(51) Int.Cl.

G02F 1/1368 (2006.01)

F I

G02F 1/1368

テーマコード (参考)

2H092

審査請求 未請求 請求項の数 15 O L (全 24 頁)

(21) 出願番号 特願2010-229031 (P2010-229031)
 (22) 出願日 平成22年10月8日 (2010.10.8)
 (31) 優先権主張番号 10-2009-0095554
 (32) 優先日 平成21年10月8日 (2009.10.8)
 (33) 優先権主張国 韓国 (KR)
 (31) 優先権主張番号 10-2010-0054267
 (32) 優先日 平成22年6月9日 (2010.6.9)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 303016487
 ハイデイス テクノロジー カンパニー
 リミテッド
 大韓民国京畿道利川市夫鉢邑牙美里山13
 6-1
 (74) 代理人 100082072
 弁理士 清原 義博
 (72) 発明者 ジェオン ミン ギョン
 大韓民国 442-150 京畿道 水原
 氏 八達区 華西洞 碧山 アパート 1
 02-403
 (72) 発明者 キム ムー ジョン
 大韓民国 467-866 京畿道 利川
 市 夫鉢邑 牙美里 山 136-1

最終頁に続く

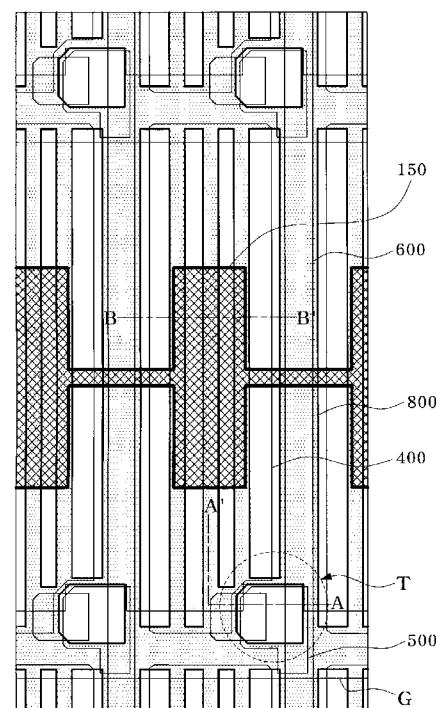
(54) 【発明の名称】 FFSモード液晶表示装置及びその製造方法

(57) 【要約】 (修正有)

【課題】高解像度による画素サイズの変化や各画素の既存ストレージ容量の変化によって補助ストレージ容量を形成することによって、全体的なストレージ容量を維持するか、または増加させて、画素品質を効果的に改善することができるFFSモード液晶表示装置及びその製造方法を提供する。

【解決手段】下部基板と、上部基板と、前記基板の間に挿入された液晶層とを含み、下部基板にはゲートラインGとデータライン600によって各单位画素領域が規定され、交差部には、スイッチング素子が配置されており、液晶層に電界を掛けて光透過量を調節するために、画素領域内には、透明画素電極400と、透明共通電極800とを備え、また、透明補助容量電極150を備え、前記透明補助容量電極は、所定のコンタクトホールを介して前記下部基板外郭の非表示領域に形成された共通バスラインと電気的に接続され、共通バスラインには、前記透明共通電極が接続されている。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

下部基板と、上部基板と、及び前記基板の間に挿入された液晶層とを含み、前記下部基板には、相互交差する方向に形成されるゲートラインとデータラインによって各单位画素領域が規定され、前記ゲートライン及びデータラインの交差部には、スイッチング素子が配置されている F F S モード液晶表示装置において、

前記液晶層に電界を掛けて光透過量を調節するために、前記画素領域内には、透明画素電極と、絶縁層を間に置いて前記透明画素電極と所定領域が重畳するように離隔配置される透明共通電極とを備え、

ゲート絶縁層を間に置いて前記透明画素電極と所定領域が重畳するように離隔配置される透明補助容量電極を備え、

前記透明補助容量電極は、所定のコンタクトホールを介して前記下部基板外郭の非表示領域に形成された共通バスラインと電氣的に接続され、

前記共通バスラインには、前記透明共通電極が接続されていることを特徴とする F F S モード液晶表示装置。

【請求項 2】

前記ゲートラインと平行な方向の各画素領域に設けられた透明補助容量電極が、電氣的に互いに連結されるように形成されることを特徴とする請求項 1 に記載の F F S モード液晶表示装置。

【請求項 3】

下部基板と、上部基板と、及び前記基板の間に挿入された液晶層とを含み、前記下部基板には、相互交差する方向に形成されるゲートラインとデータラインによって各单位画素領域が規定され、前記ゲートライン及びデータラインの交差部には、スイッチング素子が配置されている F F S モード液晶表示装置において、

前記ゲートラインと同一層上に各ゲートラインと離隔された所定の抵抗減少用共通ラインが形成され、

前記液晶層に電界を掛けて光透過量を調節するために前記画素領域内に透明画素電極と、絶縁層を間に置いて前記透明画素電極と所定領域重畳されるように離隔配置される透明共通電極が備わり、

ゲート絶縁層を間に挿入した透明画素電極と所定領域重畳されるように離隔配置される透明補助容量電極が備わり、

前記透明補助容量電極は前記抵抗減少用共通ラインと電氣的につながるように前記抵抗減少用共通ラインの一部領域を覆う構造で形成されることを特徴とする F F S モード液晶表示装置。

【請求項 4】

前記透明共通電極は前記絶縁層及び前記ゲート絶縁層に形成された所定のコンタクトホールを通じて前記透明補助容量電極と電氣的に接続されることを特徴とする請求項 3 に記載の F F S モード液晶表示装置。

【請求項 5】

前記透明共通電極は所定幅を持つ複数のスリットを備えることを特徴とする請求項 1 または請求項 3 に記載の F F S モード液晶表示装置。

【請求項 6】

上部から基板を見る平面を基準にして、前記透明補助容量電極は前記透明画素電極に含まれる面積を持つことを特徴とする請求項 1 または請求項 3 に記載の F F S モード液晶表示装置。

【請求項 7】

前記透明画素電極はプレート形であることを特徴とする請求項 1 または請求項 3 に記載の F F S モード液晶表示装置。

【請求項 8】

前記透明画素電極は前記データラインと同一の層に形成されることを特徴とする請求項

10

20

30

40

50

1 または請求項 3 に記載の F F S モード液晶表示装置。

【請求項 9】

下部基板と、上部基板と、及び前記基板の間に挿入された液晶層とを含み、前記下部基板には、相互交差する方向に形成されるゲートラインとデータラインによって各单位画素領域が規定され、前記ゲートライン及びデータラインの交差部には、スイッチング素子が配置されている F F S モード液晶表示装置の製造方法であって、

基板上にゲート電極を含めたゲートラインを形成して、各单位画素領域内の透明画素電極の一部領域と重畳されるように透明補助容量電極を形成する段階；

前記ゲート電極を含めたゲートライン及び透明補助容量電極を覆うように前記基板の全体上部にゲート絶縁層を形成した後、前記ゲート絶縁層上に各单位画素領域内に配置されるように透明画素電極を形成する段階；

前記ゲート電極上部のゲート絶縁層部分上にアクティブパターンを形成して、コンタクトマスクを用いて前記透明補助容量電極が露出されるように前記下部基板外郭の非表示領域に第 1 コンタクトホールを形成する段階；

前記ゲート電極上部のゲート絶縁層部分上にソース/ドレイン電極及びデータラインを形成してスイッチング素子を構成すると同時に前記第 1 コンタクトホールを通じて前記透明補助容量電極と電気的に接続されるように前記下部基板外郭の非表示領域に共通バスラインを形成する段階；

前記スイッチング素子が形成された結果構造物上に絶縁層を形成した後、前記下部基板外郭の非表示領域に第 2 コンタクトホールを形成する段階；

及び前記透明画素電極と少なくとも一部が重畳されて、前記第 2 コンタクトホールを通じて前記共通バスラインと電気的に接続されるように、前記絶縁層上に透明共通電極を形成する段階を含めることを特徴とする F F S モード液晶表示装置の製造方法。

【請求項 10】

ゲートラインと平行した方向の各画素領域に備わった透明補助容量電極が電気的につながるように形成することを特徴とする請求項 9 に記載の F F S モード液晶表示装置の製造方法。

【請求項 11】

下部基板と、上部基板と、及び前記基板の間に挿入された液晶層とを含み、前記下部基板には、相互交差する方向に形成されるゲートラインとデータラインによって各单位画素領域が規定され、前記ゲートライン及びデータラインの交差部には、スイッチング素子が配置されている F F S モード液晶表示装置の製造方法であって、

基板上にゲート電極を含めたゲートラインを形成すると同時に前記ゲートラインと同一の物質を用いて前記ゲートラインと同一層上に各ゲートラインと離隔された所定の抵抗減少用共通ラインを形成する段階；

前記抵抗減少用共通ラインの一部領域を覆って、各单位画素領域内の透明画素電極の一部領域と重畳されるように透明補助容量電極を形成する段階；

前記ゲート電極を含めたゲートライン及び透明補助容量電極を覆うように前記基板の全体上部にゲート絶縁層を形成する段階；

前記ゲート電極上部のゲート絶縁層部分上にアクティブパターンを形成して、前記ゲート絶縁層上に各单位画素領域内に配置されるように透明画素電極を形成する段階；

前記ゲート電極上部のゲート絶縁層部分上にソース/ドレイン電極及びデータラインを形成してスイッチング素子を構成して、前記スイッチング素子が形成された結果構造物上に絶縁層を形成する段階；

及び前記絶縁層上に透明共通電極を形成する段階を含めることを特徴とする F F S モード液晶表示装置の製造方法。

【請求項 12】

前記透明画素電極を形成した後、前記透明補助容量電極の所定領域が露出されるように第 1 コンタクトホールを形成して、前記絶縁層を形成した後、前記第 1 コンタクトホールと同一の位置に前記透明補助容量電極の所定領域が露出されるように第 2 コンタクトホー

ルを形成して、前記透明共通電極の形成時、前記第 1 及び第 2 コンタクトホールを通じて前記透明補助容量電極と電氣的に接続されるように形成することを特徴とする請求項 11 に記載の F F S モード液晶表示装置の製造方法。

【請求項 13】

上部から基板を見る平面を基準にして、前記透明補助容量電極が前記透明画素電極に含まれる面積を持つように形成することを特徴とする請求項 9 または請求項 11 に記載の F F S モード液晶表示装置の製造方法。

【請求項 14】

前記透明画素電極がプレート形であることを特徴とする請求項 9 または請求項 11 に記載の F F S モード液晶表示装置の製造方法。

【請求項 15】

前記透明画素電極がデータラインと同一の層に形成されることを特徴とする請求項 9 または請求項 11 に記載の F F S モード液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、F F S モード液晶表示装置及びその製造方法に関し、より詳細には、ゲートライン及びデータラインの負荷を減少させながら、既存のストレージ容量 C s t を増加させて、画素品質を効果的に改善することができる F F S モード液晶表示装置及びその製造方法に関する。

【背景技術】

【0002】

一般的に、F F S モード (Fringe Field Switching Mode; F F S M o d e) 液晶表示装置は、I P S モード (In-Plane Switching Mode; I P S M o d e) 液晶表示装置の低い開口率及び透過率を改善させるために提案された。これは、特許文献 1 に開示されている。

【0003】

一方、本出願人によって出願されて特許登録された特許文献 2 (F F S モード液晶表示装置) には、データラインの近くにおいての液晶と画素領域の中心においての液晶を各々異ならしめて駆動することによって、データラインの上部に形成された遮光膜を除去することができると共に、光の漏れ現象を防止することができる F F S モード液晶表示装置が開示されている。

【0004】

図 1 は、従来技術の F F S モード液晶表示装置の下部基板において画素領域の一部を示す平面図であり、図 2 は、図 1 の I-I' 線に沿う断面図であり、図 3 は、図 1 の II-II' 線に沿う断面図である。

【0005】

図 1 乃至図 3 を参照すれば、下部基板 100 には、不透明金属から成るゲートライン G とデータライン 600 が垂直に交差するように配列されて単位画素領域を形成し、このような単位画素領域内には、透明共通電極 800 と透明画素電極 400 が絶縁層 700 を介在して配置される。透明画素電極 400 は、例えば、プレート形態でデータライン 600 と同一層に配置され、透明共通電極 800 は、絶縁層 700 の上に蒸着された透明導電層のパターニングによって多数のスリットを有する形態で設けられ、所定領域が透明画素電極 400 と重畳される。

【0006】

ゲートライン G のうちゲート電極 200 の上には、ゲート絶縁層 300 を介在してアモルファスシリコン (a-Si) 層と n⁺ a-Si 層が順に蒸着されたアクティブパターン 500 と、ソース/ドレーン電極 600 a、600 b が設けられ、薄膜トランジスタ T を形成する。ドレーン電極 600 b は、透明画素電極 400 と電氣的に接続され、単位画素にデータ信号が印加される。

10

20

30

40

50

【0007】

前述のような従来技術の F F S モード液晶表示装置は、高解像度に行くほど画素のサイズが小さくなる。それゆえ、ドレーン電極 6 0 0 b と透明画素電極 4 0 0 との電氣的接続のためのコンタクトホールやドレーン電極などが占める面積が相対的に大きくなって、開口率が減少するようになり、ストレージ容量 C s t を形成する透明画素電極 4 0 0 と透明共通電極 8 0 0 の間の重畳領域が減少する。結局、ストレージ容量 C s t が減少するようになり、画素電圧 ΔV_p の上昇や V H R (Voltage Holding Ratio) の低下などの問題を発生させて、残像やフリッカーのような画素品質問題や透過率低下などの問題を発生させる。

【先行技術文献】

10

【特許文献】

【0008】

【特許文献 1】大韓民国特許出願第 1 9 9 8 - 0 0 0 9 2 4 3 号公報

【特許文献 2】大韓民国特許第 0 8 4 9 5 9 9 号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

本発明は、前述したような問題点を解決するためになされたもので、その目的は、高解像度による画素サイズの変化や各画素の既存ストレージ容量の変化によって補助ストレージ容量を形成することによって、全体的なストレージ容量を維持するか、または増加させて、画素品質を効果的に改善することができる F F S モード液晶表示装置及びその製造方法を提供することにある。

20

【0010】

本発明のほかの目的は高解像度による画素サイズの変化や各画素の既存ストレージ容量の変化に依存して透明補助容量電極を形成し、透明補助容量電極及び/または透明共通電極の抵抗を減らすことによって、全体的な負荷(load)改善と電圧ホールディング(holding)時に共通(com)の電圧復帰を急速に行うことにより特定パターン(pattern)での緑色化(greenish)現象を効果的に改善することができる F F S モード液晶表示装置及びその製造方法を提供することにある。

【課題を解決するための手段】

30

【0011】

上記目的を達成するために、本発明の第 1 態様は、下部基板と、上部基板と、及び前記基板の間に挿入された液晶層とを含み、前記下部基板には、相互交差する方向に形成されるゲートラインとデータラインによって各単位画素領域が規定され、前記ゲートライン及びデータラインの交差部には、スイッチング素子が配置されている F F S モード液晶表示装置において、前記液晶層に電界を掛けて光透過量を調節するために、前記画素領域内には、透明画素電極と絶縁層を間に置いて前記透明画素電極と所定領域重畳するように離隔配置される透明共通電極とを備え、また、ゲート絶縁層を間に置いて透明画素電極と所定領域重畳するように離隔配置される透明補助容量電極を備え、前記透明補助容量電極は、所定のコンタクトホールを通じて前記下部基板外郭の非表示領域に形成された共通バスラインと電氣的に接続され、前記共通バスラインには、前記透明共通電極が接続されていることを特徴とする F F S モード液晶表示装置を提供するものである。

40

【0012】

ここで、前記ゲートラインと平行な方向の各画素領域に設けられた透明補助容量電極は、電氣的に互いに連結されるように形成されることが好ましい。

【0013】

本発明の第 2 態様は、下部基板と、上部基板と、及び前記基板の間に挿入された液晶層とを含み、前記下部基板には、相互交差する方向に形成されるゲートラインとデータラインによって各単位画素領域が規定され、前記ゲートライン及びデータラインの交差部には、スイッチング素子が配置されている F F S モード液晶表示装置において、前記ゲートラ

50

インと同一層上に各ゲートラインから離隔した所定の抵抗補整用共通ラインが形成されて、前記液晶層に電界を掛けて光透過量を調節するために前記画素領域内に透明画素電極と絶縁層を間に置いて前記透明画素電極と所定領域重畳するように離隔配置される透明共通電極が備わって、ゲート絶縁層を間に置いて前記透明画素電極と所定領域重畳されるようにこの離隔配置される透明補助容量電極が備わって、前記透明補助容量電極は前記抵抗減少用共通ラインと電氣的につながるように前記抵抗補整用共通ラインの一部領域を覆う構造で形成されることを特徴とするF F Sモード液晶表示装置を提供するものである。

【0014】

ここで、前記透明共通電極は前記絶縁層及び前記ゲート絶縁層に形成された所定のコンタクトホールを通じて前記透明補助容量電極と電氣的に接続されることが好ましい。

10

【0015】

好ましくは、前記透明共通電極は所定幅を持つ複数のスリットを備える。

【0016】

好ましくは、上部から基板を見る平面を基準にして、前記透明補助容量電極は前記透明画素電極に含まれる面積を持つ。

【0017】

好ましくは、前記透明画素電極はプレート形である。

【0018】

好ましくは、前記透明画素電極は前記データラインと同一の層に形成される。

【0019】

20

本発明の第3態様は、下部基板、上部基板、及び前記基板間に挿入された液晶層を含めて、前記下部基板には相互交差する方向に形成されるゲートラインとデータラインによって各单位画素領域が規定され、前記ゲートライン及びデータラインの交差部には、スイッチング素子が配置されているF F Sモード液晶表示装置の製造方法において、基板上にゲート電極を含めたゲートラインを形成して、各单位画素領域内の透明画素電極の一部領域と重畳されるように透明補助容量電極を形成する段階；前記ゲート電極を含めたゲートライン及び透明補助容量電極を覆うように前記基板の全体上部にゲート絶縁層を形成した後、前記ゲート絶縁層上に各单位画素領域内に配置されるように透明画素電極を形成する段階；前記ゲート電極上部のゲート絶縁層部分上にアクティブパターンを形成して、コンタクトマスクを用いて前記透明補助容量電極が露出されるように前記下部基板外郭の非表示領域に第1コンタクトホールを形成する段階；前記ゲート電極上部のゲート絶縁層部分上にソース/ドレイン電極及びデータラインを形成してスイッチング素子を構成するとともに前記第1コンタクトホールを通じて前記透明補助容量電極と電氣的に接続されるように前記下部基板外郭の非表示領域に共通バスラインを形成する段階；前記スイッチング素子が形成された結果構造物上に絶縁層を形成した後、前記下部基板外郭の非表示領域に第2コンタクトホールを形成する段階；及び前記透明画素電極と少なくとも一部が重畳されて、前記第2コンタクトホールを通じて前記共通バスラインと電氣的に接続されるように、前記絶縁層に透明共通電極を形成する段階を含めることを特徴とするF F Sモード液晶表示装置の製造方法を提供するものである。

30

【0020】

40

ここで、前記ゲートラインと平行な方向の各画素領域に設けられた透明補助容量電極は電氣的に繋がらうように形成される。

【0021】

本発明の第4態様は、下部基板、上部基板、及び前記基板間に挿入された液晶層を含めて、前記下部基板には相互交差する方向に形成されるゲートラインとデータラインによって各单位画素領域が規定され、前記ゲートライン及びデータラインの交差部には、スイッチング素子が配置されているF F Sモード液晶表示装置の製造方法において、基板上にゲート電極を含めたゲートラインを形成して、各单位画素領域内の透明画素電極の一部領域と重畳されるように透明補助容量電極を形成するとともに前記ゲートラインと同一の物質を用いて前記ゲートラインと同一層上に各ゲートラインと離隔された所定の抵抗減少用共

50

通ラインを形成する段階；前記抵抗減少用共通ラインの一部領域を覆って、各单位画素領域内の透明画素電極の一部領域と重畳されるように透明補助容量電極を形成する段階；前記ゲート電極を含めたゲートライン及び透明補助容量電極を覆うように前記基板の全体上部にゲート絶縁層を形成する段階；前記ゲート電極上部のゲート絶縁層部分上にアクティブパターンを形成して、前記ゲート絶縁層上に各单位画素領域内に配置されるように透明画素電極を形成する段階；前記ゲート電極上部のゲート絶縁層部分上にソース/ドレイン電極及びデータラインを形成してスイッチング素子を構成して、前記スイッチング素子が形成された結果構造物上に絶縁層を形成する段階；及び前記絶縁層上に透明共通電極を形成する段階を含めることを特徴とする F F S モード液晶表示装置の製造方法を提供するものである。

10

【0022】

ここで、前記透明画素電極を形成した後、前記透明補助容量電極の所定領域が露出されるように第1コンタクトホールを形成して、前記絶縁層を形成した後、前記第1コンタクトホールと同一の位置に前記透明補助容量電極の所定領域が露出されるように第2コンタクトホールを形成して、前記透明共通電極は前記第1及び第2コンタクトホールを通じて前記透明補助容量電極と電氣的に接続されるように形成される。

【0023】

好ましくは、上部から基板を見る平面を基準にして、前記透明補助容量電極は前記透明画素電極に含まれる面積を持つように形成される。

【0024】

20

好ましくは、前記透明画素電極はプレート形である。

【0025】

好ましくは、前記透明画素電極は前記データラインと同一の層に形成される。

【発明の効果】

【0026】

本発明の F F S モード液晶表示装置及びその製造方法によれば、ゲートライン及びデータラインの負荷を減少させながら、既存のストレージ容量 (C s t) を増加させて、画素品質を効果的に改善することができる長所がある。

【0027】

また、本発明によれば、既存のストレージ容量 (C s t) を透明画素電極の面積内で自由に調節することができるので、ストレージ容量 (C s t) の不足に起因した画素電圧 ($\Delta V p$) 及び抵抗値 (Ω) の上昇による残像やフリッカー (flicker) などの画素品質を改善することができると共に、V H R (Voltage Holding Ratio) を確保することができる長所がある。

30

【0028】

また、本発明によると、高解像度による画素サイズの変化や各画素の既存ストレージの容量変化によって透明補助容量電極を形成して、透明補助容量電極及び/または透明共通電極の抵抗を減少して、全体的な負荷 (load) 改善と電圧ホールディング (holding) 時、共通 (com) の電圧復帰を早くして特定パターン (pattern) での緑色化 (greenish) 現象を効果的に改善する長所がある。

40

【図面の簡単な説明】

【0029】

【図1】従来技術の F F S モード液晶表示装置の下部基板において画素領域の一部を示す平面図である。

【図2】図1の I-I' 線に沿う断面図である。

【図3】図1の II-II' 線に沿う断面図である。

【図4】本発明の一実施形態による F F S モード液晶表示装置の下部基板において画素領域の一部が製造過程によって形成された平面図である。

【図5】各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図6】各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

50

【図 7】各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 8】各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 9】図 4 の A - A ' 線に沿う断面図である。

【図 10】図 4 の B - B ' 線に沿う断面図である。

【図 11】図 4 の一部層のみを示す F F S モード液晶表示装置の平面図である。

【図 12】図 11 の C - C ' 線に沿う断面図である。

【図 13】本発明の第一実施形態による F F S モード液晶表示装置の液晶セルを示す等価回路図である。

【図 14】従来技術と本発明の一実施形態において透過部及び 1 - ドットの光透過率を比較するためのシミュレーション結果を示す図である。

10

【図 15】本発明の第二実施形態による F F S モード液晶表示装置の下部基板の画素領域の一部を示す平面図である。

【図 16】図 15 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 17】図 15 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 18】図 15 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 19】図 15 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

20

【図 20】図 15 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 21】図 15 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 22】本発明の第 3 実施例による F F S モード液晶表示装置の下部基板で画素領域の一部が製造過程に従って形成された平面図である。

【図 23】本発明の第 4 実施例による F F S モード液晶表示装置の下部基板で画素領域の一部が製造過程に従って形成された平面図である。

【図 24】図 23 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

30

【図 25】図 23 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 26】図 23 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 27】図 23 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 28】図 23 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 29】図 23 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

40

【図 30】図 23 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 31】図 23 の各層が段階的に形成されて重畳されていく状況を順に示している平面図である。

【図 32】図 15 の D - D ' 線に沿う断面図である。

【図 33】図 22 の E - E ' 線に沿う断面図である。

【図 34】図 23 の F - F ' 線に沿う断面図である。

【発明を実施するための形態】

【0030】

以下、添付の図面を参照して本発明の実施形態を詳細に説明する。しかし、次に例示す

50

る本発明の実施例は、様々な他の形態に変形されることができ、本発明の範囲が下記に説明する実施例に限定されるものではない。本発明の実施例は、当業界における通常の知識を有する者に本発明をさらに完全に説明するために提供されるものである。

【0031】

本発明の F F S モード液晶表示装置は、下部基板と、上部基板と、及び前記基板の間に挿入された液晶層とを含み、前記下部基板には、相互交差する方向に形成されるゲートラインとデータラインによって各单位画素領域が規定され、前記ゲートライン及びデータラインの交差部には、スイッチング素子が配置されていて、前記液晶層に電界を掛けて光透過量を調節するために、画素領域内には、透明画素電極と、前記透明画素電極と絶縁層を間に置いて所定領域重畳するように離隔配置される透明共通電極とを備える。

10

【0032】

(第1実施形態)

図4は、本発明の第1実施形態による F F S モード液晶表示装置の下部基板において画素領域の一部が製造過程によって形成された平面図であり、図5乃至図8は、図4の各層が段階的に形成されて重畳されていく状況を順に示している平面図であり、図9は、図4の A - A ' 線に沿う断面図であり、図10は、図4の B - B ' 線に沿う断面図であり、図11は、図4の一部層のみを示す F F S モード液晶表示装置の平面図であり、図12は、図11の C - C ' 線に沿う断面図であり、図13は、本発明の第1実施形態による F F S モード液晶表示装置の液晶セルを示す等価回路図である。

20

【0033】

図4乃至図13を参照すれば、本発明の第1実施形態に適用された下部基板の構造は、絶縁性基板100の上に不透明金属(例えば、Mo など)から成るゲートライン(G)とデータライン600が垂直に交差するように配列されて単位画素領域を形成する。このような単位画素領域内には、透明共通電極800と透明画素電極400が絶縁層700を介在して形成される。透明画素電極400は、例えば、プレート形態でデータライン600と同一層に配置され、透明共通電極800は、絶縁層700の上に蒸着された透明導電層のパターニングによって形成される多数のスリットを有し、透明画素電極400を所定領域重畳する。

【0034】

ゲートライン(G)のうちゲート電極200の上には、ゲート絶縁層300を介在して a - S i 層と n ⁺ a - S i 層が順に蒸着されたアクティブパターン500と、ソース/ドレイン電極600a、600bが設けられ、スイッチング素子である薄膜トランジスタ(TFT)(T)を形成する。ドレイン電極600bは、透明画素電極400と電氣的に接続され、単位画素にデータ信号が印加される。

30

【0035】

特に、本発明の第1実施形態においては、ゲート絶縁層300を形成する前に、下部基板100の上に形成されたゲートライン(G)と同一層に配置される透明補助容量電極150が設けられている。

【0036】

このような透明補助容量電極150は、各单位画素領域内の透明画素電極400の少なくとも一部領域と重畳するように形成されており、好ましくは、上部から基板を見る平面を基準にして、透明補助容量電極150は、透明画素電極400に含まれる面積を有する(この場合、各单位画素領域の透明補助容量電極150を互いに連結する連結部の面積は除外する)。

40

【0037】

一方、各单位画素領域のゲートライン(G)と平行な方向の各单位画素領域に設けられた各透明補助容量電極150は、電氣的に互いに連結されるように形成されている。また、各ゲートライン(G)と平行に連結された透明補助容量電極150は、下部基板外郭の非表示領域に形成された通常の共通バスライン(CB)とコンタクトホール(CH1)を通じて電氣的に接続されている。

50

【0038】

この際、共通バスライン（CB）は、下部基板外郭の非表示領域に画素領域の周りに沿って形成されており、透明補助容量電極150に共通電圧信号（Vcom）を加えて、追加的な補助容量（Cst'）が形成されるようにする。

【0039】

また、共通バスライン（CB）から基板100上に配置されている透明共通電極800に共通電圧信号（Vcom）が加わって、共通電圧信号（Vcom）は、基板100の上に形成された透明画素電極400の画素電圧とともにフリンジフィールドを形成し、液晶分子を駆動させる。

【0040】

10

一方、透明補助容量電極150の材料として、例えば、インジウムスズオキサイド（Indium Tin Oxide；ITO）、スズオキサイド（Tin Oxide；TO）、インジウムスズジnkオキサイド（Indium Tin Zinc Oxide；ITZO）及びインジウムジnkオキサイド（Indium Zinc Oxide；IZO）のうちいずれか1つが選択されることができる。

【0041】

上記のように、透明補助容量電極150を基板100の上にゲート絶縁層300を間に置いて透明画素電極400と所定領域が重畳するように離隔配置されるように形成することによって、透明画素電極400と透明共通電極800との間に液晶セル（Clc）に充電されたデータ電圧を維持するためのストレージ容量（Cst）が形成され、透明画素電極400と透明補助容量電極150との間に補助容量（Cst'）が形成される。

20

【0042】

このような補助容量（Cst'）は、コンタクトホール（CH1）を介して共通バスライン（CB）と直接接続され、既存のストレージ容量（Cst）と並列に連結されることによって、ゲートライン（G）及びデータライン600の負荷を減少させながら、既存のストレージ容量（Cst）を効果的に増加させることができる。

【0043】

また、補助容量（Cst'）のサイズは、画素パラメータと駆動負荷によって最適値に調節して自由に形成することができる。

【0044】

30

一方、本実施形態の構造によれば、液晶層を駆動するための電界形成は、透明画素電極400と透明共通電極800により定められるが、透明補助容量電極150と透明画素電極400の間に形成される電界は、液晶層にほとんど影響を与えない。このような構造では、透明画素電極400がプレート形状を有し、このプレート形状の下部に透明補助容量電極150を形成することによって、透明補助容量電極150による電界は液晶層に対してほとんど遮断されるからである。このような事項は、透明補助容量電極150の補助容量の機能を実行し、他の全体液晶表示装置において特性低下には何らの問題はないという意味である。また、透明補助容量電極150は、透明画素電極400がプレート形状より小さな面積で形成し、透明画素電極400の内部に含まれる構造（基板の上部から基板を見ると）で形成する場合に、さらに効果的になる。例えば、透明画素電極400を四角形構造のプレート形状にし、透明補助容量電極150も四角形構造にするものも、透明画素電極の四角形構造にすべて含まれる構造で形成する。

40

【0045】

一方、前記上部基板には、下部基板の基板100に形成された画素領域の各々に対応して画面の色相を示すカラーフィルタ（図示せず）が設けられ、データライン600の上部には、遮光膜が形成されてもよく、形成されなくてもよい。

【0046】

次に、図4乃至図13を参照して本発明の第1実施形態によるFFSモード液晶表示装置の製造方法について詳細に説明する。

【0047】

図4乃至図13を参照すれば、本発明の第1実施形態に適用された下部基板は、まず、

50

基板 100 の上にゲート電極 200 を含むゲートライン (G) を形成し、ゲートライン (G) と同一層の基板 100 上に透明補助容量電極 150 を形成する。

【0048】

すなわち、不透明金属層の蒸着及びこれに対するパターニングにより薄膜トランジスタ (TFT) (T) 形成部に対応する基板 100 部分上にゲート電極 200 を含むゲートライン (G) を形成し、透明金属層の蒸着及びこれに対するパターニングにより各单位画素領域内の透明画素電極 400 の一部領域と重畳するように基板 100 上に透明補助容量電極 150 を形成する。

【0049】

この際、ゲートライン (G) と平行な方向の各单位画素領域に形成された透明補助容量電極 150 は、電氣的に互いに連結されるように形成することが好ましい。

10

【0050】

その後、ゲート電極 200 を含むゲートライン (G) 及び透明補助容量電極 150 を覆うように基板 100 の全体上部にゲート絶縁層 300 を蒸着した後、ゲート絶縁層 300 の上に透明導電層の蒸着及びパターニングにより各单位画素領域内にプレート形状の透明画素電極 400 を形成する。

【0051】

次に、基板結果物上に a-Si 層と n⁺ a-Si 層を順に蒸着した状態でこれらをパターニングし、ゲート電極 200 上部のゲート絶縁層 300 の部分上にアクティブパターン 500 を形成し、コンタクトマスク (図示せず) を用いて共通バスライン (CB) が形成されるゲート絶縁層 300 部分上に透明補助容量電極 150 が露出するようにコンタクトホール (CH1) を形成する。

20

【0052】

その後、ソース／ドレイン用金属層を蒸着した後、これをパターニングして、ソース／ドレイン電極 600 a、600 b を含むデータライン 600 を形成し、これにより、薄膜トランジスタ (TFT) (T) を構成する。この際、ドレイン電極 600 b は、透明画素電極 400 と電氣的に接続されるように形成する。

【0053】

これと同時に、下部基板外郭の非表示領域に共通バスライン (CB) を形成する。この際、共通バスライン (CB) は、コンタクトホール (CH1) を通じて透明補助容量電極 150 と電氣的に連結されるように形成する。また、共通バスライン (CB) は、データライン 600 と同一の物質で形成することが好ましい。

30

【0054】

次に、薄膜トランジスタ (T) が形成された結果構造物上に、例えば SiN_x 材質の絶縁層 700 を塗布して、コンタクトホール (CH2) を形成した後、透明画素電極 400 と少なくとも一部が重畳するようにスリット形状の透明共通電極 800 を形成する。その後、透明共通電極 800 がコンタクトホール (CH2) を通じて共通バスライン (CB) と電氣的に連結されるように形成する。

【0055】

以後、図示はしていないが、透明共通電極 800 が形成された基板結果物の最上部に配向層を塗布してアレイ基板の製造を完成する。

40

【0056】

一方、前記上部基板には、カラーフィルターを選択的に形成し、その上部に配向層を形成する。前記上部基板と前記下部基板は、液晶層を介在してラミネートし、本発明の第 1 実施形態による FFS モード液晶表示装置の製造を完成する。勿論、基板のラミネート後には、各基板の外側面に偏光板を付着することが好ましい。

【0057】

図 14 は、従来技術と本発明の第 1 実施形態において透過部及び 1 ドットの光透過率を比較するためのシミュレーション結果を示す図であって、透明画素電極 400、透明共通電極 800 及び透明補助容量電極 150 の配置構造の上部に描かれたグラフは、光透過

50

率を示すグラフである。

【0058】

(第2実施形態)

図15は本発明の第2実施形態によるFFSモード液晶表示装置の下部基板で画素領域の一部が製造過程に従って形成された平面図であり、図16乃至図21は図15の各層が段階的に形成されて重畳されていく状況が順に図示してある平面図であり、図32は図15のD-D'に沿う断面図である。

【0059】

まず、本発明の第2実施形態に適用された下部基板の構造は、前述した第1実施形態と似ている構造を持っていて、説明の便宜のために前述した第1実施形態と同一の構成要素は同一の符号及び名称を使うことにする。

10

【0060】

また、図4の本発明の第1実施形態によるFFSモード液晶表示装置の下部基板の相異点を主として説明すると、下側の共通(c o m)部(即ち、透明補助容量電極)の抵抗を効果的に減少させるために、ゲートライン(G)の形成時ゲートライン(G)と同一の物質(例えば、Mo)を使ってゲートライン(G)と同一層上に抵抗減少用共通ライン900を形成して、透明補助容量電極150の形成時抵抗減少用共通ライン900と電氣的につながるように抵抗減少用共通ライン900の一部領域を覆う構造で形成されるのが核心的な相異点である。

【0061】

20

即ち、図15乃至図21及び図32を参照すると、ゲートライン(G)と離隔の画素縁部分(即ち、ゲートライン(G)と隣接の位置)にはゲートライン(G)と平行するように抵抗減少用共通ライン900が配列されている。このような抵抗減少用共通ライン900はゲートライン(G)と同一層上に形成されて、透明共通電極800と電氣的につながって透明共通電極800に持続的に共通信号を加える。

【0062】

即ち、抵抗減少用共通ライン900は前述した第1実施形態に適用された透明補助容量電極150の連結構造と同様に図11及び図12に図示された通り、下部基板外郭の非表示領域に形成された通常の共通バスライン(CB)とコンタクトホール(CH1)を通じて電氣的に接続される。共通バスライン(CB)は下部基板外郭の非表示領域に画素領域の周囲に沿って形成されていて、抵抗減少用共通ライン900を通じて透明補助容量電極150に共通電圧信号(V c o m)を加えて追加的な補助容量(C s t')が形成されるようにする。

30

【0063】

また、透明共通電極800はコンタクトホール(CH2)を通じて共通バスライン(CB)と電氣的につながって、透明共通電極800に共通電圧信号(V c o m)が加わって、共通電圧信号(V c o m)は基板100上に形成された透明画素電極400の画素電圧と一緒にフリンジフィールドを形成して液晶分子を駆動させる。

【0064】

とくに、本発明の第2実施形態ではゲート絶縁層300を形成する前に下部基板100上に形成されたゲートライン(G)と同一層に配置される透明補助容量電極150が備わっている。

40

【0065】

このような透明補助容量電極150は抵抗減少用共通ライン900に別のコンタクトホールなしに直接電氣的につながるように抵抗減少用共通ライン900の一部領域を覆う構造で形成され、さらに、全体的な負荷改善と電圧ホールディング時共通の電圧復帰を急速に行うことにより特定パターンでの緑色化現象を効果的に改善することができる。

【0066】

また、透明補助容量電極150は各单位画素領域内の透明画素電極400の一部領域と重畳されるように形成されていて、好ましくは、上部から基板を見る平面を基準にして、

50

透明補助容量電極 150 は透明画素電極 400 に含まれる面積を持つ。

【0067】

次に、図 15 乃至図 21 及び図 32 を参照して本発明の第 2 実施形態による FFS モード液晶表示装置の製造方法に関して詳しく説明する。

【0068】

図 15 乃至図 21 及び図 32 を参照すると、本発明の第 2 実施形態に適用された下部基板は、先ず基板 100 上にゲート電極 200 を含めたゲートライン(G)を形成して、これと同時にゲートライン(G)と同一の物質(例えば、Mo)を用いてゲートライン(G)と同一層上に各ゲートライン(G)と離隔された所定の抵抗減少用共通ライン 900 を形成する。

【0069】

その後、ゲートライン(G)と同一層の基板 100 上に透明補助容量電極 150 を形成する。即ち、透明金属層の蒸着及びこれに対するパターニングを通じて抵抗減少用共通ライン 900 の一部領域を覆って、各单位画素領域内の透明画素電極 400 の一部領域と重畳されるように透明補助容量電極 150 を形成する。

【0070】

以後、ゲート電極 200 を含めたゲートライン(G)及び透明補助容量電極 150 を覆うように基板 100 の全体上部にゲート絶縁層 300 を蒸着した後、基板結果物上に a-Si 層と n+ a-Si 層を順に蒸着した状態でこれらをパターニングしてゲート電極 200 の上部のゲート絶縁層 300 部分上にアクティブパターン 500 を形成する。

【0071】

その後、ゲート絶縁層 300 上に透明導電層の蒸着及びパターニングを通じて各单位画素領域内に配置されるようにプレート形の透明画素電極 400 を形成した後、ソース/ドレイン用金属層を蒸着した後、これをパターニングしてソース/ドレイン電極 600a、600b (図 9 参照)を含めたデータライン 600 を形成して、これを通じて、薄膜トランジスタ(THT)(T)を構成する。この時、ドレイン電極 600b は透明画素電極 400 と電氣的に接続されるように形成する。

【0072】

次に、薄膜トランジスタ(T)が形成された結果構造物上に、例えば SiNx 材質の絶縁層 700 を塗布した後、透明画素電極 400 と少なくとも一部が重畳するようにスリット形態を持った透明共通電極 800 を形成する。以後、図示はしていないが、透明共通電極 800 が形成された基板結果物の最上部に配向層を塗布してアレイ基板の製造を完成させる。

【0073】

一方、前記上部基板にはカラーフィルターを選択的に形成して、その上部に配向層を形成する。前記上部基板と前記下部基板は液晶層の介在下にラミネートさせて本発明の第 2 実施形態による FFS モード液晶表示装置の製造を完成させる。もちろん、基板ラミネートの後は各基板の外側面に偏光板を付着させるのが好ましい。

【0074】

(第 3 実施形態)

図 22 は本発明の第 3 実施形態による FFS モード液晶表示装置の下部基板で画素領域の一部が製造過程に従って形成された平面図であり、図 33 は図 22 の E-E' に沿う断面図である。

【0075】

図 22 及び図 33 を参照すると、本発明の第 3 実施形態による FFS モード液晶表示装置の下部基板は、前述した第 2 実施例と比べて抵抗減少用共通ライン 900 の配置位置においてのみ違いがあり、本発明の第 3 実施形態による FFS モード液晶表示装置の下部基板は、その構造と製造方法に関して前述した第 2 実施形態と同一であるため、これに対する詳細な説明は前述した第 2 実施形態を参照する。

【0076】

即ち、本発明の第 2 実施形態に適用された抵抗減少用共通ライン 900 はゲートライン

10

20

30

40

50

(G)と離隔された画素縁部分(基板の上部で基板を見下ろす時のゲートラインの下側部分)にゲートライン(G)と平行するように配列されている。このような抵抗減少用共通ライン900は前述した第2実施形態と同様にゲートライン(G)と同一層上に形成されて、透明共通電極800と電氣的につながって透明共通電極800に持続的に共通信号を加える。

【0077】

(第4実施形態)

図23は本発明の第4実施形態によるFFSモード液晶表示装置の下部基板で画素領域の一部を示す平面図であり、図24乃至図31は図23の各層が段階的に形成されて重畳されていく状況が順に図示してある平面図であり、図34は図23のF-F'に沿う断面図である。

10

【0078】

先に、本発明の第4実施形態に適用された下部基板の構造は、前述した第3実施形態と似ている構造を有し、説明の便宜のために前述した第3実施形態と同一の構成要素は同一の符号及び名称を使うことにする。

【0079】

また、図23の本発明の第4実施形態によるFFSモード液晶表示装置の下部基板の相異点を主に説明すると、上側及び下側の共通(com)部(即ち、透明共通電極及び透明補助容量電極)の抵抗を効果的に減少させるために、抵抗減少用共通ライン900に直接つながった透明補助容量電極150の一部領域が露出されるようにゲート絶縁層300及び絶縁層700上に第1及び第2コンタクトホール(CH1及びCH2)を形成して、透明共通電極800の形成時、第1及び第2コンタクトホール(CH1及びCH2)を通じて前記露出された透明補助容量電極150と透明共通電極800が互いに電氣的につながるように形成されることが核心的な相異点である。

20

【0080】

一方、大面積FFSモード液晶表示装置の場合、面積によって透明共通電極800の抵抗が増えて共通信号遅延などの問題が発生するが、本発明の第4実施形態を適用すれば透明共通電極800の形成時、第1及び第2コンタクトホール(CH1及びCH2)を通じて前記露出された透明補助容量電極150と透明共通電極800及び抵抗減少用共通ライン900が単位画素領域内から互いに電氣的につながるように形成して、一つの抵抗減少用共通ライン900で上側及び下側の共通(com)部(即ち、透明共通電極及び透明補助容量電極)の抵抗をすべて改善することができる。

30

【0081】

更に、抵抗減少用共通ライン900と下部基板外郭の非表示領域に形成された通常の共通バスライン(CB、図11及び図12参照)間の連結関係は前述した第2及び第3実施形態と同一であるため、これに対する詳細な説明は省略する。

【0082】

後に、図23乃至図31及び図34を参照して本発明の第4実施形態によるFFSモード液晶表示装置の製造方法に関して詳しく説明する。

【0083】

図23乃至図31及び図34を参照すると、本発明の第4実施形態に適用された下部基板は、まず基板100上にゲート電極200を含めたゲートライン(G)を形成し、これと同時にゲートライン(G)と同一の物質(例えば、Mo)を利用してゲートライン(G)と同一層上に各ゲートライン(G)と離隔された所定の抵抗減少用共通ライン900を形成する。

40

【0084】

次に、ゲートライン(G)と同一層の基板100上に透明補助容量電極150を形成する。即ち、透明金属層の蒸着及びこれに対するパターニングを通じて抵抗減少用共通ライン900の一部領域を覆って、各単位画素領域内の透明画素電極400の一部領域と重畳されるように透明補助容量電極150を形成する。

【0085】

50

この後、ゲート電極 200 を含めたゲートライン(G)及び透明補助容量電極 150 を覆うように基板 100 の全体上部にゲート絶縁層 300 を蒸着した後、基板結果物上に a-Si 層と n+ a-Si 層を順に蒸着した状態でこれらをパターニングしてゲート電極 200 上部のゲート絶縁層 300 部分上にアクティブパターン 500 を形成する。

【0086】

その後、ゲート絶縁層 300 上に透明導電層の蒸着及びパターニングを通じて各単位画素領域内に配置されるようにプレート形の透明画素電極 400 を形成した後、透明補助容量電極 150 の所定領域が露出されるように第 1 コンタクトホール(CH1)を形成する。

【0087】

即ち、抵抗減少用共通ライン 900 に直接的に接触する透明補助容量電極 150 の所定領域が露出されるようにゲート絶縁層 300 を蝕刻して第 1 コンタクトホール(CH1)を形成する。

【0088】

この後、ソース/ドレイン(Source/Drain)用の金属層を蒸着した後、これをパターニングしてソース/ドレイン電極 600a、600b (図 9 参照)を含めたデータライン 600 を形成して、それにより、薄膜トランジスタ(THT)(T)を構成する。この時、ドレイン電極 600b は透明画素電極 400 と電氣的に接続されるように形成する。

【0089】

次に、薄膜トランジスタ(T)が形成された結果構造物上に、例えば SiNx 材質の絶縁層 700 を塗布した後、第 1 コンタクトホール(CH1)と同一の位置に透明補助容量電極 150 の所定領域が露出されるように絶縁層 700 を蝕刻して第 2 コンタクトホール(CH2)を形成する。

【0090】

その後、透明画素電極 400 と少なくとも一部が重畳するようにスリット形態の透明共通電極 800 を形成する。この時、透明共通電極 800 は第 1 及び第 2 コンタクトホール(CH1 及び CH2)を通じて前記露出された透明補助容量電極 150 と電氣的に接続されるように形成する。

【0091】

以後、図示はしていないが、透明共通電極 800 が形成された基板結果物の最上部に配向層を塗布してアレイ基板の製造を完成させる。

【0092】

一方、前記上部基板にはカラーフィルターを選択的に形成して、その上部に配向層を形成する。前記上部基板と前記下部基板は液晶層の介在下にラミネートさせて本発明の第 4 実施形態による FFS モード液晶表示装置の製造を完成させる。もちろん、基板ラミネートの後には各基板の外側面に偏光板を付着させるのが好ましい。

【0093】

以上、本発明による FFS モード液晶表示装置及びその製造方法の好ましい実施例について説明したが、本発明は、これに限定されるものではなく、特許請求範囲と発明の詳細な説明及び添付の図面の範囲内で様々な形態に変形して実施することが可能であり、これも本発明に属する。

【符号の説明】

【0094】

- 100 絶縁性基板
- 200 ゲート電極
- 300 ゲート絶縁層
- 400 透明画素電極
- 500 アクティブパターン
- 600 データライン
- 600a, 600b ソース/ドレイン電極
- 700 絶縁層

10

20

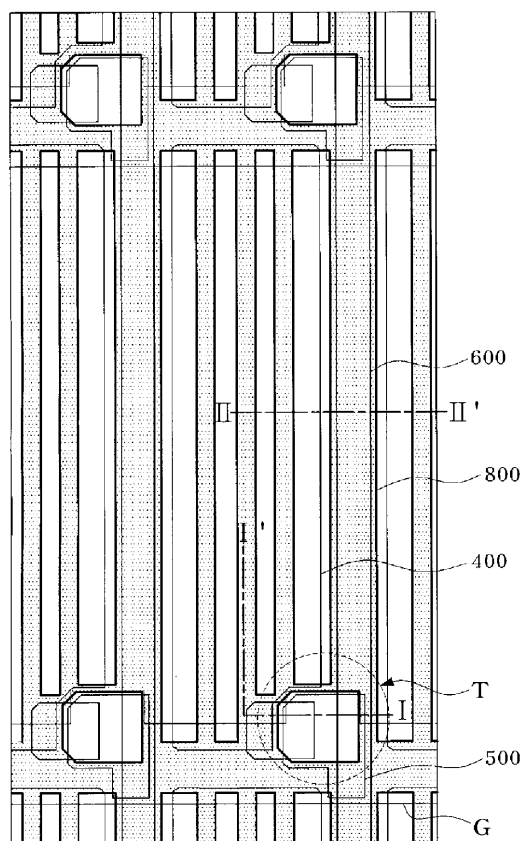
30

40

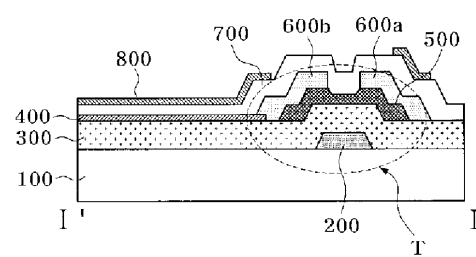
50

800 透明共通電極
 900 抵抗補整用共通ライン
 G ゲートライン
 T 薄膜トランジスター

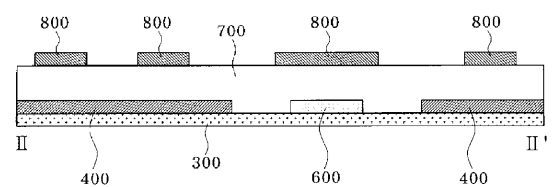
【図 1】



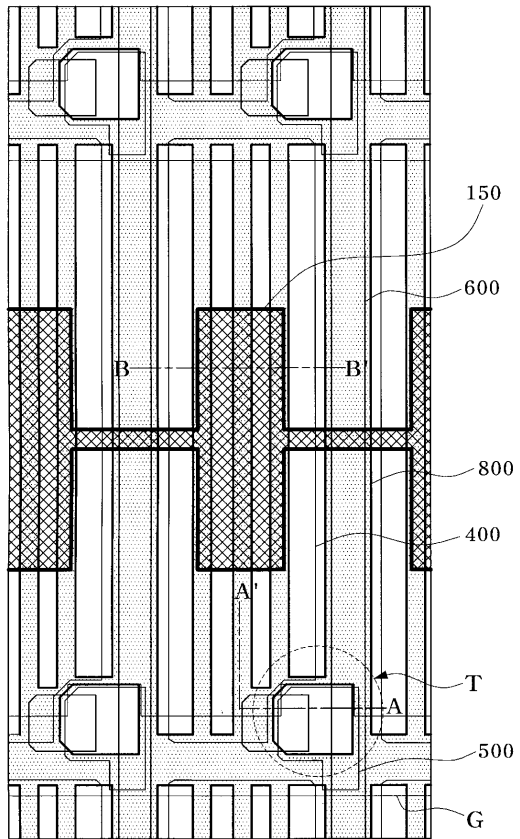
【図 2】



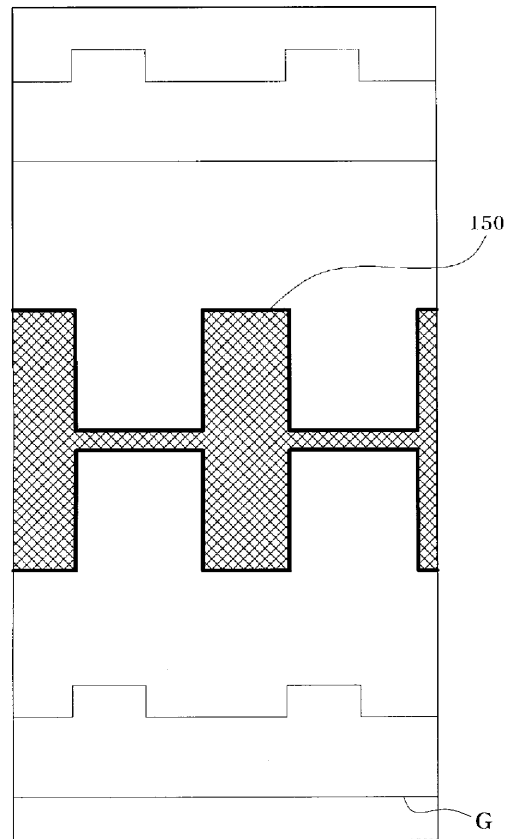
【図 3】



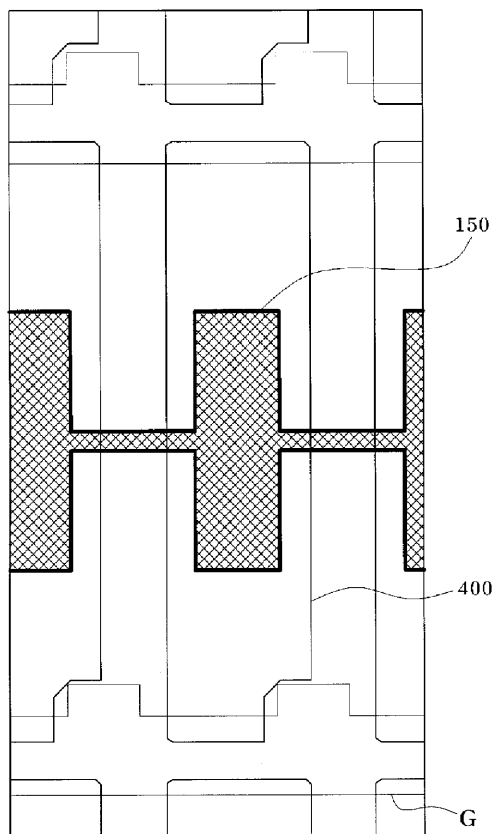
【図 4】



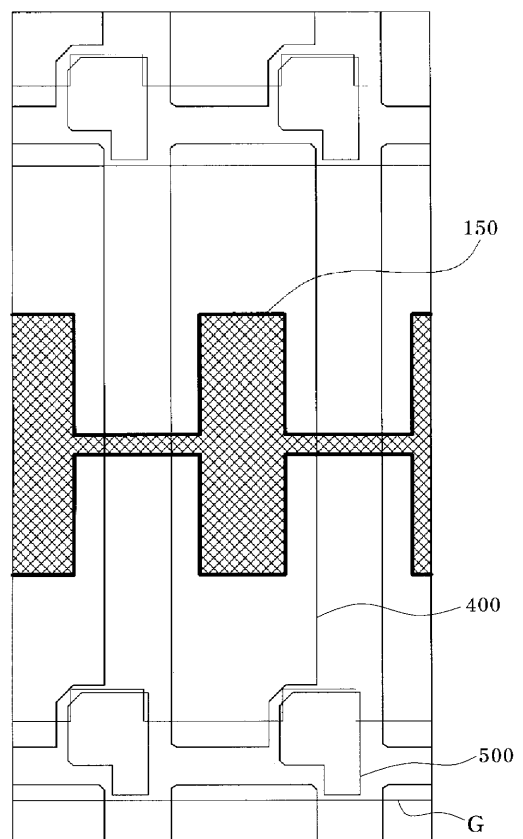
【図 5】



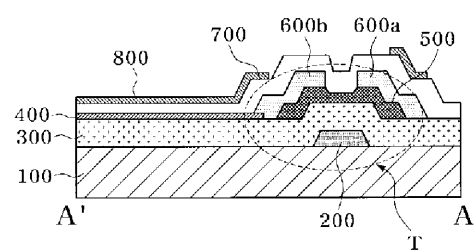
【図 6】



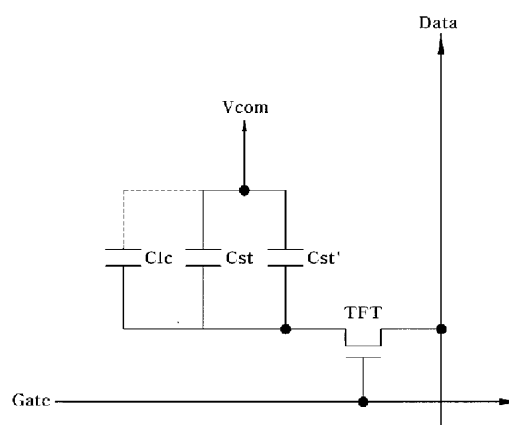
【図 7】



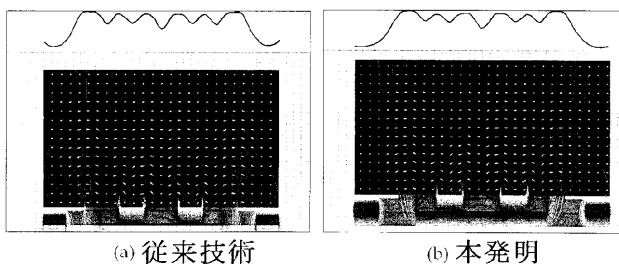
【図 9】



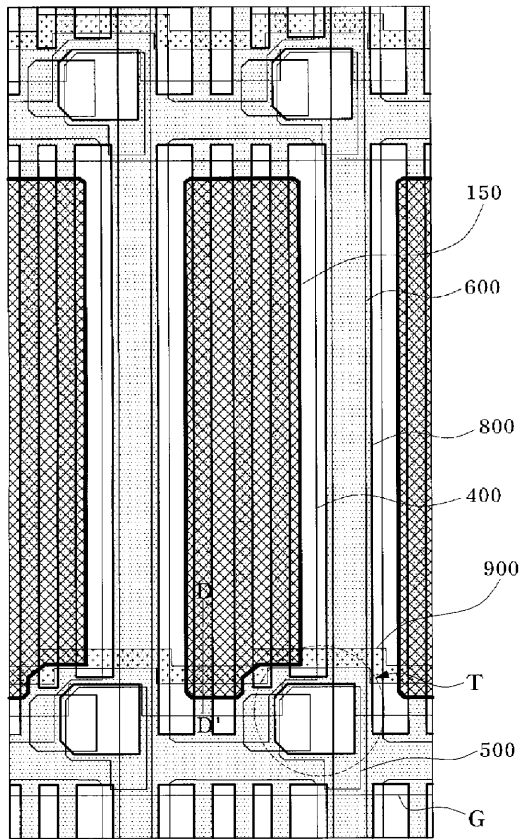
【図 13】



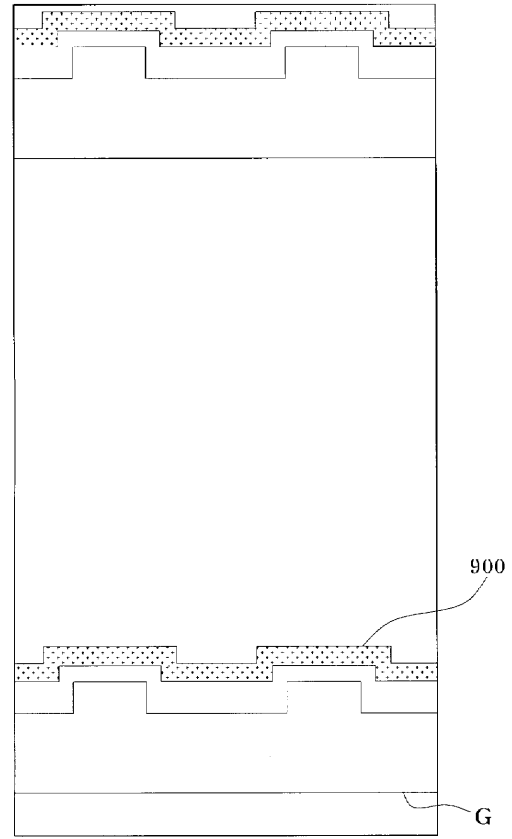
【図 14】



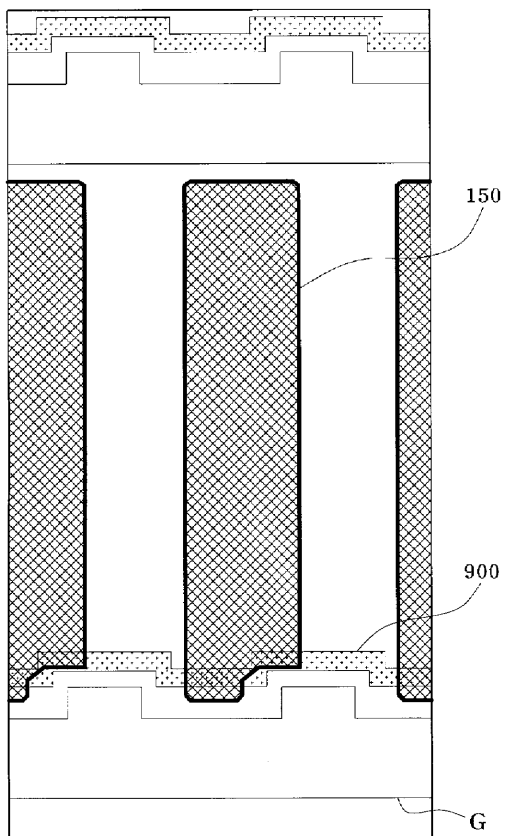
【図 15】



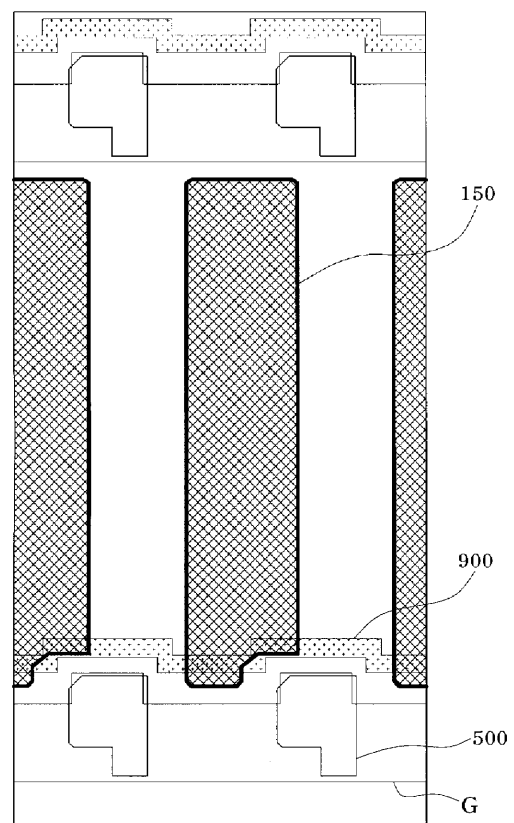
【図 16】



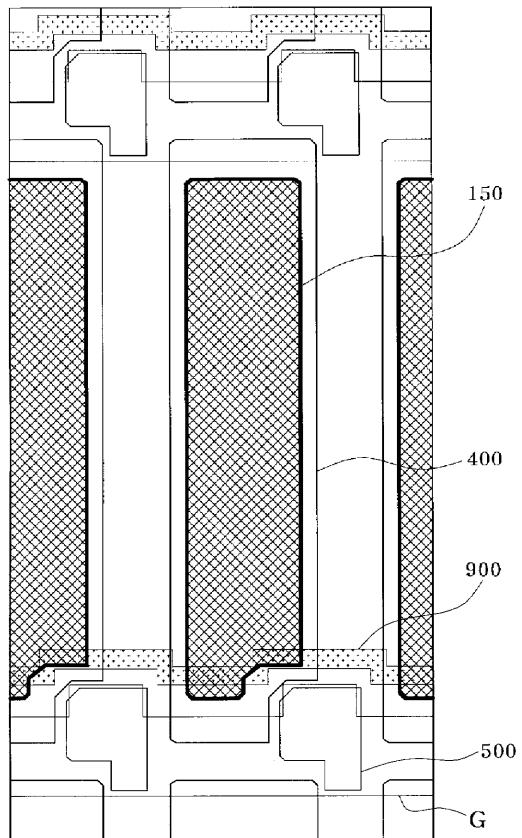
【図 17】



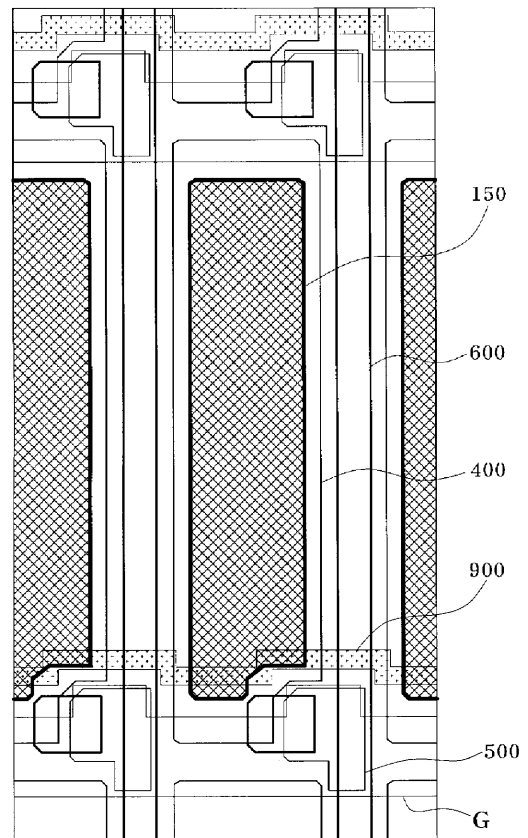
【図 18】



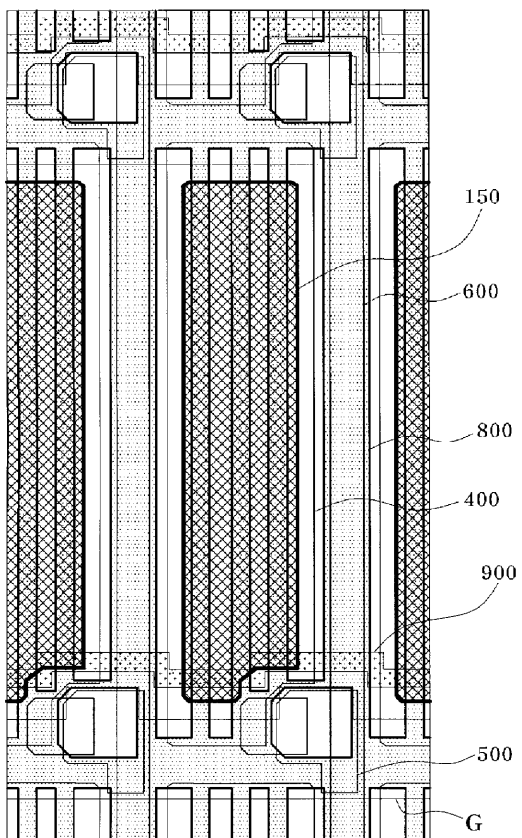
【図 19】



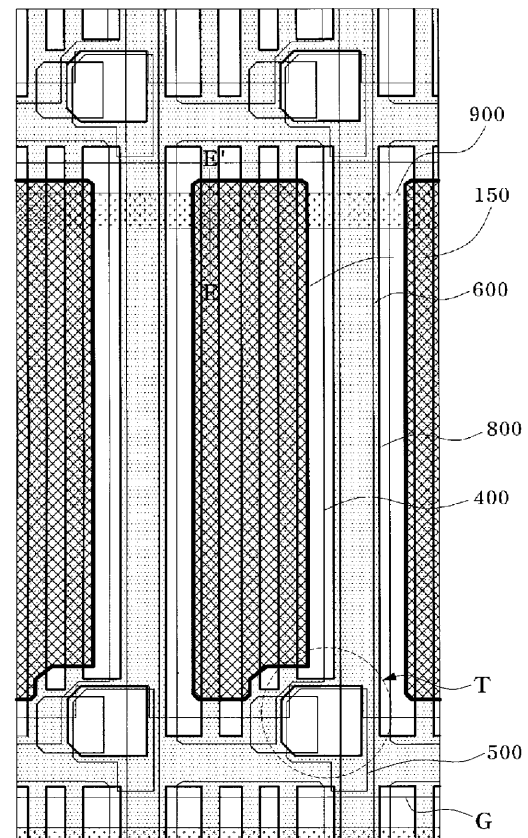
【図 20】



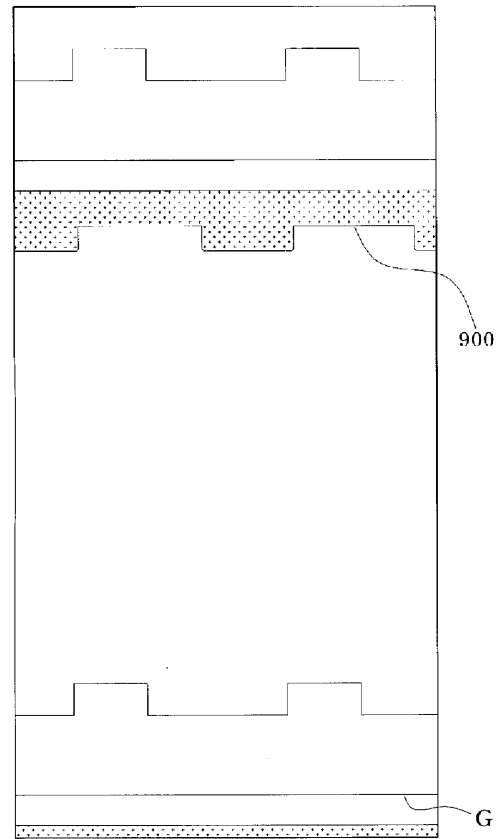
【図 21】



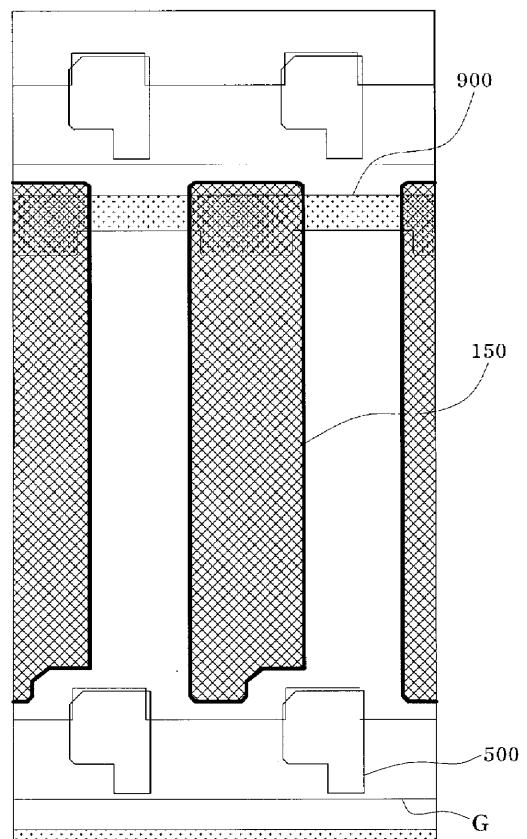
【図 22】



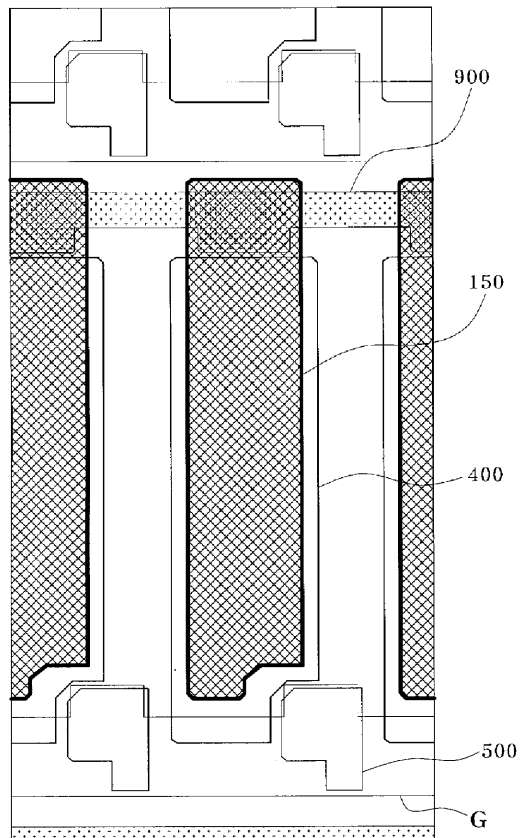
【图 2 4】



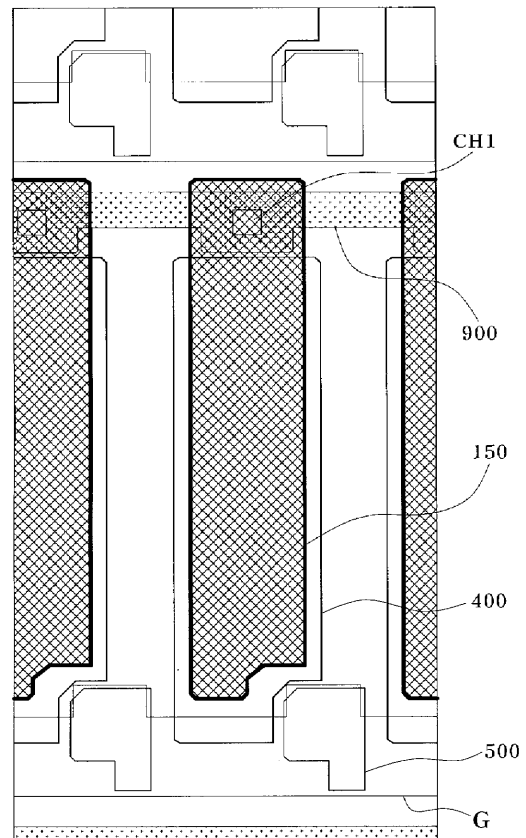
【图 2 6】



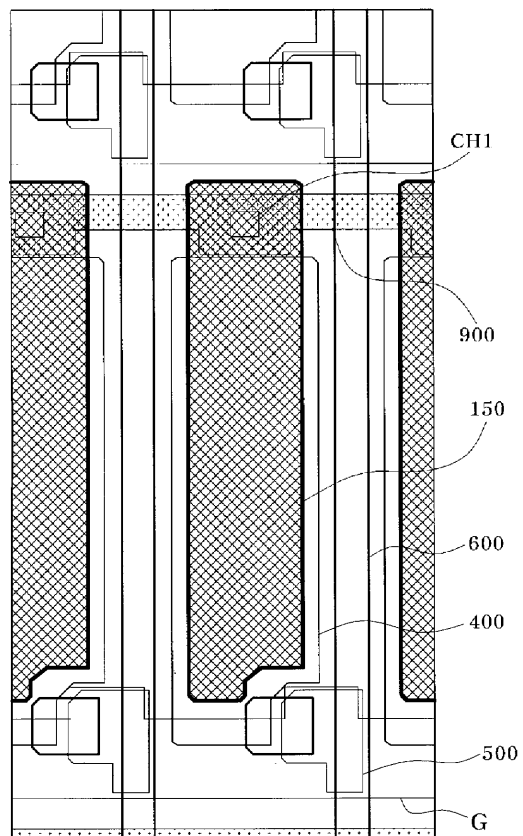
【図 27】



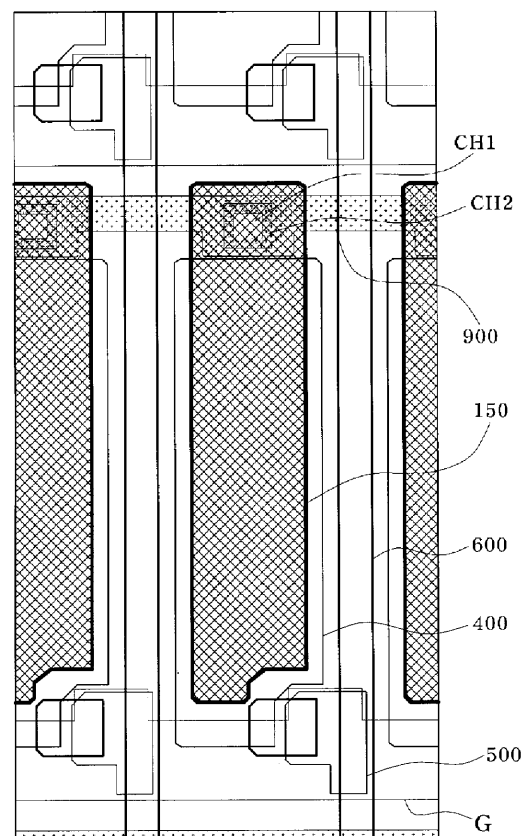
【図 28】



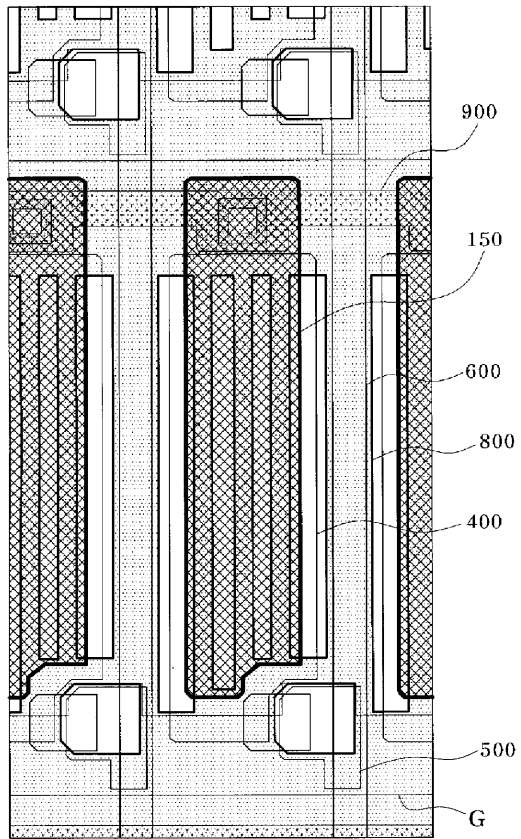
【図 29】



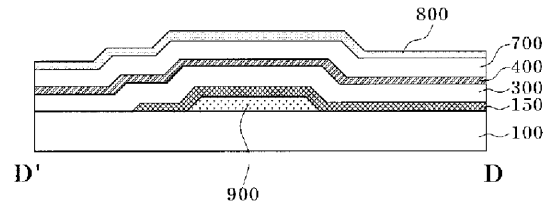
【図 30】



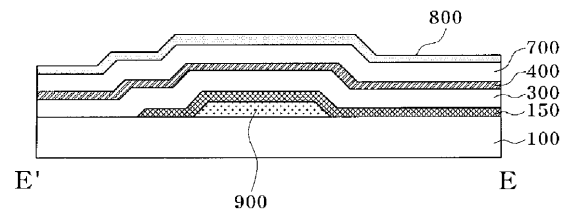
【図 3 1】



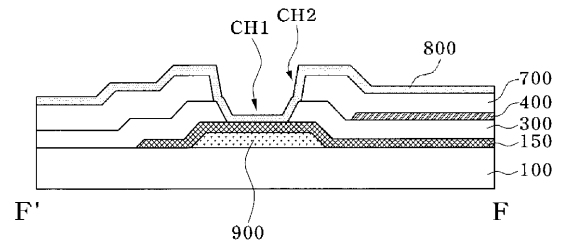
【図 3 2】



【図 3 3】



【図 3 4】



フロントページの続き

Fターム(参考) 2H092 GA12 JA24 JA34 JA37 JA41 JA46 JB11 JB22 JB31 JB56
QA05

专利名称(译)	FFS模式液晶显示装置及其制造方法		
公开(公告)号	JP2011081385A	公开(公告)日	2011-04-21
申请号	JP2010229031	申请日	2010-10-08
[标]申请(专利权)人(译)	高区分科技有限公司		
申请(专利权)人(译)	Heidis科技有限公司		
[标]发明人	ジェオンミンギョン キムムージョン		
发明人	ジェオン ミン ギョン キム ムー ジョン		
IPC分类号	G02F1/1368		
CPC分类号	G02F1/134309 G02F1/136213 G02F2001/134372		
FI分类号	G02F1/1368		
F-TERM分类号	2H092/GA12 2H092/JA24 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB11 2H092/JB22 2H092/JB31 2H092/JB56 2H092/QA05 2H192/AA24 2H192/BB12 2H192/BB73 2H192/BC31 2H192/CB05 2H192/DA13 2H192/DA24 2H192/DA32 2H192/DA52 2H192/EA22 2H192/EA43 2H192/JA32		
优先权	1020090095554 2009-10-08 KR 1020100054267 2010-06-09 KR		
外部链接	Espacenet		

摘要(译)

通过由于高分辨率引起的像素尺寸变化或每个像素的现有存储容量的变化来形成辅助存储容量，从而维持或增加整体存储容量并有效地改善像素质量。 本发明提供一种可以改进的FFS模式液晶显示装置及其制造方法。 提供下部基板，上部基板以及插入在基板之间的液晶层，并且每个单位像素区域在下部基板上由栅极线G和数据线600以及在交叉部分处限定。 布置开关元件，并且在像素区域中设置透明像素电极400和透明公共电极800，以向液晶层施加电场以调节光透射量，并设置透明辅助电容器。 提供电极150，并且透明辅助电容电极通过预定的接触孔电连接到形成在下基板外侧的非显示区域中的公共总线。 电极已连接。 [选择图] 图4

