

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5474017号
(P5474017)

(45) 発行日 平成26年4月16日 (2014. 4. 16)

(24) 登録日 平成26年2月14日 (2014. 2. 14)

(51) Int. Cl.

F I

G09G 3/36 (2006.01)
 G09G 3/20 (2006.01)
 G02F 1/133 (2006.01)
 H04N 5/66 (2006.01)

G09G 3/36
 G09G 3/20 621F
 G09G 3/20 641P
 G09G 3/20 650M
 G09G 3/20 612U

請求項の数 31 (全 28 頁) 最終頁に続く

(21) 出願番号 特願2011-204480 (P2011-204480)
 (22) 出願日 平成23年9月20日 (2011. 9. 20)
 (62) 分割の表示 特願2004-168910 (P2004-168910)
 の分割
 原出願日 平成16年6月7日 (2004. 6. 7)
 (65) 公開番号 特開2012-14191 (P2012-14191A)
 (43) 公開日 平成24年1月19日 (2012. 1. 19)
 審査請求日 平成23年9月20日 (2011. 9. 20)
 (31) 優先権主張番号 2003-037232
 (32) 優先日 平成15年6月10日 (2003. 6. 10)
 (33) 優先権主張国 韓国 (KR)
 (31) 優先権主張番号 2003-071030
 (32) 優先日 平成15年10月13日 (2003. 10. 13)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 512187343
 三星ディスプレイ株式会社
 Samsung Display Co.,
 Ltd.
 大韓民国京畿道龍仁市器興区三星二路95
 95, Samsung 2 Ro, Giheung-Gu, Yongin-City,
 Gyeonggi-Do, Korea
 (74) 代理人 100121382
 弁理士 山下 託嗣
 (72) 発明者 趙 賢 相
 大韓民国京畿道水原市八達区靈通洞ビョッ
 チョク骨8団地斗山アパート802棟60
 1号

前置審査

最終頁に続く

(54) 【発明の名称】 表示システム、表示システムの駆動方法及び表示システムの駆動装置

(57) 【特許請求の範囲】

【請求項 1】

画像信号ソースから提供される階調データに基づいて画像を表示する液晶表示装置を備える表示システムであって、

複数のゲートラインと、前記ゲートラインと絶縁されて交差する複数のデータラインと、前記ゲートラインと前記データラインとにより囲まれた領域に形成され前記ゲートライン及び前記データラインに連結されている複数のスイッチング素子と、前記スイッチング素子により制御される複数の画素と、を有する液晶パネルと、

前記ゲートラインにスキャン信号を提供するスキャン駆動部と、

前記データラインにデータ信号を提供するデータ駆動部と、

前記液晶表示装置における液晶の応答速度を向上させるための第1補償データを複数の温度区間別に記憶する第1メモリと、

前記液晶表示装置の特性を考慮して設定された第2補償データを記憶する第2メモリと、

以前フレームの前記階調データ及び現在フレームの前記階調データを考慮して、前記第1補償データを前記第1メモリから選択して読み出し前記第1補償データに基づいて前記階調データを補償する、あるいは前記第2補償データを前記第2メモリから読み出し前記第2補償データに基づいて前記階調データを補償するタイミング制御部と、を含み、

前記タイミング制御部は、

10

20

前記第 1 補償データをパラレル変換するシリアル - パラレル変換部と、

前記第 1 メモリからクロック信号に応答してパラレル変換される前記第 1 補償データ及び前記第 2 メモリに記憶される前記第 2 補償データのうちいずれか一方を出力する第 1 スイッチング部と、

前記画素を制御するためのクロック信号であるドットクロック及び前記シリアル - パラレル変換部を制御するためのクロック信号であるシリアルクロックの少なくとも一方に応答して、前記第 1 補償データ及び前記第 2 補償データのいずれか一方を記憶する R A M と、

前記伝送クロックに応答して、前記シリアルクロック及び前記ドットクロックのいずれか一方を出力する第 2 スイッチング部と、

前記シリアル - パラレル変換部への前記第 1 補償データの伝送を完了させるためのクロック信号である伝送完了クロックに応答して、前記第 2 スイッチング部から出力されるクロック及び前記ドットクロックのいずれか一方を前記 R A M に出力する第 3 スイッチング部と、

を有する、表示システム。

【請求項 2】

前記タイミング制御部は、前記液晶表示装置の周辺又は内部の温度に関する情報である温度情報に基づいて、前記第 1 補償データを前記第 1 メモリから選択して読み出す、請求項 1 に記載の表示システム。

【請求項 3】

前記タイミング制御部は、前記第 1 補償データを前記第 1 メモリから選択して読み出すことが不能な場合に、前記第 2 補償データを前記第 2 メモリから読み出す、請求項 1 に記載の表示システム。

【請求項 4】

前記第 1 メモリは、不揮発性メモリである、請求項 1 に記載の表示システム。

【請求項 5】

前記第 1 メモリは、E E P R O M である、請求項 1 に記載の表示システム。

【請求項 6】

前記第 2 メモリは、R O M である、請求項 1 に記載の表示システム。

【請求項 7】

前記タイミング制御部は、前記以前フレームの前記階調データと前記現在フレームの前記階調データとを考慮して前記第 1 補償データを選択する、請求項 1 に記載の表示システム。

【請求項 8】

前記液晶表示装置の周辺又は内部の温度に関する情報である温度情報を感知する温度感知部を更に含み、

前記タイミング制御部は、前記温度情報を前記温度感知部から受け取る、請求項 1 に記載の表示システム。

【請求項 9】

前記第 1 メモリは、複数の温度区間に対応するルックアップテーブルを有し、

各ルックアップテーブルは、階調の値と前記第 1 補償データとを対応づけたテーブルを備えた、請求項 1 に記載の表示システム。

【請求項 10】

前記第 1 メモリは、前記第 1 補償データの伝送におけるエラーの有無を区別するための情報であるサブチェックサムビットを各前記ルックアップテーブルについてさらに有する、請求項 9 に記載の表示システム。

【請求項 11】

前記第 1 メモリは、前記複数の前記ルックアップテーブルに対応する前記サブチェックサムビットの値を合計した情報であるトータルチェックサムビットを更に有する、請求項 10 に記載の表示システム。

10

20

30

40

50

【請求項 1 2】

前記タイミング制御部は、

前記第 1 メモリから読み出された前記第 1 補償データ及び第 2 メモリから読み出された前記第 2 補償データのいずれか一方をフレームブランキング期間に記憶する、請求項 1 に記載の表示システム。

【請求項 1 3】

画像信号ソースから提供される階調データに基づいて画像を表示する液晶表示装置を備える表示システムであって、

複数のゲートラインと、前記ゲートラインと絶縁されて交差する複数のデータラインと、前記ゲートラインと前記データラインとにより囲まれた領域に形成され前記ゲートライン及び前記データラインに連結されている複数のスイッチング素子と、前記スイッチング素子により制御される複数の画素と、を有する液晶パネルと、

前記ゲートラインにスキャン信号を提供するスキャン駆動部と、

前記データラインにデータ信号を提供するデータ駆動部と、

前記液晶表示装置における液晶の応答速度を向上させるための第 1 補償データを複数の温度区間別に記憶する第 1 メモリと、

前記液晶表示装置の特性を考慮して設定された第 2 補償データを記憶する第 2 メモリと、

以前フレームの前記階調データ及び現在フレームの前記階調データを考慮して、前記第 1 補償データを前記第 1 メモリから選択して読み出し前記第 1 補償データに基づいて前記階調データを補償する、あるいは前記第 2 補償データを前記第 2 メモリから読み出し前記第 2 補償データに基づいて前記階調データを補償するタイミング制御部と、を含み、

前記タイミング制御部は、

前記第 1 補償データをパラレル変換するシリアル - パラレル変換部と、

前記第 1 メモリからクロック信号に応答してパラレル変換される前記第 1 補償データ及び前記第 2 メモリに記憶される前記第 2 補償データのうちいずれか一方を出力する第 1 スイッチング部と、

パラレル変換された前記第 1 補償データを一時的に記憶して、前記第 1 メモリから前記シリアル - パラレル変換部に前記第 1 補償データを伝送するためのクロック信号である伝送クロックと前記シリアル - パラレル変換部への前記第 1 補償データの伝送を完了させるためのクロック信号である伝送完了クロックと垂直同期信号とに基づいて、一時的に記憶された前記第 1 補償データを出力するバッファと、

前記画素を制御するためのクロック信号であるドットクロックに応答して、前記第 1 スイッチング部から出力される前記第 1 補償データ及び前記第 1 スイッチング部から出力される第 2 補償データのいずれか一方を記憶する RAM と、

前記伝送クロックに応答して、前記シリアル - パラレル変換部を制御するためのクロック信号であるシリアルクロック及び前記ドットクロックのいずれか一方を出力する第 2 スイッチング部と、

前記伝送完了クロックと前記垂直同期信号とをアンド演算するアンドゲートと、

前記アンドゲートがアンド演算したクロックに応答して、前記第 2 スイッチング部から出力されるクロック及び前記ドットクロックのいずれか一方を前記バッファに出力する第 3 スイッチング部と、

を有する、表示システム。

【請求項 1 4】

前記ドットクロックは、前記画像信号ソースから前記階調データが提供されることに同期している、請求項 1 3 に記載の表示システム。

【請求項 1 5】

前記シリアルクロックは、前記伝送クロックに同期している、請求項 1 4 に記載の表示システム。

【請求項 16】

前記第2メモリは、複数の温度区間に対応するルックアップテーブルを有し、
各前記ルックアップテーブルは、階調の値と前記第1補償データとを対応づけたテーブルを備えた、請求項1または請求項13に記載の表示システム。

【請求項 17】

前記第2メモリは、前記第2補償データの伝送におけるエラーの有無を区別するための情報であるサブチェックサムビットを各前記ルックアップテーブルについてさらに有する、請求項16に記載の表示システム。

【請求項 18】

前記第2メモリは、前記複数の前記ルックアップテーブルに対応する前記サブチェックサムビットの値を合計した情報であるトータルチェックサムビットを更に有する、請求項17に記載の表示システム。

【請求項 19】

複数のゲートラインと、前記ゲートラインと絶縁されて交差する複数のデータラインと、前記ゲートラインと前記データラインとにより囲まれた領域に形成され前記ゲートライン及び前記データラインに連結されている複数のスイッチング素子と、前記スイッチング素子により制御される複数の画素と、を備えた表示システムの駆動方法において、

(a) 前記ゲートラインにスキャン信号が順次供給される段階と、

(b) 前記表示システムの周辺又は内部の温度に関する情報である温度情報と現在フレームの階調データと以前フレームの階調データとを考慮して、前記液晶表示装置における液晶の応答速度を向上させるための第1補償データを複数の温度区間別に記憶する第1メモリから前記第1補償データが読み出されるか、または、前記液晶表示装置の特性を考慮して設定された第2補償データを記憶する第2メモリから前記第2補償データが読み出される段階と、

(c) 前記第1メモリからクロック信号に응答してパラレル変換される前記第1補償データ及び前記第2メモリに記憶される前記第2補償データのうちいずれか一方を出力する段階と、

(d) 前記画素を制御するためのクロック信号であるドットクロック及び前記シリアル-パラレル変換部を制御するためのクロック信号であるシリアルクロックの少なくとも一方に응答して、前記第1補償データ及び前記第2補償データのいずれか一方をRAMに記憶する段階と、

(e) 前記伝送クロックに응答して、前記シリアルクロック及び前記ドットクロックのいずれか一方を出力する段階と、

(f) 前記シリアル-パラレル変換部への前記第1補償データの伝送を完了させるためのクロック信号である伝送完了クロックに응答して、前記第2スイッチング部から出力されるクロック及び前記ドットクロックのいずれか一方を前記RAMに出力する段階と、

(g) 前記第1及び第2補償データに基づいて前記階調データが補償され、補償された前記階調データに基づいてデータ電圧が前記データラインに供給される段階と、を含む、表示システムの駆動方法。

【請求項 20】

複数のゲートラインと、前記ゲートラインと絶縁されて交差する複数のデータラインと、前記ゲートラインと前記データラインとにより囲まれた領域に形成され前記ゲートライン及び前記データラインに連結されている複数のスイッチング素子と、前記スイッチング素子により制御される複数の画素と、を備えた表示システムの駆動方法において、

(a) 前記ゲートラインにスキャン信号が順次供給される段階と、

(b) 前記表示システムの周辺又は内部の温度に関する情報である温度情報と垂直同期信号の周波数と、現在フレームの階調データと以前フレームの階調データとを考慮して、第1補償データを複数の温度区間別に記憶する第1メモリから前記第1補償データが読み出されたか、または、前記液晶表示装置の特性を考慮して設定された第2補償データを記憶する第2メモリから前記第2補償データが読み出される段階と、

(c) 前記第 1 メモリから前記シリアルパラレル変換部に前記第 1 補償データを伝送するためのクロック信号の伝送クロックにตอบสนองしてパラレル変換される前記第 1 補償データ及び前記第 2 メモリに記憶される前記第 2 補償データのうちのいずれか一方を出力する段階と、

(d) 前記画素を制御するためのクロック信号であるドットクロック及び前記シリアル - パラレル変換部を制御するためのクロック信号であるシリアルクロックの少なくとも一方にตอบสนองして、前記第 1 補償データ及び前記第 2 補償データのいずれか一方を R A M に記憶する段階と、

(e) 前記伝送クロックにตอบสนองして、前記シリアルクロック及び前記ドットクロックのいずれか一方を出力する段階と、

(f) 前記シリアル - パラレル変換部への前記第 1 補償データの伝送を完了させるためのクロック信号である伝送完了クロックにตอบสนองして、前記第 2 スイッチング部から出力されるクロック及び前記ドットクロックのいずれか一方を前記 R A M に出力する段階と、

(g) 前記第 1 及び第 2 補償データに基づいて前記階調データが補償され、補償された前記階調データに基づいてデータ電圧が前記データラインに供給される段階と、を含む、表示システムの駆動方法。

【請求項 2 1】

前記補償データは、前記温度情報に対応するルックアップテーブルに記憶され、

前記 (b) 段階では、前記ルックアップテーブルが参照されることにより、前記補償データが生成される、請求項 2 0 に記載の表示システムの駆動方法。

【請求項 2 2】

前記ルックアップテーブルは、複数存在する、請求項 2 1 に記載の表示システムの駆動方法。

【請求項 2 3】

前記 (b) 段階では、フレームブランキング期間に前記ルックアップテーブルが参照される、請求項 2 1 に記載の表示システムの駆動方法。

【請求項 2 4】

複数のゲートラインと、前記ゲートラインと絶縁されて交差する複数のデータラインと、前記ゲートラインと前記データラインとにより囲まれた領域に形成され前記ゲートライン及び前記データラインに連結されている複数のスイッチング素子と、前記スイッチング素子により制御される複数の画素と、を備えた表示システムの駆動装置であって、

前記ゲートラインにスキャン信号を提供するスキャン駆動部と、

前記データラインにデータ信号を提供するデータ駆動部と、

前記液晶表示装置における液晶の応答速度を向上させるための第 1 補償データを複数の温度区間別に記憶する第 1 メモリと、

前記液晶表示装置の特性を考慮して設定された第 2 補償データを記憶する第 2 メモリと、

以前フレームの前記階調データ及び現在フレームの前記階調データを考慮して、前記第 1 補償データを前記第 1 メモリから読み出し前記第 1 補償データに基づいて前記階調データを補償する、あるいは前記第 2 補償データを前記第 2 メモリから読み出し前記第 2 補償データに基づいて前記階調データを補償するタイミング制御部と、を含む、

前記タイミング制御部は、

前記第 1 補償データをパラレル変換するシリアル - パラレル変換部と、

前記第 1 メモリからクロック信号にตอบสนองしてパラレル変換される前記第 1 補償データ及び前記第 2 メモリに記憶される前記第 2 補償データのうちのいずれか一方を出力する第 1 スイッチング部と、

前記画素を制御するためのクロック信号であるドットクロック及び前記シリアル - パラレル変換部を制御するためのクロック信号であるシリアルクロックの少なくとも一方にตอบสนองして、前記第 1 補償データ及び前記第 2 補償データのいずれか一方を記憶する R A M と

10

20

30

40

50

、
前記伝送クロックにตอบสนองして、前記シリアルクロック及び前記ドットクロックのいずれか一方を出力する第2スイッチング部と、

前記シリアル - パラレル変換部への前記第1補償データの伝送を完了させるためのクロック信号である伝送完了クロックにตอบสนองして、前記第2スイッチング部から出力されるクロック及び前記ドットクロックのいずれか一方を前記RAMに出力する第3スイッチング部と、

を含む、表示システムの駆動装置。

【請求項25】

前記タイミング制御部は、

前記第1メモリから読み出された前記第1補償データ及び第2メモリから読み出された前記第2補償データのいずれか一方をフレームブランキング期間に記憶する、請求項24に記載の表示システムの駆動装置。

【請求項26】

複数のゲートラインと、前記ゲートラインと絶縁されて交差する複数のデータラインと、前記ゲートラインと前記データラインとにより囲まれた領域に形成され前記ゲートライン及び前記データラインに連結されている複数のスイッチング素子と、前記スイッチング素子により制御される複数の画素と、を備えた表示システムの駆動装置であって、

前記ゲートラインにスキャン信号を提供するスキャン駆動部と、

前記データラインにデータ信号を提供するデータ駆動部と、

前記液晶表示装置における液晶の応答速度を向上させるための第1補償データを複数の温度区間別に記憶する第1メモリと、

前記液晶表示装置の特性を考慮して設定された第2補償データを記憶する第2メモリと、

、
以前フレームの前記階調データ及び現在フレームの前記階調データを考慮して、前記第1補償データを前記第1メモリから読み出し前記第1補償データに基づいて前記階調データを補償する、あるいは前記第2補償データを前記第2メモリから読み出し前記第2補償データに基づいて前記階調データを補償するタイミング制御部と、

を含む、

前記タイミング制御部は、

前記第1補償データをパラレル変換するシリアル - パラレル変換部と、

前記第1メモリからクロック信号にตอบสนองしてパラレル変換される前記第1補償データ及び前記第2メモリに記憶される前記第2補償データのうちいずれか一方を出力する第1スイッチング部と、

パラレル変換された前記第1補償データを一時的に記憶して、前記第1メモリから前記シリアル - パラレル変換部に前記第1補償データを伝送するためのクロック信号である伝送クロックと前記シリアル - パラレル変換部への前記第1補償データの伝送を完了させるためのクロック信号である伝送完了クロックと垂直同期信号とに基づいて、一時的に記憶された前記第1補償データを出力するバッファと、

前記画素を制御するためのクロック信号であるドットクロックにตอบสนองして、前記第1スイッチング部から出力される前記第1補償データ及び前記第1スイッチング部から出力される第2補償データのいずれか一方を記憶するRAMと、

前記伝送クロックにตอบสนองして、前記シリアル - パラレル変換部を制御するためのクロック信号であるシリアルクロック及び前記ドットクロックのいずれか一方を出力する第2スイッチング部と、

前記伝送完了クロックと前記垂直同期信号とをアンド演算するアンドゲートと、

前記アンドゲートがアンド演算したクロックにตอบสนองして、前記第2スイッチング部から出力されるクロック及び前記ドットクロックのいずれか一方を前記バッファに出力する第3スイッチング部と、

を含む、表示システムの駆動装置。

10

20

30

40

50

【請求項 27】

前記ドットクロックは、前記画像信号ソースから前記階調データが提供されることに同期している、請求項 26 に記載の表示システムの駆動装置。

【請求項 28】

前記シリアルクロックは、前記伝送クロックに同期している、請求項 27 に記載の表示システムの駆動装置。

【請求項 29】

前記第 2 メモリは、複数の温度区間に対応するルックアップテーブルを有し、

各前記ルックアップテーブルは、階調の値と前記第 1 補償データとを対応づけたテーブルを備えた、請求項 28 に記載の表示システムの駆動装置。

10

【請求項 30】

前記第 2 メモリは、前記第 2 補償データの伝送におけるエラーの有無を区別するための情報であるサブチェックサムビットを各前記ルックアップテーブルについてさらに有する、請求項 29 に記載の表示システムの駆動装置。

【請求項 31】

前記第 2 メモリは、前記複数の前記ルックアップテーブルに対応する前記サブチェックサムビットの値を合計した情報であるトータルチェックサムビットを更に有する、請求項 29 に記載の表示システムの駆動装置。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、表示システム、表示システムの駆動方法及び表示システムの駆動装置に関する。

【背景技術】

【0002】

一般に、液晶表示装置 (Liquid Crystal Display) は、スリムなデザイン、低消費電力、高解像度等の長所に基づいて、ノートパソコン、デスクトップ用等の各種応用製品が製造されている。特に、液晶パネルの大型化が可能になるにつれて、TV 用として注目されている。しかし、主に動画像を表示する TV に採用されるためには、液晶の応答速度が重要である。

30

【0003】

特に、TV 用液晶表示装置は、従来の CRT を代替するものであるため、各特性項目も CRT を基準に比較するのが一般的であり、このような場合、液晶表示装置においては、応答速度が特に改善すべき特性である。

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかし、従来の液晶表示装置は、動画像を表示する際に応答速度が十分でないことがある。このような応答速度の問題を改善するために、従来の技術では、OCB (Optically Compensated Band) モードが使用されるか、強誘電性液晶物質 FLC を使用する液晶表示装置が使用されることがある。ところが、このように OCB モードや FLC などを使用される場合には、液晶表示装置の周辺又は内部の温度変化に対する応答速度が不均一になるおそれがある。具体的には、次のようなおそれがある。

40

【0005】

このような液晶表示装置に必須的に備えられる液晶 (Liquid Crystal) は、温度によってそれぞれの誘電率値が異なる。即ち、液晶分子が基板に平行な方向に配列された場合、即ち、液晶分子が光の方向と垂直方向に配列された場合の平行誘電率 (ϵ) や、液晶分子が基板に垂直方向に配列された場合、即ち、液晶分子が光の方向と平行方向に配列された場合の垂直誘電率 (ϵ)、平行誘電率 (ϵ) と垂直誘電率 (ϵ) との差誘電率 ($\Delta \epsilon$) は、温度によって変化する。これは、液晶のオーダーパラメーター

50

(order parameter)が変化するためである。

【0006】

図1は、中間グレー階調での周辺温度(ambient temperature)別に液晶の応答速度変化を示したグラフである。図1に示したように、周辺の温度が高いほど、液晶の活性化程度が高くなって、液晶の応答速度は速くなる傾向がある。すなわち、動画像を表示する装置、例えば、TVに採用される液晶表示装置では、液晶表示装置の周辺又は内部の温度変化により応答速度が不均一になるおそれがある。

【0007】

特に、TVに採用される液晶表示装置が0 以下のような低温環境で駆動される場合、応答速度は、正常的な環境の応答速度より遅いのみならず、はっきりしない画像を表示するおそれがある。

10

【0008】

本発明は、このような問題点を勘案したものであって、本発明の目的は、液晶表示装置の周辺又は内部の温度に適応して液晶の応答速度を高速化することができる表示システム、表示システムの駆動方法及び表示システムの駆動装置を提供することにある。

【課題を解決するための手段】

【0009】

本発明に係る表示システムは、画像信号ソースから提供される階調データに基づいて画像を表示する液晶表示装置を備える表示システムであって、複数のゲートラインと、前記ゲートラインと絶縁されて交差する複数のデータラインと、前記ゲートラインと前記データラインとにより囲まれた領域に形成され前記ゲートライン及び前記データラインに連結されている複数のスイッチング素子と、前記スイッチング素子により制御される複数の画素と、を有する液晶パネルと、前記ゲートラインにスキャン信号を提供するスキャン駆動部と、前記データラインにデータ信号を提供するデータ駆動部と、前記液晶表示装置における液晶の応答速度を向上させるための第1補償データを複数の温度区間別に記憶する第1メモリと、前記液晶表示装置の特性を考慮して設定された第2補償データを記憶する第2メモリと、以前フレームの前記階調データ及び現在フレームの前記階調データを考慮して、前記第1補償データを前記第1メモリから選択して読み出し前記第1補償データに基づいて前記階調データを補償する、あるいは前記第2補償データを前記第2メモリから読み出し前記第2補償データに基づいて前記階調データを補償するタイミング制御部と、を含み、タイミング制御部は、前記第1メモリからクロック信号に応答してパラレル変換される前記第1補償データ及び前記第2メモリに記憶される前記第2補償データのうちのいずれか一方を出力する第1スイッチング部を含む。

20

30

【0010】

この表示システムでは、第1メモリが、第1補償データを複数の温度区間別に記憶する。液晶表示装置の周辺又は内部の温度に関する情報である温度情報に基づいて、第1補償データを選択することができる。第2メモリが、第2補償データを記憶する。タイミング制御部が、以前フレームの階調データ及び現在フレームの階調データを考慮して、第1補償データを第1メモリから選択して読み出し、第1補償データに基づいて階調データを補償する。あるいは、タイミング制御部が、以前フレームの階調データ及び現在フレームの階調データを考慮して、第2補償データを第2メモリから読み出し、第2補償データに基づいて階調データを補償する。

40

【0011】

したがって、温度情報に基づいて選択された第1補償データに基づいて液晶表示装置が階調データを補償することができるので、液晶表示装置の周辺又は内部の温度に適応して液晶の応答速度を高速化することができる。また、第1補償データに基づいて階調データを補償できない場合でも、第2補償データに基づいて階調データを暫定的に補償することができる。

【0012】

また、本発明に係る表示システムの駆動方法は、複数のゲートラインと、前記ゲートラ

50

インと絶縁されて交差する複数のデータラインと、前記ゲートラインと前記データラインとにより囲まれた領域に形成され前記ゲートライン及び前記データラインに連結されている複数のスイッチング素子と、前記スイッチング素子により制御される複数の画素と、を備えた表示システムの駆動方法であって、(a)前記ゲートラインにスキャン信号が順次供給される段階と、(b)前記表示システムの周辺又は内部の温度に関する情報である温度情報と現在フレームの階調データと以前フレームの階調データとを考慮して、前記液晶表示装置における液晶の応答速度を向上させるための第1補償データを複数の温度区間別に記憶する第1メモリから前記第1補償データが読み出されるか、または、前記液晶表示装置の特性を考慮して設定された第2補償データを記憶する第2メモリから前記第2補償データが読み出される段階と、(c)前記第1メモリからクロック信号にตอบสนองしてパラレル変換される前記第1補償データ及び前記第2メモリに記憶される前記第2補償データのうちいずれか一方を出力する段階と、(d)前記第1及び第2補償データに基づいて前記階調データが補償され、補償された前記階調データに基づいてデータ電圧が前記データラインに供給される段階とを含む。

10

【0013】

この表示システムの駆動方法では、(b)段階において、温度情報と垂直同期信号の周波数とに基づいて、補償データが生成される。(b)段階において、現在フレームの階調データと以前フレームの階調データとを考慮して、補償データが読み出される。(b)段階において、補償データに基づいて階調データが補償される。(c)段階では、第1メモリからクロック信号にตอบสนองしてパラレル変換される第1補償データ及び第2メモリに記憶される第2補償データのうちいずれか一方を出力する。(d)段階において、補償データに基づいて階調データが補償され、補償された階調データに基づいてデータ電圧がデータラインに供給される。

20

【0014】

したがって、温度情報に基づいて選択された補償データに基づいて液晶表示装置が階調データを補償するので、液晶表示装置の周辺又は内部の温度に適応して液晶の応答速度を高速化することができる。

【0015】

また、本発明の他の実施例による表示システムの駆動方法は、複数のゲートラインと、前記ゲートラインと絶縁されて交差する複数のデータラインと、前記ゲートラインと前記データラインとにより囲まれた領域に形成され前記ゲートライン及び前記データラインに連結されている複数のスイッチング素子と、前記スイッチング素子により制御される複数の画素と、を備えた表示システムの駆動方法であって、(a)前記ゲートラインにスキャン信号が順次供給される段階と、(b)前記表示システムの周辺又は内部の温度に関する情報である温度情報と垂直同期信号の周波数と、現在フレームの階調データと以前フレームの階調データとを考慮して、第1補償データを複数の温度区間別に記憶する第1メモリから前記第1補償データが読み出されたか、または、前記液晶表示装置の特性を考慮して設定された第2補償データを記憶する第2メモリから前記第2補償データが読み出される段階と、(c)前記第1メモリから前記シリアルパラレル変換部に前記第1補償データを伝送するためのクロック信号の伝送クロックにตอบสนองしてパラレル変換される前記第1補償データ及び前記第2メモリに記憶される前記第2補償データのうちいずれか一方を出力する段階と、(d)前記第1及び第2補償データに基づいて前記階調データが補償され、補償された前記階調データに基づいてデータ電圧が前記データラインに供給される段階と、を含む。

30

40

【0016】

この表示システムの駆動方法では、(b)段階において、温度情報に基づいて、複数の補償データが読み出される。(c)段階において、現在フレームの階調データと以前フレームの階調データとに基づいて、液晶表示装置における液晶の応答速度を向上させるのに適した補償データが、複数の補償データから読み出される。(d)段階において、補償データに基づいて階調データが補償され、補償された階調データに基づいてデータ電圧が液

50

晶表示装置に供給される。

【 0 0 1 7 】

したがって、温度情報に基づいて選択された補償データに基づいて液晶表示装置が階調データを補償するので、液晶表示装置の周辺又は内部の温度に適応して液晶の応答速度を高速化することができる。

【 0 0 1 8 】

本発明に係る表示システムの駆動装置は、複数のゲートラインと、前記ゲートラインと絶縁されて交差する複数のデータラインと、前記ゲートラインと前記データラインとにより囲まれた領域に形成され前記ゲートライン及び前記データラインに連結されている複数のスイッチング素子と、前記スイッチング素子により制御される複数の画素と、を備えた表示システムの駆動装置であって、前記ゲートラインにスキャン信号を提供するスキャン駆動部と、前記データラインにデータ信号を提供するデータ駆動部と、前記液晶表示装置における液晶の応答速度を向上させるための第1補償データを複数の温度区間別に記憶する第1メモリと、前記液晶表示装置の特性を考慮して設定された第2補償データを記憶する第2メモリと、以前フレームの前記階調データ及び現在フレームの前記階調データを考慮して、前記第1補償データを前記第1メモリから読み出し前記第1補償データに基づいて前記階調データを補償する、あるいは前記第2補償データを前記第2メモリから読み出し前記第2補償データに基づいて前記階調データを補償するタイミング制御部とを含み、前記タイミング制御部は、前記第1メモリからクロック信号に응答してパラレル変換される前記第1補償データ及び前記第2メモリに記憶される前記第2補償データのうちいずれか一方を出力する第1スイッチング部とを含む。

【 0 0 1 9 】

この表示システムの駆動装置では、タイミング制御部が、温度情報に基づいて選択された補償データを外部の画像信号ソースから受け取って記憶する。タイミング制御部が、以前フレームの階調データと現在フレームの階調データとを考慮して、補償データを読み出す。タイミング制御部が、補償データに基づいて、階調データを補償して出力する。データ駆動部が、補償された階調データに基づいて、データ電圧をデータラインに供給する。スキャン駆動部が、ゲートラインにスキャン信号を順次供給する。

【 0 0 2 0 】

したがって、温度情報に基づいて選択された補償データに基づいて液晶表示装置が階調データを補償するので、液晶表示装置の周辺又は内部の温度に適応して液晶の応答速度を高速化することができる。

【 発明の効果 】

【 0 0 2 1 】

本発明に係る表示システムでは、温度情報に基づいて選択された第1補償データに基づいて液晶表示装置が階調データを補償することができるので、液晶表示装置の周辺又は内部の温度に適応して液晶の応答速度を高速化することができる。また、第1補償データに基づいて階調データを補償できない場合でも、第2補償データに基づいて階調データを暫定的に補償することができる。

【 0 0 2 2 】

本発明に係る表示システムの駆動方法では、温度情報に基づいて選択された補償データに基づいて液晶表示装置が階調データを補償するので、液晶表示装置の周辺又は内部の温度に適応して液晶の応答速度を高速化することができる。

【 0 0 2 3 】

本発明の他の実施例による表示システムの駆動方法では、温度情報に基づいて選択された補償データに基づいて液晶表示装置が階調データを補償するので、液晶表示装置の周辺又は内部の温度に適応して液晶の応答速度を高速化することができる。

【 0 0 2 4 】

本発明に係る表示システムの駆動装置では、温度情報に基づいて選択された補償データに基づいて液晶表示装置が階調データを補償するので、液晶表示装置の周辺又は内部の温

度に適応して液晶の応答速度を高速化することができ、第1補償データに基づいて階調データを補償できない場合でも、第2補償データに基づいて階調データを暫定的に補償することができる。

【図面の簡単な説明】

【0025】

【図1】図1は、中間グレーでの周辺温度別液晶の応答速度の変化を示すグラフである。

【図2】図2は、液晶表示装置において各画素の等価回路を示す図である。

【図3】図3は、一般的な駆動方式で印加される場合のデータ電圧及び画素電圧を示す図である。

【図4】図4は、図3による駆動方法による液晶表示装置の透過率を示す図である。

10

【図5】図5は、本発明による表示システムを説明するための図である。

【図6】図6は、図5の画像信号ソースの一例を説明するための図である。

【図7】図7は、図5の液晶表示装置の一例を説明するための図である。

【図8】図8は、図7の液晶表示装置の一実施例を説明するための図である。

【図9】図9は、図7の液晶表示装置の他の実施例を説明するための図である。

【図10】図10は、図9のタイミング制御部の外部EEPROMを用いてフレームブランキング期間でLUTを変更するタイミング図である。

【図11】図11は、EEPROMに記憶される複数のLUT及び前記LUTのそれぞれに対応するチェックサムデータの一例を説明するための図である。

【発明を実施するための形態】

20

【0026】

以下、添付図面を参照して、本発明をより詳細に説明する。

【0027】

一般に、液晶表示装置は、スキャン信号を伝達する複数のゲートラインと、ゲートラインに交差して形成されてデータ電圧を伝達する複数のデータラインとを含む。また、液晶表示装置は、ゲートラインとデータラインとにより囲まれた領域に形成されゲートラインとデータラインとに連結される複数のスイッチング素子と、スイッチング素子により制御される複数の画素とをさらに含む。

【0028】

液晶表示装置において、各画素は液晶を誘電体として有するキャパシタ、即ち、液晶キャパシタとしてモデリングすることができるが、このような液晶表示装置での各画素の等価回路は図2のようである。

30

【0029】

図2に示したように、液晶表示装置の各画素は、データライン(Dp)とゲートライン(Gq)とにそれぞれソース電極とゲート電極とが連結される薄膜トランジスタ(以下、TFT)10により制御される。ここで、各画素は、TFT10のドレーン電極に接続された画素電極(図示せず)と、共通電圧(Vcom)が印加されている共通電極(図示せず)と、その間に存在する液晶とを含む。TFT10がON/OFFすることにより、画素電極(図示せず)と共通電極(図示せず)との間にかけられる電圧が変えられて、画素電極(図示せず)と共通電極(図示せず)との間にある液晶における光の透過率が変化させられる。このとき、画素電極(図示せず)と共通電極(図示せず)との間にある液晶は、液晶キャパシタ(Clc)として作用する。また、液晶キャパシタ(Clc)の容量を保持するために、TFT10のドレーン電極にストレージキャパシタ(Cst)が液晶キャパシタ(Clc)と並列に連結されている。

40

【0030】

動作時、ゲートライン(Gq)にゲートオン信号が印加されてTFT10がターンオンされると、データライン(Dp)に供給されたデータ電圧(Vd)がTFT10を通じて画素電極(図示せず)に印加される。そうすると、画素電極(図示せず)に印加される画素電圧(Vp)と共通電極(図示せず)に印加される共通電圧(Vcom)との差に該当する電界が液晶(図2では、等価的に液晶キャパシタ(Clc)で示した)に印加されて

50

、電界の強さに対応する透過率で光が透過されるようにする。この際、画素電圧 (V_p) は、1フレーム期間維持されなければならないが、図2において、ストレージキャパシタ (C_{st}) は、画素電極に印加された画素電圧 (V_p) を1フレーム期間維持するために、補助的に用いられる。

【0031】

一方、液晶は、誘電率異方性を有するので、液晶の方向によって誘電率が相違するという特性がある。即ち、電圧が印加されるにしたがって、液晶の方向子が変化すると、誘電率も変化して、これによって液晶キャパシタ (C_{lc}) のキャパシタンス (以下では、これを液晶キャパシタンスという) も変化する。TFT10がターンオンされる期間に液晶キャパシタ (C_{lc}) に電荷を供給した後、TFT10がターンオフ状態になるが、 $Q = CV$ であるので、液晶キャパシタンスが変化すると、液晶にかかる画素電圧 (V_p) も変化する。

10

【0032】

ノーマリーホワイトモード (Normally white mode) であるTN (Twisted Nematics) 液晶表示装置を例として挙げると、画素に供給される画素電圧が0Vである場合には、液晶分子が基板に平行な方向に配列されているので、液晶キャパシタンスは、 $C(0V) = \epsilon A/d$ になる。ここで、 ϵ は、液晶分子が基板に平行な方向に配列された場合、即ち、液晶分子が光の方向と垂直方向に配列された場合の誘電率を示し、 A と d とは、それぞれ液晶表示装置基板の面積と基板間の距離を示す。フルブラック (full black) を実現するための電圧が5Vとすると、液晶に5Vが印加される場合、液晶分子が基板に垂直方向に配列されるので、液晶キャパシタンスは、 $C(5V) = \epsilon' A/d$ になる。TNモードに用いられる液晶の場合には、 $\epsilon' - \epsilon > 0$ であるので、液晶に印加される画素電圧が高くなるほど、液晶キャパシタンスが大きくなる。

20

【0033】

n 番目フレームでフルブラックを作るために、TFTが充電させなければならない電荷量は、 $C(5V) \times 5V$ である。しかし、以前フレームである $n-1$ 番目フレームでフルホワイト ($V_{n-1} = 0V$) であったと仮定すると、TFTがターンオンする瞬間は、液晶が応答する前の状態であるので、液晶キャパシタンスは $C(0V)$ の状態である。従って、フルブラックを作るために、 n 番目フレームで5Vのデータ電圧 (V_d) を印加しても、実際に画素に充電される電荷量は $C(0V) \times 5V$ になり、 $C(0V) < C(5V)$ であるので、液晶に実際に供給される画素電圧 (V_p) は、5V未満の画素電圧が (例えば、3.5V) が印加されて、フルブラックが実現されない。

30

【0034】

また、次フレームである $n+1$ 番目フレームでフルブラックを実現するためにデータ電圧 (V_d) を5V印加した場合に、液晶に充電される電荷量が $C(3.5V) \times 5V$ になり、結果的に液晶に供給される電圧 (V_p) は、3.5V ~ 5Vになる。このような過程を繰り返すと、結局幾つかのフレーム期間の後でなければ画素電圧 (V_p) が所望する電圧に到達しないことになる。

40

【0035】

これを階調の観点で説明すると、任意の画素に印加される信号 (画素電圧) が低い階調から高い階調に (または、高い階調から低い階調に) 変化する場合、現在フレームの階調は、以前フレームの階調の影響を受けるので、すぐ所望する階調に到達せず、幾つかのフレーム期間が経過した後でなければ所望する階調に到達しない。同様に、現在フレームの画素の透過率は、以前フレームの画素の透過率の影響を受けて、幾つかのフレーム期間が経過した後でなければ所望する透過率にならない。

【0036】

一方、以前フレームである $n-1$ 番目フレームがフルブラックであり、即ち、画素電圧 (V_p) が5Vであり、現在フレームである n 番目フレームでフルブラックを実現するために、5Vのデータ電圧が印加されたとすると、液晶キャパシタンスは $C(5V)$ である

50

ので、画素には $C(5V) \times 5V$ に該当する電荷量が充電され、これにより液晶の画素電圧 (V_p) は $5V$ になる。

【0037】

このように、液晶に実際に供給される画素電圧 (V_p) は、現在フレームに供給されるデータ電圧のみならず、以前フレームの画素電圧 (V_p) によっても決定されることが分かる。

【0038】

図3は、一般的な駆動方式で印加される場合のデータ電圧及び画素電圧を示す図である。

【0039】

図3に示したように、一般的な駆動方式では、以前フレームの画素電圧 (V_p) を考慮せず、目標画素電圧 (V_w) に該当するデータ電圧 (V_d) をフレームごとに印加している。従って、実際液晶に印加される電圧である実際画素電圧 (V_p) は、前述したように以前フレームの画素電圧に対応する液晶キャパシタンスにより目標画素電圧 (V_w) より低くまたは高くなる。従って、幾つかのフレーム期間が経過した後でなければ目標画素電圧 (V_w) に到達しないことになる。

【0040】

図4は、図3に示す一般的な駆動方法による液晶表示装置の透過率を示す図である。

【0041】

図4に示したように、一般的な駆動方式では、前述したように1フレーム期間に実際画素電圧 (V_p 、図3参照) が目標画素電圧 (V_w 、図3参照) に到達しないので、液晶の透過率が幾つかのフレーム期間を経過した後でなければ目標透過率に到達しないことになる。

【0042】

しかし、本発明では、現在フレームの画像信号 (P_n) が入力されて、以前フレームの画像信号 (P_{n-1}) と次フレームの画像信号 (P_{n+1}) とを比較して次のような補償画像信号 ($P_{n'}$) を生成した後、補償画像信号 ($P_{n'}$) を各画素に印加する。ここで、画像信号 (P_n) は、液晶表示装置がアナログ駆動方式を採用する場合には、データ電圧を意味するが、デジタル駆動方式を採用する場合には、データ電圧を制御するために二進化された階調信号 (または、階調データ) を用いるので、実際に画素に印加される電圧の補償は、階調信号の補償を通じて達成される。

【0043】

第一に、現在フレームの画像信号 (データ電圧または階調信号) が以前フレームの画像信号と同じであるか、類似していると、補償を行わない。

【0044】

第二に、現在フレームの階調信号が以前フレームの階調信号より高い場合には、現在フレームの階調信号より更に高い補償された階調信号を出力し、現在フレームの階調信号が以前フレームの階調信号より低い場合には、現在フレームの階調信号より更に低い補償された階調信号を出力する。この際、補償が行われる程度は、現在フレームの階調信号と以前フレームの階調信号と次フレームの階調信号との差に比例する。

【0045】

以上では、液晶の応答速度を高速化する概念を簡略に説明し、以下では本発明と関連して温度変化に対応して液晶の応答速度を補償することにより、応答速度を高速化するための実施例を説明する。

【0046】

図5は、本発明による表示システムを説明するための図であって、特に、温度補償のための表示システムを示す。

【0047】

図5を参照すると、温度補償のための表示システムは、原始階調データと補償データとを出力する画像信号ソース100と、原始階調データ及び補償データに基づいて画像を表

10

20

30

40

50

示する液晶表示装置 200 とを含む。

【0048】

画像信号ソース 100 は、データ処理部 110、メモリ (ROM) 120 及びマイクロコントローラ 130 を含む。画像信号ソース 100 は、画像を表示するための原始階調データを液晶表示装置 200 に出力し、感知される温度信号に対応する補償データを液晶表示装置 200 に出力する。ここで、画像信号ソース 100 は、コンピュータに採用される本体や TV に採用される信号処理ブロック等として液晶表示装置 200 に連結される多様なホストである。

【0049】

より詳細には、データ処理部 110 は、画像を表示するための原始階調データ (R, G, B) を液晶表示装置 200 に出力する。

10

【0050】

メモリ (ROM) 120 は、液晶表示装置 200 に具備される液晶の応答速度を向上させるための温度区間別に補償データを記憶する。この際、補償データは、一定温度区間別に分離された互いに異なる複数のルックアップテーブル (以下、LUT とする) としてメモリ (ROM) 120 に記憶されることが好ましい。ここで、LUT は、階調の値と補償データとを対応づけたテーブルである。

【0051】

マイクロコントローラ 130 は、外部の温度センサー 50 により感知される温度信号に対応して、メモリ (ROM) 120 に記憶されている複数の LUT のうちいずれか一つから、該当温度に対応する補償データ 132 を選択して読み出して液晶表示装置 200 に出力する。

20

【0052】

一方、液晶表示装置 200 は、タイミング制御部 210、第 1 メモリ (EEPROM) 220、第 3 メモリ (SDRAM) 230、データドライバー 240 及び液晶パネル 250 を含み、画像信号ソース 100 から原始階調データ (R, G, B) が提供されることにより、第 1 メモリ (EEPROM) 220 を経由して入力される補償データ 222 に基づいて液晶の応答速度を高速化するための補償階調データ (R', G', B') を生成して画像を表示する。ここで、補償データ 222 は、液晶表示装置 200 の周辺温度に適應するデータであることが好ましく、周辺温度が変動することによって画像信号ソースにより更新されることが好ましい。

30

【0053】

具体的には、タイミング制御部 210 は、データ処理部 110 から原始階調データ (R, G, B) が提供されて、原始階調データ (R, G, B) を液晶パネル 250 に適合するように変換してデータドライバー 240 に提供する。すなわち、タイミング制御部 210 は、液晶の応答速度を高速化するために、以前フレームに対応する原始階調データと現在フレームに対応する原始階調データとに基づいて、補償階調データ (R', G', B') を生成してデータドライバー 240 に提供する。

【0054】

第 1 メモリ (EEPROM) 220 は、マイクロコントローラ 130 から補償データ 132 の提供を受けて記憶し、タイミング制御部 210 の要請に応答して補償データ 222 をタイミング制御部 210 に提供する。この際、補償データは、一定温度区間別に分離された互いに異なる複数のルックアップテーブル (以下、LUT とする) として第 1 メモリ (EEPROM) 220 に記憶されることが好ましい。

40

【0055】

仮に、原始階調データが 8 ビット (RGB データは、24 ビット) であると、全体階調である 8 ビットそれぞれに対応する補償データである可能性もあり、8 ビットよりは小さい 4 または 6 ビット等それぞれに対応する補償データである可能性もある。4 ビットまたは 6 ビットの提供を受けると、マイクロコントローラ 130 では、液晶の応答速度を高速化するための補償として、4 ビットまたは 6 ビットに対応した LUT を用いて補償し、残

50

りのビットに対応して補間法 (i n t e r p o l a t i o n) を用いて8ビットに補間して補償することが好ましい。

【 0 0 5 6 】

第3メモリ (S D R A M) 2 3 0 は、タイミング制御部 2 1 0 を経由して原始階調データが提供されて、原始階調データを記憶する。第3メモリ (S D R A M) 2 3 0 は、タイミング制御部 2 1 0 の要請に应答して該当原始階調データをタイミング制御部 2 1 0 に出力する。

【 0 0 5 7 】

データドライバー 2 4 0 は、タイミング制御部 2 1 0 から補償階調データ (R ' , G ' , B ') が提供されて、これをアナログ電圧形態に変換して液晶パネル 2 5 0 に形成されたデータラインに提供する。

10

【 0 0 5 8 】

動作時、前記した表示システムを零下 (0 以下) で動作させた時、初期には低温区間に適合した L U T を用いて液晶の応答速度を高速化する動作を行い、時間が経過して内部発熱によって漸次温度が上昇することにより、上昇された温度区間に適合した L U T を用いて液晶の応答速度を高速化する動作を行う。

【 0 0 5 9 】

仮に、表示システムが自動方式に設定されている場合、温度センサー 5 0 により感知される温度区間が変更されたときマイクロコントローラ 1 3 0 が判断したときに、マイクロコントローラ 1 3 0 が L U T 変更を待機し、チャンネル変更等のイベント発生時点に L U T に対応する補償データ 1 3 2 をメモリ (R O M) 1 2 0 から読み出して第1メモリ (E E P R O M) 2 2 0 に提供する。これにより、温度に適応して液晶の応答速度を高速化する。この際、補償データ 1 3 2 、 2 2 2 を伝送する途中、液晶表示装置 2 0 0 による記憶の誤動作を防止するためには、液晶表示装置 2 0 0 の電源も共に制御することが好ましい。

20

【 0 0 6 0 】

一方、表示システムが受動方式に設定されている場合、マイクロコントローラ 1 3 0 と第1メモリ (E E P R O M) 2 2 0 との間に連結された I 2 C バスを制御することにより、第1メモリ (E E P R O M) 2 2 0 の L U T を変更することが可能である。この際にも、I 2 C バスを通じて L U T に記憶されたデータを伝送する途中、液晶表示装置 2 0 0 による記憶の誤動作を防止するためには、液晶表示装置 2 0 0 の電源も共に制御することが好ましい。

30

【 0 0 6 1 】

L U T が第1メモリ (E E P R O M) 2 2 0 に記憶された後に、マイクロコントローラ 1 3 0 でタイミング制御部 2 1 0 を直接制御して、第1メモリ (E E P R O M) 2 2 0 でタイミング制御部 2 1 0 の内部 R O M に L U T をダウンロードすることが可能である。

【 0 0 6 2 】

この際、ユーザは、L U T が変更される時間が過度に長いと判断される場合、画面が消える現象を不良であると認識する可能性がある。この際、画像信号ソース 1 0 0 のメモリ (R O M) 1 2 0 に既に記憶された特定アラームメッセージを見せることにより、ユーザの不満を低減することが可能である。

40

【 0 0 6 3 】

図 6 は、図 5 の画像信号ソース 1 0 0 の一例を説明するための図であって、特に、温度補償のための画像信号ソース 1 0 0 の一例を説明するための図である。

【 0 0 6 4 】

図 6 を参照すると、画像信号ソース 1 0 0 は、データ処理部 1 1 0 、メモリ (R O M) 1 2 0 、補助メモリ (R O M) 1 2 5 、マイクロコントローラ 1 3 0 、アナログ - デジタル変換部 (A D C) 1 3 5 及び電圧発生部 1 4 0 を含む。

【 0 0 6 5 】

データ処理部 1 1 0 は、画像を表示するための原始階調データ (R , G , B) を液晶表示装置 2 0 0 に出力する。

50

【0066】

メモリ（ROM）120は、液晶表示装置200に備えられる液晶の応答速度を向上させるための補償データ、好ましくは温度区間別に補償データを記憶する。この際、補償データは、一定温度区間別に区別された互いに異なる複数のLUTとしてメモリ（ROM）120に記憶されることが好ましい。例えば、-10～0の温度区間に対応して補償データを記憶する第1LUTと、0～10の温度区間に対応して補償データを記憶する第2LUTと、10～20の温度区間に対応して補償データを記憶する第3LUTと、20～30の温度区間に対応して補償データを記憶する第4LUT等が、メモリ（ROM）120に記憶される。

【0067】

10

補助メモリ（ROM）125は、本体またはリモコンで項目別特性値を変更するに必要なデータであるOSD（On Screen Display）データを記憶する。一般に、TVのような画像信号ソースには、表示装置の多様な機能をユーザが直接制御することができるようにするOSD機能が存在するが、この際に用いられるデータがOSDデータである。特に、本発明に関して、液晶表示装置の応答速度をユーザが直接制御することができるOSD項目が記憶されていることが好ましい。例えば、OSD項目に<温度に反応するモード>と<基本値維持モード>等に分割して設定することにより、動画画像画質に敏感なユーザの不満を解消することができる。

【0068】

マイクロコントローラ130は、データ処理部110が原始階調データ（R，G，B）を出力することによって、原始階調データを表示するための各種同期信号（Hsync，Vsync）と、データイネイブル信号（DE）と、メインクロック（MCLK）を液晶表示装置200に出力する。また、マイクロコントローラ130は、外部の温度信号をデジタル形態に変換するアナログ-デジタル変換部（ADC）135を経由して温度データが入力されて、複数のLUTのうち、該当温度に対応する補償データ132を読み出して液晶表示装置200に出力する。

20

【0069】

即ち、温度信号が、温度センサー50からアナログ-デジタル変換部（ADC）135に入力されて、アナログ-デジタル変換部（ADC）135でアナログ信号からデジタル信号に変換され、アナログ-デジタル変換部（ADC）135からマイクロコントローラ130へ出力される。温度信号が既に設定された温度区間を外れるか否かをマイクロコントローラ130がチェックして、温度区間を外れるとチェックされる場合には、該当温度に対応するLUTがメモリ（ROM）120から読み出され、読み出されたLUTから補償データ132が読み出されて液晶表示装置200に提供される。この際、補償データ132の伝送経路としては、集積回路間の通信リンクを提供する2つの線の両方向直列バスであるI2C（Inter-IC）バス方式を採用することが好ましい。

30

【0070】

電圧発生部140は、マイクロコントローラ130の動作のための電源を供給する。特に、マイクロコントローラ130が補償データ132を液晶表示装置200に提供するとき、誤動作を防止するためにマイクロコントローラ130に独立的に電源を供給することが好ましい。

40

【0071】

図7は、図5の液晶表示装置200の一例を説明するための図であって、特に、温度補償のための液晶表示装置200の一例を説明するための図である。

【0072】

図7に示したように、液晶表示装置200は、タイミング制御部210、第1メモリ（EEPROM）220、第3メモリ（SDRAM）230、データドライバ240、液晶パネル250、スキャンドライバ260及び電圧発生部270を含む。

【0073】

タイミング制御部210は、画像信号ソース100（図5参照）のデータ処理部110

50

(図5参照)から原始階調データ(R, G, B)を受け取る。タイミング制御部210は、画像信号ソース100(図5参照)のマイクロコントローラ130(図5参照)から、各種同期信号(Hsync、Vsync)とデータイネ이블信号(DE)とメインクロック(MCLK)とを受け取る。タイミング制御部210は、温度に適應して液晶の応答速度を高速化するための補償階調データ(R', G', B')と補償階調データ(R', G', B')を出力するためのデータ駆動信号(LOAD、STH)とをデータドライバー240に出力し、補償階調データ(R', G', B')を出力するためのスキャン駆動信号(GATE CLK、STV)をスキャンドライバー260に出力する。

【0074】

具体的には、タイミング制御部210が、第1メモリ(EEPROM)220を経由してマイクロコントローラ130から補償データ222を受け取る。タイミング制御部210が、補償データ222をLUTとして記憶する。もちろん、前記したLUT形態の補償データ222を記憶するために、タイミング制御部210は、別のメモリ(図示せず)を更に具備してもよい。

【0075】

次に、タイミング制御部210は、画像信号ソース100に具備されるデータ処理部110から原始階調データ(R, G, B)を受け取る。タイミング制御部210は、LUT形態に記憶された補償データ222に基づいて、液晶の応答速度を高速化するために、現在フレームの階調データと以前フレームの階調データとを考慮して補償階調データ(R', G', B')を生成する。タイミング制御部210は、補償階調データ(R', G', B')をデータ信号に変換してデータドライバー240に出力する。

【0076】

第1メモリ(EEPROM)220は、液晶の応答速度を高速化する補償のための補償データ132を一時的に記憶し、タイミング制御部210の要請に應答して記憶された補償データ222を提供する。特に、補償データ222は、温度に適應するようにデータ補償程度を決定して記憶されることが好ましい。仮に温度の変動がある場合、第1メモリ(EEPROM)220は、マイクロコントローラ130から変動された温度に対応される補償データ132を受け取って記憶し、タイミング制御部210の要請に應答して記憶された補償データ222をタイミング制御部210に出力する。

【0077】

第3メモリ(SDRAM、Synchronous DRAM)230は、原始階調データを記憶する。具体的に、第3メモリ(SDRAM)230を、第1メモリバンク(SDRAM #1)232と第2メモリバンク(SDRAM #2)234とに論理的に分割する。第1メモリバンク(SDRAM #1)232には、現在フレームの1/2に該当する原始階調データが記録される間、第2メモリバンク(SDRAM #2)234から以前フレームの1/2に該当される原始階調データが読み取られる。もちろん、その逆も可能である。このように、第3メモリ(SDRAM)230を第1メモリバンク(SDRAM #1)232と第2メモリバンク(SDRAM #2)234とに論理的に分割することにより、データの記録動作と読み取り動作を連続的に行うことができる。

【0078】

データドライバー240は、タイミング制御部210から補償階調データ(R', G', B')が受信されるにつれて、該当階調電圧(データ電圧またはデータ信号)に変更し、変更されたデータ信号(D1、D2、...、Dm)を液晶パネル250に供給する。

【0079】

液晶パネル250には、ゲートオン信号を伝達するための複数のゲートライン(走査ラインまたはスキャンライン)が形成されており、変更されたデータ信号(D1、D2、...、Dm)を伝達するためのデータライン(またはソースライン)が形成されている。ゲートラインとデータラインとにより囲まれた領域は、それぞれ画素を形成する。各画素、データライン(Dp)とゲートライン(Gq)とにそれぞれソース電極とゲート電極とが連結される薄膜トランジスタ110'により制御される。ここで、各画素は、薄膜トラ

10

20

30

40

50

ンジスタ１１０'のドレイン電極に接続された画素電極（図示せず）と、共通電圧（ V_{com} ）が印加されている共通電極（図示せず）と、その間に存在する液晶とを含む。薄膜トランジスタ１１０'がON/OFFすることにより、画素電極（図示せず）と共通電極（図示せず）との間にかけられる電圧が変えられて、画素電極（図示せず）と共通電極（図示せず）との間にある液晶における光の透過率が変化させられる。このとき、画素電極（図示せず）と共通電極（図示せず）との間にある液晶は、液晶キャパシタ（ C_{lc} ）として作用する。また、液晶キャパシタ（ C_{lc} ）の容量を保持するために、薄膜トランジスタ１１０'のドレイン電極にストレージキャパシタ（ C_{st} ）が液晶キャパシタ（ C_{lc} ）と並列に連結されている。

【００８０】

10

スキャンドライバー２６０は、スキャン駆動信号（ $GATE\ CLK$ 、 STV ）に基づいて、ゲートラインを活性化させて薄膜トランジスタ１１０'をターンオンさせるためのゲートオン信号（ $S1$ 、 $S2$ 、 $S3$ 、...、 S_n ）を順次印加する。

【００８１】

第２電圧発生部２７０は、液晶表示装置２００の電源を制御する。通常的に温度に適応する補償データ１３２を記憶するＬＵＴを第１メモリ（ $EEPROM$ ）２２０に記憶する間、誤動作を防止しなければならないので、第２電圧発生部２７０を用いて液晶表示装置２００の電源を制御することが好ましい。

【００８２】

以上では、デジタルインターフェースを具備して、外部からデジタル値である階調データの提供を受ける液晶表示装置を主として説明したが、当業者なら外部から提供されるアナログ値をデジタル値に変換するインターフェースを具備するアナログ液晶表示装置にも同様に適用することができるのは自明である。

20

【００８３】

以上では、液晶表示装置が画像信号ソースから原始階調データと共に原始階調データを用いて表示する時、液晶の応答速度を温度に適応して高速化するために、補償データの提供を受けることを説明した。しかし、当業者なら、液晶表示装置が画像信号ソースから原始階調データのみを提供受け、液晶表示装置が自体の内部温度を感知して原始階調データを温度によって補償することもできる。

【００８４】

30

この際、液晶表示装置は、温度区間別に補償データを記憶する複数のＬＵＴを具備し、感知される温度によってＬＵＴを選択し、選択されたＬＵＴを用いた補償を通じて温度に適応する液晶の応答速度を維持することもできるのは自明である。

【００８５】

図８は、図７の液晶表示装置２００の他の一例を説明するための図である。説明の便宜上、図７で説明したタイミング制御部２１０と第１メモリ（ $EEPROM$ ）２２０のみを図示する。

【００８６】

図８に示したように、本発明の他の実施例によるタイミング制御部２１０は、シリアル-パラレル変換部２１１０、第２メモリ（ ROM ）２１２０、第１スイッチング部２１３０、第２スイッチング部２１４０、第３スイッチング部２１５０及び RAM ２１６０を含む。第１メモリ（ $EEPROM$ ）２２０には、複数のＬＵＴが記憶されている。ここで、ＬＵＴは、階調の値と第１補償データとを対応づけたテーブルである。第１メモリ（ $EEPROM$ ）２２０は、 TV セット（図５に示す画像信号ソース１００）から提供されるＬＵＴ選択信号に基づいて、ＬＵＴ選択信号に対応するＬＵＴを選択する。 RAM ２１６０は、選択されたＬＵＴを受け取り記憶する。タイミング制御部２１０は、 RAM ２１６０に記憶されたＬＵＴを用いて液晶の応答速度を高速化する補正動作を行う。第１スイッチング部２１３０、第２スイッチング部２１４０及び第３スイッチング部２１５０は、マルチプレクサで実現する。

40

【００８７】

50

シリアル - パラレル変換部 2110 は、第 1 メモリ (EEPROM) 220 から提供されるシリアルタイプの第 1 補償データをパラレル変換して、第 1 スイッチング部 2130 に出力する。

【0088】

第 2 メモリ (ROM) 2120 は、液晶表示装置に具備される液晶の応答速度を向上させるための第 2 補償データを記憶する。第 2 メモリ (ROM) 2120 に記憶される第 2 補償データは、液晶表示装置 200 を製造する製造者側で液晶表示装置 200 に最適に設定したデータである。例えば、第 2 補償データは、周辺温度が平均的な温度である場合の補償データとしてもよい。

【0089】

第 1 スイッチング部 2130 は、伝送クロック (I2C_LI) に応答して、シリアル - パラレル変換部 2110 から出力される第 1 補償データ 222 及び第 2 メモリ (ROM) 2120 から出力される第 2 補償データのいずれか一方が RAM 2160 に記憶されるように出力する。

ここで、伝送クロック (I2C_LI) は、第 1 メモリ (EEPROM) 220 からシリアル - パラレル変換部 2110 に第 1 補償データを伝送するためのクロック信号である。例えば、伝送クロック (I2C_LI) がアクティブ状態である場合、シリアル - パラレル変換部 2110 から出力される第 1 補償データを RAM 2160 に出力し、伝送クロック (I2C_LI) が非アクティブ状態である場合、第 2 メモリ (ROM) 2120 から出力される第 2 補償データを RAM 2160 に出力する。これにより、第 1 補償データが伝送されない場合でも、第 2 補償データにより液晶の応答速度を向上させるための補償を行うことができる。

【0090】

第 2 スイッチング部 2140 は、伝送クロック (I2C_LI) に応答して、シリアルクロック SCL 及びドットクロック DCLK のいずれか一方を第 3 スイッチング部 2150 に出力する。ここで、シリアルクロック SCL は、シリアル - パラレル変換部 2110 を制御するためのクロック信号である。ドットクロック DCLK は、画素を制御するためのクロック信号である。例えば、伝送クロック (I2C_LI) がアクティブ状態である場合、シリアルクロック SCL を第 3 スイッチング部 2150 に出力し、伝送クロック (I2C_LI) が非アクティブ状態である場合、ドットクロック DCLK を第 3 スイッチング部 2150 に出力する。これにより、第 1 補償データのシリアル - パラレル変換部 2110 への伝送が開始されるまでは、ドットクロック DCLK に同期して第 1 補償データ又は第 2 補償データが RAM 2160 に記憶されるようにし、第 1 補償データのシリアル - パラレル変換部 2110 への伝送が開始された後は、シリアルクロック SCL に同期して第 1 補償データ又は第 2 補償データが RAM 2160 に記憶されるようにすることが可能である。

【0091】

第 3 スイッチング部 2150 は、伝送完了クロック (I2C_DONE) に応答して、第 1 スイッチング部 2130 から出力されるデータが RAM 2160 に記憶されることを制御するために、第 2 スイッチング部 2140 から出力されるクロック及びドットクロック DCLK のいずれか一方を RAM 2160 に出力する。ここで、伝送完了クロック (I2C_DONE) は、シリアル - パラレル変換部 2110 への第 1 補償データの伝送を完了させるためのクロック信号である。例えば、伝送完了クロック (I2C_DONE) がアクティブ状態である場合、ドットクロック DCLK を RAM 2160 に出力し、伝送完了クロック (I2C_DONE) が非アクティブ状態である場合、第 2 スイッチング部 2140 から出力されるクロックを RAM 2160 に出力する。これにより、第 1 補償データのシリアル - パラレル変換部 2110 への伝送が行われていないときは、ドットクロック DCLK に同期して第 1 補償データ又は第 2 補償データが RAM 2160 に記憶されるようにし、第 1 補償データのシリアル - パラレル変換部 2110 への伝送が行われている間は、シリアルクロック SCL に同期して第 1 補償データ又は第 2 補償データが RAM 2

10

20

30

40

50

160に記憶されるようにすることが可能である。すなわち、第1補償データのシリアル-パラレル変換部2110への伝送が行われているか否かに応じて、第1補償データ又は第2補償データがRAM2160に記憶されるタイミングを変えることができる。

【0092】

以上では、液晶の応答速度を高速化するために、周辺温度に基づいて互いに異なる温度区間に対応する複数のLUTのうち、いずれか一つを読み出して用いることを説明した。

【0093】

しかし、液晶の応答速度に影響する要素には、前記した周辺温度以外に、周波数すなわち垂直同期信号が更に存在する。即ち、液晶の応答速度を補償するための補償量は、周辺温度が高温であるほど、小さくても所望する目標電圧値に到達することができる(図1, 図3参照)。また、液晶の応答速度を補償するための補償量は、垂直同期信号の周波数が上昇するほど、より短くなった1フレーム期間内に目標電圧値に到達する必要が生ずるため、大きくならなければならない(図3参照)。

【0094】

一方、第1メモリ(EEPROM)220で選択されたLUTに対応するデータが伝送クロック(I2C_LI)により電源オフなしにRAM2160に記憶される時、ドットクロックCLKより非常に遅い(クロック周期が長い)シリアルクロックSCLを用いるので、フレームとフレームとの間の時間すなわちフレームブランキング期間で、LUTをRAM2160に記憶する動作を行わなければならない。

【0095】

これにより、動画像のように実時間に入力される階調データに対するオーバーシュートする従来のLUT値を用いると、データ衝突及びローディング時間遅延によりユーザに観察される画面上には、ノイズや色反転、階調変化等の歪曲現象を誘発するおそれがある。

【0096】

即ち、一つのフレーム内に変動前の温度区間に対応するLUTと変動後の温度区間に対応するLUTとが混在しているので、ユーザ側では画面に歪曲が発生したと誤解するおそれがある。

【0097】

以下では、液晶の応答速度を高速化するために、周辺温度のみならず垂直同期信号の変化をも考慮して選択されたLUTを適用することにより、別に電源をオフさせなくても、ユーザ側になめらかな画像を表示することが可能な例について、図9を参照して説明する。

【0098】

図9は、図7に図示された液晶表示装置の他の実施例を説明するための図である。説明の便宜上、図7で説明したタイミング制御部210と第1メモリ(EEPROM)220のみを図示する。

【0099】

図9に示したように、本発明の他の実施例によるタイミング制御部210は、シリアル-パラレル変換部2210、第1スイッチング部2220、アンドゲート2230、第2スイッチング部2240、第2メモリ(ROM)2250、バッファ2260、第3スイッチング部2270及びRAM2280を含む。第1メモリ(EEPROM)220には、複数のLUTが記憶されている。第1メモリ(EEPROM)220は、TVセット(図5に示す画像信号ソース100)から提供されるLUT選択信号に基づいて、LUT選択信号に対応するLUTを選択する。RAM2280は、選択されたLUTを受け取り記憶する。タイミング制御部210は、RAM2280に記憶されたLUTを用いて液晶の応答速度を高速化するための補償動作を行う。第1スイッチング部2220、第2スイッチング部2240及び第3スイッチング部2270は、マルチプレクサで実現する。

【0100】

シリアル-パラレル変換部2210は、第1メモリ(EEPROM)220から提供されるシリアルタイプの第1補償データ222をパラレル変換して、バッファ2260に

10

20

30

40

50

出力する。

【 0 1 0 1 】

第1スイッチング部2220は、伝送クロック(I2C_LI)にตอบสนองして、シリアルクロックSCLまたはドットクロックDCLKのいずれか一方を第2スイッチング部2240に出力する。ここで、伝送クロック(I2C_LI)は、第1メモリ(EEPROM)220からシリアル-パラレル変換部2210に第1補償データ222を伝送するためのクロック信号である。例えば、伝送クロック(I2C_LI)がアクティブ状態である場合、シリアルクロックSCLを第2スイッチング部2240に出力し、伝送クロック(I2C_LI)が非アクティブ状態である場合、ドットクロックDCLKを第2スイッチング部2240に出力する。これにより、第1補償データのシリアル-パラレル変換部2110への伝送が開始されるまでは、ドットクロックDCLKを第2スイッチング部2240に供給するようにし、第1補償データのシリアル-パラレル変換部2110への伝送が開始された後は、シリアルクロックSCLを第2スイッチング部2240に供給するようにすることが可能である。

10

【 0 1 0 2 】

アンドゲート2230は、伝送完了クロック(I2C_DONE)と垂直同期信号VSYNCとをアンド演算して、アンド演算されたクロック(VSYNC & I2C_DONE)を第2スイッチング部2240に出力する。

ここで、伝送完了クロック(I2C_DONE)は、シリアル-パラレル変換部2210への第1補償データ222の伝送を完了させるためのクロック信号である。これにより、第1補償データ222のシリアル-パラレル変換部2110への伝送が完了したと垂直同期信号の周波数とを考慮したクロック信号を生成することができる。

20

【 0 1 0 3 】

第2スイッチング部2240は、アンド演算されたクロック(VSYNC & I2C_DONE)にตอบสนองして、第1スイッチング部2220から出力されるクロックとドットクロックDCLKとのいずれか一方をバッファ2260に出力する。例えば、アンド演算されたクロック(VSYNC & I2C_DONE)がアクティブ状態である場合、第1スイッチング部2220から出力されるクロックをバッファ2260に出力し、アンド演算されたクロック(VSYNC & I2C_DONE)が非アクティブ状態である場合、ドットクロックDCLKをバッファ2260に出力する。これにより、第1補償データのシリアル-パラレル変換部2110への伝送が行われておらず垂直同期信号がアクティブ状態であるときは、ドットクロックDCLKをバッファ2260に供給するようにし、第1補償データのシリアル-パラレル変換部2110への伝送が行われているか垂直同期信号が非アクティブ状態であるときは、シリアルクロックSCLをバッファ2260に供給するようにすることができる。

30

【 0 1 0 4 】

第2メモリ(ROM)2250は、液晶表示装置200に具備される液晶の応答速度を向上させるための第2補償データを記憶する。第2メモリ(ROM)2250に記憶される第2補償データは、液晶表示装置200を製造する製造者側で液晶表示装置200に最適に設定したデータである。例えば、第2補償データは、周辺温度が平均的な温度である場合の補償データである。

40

【 0 1 0 5 】

バッファ2260は、シリアル-パラレル変換部2210でパラレル変換された第1補償データを一時的に記憶する。バッファ2260は、第2スイッチング部2240から出力されるクロックにตอบสนองして、第1補償データを第3スイッチング部2270に出力する。例えば、ドットクロックDCLKが入力された場合、一時的に記憶された第1補償データ222をスイッチング部2270に出力し、シリアルクロックSCLが入力された場合、一時的に記憶された第1補償データ222の出力を遮断する。これにより、第1補償データのシリアル-パラレル変換部2110への伝送が行われておらず垂直同期信号がアクティブ状態であるときは、第1補償データ222をスイッチング部2270に出力す

50

るようにし、第1補償データのシリアル - パラレル変換部2110への伝送が行われているか垂直同期信号が非アクティブ状態であるときは、第1補償データ222をスイッチング部2270に出力しないようにする。

【0106】

第3スイッチング部2270は、伝送クロック(I2C_LI)にตอบสนองして、バッファ2260から出力される第1補償データ222と第2メモリ(ROM)2250から出力される第2補償データとのいずれか一方をRAM2280に出力する。例えば、伝送クロック(I2C_LI)がアクティブ状態である場合、バッファ2260から出力される第1補償データ222をRAM2280に出力し、伝送クロック(I2C_LI)が非アクティブ状態である場合、第2メモリ(ROM)2250から出力される第2補償データをRAM2280に出力する。これにより、第1補償データ222のシリアル - パラレル変換部2110への伝送が開始されるまでは、第2メモリ(ROM)2250から出力される第2補償データをRAM2280に出力するようにし、第1補償データのシリアル - パラレル変換部2110への伝送が開始された後は、バッファ2260から出力される第1補償データ222をRAM2280に出力するようにすることが可能である。

10

【0107】

RAM2280は、ドットクロックDCLKにตอบสนองして、シリアル - パラレル変換部2210とバッファ2260と第3スイッチング部2270とを経由する第1補償データ222並びに第2メモリ(ROM)2250と第3スイッチング部2270とを経由する第2補償データのいずれか一方を記憶する。これにより、第1補償データ222及び第2補償データのいずれか一方を、画素の動作と同期してRAM2280に記憶させることができる。

20

【0108】

図10は、図9の第1メモリ(EEPROM)220とタイミング制御部210とを用いてフレームブランキング期間でLUTを変更するタイミング図である。

【0109】

図9及び図10に示したように、第1メモリ(EEPROM)220にアドレス別に複数のLUTが記憶されており、n番目フレーム期間で画像を表示している時、タイミング制御部210は、TVセット(図5に示す画像信号ソース100)で変換された周辺温度に該当されるLUT(第1補償データ)でありオーバーシュート電圧を発生させる(ブラック→ホワイトに変化するとき、ホワイト→ブラックに変化するとき)ためのLUT(第1補償データ)を選択する信号を、I2Cバス通信を通じてTVセット(図5に示す画像信号ソース100)から受け取る。例えば、タイミング制御部210は、LUT(第1補償データ)を選択する信号に基づき、第1メモリ(EEPROM)220を参照して、該当LUT(第1補償データ)が記憶された場所のアドレスを取得する。タイミング制御部210は、該当LUT(第1補償データ)が記憶された場所のアドレスと読み出し命令とを第1メモリ(EEPROM)220に渡し、該当LUT(第1補償データ)のデータの全部を受け取りバッファ2260に記憶させる。この処理における伝達所要時間は、特定のLUTに記憶された補償データが256個である場合、数十ms程度である。このため、電源オフなしに画面上でなめらかに補償データ(第1補償データ又は第2補償データ)の値を変更することができる。

30

40

【0110】

続いて、フレームが変換されるフレームブランキング期間でバッファ2260に記憶されたLUT(第1補償データ)がRAM2280に記憶された後、(n+1)番目フレーム期間に対応するデータイネ이블信号DEが印加されて、RAM2280に記憶されたLUT(第1補償データ又は第2補償データ)を用いて表示動作が行われる。

【0111】

このように、垂直同期信号が印加される期間(フレームブランキング期間)に、バッファに記憶されたLUTの第1補償データ又はROMに記憶されたLUTの第2補償データがRAM2280に記憶されるため、周辺温度に対応するLUTがRAM2280に記

50

憶されるので、別に電源をオフしなくても、液晶の応答速度を高速化する補償値が変更されて、ユーザ側になめらかな画像を表示することが可能である。

【0112】

以上では、複数のLUTをタイミング制御部の外部にあるEEPROMに記憶させてTVセットから提供されるLUT選択信号に基づいて該当LUTを選択した後、ブランキング期間の間にRAMに記憶することを説明したが、当業者なら複数のLUTをタイミング制御部の内部に記憶させてTVセットから提供されるLUT選択信号に基づいて該当LUTを選択した後、RAMに記憶することもできる。

【0113】

具体的には、図9に示すタイミング制御部210が、内部に複数のLUTを記憶する第2メモリ(ROM)2250を有している。ここで、LUTは、階調の値と第2補償データとを対応づけたテーブルである。タイミング制御部210が、TVセット(図5に示す画像信号ソース100)と液晶表示装置200(図5参照)との間の相互伝達方式(例えば、I²C方式)で任意のLUTを選択する信号の提供を受けることにより、第2メモリ(ROM)2250に記憶されているLUTをバッファ2260に記憶する。

10

【0114】

次に、フレームが変換されるフレームブランキング期間でバッファ2260に記憶されたLUTをRAM2280に記憶させた後、次フレームに対応するデータインベリブル信号がタイミング制御部210に印加されることにより、RAM2280に記憶されたLUTを用いて表示動作を行う。

20

【0115】

このように、垂直同期信号が印加される期間(フレームブランキング期間)に、バッファに記憶されたLUTの第1補償データ又はROMに記憶されたLUTの第2補償データがRAM2280に記憶されるため、周辺温度に対応するLUTがRAM2280に記憶されるので、別に電源をオフしなくても、液晶の応答速度を高速化する補償値が変更されて、ユーザ側になめらかな画像を表示することが可能である。

【0116】

回路構成によって異なるが、オーバーシュート用LUTサイズを最少化するために原始階調信号が8-階調である場合、原始階調信号は、256個の階調データを有することになる。入力クロックの周期に対して、256個の階調データに対するブランキング期間は、非常に短い時間であるが、十分にバッファ2260に記憶された第1補償データ(又は第2補償データ)をRAM2280に記憶することが可能である。これにより、一般ユーザはLUT変更による画像変化を認識しないので、ユーザ側になめらかな画像を表示することが可能であるという長所がある。また、特定のLUTを選択する信号がタイミング制御部210に受け取られてからそのLUTに応じて画像が表示されるまで、最大時間は1フレーム時間(16.7ms)であるので、大きな問題はない。

30

【0117】

一方、第1メモリ(EEPROM)220に複数のLUTを記憶する際に、図11に示したように、それぞれのLUTごとにアドレス領域を割り当てて記憶しなければならない。なぜならば、周辺温度及び垂直同期信号によるLUT変更を第1メモリ(EEPROM)220からタイミング制御部210が読み込む際に、タイミング制御部210は第1メモリ(EEPROM)220に記憶された複数のLUTそれぞれに記憶された全体データを読み込むことなく、周辺温度変化に最適化させるために、該当LUTのみを読み込むと良いためである。

40

【0118】

この際、第1メモリ(EEPROM)220全体のデータのうち、該当アドレスに位置するLUTを読み込む伝送過程でエラーが発生すると、正確な応答速度の補償が不可能になるで、LUT種類別に別のサブチェックサムビットを割り当てる方式を取る。

【0119】

例えば、一つのLUTサイズを256と仮定する時、アドレス301からアドレス55

50

6に対応する領域には第1 LUT (LUT A)を記憶し、アドレス556からアドレス557に対応する領域には第1 LUTのサブチェックサムの値 (LUT A SUB CHK SUM)を記憶する。また、アドレス557からアドレス812に対応する領域には第2 LUT (LUT B)を記憶し、アドレス812からアドレス813に対応する領域には第2 LUTのサブチェックサムの値 (LUT B SUB CHK SUM)を記憶する。このような方式を通じて、複数のLUTと、LUTの伝送上のエラーを防止するためのサブチェックサムの値とを記憶する。

【0120】

このような方式によると、選択されたLUTに対応する階調データの伝送時のエラーが発生したとチェックされる場合に、エラーがなくなるまで読み込む動作を繰り返すことになる。これにより、無エラーのLUTに対応する階調データをRAMに記憶することが可能になる。

10

【0121】

もちろん、サブチェックサムの値は、LUT別に互いに相違するように付与することにより、互いに異なるLUTデータが同一LUTデータであると混同されることを防止することが可能である。例えば、第1 LUTのサブチェックサム (LUT A SUB CHK SUM)をAAHEXA、第2 LUTのサブチェックサム (LUT B SUB CHK SUM)をBBHEXA、第3 LUTのサブチェックサム (LUT C SUB CHK SUM)をCCHEXA等として付与する方式のように、明確に区分する必要がある。

【0122】

20

また、第1メモリ (EEPROM) 220の最後のアドレスに対応する領域には、第1 LUTのサブチェックサムの値、第2 LUTのサブチェックサムの値、・・・の合計であるトータルチェックサム (EEPROM Total CHK SUM)を記憶する。

【0123】

以上、本発明の実施例によって詳細に説明したが、本発明はこれに限定されず、本発明が属する技術分野において通常の知識を有するものであれば本発明の思想と精神を離れることなく、本発明を修正または変更できる。

【産業上の利用可能性】

【0124】

本発明にかかる表示システム、表示システムの駆動方法及び表示システムの駆動装置は、液晶表示装置の周辺又は内部の温度に適應して液晶の応答速度を高速化することができるという効果を有し、表示システム、表示システムの駆動方法及び表示システムの駆動装置等として有用である。

30

【符号の説明】

【0125】

10 TFT
50 温度センサー
100 画像信号ソース
110 データ処理部
110' 薄膜トランジスタ
120 メモリ (ROM)
125 補助メモリ (SDRAM)
230 第3メモリ (SDRAM)
130 マイクロコントローラ
132 補償データ
135 アナログ - デジタル変換部 (ADC)
140 , 270 電圧発生部
200 液晶表示装置
210 タイミング制御部
220 第1メモリ (EEPROM)

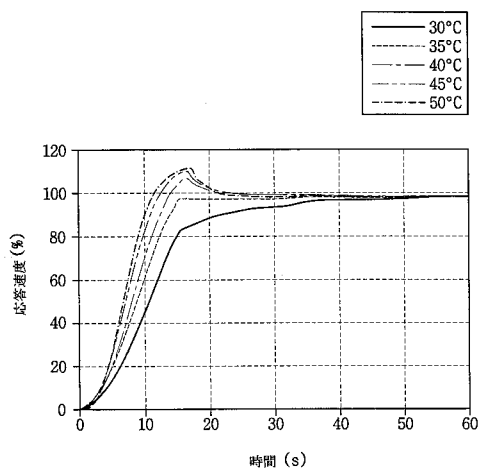
40

50

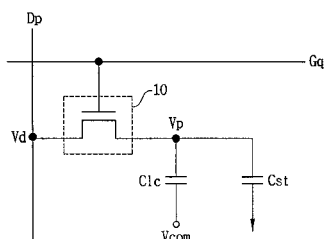
2 3 2 , 2 3 4 メモリバンク
 2 4 0 データドライバ
 2 5 0 液晶パネル
 2 6 0 スキャンドライバ
 2 1 1 0 , 2 2 1 0 シリアル - パラレル変換部
 2 1 2 0 , 2 2 5 0 第 2 メモリ (R O M)
 2 1 3 0 , 2 2 2 0 第 1 スイッチング部
 2 1 4 0 , 2 2 4 0 第 2 スイッチング部
 2 1 5 0 , 2 2 7 0 第 3 スイッチング部
 2 1 6 0 , 2 2 8 0 R A M
 2 2 3 0 アンドゲート
 2 2 6 0 バッファ

10

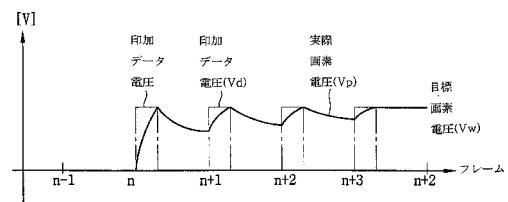
【図 1】



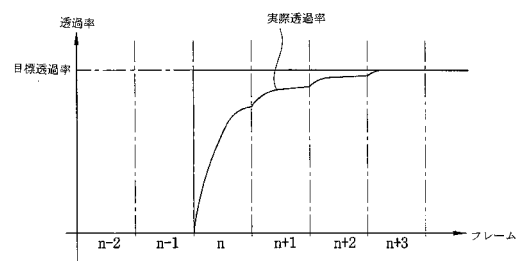
【図 2】



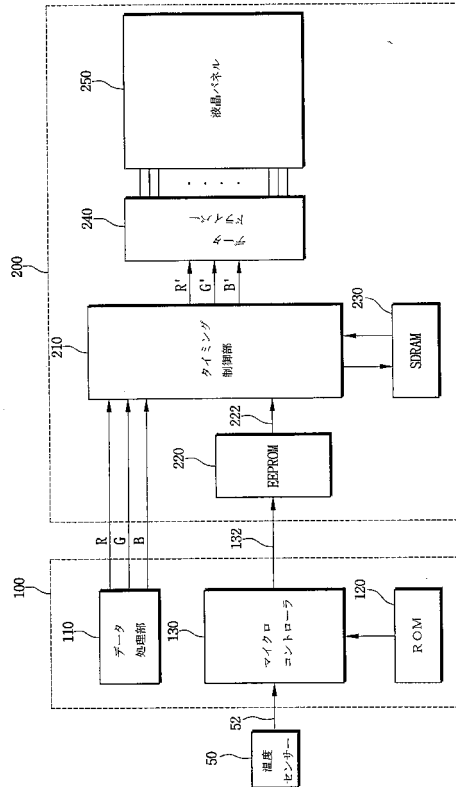
【図 3】



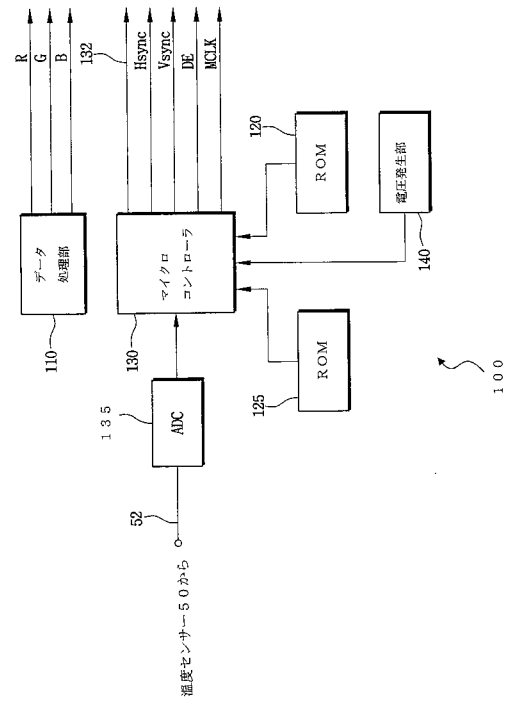
【図 4】



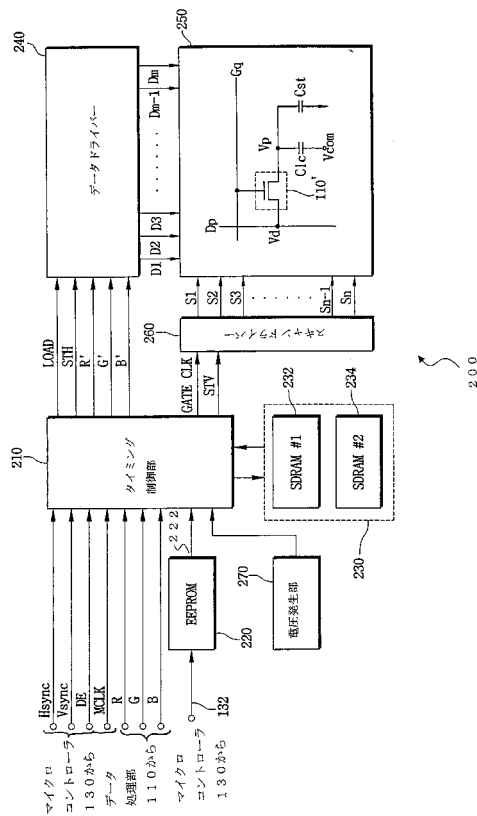
【 図 5 】



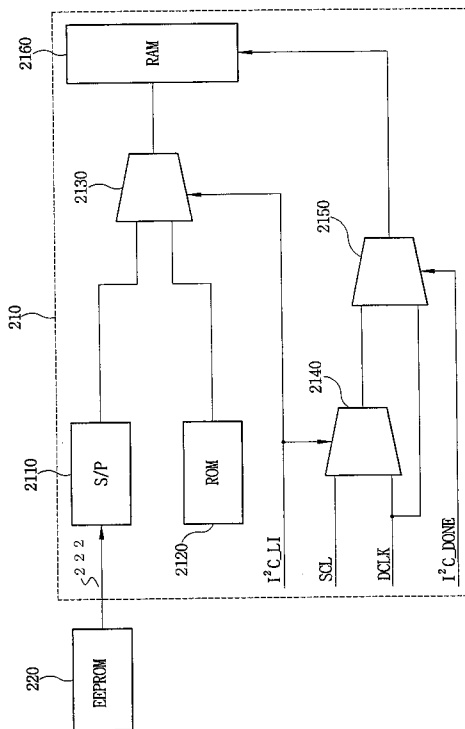
【 図 6 】



【圖 7】



【 図 8 】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 3 1 B
G 0 9 G	3/20	6 3 1 K
G 0 9 G	3/20	6 7 0 L
G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 1 2 K
G 0 9 G	3/20	6 2 3 J
G 0 9 G	3/20	6 3 3 H
G 0 9 G	3/20	6 1 2 T
G 0 9 G	3/20	6 6 0 V
G 0 9 G	3/20	6 7 0 F
G 0 9 G	3/20	6 7 0 G
G 0 2 F	1/133	5 7 0
G 0 2 F	1/133	5 8 0
H 0 4 N	5/66	1 0 2 B

(72)発明者 田 萬 福

大韓民国京畿道龍仁市器興邑上葛里4 6 3番地金花マウル住公グリーンビル4 0 4棟1 2 0 4号

審査官 中村 直行

(56)参考文献 特開2 0 0 2 - 1 8 9 4 5 8 (J P , A)

特開平0 6 - 3 3 7 4 0 2 (J P , A)

特開平0 5 - 0 5 3 5 4 0 (J P , A)

(58)調査した分野(Int.Cl. , D B名)

G 0 9 G 3 / 0 0 - 3 / 3 8

G 0 2 F 1 / 1 3 3

H 0 4 N 5 / 6 6

专利名称(译)	显示系统，显示系统的驱动方法和驱动系统		
公开(公告)号	JP5474017B2	公开(公告)日	2014-04-16
申请号	JP2011204480	申请日	2011-09-20
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	趙賢相 田萬福		
发明人	趙賢相 田萬福		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 H04N5/66 G09G5/00		
CPC分类号	G09G3/2011 G09G3/20 G09G3/2096 G09G3/3611 G09G3/3648 G09G2310/08 G09G2320/0252 G09G2320/0261 G09G2320/041 G09G2320/08 G09G2340/16 G09G2360/18 G09G2370/045		
FI分类号	G09G3/36 G09G3/20.621.F G09G3/20.641.P G09G3/20.650.M G09G3/20.612.U G09G3/20.631.B G09G3/20.631.K G09G3/20.670.L G09G3/20.631.V G09G3/20.612.K G09G3/20.623.J G09G3/20.633.H G09G3/20.612.T G09G3/20.660.V G09G3/20.670.F G09G3/20.670.G G02F1/133.570 G02F1/133.580 H04N5/66.102.B		
F-TERM分类号	2H193/ZA04 2H193/ZA05 2H193/ZB16 2H193/ZC25 2H193/ZD01 2H193/ZD23 2H193/ZF02 2H193/ZF13 2H193/ZF15 2H193/ZF16 2H193/ZF17 2H193/ZF20 2H193/ZF21 2H193/ZF31 2H193/ZH18 2H193/ZH34 2H193/ZH35 2H193/ZH53 2H193/ZQ06 2H193/ZQ14 2H193/ZQ22 5C006/AA01 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC21 5C006/AF03 5C006/AF04 5C006/AF06 5C006/AF11 5C006/AF25 5C006/AF27 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF47 5C006/AF51 5C006/AF53 5C006/AF62 5C006/AF65 5C006/AF67 5C006/AF72 5C006/AF73 5C006/AF81 5C006/AF83 5C006/BB16 5C006/BC12 5C006/BC13 5C006/BC16 5C006/BF02 5C006/BF08 5C006/BF09 5C006/BF14 5C006/BF16 5C006/BF24 5C006/BF26 5C006/BF38 5C006/BF42 5C006/BF44 5C006/EB01 5C006/EC02 5C006/FA12 5C006/FA14 5C006/FA19 5C006/FA29 5C006/FA31 5C058/AA06 5C058/BA07 5C058/BB14 5C080/AA10 5C080/BB05 5C080/CC03 5C080/CC09 5C080/DD02 5C080/DD06 5C080/DD08 5C080/DD09 5C080/DD12 5C080/DD13 5C080/DD16 5C080/DD20 5C080/EE01 5C080/EE19 5C080/EE25 5C080/EE26 5C080/EE29 5C080/FF03 5C080/FF11 5C080/GG05 5C080/GG08 5C080/GG11 5C080/GG12 5C080/GG13 5C080/GG15 5C080/GG17 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05		
代理人(译)	山下大沽嗣		
审查员(译)	中村直之		
优先权	1020030037232 2003-06-10 KR 1020030071030 2003-10-13 KR		
其他公开文献	JP2012014191A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种显示系统，其中液晶的响应速度可以自适应地加速到液晶显示装置周围或内部的温度，驱动显示系统的方法和用于驱动显示器的装置系统解决方案：一种显示系统，包括：第一存储器，用于存储多个温度区域中的每一个的第一补偿数

据，以加速液晶显示装置中液晶的响应速度;第二存储器，用于存储在考虑液晶显示装置的特性的同时设定的第二补偿数据;以及定时控制部分，用于在考虑前一帧的灰度数据或当前帧的灰度数据的同时，基于第一补偿数据或基于第二补偿数据来补偿灰度数据。定时控制部分包括第一切换部分，用于响应于来自第一存储器的时钟信号或存储在第二存储器中的第二补偿数据输出要并行转换的第一补偿数据。

