

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5450792号
(P5450792)

(45) 発行日 平成26年3月26日 (2014. 3. 26)

(24) 登録日 平成26年1月10日 (2014. 1. 10)

(51) Int. Cl.

F I

GO2F 1/133 (2006.01)
 GO2F 1/1337 (2006.01)
 GO2F 1/1343 (2006.01)
 GO2F 1/1368 (2006.01)

GO2F 1/133 550
 GO2F 1/1337 505
 GO2F 1/1343
 GO2F 1/1368

請求項の数 30 (全 49 頁)

(21) 出願番号 特願2012-505738 (P2012-505738)
 (86) (22) 出願日 平成23年3月17日 (2011. 3. 17)
 (86) 国際出願番号 PCT/JP2011/056343
 (87) 国際公開番号 W02011/115194
 (87) 国際公開日 平成23年9月22日 (2011. 9. 22)
 審査請求日 平成24年9月12日 (2012. 9. 12)
 (31) 優先権主張番号 特願2010-65100 (P2010-65100)
 (32) 優先日 平成22年3月19日 (2010. 3. 19)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町2番22号
 (74) 代理人 100101683
 弁理士 奥田 誠司
 (74) 代理人 100155000
 弁理士 喜多 修市
 (74) 代理人 100139930
 弁理士 山下 亮司
 (74) 代理人 100125922
 弁理士 三宅 章子
 (72) 発明者 仲西 洋平
 大阪府大阪市阿倍野区長池町2番22号
 シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

アクティブマトリクス基板と、対向基板と、前記アクティブマトリクス基板と前記対向基板との間に設けられた液晶層とを備える液晶表示装置であって、

前記液晶表示装置は、複数の行および複数の列のマトリクス状に配列された複数の画素を有しており、

前記複数の画素のそれぞれは、第1副画素および第2副画素を含んでおり、

前記画素の列方向に沿った長さは、前記第1副画素および前記第2副画素の少なくとも一方によって規定され、

前記アクティブマトリクス基板は、

それぞれが、前記第1副画素を規定する第1副画素電極および前記第2副画素を規定する第2副画素電極を有する、複数の画素電極と、

それぞれがゲート、ソース、および、前記第1副画素電極に電気的に接続されたドレインを有する複数の第1薄膜トランジスタと、

それぞれがゲート、ソース、および、前記第2副画素電極に電気的に接続されたドレインを有する複数の第2薄膜トランジスタと、

それぞれが前記第1薄膜トランジスタのゲートおよび前記第2薄膜トランジスタのゲートと電気的に接続された複数のゲート配線と、

それぞれが前記第1薄膜トランジスタのソースおよび前記第2薄膜トランジスタのソースと電気的に接続された複数のソース配線と、

10

20

それぞれが、前記第 1 副画素電極および前記第 1 薄膜トランジスタのドレインに電氣的に接続された複数の補助容量電極と、

それぞれが、前記複数の補助容量電極とそれぞれ補助容量を形成する複数の補助容量対向電極の少なくとも 1 つに電氣的に接続された複数の補助容量配線とを有しており、

前記対向基板は対向電極を有しており、

任意の画素において、前記第 1 薄膜トランジスタおよび前記第 2 薄膜トランジスタがオフ状態からオン状態に変化した後、前記第 1 副画素電極の平均電位は前記第 1 薄膜トランジスタおよび前記第 2 薄膜トランジスタがオン状態であったときに前記ソース配線に供給されたソース信号の電圧に対応する電位から変化しており、前記第 2 副画素電極の平均電位は前記第 1 薄膜トランジスタおよび前記第 2 薄膜トランジスタがオン状態であったときに前記ソース配線に供給されたソース信号の電圧に対応している、液晶表示装置。

10

【請求項 2】

前記複数の補助容量配線は、前記複数の画素のうちの行方向に隣接する 2 つの画素の一方の画素の前記第 1 副画素に対応する第 1 補助容量配線と、他方の画素の前記第 1 副画素に対応する第 2 補助容量配線とを含む、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記一方の画素の極性は前記他方の画素の極性とは異なる、請求項 2 に記載の液晶表示装置。

【請求項 4】

20

前記隣接する 2 つの画素のそれぞれの前記第 1 薄膜トランジスタおよび前記第 2 薄膜トランジスタがオン状態からオフ状態に変化した後に、前記第 1 補助容量配線に供給される補助容量信号の電圧の最初の変化方向は、前記第 2 補助容量配線に供給される補助容量信号の電圧の最初の変化方向とは異なる、請求項 2 または 3 に記載の液晶表示装置。

【請求項 5】

前記隣接する 2 つの画素のそれぞれの前記第 1 薄膜トランジスタおよび前記第 2 薄膜トランジスタのゲートに電氣的に接続されたゲート配線に供給されるゲート信号の電圧がオフ電圧に変化した後に、前記第 1 補助容量配線および前記第 2 補助容量配線に供給される補助容量信号の電圧は変化する、請求項 2 から 4 のいずれかに記載の液晶表示装置。

【請求項 6】

30

前記複数の画素の前記第 1 副画素のうち、前記第 1 副画素電極の電位が前記対向電極よりも高い前記第 1 副画素における前記第 1 副画素電極の電位の変化方向は、前記第 1 副画素電極の電位が前記対向電極よりも低い前記第 1 副画素における前記第 1 副画素電極の電位の変化方向とは異なる、請求項 1 から 5 のいずれかに記載の液晶表示装置。

【請求項 7】

前記第 1 副画素および前記第 2 副画素のうちの一方の副画素の面積は他方の副画素の面積よりも大きい、請求項 1 から 6 のいずれかに記載の液晶表示装置。

【請求項 8】

前記一方の副画素の面積は前記他方の副画素の面積の 1.5 倍以上 4 倍以下である、請求項 7 に記載の液晶表示装置。

40

【請求項 9】

前記一方の副画素の輝度は前記他方の副画素の輝度よりも低い、請求項 8 に記載の液晶表示装置。

【請求項 10】

前記一方の副画素は前記第 1 副画素であり、

任意の画素において、前記第 1 薄膜トランジスタおよび前記第 2 薄膜トランジスタがオン状態からオフ状態に変化した後、前記第 1 副画素電極の電位が前記対向電極よりも低い前記第 1 副画素に対応する補助容量配線に供給される補助容量信号の電圧の最初の変化方向は増加であり、前記第 1 副画素電極の電位が前記対向電極よりも高い前記第 1 副画素に対応する補助容量配線に供給される補助容量信号の電圧の最初の変化方向は減少である、

50

請求項 7 から 9 のいずれかに記載の液晶表示装置。

【請求項 1 1】

前記一方の副画素は前記第 2 副画素であり、

任意の画素において、前記第 1 薄膜トランジスタおよび前記第 2 薄膜トランジスタがオン状態からオフ状態に変化した後、前記第 1 副画素電極の電位が前記対向電極よりも高い前記第 1 副画素に対応する補助容量配線に供給される補助容量信号の電圧の最初の変化方向は増加であり、前記第 1 副画素電極の電位が前記対向電極よりも低い前記第 1 副画素に対応する補助容量配線に供給される補助容量信号の電圧の最初の変化方向は減少である、請求項 7 から 9 のいずれかに記載の液晶表示装置。

【請求項 1 2】

前記第 1 副画素は前記補助容量を有している、請求項 1 から 1 1 のいずれかに記載の液晶表示装置。

【請求項 1 3】

前記第 2 副画素は補助容量を有しない、請求項 1 2 に記載の液晶表示装置。

【請求項 1 4】

前記アクティブマトリクス基板は、それぞれが、前記第 2 副画素電極および前記第 2 薄膜トランジスタの前記ドレインにそれぞれ電氣的に接続された複数の一对の補助容量電極をさらに有しており、

前記複数の一对の補助容量電極のそれぞれの一方は、任意の画素の前記第 1 副画素に対応する補助容量配線に電氣的に接続された補助容量対向電極と補助容量を形成し、他方は、前記任意の画素と行方向に隣接する画素の前記第 1 副画素に対応する補助容量配線に電氣的に接続された補助容量対向電極と補助容量を形成する、請求項 1 から 1 2 のいずれかに記載の液晶表示装置。

【請求項 1 5】

前記第 1 薄膜トランジスタおよび前記第 2 薄膜トランジスタがオフ状態に変化した後、前記一对の補助容量電極の一方に対応する補助容量配線に供給される補助容量信号の電圧の最初の変化方向は、前記一对の補助容量電極の他方に対応する補助容量配線に供給される補助容量信号の電圧の最初の変化方向とは異なる、請求項 1 4 に記載の液晶表示装置。

【請求項 1 6】

前記複数のソース配線はそれぞれ列方向に延びており、

前記複数のゲート配線はそれぞれ行方向に延びている、請求項 1 から 1 5 のいずれかに記載の液晶表示装置。

【請求項 1 7】

前記第 1 副画素および前記第 2 副画素は互に行方向に沿って隣接している、請求項 1 から 1 6 のいずれかに記載の液晶表示装置。

【請求項 1 8】

前記複数の画素のうちの列方向に沿って配列された画素において、前記第 1 副画素および前記第 2 副画素はそれぞれ直線状に配列されている、請求項 1 から 1 7 のいずれかに記載の液晶表示装置。

【請求項 1 9】

前記複数の画素のうちの行方向に沿って配列された画素において、前記第 1 副画素および前記第 2 副画素は交互に配列されている、請求項 1 から 1 8 のいずれかに記載の液晶表示装置。

【請求項 2 0】

前記第 1 副画素および前記第 2 副画素のうちの一方は他方の周囲を囲むように設けられている、請求項 1 から 1 6 のいずれかに記載の液晶表示装置。

【請求項 2 1】

前記複数の画素のうちの列方向に隣接する 2 つの行の画素の前記第 1 副画素電極の電位は、同一の補助容量配線に供給される補助容量信号に応じて変化する、請求項 1 から 2 0 のいずれかに記載の液晶表示装置。

【請求項 2 2】

前記第 1 副画素電極および前記第 2 副画素電極のそれぞれは、行方向および列方向に延びる幹部と、前記幹部から延びる枝部とを有する、請求項 1 から 2 1 のいずれかに記載の液晶表示装置。

【請求項 2 3】

前記アクティブマトリクス基板および前記対向基板の少なくとも一方は配向膜をさらに有する、請求項 1 から 2 2 のいずれかに記載の液晶表示装置。

【請求項 2 4】

前記配向膜は光配向膜を含む、請求項 2 3 に記載の液晶表示装置。

【請求項 2 5】

前記液晶表示装置は、前記アクティブマトリクス基板と前記液晶層との間、および、前記対向基板と前記液晶層との間にそれぞれ設けられた配向維持層をさらに備える、請求項 1 から 2 4 のいずれかに記載の液晶表示装置。

【請求項 2 6】

前記アクティブマトリクス基板は、それぞれが前記第 1 薄膜トランジスタの前記ドレインおよび前記補助容量電極と接続する複数のドレイン電極をさらに有する、請求項 1 から 2 5 のいずれかに記載の液晶表示装置。

【請求項 2 7】

前記複数のドレイン電極のそれぞれは、前記第 1 副画素電極および前記第 2 副画素電極の少なくとも一方のエッジと重なるように設けられる、請求項 2 6 に記載の液晶表示装置。

【請求項 2 8】

前記複数のドレイン電極のそれぞれは、前記液晶層の少なくとも 1 つの液晶ドメインの液晶分子の基準配向方位と前記第 1 副画素電極および前記第 2 副画素電極の少なくとも一方のエッジの交差する部分と重なる、請求項 2 6 または 2 7 に記載の液晶表示装置。

【請求項 2 9】

前記第 1 副画素および前記第 2 副画素のそれぞれは、液晶分子の基準配向方位がほぼ 90° の整数倍異なる 4 つの液晶ドメインを有する、請求項 1 から 2 8 のいずれかに記載の液晶表示装置。

【請求項 3 0】

前記第 1 副画素および前記第 2 副画素のそれぞれにおいて前記 4 つの液晶ドメインに対応する領域は列方向に直線状に配列されており、

前記 4 つの液晶ドメインのうちの互いに隣接する 2 つの液晶ドメインの液晶分子の基準配向方位はほぼ 90° 異なる、請求項 2 9 に記載の液晶表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、液晶表示装置に関し、より詳細には、複数の副画素を有する画素を備える液晶表示装置に関する。

【背景技術】**【0002】**

液晶表示装置は、携帯電話の表示部等の小型の表示装置だけでなく大型テレビジョンとしても利用されている。従来しばしば用いられた TN (Twisted Nematic) モードの液晶表示装置の視野角は比較的狭かったが、近年、IPS (In-Plane-Switching) モードおよび VA (Vertical Alignment) モードといった広視野角の液晶表示装置が作製されている。そのような広視野角のモードの中でも、VA モードは高コントラスト比を実現できるため、多くの液晶表示装置に採用されている。

【0003】

しかしながら、VA モードの欠点として、正面方向からの表示品位と斜め方向からの表

10

20

30

40

50

示品位との差が顕著であることが知られている。特に中間調表示において、正面方向から見たときに適切な表示特性となるように調整を行うと、斜め方向から見たときの色味やガンマ特性といった表示特性は正面方向の表示特性とは大きく異なってしまう。液晶分子の光学軸方向は分子長軸方向であり、中間調表示時には液晶分子の光学軸方向は基板の主面に対してある程度傾いた状態となり、この状態で視野角（見る方向）を変化させて、液晶分子の光学軸方向と平行な斜め方向から見た場合の表示特性は正面方向の表示特性とは大きく異なってしまう。具体的には、斜め方向からみた表示画像は正面方向からみた表示画像と比べて全体的に白っぽくみえる。このような現象は「白浮き」とも呼ばれている。このような白浮きを改善するために、1つの画素を複数（典型的には、2つ）の副画素に分割して副画素の実効電圧を異ならせることによって白浮きの改善を図ることが知られている（例えば、特許文献1、2参照）。

10

【0004】

図26に、特許文献1に開示されている液晶表示装置800を示す。液晶表示装置800では、2つの副画素電極824a、824bは異なるTF T830a、830bを介して異なるソース配線Lsに接続されており、2つの副画素電極824a、824bの電位が異なるように駆動される。図26では、副画素電極の電位が対向電極の電位よりも高い副画素を「+」と示し、副画素電極の電位が対向電極の電位よりも低い副画素を「-」と示している。副画素電極の電位および対向電極の電位の関係は極性とも呼ばれる。

【0005】

このように副画素電極824a、824bの電位が異なることにより、副画素Spa、Spbの液晶層の印加電圧が異なるため、副画素Spa、Spbの輝度が互いに異なり、これにより、白浮きの改善が図られる。しかしながら、液晶表示装置800では、1列の画素に対して2本のソース配線を設ける必要があるため、開口率が低下するとともにソースドライバの消費電力が増大することになる。

20

【0006】

図27に、特許文献2に開示されている液晶表示装置900を示す。図27には、1つの画素Pの模式図を示している。液晶表示装置900では、副画素電極924a、924bは列方向（y方向）に沿って配列されている。2つの副画素電極924a、924bは異なるTF T930a、930bを介して同一のソース配線Lsに接続されており、補助容量配線Lcsa、Lcsbに供給される補助容量信号に応じて2つの副画素電極924a、924bの平均電位が異なるように駆動される。例えば、2つの副画素電極924a、924bの一方の平均電位がソース配線Lsに供給されたソース信号電圧に対応する電位から増加する場合、他方の平均電位がソース配線Lsに供給されたソース信号電圧に対応する電位から低下する。このように副画素電極924a、924bの平均電位が異なることにより、副画素の液晶層の印加電圧が異なるため、副画素Spa、SPbの輝度が互いに異なり、これにより、白浮きの改善が図られる。液晶表示装置900では、1列の画素に対して1本のソース配線が設けられており、開口率の低下および消費電力の増大が抑制される。

30

【0007】

図28に、液晶表示装置900の複数の画素Pの模式図を示す。図28では、第m列、第m+1列の画素に対応するソース配線をLsm、Lsm+1と示しており、第n行～第n+3行の画素に対応するゲート配線をLgn～Lgn+3と示している。図28において補助容量配線Lcsaに供給される補助容量信号電圧の変化に応じて液晶層の実効電圧が変化する副画素を「A」と示し、補助容量配線Lcsbに供給される補助容量信号電圧の変化に応じて液晶層の実効電圧が変化する副画素を「B」と示している。また、図28において、「+」および「-」は副画素の極性を示している。また、図28では、同一画素P内で輝度の高い副画素を「H」と示し、輝度の低い副画素「L」と示している。なお、本明細書の以下の説明において、同一画素P内で輝度の高い副画素を明副画素と呼び、輝度の低い副画素を暗副画素と呼ぶことがある。

40

【0008】

50

液晶表示装置 900 では、行方向および列方向に隣接する画素の極性は互いに異なり、斜め方向に隣接する画素の極性は互いに等しい。例えば、第 n 行第 m 列、第 $n + 1$ 行第 $m + 1$ 列の画素の極性はプラスであり、第 $n + 1$ 行第 m 列、第 n 行第 $m + 1$ 列の画素の極性はマイナスである。このような駆動はドット反転駆動と呼ばれ、これにより、表示の焼き付きが抑制されている。

【先行技術文献】

【特許文献】

【0009】

【特許文献 1】特開 2006—209135 号公報

【特許文献 2】特開 2005—189804 号公報

10

【発明の概要】

【発明が解決しようとする課題】

【0010】

液晶表示装置 900 では、ドット反転駆動により、図 28 において「H」で示した明副画素が斜めに配置される。このため、表示画面に横方向に延びた一行の線を表示する入力信号が入力される場合、行方向に配列された画素の副画素のうち明副画素が斜めに配列されているため、液晶表示装置 900 の表示画面を近くから見ると、直線がにじんで見えてしまうことがあり、表示品位が低下してしまう。また、特許文献 2 には、明副画素の面積が暗副画素の面積よりも小さいと、低階調表示における視野角特性を効率的に改善できることが記載されているが、液晶表示装置 900 において、明副画素と暗副画素の面積比が異なる場合、副画素がマトリクス状に配列されなくなるとともに直線がにじんでみえやすくなる。

20

【0011】

本発明は、上記課題を鑑みてなされたものであり、その目的は、表示品位の改善を実現した液晶表示装置を提供することにある。

【課題を解決するための手段】

【0012】

本発明による液晶表示装置は、アクティブマトリクス基板と、対向基板と、前記アクティブマトリクス基板と前記対向基板との間に設けられた液晶層とを備える液晶表示装置であって、前記液晶表示装置は、複数の行および複数の列のマトリクス状に配列された複数の画素を有しており、前記複数の画素のそれぞれは、第 1 副画素および第 2 副画素を含んでおり、前記画素の列方向に沿った長さは、前記第 1 副画素および前記第 2 副画素の少なくとも一方によって規定され、前記アクティブマトリクス基板は、それぞれが、前記第 1 副画素を規定する第 1 副画素電極および前記第 2 副画素を規定する第 2 副画素電極を有する、複数の画素電極と、それぞれがゲート、ソース、および、前記第 1 副画素電極に電気的に接続されたドレインを有する複数の第 1 薄膜トランジスタと、それぞれがゲート、ソース、および、前記第 2 副画素電極に電気的に接続されたドレインを有する複数の第 2 薄膜トランジスタと、それぞれが前記第 1 薄膜トランジスタのゲートおよび前記第 2 薄膜トランジスタのゲートと電気的に接続された複数のゲート配線と、それぞれが前記第 1 薄膜トランジスタのソースおよび前記第 2 薄膜トランジスタのソースと電気的に接続された複数のソース配線と、それぞれが、前記第 1 副画素電極および前記第 1 薄膜トランジスタのドレインに電気的に接続された複数の補助容量電極と、それぞれが、前記複数の補助容量電極とそれぞれ補助容量を形成する複数の補助容量対向電極の少なくとも 1 つに電気的に接続された複数の補助容量配線とを有しており、前記対向基板は対向電極を有しており、任意の画素において、前記第 1 薄膜トランジスタおよび前記第 2 薄膜トランジスタがオフ状態からオン状態に変化した後、前記第 1 副画素電極の平均電位は前記第 1 薄膜トランジスタおよび前記第 2 薄膜トランジスタがオン状態であったときに前記ソース配線に供給されたソース信号の電圧に対応する電位から変化しており、前記第 2 副画素電極の平均電位は前記第 1 薄膜トランジスタおよび前記第 2 薄膜トランジスタがオン状態であったときに前記ソース配線に供給されたソース信号の電圧に対応している。

30

40

50

【 0 0 1 3 】

ある実施形態において、前記複数の補助容量配線は、前記複数の画素のうちの行方向に隣接する2つの画素の一方の画素の前記第1副画素に対応する第1補助容量配線と、他方の画素の前記第1副画素に対応する第2補助容量配線とを含む。

【 0 0 1 4 】

ある実施形態において、前記一方の画素の極性は前記他方の画素の極性とは異なる。

【 0 0 1 5 】

ある実施形態において、前記隣接する2つの画素のそれぞれの前記第1薄膜トランジスタおよび前記第2薄膜トランジスタがオン状態からオフ状態に変化した後に、前記第1補助容量配線に供給される補助容量信号の電圧の最初の変化方向は、前記第2補助容量配線に供給される補助容量信号の電圧の最初の変化方向とは異なる。

10

【 0 0 1 6 】

ある実施形態において、前記隣接する2つの画素のそれぞれの前記第1薄膜トランジスタおよび前記第2薄膜トランジスタのゲートに電気的に接続されたゲート配線に供給されるゲート信号の電圧がオフ電圧に変化した後に、前記第1補助容量配線および前記第2補助容量配線に供給される補助容量信号の電圧は変化する。

【 0 0 1 7 】

ある実施形態において、前記複数の画素の前記第1副画素のうち、前記第1副画素電極の電位が前記対向電極よりも高い前記第1副画素における前記第1副画素電極の電位の変化方向は、前記第1副画素電極の電位が前記対向電極よりも低い前記第1副画素における前記第1副画素電極の電位の変化方向とは異なる。

20

【 0 0 1 8 】

ある実施形態において、前記第1副画素および前記第2副画素のうちの一方の副画素の面積は他方の副画素の面積よりも大きい。

【 0 0 1 9 】

ある実施形態において、前記一方の副画素の面積は前記他方の副画素の面積の1.5倍以上4倍以下である。

【 0 0 2 0 】

ある実施形態において、前記一方の副画素の輝度は前記他方の副画素の輝度よりも低い。

30

【 0 0 2 1 】

ある実施形態において、前記一方の副画素は前記第1副画素であり、任意の画素において、前記第1薄膜トランジスタおよび前記第2薄膜トランジスタがオン状態からオフ状態に変化した後、前記第1副画素電極の電位が前記対向電極よりも低い前記第1副画素に対応する補助容量配線に供給される補助容量信号の電圧の最初の変化方向は増加であり、前記第1副画素電極の電位が前記対向電極よりも高い前記第1副画素に対応する補助容量配線に供給される補助容量信号の電圧の最初の変化方向は減少である。

【 0 0 2 2 】

ある実施形態において、前記一方の副画素は前記第2副画素であり、任意の画素において、前記第1薄膜トランジスタおよび前記第2薄膜トランジスタがオン状態からオフ状態に変化した後、前記第1副画素電極の電位が前記対向電極よりも高い前記第1副画素に対応する補助容量配線に供給される補助容量信号の電圧の最初の変化方向は増加であり、前記第1副画素電極の電位が前記対向電極よりも低い前記第1副画素に対応する補助容量配線に供給される補助容量信号の電圧の最初の変化方向は減少である。

40

【 0 0 2 3 】

ある実施形態において、前記第1副画素は前記補助容量を有している。

【 0 0 2 4 】

ある実施形態において、前記第2副画素は補助容量を有しない。

【 0 0 2 5 】

ある実施形態において、前記アクティブマトリクス基板は、それぞれが、前記第2副画

50

素電極および前記第 2 薄膜トランジスタの前記ドレインにそれぞれ電氣的に接続された複数の一対の補助容量電極をさらに有しており、前記複数の一対の補助容量電極のそれぞれの一方は、任意の画素の前記第 1 副画素に対応する補助容量配線に電氣的に接続された補助容量対向電極と補助容量を形成し、他方は、前記任意の画素と行方向に隣接する画素の前記第 1 副画素に対応する補助容量配線に電氣的に接続された補助容量対向電極と補助容量を形成する。

【 0 0 2 6 】

ある実施形態において、前記第 1 薄膜トランジスタおよび前記第 2 薄膜トランジスタがオフ状態に変化した後、前記一対の補助容量電極の一方に対応する補助容量配線に供給される補助容量信号の電圧の最初の変化方向は、前記一対の補助容量電極の他方に対応する補助容量配線に供給される補助容量信号の電圧の最初の変化方向とは異なる。

10

【 0 0 2 7 】

ある実施形態において、前記複数のソース配線はそれぞれ列方向に延びており、前記複数のゲート配線はそれぞれ行方向に延びている。

【 0 0 2 8 】

ある実施形態において、前記第 1 副画素および前記第 2 副画素は互いに行方向に沿って隣接している。

【 0 0 2 9 】

ある実施形態では、前記複数の画素のうちの列方向に沿って配列された画素において、前記第 1 副画素および前記第 2 副画素はそれぞれ直線状に配列されている。

20

【 0 0 3 0 】

ある実施形態では、前記複数の画素のうちの行方向に沿って配列された画素において、前記第 1 副画素および前記第 2 副画素は交互に配列されている。

【 0 0 3 1 】

ある実施形態において、前記第 1 副画素および前記第 2 副画素のうちの一方は他方の周囲を囲むように設けられている。

【 0 0 3 2 】

ある実施形態において、前記複数の画素のうちの列方向に隣接する 2 つの行の画素の前記第 1 副画素電極の電位は、同一の補助容量配線に供給される補助容量信号に応じて変化する。

30

【 0 0 3 3 】

ある実施形態において、前記第 1 副画素電極および前記第 2 副画素電極のそれぞれは、行方向および列方向に延びる幹部と、前記幹部から延びる枝部とを有する。

【 0 0 3 4 】

ある実施形態において、前記アクティブマトリクス基板および前記対向基板の少なくとも一方は配向膜をさらに有する。

【 0 0 3 5 】

ある実施形態において、前記配向膜は光配向膜を含む。

【 0 0 3 6 】

ある実施形態において、前記液晶表示装置は、前記アクティブマトリクス基板と前記液晶層との間、および、前記対向基板と前記液晶層との間にそれぞれ設けられた配向維持層をさらに備える。

40

【 0 0 3 7 】

ある実施形態において、前記アクティブマトリクス基板は、それぞれが前記第 1 薄膜トランジスタの前記ドレインおよび前記補助容量電極と接続する複数のドレイン電極をさらに有する。

【 0 0 3 8 】

ある実施形態において、前記複数のドレイン電極のそれぞれは、前記第 1 副画素電極および前記第 2 副画素電極の少なくとも一方のエッジと重なるように設けられる。

【 0 0 3 9 】

50

ある実施形態において、前記複数のドレイン電極のそれぞれは、前記液晶層の少なくとも1つの液晶ドメインの液晶分子の基準配向方位と前記第1副画素電極および前記第2副画素電極の少なくとも一方のエッジの交差する部分と重なる。

【0040】

ある実施形態において、前記第1副画素および前記第2副画素のそれぞれは、液晶分子の基準配向方位がほぼ90°の整数倍異なる4つの液晶ドメインを有する。

【0041】

ある実施形態において、前記第1副画素および前記第2副画素のそれぞれにおいて前記4つの液晶ドメインに対応する領域は列方向に直線状に配列されており、前記4つの液晶ドメインのうちの互いに隣接する2つの液晶ドメインの液晶分子の基準配向方位はほぼ90°異なる。

10

【発明の効果】

【0042】

本発明による液晶表示装置は、表示品位を改善することができる。

【図面の簡単な説明】

【0043】

【図1】(a)は本発明による液晶表示装置の第1実施形態の模式図であり、(b)は液晶表示装置の等価回路図である。

【図2】図1に示した液晶表示装置の模式図である。

【図3】図1に示した液晶表示装置の各種信号の電圧波形図である。

20

【図4】(a)および(b)は、それぞれ、斜め方向の輝度変化を示すグラフである。

【図5】本発明による液晶表示装置の第2実施形態の等価回路図である。

【図6】図5に示した液晶表示装置の模式図である。

【図7】図5に示した液晶表示装置の等価回路図である。

【図8】図7に示した液晶表示装置のある垂直走査期間における各種信号の電圧波形図である。

【図9】図7に示した液晶表示装置の別の垂直走査期間における各種信号の電圧波形図である。

【図10】本発明による液晶表示装置の第3実施形態の模式図である。

【図11】本発明による液晶表示装置の第4実施形態の等価回路図である。

30

【図12】図11に示した液晶表示装置の模式図である。

【図13】本発明による液晶表示装置の第5実施形態の模式図である。

【図14】図13に示した液晶表示装置の等価回路図である。

【図15】図13に示した液晶表示装置のある垂直走査期間における各種信号の電圧波形図である。

【図16】図13に示した液晶表示装置の別の垂直走査期間における各種信号の電圧波形図である。

【図17】(a)および(b)は本発明による液晶表示装置の第6実施形態の模式図である。

【図18】図17に示した液晶表示装置における1画素の拡大模式図である。

40

【図19】(a)および(b)は本発明による液晶表示装置の第7実施形態の模式図である。

【図20】(a)は図19に示した液晶表示装置におけるアクティブマトリクス基板の配向膜近傍の液晶分子のチルト方位を示す模式図であり、(b)は対向基板の配向膜近傍の液晶分子のチルト方位を示す模式図であり、(c)は第1、第2副画素の液晶ドメインの配向方向を示す模式図である。

【図21】本発明による液晶表示装置の第8実施形態の模式図である。

【図22】(a)は図21に示した液晶表示装置におけるアクティブマトリクス基板の配向膜近傍の液晶分子のチルト方位を示す模式図であり、(b)は対向基板の配向膜近傍の液晶分子のチルト方位を示す模式図であり、(c)は第1、第2副画素の液晶ドメインの

50

配向方向を示す模式図である。

【図 2 3】本発明による液晶表示装置の第 9 実施形態の模式図である。

【図 2 4】(a) は図 2 3 に示した液晶表示装置におけるアクティブマトリクス基板の配向膜近傍の液晶分子のチルト方位を示す模式図であり、(b) は対向基板の配向膜近傍の液晶分子のチルト方位を示す模式図であり、(c) は第 1、第 2 副画素の液晶ドメインの配向方向を示す模式図である。

【図 2 5】本発明による液晶表示装置の第 10 実施形態の模式図である。

【図 2 6】従来の液晶表示装置の模式図である。

【図 2 7】別の従来の液晶表示装置の模式図である。

【図 2 8】図 2 7 に示した液晶表示装置における副画素の明暗関係および極性を示す模式図である。

10

【発明を実施するための形態】

【0044】

以下、図面を参照して、本発明による液晶表示装置の実施形態を説明する。ただし、本発明は、以下の実施形態に限定されるものではない。

【0045】

(実施形態 1)

以下、本発明による液晶表示装置の第 1 実施形態を説明する。図 1 (a) に、本実施形態の液晶表示装置 100 の模式図を示す。液晶表示装置 100 は、アクティブマトリクス基板 120 と、対向基板 140 と、アクティブマトリクス基板 120 と対向基板 140 との間に設けられた液晶層 160 とを備える。アクティブマトリクス基板 120 は、絶縁基板 122 および画素電極 124 を有しており、対向基板 140 は、透明絶縁基板 142 および対向電極 144 を有している。なお、図 1 (a) には図示していないが、典型的には、アクティブマトリクス基板 120 には、ゲート配線、補助容量配線、絶縁層、ソース配線、薄膜トランジスタおよび配向膜等がさらに設けられており、対向基板 140 にはカラーフィルタ層、配向膜等がさらに設けられている。また、アクティブマトリクス基板 120 および対向基板 140 の外側には偏光板が設けられている。

20

【0046】

例えば、配向膜は垂直配向膜であり、液晶層 160 は垂直配向型の液晶層である。ここで、「垂直配向型液晶層」とは、垂直配向膜の表面に対して、液晶分子軸(「軸方位」ともいう。)が約 85°以上の角度で配向した液晶層をいう。液晶層 160 は負の誘電異方性を有するネマチック液晶材料を含んでおり、クロスニコル配置された偏光板と組み合わせ、ノーマリーブラックモードで表示が行われる。なお、透過型または透過反射両用型の場合、液晶表示装置 100 はバックライトをさらに備えている。

30

【0047】

液晶表示装置 100 には、複数の行および複数の列のマトリクス状に配列された画素が設けられている。各画素は画素電極 124 によって規定される。各画素は、輝度の異なり得る 2 以上の副画素を有している。典型的には、赤画素、緑画素および青画素を用いてカラー表示が行われる。赤画素、緑画素および青画素は、カラーフィルタ層に赤、緑および青のカラーフィルタを配列することによって実現される。このような赤画素、緑画素および青画素から構成されたカラー表示画素が任意の色の表示単位として機能する。なお、カラー表示画素は、赤、緑および青画素以外に別の画素(例えば、黄画素)をさらに有してもよい。

40

【0048】

図 1 (b) に、液晶表示装置 100 の等価回路図を示す。上述したように、液晶表示装置 100 には複数の画素 P が複数の行および複数の列のマトリクス状に配列されているが、図 1 (b) は 1 つの画素 P およびその近傍を示している。

【0049】

画素 P は、副画素 S p a および副画素 S p b を有している。少なくともある中間階調において、副画素 S p a の輝度は副画素 S p b の輝度とは異なる。典型的には、任意のフレ

50

ームまたは任意のフィールドにおいて一方の輝度は他方の輝度以上である。ただし、一部の階調において、副画素 S_{pa} 、 S_{pb} の輝度は互いに略等しくてもよい。任意のフレームまたは任意のフィールドにおいて副画素 S_{pa} および副画素 S_{pb} のうちの輝度の低くなり得る副画素は暗副画素とも呼ばれ、輝度の高くなり得る副画素は明副画素とも呼ばれる。このように、1つの画素 P 内に輝度の異なる副画素 S_{pa} 、 S_{pb} を設けることにより、 γ 特性の視野角依存性を改善することができる。

【0050】

副画素 S_{pa} の面積は副画素 S_{pb} と異なってもよい。例えば、副画素 S_{pa} の面積は副画素 S_{pb} よりも小さくてもよく、副画素 S_{pa} の面積は副画素 S_{pb} よりも大きくてもよい。例えば、副画素 S_{pa} 、 S_{pb} のうちの一方の面積は他方の面積の1.5倍以上4倍以下である。副画素 S_{pa} および副画素 S_{pb} の面積の和を100%で表す場合、面積の大きい副画素の面積比は60%以上70%以下であり、面積の小さい副画素の面積比は30%以上40%以下であることが好ましい。また、副画素 S_{pa} 、 S_{pb} のうち輝度の低い副画素の面積は、輝度の高い副画素の面積よりも大きいことが好ましい。あるいは、副画素 S_{pa} の面積は副画素 S_{pb} と等しくてもよい。

【0051】

アクティブマトリクス基板120は、画素電極124と、薄膜トランジスタ(Thin Film Transistor: TFT)130と、ソース配線 L_s と、ゲート配線 L_g と、補助容量電極 E_C と、補助容量配線 L_{cs} とを有する。画素電極124は、副画素 S_{pa} に対応する副画素電極124aと、副画素 S_{pb} に対応する副画素電極124bとを有している。ゲート配線 L_g および補助容量電極 E_C は行方向(x 方向)に沿って延びており、ソース配線 L_s は列方向(y 方向)に沿って延びている。

【0052】

TFT130は、それぞれ、ゲート、ソースおよびドレインを有している。TFT130は、副画素 S_{pa} 、 S_{pb} に対応して設けられる。以下の説明において、副画素 S_{pa} に対応するTFT130をTFT130aと示し、副画素 S_{pb} に対応するTFT130をTFT130bと示す。

【0053】

画素 P には、TFT130aのドレインおよび副画素電極124aに電氣的に接続された補助容量電極 E_C が設けられている。また、補助容量電極 E_C と補助容量を形成する補助容量対向電極 E_O は、補助容量配線 L_{cs} と電氣的に接続されている。なお、以下の説明において、補助容量配線 L_{cs} を CS 配線 L_{cs} と呼ぶことがある。

【0054】

ソース配線 L_s は、TFT130aのソースおよびTFT130bのソースに電氣的に接続されている。ゲート配線 L_g は、TFT130aのゲートおよびTFT130bのゲートに電氣的に接続されている。

【0055】

図1(b)に示した等価回路では、対向電極144は各副画素電極124a、124bに対応して示されているが、典型的には、対向電極144は表示領域に設けられた複数の画素 P 全体に対応する画素電極124に対応して設けられている。ただし、対向電極144は、複数のブロックに分割して設けられていてもよい。

【0056】

副画素 S_{pa} は、液晶容量 CL_a および補助容量 CC を有している。液晶容量 CL_a は、副画素電極124aと、対向電極144と、これらの間に設けられた液晶層160とによって構成されている。補助容量 CC は、補助容量電極 E_C と、補助容量対向電極 E_O と、これらの間に設けられた絶縁層とによって構成されている。

【0057】

また、副画素 S_{pb} は、液晶容量 CL_b を有している。液晶容量 CL_b は、副画素電極124bと、対向電極144と、これらの間に設けられた液晶層160とによって構成されている。なお、ここでは、副画素 S_{pb} は補助容量を有していない。

【 0 0 5 8 】

本明細書において、副画素 S_{pa} 、 S_{pb} をそれぞれ第 1 副画素 S_{pa} 、第 2 副画素 S_{pb} と呼ぶことがあり、副画素電極 124a、124b をそれぞれ第 1 副画素電極 124a、第 2 副画素電極 124b と呼ぶことがある。また、 TFT_{130a} 、 $130b$ を第 1 薄膜トランジスタ 130a、第 2 薄膜トランジスタ 130b と呼ぶことがある。

【 0 0 5 9 】

図 2 に、液晶表示装置 100 の模式図を示す。なお、図 2 では、図面が過度に複雑になることを避けるために対向基板 140 を省略して示しており、図 2 はアクティブマトリクス基板 120 の上面図に対応している。

【 0 0 6 0 】

液晶表示装置 100 では、副画素 S_{pa} および副画素 S_{pb} は行方向 (x 方向) に隣接している。副画素 S_{pa} および副画素 S_{pb} の行方向に沿った長さは異なるが、副画素 S_{pa} および副画素 S_{pb} の列方向に沿った長さは略等しい。このため、副画素 S_{pa} の面積は副画素 S_{pb} と異なる。画素 P の列方向 (y 方向) に沿った長さは副画素 S_{pa} および副画素 S_{pb} によって規定される。また、副画素 S_{pa} は副画素電極 124a によって規定され、副画素 S_{pb} は副画素電極 124b によって規定される。

【 0 0 6 1 】

TFT_{130a} 、 $130b$ のソース、チャネル、ドレインは、それぞれ、半導体層に設けられる。半導体層のうち TFT_{130a} 、 $130b$ のチャネルとなる領域以外の領域には、不純物が導入され、そのキャリア濃度が増大されている。

【 0 0 6 2 】

TFT_{130a} 、 $130b$ のゲートは共通のゲート配線 L_g と電氣的に接続されており、 TFT_{130a} 、 $130b$ はゲート配線 L_g に供給されるゲート信号電圧に応じて同様に変化する。 TFT_{130a} 、 $130b$ のソースは、絶縁層に設けられたコンタクトホールを介してソース配線 L_s と電氣的に接続されている。

【 0 0 6 3 】

TFT_{130a} のドレインは、ドレイン電極 E_d を介して補助容量電極 E_C と電氣的に接続されており、副画素電極 124a は、絶縁層に設けられたコンタクトホールを介して補助容量電極 E_C と電氣的に接続されている。補助容量電極 E_C は、 CS 配線 L_{cs} と重なるように設けられており、補助容量電極 E_C と CS 配線 L_{cs} との間で補助容量が形成される。ここでは、 CS 配線 L_{cs} のうち補助容量電極 E_C と補助容量を形成する部分が補助容量対向電極 E_O となる。なお、ここでは、補助容量対向電極 E_O は CS 配線 L_{cs} と一体的に設けられているが、補助容量対向電極 E_O は CS 配線 L_{cs} とは別途設けられてもよい。また、副画素電極 124b は絶縁層に設けられたコンタクトホールを介して TFT_{130b} のドレインと電氣的に接続されている。副画素電極 124a、124b はゲート配線 L_g および CS 配線 L_{cs} を跨ぐように配置される。

【 0 0 6 4 】

液晶表示装置 100 において画素 P への書き込みは以下のように行われる。まず、ゲート配線 L_g に供給されるゲート信号電圧がオフ電圧からオン電圧に変化する。ゲート配線 L_g にオン電圧が印加されて TFT_{130a} 、 $130b$ がオン状態になる場合、ソース配線 L_s に供給されたソース信号が TFT_{130a} 、 $130b$ を介して副画素電極 124a、124b に供給される。

【 0 0 6 5 】

その後、ゲート配線 L_g に供給されるゲート信号電圧がオフ電圧に変化すると、 TFT_{130a} 、 $130b$ がオフ状態に変化する。なお、厳密には、 TFT_{130a} 、 $130b$ がオフ状態に変化した直後に、副画素電極 124a、124b の電位は、 TFT_{130a} 、 $130b$ の有する寄生容量等の影響に基づく引き込み現象のために、略同一量低下するが、副画素電極 124a、124b の電位は互いに略等しい。

【 0 0 6 6 】

その後、 CS 配線 L_{cs} に供給される補助容量信号電圧が変化し、これにより、副画素

10

20

30

40

50

電極 1 2 4 a の電位は補助容量信号電圧の変化に応じて変化する。補助容量信号電圧は、ゲート配線 L g が選択されてから同一のゲート配線 L g が次に選択されるまでの間、ハイ電圧およびロー電圧となる期間が略等しくなるように変化する。例えば、補助容量信号は、等しい期間ごとにハイ電圧およびロー電圧に変化する振動波形を含む。

【 0 0 6 7 】

T F T 1 3 0 a、1 3 0 b がオフ状態に変化した後に、C S 配線 L c s に供給される補助容量信号電圧の最初の変化が増加である場合、副画素電極 1 2 4 a の平均電位は増加する。反対に、C S 配線 L c s に供給される補助容量信号電圧の最初の変化が低下である場合、副画素電極 1 2 4 a の平均電位は低下する。なお、補助容量信号電圧は、次に選択されるゲート配線 L g (典型的には、選択されたゲート配線に隣接するゲート配線) に供給されるゲート信号電圧がオフ電圧からオン電圧に変化する時刻よりも前に変化してもよく、当該時刻よりも後に変化してもよい。以上のようにして、C S 配線 L c s に補助容量信号を供給することにより、副画素 S p a の実効電圧を副画素 S p b の実効電圧と異ならせることができる。なお、厳密には、ソース配線 L s と副画素電極 1 2 4 a、1 2 4 b またはドレイン電極 E d との間の静電容量があるため、副画素電極 1 2 4 a、1 2 4 b の平均電位は、対応するゲート配線 L g がオフ状態に変化した後にソース配線 L s に供給されるソース信号電圧の変化の影響を受けることになるが、この影響はそれほど大きくはない。

【 0 0 6 8 】

このように、液晶表示装置 1 0 0 では、副画素 S p a、S p b は行方向に隣接しており、副画素 S p a、S p b はいずれも C S 配線 L c s と重なるように設けられているが、副画素 S p a は C S 配線 L c s に対応した補助容量 C C を有する一方で、副画素 S p b は C S 配線 L c s に対応した補助容量を有しない。このため、副画素 S p b の液晶層に印加される実効電圧に対して、副画素 S p a の液晶層に印加される実効電圧を変化させることができ、これを利用して視野角特性を改善することができる。

【 0 0 6 9 】

なお、この画素 P に着目すると、ある垂直走査期間において副画素電極 1 2 4 a、1 2 4 b の電位が対向電極 1 4 4 よりも高い場合、次の垂直走査期間(次のフィールド期間または次のフレーム期間)における副画素電極 1 2 4 a、1 2 4 b は対向電極 1 4 4 の電位よりも低い。このように、画素 P の極性は垂直走査期間ごとに反転する。本明細書の以下の説明において、副画素電極の電位が対向電極よりも高いことを + (プラス) と示し、副画素電極の電位が対向電極の電位よりも低いことを - (マイナス) と示す。極性は、液晶層に印加される電界の向きを表している。

【 0 0 7 0 】

このような極性反転により、液晶層の D C 成分の大部分は抑制される。ただし、これだけで D C 成分を完全に除去することはできない。上述したように、T F T がオフ状態に変化した後に、副画素電極の電位は引き込み現象に起因して低下し、また、引き込み現象による電圧低下は極性にかかわらず一定の方向に生じる。このため、極性反転のみでは、引き込み現象に起因する D C 成分を十分に除去することはできない。したがって、同一階調レベルの表示を行う場合に、垂直走査期間ごとに反転する副画素電極の電位の中央値(ドレイン電圧の D C レベル、または、ドレイン電圧の実効レベルともいう。)が対向電極の電圧と略一致するように対向電極の電圧を調整することが好ましい。

【 0 0 7 1 】

液晶表示装置 1 0 0 は、例えば、以下に示すように駆動される。図 3 に、液晶表示装置 1 0 0 の電圧波形図を示す。図 3 では、V L s は破線で示された対向電極 1 4 4 の電位 (C O M M O N) を基準としたソース配線 L s に供給されるソース信号の電圧波形を示しており、V L c s は C S 配線 L c s に供給される補助容量信号の電圧波形を示しており、V L g はゲート配線 L g に供給されるゲート信号の電圧波形を示している。また、V C L a は対向電極 1 4 4 の電位 (C O M M O N) を基準とした副画素電極 1 2 4 a の電位を示し、V C L b は対向電極 1 4 4 の電位 (C O M M O N) を基準とした副画素電極 1 2 4 b の電位を示す。

【 0 0 7 2 】

まず、時刻 T_1 のときゲート配線 L_g に供給されるゲート信号電圧 V_{Lg} がオフ電圧からオン電圧に変化することにより、 TFT_{130a} 、 $130b$ が同時に導通状態（オン状態）となり、副画素 Spa 、 Spb の副画素電極 $124a$ 、 $124b$ にソース配線 L_s の電圧 V_{Ls} が伝達され、液晶容量 CLa 、 CLb に充電が行われる。同様に副画素 Spa の補助容量 CC にもソース配線 L_s からの充電が行われる。なお、以下の説明において、このときの副画素電極 $124a$ 、 $124b$ の電位を V_s と示す。

【 0 0 7 3 】

次に、時刻 T_2 のときゲート配線 L_g のゲート信号電圧 V_{Lg} がオン電圧からオフ電圧に変化することにより、 TFT_{130a} 、 $130b$ が同時に非導通状態（オフ状態）となり、液晶容量 CLa 、 CLb 、補助容量 CC はすべてソース配線 L_s と電氣的に絶縁される。なお、ゲート信号電圧 V_{Lg} がオフ電圧に変化した直後には、 TFT_{130a} 、 TFT_{130b} の有する寄生容量等の影響による引き込み現象のために、それぞれの副画素電極 $124a$ 、 $124b$ の電位 V_{CLa} 、 V_{CLb} はそれぞれ電位 V_{da} 、 V_{db} だけ低下し、

$$V_{CLa} = V_s - V_{da}$$

$$V_{CLb} = V_s - V_{db}$$

となる。なお、副画素の容量がそれぞれ異なるため、電位 V_{da} 、 V_{db} は、厳密には、同じではないが、概ね同一であるため、以下の説明において電位 V_d と示す。このとき、 CS 配線 L_{cs} の電圧 V_{Lcs} は

$$V_{cs} = V_{com} - V_{ad}$$

である。

【 0 0 7 4 】

時刻 T_3 で、 CS 配線 L_{cs} の電圧 V_{Lcs} が $V_{com} - V_{ad}$ から $V_{com} + V_{ad}$ に変化する。 CS 配線 L_{cs} のこの電圧変化に伴い、副画素電極 $124a$ の電位 V_{CLa} は

$$V_{CLa} = V_s - V_d + 2 \times K_{ca} \times V_{ad}$$

へ変化する。但し、 $K_{ca} = CCS / (CLC(V) + CCS)$ である。ここで、 CCS は補助容量 CC の容量値に相当し、 $CLC(V)$ は電位差 V が与えられたときの液晶容量 CLa の容量値に相当する。

【 0 0 7 5 】

時刻 T_4 では、 CS 配線 L_{cs} の電圧 V_{Lcs} が $V_{com} + V_{ad}$ から $V_{com} - V_{ad}$ へと2倍の V_{ad} だけ変化し、副画素電極 $124a$ の電位 V_{CLa} はまた、

$$V_{CLa} = V_s - V_d + 2 \times K_{ca} \times V_{ad}$$

から、

$$V_{CLa} = V_s - V_d$$

へ変化する。

【 0 0 7 6 】

時刻 T_5 では、 CS 配線 L_{cs} の電圧 V_{Lcs} が $V_{com} - V_{ad}$ から $V_{com} + V_{ad}$ と2倍の V_{ad} だけ変化し、副画素電極 $124a$ の電位 V_{CLa} はまた、

$$V_{CLa} = V_s - V_d$$

から、

$$V_{CLa} = V_s - V_d + 2 \times K_{ca} \times V_{ad}$$

へ変化する。

【 0 0 7 7 】

このように、 CS 配線 L_{cs} の電圧 V_{Lcs} および副画素電極 $124a$ の電位 V_{CLa} は、水平走査期間（水平書き込み時間） $1H$ の整数倍の間隔毎に上記 T_4 、 T_5 における変化を交互に繰り返す。これに対して、副画素 Spb は補助容量を有しておらず、副画素電極 $124b$ の電位 V_{CLb} は $V_s - V_d$ のままである。したがって、副画素電極 $124a$ 、 $124b$ の電位 V_{CLa} 、 V_{CLb} の平均は、

$$VCLa = Vs - Vd + Kca \times Vad$$

$$VCLb = Vs - Vd$$

となる。

【0078】

よって、副画素 Spa 、 Spb の液晶層に印加される実効電圧 $V1$ 、 $V2$ は、

$$V1 = VCLa - Vcom$$

$$V2 = VCLb - Vcom$$

すなわち、

$$V1 = Vs - Vd + Kca \times Vad - Vcom$$

$$V2 = Vs - Vd - Vcom$$

10

となる。

【0079】

従って、副画素 Spa 、 Spb のそれぞれの液晶層に印加される実効電圧の差 $\Delta V (= V1 - V2)$ は、 $\Delta V = Kca \times Vad$ (但し、 $Kca = CCS / (CLC(V) + CCS)$) となり、互いに異なる電圧を印加することができ、副画素 Spa および Spb の輝度を異ならせることができる。

【0080】

なお、特許文献2に開示された液晶表示装置900では、異なる副画素 Spa 、 Spb のそれぞれが異なるCS配線 $Lcsa$ 、 $Lcsb$ に対応する補助容量を有しており、2つの副画電極924a、924bの一方の平均電位がソース配線 LS に供給されたソース信号電圧に対応する電位から増加し、他方の平均電位がソース配線 LS に供給されたソース信号電圧に対応する電位から低下する。これに対して、本実施形態の液晶表示装置100では、副画電極124aの平均電位がソース配線 LS に供給されたソース信号電圧に対応する電位から変化する一方、副画電極124bの平均電位がソース配線 LS に供給されたソース信号電圧に対応する電位から変化しない。このため、液晶表示装置100では、液晶表示装置900よりもCS配線 Lcs に供給される補助容量信号電圧の変化を大きくすることにより、液晶表示装置900と同等の副画素 Spa 、 Spb 間の電圧差 ΔV を実現することができる。

20

【0081】

なお、ここでは、CS配線 Lcs に供給される補助容量信号電圧の変化を利用して副画素電極124aの平均電位をソース信号電圧に対応する電位よりも高くしたが、本発明はこれに限定されない。CS配線 Lcs に供給される補助容量信号電圧の変化を利用して副画素電極124aの平均電位をソース信号電圧に対応する電位よりも低くしてもよい。

30

【0082】

CS配線 Lcs に供給される補助容量信号電圧の変化を利用して副画素電極124aの平均電位をソース信号電圧に対応する電位よりも高くする場合、ソース配線 LS には、対向電極を基準とした電位差の絶対値が液晶表示装置900よりも大きいソース信号電圧を供給してもよい。あるいは、CS配線 Lcs に供給される補助容量信号電圧の変化を利用して副画素電極124aの平均電位をソース信号電圧に対応する電位よりも低くする場合、ソース配線 LS には、対向電極を基準とした電位差の絶対値が液晶表示装置900よりも小さいソース信号電圧を供給してもよい。

40

【0083】

ここで、図4を参照して、正面方向および斜め方向の輝度変化を説明する。図4(a)および図4(b)は、正面規格化輝度に対する斜め規格化輝度の変化を示すグラフである。図4(a)において斜め方向は表示画面の法線を偏光軸方向に60°傾かせた方向であり、図4(b)において斜め方向は表示画面の法線を偏光軸方向の斜め45°方向に60°傾かせた方向である。まず、図4(a)を参照して説明する。

【0084】

図4(a)において横軸は正面規格化輝度^(1/2.2)である。ここで、正面規格化輝度は、正面方向の輝度を、最大階調レベルを表示する際の正面方向の輝度が1.0となるよう

50

に規格化した値である。なお、指数 $(1/2.2)$ のべき乗とすることにより、正面規格化輝度 $(1/2.2)$ は正面方向の階調レベルを規格化したものに相当する。例えば、横軸における 0.5 は正面規格化輝度 $0.22 (0.5^{2.2})$ に相当し、これは、 255 階調表記で階調レベル 127 に相当する。指数 $(1/2.2)$ のべき乗とすることにより、輝度の比較的低い領域の輝度変化を充分に表すことができる。

【0085】

図4(a)において縦軸は 60° 規格化輝度 $(1/2.2)$ を示す。ここでは、 60° 規格化輝度は、表示画面の法線を偏光軸方向に沿って斜めに 60° 傾かせた方向から測定した輝度を、最大階調レベルを表示する際の輝度が 1.0 となるように規格化した値である。指数 $(1/2.2)$ のべき乗とすることにより、 60° 規格化輝度 $(1/2.2)$ は斜め方向の階調レベルを規格化したものに相当する。

10

【0086】

図4(a)において、「分割なし」は、副画素を有しない液晶表示装置の輝度変化を示しており、「 $1:1$ 」は明副画素および暗副画素の面積比が $1:1$ の液晶表示装置の輝度変化を示しており、「 $3.5:6.5$ 」は明副画素および暗副画素の面積比が $3.5:6.5$ の液晶表示装置の輝度変化を示している。なお、参考のために、図4(a)において、「正面」は、横軸とリニアに比例する正面方向の輝度変化を示している。

【0087】

副画素を有しない液晶表示装置では、斜め方向の輝度変化は正面方向の輝度変化とは大きく異なる。特に、低階調レベルにおいて斜め方向の規格化輝度が相対的に大きいため、斜め方向から見た映像は相対的に白っぽく見え、十分なコントラストが得られず、奥行きが感じられにくくなる。このような現象は白浮きとも呼ばれる。

20

【0088】

これに対して、副画素を設けることにより、特に低階調レベルにおいて、正面方向の規格化輝度と斜め方向の規格化輝度との差を小さくすることができ、斜め方向の輝度変化を正面方向の輝度変化に近づけることができる。また、暗副画素の面積を明副画素の面積よりも大きくすることにより、さらに、低階調レベルにおける斜め方向の輝度変化を正面方向の輝度変化に近づけることができる。

【0089】

図4(b)は表示画面の法線を偏光軸方向の斜め 45° 方向に沿って斜め 60° 傾かせた方向から測定された輝度の変化を示している。図4(b)において横軸は図4(a)と同様である。図4(b)において縦軸は 60° 規格化輝度 $(1/2.2)$ を示す。ここでは、 60° 規格化輝度は、表示画面の法線を偏光軸方向の斜め 45° 方向に沿って斜め 60° に傾かせた方向から測定した輝度を、最大階調レベルを表示する際の輝度が 1.0 となるように規格化した値である。指数 $(1/2.2)$ のべき乗とすることにより、 60° 規格化輝度 $(1/2.2)$ は斜め方向の階調レベルを規格化したものに相当する。

30

【0090】

副画素を設けない場合、偏光軸と交差する方向に傾斜した方向の輝度変化は正面方向の輝度変化とは大きく異なり、偏光軸方向の斜め 45° 方向に沿って斜め方向に測定する場合、正面方向に対する斜め方向の輝度変化のずれはさらに大きい。これに対して、副画素を設けることにより、特に低階調レベルにおいて、斜め方向の輝度変化を正面方向の輝度変化に近づけることができる。また、暗副画素の面積が明副画素の面積よりも大きい場合、さらに、低階調レベルにおける斜め方向の輝度変化を正面方向の輝度変化に近づけることができる。

40

【0091】

このように、輝度の異なり得る副画素 S_{pa} 、 S_{pb} を設けることにより、視野角特性を改善することができる。特に、副画素 S_{pa} 、 S_{pb} のうちの暗副画素の面積が明副画素よりも大きいことが好ましい。

【0092】

液晶表示装置 100 は、例えば、以下のように作製される。

50

【0093】

アクティブマトリクス基板120の作製は以下のように行われる。まず、絶縁基板122上にゲート配線Lg、CS配線Lcsおよび補助容量対向電極EOを形成する。例えば、絶縁基板122はガラス基板である。ここで、ゲート配線Lg、CS配線Lcsおよび補助容量対向電極EOは、同一工程で形成され、同様の材料から形成されている。

【0094】

次に、ゲート配線LgおよびCS配線Lcsを覆う絶縁層の上にソース配線Ls、ドレイン電極Edおよび補助容量電極ECを形成する。この絶縁層の一部はTFT130のゲート絶縁膜として機能する。ソース配線Ls、ドレイン電極Edおよび補助容量電極ECは、同一工程で同様の材料から形成されている。

10

【0095】

次に、この絶縁層上に半導体層を形成する。半導体層は、例えば、非晶質半導体層（典型的にはアモルファスシリコン層）である。あるいは、半導体層は、多結晶半導体層（典型的にはポリシリコン層）であってもよく、酸化物半導体層であってもよい。なお、上述したように、必要に応じて半導体層の所定の領域に不純物を導入してもよい。

【0096】

次に、半導体層を覆う層間絶縁層を形成し、さらに、この層間絶縁層の上に画素電極124を形成する。例えば、画素電極124は透明導電膜（典型的には、Indium Tin Oxide:ITO）から形成される。その後、画素電極124を覆う配向膜が形成される。

20

【0097】

なお、ゲート配線Lg、CS配線Lcs、補助容量対向電極EO、ソース配線Ls、ドレイン電極Ed、補助容量電極EC、および、画素電極124は、それぞれ、導電材料を堆積させた後に、フォトリソグを利用し、フォトリソグを用いて露光を行い、エッチングを行うことによって形成される。また、半導体層は、半導体材料を堆積させた後にフォトリソグを利用し、フォトリソグを用いて露光を行い、エッチングを行うことによって形成される。以上のようにしてアクティブマトリクス基板120は作製される。

【0098】

また、対向基板140の作製は以下のように行われる。まず、透明絶縁基板142上に対向電極144を形成する。例えば、透明絶縁基板142はガラス基板である。また、対向基板140の表面には配向膜が設けられている。なお、対向基板140には、必要に応じて、カラーフィルタ層が設けられる。カラーフィルタ層は、赤、緑および青のカラーフィルタと、各カラーフィルタを囲むブラックマトリクスとを有している。このようにして対向基板140は作製される。

30

【0099】

その後、アクティブマトリクス基板120および対向基板140の貼り合わせを行う。例えば、アクティブマトリクス基板120および対向基板140の一方に矩形枠状にシール剤を付与し、シール剤で囲まれた領域内に液晶材料を滴下する。その後、アクティブマトリクス基板120および対向基板140を貼り合わせ、シール剤を硬化する。液晶材料の滴下により、液晶材料の付与を均一および短時間に行うことができ、また、マザーガラス基板に対して一括処理を行うことができる。さらに、液晶材料の廃棄量を減らし液晶材料の効率的な利用を行うことができる。

40

【0100】

あるいは、アクティブマトリクス基板120および対向基板140の一方に、一部開口した矩形枠状にシール剤を付与した後、アクティブマトリクス基板120と対向基板140とを貼り合わせた空セルを形成し、その後、アクティブマトリクス基板120と対向基板140との間に液晶材料を注入してもよい。その後、シール剤を硬化する。例えば、このシール剤は熱硬化性を有しており、加熱処理により、シール剤を硬化する。その後、アクティブマトリクス基板120および対向基板140のそれぞれの絶縁基板122、142には、必要に応じて位相差板を付与した後、偏光板を付与する。以上のようにして液晶

50

表示装置 100 は作製される。

【0101】

(実施形態2)

以下、本発明による液晶表示装置の第2実施形態を説明する。図5に、本実施形態の液晶表示装置100Aの等価回路図を示す。図5では、第n行第m列、第n+1行第m列、第n行第m+1列、第n+1行第m+1列の4つの画素を示している。

【0102】

液晶表示装置100Aでは、各行の画素に対して2本のCS配線が設けられている。具体的には、第n行の画素Pに対応してCS配線Lcsa、Lcsbが設けられており、第n+1行の画素Pに対応してCS配線Lcsc、Lcsdが設けられている。

10

【0103】

まず、第n行の画素Pの構成を説明する。第n行第m列の画素Pにおいて副画素Spaは液晶容量CLaおよび補助容量CCを有している。液晶容量CLaは、副画素電極124aと、対向電極144と、これらの間に設けられた液晶層160とによって構成されている。補助容量CCは、補助容量電極ECと、補助容量対向電極EOと、これらの間に設けられた絶縁層とによって構成されている。これに対して、副画素Spbは液晶容量CLbを有しているが、補助容量を有していない。液晶容量CLbは、副画素電極124bと、対向電極144と、これらの間に設けられた液晶層160とによって構成されている。

【0104】

第n行第m+1列の画素Pにおいて副画素Spaは液晶容量CLaおよび補助容量CCを有している。液晶容量CLaは、副画素電極124aと、対向電極144と、これらの間に設けられた液晶層160とによって構成されている。補助容量CCは、補助容量電極ECと、補助容量対向電極EOと、これらの間に設けられた絶縁層とによって構成されている。これに対して、副画素Spbは液晶容量CLbを有しているが、補助容量を有していない。液晶容量CLbは、副画素電極124bと、対向電極144と、これらの間に設けられた液晶層160とによって構成されている。

20

【0105】

このように、第n行第m列および第n行第m+1列の画素Pのいずれにおいても副画素Spaが液晶容量CLaおよび補助容量CCを有している。具体的には、第n行第m列の副画素SpaではCS配線Lcsaに対応して補助容量CCが形成されており、第n行第m+1列の副画素SpaではCS配線Lcsbに対応して補助容量CCが形成されている。このため、CS配線Lcsa、Lcsbに供給される補助容量信号の電圧変化に応じて副画素電極124aの電位、ひいては、副画素Spaの液晶層に印加される実効電圧が変化する。これに対して、副画素Spbは補助容量を有しておらず、CS配線Lcsa、Lcsbに供給される補助容量信号の電圧が変化しても、画素電極124bの電位は変化せず、結果として、副画素Spbの液晶層に印加される実効電圧も変化しない。

30

【0106】

なお、ここでは、詳述しないが、第n行第m+2列、第n行第m+4列、・・・の画素Pの副画素Spaでは、CS配線Lcsaに対応して補助容量CCが形成されており、第n行第m+3列、第n行第m+5列、・・・の画素Pの副画素SpaではCS配線Lcsbに対応して補助容量CCが形成されている。このように、行方向に隣接する画素の副画素Spaは異なるCS配線Lcsa、Lcsbに対応して形成された補助容量CCを有している。

40

【0107】

また、ここでは、詳述しないが、第n+1行第m列、第n+1行第m+2列、第n+1行第m+4列、・・・の画素Pの副画素Spaでは、CS配線Lcsdに対応して補助容量CCが形成されており、第n行第m+1列、第n行第m+3列、第n行第m+5列、・・・の画素Pの副画素SpaではCS配線Lcscに対応して補助容量CCが形成されている。このように、行方向に隣接する画素の副画素Spaは異なるCS配線に対応して形成された補助容量CCを有している。

50

【 0 1 0 8 】

図 6 に、液晶表示装置 1 0 0 A の模式図を示す。本実施形態の液晶表示装置 1 0 0 A では、各画素 P において、副画素 S p a および副画素 S p b は行方向に配列されている。列方向に配列された画素 P において副画素 S p a は直線状に配列されており、副画素 S p b は直線状に配列されている。

【 0 1 0 9 】

第 n 行第 m 列および第 n 行第 m + 1 列の画素の副画素電極 1 2 4 a、1 2 4 b はゲート配線 L g および C S 配線 L c s a、L c s b を跨いでいる。また、隣接する 2 行の画素の間に対応して線状の遮光部材 B L が設けられている。遮光部材 B L はゲート配線 L g、C S 配線 L c s および補助容量対向電極 E O と同一工程で同様の材料から形成される。なお、遮光部材 B L は対向基板のブラックマトリックス (B M) の一部として形成してもよい。

10

【 0 1 1 0 】

典型的には、副画素 S p a、S p b のそれぞれは液晶分子の平均的な配向方向の異なる 4 つの液晶ドメインを有している。例えば、副画素 S p a、S p b の 4 つの液晶ドメインは列方向に配列される。1 行の画素に対応する 2 つの C S 配線 L c s およびゲート配線 L g は、副画素 S p a、S p b の列方向に配列された 4 つの液晶ドメインのそれぞれの境界と重なるように設けられており、副画素電極 1 2 4 a、1 2 4 b は C S 配線 L c s およびゲート配線 L g によって 4 等分される。異なる液晶ドメインは、電圧無印加時に各液晶ドメインの少なくとも中央付近の液晶分子を互いに異なる基準配向方向に配向する配向膜を用いて形成してもよい。または、副画素電極 1 2 4 a、1 2 4 b は異なる方向に延びた微細スリット構造を有してもよい。あるいは、副画素電極 1 2 4 a、1 2 4 b に異なる方向に延びたリブまたはスリットを設けてもよい。

20

【 0 1 1 1 】

液晶表示装置 1 0 0 A では、副画素電極 1 2 4 a の面積は副画素電極 1 2 4 b よりも小さい。例えば、副画素電極 1 2 4 a および副画素電極 1 2 4 b の面積の和を 1 0 0 % で表す場合、副画素電極 1 2 4 a の面積は 3 0 % 以上 4 0 % 以下であり、副画素電極 1 2 4 b の面積は 6 0 % 以上 7 0 % 以下である。なお、副画素 S p a、S p b の輝度はいずれの関係であってもよいが、図 4 を参照して上述したように、面積の小さい副画素 S p a を明副画素とし、面積の大きい副画素 S p b を暗副画素とすることにより、特に低階調レベルにおける視野角特性の改善を効率的に行うことができる。

30

【 0 1 1 2 】

図 7 に、液晶表示装置 1 0 0 の A 等価回路図を示す。図 7 には、複数の画素 P の等価回路を示している。図 7 では、第 m 列 ~ 第 m + 2 列の画素に対応するソース配線を L s m ~ L s m + 2 と示しており、第 n 行 ~ 第 n + 4 行の画素に対応するゲート配線を L g n ~ L g n + 4 と示している。

【 0 1 1 3 】

C S 配線 L c s a ~ L c s d にはそれぞれ補助容量幹線 L t c s a ~ L t c s d から補助容量信号が供給される。具体的には、第 n 行の画素に対応する C S 配線 L c s a、L c s b には、それぞれ、補助容量幹線 L t c s a、L t c s b から補助容量信号が供給され、第 n + 1 行の画素に対応する C S 配線 L c s c、L c s d には、それぞれ、補助容量幹線 L t c s c、L t c s d から補助容量信号が供給される。

40

【 0 1 1 4 】

図 7 に示した液晶表示装置 1 0 0 A は、例えば、以下に示すように駆動される。図 8 に、液晶表示装置 1 0 0 A の電圧波形図を示す。図 8 では、V L s m は破線で示された対向電極 1 4 4 の電圧を基準としたソース配線 L s m に供給されるソース信号の電圧波形を示しており、V L g n ~ V L g n + 4 はゲート配線 L g n ~ L g n + 4 に供給されるゲート信号の電圧波形を示しており、V L c s a ~ V L c s d は C S 配線 L c s a ~ L c s d に供給される補助容量信号の電圧波形を示している。また、V C L a __ m, n ~ V C L a __ m, n + 4 は、それぞれ、対向電極 1 4 4 の電位を基準とした第 n 行第 m 列 ~ 第 n + 4 行

50

第 m 列の画素 P の副画素電極 $124a$ の電位を示し、 $VCLb_m, n \sim VCLb_m, n+4$ は、それぞれ、対向電極 144 の電位を基準とした第 n 行第 m 列～第 $n+4$ 行第 m 列の画素 P の副画素電極 $124b$ の電位を示す。なお、説明が過度に複雑になることを避けるために、ここでは、入力信号における全ての画素の階調レベルを同一としている。

【0115】

ここでは、補助容量幹線 $Ltcsa \sim Ltcsd$ に供給される補助容量信号電圧 $VLcsa \sim VLcsd$ はいずれもデューティ比 $1:1$ の矩形波を含む振動電圧であり、振動の周期はいずれも水平走査期間の 4 倍の時間($4H$)である。補助容量信号電圧 $VLcsa$ 、 $VLcsb$ に着目すると、補助容量信号電圧 $VLcsb$ の位相は、補助容量信号電圧 $VLcsa$ と比べて $2H$ 時間だけ遅れている。補助容量信号電圧 $VLcsc$ 、 $VLcsd$ に着目すると、補助容量信号電圧 $VLcsd$ の位相は、補助容量信号電圧 $VLcsc$ と比べて $2H$ 時間だけ遅れている。また、補助容量信号電圧 $VLcsa$ 、 $VLcsc$ に着目すると、補助容量信号電圧 $VLcsa$ の位相は、補助容量信号電圧 $VLcsc$ と比べて $1H$ 時間だけ遅れている。

【0116】

CS 配線 $Lcsa \sim Lcsd$ に供給される補助容量信号電圧 $VLcsa \sim VLcsd$ とゲート配線 Lg のゲート信号電圧 VLg の変化に着目すると、各 CS 配線 $Lcsa \sim Lcsd$ に対応するゲート配線 Lg のゲート信号電圧 VLg がオン電圧からオフ電圧に変化する時刻と、補助容量信号電圧 $VLcsa \sim VLcsd$ が一定となる期間の中央の時刻とが一致しており、ゲート信号電圧 VLg がオフ電圧に変化する時刻と補助容量信号電圧 $VLcsa \sim VLcsd$ が変化する時刻との差 Td は $1H$ 時間である。ただし、 Td はこれに限定されず、 Td の値は、 $0H$ よりも大きく補助容量信号電圧 $VLcsa$ 、 $VLcsb$ が反転する周期(ここでは $2H$ 時間)よりも短い範囲であればよい。

【0117】

図7および図8を参照して、液晶表示装置 $100A$ における画素 P への書き込みを説明する。まず、第 n 行の画素 P への書き込みを説明する。ここでは、特に、第 n 行第 m 列、および、第 n 行第 $m+1$ 列の画素 P に着目する。ゲート配線 Lgn に供給されるゲート信号電圧がオフ電圧からオン電圧に変化し、これにより、第 n 行第 m 列、第 n 行第 $m+1$ 列の $TFT130a$ 、 $130b$ がオン状態になる。このようにして第 n 行の画素が選択されると、ソース配線 Lsm に供給されたソース信号電圧が第 n 行第 m 列の副画素電極 $124a$ 、 $124b$ に印加され、ソース配線 $Lsm+1$ に供給されたソース信号電圧が第 n 行第 $m+1$ 列の副画素電極 $124a$ 、 $124b$ に印加される。

【0118】

ここでは、第 n 行第 m 列の副画素電極 $124a$ 、 $124b$ の電位が対向電極 144 の電位よりも高く、また、図8には図示していないが、第 n 行第 $m+1$ 列の副画素電極 $124a$ 、 $124b$ の電位は対向電極 144 の電位よりも低い。このように、第 n 行第 m 列の副画素電極 $124a$ 、 $124b$ の電位と対向電極 144 の電位との関係は、第 n 行第 $m+1$ 列の副画素電極 $124a$ 、 $124b$ の電位と対向電極 144 の電位との関係と異なる。

【0119】

その後、ゲート配線 Lgn に供給されるゲート信号電圧がオン電圧からオフ電圧に変化し、これにより、第 n 行第 m 列、第 n 行第 $m+1$ 列の $TFT130a$ 、 $130b$ がオフ状態に変化する。厳密には、 $TFT130a$ 、 $130b$ がオフ状態になった直後に、副画素電極 $124a$ 、 $124b$ の電位は、 $TFT130a$ 、 $130b$ の有する寄生容量等の影響に基づく引き込み現象のために、略同一量低下する。このとき、第 n 行第 m 列の副画素電極 $124a$ 、 $124b$ の電位は互いに等しく、また、第 n 行第 $m+1$ 列の副画素電極 $124a$ 、 $124b$ の電位は互いに等しい。

【0120】

その後、 CS 配線 $Lcsa$ 、 $Lcsb$ に供給される補助容量信号電圧は変化し、これにより、副画素電極 $124a$ の平均電位はソース配線 Sm 、 $Sm+1$ に供給されたソース信号の電圧に対応する電位から変化する。これに対して副画素 Spb は補助容量を有してい

ないため、CS配線 L_{csa} 、 L_{csb} に供給される補助容量信号の電圧変化にかかわらず副画素電極 124b の電位は変化せず、副画素電極 124b の電位はソース配線 S_m 、 S_{m+1} に供給されたソース信号の電圧に対応している。

【0121】

第 n 行第 m 列の画素 P では、 $TFT130a$ がオフ状態に変化した後における補助容量信号電圧 V_{Lcsa} の最初の変化が増加であり、副画素電極 124a の平均電位は補助容量信号電圧 V_{Lcsa} に応じて増加する。プラス極性で副画素電極 124a の平均電位が増加するため、副画素 S_{pa} の輝度は副画素 S_{pb} よりも高い。

【0122】

また、第 n 行第 $m+1$ 列の画素 P において、 $TFT130a$ がオフ状態に変化した後における補助容量信号電圧 V_{Lcsb} の最初の変化が低下であり、副画素電極 124a の平均電位は補助容量信号電圧 V_{Lcsb} に応じて低下する。マイナス極性で副画素電極 124a の平均電位が低下するため、副画素 S_{pa} の輝度は副画素 S_{pb} よりも高い。

【0123】

このようにして、第 n 行の画素 P への書き込みが行われる。上述したように、第 n 行第 $m+1$ 列の画素 P の極性は第 n 行第 m 列の画素 P の極性と反転しており、ここでは、詳述していないが、第 n 行の行方向に隣接する画素の極性は互いに反転している。また、上述したように、第 n 行第 m 列の画素 P ではCS配線 L_{csa} に対応する副画素 S_{pa} が明副画素であり、第 n 行第 $m+1$ 列の画素 P ではCS配線 L_{csb} に対応する副画素 S_{pa} が明副画素である。このように、CS配線 L_{cs} に対応する副画素 S_{pa} が明副画素となり、CS配線 L_{cs} に対応しない副画素 S_{pb} が暗副画素となる。

【0124】

次に、第 $n+1$ 行の画素 P への書き込みを説明する。ここでは、特に、第 $n+1$ 行第 m 列、および、第 $n+1$ 行第 $m+1$ 列の画素 P に着目する。

【0125】

ゲート配線 L_{gn+1} に供給されるゲート信号電圧がオフ電圧からオン電圧に変化し、これにより、第 $n+1$ 行第 m 列、第 $n+1$ 行第 $m+1$ 列の $TFT130a$ 、 $130b$ がオン状態になる。このようにして第 $n+1$ 行の画素が選択されると、ソース配線 L_{sm} に供給されたソース信号電圧が第 $n+1$ 行第 m 列の副画素電極 124a、124b に印加され、ソース配線 L_{sm+1} に供給されたソース信号電圧が第 $n+1$ 行第 $m+1$ 列の副画素電極 124a、124b に印加される。ここでは、第 $n+1$ 行第 m 列の副画素電極 124a、124b の電位は対向電極 144 の電位よりも低く、また、図8には図示していないが、第 $n+1$ 行第 $m+1$ 列の副画素電極 124a、124b の電位は対向電極 144 の電位よりも高い。このように、第 $n+1$ 行第 m 列の副画素電極 124a、124b の電位と対向電極 144 の電位との関係は、第 $n+1$ 行第 $m+1$ 列の副画素電極 124a、124b の電位と対向電極 144 の電位との関係と異なる。

【0126】

次に、ゲート配線 L_{gn+1} に供給されるゲート信号電圧がオン電圧からオフ電圧に変化し、これにより、第 $n+1$ 行第 m 列、第 $n+1$ 行第 $m+1$ 列の $TFT130a$ 、 $130b$ がオフ状態に変化する。ここでも、上述したように、引き込み現象が生じる。

【0127】

その後、CS配線 L_{csc} 、 L_{csd} に供給される補助容量信号電圧は異なる方向に変化し、これにより、第 $n+1$ 行第 m 列、第 $n+1$ 行第 $m+1$ 列の副画素電極 124a の電位は異なる方向に変化する。第 $n+1$ 行第 m 列の画素 P では、 $TFT130a$ がオフ状態に変化した後における補助容量信号電圧 V_{Lcsc} の最初の変化が低下であり、マイナス極性で副画素電極 124a の平均電位が低下するため、副画素 S_{pa} の輝度は副画素 S_{pb} よりも高い。また、第 $n+1$ 行第 $m+1$ 列の画素 P では、 $TFT130a$ がオフ状態に変化した後における補助容量信号電圧 V_{Lcsd} の最初の変化は増加であり、プラス極性で副画素電極 124a の平均電位は増加するため、副画素 S_{pa} の輝度は副画素 S_{pb} よりも高い。

10

20

30

40

50

【0128】

このようにして、第 $n + 1$ 行の画素 P への書き込みが行われる。第 $n + 1$ 行の行方向に隣接する画素の極性は互いに反転しており、また、第 $n + 1$ 行の画素 P でも CS 配線 Lcs に対応する副画素 Spa が明副画素であり、 CS 配線 Lcs に対応しない副画素 Spb が暗副画素である。第 $n + 2$ 行以降の画素 P への書き込みも同様に行われる。

【0129】

このように、液晶表示装置 100A では、ドット反転駆動が行われており、行方向および列方向に隣接する画素の極性は互いに異なり、斜め方向に隣接する画素の極性は互いに等しい。例えば、第 n 行第 m 列、第 $n + 1$ 行第 $m + 1$ 列の画素の極性はプラスであり、第 $n + 1$ 行第 m 列、第 n 行第 $m + 1$ 列の画素の極性はマイナスである。

10

【0130】

図 9 に、図 8 に示した垂直走査期間の次の垂直走査期間（フィールド期間またはフレーム期間）における電圧波形図を示す。図 8 および図 9 の比較から理解されるように、ソース配線 LS に供給されるソース信号電圧の極性は前の垂直走査期間と比べて反転しており、これにより、表示の焼き付きが抑制される。また、 CS 配線 $Lcsa \sim Lcsd$ に供給される補助容量信号電圧の位相は前の垂直走査期間と比べて反転している。このように、ソース信号電圧の極性および補助容量信号電圧の位相がいずれも反転していることにより、この垂直走査期間でも副画素 Spa が明副画素となり、副画素 Spb が暗副画素となる。なお、液晶表示装置 100A では、 CS 配線 Lcs に供給された補助容量信号電圧の変化によって副画素 Spa の液晶層に印加される実効電圧の絶対値が増加するため、ソース信号配線の振幅を比較的小さくすることができ、ソースドライバの消費電力の増大を抑制できる。

20

【0131】

図 8 および図 9 を参照した説明では、4 つの補助容量幹線に振動周期 $4H$ の異なる補助容量信号が供給されたが、本発明はこれに限定されない。2 つの補助容量幹線に振動周期 $2H$ の異なる補助容量信号が供給されてもよい。この場合、図 7 に示した等価回路において、補助容量幹線 $Ltcsa$ 、 $Ltcsb$ に等価な補助容量信号が供給され、補助容量幹線 $Ltcsa$ 、 $Ltcsb$ に等価な補助容量信号が供給される。このように、 N 本（ N は 2 以上の偶数）の補助容量幹線に振動周期 NH の異なる補助容量信号が供給されてもよい。

30

【0132】

（実施形態 3）

上述した液晶表示装置 100A では、 CS 配線 Lcs に対応する副画素 Spa の面積が CS 配線 Lcs に対応しない副画素 Spb よりも小さかったが、本発明はこれに限定されない。 CS 配線 Lcs に対応する副画素の面積は CS 配線 Lcs に対応しない副画素よりも大きくてもよい。また、上述した液晶表示装置 100A では、 CS 配線 Lcs に対応する副画素 Spa が明副画素であり、 CS 配線 Lcs に対応しない副画素 Spb が暗副画素であったが、本発明はこれに限定されない。 CS 配線 Lcs に対応する副画素が暗副画素であり、 CS 配線 Lcs に対応しない副画素が明副画素であってもよい。

40

【0133】

以下、図 10 を参照して、本発明による液晶表示装置の第 3 実施形態を説明する。本実施形態の液晶表示装置 100B は、副画素 Spa の面積が副画素 Spb よりも大きく、また、副画素 Spa の輝度が副画素 Spb よりも低い点を除いて上述した液晶表示装置 100A と同様の構成を有しており、冗長を避けるために重複する説明を省略する。なお、液晶表示装置 100B の等価回路は図 5 または図 7 と同様である。

【0134】

液晶表示装置 100B において副画素電極 124a、124b の列方向に沿った長さは互いに略等しいが、副画素電極 124a の行方向に沿った長さは副画素電極 124b の行方向に沿った長さよりも大きく、副画素電極 124a（およびそれに規定される副画素 Spa ）の面積は副画素電極 124b（およびそれに規定される副画素 Spb ）よりも大き

50

【 0 1 3 5 】

10

【 0 1 3 6 】

20

【 0 1 3 7 】

【 0 1 3 8 】

上述した液晶表示装置では、副画素 S p b は補助容量を有しなかったが、本発明はこれに限定されない。副画素 S p b は補助容量を有してもよい。

【 0 1 3 9 】

30

【 0 1 4 0 】

40

【 0 1 4 1 】

50

【 0 1 4 2 】

また、液晶表示装置 100C において、副画素 S p a は、液晶容量 C L a および補助容

量 CC を有している。補助容量 CC は、補助容量電極 EC と、補助容量対向電極 EO と、これらの間に設けられた絶縁層とによって構成されている。このように、液晶表示装置 100C では、副画素 Spa は 1 つの補助容量 CC を有しているのに対して、副画素 Spb は 2 つの補助容量 $CCb1$ 、 $CCb2$ を有しており、このために、副画素 Spb には一対の補助容量電極 $ECb1$ 、 $ECb2$ が設けられている。

【0143】

図 12 に、液晶表示装置 100C の模式図を示す。液晶表示装置 100C では、各行の画素 P に対応して 2 本の CS 配線 Lcs が設けられている。第 n 行の画素 P に着目すると、第 n 行の画素 P に対応して CS 配線 $Lcsa$ 、 $Lcsb$ が設けられている。

【0144】

$TFT130a$ 、 $130b$ のゲートは共通のゲート配線 Lg と電氣的に接続されており、 $TFT130a$ 、 $130b$ はゲート配線 Lg に供給されるゲート信号電圧に応じて同様に变化する。 $TFT130a$ 、 $130b$ のソースは、絶縁層に設けられたコンタクトホールを介してソース配線 ls と電氣的に接続されている。

【0145】

$TFT130a$ のドレインは、ドレイン電極 Ed を介して補助容量電極 EC と電氣的に接続されており、副画素電極 $124a$ は、絶縁層に設けられたコンタクトホールを介して補助容量電極 EC と電氣的に接続されている。補助容量電極 EC は、 CS 配線 $Lcsa$ と重なるように設けられており、補助容量電極 EC と CS 配線 $Lcsa$ との間で補助容量 CC が形成される。

【0146】

$TFT130b$ のドレインは、ドレイン電極 Edb を介して補助容量電極 $ECb1$ および副画素電極 $124b$ と電氣的に接続されている。補助容量電極 $ECb1$ は、 CS 配線 $Lcsa$ と重なるように設けられており、補助容量電極 $ECb1$ と CS 配線 $Lcsa$ との間で補助容量 $CCb1$ が形成される。また、絶縁層を介して副画素電極 $124b$ と電氣的に接続された補助容量電極 $ECb2$ は、 CS 配線 $Lcsb$ と重なるように設けられており、補助容量電極 $ECb2$ と CS 配線 $Lcsb$ との間で補助容量 $CCb2$ が形成される。

【0147】

ここでは、 CS 配線 $Lcsa$ のうち補助容量電極 $ECb1$ と補助容量を形成する部分が補助容量対向電極 $EOb1$ となり、 CS 配線 $Lcsb$ のうち補助容量電極 $ECb2$ と補助容量を形成する部分が補助容量対向電極 $EOb2$ となる。また、ここでは、補助容量対向電極 $EOb1$ 、 $EOb2$ は CS 配線 $Lcsa$ 、 $Lcsb$ とそれぞれ一体的に設けられているが、補助容量対向電極 $EOb1$ 、 $EOb2$ は CS 配線 $Lcsa$ 、 $Lcsb$ とは別途設けられてもよい。

【0148】

液晶表示装置 100C では、副画素電極 $124a$ 、 $124b$ の列方向に沿った長さは互いに略等しいが、副画素電極 $124a$ の行方向に沿った長さは副画素電極 $124b$ の行方向に沿った長さよりも短く、副画素電極 $124a$ の面積は副画素電極 $124b$ よりも小さい。例えば、液晶表示装置 100C の各配線には、図 8 および図 9 に示した電圧波形の信号が供給される。

【0149】

液晶表示装置 100C における画素 P への書き込みを説明する。まず、第 n 行の画素 P への書き込みを説明する。ここでは、特に、第 n 行第 m 列、および、第 n 行第 $m+1$ 列の画素 P に着目する。ゲート配線 Lgn に供給されるゲート信号電圧がオフ電圧からオン電圧に変化し、これにより、第 n 行第 m 列、第 n 行第 $m+1$ 列の $TFT130a$ 、 $130b$ がオン状態になる。このようにして第 n 行の画素が選択されると、ソース配線 lsm に供給されたソース信号電圧が第 n 行第 m 列の副画素電極 $124a$ 、 $124b$ に印加され、ソース配線 $lsm+1$ に供給されたソース信号電圧が第 n 行第 $m+1$ 列の副画素電極 $124a$ 、 $124b$ に印加される。ここでは、第 n 行第 m 列の副画素電極 $124a$ 、 $124b$ の電位が対向電極 144 の電位よりも高く、第 n 行第 $m+1$ 列の副画素電極 $124a$ 、 12

10

20

30

40

50

4 b の電位は対向電極 1 4 4 の電位よりも低い。

【 0 1 5 0 】

その後、ゲート配線 Lgn に供給されるゲート信号電圧がオン電圧からオフ電圧に変化し、これにより、第 n 行第 m 列、第 n 行第 $m + 1$ 列の $TFT130a$ 、 $130b$ がオフ状態に変化する。厳密には、 $TFT130a$ 、 $130b$ がオフ状態になった直後に、副画素電極 $124a$ 、 $124b$ の電位は、 $TFT130a$ 、 $130b$ の有する寄生容量等の影響に基づく引き込み現象のために、略同一量低下する。なお、液晶表示装置 100C では、上述した液晶表示装置 100 ~ 100B および後述する液晶表示装置のいくつかとは異なり、副画素 Spa 、 Spb のそれぞれが液晶容量および補助容量の両方を有しているため、副画素 Spa 、 Spb が概同一の容量を有するよう設計することができる。このため、引き込み電圧に起因する電位低下を概同一量とするように設計することができ、フリッカの発生を抑制することができる。

10

【 0 1 5 1 】

その後、 CS 配線 $Lcsa$ に供給される補助容量信号電圧は変化し、これにより、副画素電極 $124a$ の電位が変化する。ここでは、 $TFT130a$ がオフ状態に変化した後における補助容量信号電圧 $VLcsa$ の最初の変化が増加であり、副画素電極 $124a$ の平均電位は増加する。

【 0 1 5 2 】

上述したように、副画素 Spb は CS 配線 $Lcsa$ に対応する補助容量 $CCb1$ および CS 配線 $Lcsb$ に対応する補助容量 $CCb2$ を有している。 $TFT130b$ がオフ状態に変化した後に、 CS 配線 $Lcsa$ 、 $Lcsb$ に供給される補助容量信号電圧は異なる方向に変化する。このとき、 CS 配線 $Lcsa$ に供給される補助容量信号電圧の変化に起因する副画素電極 $124b$ の平均電位の変化量は、 CS 配線 $Lcsb$ に供給される補助容量信号電圧の変化に起因する副画素電極 $124b$ の平均電位の変化量と略等しいため、補助容量 $CCb1$ 、 $CCb2$ に起因する副画素電極 $124b$ の平均電位の変化は略相殺し、結果として、副画素電極 $124b$ の平均電位はソース配線 Ls に供給されたソース信号電圧に対応することになる。このように、 CS 配線 $Lcsa$ 、 $Lcsb$ に供給される補助容量信号の電圧変化にかかわらず副画素電極 $124b$ の電位は変化せず、副画素電極 $124b$ の平均電位はソース配線 Sm 、 $Sm + 1$ に供給されたソース信号の電圧に対応している。

20

【 0 1 5 3 】

第 n 行第 m 列の画素 P では、プラス極性で副画素電極 $124a$ の平均電位は補助容量信号電圧 $VLcsa$ に応じて増加するため、副画素 Spa の輝度は副画素 Spb よりも高い。また、第 n 行第 $m + 1$ 列の画素 P では、マイナス極性で副画素電極 $124a$ の平均電位は補助容量信号電圧 $VLcsb$ に応じて低下するため、副画素 Spa の輝度は副画素 Spb よりも高い。

30

【 0 1 5 4 】

このようにして第 n 行の画素 P への書き込みが行われる。第 n 行の行方向に隣接する画素の極性は互いに反転している。また、第 n 行の画素 P に対応する 2 つの CS 配線 $Lcsa$ 、 $Lcsb$ のうち一方のみに対応する副画素 Spa が明副画素となり、両方に対応する副画素 Spb が暗副画素となる。

40

【 0 1 5 5 】

次に、第 $n + 1$ 行の画素 P への書き込みを説明する。ここでは、特に、第 $n + 1$ 行第 m 列、および、第 $n + 1$ 行第 $m + 1$ 列の画素 P に着目する。

【 0 1 5 6 】

ゲート配線 $Lgn + 1$ に供給されるゲート信号電圧がオフ電圧からオン電圧に変化し、これにより、第 $n + 1$ 行第 m 列、第 $n + 1$ 行第 $m + 1$ 列の $TFT130a$ 、 $130b$ がオン状態になる。このようにして第 $n + 1$ 行の画素が選択されると、ソース配線 Lsm に供給されたソース信号電圧が第 $n + 1$ 行第 m 列の副画素電極 $124a$ 、 $124b$ に印加され、ソース配線 $Lsm + 1$ に供給されたソース信号電圧が第 $n + 1$ 行第 $m + 1$ 列の副画素電極 $124a$ 、 $124b$ に印加される。ここでは、第 $n + 1$ 行第 m 列の副画素電極 $124a$

50

、124bの電位が対向電極144の電位よりも低く、第 $n+1$ 行第 $m+1$ 列の副画素電極124a、124bの電位は対向電極144の電位よりも高い。

【0157】

その後、ゲート配線 L_{gn+1} に供給されるゲート信号電圧がオン電圧からオフ電圧に変化し、これにより、第 $n+1$ 行第 m 列、第 $n+1$ 行第 $m+1$ 列の TFT_{130a} 、 TFT_{130b} がオフ状態に変化する。

【0158】

その後、CS配線 L_{csc} 、 L_{csd} に供給される補助容量信号電圧は異なる方向に変化し、これにより、第 $n+1$ 行第 m 列、第 $n+1$ 行第 $m+1$ 列の副画素電極124aの電位は異なる方向に変化する。第 $n+1$ 行第 m 列の画素Pでは、 TFT_{130a} がオフ状態に変化した後における補助容量信号電圧 V_{Lcsc} の最初の変化が低下であり、副画素電極124aの平均電位は低下する。また、CS配線 L_{csc} 、 L_{csd} に供給される補助容量信号電圧の異なる影響が相殺されることにより、CS配線 L_{csc} 、 L_{csd} の両方に対応する副画素電極124bの平均電位はソース配線 L_{sm} に供給されたソース信号電圧に対応している。マイナス極性で副画素電極124aの平均電位が低下するため、副画素 Spa の輝度は副画素 Spb より高い。また、第 $n+1$ 行第 $m+1$ 列の画素Pでは、 TFT_{130a} がオフ状態に変化した後における補助容量信号電圧 V_{Lcsd} の最初の変化は増加であり、プラス極性で副画素電極124aの平均電位が増加するため、副画素 Spa の輝度は副画素 Spb よりも高い。

【0159】

このようにして、第 $n+1$ 行の画素Pへの書き込みが行われる。第 $n+1$ 行の行方向に隣接する画素の極性は互いに反転している。また、第 $n+1$ 行の画素Pに対応する2つのCS配線 L_{csc} 、 L_{csd} のうち一方のみに対応する副画素 Spa が明副画素となり、両方に対応する副画素 Spb が暗副画素となる。

【0160】

なお、上述した説明では、副画素 $Spap$ の面積は副画素 Spb よりも小さく、プラス極性の副画素 Spa に対応するCS配線に供給される補助容量信号の電圧の最初の変化は増加であり、マイナス極性の副画素 Spa に対応するCS配線に供給される補助容量信号の電圧の最初の変化は低下であったが、本発明はこれに限定されない。例えば、副画素 Spa の面積は副画素 Spb よりも大きく、プラス極性の副画素 Spa に対応するCS配線に供給される補助容量信号の電圧の最初の変化は低下であり、マイナス極性の副画素 Spa に対応するCS配線に供給される補助容量信号の電圧の最初の変化は増加であってもよい。

【0161】

また、上述した説明では、副画素 Spa 、 Spb のうちの面積の小さい副画素が明副画素であったが、本発明はこれに限定されない。面積の小さい副画素が暗副画素であってもよい。

【0162】

なお、図12では、第 n 行第 m 列および第 $n+1$ 行第 m 行の画素における副画素 Spa は補助容量配線 L_{csa} 、 L_{csc} に対応しており、第 n 行第 $m+1$ 列および第 $n+1$ 行第 $m+1$ 列の画素における副画素 Spa は補助容量配線 L_{csb} 、 L_{csd} に対応している。このように、図12では、行方向に隣接する2つの画素における副画素 Spa に対応する補助容量配線の距離は一定ではないが、液晶表示装置100Cにおいても、図6および図10に示した構成と同様に、行方向に隣接する2つの画素における副画素 Spa に対応する補助容量配線間の距離はほぼ一定であってもよい。

【0163】

(実施形態5)

上述した液晶表示装置では、各行の画素に対して2本のCS配線が設けられていたが、本発明はこれに限定されない。

【0164】

以下、図13を参照して、本発明による液晶表示装置の第5実施形態を説明する。本実施形態の液晶表示装置100Dは、列方向に隣接する2行の画素がCS配線を共有している点を除いて上述した液晶表示装置と同様の構成を有しており、冗長を避けるために重複する説明を省略する。なお、図13では、図面が過度に複雑になることを避けるために対向基板140を省略して示しており、図13はアクティブマトリクス基板120の上面図に対応している。

【0165】

副画素電極124a、124bの列方向に沿った長さは互いに略等しいが、副画素電極124aの行方向に沿った長さは副画素電極124bの行方向に沿った長さよりも小さく、副画素Spaの面積は副画素Spbよりも小さい。副画素Spa、Spbは互いに行方向に隣接しており、列方向に沿って配列された画素Pにおいて副画素Spa、Spbはそれぞれ直線状に配列されている。

10

【0166】

液晶表示装置100Dでは、CS配線Lcsは列方向に隣接する2つの行の画素の間に設けられており、CS配線Lcsは2つの行の画素の副画素Spaに対応している。例えば、CS配線Lcsbは、第n+1行第m列の画素の第1副画素Spaに対応する補助容量対向電極EO、および、第n行第m+1列の画素の第1副画素Spaに対応する補助容量対向電極EOの両方と電気的に接続されている。このため、CS配線Lcsに供給される補助容量信号に基づいて2つの行の画素の副画素電極124aの平均電位は変化する。以上のように、液晶表示装置100Dでは、1本のCS配線を隣接する2つの行の画素で共有しているため、CS配線Lcsの本数を減らすことができ、高開口率を実現することができる。

20

【0167】

液晶表示装置100Dでは、補助容量対向電極EOがCS配線Lcsと連続して一体的に設けられており、補助容量対向電極EOおよびCS配線Lcsを構成する導電部材の幅が部分的に広がっている。なお、補助対向容量電極EOがCS配線Lcsに含まれるように設けられ、導電部材の幅が一定であってもよい。

【0168】

液晶表示装置100Dにおける画素Pへの書き込みは以下のように行われる。ここでは、第n行第m列、第n行第m+1列、第n+1行第m列、第n+1行第m+1列の画素Pに着目する。

30

【0169】

まず、第n行のゲート配線Lgnに供給されるゲート信号電圧がオン電圧に変化し、これにより、第n行第m列のTFT130a、130bがオン状態になる。このように第n行の画素が選択されると、ソース配線Lsm、Lsm+1に供給されたソース信号電圧が第n行第m列、第n行第m+1列の副画素電極124a、124bに印加される。その後、ゲート配線Lgnに供給されるゲート信号電圧がオン電圧からオフ電圧に変化し、これにより、TFT130a、130bがオフ状態に変化する。なお、上述したように、引き込み現象に起因して副画素電極124a、124bの電位は互いに低下する。

【0170】

40

第n行のTFT130a、130bがオフ状態に変化した後、CS配線Lcsa、Lcsbに供給される補助容量信号電圧は変化し、これにより、副画素電極124aの電位は変化する。なお、CS配線Lcsaに供給される補助容量信号電圧は、後述する第n+1行のゲート配線Lgn+1に供給されるゲート信号電圧がオフ電圧からオン電圧に変化する時刻よりも前に変化してもよく、当該時刻よりも後に変化してもよい。ただし、CS配線Lcsbに供給される補助容量信号電圧は、後述する第n+1行のゲート配線Lgn+1に供給されるゲート信号電圧がオフ電圧からオン電圧に変化した後に変化する。

【0171】

例えば、第n行第m列の副画素電極124a、124bの電位が対向電極144の電位よりも高い場合、TFT130a、130bがオフ状態に変化した後に、CS配線Lcs

50

aに供給される補助容量信号電圧の最初の変化が増加であると、副画素電極124aの平均電位は増加し、副画素Spaの輝度が副画素Spbよりも高くなる。反対に、CS配線Lcsaに供給される補助容量信号電圧の最初の変化が低下であると、副画素電極124aの平均電位は低下し、副画素Spbの輝度が副画素Spaよりも高くなる。

【0172】

また、第n行第m列の副画素電極124a、124bの電位が対向電極144の電位よりも低い場合、TF T 130a、130bがオフ状態に変化した後に、CS配線Lcsaに供給される補助容量信号電圧の最初の変化が増加であると、副画素電極124aの平均電位は増加し、副画素Spbの輝度が副画素Spaよりも高くなる。反対に、CS配線Lcsaに供給される補助容量信号電圧の最初の変化が低下であると、副画素電極124aの平均電位は低下し、副画素Spaの輝度が副画素Spbよりも高くなる。

10

【0173】

次に、第n+1行のゲート配線Lgn+1に供給されるゲート信号電圧がオン電圧に変化し、そのゲート配線Lgn+1に対応するTF T 130a、130bがオン状態に変化する。このようにして第n+1行の画素が選択されると、ソース配線Lsm、Lsm+1に供給されたソース信号電圧が第n+1行第m列、第n+1行第m+1列の副画素電極124a、124bに印加される。例えば、第n行第m列の副画素電極124a、124bの電位が対向電極144の電位よりも高い場合、第n+1行第m列の副画素電極124a、124bには、対向電極144の電位よりも低いソース信号電圧が印加される。

【0174】

20

その後、ゲート配線Lgn+1に供給されるゲート信号電圧がオン電圧からオフ電圧に変化し、これにより、第n+1行第m列のTF T 130a、130bがオフ状態に変化する。

【0175】

その後、CS配線Lcsb、Lcscに供給される補助容量信号電圧が変化し、副画素電極124a、124bの電位は補助容量信号電圧の変化に応じて変化する。CS配線Lcsbに供給される補助容量信号電圧は、ここでは図示しない第n+2行のゲート配線Lgn+2に供給されるゲート信号電圧がオフ電圧からオン電圧に変化する時刻よりも前に変化してもよく、当該時刻よりも後に変化してもよい。ただし、CS配線Lcscに供給される電圧は、第n+2行のゲート配線Lgn+2に供給されるゲート信号電圧がオフ電圧からオン電圧に変化する時刻よりも後に変化する。

30

【0176】

図14に、液晶表示装置100Dの等価回路図を示す。図14には、複数の画素Pの等価回路を示している。図14では、第m列～第m+2列の画素に対応するソース配線をLsm～Lsm+2と示しており、第n行～第n+4行の画素に対応するゲート配線をLgn～Lgn+4と示している。また、補助容量幹線Ltcsa、Ltcsbからそれぞれ延びるCS配線をCS配線Lcsa、Lcsbと示している。

【0177】

図14に示した液晶表示装置100Dは、例えば、以下に示すように駆動される。図15に、液晶表示装置100Dの電圧波形図を示す。図15において、VLsmは破線で示された対向電極144の電圧を基準としたソース配線Lsmに供給されるソース信号の電圧波形を示しており、VLgn～VLgn+4はゲート配線Lgn～Lgn+4に供給されるゲート信号の電圧波形を示しており、VLcsa、VLcsbはCS配線Lcsa、Lcsbに供給される補助容量信号の電圧波形を示している。また、VCLa__m, n～VCLa__m, n+4は、それぞれ、対向電極144の電位を基準とした第n行第m列～第n+4行第m列の画素Pの副画素電極124aの電位を示し、VCLb__m, n～VCLb__m, n+4は、それぞれ、対向電極144の電位を基準とした第n行第m列～第n+4行第m列の画素Pの副画素電極124bの電位を示す。なお、説明が過度に複雑になることを避けるために、ここでは、入力信号における全ての画素の階調レベルを同一としている。

40

50

【0178】

ここでは、補助容量幹線 L_{tcsa} 、 L_{tcsb} に供給される補助容量信号電圧 V_{Lcsa} 、 V_{Lcsb} はいずれも、デューティ比 1 : 1 の矩形波を含む振動電圧であり、振動の周期はいずれも水平走査期間の 1 倍の時間 (1H) である。また、補助容量信号電圧 V_{Lcsa} 、 V_{Lcsb} に着目すると、補助容量信号電圧 V_{Lcsb} の位相は、補助容量信号電圧 V_{Lcsa} と比べて 0.5H 時間だけ遅れている。

【0179】

以下、図 14 および図 15 を参照して、液晶表示装置 100D における画素 P への書き込みを説明する。まず、第 n 行の画素 P への書き込みを説明する。ここでは、特に、第 n 行第 m 列、および、第 n 行第 m + 1 列の画素 P に着目する。

10

【0180】

第 n 行のゲート配線 L_{gn} に供給されるゲート信号電圧がオフ電圧からオン電圧に変化し、これにより、第 n 行第 m 列、第 n 行第 m + 1 列の TFT 130a、130b がオン状態になる。このようにして第 n 行の画素が選択されるとき、ソース配線 L_{sm} に供給されたソース信号電圧が第 n 行第 m 列の副画素電極 124a、124b に印加され、ソース配線 L_{sm+1} に供給されたソース信号電圧が第 n 行第 m + 1 列の副画素電極 124a、124b に印加される。ソース配線 L_{sm} に供給されるソース信号電圧は対向電極 144 よりも高く、また、図 15 には示していないが、ソース配線 L_{sm+1} に供給されるソース信号電圧は対向電極 144 よりも低い。このように、行方向に隣接する画素 P の極性は互いに異なる。

20

【0181】

その後、ゲート配線 L_{gn} に供給されるゲート信号電圧がオン電圧からオフ電圧に変化し、これにより、第 n 行第 m 列、第 n 行第 m + 1 列の TFT 130a、130b がオフ状態に変化する。厳密には、TFT 130a、130b がオフ状態になった直後に、副画素電極 124a、124b の電位は、TFT 130a、130b の有する寄生容量等の影響に基づく引き込み現象のために、略同一量低下する。

【0182】

TFT 130a、130b がオフ状態に変化した後、CS 配線 L_{csa} 、 L_{csb} に供給される補助容量信号電圧 V_{Lcsa} 、 V_{Lcsb} は異なる方向に変化し、これにより、副画素電極 124a の電位は変化する。

30

【0183】

第 n 行第 m 列の画素 P では、TFT 130a、130b がオフ状態に変化した後における補助容量信号電圧 V_{Lcsa} の最初の変化が増加であり、プラス極性で副画素電極 124a の平均電位が増加するため、副画素 S_{pa} の輝度は副画素 S_{pb} よりも高い。また、第 n 行第 m + 1 列の画素 P では、TFT 130a、130b がオフ状態に変化した後における補助容量信号電圧 V_{Lcsb} の最初の変化が低下であり、マイナス極性で副画素電極 124a の平均電位が低下するため、副画素 S_{pa} の輝度は副画素 S_{pb} よりも高い。

【0184】

このようにして、第 n 行の画素 P への書き込みが行われる。第 n 行の行方向に隣接する画素の極性は互いに反転しており、第 n 行の行方向に隣接する画素の副画素の明暗関係は互いに反転している。

40

【0185】

次に、第 n + 1 行の画素 P への書き込みを説明する。ここでは、特に、第 n + 1 行第 m 列、および、第 n + 1 行第 m + 1 列の画素 P に着目する。第 n + 1 行のゲート配線 L_{gn+1} に供給されるゲート信号電圧がオフ電圧からオン電圧に変化し、これにより、第 n + 1 行第 m 列、第 n + 1 行第 m + 1 列の TFT 130a、130b がオン状態になる。このようにして第 n + 1 行の画素が選択されると、ソース配線 L_{sm} に供給されたソース信号電圧が第 n + 1 行第 m 列の副画素電極 124a、124b に印加され、ソース配線 L_{sm+1} に供給されたソース信号電圧が第 n + 1 行第 m + 1 列の副画素電極 124a、124b に印加される。なお、第 n + 1 行第 m 列の画素 P の極性は第 n + 1 行第 m + 1 列の画素

50

Pの極性とは異なる。また、第 $n+1$ 行第 m 列の画素Pの極性は第 n 行第 m 列の画素Pの極性とは異なり、第 $n+1$ 行第 $m+1$ 列の画素Pの極性は第 n 行第 $m+1$ 列の画素Pの極性とは異なる。

【0186】

その後、ゲート配線 L_{gn+1} に供給されるゲート信号電圧がオン電圧からオフ電圧に変化し、これにより、第 $n+1$ 行第 m 列、第 $n+1$ 行第 $m+1$ 列の $TFT130a$ 、 $130b$ がオフ状態に変化する。 $TFT130a$ 、 $130b$ がオフ状態に変化した後、CS配線 L_{csb} 、 L_{csa} に供給される補助容量信号電圧 $V_{L_{csb}}$ 、 $V_{L_{csa}}$ は異なる方向に変化する。

【0187】

10

第 $n+1$ 行第 m 列の画素Pでは、 $TFT130a$ 、 $130b$ がオフ状態に変化した後における補助容量信号電圧 $V_{L_{csb}}$ の最初の変化が低下であり、副画素電極 $124a$ の平均電位は低下する。マイナス極性で副画素電極 $124a$ の平均電位は低下するため、副画素 Spa の輝度は副画素 Spb よりも高い。また、第 $n+1$ 行第 $m+1$ 列の画素Pでは、 $TFT130a$ 、 $130b$ がオフ状態に変化した後における補助容量信号電圧 $V_{L_{csa}}$ の最初の変化が増加であり、副画素電極 $124a$ の平均電位は増加する。プラス極性で副画素電極 $124a$ の平均電位は増加するため、副画素 Spa の輝度は副画素 Spb よりも高い。

【0188】

このようにして、第 $n+1$ 行の画素Pへの書き込みが行われる。第 $n+1$ 行の行方向に隣接する画素の極性は互いに反転しており、また、第 $n+1$ 行の行方向に隣接する画素の副画素の明暗関係は互いに反転している。第 $n+2$ 行以降の画素Pへの書き込みも同様に行われる。

20

【0189】

このように、液晶表示装置100Dでは、行方向および列方向に隣接する画素の極性は互いに異なり、斜め方向に隣接する画素の極性は互いに等しい。例えば、第 n 行第 m 列、第 $n+1$ 行第 $m+1$ 列の画素の極性はプラスであり、第 $n+1$ 行第 m 列、第 n 行第 $m+1$ 列の画素の極性はマイナスである。また、行方向および列方向に隣接する副画素の明暗関係は互いに異なり、明副画素は斜め方向に隣接している。

【0190】

30

図16に、図15に示した垂直走査期間の次の垂直走査期間（フィールド期間またはフレーム期間）における電圧波形図を示す。

【0191】

図15および図16の比較から理解されるように、ソース配線 L_s に供給されるソース信号電圧の極性は、前の垂直走査期間と比べて反転している。このため、表示の焼き付きが抑制される。また、CS配線 L_{csa} 、 L_{csb} に供給される補助容量信号電圧の位相は前の垂直走査期間と比べて反転している。このように、ソース信号電圧の極性および補助容量信号電圧の位相がいずれも反転していることにより、この垂直走査期間でも副画素 Spa が明副画素であり、副画素 Spb が暗副画素である。

【0192】

40

なお、上述した説明では、CS配線に供給される補助容量信号は、デューティ比が1:1の矩形波を含む振動電圧であったが、本発明はこれに限定されない。デューティ比が1:1以外の矩形波や、さらには正弦波や三角波などの振動電圧を用いてもよい。複数の副画素に接続された TFT がオフ状態とされた後に、複数の副画素のそれぞれの補助容量対向電極に供給される電圧が変化し、その変化量が副画素によって異なるようにすればよい。

【0193】

なお、図15および図16を参照して上述した説明では、2つの補助容量幹線に振動周期1Hの異なる補助容量信号が供給されたが、本発明はこれに限定されない。4つの補助容量幹線に振動周期8Hの異なる補助容量信号が供給されてもよく、あるいは、6つの補

50

助容量幹線に振動周期 $12H$ の異なる補助容量信号が供給されてもよい。このように、 N 本 (N は 2 以上の偶数) の補助容量幹線に振動周期 $(2 \times N) \times K \times H$ (K は正の整数) の異なる補助容量信号が供給されてもよい。

【0194】

(実施形態6)

以下、図17および図18を参照して、本発明による液晶表示装置の第6実施形態を説明する。

【0195】

図17(a)に、本実施形態の液晶表示装置100Eの模式図を示す。本実施形態の液晶表示装置100Eは、配向維持層が設けられるとともに副画素電極が微細スリット構造を有している点を除いて上述した液晶表示装置と同様の構成を有しており、冗長を避けるために重複する説明を省略する。

10

【0196】

液晶表示装置100Eは、アクティブマトリクス基板120と、対向基板140と、液晶層160とを備えている。アクティブマトリクス基板120は、絶縁基板122と、画素電極124と、配向膜126とを有しており、対向基板140は、透明絶縁基板142と、対向電極144と、配向膜146とを有している。また、液晶表示装置100Eは、配向膜126と液晶層160との間に設けられた配向維持層162、および、配向膜146と液晶層160との間に設けられた配向維持層164をさらに備えている。なお、図17(a)では配向維持層162、164は配向膜126、146の全面を覆う膜状に示されているが、配向維持層162、164は、配向膜126、146の全面を覆うように設けられていなくてもよく、島状に設けられていてもよい。配向維持層162、164は Polymer Sustained Alignment Technology (以下、「PSA技術」という)を利用して形成され、このような液晶表示装置100EはPSAモードとも呼ばれる。

20

【0197】

なお、PSA技術は、例えば、特開2002-357830号公報、特開2003-177418号公報、特開2006-78968号公報、K. Hanaoka et al. "A New MVA-LCD by Polymer Sustained Alignment Technology", SID 04 DIGEST 1200-1203(2004)に開示されている。これら4つの文献の開示内容の全てを参考のために本明細書に援用する。

30

【0198】

PSA技術は、液晶材料中に少量の重合性化合物(例えば光重合性モノマまたはオリゴマ)を混入しておき、液晶パネルを組み立てた後、液晶層に所定の電圧を印加した状態で重合性化合物に活性エネルギー線(例えば紫外線)を照射して重合体を生成することによって、液晶分子のプレチルト方向を制御する技術である。重合体が生成されるとき液晶分子の配向状態が、電圧を取り去った後(電圧を印加しない状態)においても維持(記憶)される。ここでは、重合体で形成された層を配向維持層ということにする。配向維持層は、配向膜の表面(液晶層側)に形成されるが、必ずしも配向膜の表面を覆う形状でなくともよく、離散的に存在する重合体粒子であってもよい。

40

【0199】

PSA技術は、液晶層に形成される電界等を制御することによって、液晶分子のプレチルト方位およびプレチルト角度を調整することができる。また、配向維持層によって、液晶層に接するほぼ全ての面で配向規制力を発現するので、応答特性に優れている。

【0200】

図17(b)に、液晶表示装置100Eの模式的な上面図を示す。図18に、液晶表示装置100Eにおける1画素の模式的な拡大図を示している。なお、図17(b)および図18では、微細スリット構造を有する副画素電極124a、124bを詳細に示しているが、副画素電極124a、124bを省略したとすると、この模式図は図12に示した

50

ものと同様であり、液晶表示装置 100E の等価回路は、図 11 と同様である。

【0201】

液晶表示装置 100E では、副画素 Spa には、TFT130a のドレインおよび副画素電極 124a に電氣的に接続された補助容量電極 EC が設けられている。また、補助容量電極 EC と補助容量を形成する補助容量対向電極 EO は CS 配線 Lcs と電氣的に接続されている。また、副画素 Spb には、TFT130b のドレインおよび副画素電極 124b に電氣的に接続された補助容量電極 ECb1 が設けられており、また、副画素電極 124b と電氣的に接続された補助容量電極 ECb2 が設けられている。

【0202】

TFT130a のドレインは、ドレイン電極 Ed を介して補助容量電極 EC と電氣的に接続されており、副画素電極 124a は、絶縁層に設けられたコンタクトホールを介して補助容量電極 EC と電氣的に接続されている。補助容量電極 EC は、CS 配線 Lcsa と重なるように設けられており、補助容量電極 EC と CS 配線 Lcsa との間で補助容量 CC が形成される。

10

【0203】

TFT130b のドレインは、ドレイン電極 Edb を介して補助容量電極 ECb1 および副画素電極 124b と電氣的に接続されている。補助容量電極 ECb1 は、CS 配線 Lcsa と重なるように設けられており、補助容量電極 ECb1 と CS 配線 Lcsa との間で補助容量 CCb1 が形成される。また、絶縁層を介して副画素電極 124b と電氣的に接続された補助容量電極 ECb2 は、CS 配線 Lcsb と重なるように設けられており、補助容量電極 ECb2 と CS 配線 Lcsb との間で補助容量 CCb2 が形成される。

20

【0204】

図 17(b) および図 18 に示すように、液晶表示装置 100E において、副画素電極 124a は、一対の偏光板の偏光軸と平行な方向に延びるように配置された幹部 124s1 ~ 124s4 と、幹部 124s1 ~ 124s4 から斜め方向に延びる複数の枝部 124t1 ~ 124t4 とを有している。また、副画素電極 124b は、一対の偏光板の偏光軸と平行な方向に延びるように配置された幹部 124u1 ~ 124u4 と、幹部 124u1 ~ 124u4 から斜め方向に延びる複数の枝部 124v1 ~ 124v4 とを有している。

【0205】

具体的には、幹部 124s1、124s3、124u1、124u3 は列方向に沿って延びており、幹部 124s2、124s4、124u2、124u4 は行方向に沿って延びている。枝部 124t1、124t2 はそれぞれ幹部 124s1、124s2 から 135°、225° 方位に延びており、枝部 124t3、124t4 はそれぞれ幹部 124s3、124s4 から 45°、315° 方位に延びている。ここで、方位は、表示画面（紙面）の水平方向（左右方向）を方位角方向の基準とし、左回りに正をとる（表示面を時計の文字盤に例えると 3 時方向を方位角 0° として、反時計回りを正とする）として表している。また、枝部 124v1、124v2 はそれぞれ幹部 124u1、124u2 から 45°、315° 方位に延びており、枝部 124v3、124v4 はそれぞれ幹部 124u3、124u4 から 135°、225° 方位に延びている。

30

【0206】

幹部 124s1 は枝部 124t3 を介して幹部 124s3 と電氣的に接続されており、幹部 124u1 は枝部 124v2 を介して幹部 124u3 と電氣的に接続されている。幹部 124s1、124u1 は互いに隣接して配置されており、幹部 124s2、124u2 はそれぞれ行方向に隣接する別の画素の幹部 124u3、124s3 と隣接している。

40

【0207】

垂直配向型の液晶層の液晶分子は、幹部 124s1 ~ 124u4 および枝部 124t1 ~ 124v4 からの斜め電界により、それぞれの枝部 124t1 ~ 124v4 が延びる方位に傾斜する。これは、互いに平行に延びる枝部 124t1 ~ 124v4 からの斜め電界は枝部 124t1 ~ 124v4 が延びる方向と垂直な方位に液晶分子を傾斜させるように作用し、幹部 124s1 ~ 124u4 からの斜め電界はそれぞれの枝部 124t1 ~ 12

50

4 v 4 の延びる方位に液晶分子を傾斜させるように作用するからである。P S A 技術を用いると、液晶層に電圧を印加した際に形成される、液晶分子の上記の配向を安定化させることができる。液晶表示装置 1 0 0 E では、C S 配線 L c s は、異なる液晶ドメインの境界と重なるように配置されており、これにより、開口率の実質的な低下が抑制される。

【 0 2 0 8 】

なお、上述したように、微細スリット構造の液晶表示装置 1 0 0 E では、副画素 S p b は 2 つの補助容量 C C b 1、C C b 2 を有していたが、本発明はこれに限定されない。副画素 S p b は補助容量を有しなくてもよく、微細スリット構造を有する液晶表示装置の等価回路は図 5 または図 7 に示したのと同様であってもよい。

【 0 2 0 9 】

10

(実施形態 7)

以下、図 1 9 および図 2 0 を参照して、本発明による液晶表示装置の第 7 実施形態を説明する。本実施形態の液晶表示装置 1 0 0 F は、配向膜が液晶分子にプレチルトを付与する点を除いて上述した液晶表示装置と同様の構成を有しており、冗長を避けるために重複する説明を省略する。例えば、液晶表示装置 1 0 0 F の等価回路は図 1 4 と同様である。

【 0 2 1 0 】

図 1 9 (a) に、液晶表示装置 1 0 0 F の模式図を示す。液晶表示装置 1 0 0 F では、アクティブマトリクス基板 1 2 0 は、絶縁基板 1 2 2 上に設けられた画素電極 1 2 4 を覆う配向膜 1 2 6 を有しており、対向基板 1 4 0 は、透明絶縁基板 1 4 2 上に設けられた対向電極 1 4 4 を覆う配向膜 1 4 6 を有している。ここでは、配向膜 1 2 6、1 4 6 は、垂直配向膜の表面に対して、液晶分子のプレチルト角が 9 0 ° 未満となるように処理されたものである。プレチルト角は、配向膜 1 2 6 および配向膜 1 4 6 の主面と、プレチルト方向に規定された液晶分子の長軸とのなす角度である。配向膜 1 2 6 および配向膜 1 4 6 により、それぞれ、液晶分子のプレチルト方向が規定されている。

20

【 0 2 1 1 】

このような配向膜を形成する方法としては、ラビング処理を行う方法、光配向処理を行う方法、配向膜の下地に微細な構造を予め形成しておきその微細構造を配向膜の表面に反映させる方法、あるいは、S i O などの無機物質を斜め蒸着することによって表面に微細な構造を有する配向膜を形成する方法などが知られている。ただし、量産性の観点からは、ラビング処理または光配向処理が好ましい。特に、光配向処理は、非接触で配向処理を行うので、ラビング処理のように摩擦による静電気の発生が無く、歩留まりを向上させることができる。さらに、国際公開第 2 0 0 6 / 1 2 1 2 2 0 号に記載されているように、感光性基を含む光配向膜を用いることによって、プレチルト角のばらつきを 1 ° 以下に制御することができる。感光性基としては、4 - カルコン基、4 ' - カルコン基、クマリン基、及び、シンナモイル基からなる群より選ばれる少なくとも一つの感光性基を含むことが好ましい。

30

【 0 2 1 2 】

液晶層 1 6 0 は垂直配向型であり、負の誘電率異方性の液晶分子を有している。配向膜 1 2 6 および配向膜 1 4 6 により、その近傍の液晶分子は配向膜主面の法線方向からわずかに傾いている。なお、ここでは、液晶層 1 6 0 はカイラル剤を有しておらず、液晶層 1 6 0 に電圧を印加すると、液晶層 1 6 0 内の液晶分子は配向膜 1 2 6、1 4 6 の配向規制力に従ってツイスト配向をとる。なお、必要に応じて液晶層 1 6 0 にカイラル剤が添加されていてもよい。

40

【 0 2 1 3 】

図 1 9 (b) は、液晶表示装置 1 0 0 F の模式図である。なお、図 1 9 (b) は、図面が過度に複雑になることを避けるために対向基板 1 4 0 を省略して示しており、図 1 9 (b) はアクティブマトリクス基板 1 2 0 の上面図に対応している。

【 0 2 1 4 】

液晶表示装置 1 0 0 F には、典型的には、液晶分子のプレチルト方位を反平行に異ならせる領域を有する配向膜 1 2 6、1 4 6 が設けられており、一对の配向膜 1 2 6、1 4 6

50

は互いに対向する各領域のプレチルト方位がほぼ直交するように配置される。配向膜 1 2 6、1 4 6 近傍における液晶分子は、配向膜 1 2 6、1 4 6 の主面の法線方向に対してわずかに傾いている。また、液晶表示装置 1 0 0 F では、ゲート配線 L g は、異なる液晶ドメインの境界と重なるように配置されている。

【0215】

なお、図 1 9 (b) には、観察者側から見たときの液晶分子の配向方向を模式的に示している。円柱状の液晶分子の端部（ほぼ円形部分）が観察者に向かうように傾いていることを示しており、配向膜 1 2 6、1 4 6 の主面の法線方向に対する液晶分子の傾きはわずかである（すなわち、チルト角は比較的大きい）。上述したように、プレチルト角は、例えば、 85° 以上 90° 未満である。

10

【0216】

液晶表示装置 1 0 0 F では、副画素 S p a には、4 つの液晶ドメインが列方向に直線状に配列される。以下の説明において、4 つの液晶ドメインを + y 方向から - y 方向に向かう順番に副画素 S p a の第 1 ~ 第 4 液晶ドメイン S p a 1 ~ S p a 4 と呼ぶ。同様に、副画素 S p b は、列方向に直線状に 4 つの液晶ドメインが形成される。以下の説明において、4 つの液晶ドメインを + y 方向から - y 方向に向かう順番に副画素 S p b の第 1 ~ 第 4 液晶ドメイン S p b 1 ~ S p b 4 と呼ぶ。

【0217】

副画素 S p a、S p b のそれぞれについて、4 つの液晶ドメイン S p a 1 ~ S p a 4、S p b 1 ~ S p b 4 のそれぞれの中央の液晶分子の配向方向は互いに異なる。第 1 ~ 第 4 液晶ドメイン S p a 1 ~ S p a 4、S p b 1 ~ S p b 4 のそれぞれの中央の液晶分子の配向方向は、配向膜 1 2 6 による液晶分子のプレチルト方向と配向膜 1 4 6 による液晶分子のプレチルト方向との中間の方向となる。本明細書において、液晶ドメインの中央における液晶分子の配向方向を基準配向方向と呼び、基準配向方向のうち液晶分子の長軸に沿って背面から前面に向かう方向の方位角成分（すなわち、基準配向方向を配向膜 1 2 6 または配向膜 1 4 6 の主面に投影した方位角成分）を基準配向方位と呼ぶ。基準配向方位は、対応する液晶ドメインを特徴付けており、各液晶ドメインの視野角特性に支配的な影響を与える。ここで、表示画面（紙面）の水平方向（左右方向）を方位角方向の基準とし、左回りに正をとる（表示面を時計の文字盤に例えると 3 時方向を方位角 0° として、反時計回りを正とする）と、第 1 ~ 第 4 液晶ドメインの基準配向方位は任意の 2 つの方位の差が 90° の整数倍に略等しい 4 つの方位となるように設定されている。具体的には、副画素 S p a の第 1 ~ 第 4 液晶ドメイン S p a 1 ~ S p a 4 の基準配向方位は、それぞれ、 315° 、 225° 、 135° 、 45° であり、副画素 S p b の第 1 ~ 第 4 液晶ドメイン S p b 1 ~ S p b 4 の基準配向方位は、それぞれ、 225° 、 315° 、 45° 、 135° である。液晶表示装置 1 0 0 F では、副画素 S p a、S p b のそれぞれにおいて、第 1 ~ 第 4 液晶ドメインのうち隣接する液晶ドメインの基準配向方位はほぼ 90° 異なっており、これにより、暗線の幅を比較的小さくしている。

20

30

【0218】

ここで、液晶層を介して互いに対向するように配置される一対の偏光板の偏光軸（透過軸）は、互いに直交するように配置されており、一方が水平方向、他方が垂直方向に配置されている。特に示さない限り、偏光板の偏光軸の配置はこれと同じである。上記 4 つの液晶ドメインの 4 つの基準配向方位は、いずれも、一対の偏光板の偏光軸の方位と略 45° の角をなす方位である。

40

【0219】

図 2 0 (a) は液晶表示装置 1 0 0 F における配向膜 1 2 6 近傍の液晶分子のチルト方位を示す模式図であり、図 2 0 (b) は配向膜 1 4 6 近傍の液晶分子のチルト方位を示す模式図であり、図 2 0 (c) は副画素 S p a、S p b の液晶ドメインの配向方向を示す模式図である。

【0220】

図 2 0 (a) において、矢印 $d\alpha$ 、 $d\beta$ は、配向膜 1 2 6 の主面側から見たときに配向

50

膜 1 2 6 近傍の液晶分子が配向膜 1 2 6 の主面の法線からチルトしている方向を示している。配向膜 1 2 6 は、主面の法線から - y 方向に傾くプレチルトを近傍の液晶分子に付与する領域 1 2 6 α と、主面の法線から + y 方向に傾くプレチルトを近傍の液晶分子に付与する領域 1 2 6 β とを有している。副画素電極 1 2 4 a、1 2 4 b と配向膜 1 2 6 との関係に着目すると、領域 1 2 6 α は、副画素電極 1 2 4 a、1 2 4 b の + y 方向側の領域と重なるように設けられており、領域 1 2 6 β は、副画素電極 1 2 4 a、1 2 4 b の - y 方向側の領域と重なるように設けられている。

【0 2 2 1】

なお、副画素電極 1 2 4 a は矩形であり、副画素電極 1 2 4 a は 4 つのエッジ 1 2 4 a 1 ~ 1 2 4 a 4 を有している。エッジ 1 2 4 a 1、1 2 4 a 3 は y 方向に沿って延びており、エッジ 1 2 4 b 2、1 2 4 b 4 は x 方向に沿って延びている。同様に、副画素電極 1 2 4 b は矩形であり、副画素電極 1 2 4 b は 4 つのエッジ 1 2 4 b 1 ~ 1 2 4 b 4 を有している。エッジ 1 2 4 b 1、1 2 4 b 3 は y 方向に沿って延びており、エッジ 1 2 4 b 2、1 2 4 b 4 は x 方向に沿って延びている。

【0 2 2 2】

図 2 0 (b) において、矢印 $u \alpha$ 、 $u \beta$ は、配向膜 1 4 6 の主面側から見たときに配向膜 1 4 6 近傍の液晶分子が配向膜 1 4 6 の主面の法線からチルトしている方向を示している。図 2 0 (b) では、副画素電極 1 2 4 a、1 2 4 b を破線で示している。

【0 2 2 3】

配向膜 1 4 6 は、主面の法線から - x 方向に傾くプレチルトを近傍の液晶分子に付与する領域 1 4 6 α と、主面の法線から + x 方向に傾くプレチルトを近傍の液晶分子に付与する領域 1 4 6 β とを有している。副画素電極 1 2 4 a と配向膜 1 4 6 との関係に着目すると、領域 1 4 6 α は、副画素電極 1 2 4 a の端部と重なるように設けられており、領域 1 4 6 α の間に領域 1 4 6 β が設けられている。また、副画素電極 1 2 4 b と配向膜 1 4 6 との関係に着目すると、領域 1 4 6 β は、副画素電極 1 2 4 b の端部と重なるように設けられており、領域 1 4 6 β の間に領域 1 4 6 α が設けられている。

【0 2 2 4】

例えば、配向膜 1 2 6、1 4 6 は以下のように形成される。光配向膜材料を堆積した後に、フォトリソグラフィーを利用して特定の領域をマスクした状態で直線偏光を配向膜の主面の法線に対して特定の方向に傾いた方向から照射し、その後、配向膜に対してフォトリソグラフィーを所定の距離だけシフトさせて別の領域をマスクした状態で直線偏光を配向膜の主面の法線に対して反平行の方向に傾いた方向から照射する。光配向膜材料としてある材料を用いる場合、配向膜 1 2 6、1 4 6 近傍の液晶分子は紫外光の入射方向と平行な方向に傾く。また、光配向膜材料として別の材料を用いる場合、配向膜 1 2 6、1 4 6 近傍の液晶分子は、紫外光の入射方向と直交する方向に傾く。なお、液晶表示装置 1 0 0 F では、配向膜 1 2 6 において領域 1 2 6 α 、1 2 6 β の列方向に沿った長さは画素の列方向に長さの半分であり、比較的大きい。このため、比較的簡便に作製可能な露光マスクを用いて光配向処理を行うことができる。

【0 2 2 5】

図 2 0 (c) に、観察者側から見たときの、副画素 $S p a$ 、 $S p b$ の第 1 ~ 第 4 液晶ドメイン $S p a 1 \sim S p a 4$ 、 $S p b 1 \sim S p b 4$ の液晶分子の配向方向を模式的に示す。副画素 $S p a$ について、配向膜 1 2 6、1 4 6 の領域 1 2 6 α 、1 4 6 α に挟まれる部分が第 1 液晶ドメイン $S p a 1$ となり、領域 1 2 6 α 、1 4 6 β に挟まれる部分が第 2 液晶ドメイン $S p a 2$ となり、領域 1 2 6 β 、1 4 6 β に挟まれる部分が第 3 液晶ドメイン $S p a 3$ となり、領域 1 2 6 β 、1 4 6 α に挟まれる部分が第 4 液晶ドメイン $S p a 4$ となる。また、副画素 $S p b$ について、配向膜 1 2 6、1 4 6 の領域 1 2 6 α 、1 4 6 β に挟まれる部分が第 1 液晶ドメイン $S p b 1$ となり、配向膜 1 2 6、1 4 6 の領域 1 2 6 α 、1 4 6 α に挟まれる部分が第 2 液晶ドメイン $S p b 2$ となり、配向膜 1 2 6、1 4 6 の領域 1 2 6 β 、1 4 6 α に挟まれる部分が第 3 液晶ドメイン $S p b 3$ となり、配向膜 1 2 6、1 4 6 の領域 1 2 6 β 、1 4 6 β に挟まれる部分が第 4 液晶ドメイン $S p b 4$ となる。

なお、液晶ドメイン $S p a 1 \sim S p b 4$ のそれぞれにおいて、領域 $1 2 6 \alpha$ 、 $1 2 6 \beta$ における液晶分子のチルト方位は、領域 $1 4 6 \alpha$ 、 $1 4 6 \beta$ における液晶分子のチルト方位と略 90° 異なる。

【0226】

なお、上述したように、液晶ドメイン全体の液晶分子の配向方向は基準配向方位によって表されるが、副画素電極のエッジ（辺）の近傍の液晶分子の配向方向は、斜め電界の影響を受ける。副画素電極のエッジの近傍に生成される斜め電界は、それぞれのエッジに直交し、副画素電極の内側に向かう方向（方位角方向）の成分を有する配向規制力を液晶分子に及ぼす。副画素電極のエッジは、水平方向に平行な2つのエッジと、垂直方向に平行な2つのエッジとを含んでいる。すなわち、副画素電極は、一对の偏光板の偏光軸の一方に平行な2つのエッジと、他方に平行な2つのエッジとを有している。なお、副画素電極は、これら4つのエッジに加え、これらの何れとも平行でないエッジを有してもよい。

10

【0227】

液晶ドメインの基準配向方位と、副画素電極のエッジの近傍に生成される斜め電界による配向規制力の方位とが、 90° 超の角をなすと、エッジの近傍の液晶分子の配向が乱れる。このような液晶分子の配向乱れが発生する結果、正面視において、表示すべき中間調よりも暗い領域が、副画素電極のエッジよりも内側にエッジに略平行に形成され、暗線として観察される。この暗線が形成される現象に関連して、国際公開第2006/132369号の開示内容の全てを参考のために本明細書に援用する。

【0228】

20

図20(c)に示した副画素 $S p a$ および $S p b$ において、副画素電極 $1 2 4 a$ 、 $1 2 4 b$ のエッジ $1 2 4 a 1 \sim 1 2 4 a 4$ および $1 2 4 b 1 \sim 1 2 4 b 4$ の内、エッジの近傍に生成される斜め電界による配向規制力の方位と、第1～第4液晶ドメイン $S p a 1 \sim S p a 4$ 、 $S p b 1 \sim S p b 4$ の基準配向方位とのなす角度が 90° を超えるエッジの内側にエッジに略平行な暗線が形成される。なお、エッジ（水平方向または垂直方向に平行）と、基準配向方位とは、 0° 超 90° 未満の角度をなす。液晶層の複屈折を利用する表示モードにおいては、基準配向方位は、クロスニコルに配置された一对の偏光板の偏光軸のいずれにも平行にならないように設定される必要があり、典型的には、例示したように、基準配向方位は、一对の偏光板の偏光軸の方位と略 45° の角をなす。

【0229】

30

具体的には、副画素 $S p a$ では、液晶ドメイン $S p a 1$ のうちの副画素電極 $1 2 4 a$ のエッジ $1 2 4 a 1$ の内側部分、液晶ドメイン $S p a 2$ のうちの副画素電極 $1 2 4 a$ のエッジ $1 2 4 a 3$ の内側部分、液晶ドメイン $S p a 3$ のうちの副画素電極 $1 2 4 a$ のエッジ $1 2 4 a 3$ の内側部分、および、液晶ドメイン $S p a 4$ のうちの副画素電極 $1 2 4 a$ のエッジ $1 2 4 a 1$ の内側部分において暗線が発生する。また、副画素 $S p b$ では、液晶ドメイン $S p b 1$ のうちの副画素電極 $1 2 4 b$ のエッジ $1 2 4 b 3$ の内側部分、液晶ドメイン $S p b 2$ のうちの副画素電極 $1 2 4 b$ のエッジ $1 2 4 b 1$ の内側部分、液晶ドメイン $S p b 3$ のうちの副画素電極 $1 2 4 b$ のエッジ $1 2 4 b 1$ の内側部分、液晶ドメイン $S p b 4$ のうちの副画素電極 $1 2 4 b$ のエッジ $1 2 4 b 3$ の内側部分において暗線が発生する。

【0230】

40

液晶表示装置100Fでは、TF T 130aのドレインおよびCS配線Lcsに対応する補助容量電極ECと接続するドレイン電極Edは暗線の視認を抑制するために利用される。具体的には、第n行第m列の画素Pでは、ドレイン電極Ed1は、同一画素Pに属する副画素 $S p a$ 、 $S p b$ の間だけでなく副画素電極 $1 2 4 a$ のエッジ $1 2 4 a 1$ の内側と重なるように設けられている。このため、液晶ドメイン $S p a 1$ のうちの副画素電極 $1 2 4 a$ のエッジ $1 2 4 a 1$ の内側に表れる暗線の視認を抑制することができる。また、第n行第m+1列の画素Pでは、TF T 130aのドレインおよび補助容量電極ECと接続するドレイン電極Ed2は、同一画素Pに属する副画素 $S p a$ 、 $S p b$ の間だけでなく副画素電極 $1 2 4 a$ のエッジ $1 2 4 a 1$ の内側と重なるように設けられている。このため、液晶ドメイン $S p a 4$ のうちの副画素電極 $1 2 4 a$ のエッジ $1 2 4 a 1$ の内側に表れる暗線

50

の視認を抑制することができる。このように、副画素 S_{pa} において $TFT130a$ のドレインと補助容量電極 EC と接続するドレイン電極 $Ed1$ 、 $Ed2$ は、副画素電極 $124a$ のエッジ $124a1$ の内側と重なるように設けられており、暗線の視認が抑制される。

【0231】

(実施形態8)

図19および図20を参照して上述した液晶表示装置100Fでは、一方の配向膜において行方向に隣接する副画素の領域にはプレチルト方位の異なる領域が設けられたが、本発明はこれに限定されない。

【0232】

以下、図21および図22を参照して、本発明による液晶表示装置の第8実施形態を説明する。本実施形態の液晶表示装置100Gは、隣接する副画素に配向領域が連続して設けられており、また、ドレイン電極 Ed は屈曲している点を除いて、上述した液晶表示装置100Fと同様の構成を有しており、冗長を避けるために重複する説明を省略する。例えば、液晶表示装置100Gの等価回路は図14と同様である。

【0233】

図21は、本実施形態の液晶表示装置100Gの模式図である。第 n 行第 m 列の画素 P において、ドレイン電極 $Ed1$ は、液晶ドメイン S_{pa1} のうちのエッジ $124a1$ の内側と重なるとともに液晶ドメイン S_{pa2} のうちのエッジ $124a1$ の内側と重ならないように湾曲している。第 $n+1$ 行第 m 列の画素 P において、ドレイン電極 $Ed2$ は、液晶ドメイン S_{pa4} のうちのエッジ $124a1$ の内側と重なるとともに液晶ドメイン S_{pa3} のうちのエッジ $124a1$ の内側と重ならないように湾曲している。

【0234】

図22(a)は液晶表示装置100Gにおける配向膜126近傍の液晶分子のチルト方位を示す模式図であり、図22(b)は配向膜146近傍の液晶分子のチルト方位を示す模式図であり、図22(c)は副画素 S_{pa} 、 S_{pb} の液晶ドメインの配向方向を示す模式図である。

【0235】

図22(a)において、矢印 $d\alpha$ 、 $d\beta$ は、配向膜126の主面側から見たときに配向膜126近傍の液晶分子が配向膜126の主面の法線から傾いている方向を示している。配向膜126は、主面の法線から $-y$ 方向に傾くプレチルトを近傍の液晶分子に付与する領域 126α と、主面の法線から $+y$ 方向に傾くプレチルトを近傍の液晶分子に付与する領域 126β とを有している。領域 126α は、副画素電極 $124a$ 、 $124b$ の $+y$ 方向側の領域と重なるように設けられており、領域 126β は、副画素電極 $124a$ 、 $124b$ の $-y$ 方向側の領域と重なるように設けられている。

【0236】

図22(b)において、矢印 $u\alpha$ 、 $u\beta$ は、配向膜146の主面側から見たときに配向膜146近傍の液晶分子が配向膜146の主面の法線からチルトしている方向を示している。図22(b)では、副画素電極 $124a$ 、 $124b$ を破線で示している。

【0237】

配向膜146は、主面の法線から $-x$ 方向に傾くプレチルトを近傍の液晶分子に付与する領域 146α と、主面の法線から $+x$ 方向に傾くプレチルトを近傍の液晶分子に付与する領域 146β とを有している。副画素電極 $124a$ 、 $124b$ と配向膜146との関係に着目すると、領域 146α は、副画素電極 $124a$ 、 $124b$ の端部と重なるように設けられており、領域 146β は、領域 146α の間に設けられている。

【0238】

液晶表示装置100Gでは、液晶表示装置100Fとは異なり、領域 146α は、副画素電極 $124a$ 、 $124b$ にわたって連続して設けられており、領域 146β は、副画素電極 $124a$ 、 $124b$ にわたって連続して設けられている。このため、光配向処理を用いて配向膜146を作製する場合、比較的簡便に作製可能な露光マスクを用いて配向処理を行うことができる。

10

20

30

40

50

【0239】

なお、液晶表示装置100Gでも暗線が発生する。具体的には、副画素Spaでは、液晶ドメインSpa1のうちの副画素電極124aのエッジ124a1の内側部分、液晶ドメインSpa2のうちの副画素電極124aのエッジ124a3の内側部分、液晶ドメインSpa3のうちの副画素電極124aのエッジ124a3の内側部分、および、液晶ドメインSpa4のうちの副画素電極124aのエッジ124a1の内側部分において暗線が発生する。また、副画素Spbでは、液晶ドメインSpb1のうちの副画素電極124bのエッジ124b1の内側部分、液晶ドメインSpb2のうちの副画素電極124bのエッジ124b3の内側部分、液晶ドメインSpb3のうちの副画素電極124bのエッジ124b3の内側部分、および、液晶ドメインSpb4のうちの副画素電極124bのエッジ124b1の内側部分において暗線が発生する。

10

【0240】

液晶表示装置100Gでは、TFT130aのドレインおよびCS配線Lcsに対応する補助容量電極ECと接続するドレイン電極Edは暗線の視認を抑制するために利用される。具体的には、第n行第m列の画素Pでは、ドレイン電極Ed1は、液晶ドメインSpa1のうちの副画素電極124aのエッジ124a1の内側と重なるように設けられており、液晶ドメインSpa2に対応する副画素電極124aと副画素電極124bとの間と重なるように設けられている。このため、液晶ドメインSpa1のうちの副画素電極124aのエッジ124a1の内側に表れる暗線の視認を抑制することができる。

【0241】

20

また、第n行第m+1列の画素Pでは、ドレイン電極Ed2は、副画素Spaの第4液晶ドメインSpa4のうちの副画素電極124aのエッジ124a1の内側と重なるように設けられており、液晶ドメインSpa3に対応する副画素電極124aと副画素電極124bとの間と重なるように設けられている。このため、液晶ドメインSpa4のうちの副画素電極124aのエッジ124a1の内側に表れる暗線の視認を抑制することができる。

【0242】

(実施形態9)

以下、図23および図24を参照して、本発明による液晶表示装置の第9実施形態を説明する。図23は、本実施形態の液晶表示装置100Hの模式図である。液晶表示装置100Hは、ドレイン電極の形状および液晶ドメインの配置が異なる点を除いて、上述した液晶表示装置100Gと同様の構成を有しており、冗長を避けるために重複する説明を省略する。例えば、液晶表示装置100Hの等価回路は図14と同様である。

30

【0243】

第n行第m列の画素Pにおいて、ドレイン電極Ed1は、液晶ドメインSpa2のうちのエッジ124a1の内側と重なるとともに液晶ドメインSpa1のうちのエッジ124a1の内側と重ならないように湾曲している。第n+1行第m列の画素Pにおいて、ドレイン電極Ed2は、液晶ドメインSpa3のうちのエッジ124a1の内側と重なるとともに液晶ドメインSpa4のうちのエッジ124a1の内側と重ならないように湾曲している。

40

【0244】

図24(a)は液晶表示装置100Hにおける配向膜126近傍の液晶分子のチルト方位を示す模式図であり、図24(b)は配向膜146近傍の液晶分子のチルト方位を示す模式図であり、図24(c)は副画素Spa、Spbの液晶ドメインの配向方向を示す模式図である。

【0245】

図24(a)において、矢印 $d\alpha$ 、 $d\beta$ は、配向膜126の主面側から見たときに配向膜126近傍の液晶分子が配向膜126の主面の法線からチルトしている方向を示している。配向膜126は、主面の法線から-y方向に傾くプレチルトを近傍の液晶分子に付与する領域126 α と、主面の法線から+y方向に傾くプレチルトを近傍の液晶分子に付与

50

する領域 1 2 6 β とを有している。領域 1 2 6 α は、副画素電極 1 2 4 a、1 2 4 b の + y 方向側の領域と重なるように設けられており、領域 1 2 6 β は、副画素電極 1 2 4 a、1 2 4 b の - y 方向側の領域と重なるように設けられている。

【0246】

図 2 4 (b) において、矢印 u_{α} 、 u_{β} は、配向膜 1 4 6 の主面側から見たときに配向膜 1 4 6 近傍の液晶分子が配向膜 1 4 6 の主面の法線からチルトしている方向を示している。図 2 4 (b) では、副画素電極 1 2 4 a、1 2 4 b を破線で示している。

【0247】

配向膜 1 4 6 は、主面の法線から + x 方向に傾くプレチルトを近傍の液晶分子に付与する領域 1 4 6 α と、主面の法線から - x 方向に傾くプレチルトを近傍の液晶分子に付与する領域 1 4 6 β とを有している。副画素電極 1 2 4 a、1 2 4 b と配向膜 1 4 6 との関係に着目すると、領域 1 4 6 α 、1 4 6 β は交互に設けられており、領域 1 4 6 α は、副画素電極 1 2 4 a、1 2 4 b の端部と重なるように設けられており、領域 1 4 6 β は、領域 1 4 6 α の間に設けられている。

【0248】

液晶表示装置 1 0 0 H では、液晶表示装置 1 0 0 F とは異なり、領域 1 4 6 α は、副画素電極 1 2 4 a、1 2 4 b にわたって連続して設けられており、領域 1 4 6 β は、副画素電極 1 2 4 a、1 2 4 b にわたって連続して設けられている。このため、光配向処理を用いて配向膜 1 4 6 を作製する場合、比較的簡便に作製可能な露光マスクを用いて配向処理を行うことができる。

【0249】

液晶表示装置 1 0 0 H でも暗線が発生する。具体的には、副画素 S p a では、液晶ドメイン S p a 1 のうちの副画素電極 1 2 4 a のエッジ 1 2 4 a 3 の内側部分、液晶ドメイン S p a 2 のうちの副画素電極 1 2 4 a のエッジ 1 2 4 a 1 の内側部分、液晶ドメイン S p a 3 のうちの副画素電極 1 2 4 a のエッジ 1 2 4 a 1 の内側部分、および、液晶ドメイン S p a 4 のうちの副画素電極 1 2 4 a のエッジ 1 2 4 a 3 の内側部分に暗線が発生する。また、副画素 S p b では、液晶ドメイン S p b 1 のうちの副画素電極 1 2 4 b のエッジ 1 2 4 b 3 の内側部分、液晶ドメイン S p b 2 のうちの副画素電極 1 2 4 b のエッジ 1 2 4 b 1 の内側部分、液晶ドメイン S p b 3 のうちの副画素電極 1 2 4 b のエッジ 1 2 4 b 1 の内側部分、および、液晶ドメイン S p b 4 のうちの副画素電極 1 2 4 b のエッジ 1 2 4 b 3 の内側部分に暗線が発生する。

【0250】

液晶表示装置 1 0 0 H において、T F T 1 3 0 a のドレインおよび C S 配線 L c s に対応する補助容量電極 E C と接続するドレイン電極 E d は暗線の視認を抑制するために利用される。具体的には、第 n 行第 m 列の画素 P では、ドレイン電極 E d 1 は、副画素 S p a の第 2 液晶ドメイン S p a 2 のうちの副画素電極 1 2 4 a のエッジ 1 2 4 a 1 の内側と重なるように設けられており、第 1 液晶ドメイン S p a 1 に対応する副画素電極 1 2 4 a と副画素電極 1 2 4 b との間と重なるように設けられている。このため、液晶ドメイン S p a 2 のうちの副画素電極 1 2 4 a のエッジ 1 2 4 a 1 の内側に表れる暗線の視認を抑制することができる。

【0251】

また、第 n 行第 m + 1 列の画素 P では、ドレイン電極 E d 2 は、副画素 S p a の第 3 液晶ドメイン S p a 3 のうちの副画素電極 1 2 4 a のエッジ 1 2 4 a 1 の内側と重なるように設けられており、副画素 S p a の第 4 液晶ドメイン S p a 4 に対応する副画素電極 1 2 4 a と副画素電極 1 2 4 b との間と重なるように設けられている。このため、液晶ドメイン S p a 3 のうちの副画素電極 1 2 4 a のエッジ 1 2 4 a 1 の内側に表れる暗線の視認を抑制することができる。

【0252】

なお、上述した説明では、ドレイン電極 E d は、副画素 S p a において発生する暗線を遮光するために、副画素電極 1 2 4 a の一部のエッジの内側と重なるように設けられてい

10

20

30

40

50

たが、本発明はこれに限定されない。ドレイン電極 E d は、副画素 S p b において発生する暗線を遮光するために、副画素電極 1 2 4 b の一部のエッジの内側と重なるように設けられてもよい。

【 0 2 5 3 】

なお、図 1 9 ~ 図 2 4 を参照して上述した、プレチルトを付与する配向膜 1 2 6、1 4 6 を有する液晶表示装置 1 0 0 F ~ 1 0 0 H では、副画素 S p b は補助容量を有しなかったが、本発明はこれに限定されない。副画素 S p b は 2 つの補助容量 C C b 1、C C b 2 を有してもよく、プレチルトを付与する配向膜 1 2 6、1 4 6 を有する液晶表示装置の等価回路は図 1 1 に示したのと同様であってもよい。

【 0 2 5 4 】

また、上述した説明では、アクティブマトリクス基板 1 2 0 および対向基板 1 4 0 にそれぞれ配向膜 1 2 6、1 4 6 が設けられていたが、本発明はこれに限定されない。配向膜 1 2 6、1 4 6 はアクティブマトリクス基板 1 2 0 および対向基板 1 4 0 のいずれか一方のみに設けられてもよい。

【 0 2 5 5 】

(実施形態 1 0)

上述した液晶表示装置 1 0 0 ~ 1 0 0 H では副画素 S p a の列方向に沿った長さは副画素 S p b の列方向に沿った長さと同様で、副画素 S p a、S p b は互いに行方向に設けられていたが、本発明はこれに限定されない。

【 0 2 5 6 】

以下、図 2 5 を参照して、本発明による液晶表示装置の第 1 0 実施形態を説明する。本実施形態の液晶表示装置 1 0 0 J は、副画素 S p a、S p b の一方の列方向に沿った長さが他方の列方向に沿った長さとは異なる点を除いて、上述した液晶表示装置 1 0 0 ~ 1 0 0 H と同様の構成を有しており、冗長を避けるために重複する説明を省略する。液晶表示装置 1 0 0 J の等価回路は図 5 と同様である。

【 0 2 5 7 】

液晶表示装置 1 0 0 J において、副画素 S p b は副画素 S p a を囲むように設けられている。このため、副画素 S p b の列方向に沿った長さは副画素 S p a の列方向に沿った長さよりも長い。液晶表示装置 1 0 0 J において画素 P の列方向に沿った長さは副画素 S p b によって規定される。

【 0 2 5 8 】

ここでは副画素 S p a の面積は副画素 S p b よりも小さく、副画素 S p a の輝度は副画素 S p b よりも高い。液晶表示装置 1 0 0 J では、画素 P の極性がプラスの場合、T F T 1 3 0 a、1 3 0 b がオフ状態に変化した後、C S 配線 L c s に供給される電圧の最初の変化は増加である。反対に、画素 P の極性がマイナスの場合、T F T 1 3 0 a、1 3 0 b がオフ状態に変化した後、C S 配線 L c s に供給される電圧の最初の変化は低下である。

【 0 2 5 9 】

なお、上述した説明では、副画素 S p b が副画素 S p a を囲んでいたが、本発明はこれに限定されない。副画素 S p a が副画素 S p b を囲んでもよい。また、この場合、副画素 S p a の輝度を副画素 S p b よりも低くすることにより、視野角特性の改善を効率的に行うことができる。

【 0 2 6 0 】

なお、上述した液晶表示装置 1 0 0 J では、副画素 S p b は補助容量を有しなかったが、本発明はこれに限定されない。副画素 S p b は 2 つの補助容量 C C b 1、C C b 2 を有してもよい。また、液晶表示装置 1 0 0 J の副画素電極 1 2 4 a、1 2 4 b が微細スリット構造を有してもよく、また、液晶表示装置 1 0 0 J は配向維持層 1 6 2、1 6 4 を備えてもよい。あるいは、液晶表示装置 1 0 0 J の配向膜 1 2 6、1 4 6 が液晶分子にプレチルトを付与してもよい。

【 0 2 6 1 】

なお、上述した説明では、さまざまなモードの液晶表示装置を説明したが、液晶表示装

10

20

30

40

50

置 1 0 0 ~ 1 0 0 J はいわゆる M V A モードであってもよい。M V A モードの液晶表示装置は、電極に形成された直線状のスリットや電極の液晶層側に形成された直線状の誘電体突起（リブ）を、液晶層を介して対向する一対の基板に、基板の法線方向から見たときに、平行且つ交互になるように配置することによって、電圧印加時に形成される液晶ドメインのディレクタの方位を規制する。液晶ドメインの方位は、直線状のスリット又は誘電体突起（これらを総称して「直線状構造体」ということにする。）の延びる方位に直交する方向になる。

【 0 2 6 2 】

あるいは、液晶表示装置 1 0 0 ~ 1 0 0 J は C P A モードであってもよい。例えば、副画素電極 1 2 4 a、1 2 4 b が対称性の高い形状を有しており、液晶層 1 6 0 への電圧印加により、各液晶ドメインの液晶分子が軸対称傾斜配向にしてもよい。

10

【 0 2 6 3 】

なお、上述した説明では、液晶表示装置 1 0 0 ~ 1 0 0 J は垂直配向型であったが、本発明はこれに限定されない。液晶表示装置は他のモードであってもよい。

【 0 2 6 4 】

また、上述した説明では、各副画素電極 1 2 4 a、1 2 4 b は矩形状であったが、本発明はこれに限定されない。副画素電極は別の形状であってもよい。

【産業上の利用可能性】

【 0 2 6 5 】

本発明による液晶表示装置は、表示品位を改善抑制することができる。

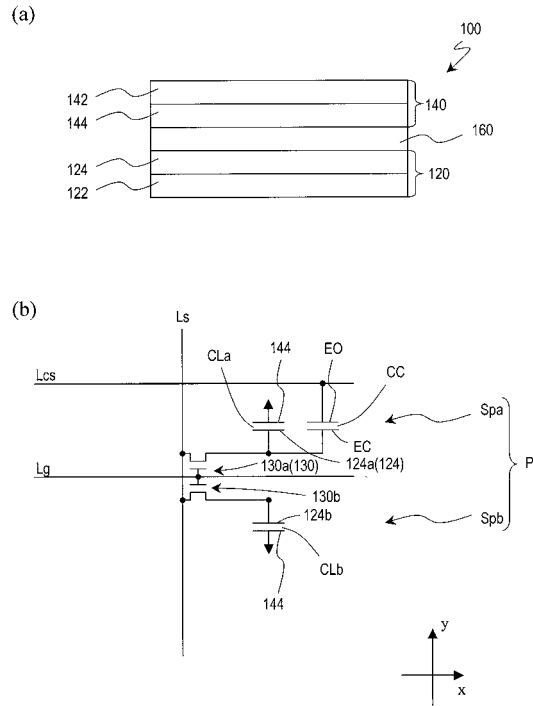
20

【符号の説明】

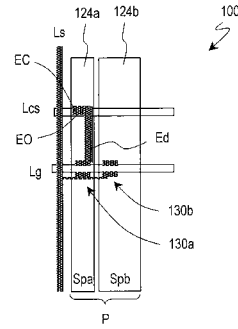
【 0 2 6 6 】

- 1 0 0 液晶表示装置
- 1 2 0 アクティブマトリクス基板
- 1 2 2 絶縁基板
- 1 2 4 画素電極
- 1 4 0 対向基板
- 1 4 2 透明絶縁基板
- 1 4 4 対向電極

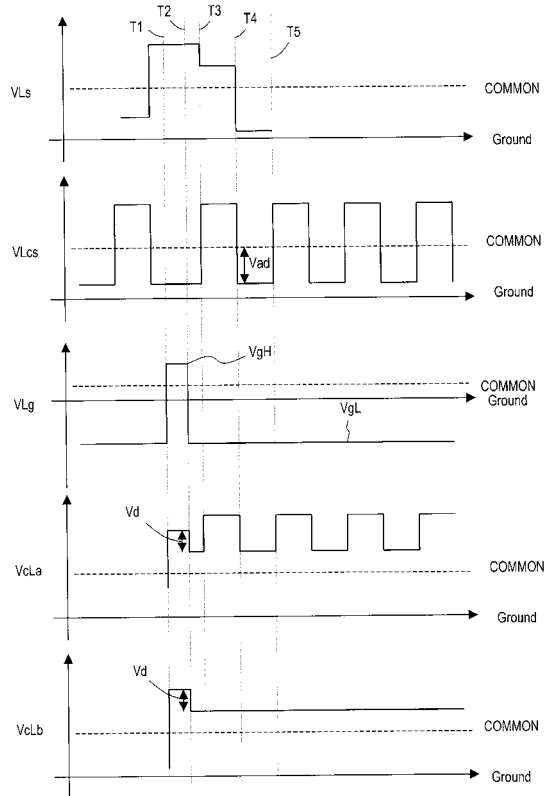
【図 1】



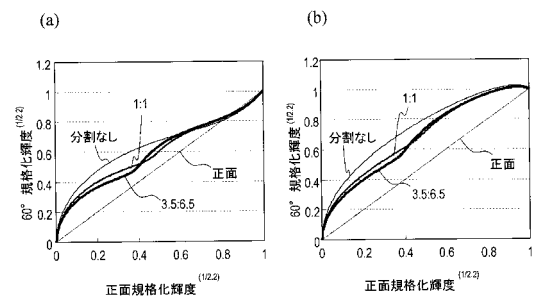
【図 2】



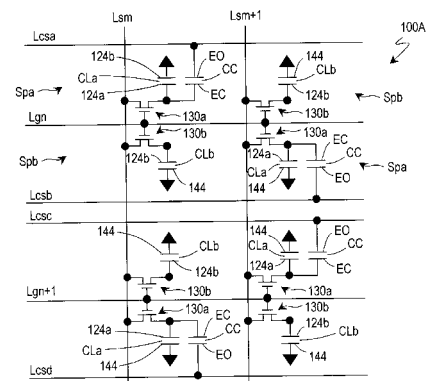
【図 3】



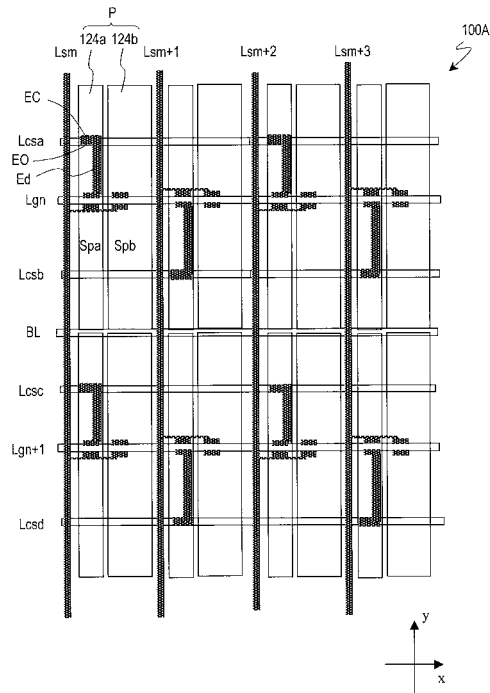
【図 4】



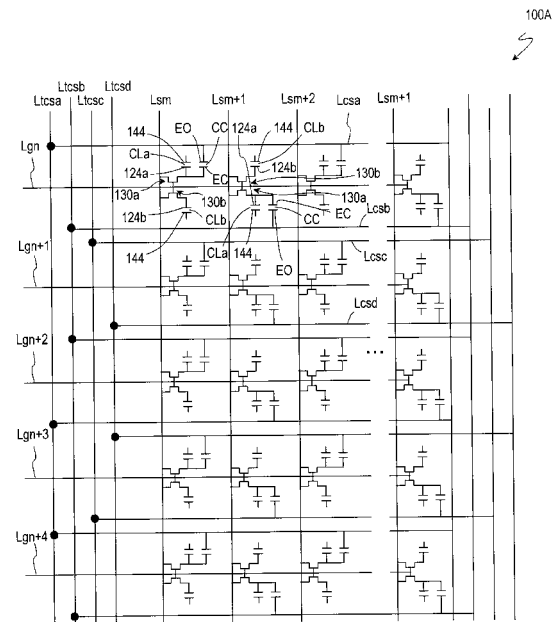
【図 5】



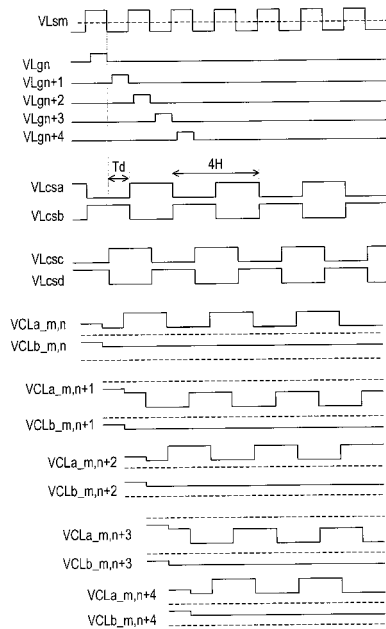
【図 6】



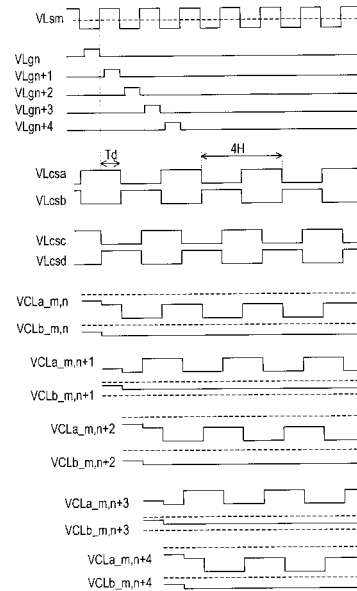
【図 7】



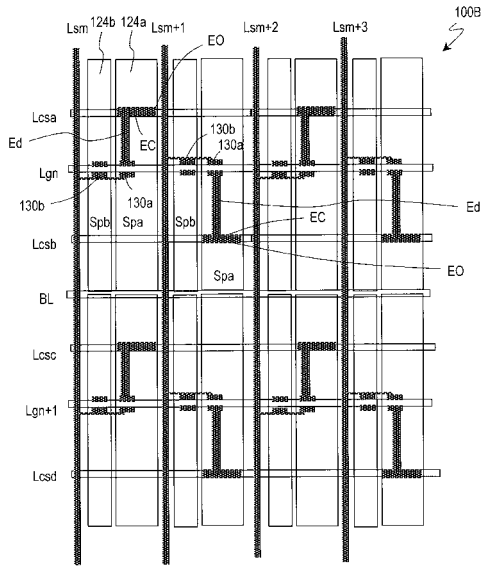
【図 8】



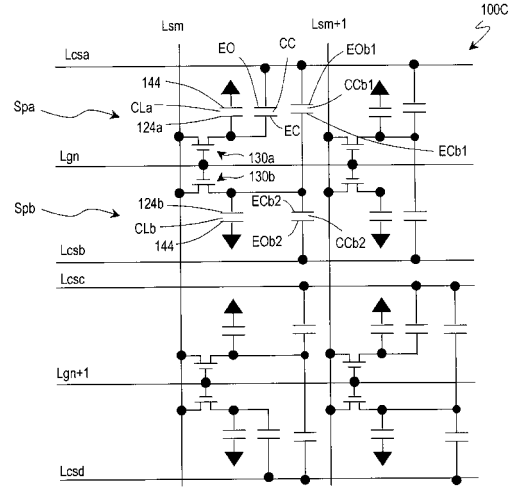
【図 9】



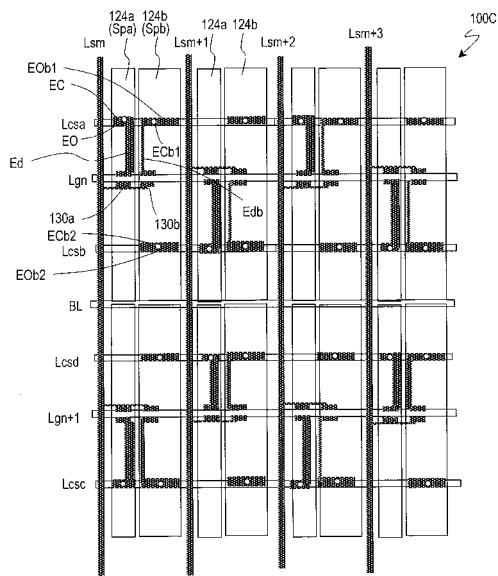
【図 10】



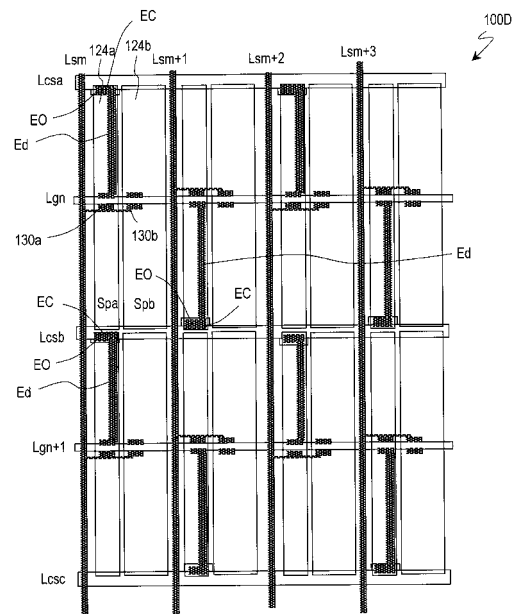
【図 11】



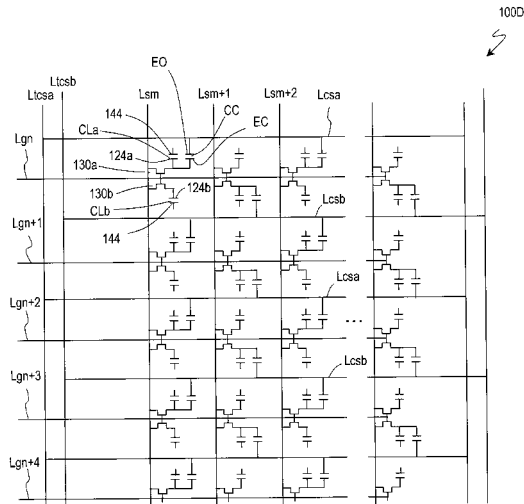
【図 12】



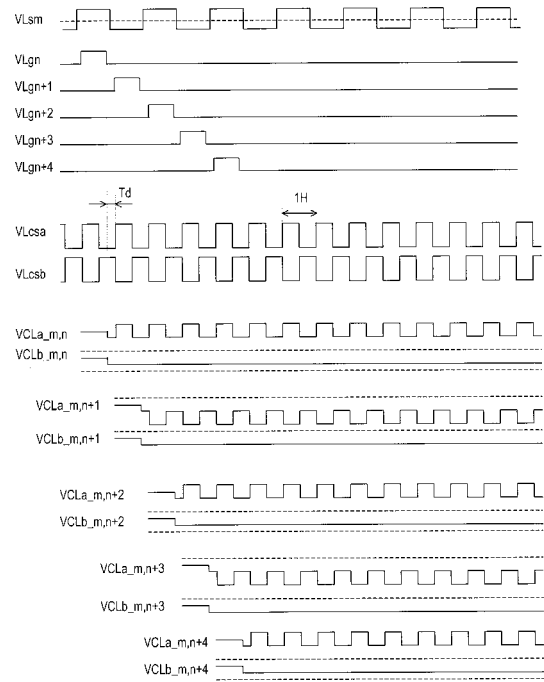
【図 13】



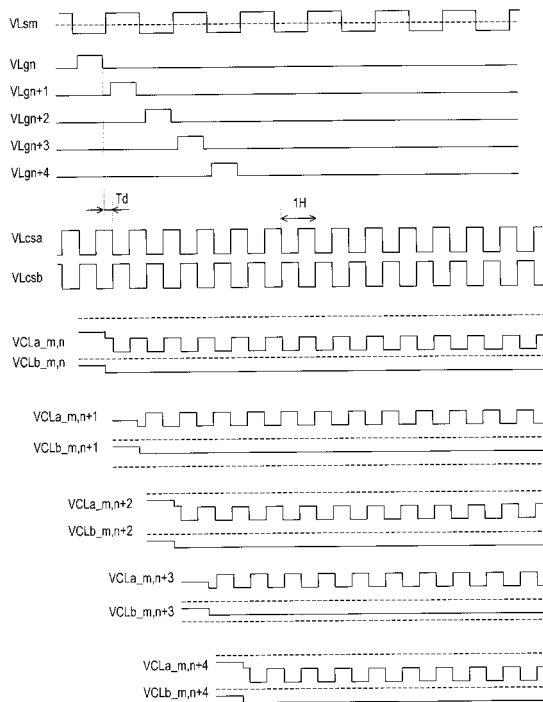
【図 14】



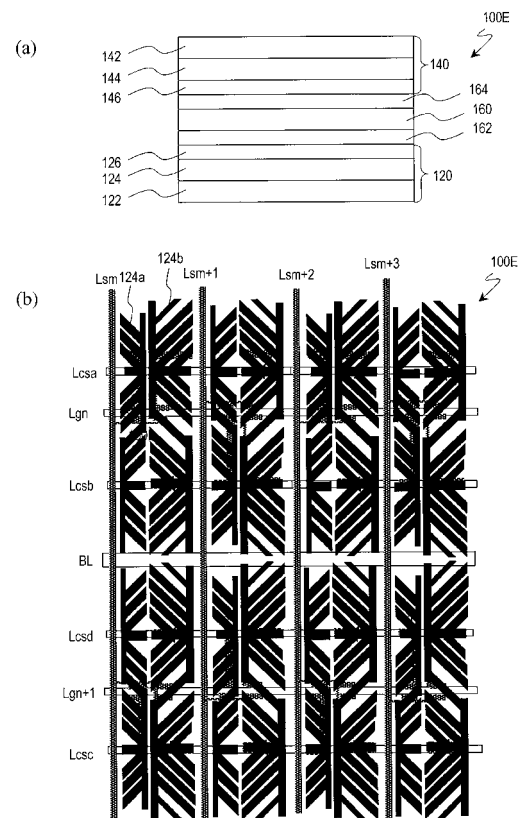
【図 15】



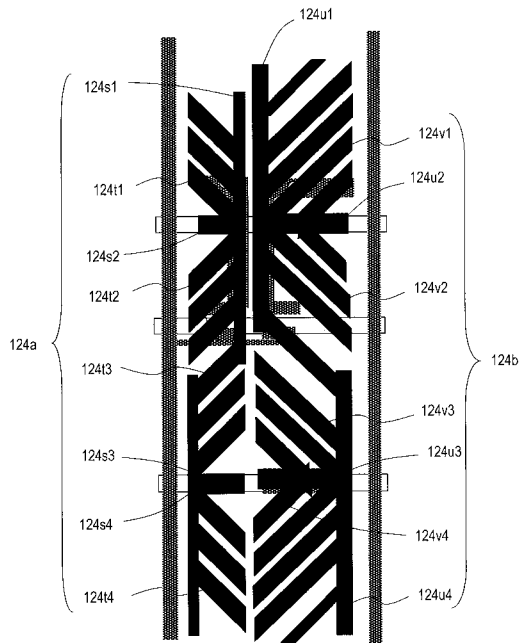
【図 16】



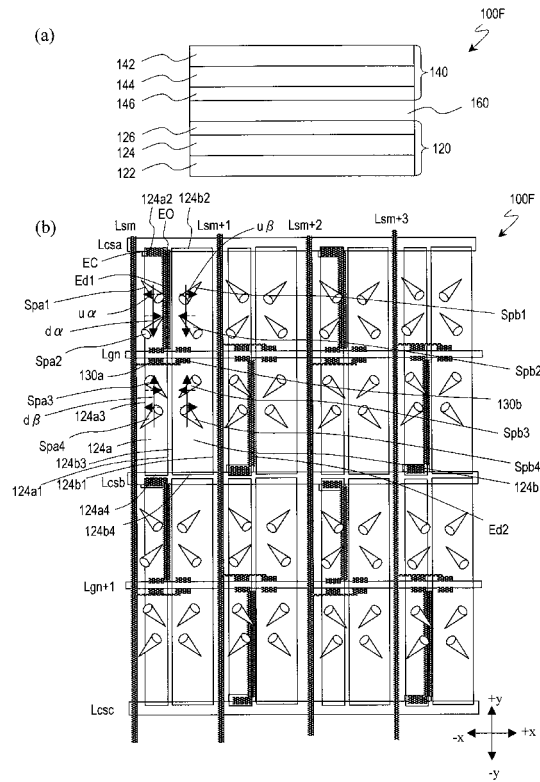
【図 17】



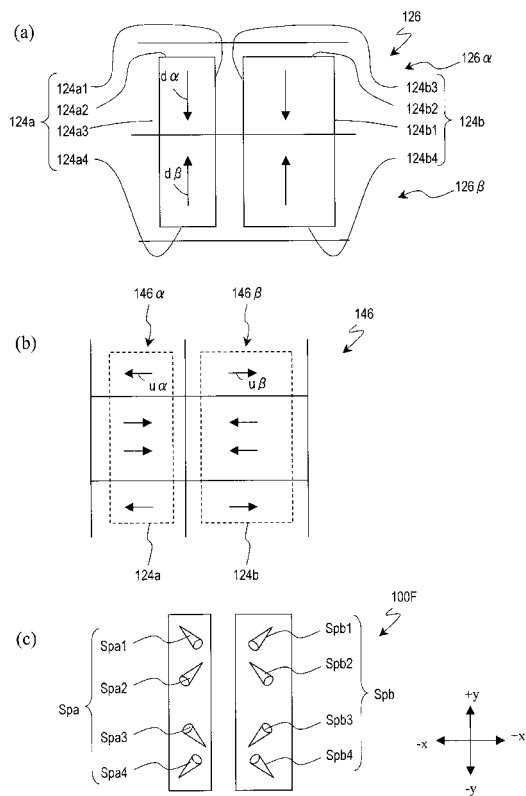
【図 18】



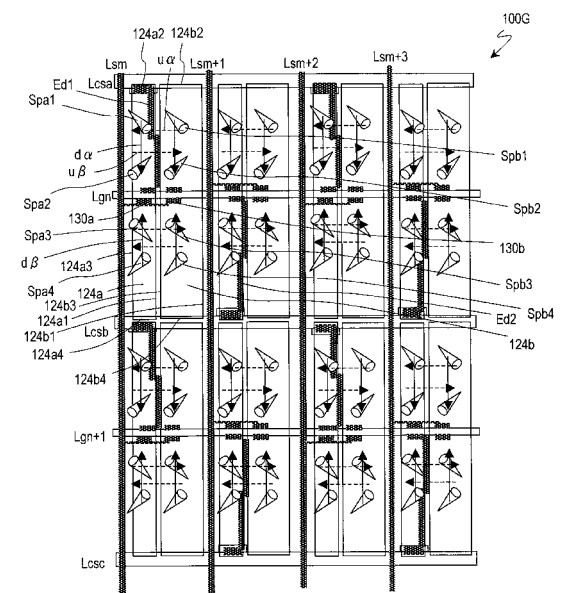
【図 19】



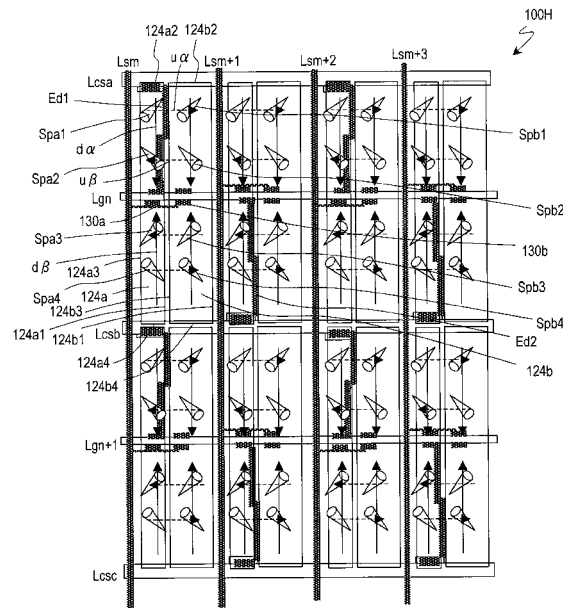
【図 20】



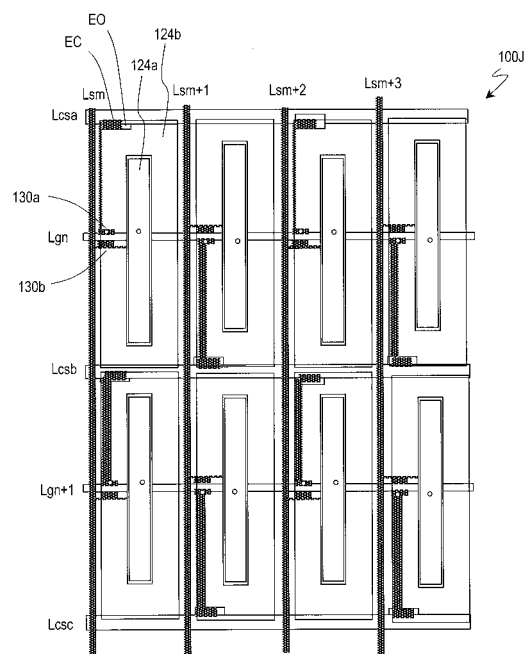
【図 21】



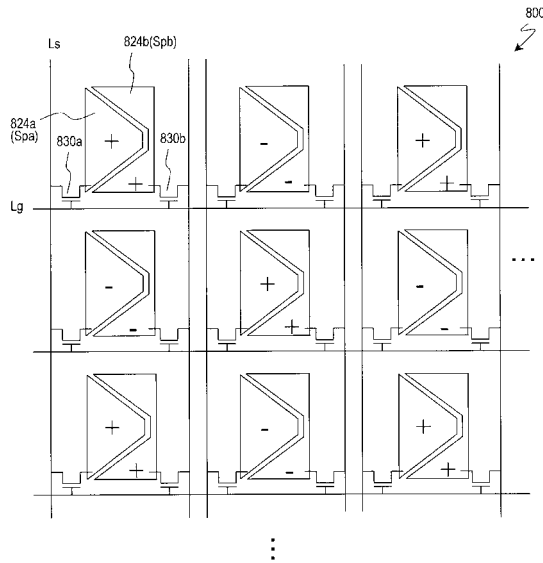
【圖 23】



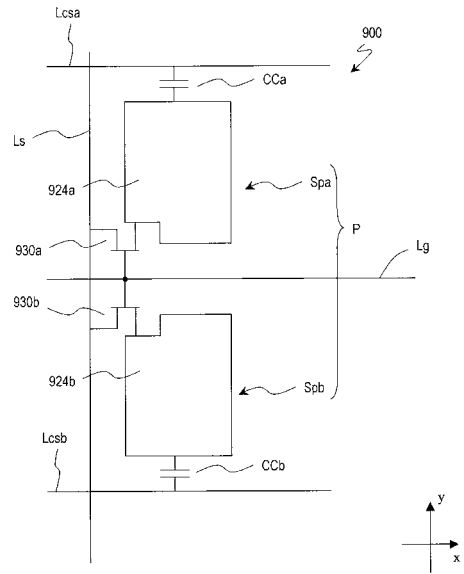
【 図 2 5 】



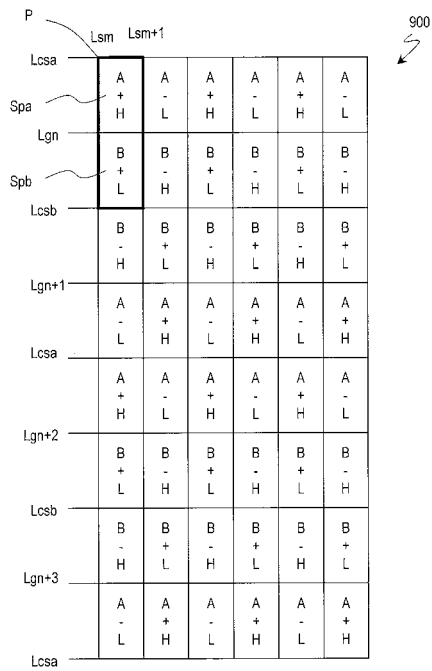
【図 26】



【図 27】



【図 28】



フロントページの続き

- (72)発明者 水崎 真伸
大阪府大阪市阿倍野区長池町2番22号 シャープ株式会社内
- (72)発明者 片山 崇
大阪府大阪市阿倍野区長池町2番22号 シャープ株式会社内

審査官 藤田 都志行

- (56)参考文献 国際公開第2008/018552(WO, A1)
国際公開第2008/111490(WO, A1)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F	1 / 1 3 3
G 0 2 F	1 / 1 3 3 7
G 0 2 F	1 / 1 3 4 3
G 0 2 F	1 / 1 3 6 8

专利名称(译)	液晶表示装置		
公开(公告)号	JP5450792B2	公开(公告)日	2014-03-26
申请号	JP2012505738	申请日	2011-03-17
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	仲西洋平 水崎真伸 片山崇		
发明人	仲西 洋平 水崎 真伸 片山 崇		
IPC分类号	G02F1/133 G02F1/1337 G02F1/1343 G02F1/1368		
CPC分类号	G09G3/3607 G02F2001/134345 G09G3/3648 G09G3/3655 G09G3/3659 G09G2300/0426 G09G2300/0447 G09G2300/0876 G09G2320/028		
FI分类号	G02F1/133.550 G02F1/1337.505 G02F1/1343 G02F1/1368		
代理人(译)	奥田诚治 三宅明子		
优先权	2010065100 2010-03-19 JP		
其他公开文献	JPWO2011115194A1		
外部链接	Espacenet		

摘要(译)

本发明的一个目的是提供一种改善显示质量的液晶显示装置。 根据本发明实施例的液晶显示装置 (100) 具有多个像素 (P) , 并且每个像素 (P) 具有子像素 (SPa , SPb) 和子像素 (SPa , SPb) 分别由子像素电极 (124a , 124b) 限定。 在像素 (P) 中, 在TFT (130a , 130b) 从OFF状态变为ON状态之后, 当TFT (130a , 130b) 处于ON状态时, 子像素电极 (124a) 的平均电位变为源极配线 (TFT) 。 当TFT (130a , 130b) 处于ON状态时, 子像素电极 (124b) 的平均电位改变, 而电势改变从对应于提供给Ls的源信号的电压的电势的改变而改变。 对应于提供给源极线 (Ls) 的源极信号的电压。

5]

