

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-174774

(P2019-174774A)

(43) 公開日 令和1年10月10日(2019. 10. 10)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H192
G02F 1/133 (2006.01)	G02F 1/133 550	2H193
G02F 1/1368 (2006.01)	G02F 1/1368	5C006
G09G 3/20 (2006.01)	G09G 3/20 642P	5C080
G09G 3/34 (2006.01)	G09G 3/20 670N	
審査請求 未請求 請求項の数 13 O L (全 18 頁) 最終頁に続く		

(21) 出願番号 特願2018-66215 (P2018-66215)

(22) 出願日 平成30年3月29日 (2018. 3. 29)

特許法第64条第2項第4号の規定により図面の一部または全部を不掲載とする。

(71) 出願人 506087819

パナソニック液晶ディスプレイ株式会社

兵庫県姫路市飾磨区妻鹿日田町1-6

(74) 代理人 100109210

弁理士 新居 広守

(74) 代理人 100137235

弁理士 寺谷 英作

(74) 代理人 100131417

弁理士 道坂 伸一

(72) 発明者 平田 将史

兵庫県姫路市飾磨区妻鹿日田町1-6 パ

ナソニック液晶ディスプレイ株式会社内

(72) 発明者 久野 允史

兵庫県姫路市飾磨区妻鹿日田町1-6 パ

ナソニック液晶ディスプレイ株式会社内

最終頁に続く

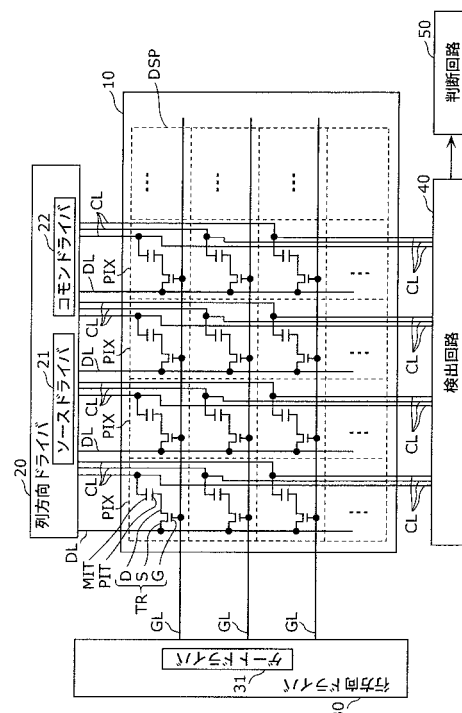
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】異常の有無を自己判断することができる液晶表示装置を提供する。

【解決手段】液晶表示装置1は、複数の画素PIXの各々に設けられたトランジスタTR及び画素電極PITと、複数のゲート信号線GLと、複数のデータ信号線DLと、画素電極PITと対になる共通電極MITと、共通電極MITの共通電位の波形を検出する検出回路40と、検出回路40で検出した共通電位の波形をもとに液晶表示装置1の異常の有無を判断する判断回路50とを備え、複数の画素PIXは、複数のセグメントに分割されており、共通電極MITは、複数のセグメントの各々に対応して複数設けられており、検出回路40は、ゲート信号線GLの1つ以上に所定のゲート信号が入力されるとともにデータ信号線DLの1つ以上に所定のデータ信号が入力されたときに、複数の共通電極MITの各々の共通電位の波形を検出する。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

マトリクス状に配列された複数の画素を有する液晶表示装置であって、
前記複数の画素の各々に設けられたトランジスタ及び画素電極と、
第 1 方向に延在し、前記複数の画素の各々の前記トランジスタのゲート電極に接続された複数のゲート信号線と、
前記第 1 方向とは異なる第 2 方向に延在し、前記複数の画素の各々の前記トランジスタのソース電極又はドレイン電極に接続された複数のデータ信号線と、
前記画素電極と対になるコモン電極と、
前記コモン電極のコモン電位の波形を検出する検出回路と、
前記検出回路で検出した前記コモン電位の波形をもとに前記液晶表示装置の異常の有無を判断する判断回路とを備え、
前記複数の画素は、複数のセグメントに分割されており、
前記コモン電極は、前記複数のセグメントの各々に対応して複数設けられており、
前記検出回路は、前記ゲート信号線の 1 つ以上に所定のゲート信号が入力されるとともに前記データ信号線の 1 つ以上に所定のデータ信号が入力されたときに、前記複数のコモン電極の各々のコモン電位の波形を検出する、
液晶表示装置。

10

【請求項 2】

前記判断回路は、前記コモン電位の波形の立ち上がり又は立ち下りをもとに前記液晶表示装置の異常の有無を判断する、
請求項 1 に記載の液晶表示装置。

20

【請求項 3】

前記複数のコモン電極の各々に接続された複数のコモン線を備え、
前記検出回路は、前記複数のコモン線を介して前記複数のコモン電極の各々のコモン電位の波形を検出する、
請求項 1 又は 2 に記載の液晶表示装置。

【請求項 4】

前記複数のコモン線は、前記第 2 の方向に延在する、
請求項 3 に記載の液晶表示装置。

30

【請求項 5】

前記判断回路は、帰線期間中における前記コモン電位の波形をもとに前記液晶表示装置の異常の有無を判断する、
請求項 1 ～ 4 のいずれか 1 項に記載の液晶表示装置。

【請求項 6】

前記帰線期間中に前記データ信号線に入力される前記所定のデータ信号の振幅は、通常の表示画像を表示するときのデータ信号の振幅よりも大きい、
請求項 5 に記載の液晶表示装置。

【請求項 7】

前記液晶表示装置のバックライトをオフにした状態で、前記複数のゲート信号線の各々には前記所定のゲート信号として前記複数の画素の各々の前記トランジスタをオンにする検査用のゲート信号が入力され、かつ、前記トランジスタがオンとなっている期間中に前記複数のデータ信号線の各々には前記所定のデータ信号として検査用のデータ信号が入力され、
前記判断回路は、前記バックライトをオフにした状態での前記コモン電位の波形をもとに前記液晶表示装置の異常の有無を判断する、
請求項 1 ～ 4 のいずれか 1 項に記載の液晶表示装置。

40

【請求項 8】

前記判断回路は、前記液晶表示装置の起動時における前記コモン電位の波形をもとに前記液晶表示装置の異常の有無を判断する、

50

請求項 1 ~ 4 のいずれか 1 項に記載の液晶表示装置。

【請求項 9】

前記複数のセグメントの各々に対応して設けられた前記複数のコモン電極は、前記複数のゲート信号線及び前記データ信号線のうち本数の多い方の信号線と平行な方向を長手方向とする長尺状に形成されている、

請求項 1 ~ 8 のいずれか 1 項に記載の液晶表示装置。

【請求項 10】

マトリクス状に配列された複数の画素を有する液晶表示装置であって、

前記複数の画素の各々に設けられたトランジスタ及び画素電極と、

第 1 方向に延在し、前記複数の画素の各々の前記トランジスタのゲート電極に接続された複数のゲート信号線と、

前記第 1 方向とは異なる第 2 方向に延在し、前記複数の画素の各々の前記トランジスタのソース電極又はドレイン電極に接続された複数のデータ信号線と、

前記画素電極と対になるコモン電極と、

前記コモン電極のコモン電位の波形を検出する検出回路と、

前記検出回路で検出した前記コモン電位の波形によって前記液晶表示装置の異常の有無を判断する判断回路とを備え、

前記液晶表示装置のバックライトをオフにした状態で、前記複数のゲート信号線の各々には前記所定のゲート信号として前記複数の画素の各々の前記トランジスタをオンにする検査用のゲート信号が入力され、かつ、前記トランジスタがオンとなっている期間中に前記複数のデータ信号線の各々には前記所定のデータ信号として検査用のデータ信号が入力され、

前記判断回路は、前記バックライトをオフにした状態での前記コモン電位の波形をもとに前記液晶表示装置の異常の有無を判断する、

液晶表示装置。

【請求項 11】

前記複数のゲート信号線の各々に検査用のゲート信号が入力されて前記トランジスタがオンとなっている期間中に、前記複数のデータ信号線の各々に複数の検査用のデータ信号が入力される、

請求項 10 に記載の液晶表示装置。

【請求項 12】

前記複数のゲート信号線の各々に検査用のゲート信号が入力されて前記トランジスタがオンとなっている期間中に、前記複数のデータ信号線の各々に、パルス波形の振幅が互いに異なる複数の検査用のデータ信号が入力される、

請求項 10 に記載の液晶表示装置。

【請求項 13】

前記複数のゲート信号線の各々に検査用のゲート信号が入力されて前記トランジスタがオンとなっている期間中に、前記複数のデータ信号線の各々に、パルス幅が互いに異なる複数の検査用のデータ信号が入力される、

請求項 10 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、液晶表示装置に関する。

【背景技術】

【0002】

モニタ等に内蔵される液晶表示装置は、ユーザの使用によって経年劣化する場合がある。例えば、液晶表示装置の画素を構成するトランジスタ等が経年劣化して異常状態になると、液晶表示装置の画質が低下する。特に、医療分野又は放送分野等で用いられるモニタについては、映像の長期信頼性が要求される。

【 0 0 0 3 】

そこで、従来、液晶表示装置の経年劣化による異常状態を補正すべく、専用のキャリブレーション装置を用いて液晶表示装置の校正を行う技術が提案されている（例えば特許文献 1）。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 4 】

【 特許文献 1 】 特開 2 0 1 0 - 2 1 2 9 3 7 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

10

【 0 0 0 5 】

しかしながら、専用のキャリブレーション装置を用いて液晶表示装置の校正を行うことは煩雑である。

【 0 0 0 6 】

また、液晶表示装置については、経年劣化による異常だけではなく、製造工程時又は搬送時等において、データ信号線又はゲート信号線が断線したり短絡したり、あるいは、画素のトランジスタに不良が発生したりして、液晶表示装置に異常（欠陥）が生じる場合がある。

【 0 0 0 7 】

そこで、液晶表示装置の異常の有無を簡単に判断できる技術が要望されている。

20

【 0 0 0 8 】

本開示は、異常の有無を自己判断することができる液晶表示装置を提供することを目的とする。

【 課題を解決するための手段 】

【 0 0 0 9 】

上記目的を達成するために、本開示に係る液晶表示装置の一態様は、マトリクス状に配列された複数の画素を有する液晶表示装置であって、前記複数の画素の各々に設けられたトランジスタ及び画素電極と、第 1 方向に延在し、前記複数の画素の各々の前記トランジスタのゲート電極に接続された複数のゲート信号線と、前記第 1 方向とは異なる第 2 方向に延在し、前記複数の画素の各々の前記トランジスタのソース電極又はドレイン電極に接続された複数のデータ信号線と、前記画素電極と対になるコモン電極と、前記コモン電極のコモン電位の波形を検出する検出回路と、前記検出回路で検出した前記コモン電位の波形をもとに前記液晶表示装置の異常の有無を判断する判断回路とを備え、前記複数の画素は、複数のセグメントに分割されており、前記コモン電極は、前記複数のセグメントの各々に対応して複数設けられており、前記検出回路は、前記ゲート信号線の 1 つ以上に所定のゲート信号が入力されるとともに前記データ信号線の 1 つ以上に所定のデータ信号が入力されたときに、前記複数のコモン電極の各々のコモン電位の波形を検出する。

30

【 0 0 1 0 】

また、本開示に係る液晶表示装置の他の一態様は、マトリクス状に配列された複数の画素を有する液晶表示装置であって、前記複数の画素の各々に設けられたトランジスタ及び画素電極と、第 1 方向に延在し、前記複数の画素の各々の前記トランジスタのゲート電極に接続された複数のゲート信号線と、前記第 1 方向とは異なる第 2 方向に延在し、前記複数の画素の各々の前記トランジスタのソース電極又はドレイン電極に接続された複数のデータ信号線と、前記画素電極と対になるコモン電極と、前記コモン電極のコモン電位の波形を検出する検出回路と、前記検出回路で検出した前記コモン電位の波形によって前記液晶表示装置の異常の有無を判断する判断回路とを備え、前記液晶表示装置のバックライトをオフにした状態で、前記複数のゲート信号線の各々には前記所定のゲート信号として前記複数の画素の各々の前記トランジスタをオンにする検査用のゲート信号が入力され、かつ、前記トランジスタがオンとなっている期間中に前記複数のデータ信号線の各々には前記所定のデータ信号として検査用のデータ信号が入力され、前記判断回路は、前記バック

40

50

ライトをオフにした状態での前記コモン電位の波形をもとに前記液晶表示装置の異常の有無を判断する。

【発明の効果】

【0011】

本開示に係る液晶表示装置によれば、異常の有無を自己判断することができる。

【図面の簡単な説明】

【0012】

【図1】実施の形態に係る液晶表示装置の概略構成を模式的に示す図である。

【図2】ゲート信号線に供給されるゲート電圧、データ信号線に供給されるデータ電圧及び検出回路で検出したコモン電極のコモン電位の各々の波形を示す図である。

10

【図3】実施の形態に係る液晶表示装置におけるゲート線の異常を判断する方法を説明するための図である。

【図4】実施の形態に係る液晶表示装置におけるデータ線の異常を判断する方法を説明するための図である。

【図5】実施の形態に係る液晶表示装置の異常を起動時に判断する方法を説明するための図である。

【図6】実施の形態に係る液晶表示装置の異常をリアルタイムに判断する方法を説明するための図である。

【図7】実施の形態に係る液晶表示装置の異常を診断モードで判断する方法を説明するための図である。

20

【図8A】実施の形態に係る液晶表示装置におけるコモン電極の第1のレイアウトを示す図である。

【図8B】実施の形態に係る液晶表示装置におけるコモン電極の第2のレイアウトを示す図である。

【図8C】実施の形態に係る液晶表示装置におけるコモン電極の第3のレイアウトを示す図である。

【発明を実施するための形態】

【0013】

以下、本開示の実施の形態について説明する。なお、以下に説明する実施の形態は、いずれも本開示の一具体例を示すものである。したがって、以下の実施の形態で示される、数値、形状、構成要素、及び、構成要素の配置位置や接続形態などは、一例であって本開示を限定する主旨ではない。よって、以下の実施の形態における構成要素のうち、本開示の最上位概念を示す独立請求項に記載されていない構成要素については、任意の構成要素として説明される。

30

【0014】

各図は模式図であり、必ずしも厳密に図示されたものではない。したがって、各図において縮尺等は必ずしも一致していない。また、各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略又は簡略化する。

【0015】

(実施の形態)

40

まず、実施の形態に係る液晶表示装置1の概略構成について、図1を用いて説明する。図1は、実施の形態に係る液晶表示装置1の概略構成を模式的に示す図である。

【0016】

図1に示すように、液晶表示装置1は、マトリクス状に配列された複数の画素PIXを有する。液晶表示装置1は、複数の画素PIXによって構成された表示領域(画素領域)DSPに映像を表示する映像表示装置の一例である。液晶表示装置1に表示される映像は、静止画像及び動画像のいずれであってもよい。

【0017】

液晶表示装置1は、液晶パネル10と、ソースドライバ21及びコモンドライバ22を含む列方向ドライバ20と、ゲートドライバ31を含む行方向ドライバ30と、検出回路

50

40と、判断回路50とを備える。なお、図示しないが、液晶表示装置1は、液晶パネル10の背面側に配置されたバックライトを備える。

【0018】

液晶パネル10は、カラー画像を表示する表示パネルである。液晶パネル10は、一对の透明基板間に液晶層が設けられた液晶セルと、液晶セルを挟む一对の偏光板とを含む。一对の透明基板の一方は、薄膜トランジスタ(TFT:Thin Film Transistor)及び配線等が形成されたTFT基板であり、一对の透明基板の他方は、R(赤)、G(緑)及びB(青)の各々のカラーフィルタ(CF)が形成されたCF基板である。なお、液晶パネル10の駆動方式は、例えばIPS(In Plane Switching)方式又はFFS(Fringe Field Switching)方式等の横電界方式であるが、VA(Vertical Alignment)方式又はTN(Twisted Nematic)方式等であってもよい。

10

【0019】

図1に示すように、液晶パネル10は、マトリクス状に配列された複数の画素PIXによって構成された表示領域DSPを有する。複数の画素PIXの各々には、トランジスタTR、画素電極PIT及びコモン電極(共通電極)MITが設けられている。トランジスタTRは、薄膜トランジスタであり、ゲート電極G、ソース電極S及びドレイン電極Dを有する。

【0020】

液晶パネル10には、第1方向に延在する複数のゲート信号線(走査線)GLと、第1方向とは異なる第2方向に延在する複数のデータ信号線(ソース線)DLとが形成されている。本実施の形態において、複数のゲート信号線GLは、図1に示すように、行方向に延在しており、複数のデータ信号線DLは、行方向に直交する列方向に延在している。

20

【0021】

複数のゲート信号線GLの各々は、列方向に隣り合う2つの画素PIXの境界部ごとに設けられている。また、複数のデータ信号線DLの各々は、行方向に隣り合う2つの画素PIXの境界部ごとに設けられている。つまり、複数の画素PIXは、複数のゲート信号線GLと複数のデータ信号線DLとによって区画されている。

【0022】

各ゲート信号線GLは、行方向に配列された複数の画素PIXの各々の複数のトランジスタTRに接続されている。つまり、各ゲート信号線GLは、各画素PIXにおいて、複数のトランジスタTRと接続されている。具体的には、各ゲート信号線GLは、各トランジスタTRのゲート電極Gに接続されている。

30

【0023】

各データ信号線DLは、列方向に配列された複数の画素PIXの各々の複数のトランジスタTRに接続されている。具体的には、各データ信号線DLは、各トランジスタTRのソース電極S又はドレイン電極Dに接続されている。本実施の形態において、各データ信号線DLは、各トランジスタTRのソース電極Sに接続されている。

【0024】

また、各画素PIXにおいて、トランジスタTRのドレイン電極Dは、画素電極PITに接続されている。また、各画素PIXには、各画素電極PITと対になるコモン電極MITが設けられている。各画素PIXにおいて、画素電極PITとコモン電極MITとの間に液晶容量C1が形成される。

40

【0025】

本実施の形態において、複数の画素PIXは、複数のセグメントに分割されており、コモン電極MITは、複数のセグメントの各々に対応して複数設けられている。つまり、コモン電極MITは、複数のセグメントに分割されており、複数のセグメントに対応して分離して形成されている。

【0026】

図1では、セグメントの数が表示領域DSPの全画素数と同じである場合を示しており

50

、複数の画素 P I X と複数のセグメントとは一対一に対応している。したがって、共通電極 M I T は、複数の画素 P I X ごとに分離して形成されており、共通電極 M I T は、表示領域 D S P の全画素数だけ設けられている。

【 0 0 2 7 】

また、液晶パネル 1 0 は、複数の共通電極 M I T の各々に接続された複数の共通線 C L を有する。複数の共通線 C L は、コモンドライバ 2 2 と検出回路 4 0 とに接続されている。本実施の形態において、複数の共通線 C L の各々は、列方向（第 2 の方向）に延在する部分を有する。具体的には、共通線 C L は、データ信号線 D L と平行に形成されている。

【 0 0 2 8 】

共通電極 M I T 及び共通線 C L は、例えば、液晶パネル 1 0 の T F T 基板に設けられているが、液晶パネル 1 0 の C F 基板に設けられていてもよい。

【 0 0 2 9 】

列方向ドライバ 2 0（ソースドライバ 2 1、コモンドライバ 2 2）及び行方向ドライバ 3 0 は、例えばドライバ I C（I C パッケージ）であり、C O F（C h i p o n F i l m）として、フレキシブル配線基板に実装されている。フレキシブル配線基板は、F F C（F l e x i b l e F l a t C a b l e）又は F P C（F l e x i b l e P r i n t e d C a b l e）等である。列方向ドライバ 2 0（ソースドライバ 2 1、コモンドライバ 2 2）が実装されたフレキシブル配線基板は、例えば A C F（A n i s o t r o p i c C o n d u c t i v e F i l m）圧着により液晶パネル 1 0 の表示領域 D S P の外側領域（額縁領域）に形成された電極端子に接続される。

【 0 0 3 0 】

列方向ドライバ 2 0 のソースドライバ 2 1 は、データ信号線 D L に接続されている。ソースドライバ 2 1 は、行方向ドライバ 3 0 のゲートドライバ 3 1 によるゲート信号線 G L の選択に合わせて、画像処理部（不図示）から入力される映像信号に応じたデータ電圧をデータ信号としてデータ信号線 D L に供給する。

【 0 0 3 1 】

列方向ドライバ 2 0 のコモンドライバ 2 2 は、共通線 C L に接続されている。コモンドライバ 2 2 は、液晶パネル 1 0 に画像を表示する場合、コモンドライバ 2 2 は、共通線 C L を介して各共通電極 M I T に共通電圧を供給する。

【 0 0 3 2 】

行方向ドライバ 3 0 のゲートドライバ 3 1 は、ゲート信号線 G L に接続されている。ゲートドライバ 3 1 は、ゲート信号として、画像処理部から入力されるタイミング信号に応じて映像信号を書き込む画素 P I X のトランジスタ T R をオンする電圧（ゲートオン電圧）をゲート信号線 G L に供給する。これにより、選択された画素 P I X の画素電極 P I T には、トランジスタ T R を介してデータ信号線 D L からのデータ電圧が供給される。

【 0 0 3 3 】

このように、ゲートドライバ 3 1 からゲートオン電圧がゲート信号線 G L に供給されると、選択された画素 P I X のトランジスタ T R がオンし、このトランジスタ T R に接続されたデータ信号線 D L からデータ電圧（データ信号）が画素電極 P I T に供給される。そして、画素電極 P I T に供給されたデータ電圧と共通電極 M I T に供給された共通電圧との差により液晶パネル 1 0 の液晶層に電界が生じる。この電界により各画素 P I X における液晶層の液晶分子の配向状態が変化し、液晶パネル 1 0 を通過するバックライトの光の透過率が画素 P I X ごとに制御される。これにより、液晶パネル 1 0 の表示領域 D S P に所望の画像が表示される。

【 0 0 3 4 】

検出回路 4 0 及び判断回路 5 0 は、例えば、列方向ドライバ 2 0（ソースドライバ 2 1、コモンドライバ 2 2）及び行方向ドライバ 3 0 と同様に、ドライバ I C（I C パッケージ）である。検出回路 4 0 及び判断回路 5 0 は、表示パネル 1 0 に接続されたフレキシブル配線基板に実装されていてもよいし、C O F を介して表示パネル 1 0 に接続されたブリ

10

20

30

40

50

ント基板に実装されていてもよい。

【0035】

検出回路40は、コモン電極MITのコモン電位の波形を検出する。本実施の形態では、検出回路40と複数のコモン電極MITとが、複数のコモン線CLによって接続されている。これにより、検出回路40は、複数のコモン線CLを介して複数のコモン電極MITの各々のコモン電位の波形を検出する。

【0036】

具体的には、検出回路40は、ゲート信号線GLの1つ以上に所定のゲート信号が入力されるとともにデータ信号線DLの1つ以上に所定のデータ信号が入力されたときに、複数のコモン電極MITの各々のコモン電位の波形を検出する。

10

【0037】

また、検出回路40は、複数のセグメントごと（つまり、分割されたコモン電極MITごと）にコモン電極MITのコモン電位の波形を検出する。例えば、分割されたセグメントの数が10個であれば、検出回路40は、10個のコモン電極MITに対応する10通りのコモン電位の波形を検出する。本実施の形態では、分割されたセグメントの数が全画素数であるので、全ての画素PIXごとのコモン電極MITのコモン電位の波形が検出される。

【0038】

判断回路50は、検出回路40で検出したコモン電位の波形をもとに液晶表示装置1の異常の有無を判断する。具体的には、判断回路50は、検出回路40で検出したコモン電位の波形の歪によって液晶表示装置1の異常の有無を判断する。この場合、判断回路50は、検出回路40で検出したコモン電位の波形の立ち上がり又は立ち下りをもとに液晶表示装置1の異常の有無を判断することができる。

20

【0039】

例えば、正常なときのコモン電位の波形を予め検出してメモリ等に記憶しておき、検出回路40で検出したコモン電位の波形と正常なときのコモン電位の波形とを比べて、検出回路40で検出したコモン電位の波形が正常なときのコモン電位の波形と異なる部分が存在する場合に、液晶表示装置1の画素PIXに異常が発生していると判断することができる。このとき、検出回路40で検出したコモン電位の波形の立ち上がり部分又は立ち下り部分を見ることで、コモン電位の波形の歪を容易に検出することができる。

30

【0040】

ここで、液晶表示装置1の異常判断方法の具体例について、図2を用いて説明する。図2は、ゲート信号線GLに供給されるゲート電圧VG、データ信号線DLに供給されるデータ電圧VD及び検出回路40で検出したコモン電極MITのコモン電位Vcomの3つの波形を示す図である。図2において、(a)は、ゲート電圧VG、データ電圧VD及びコモン電位Vcomがいずれも正常な時の波形を示しており、(b)は、コモン電位Vcomが異常な時の波形を示しており、(c)は、ゲート電圧VGが異常な時の波形を示しており、(d)は、データ電圧VDが異常な時の波形を示している。

【0041】

図2において、ゲート電圧VG及びデータ電圧VDは入力側の信号であり、検出回路40で検出されるコモン電位Vcomは出力側の信号である。したがって、ゲート信号線GLの1つ以上に所定のゲート電圧VG（ゲート信号）が入力されるとともにデータ信号線DLの1つ以上に所定のデータ電圧VD（データ信号）が入力されたときに、信号が入力されたゲート信号線GL及びデータ信号線DLに対応する画素PIXのコモン電極MITのコモン電位Vcomが検出される。

40

【0042】

本実施の形態における液晶表示装置1では、検出回路40によって、複数のセグメントごとのコモン電極MITのコモン電位Vcomの波形が検出される。つまり、セグメントの数の分だけコモン電位Vcomの波形が検出される。

【0043】

50

このとき、図 2 の (b) ~ (d) に示すように、検出回路 40 で検出された特定の共通電極 M I T の共通電位 V c o m の波形が、図 2 の (a) に示される正常な時の共通電位 V c o m の波形と異なっている場合 (つまり、共通電位 V c o m の波形に歪が発生している場合)、判断回路 50 は、共通電位 V c o m の異常により液晶表示装置 1 に異常が発生している判断する。このとき、判断回路 50 によって、液晶表示装置 1 の異常が発生している異常箇所と異常の種類も絞りこむことができる。

【 0 0 4 4 】

例えば、図 2 の (b) では、検出回路 40 で検出された共通電位 V c o m 全体の絶対値が、正常な時の共通電位 V c o m 全体の絶対値と比べて低くなっているため、この共通電位 V c o m が検出された共通電極 M I T に対応するセグメントの中に、共通電極 M I T のショート又はノイズの重畳等の何らかの不具合が発生していることが分かる。

10

【 0 0 4 5 】

また、図 2 の (c) では、検出回路 40 で検出された共通電位 V c o m について、ゲート電圧 V G の立ち上がり及び立ち下りのときの波形が正常な時の波形と異なっているため、この共通電位 V c o m が検出された共通電極 M I T に対応するセグメントの中のゲート信号線 G L について、何らかの不具合が発生していることが分かる。例えば、ゲート信号線 G L と共通電極 M I T 又は共通線 C L とが短絡している等の不具合が発生していると考えられる。

20

【 0 0 4 6 】

この場合、不具合が発生しているゲート信号線 G L は、図 3 に示すようにして検出することができる。例えば、複数本のゲート信号線 G L を、ゲート信号線 G L 1、G L 2、G L 3、・・・と、順次走査して、複数本のゲート信号線 G L を一ラインずつ順次チェックしていくことで、どのゲート信号線 G L に不具合が発生しているかが分かる。例えば、図 3 では、ゲート信号線 G L 3 におけるゲート電圧 V G の立ち上がり及び立ち下りのときに共通電位 V c o m の波形に歪が発生しているため、トランジスタ T R のゲート容量 C g に起因する異常が画素 P I X 3 に発生していることを特定することができる。この場合、画素 P I X 3 の異常としては、例えば、図 3 に示すように、ゲート信号線 G L 3 と共通電極 M I T 又は共通線 C L とが短絡していることが考えられる。

30

【 0 0 4 7 】

また、図 2 の (d) では、検出回路 40 で検出された共通電位 V c o m について、データ電圧 V D の立ち上がり及び立ち下りのときの波形が正常な時の波形と異なっているため、この共通電位 V c o m が検出された共通電極 M I T に対応するセグメントの中のデータ信号線 D L について、何らかの不具合が発生していることが分かる。

【 0 0 4 8 】

例えば、図 2 の (d) では、データ電圧 V D の立ち上がりのときの共通電位 V c o m が正常時と比べて立ち上がり量が小さいため、トランジスタ T R のドレイン容量 C g に起因する異常が発生していることが分かる。具体的には、データ信号線 D L と共通電極 M I T 又は共通線 C L とが短絡している等の不具合が発生していると考えられる。

40

【 0 0 4 9 】

この場合、不具合が発生しているデータ信号線 D L は、図 4 に示すようにして検出することができる。例えば、表示画像に合わせてデータ電圧 V D の閾値を変更する必要があるが、駆動波形による共通電位 V c o m を直接検出することで、異常が発生しているデータ信号線 D L 及び画素 (図 4 では画素 P I X 3) を特定することができる。あるいは、帰線期間 (ブランキング期間) 中に、検出用の所定のデータ電圧 V D (データ信号) としてパルス信号を挿入することで、帰線期間中における共通電位 V c o m の波形の歪の有無を判断回路 50 で判断することで、表示画像に影響を与えることなく、異常が発生しているデータ信号線 D L 及び画素 (図 4 では画素 P I X 3) を特定することができる。画素 P I X 3 の異常としては、例えば、図 4 に示すように、データ信号線 D L 3 と画素 P I X 3 についての共通電極 M I T 又は共通線 C L とが短絡していることが考えられる。

50

【 0 0 5 0 】

ただし、ゲート信号線 G L にゲートオン電圧 V G を印加させた状態でデータ信号線 D L にデータ電圧 V D を印加すると、画素電極 P I X とコモン電極 C I T の間に電界が発生し液晶分子が回転してしまうことから、帰線期間中は、ゲート信号線 G L に、トランジスタがオンとならないようにロー電圧（ゲートオフ電圧）V G を印加（入力）させるのがよい。これにより、画素電極 P I X とコモン電極 C I T の間に電界を発生させずに済むことから、バックライトを点灯した状態であっても、表示画像に影響を与えることなく、液晶表示装置 1 の異常の有無を判断することができる。

【 0 0 5 1 】

なお、帰線期間中に検出用の所定のデータ電圧 V D を挿入する場合、帰線期間中にデータ信号線 D L に入力される検出用の所定のデータ電圧 V D の振幅は、通常が表示画像を表示するときのデータ電圧 V D の振幅よりも大きくするとよい。これにより、コモン電位 V c o m の歪が大きく表れるので、異常であることを容易に判断することができる。

10

【 0 0 5 2 】

このように、本実施の形態に係る液晶表示装置 1 によれば、複数のセグメントの各々に対応するコモン電極 M I T のコモン電位 V c o m の波形を検出回路 4 0 し、この波形をもとに判断回路 4 0 で検出することで、液晶表示装置 1 の異常の有無を判断することができる。つまり、液晶表示装置 1 は、異常の有無を自己判断することができる。

【 0 0 5 3 】

また、本実施の形態における液晶表示装置 1 では、単に異常の有無を判断するだけではなく、液晶表示装置 1 において異常が発生している異常箇所及び異常の種類を絞り込むことができる。

20

【 0 0 5 4 】

次に、液晶表示装置 1 の異常判断を行うタイミングについて説明する。

【 0 0 5 5 】

まず、液晶表示装置 1 が組み込まれたモニタ 2 をパーソナルコンピュータ等の情報処理装置で起動するときに異常判断を行う場合について説明する。つまり、初期チェック時の異常判断方法である。図 5 は、液晶表示装置 1 が組み込まれたモニタ 2 を情報処理装置で起動するときの異常判断方法を説明するための図である。

【 0 0 5 6 】

この場合、図 5 に示すように、モニタ 2 を起動するときに（つまり液晶表示装置 1 を起動するときに）モニタ 2 に表示されるロゴを利用して異常の有無を判断することができる。図 5 では、“ P a n a s o n i c ” のロゴが表示されている。

30

【 0 0 5 7 】

モニタ 2 の起動時に表示されるロゴは、固定された表示パターンであり、静止画像のように一定時間変化することなく同じ画像が継続して表示される。つまり、入力側となるゲート電圧 V G 及びデータ電圧 V D の波形は、表示領域 D S P の画面全体及び一定時間（一定のフレーム毎）、一律となっている。例えば、表示画像が白色の部分では、図 5 に示すように、データ電圧 V D の振幅が一律になっている。

【 0 0 5 8 】

このとき、液晶表示装置 1 の異常判断は、上記と同様にして行うことができる。具体的には、複数本のゲート信号線 G L を順次走査してゲート信号線 G L ごとにコモン電位 V c o m を検出することで、ゲート信号線 G L 及び / 又はデータ信号線の不具合の発生をチェックすることができ、異常が発生しているゲート信号線 G L 及び / 又はデータ信号線を特定することができる。

40

【 0 0 5 9 】

なお、図 5 の表示領域 D S P に示される太線のように、セグメントの数（コモン電極 M I T の数）に応じてゲート信号線 G L 及び複数のデータ信号線の異常を同時にチェックすることができる。なお、図 5 の表示領域 D S P に示される太線は、検査対象のゲート信号線 G L 及びデータ信号線 D L を示している。

50

【 0 0 6 0 】

このように、図 5 では、モニタ 2（液晶表示装置 1）の起動時におけるコモン電位 V_{com} の波形をもとに液晶表示装置 1 の異常の有無を判断している。つまり、ゲート電圧 V_G 及びデータ電圧 V_D の波形が表示領域 DS_P の画面全体及び一定時間で一律になっているときに、コモン電位 V_{com} の歪によって異常の有無を判断している。したがって、液晶表示装置 1 における異常の有無を容易に判断することができる。また、液晶表示装置 1 における異常箇所及び異常の種類を絞り込むこともできる。

【 0 0 6 1 】

なお、図 5 では、モニタ 2（液晶表示装置 1）の起動時に異常の有無を判断する場合に、ロゴを用いたが、これに限るものではなく、ゲート電圧 V_G 及びデータ電圧 V_D の波形が表示領域 DS_P の画面全体及び一定時間一律の表示画像であれば、ロゴではなく、別の表示画像を用いてもよい。

10

【 0 0 6 2 】

次に、液晶表示装置 1 が組み込まれたモニタ 2 をユーザが使用している場合に異常判断を行う場合について説明する。つまり、リアルタイムでの異常判断方法である。図 6 は、液晶表示装置 1 が組み込まれたモニタ 2 をユーザが使用しているときの異常判断方法を説明するための図である。

【 0 0 6 3 】

この場合、モニタ 2 で表示される画像は、ロゴ等のように固定された表示画像ではないので、図 6 に示すように、1 フレーム期間の中でもデータ電圧 V_D の波形が変動し、一律の振幅になっていない。このため、データ電圧 V_D の波形が数万通りにもなり、これに伴って、検出回路 40 で検出されるコモン電位 V_{com} も数万通りになる。

20

【 0 0 6 4 】

そこで、リアルタイムで液晶表示装置 1 の異常の有無を判断する場合、判断回路 50 は、帰線期間中におけるコモン電位 V_{com} の波形をもとに液晶表示装置 1 の異常の有無を判断する。具体的には、複数のゲート信号線 GL 及び複数のデータ信号線 DL にまとめてゲートオフ電圧 V_G 及びデータ信号 V_D を入力して、上記のように、帰線期間中に、検出用の所定のデータ電圧 V_D （データ信号）としてパルス信号を挿入することで、帰線期間中におけるコモン電位 V_{com} の波形の歪の有無を判断回路 50 で判断する。これにより、表示画像に影響を与えることなく、液晶表示装置 1 の異常の有無を判断することができる。例えば、異常が発生しているデータ信号線 DL 及び画素を特定することができる。

30

【 0 0 6 5 】

また、帰線期間中に検出用の所定のデータ電圧 V_D を挿入する場合、上記のように、帰線期間中にデータ信号線 DL に入力される検出用の所定のデータ電圧 V_D の振幅は、通常の表示画像を表示するときのデータ電圧 V_D の振幅よりも大きくするとよい。これにより、コモン電位 V_{com} の歪が大きく表れるので、異常であることを容易に判断することができる。

【 0 0 6 6 】

なお、図 6 の表示領域 DS_P に示される太線のように、セグメントの数（コモン電極 MIT の数）に応じて複数のゲート信号線 GL 及びデータ信号線の異常を同時にチェックすることができる。なお、図 6 でも、表示領域 DS_P に示される太線は、検査対象のゲート信号線 GL 及びデータ信号線 DL を示している。

40

【 0 0 6 7 】

次に、液晶表示装置 1 が組み込まれたモニタ 2 を診断モード（異常判断モード）にして異常判断を行う場合について説明する。図 7 は、液晶表示装置 1 が組み込まれたモニタ 2 を診断モードにして異常判断方法を説明するための図である。

【 0 0 6 8 】

この場合、バックライトをオフにして表示領域 DS_P の全画面を黒色表示にした状態で液晶表示装置 1 の異常の有無の判断を行う。このため、入力側となるゲート電圧 V_G 及びデータ電圧 V_D としては、検査用の波形を有する電圧（信号）をゲート信号線 GL 及びデ

50

ータ信号線 D L に供給して異常の有無を判断することができる。

【 0 0 6 9 】

本実施の形態では、液晶表示装置 1 のバックライトをオフにした状態で、図 7 に示すように、複数のゲート信号線 G L の各々には所定のゲート信号として複数の画素 P I X の各々のトランジスタ T R をオンにする検査用のゲート信号（ゲート電圧）が入力され、かつ、トランジスタ T R がオンとなっている期間中に複数のデータ信号線 D L の各々には所定のデータ信号として検査用のデータ信号（データ電圧）が入力される。

【 0 0 7 0 】

つまり、検査対象となる画素 P I X のトランジスタ T R のゲートをオープンにした状態の期間を一定時間継続させ、その期間中に検査用の波形を有する検査用のデータ電圧 V D をデータ信号線 D L に供給する。このとき、バックライトがオフの状態であるので、どのようなデータ電圧 V D を供給したとしても表示領域 D S P には画像が表示されないで、データ電圧 V D のパルス波形の振幅及びパルス幅を自由に変更することができる。例えば、図 7 に示すように、検査対象となる画素 P I X のトランジスタ T R のゲートをオープンにした状態の期間を一定時間継続させ、その期間中にパルス波形の振幅及びパルス幅が異なる複数のデータ電圧 V D (v d 1 、 v d 2 、 v d 3 、 ...) をデータ信号線 D L に供給してもよい。

【 0 0 7 1 】

このとき、入力したデータ電圧 V D 及びゲート電圧 V G に対応するデータ電圧 V D の立ち上がり及び立ち下りのときのコモン電位 V c o m の収束時間（なまり具合）を検出回路 4 0 によって検出することで、トランジスタ T R の異常の有無を画素 P I X 単位で判断することができる。つまり、画素 P I X 単位でトランジスタ T R の性能を評価することができる。例えば、トランジスタ T R が劣化すると、コモン電位 V c o m の上記収束時間が長くなる。

【 0 0 7 2 】

このとき、検査用のゲート電圧 V G の振幅を通常動作時のゲート電圧 V G の振幅よりも低くしてトランジスタ T R をオンにして、意図的にトランジスタ T R にオン抵抗を持たせることで、データ電圧 V D の立ち上がり及び立ち下りのときのコモン電位 V c o m の収束時間を長くすることができる。これにより、コモン電位 V c o m のピークホールド期間を検出しやすくできるので、トランジスタ T R の異常の有無を容易に判断することができる。

【 0 0 7 3 】

このように、図 7 では、バックライトをオフにした診断モードで液晶表示装置 1 の異常の有無を判断しているので、入力側信号として検査用のゲート信号及び検査用のデータ信号を自由に入力することができる。これにより、画素 P I X 単位の異常の有無を容易に判断することができる。

【 0 0 7 4 】

なお、診断モードで液晶表示装置 1 の異常の有無を判断する場合、図 5 及び図 6 に示す異常判断方法とは異なり、複数の画素 P I X は、複数のセグメントに分割されている必要はない。つまり、コモン電極 M I T は、複数のセグメントの各々に対応して複数設けられていなくてもよく、コモン電極 M I T は、全ての画素 P I X に共通する 1 つの電極であってもよい。

【 0 0 7 5 】

ただし、図 7 の表示領域 D S P に示される太線のように、セグメントの数（コモン電極 M I T の数）に応じて複数の画素 P I X の異常を同時にチェックすることができる。これにより、異常判断時間を短くすることができる。なお、図 7 でも、表示領域 D S P に示される太線は、検査対象のゲート信号線 G L 及びデータ信号線 D L を示している。

【 0 0 7 6 】

以上説明したように、本実施の形態に係る液晶表示装置 1 によれば、コモン電極 M I T のコモン電位 V c o m の波形を検出する検出回路 4 0 と、検出回路 4 0 で検出したコモン

10

20

30

40

50

電位 V_{com} の波形をもとに液晶表示装置 1 の異常の有無を判断する判断回路 50 とを備えている。これにより、液晶表示装置 1 は、液晶表示装置 1 内のコモン電極 M_{IT} に関連する部分の異常の有無を自己判断することができる。さらに、本実施の形態における液晶表示装置 1 によれば、異常の有無だけではなく、異常箇所及び異常の種類を絞り込むこともできる。

【0077】

なお、判断回路 50 によって液晶表示装置 1 に異常があると判断された場合、異常箇所及び異常の種類に応じて、異常を緩和又は解消させるための処理を行ってもよい。

【0078】

例えば、判断回路 50 によってゲート信号線 G_L 及び / 又はデータ信号線 D_L に異常があると判断された場合、この異常があると判断されたゲート信号線 G_L 及び / 又はデータ信号線 D_L に対して補正した入力信号を供給することで、液晶表示装置 1 の異常状態を緩和又は解消させることができる。ただし、ゲート信号線 G_L 及び / 又はデータ信号線 D_L の異常の種類によっては補正しきれない場合があるが、この場合は、表示異常が存在するとしてシステム等にフィードバックするとよい。なお、液晶表示装置 1 の製造時に液晶表示装置 1 の異常があることが分かった場合は、異常箇所をリペアすることで、正常な液晶表示装置 1 にすることができる。つまり、本開示の技術は、液晶表示装置 1 の製造方法の工程に適用することができる。

【0079】

あるいは、判断回路 50 によって特定の画素 P_{IX} 内のトランジスタ T_R の性能が劣化していると判断された場合、特定の画素 P_{IX} のトランジスタ T_R に供給するゲート電圧 V_G 及び / 又はデータ電圧 V_D の振幅を初期値よりも大きくして入力値をかさ上げすることで、トランジスタ T_R の劣化した分の性能を補ってもよい。これにより、トランジスタ T_R の性能劣化に伴う液晶表示装置 1 の異常状態を緩和又は解消させることができる。

【0080】

また、本実施の形態では、分割されたセグメントの数が全画素数であって、全ての画素 P_{IX} の各々に個々のコモン電極 M_{IT} が設けられたレイアウトであったが、セグメント及びコモン電極 M_{IT} の分割レイアウトは、これに限らない。

【0081】

具体的には、図 8 A に示すように、複数の画素 P_{IX} が行方向に並んだ 10 個のセグメントに分割されており、各々が列方向に延在する 10 個のコモン電極 M_{IT} が行方向に並んだレイアウトであってもよい。この場合、セグメント及びコモン電極 M_{IT} の数は、10 個に限るものではない。なお、図 8 A において、コモン電極 M_{IT} (セグメント) は、散点状のハッチングで示されている。

【0082】

図 8 A に示すレイアウトの場合、起動時チェック (図 5)、リアルタイムチェック (図 6) 及び診断モードチェック (図 7) のいずれにおいても、ゲート信号線 G_L の異常については 1 本ずつ順次走査することで 1 本ずつ判断することができ、データ信号線 D_L の異常についてはセグメントの分割数に応じて同時に判断することができる。すなわち、各セグメントで 1 つとなるようにデータ信号線 D_L にデータ電圧 V_D を同時に供給、図 8 A に示す例では、10 個のセグメントに分割されているため、10 本のデータ信号線 D_L に同時にデータ電圧 V_D を供給することで、10 本のデータ信号線 D_L の異常を同時に判断することができる。一方、画素 P_{IX} 単位の異常の判断については、起動時チェック及びリアルタイムチェックでは困難であるが、診断モードチェックでは行うことができる。

【0083】

また、セグメント及びコモン電極 M_{IT} の分割レイアウトとしては、図 8 B に示すように、複数の画素 P_{IX} が列向に並んだ 10 個のセグメントに分割されており、各々が行方向に延在する 10 個のコモン電極 M_{IT} が列方向に並んだレイアウトであってもよい。この場合、検出回路 40 は、コモン線 C_L の配線レイアウトを考慮して、行方向ドライバ 30 に対向する位置に配置されているが、これに限らない。また、セグメント及びコモン電

10

20

30

40

50

極MITの数も、10個に限るものではない。なお、図8Bにおいて、コモン電極MIT（セグメント）は、散点状のハッチングで示されている。

【0084】

図8Bに示すレイアウトの場合、ゲート信号線GLの異常については、起動時チェック（図5）及びリアルタイムチェック（図6）では、1本ずつ順次走査することで1本ずつ判断することができるが、診断モードチェック（図7）では、セグメントの分割数に応じて同時に判断することができる。また、データ信号線DLの異常については、起動時チェック、リアルタイムチェック及び診断モードチェックのいずれにおいても、1本ずつ判断することとなる。また、画素PIX単位の異常の判断については、図8Aの場合と同様に、起動時チェック及びリアルタイムチェックでは困難であるが、診断モードチェックでは行うことができる。

10

【0085】

また、セグメント及びコモン電極MITの分割レイアウトとしては、図8Cに示すように、マトリクス状に並んだ16個（縦4個×横4個）のセグメントに分割されており、16個のセグメントに対応するようにコモン電極MITが設けられたレイアウトであってもよい。この場合、セグメント及びコモン電極MITの数は、10個に限るものではない。なお、図8Cにおいて、コモン電極MIT（セグメント）は、散点状のハッチングで示されている。

【0086】

図8Cに示すレイアウトの場合、ゲート信号線GLの異常については、図8Bの場合と同様に、起動時チェック（図5）及びリアルタイムチェック（図6）では、1本ずつ順次走査することで1本ずつ判断することができるが、診断モードチェック（図7）では、セグメントの分割数に応じて同時に判断することができる。また、データ信号線DLの異常についても、図8Bの場合と同様に、起動時チェック、リアルタイムチェック及び診断モードチェックのいずれにおいても、セグメントの分割数に応じて同時に判断することができる。また、画素PIX単位の異常の判断についても、図8Bの場合と同様に、起動時チェック及びリアルタイムチェックでは困難であるが、診断モードチェックでは行うことができる。

20

【0087】

このように、セグメント及びコモン電極MITの分割のレイアウトは多岐にわたるが、複数のセグメントの各々に対応して設けられた複数のコモン電極MITは、複数のゲート信号線GL及びデータ信号線LCのうち本数の多い方の信号線と平行な方向を長手方向とする長尺状に形成されているとよい。例えば、図8A～図8Cの中では、図8Aのレイアウトがよい。このようにすることで、帰線期間中の判断時間（検査期間）を短縮することができる。なお、図8A～図8Cにおいて、判断回路50は省略されている。

30

【0088】

（変形例）

以上、本開示に係る液晶表示装置等について、実施の形態に基づいて説明したが、本開示は、上記実施の形態に限定されるものではない。

【0089】

例えば、上記実施の形態において、複数のコモン線CLは、列方向に延在していたが、これに限らない。各コモン線CLを介して検出回路40がコモン電極MITのコモン電位の波形を検出することができれば、複数のコモン線CLは、任意のパターンで形成することができる。

40

【0090】

また、上記実施の形態では、データ信号線DLとトランジスタTRのソース電極Sとを接続し、画素電極PITとトランジスタTRのドレイン電極Dとを接続したが、これに限らない。例えば、データ信号線DLとトランジスタTRのドレイン電極Dとを接続し、画素電極PITとトランジスタTRのソース電極Sとを接続してもよい。

【0091】

50

また、上記実施の形態において、列方向ドライバ２０（ソースドライバ２１、コモンドライバ２２）及び行方向ドライバ３０は、フレキシブル配線基板によって液晶パネル１０に接続されていたが、これに限らない。例えば、列方向ドライバ２０（ソースドライバ２１、コモンドライバ２２）及び行方向ドライバ３０は、液晶パネル１０に直接実装されていてもよい。この場合、一例として、列方向ドライバ２０（ソースドライバ２１、コモンドライバ２２）及び行方向ドライバ３０は、ＣＯＧ（Ｃｈｉｐ　Ｏｎ　Ｇｌａｓｓ）技術により、液晶パネル１０のＴＦＴ基板に実装することができる。なお、検出回路４０及び判断回路５０も液晶パネル１０に直接実装されていてもよい。

【００９２】

また、上記実施の形態では、分割された複数のコモン電極ＭＩＴのコモン電位Ｖｃｏｍを検出するためにコモン線ＣＬを別途形成した例を説明したが、液晶表示装置１としてタッチパネルを用いることで、タッチパネルに設けられたセンサ電極をコモン線ＣＬとして用いることができる。この場合、タッチパネルに設けられたセンサドライバを検出回路４０及び判断回路５０として用いることができる。つまり、データ信号線、ゲート信号線、画素電極、複数のセグメントに対応する複数の共通電極、センサ電極線、ゲートドライバ、コモンドライバ及びセンサドライバ等を有するタッチパネルを利用して、当該タッチパネルに本開示の回路機能を有する回路を実装することにより本開示の液晶表示装置を実現することが可能である。

【００９３】

その他、上記実施の形態及び変形例に対して当業者が思いつく各種変形を施して得られる形態や、本開示の趣旨を逸脱しない範囲で実施の形態及び変形例における構成要素及び機能を任意に組み合わせることで実現される形態も本開示に含まれる。

【符号の説明】

【００９４】

- １　液晶表示装置
- ２　モニタ
- １０　液晶パネル
- ２０　列方向ドライバ
- ２１　ソースドライバ
- ２２　コモンドライバ
- ３０　行方向ドライバ
- ３１　ゲートドライバ
- ４０　検出回路
- ５０　判断回路
- ＤＳＰ　表示領域
- ＰＩＸ　画素
- ＤＬ　データ信号線
- ＧＬ　ゲート信号線
- ＣＬ　コモン線
- ＰＩＴ　画素電極
- ＭＩＴ　コモン電極
- ＴＲ　トランジスタ
- Ｄ　ドレイン電極
- Ｇ　ゲート電極
- Ｓ　ソース電極

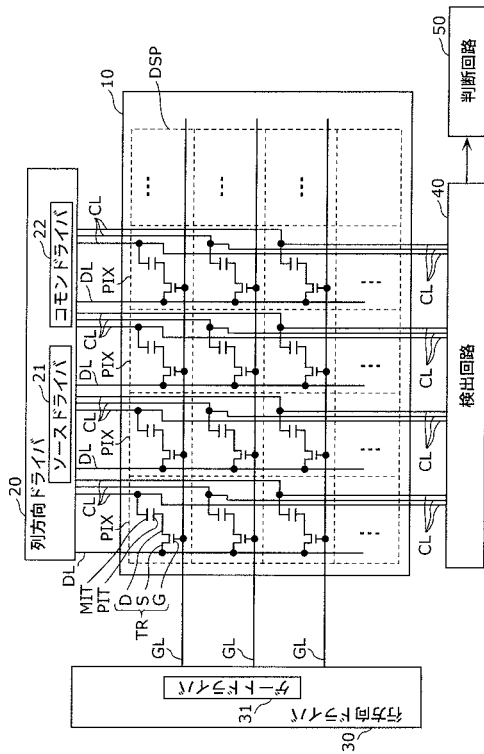
10

20

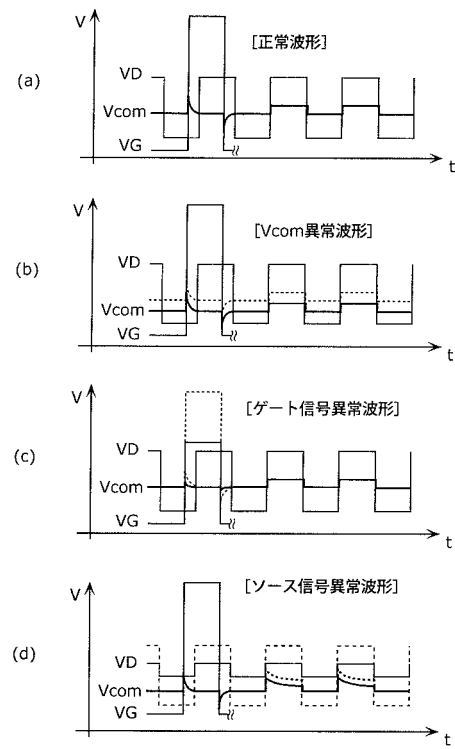
30

40

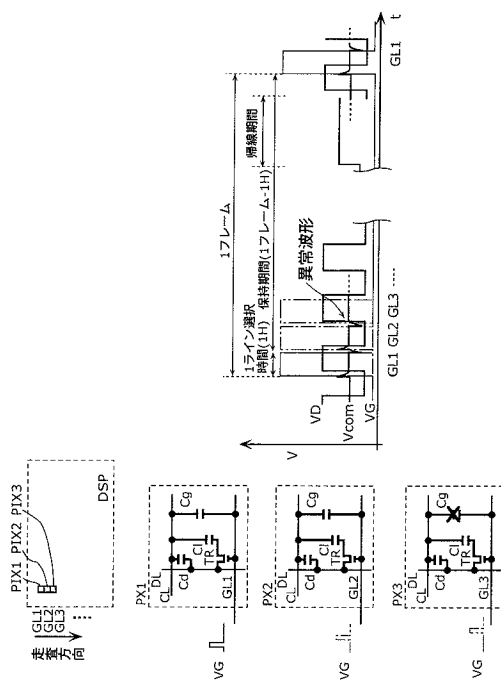
【図 1】



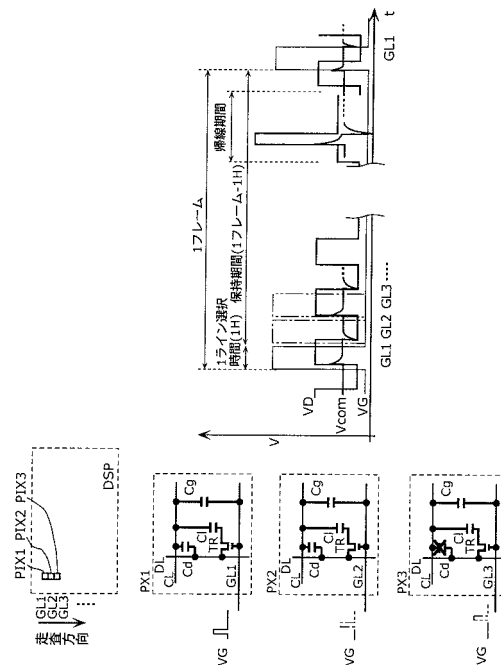
【図 2】



【図 3】



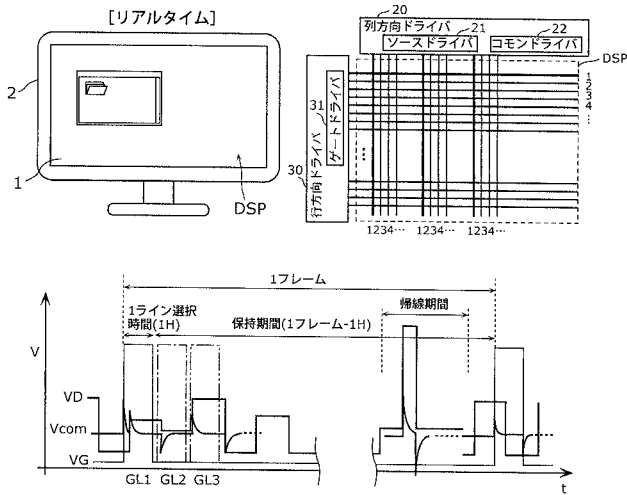
【図 4】



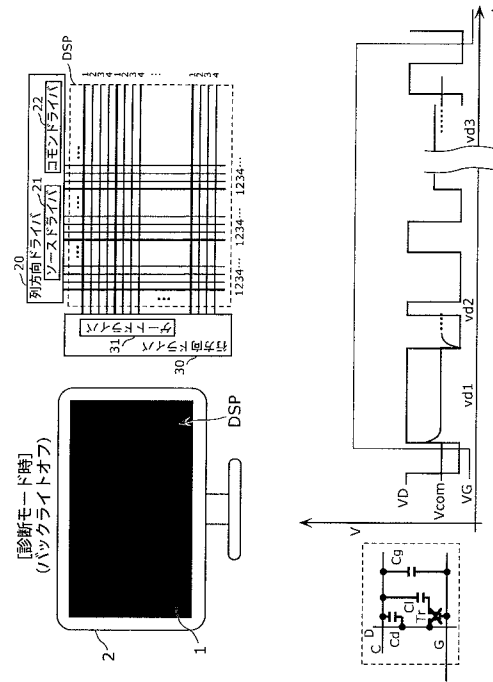
【図 5】

この図は公序良俗違反のため不掲載とする

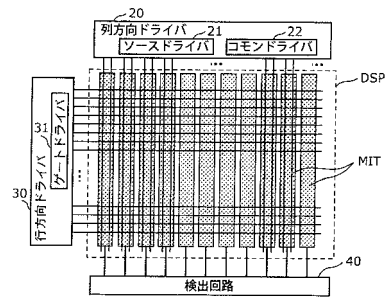
【図 6】



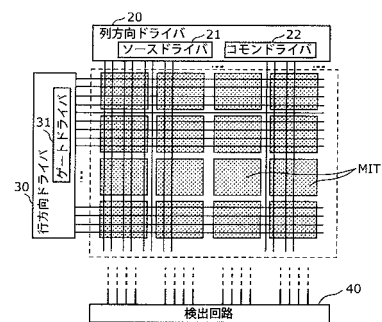
【図 7】



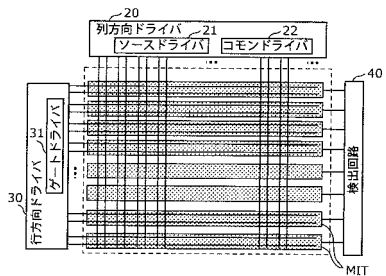
【図 8 A】



【図 8 C】



【図 8 B】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 2 3 D
G 0 9 G	3/20	6 2 4 E
G 0 9 G	3/20	6 2 4 D
G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/20	6 1 2 T
G 0 9 G	3/20	6 2 2 D
G 0 9 G	3/34	J
G 0 9 G	3/20	6 1 2 G
G 0 9 G	3/20	6 7 0 D
G 0 9 G	3/20	6 7 0 Q
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 7 0 J
G 0 9 G	3/20	6 7 0 B
G 0 9 G	3/20	6 7 0 K

F ターム(参考) 2H192 AA24 FB09 HB04 HB12 HB23 JA06 JA13 JA32
 2H193 ZA04 ZA09 ZC04 ZC24 ZF59 ZK02 ZK09 ZK14 ZK17 ZQ06
 ZQ11 ZQ16
 5C006 AA02 AA16 AA22 AC11 AC21 AC23 AC24 AC25 AC27 AF13
 AF43 AF44 AF51 AF53 AF54 AF64 AF65 AF67 AF71 AF73
 AF78 BB16 BC02 BC03 BC11 BC20 BC23 BF14 BF24 BF38
 EA01 EB01 EB03 EB05 EC05 FA04 FA11 FA16 FA18 FA33
 FA36
 5C080 AA10 BB05 BB06 CC03 DD08 DD15 DD25 DD29 EE01 EE19
 EE26 EE29 FF02 FF03 FF11 FF13 GG12 GG15 GG17 JJ02
 JJ03 JJ04 KK02 KK26

专利名称(译)	液晶显示装置		
公开(公告)号	JP2019174774A	公开(公告)日	2019-10-10
申请号	JP2018066215	申请日	2018-03-29
申请(专利权)人(译)	松下液晶显示器有限公司		
[标]发明人	平田将史 久野允史		
发明人	平田 将史 久野 允史		
IPC分类号	G09G3/36 G02F1/133 G02F1/1368 G09G3/20 G09G3/34		
CPC分类号	G09G3/3648 G09G2320/029 G09G2330/12 G09G3/36 G02F1/1309 G02F1/136286 G02F1/1368 G02F2001/136254		
FI分类号	G09G3/36 G02F1/133.550 G02F1/1368 G09G3/20.642.P G09G3/20.670.N G09G3/20.623.C G09G3/20.623.D G09G3/20.624.E G09G3/20.624.D G09G3/20.680.G G09G3/20.612.T G09G3/20.622.D G09G3/34.J G09G3/20.612.G G09G3/20.670.D G09G3/20.670.Q G09G3/20.641.C G09G3/20.670.J G09G3/20.670.B G09G3/20.670.K		
F-TERM分类号	2H192/AA24 2H192/FB09 2H192/HB04 2H192/HB12 2H192/HB23 2H192/JA06 2H192/JA13 2H192/JA32 2H193/ZA04 2H193/ZA09 2H193/ZC04 2H193/ZC24 2H193/ZF59 2H193/ZK02 2H193/ZK09 2H193/ZK14 2H193/ZK17 2H193/ZQ06 2H193/ZQ11 2H193/ZQ16 5C006/AA02 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC21 5C006/AC23 5C006/AC24 5C006/AC25 5C006/AC27 5C006/AF13 5C006/AF43 5C006/AF44 5C006/AF51 5C006/AF53 5C006/AF54 5C006/AF64 5C006/AF65 5C006/AF67 5C006/AF71 5C006/AF73 5C006/AF78 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC11 5C006/BC20 5C006/BC23 5C006/BF14 5C006/BF24 5C006/BF38 5C006/EA01 5C006/EB01 5C006/EB03 5C006/EB05 5C006/EC05 5C006/FA04 5C006/FA11 5C006/FA16 5C006/FA18 5C006/FA33 5C006/FA36 5C080/AA10 5C080/BB05 5C080/BB06 5C080/CC03 5C080/DD08 5C080/DD15 5C080/DD25 5C080/DD29 5C080/EE01 5C080/EE19 5C080/EE26 5C080/EE29 5C080/FF02 5C080/FF03 5C080/FF11 5C080/FF13 5C080/GG12 5C080/GG15 5C080/GG17 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/KK02 5C080/KK26		
代理人(译)	新居 広守 荣作Teratani Dozaka真一		
外部链接	Espacenet		

摘要(译)

为了提供一种能够对存在/不存在异常进行自判断的液晶显示装置。解决方案：液晶显示装置1包括：晶体管TR和像素电极PIT，其设置在多个像素PIX的每一个中；以及 多条栅极信号线GL； 多个数据信号线DL； 与像素电极PIT成对的公共电极MIT； 检测电路40，检测公共电极MIT的公共电位波形。 判断电路50根据检测电路40检测出的公共电位波形来判断液晶显示装置1的异常的有无。 多个像素PIX被划分为多个部分，即公共电极。 MIT对应于多个段而设置，并且当预定的栅极信号被输入到一条或多条栅极信号线GL和预定的数据信号时，检测电路40检测多个公共电极MIT中的每一个的公共电位波形。 输入到一条或多条数据信号线DL。选定的图：图1

