

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-129907  
(P2015-129907A)

(43) 公開日 平成27年7月16日(2015.7.16)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G09F 9/302 (2006.01)</b>	G09F 9/302 C	2H191
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	2H192
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 642K	2H193
<b>G09F 9/30 (2006.01)</b>	G09G 3/20 642A	5C006
<b>G02F 1/133 (2006.01)</b>	G09G 3/20 624B	5C080

審査請求 有 請求項の数 9 O L (全 30 頁) 最終頁に続く

(21) 出願番号 特願2014-114599 (P2014-114599)  
 (22) 出願日 平成26年6月3日 (2014.6.3)  
 (31) 優先権主張番号 10-2013-0168562  
 (32) 優先日 平成25年12月31日 (2013.12.31)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 501426046  
 エルジー ディスプレイ カンパニー リミテッド  
 大韓民国 ソウル、ヨンドゥンポグ、ヨウィーテロ 128  
 (74) 代理人 100110423  
 弁理士 曾我 道治  
 (74) 代理人 100111648  
 弁理士 梶並 順  
 (74) 代理人 100147566  
 弁理士 上田 俊一  
 (74) 代理人 100161171  
 弁理士 吉田 潤一郎  
 (74) 代理人 100117776  
 弁理士 武井 義一

最終頁に続く

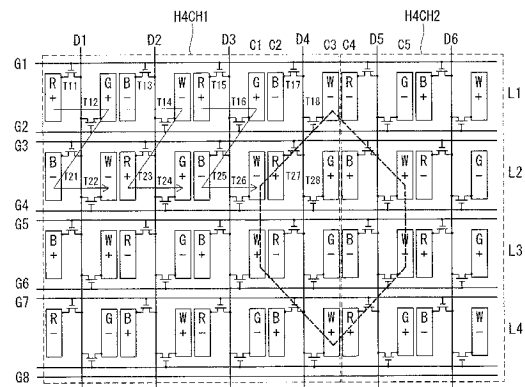
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 4カラーのサブピクセルに分かれる表示装置で表示品質を向上させることができる液晶表示装置を提供する。

【解決手段】 本発明に係る表示装置は、ピクセルの各々は、4カラーのサブピクセルに分かれる。前記表示パネルの隣接した4つの水平ラインにおいて各カラーごとの六角形の形で前記サブピクセルが配置されたり、表示パネルで隣接した3つの水平ラインで各カラーごとにダイヤモンド形で前記サブピクセルが配置される。

【選択図】 図2A



## 【特許請求の範囲】

## 【請求項 1】

複数のデータラインと、前記データラインと交差する複数のゲートラインと、前記データラインと前記ゲートラインに接続された TFT、及びピクセルを含み、水平方向に隣接するサブピクセルが 1 つのデータラインを共有し、前記ピクセルの各々が第 1 カラーのサブピクセル、第 2 カラーのサブピクセル、第 3 カラーのサブピクセル及び第 4 カラーのサブピクセルに分かれる表示パネルと、

前記データラインにデータ電圧を供給するデータ駆動部と、

前記ゲートラインに前記ゲートパルスを順次供給するためのゲート駆動部、及び

前記データ駆動部に入力映像のデータを伝送し、前記データ駆動部と前記ゲート駆動部の動作タイミングを制御するタイミングコントローラを含み、

前記表示パネルの隣接した 4 つの水平ラインにおいて各カラーごとに六角形の形で前記サブピクセルが配置されたり、前記表示パネルの隣接した 3 つの水平ラインにおいて各カラーごとにダイヤモンド形で前記サブピクセルが配置されることを特徴とする表示装置。

10

## 【請求項 2】

前記表示パネルの第  $4i + 1$  及び第  $4i + 4$  水平ラインにおいて、第  $4i + 1$  サブピクセルのカラーは前記第 1 カラーであり、第  $4i + 2$  サブピクセルのカラーは前記第 2 カラーであり、第  $4i + 3$  サブピクセルのカラーは前記第 3 カラーであり、第  $4i + 4$  サブピクセルのカラーは前記第 4 カラーであり、

前記表示パネルの第  $4i + 2$  及び第  $4i + 3$  水平ラインにおいて、第  $4i + 1$  サブピクセルのカラーは前記第 3 カラーであり、第  $4i + 2$  サブピクセルのカラーは前記第 4 カラーであり、第  $4i + 3$  サブピクセルのカラーは前記第 1 カラーであり、第  $4i + 4$  サブピクセルのカラーは前記第 2 カラーであることを特徴とする、請求項 1 記載の表示装置。

20

## 【請求項 3】

前記データ駆動部は、第  $8i$  ( $i$  は 0 と正の整数) + 1、第  $8i + 3$ 、第  $8i + 6$  及び第  $8i + 8$  出力チャンネルを介して第 1 極性のデータ電圧を第  $8i + 1$ 、第  $8i + 3$ 、第  $8i + 6$  及び第  $8i + 8$  データラインに出力し、第  $8i + 2$ 、第  $8i + 4$ 、第  $8i + 5$ 、及び第  $8i + 7$  出力チャンネルを介して第 2 極性のデータ電圧を第  $8i + 2$ 、第  $8i + 4$ 、第  $8i + 5$ 、及び第  $8i + 7$  データラインに出力し、

前記表示パネルの全ての水平ラインにおいて左側のサブピクセルに続いて右側のサブピクセルの順に前記データ電圧が充電され、

前記データ駆動部は、前記データ電圧の極性を 1 水平期間単位で反転させることを特徴とする、請求項 2 記載の表示装置。

30

## 【請求項 4】

前記表示パネルの第  $4i + 1$  及び第  $4i + 4$  水平ラインの各々は、

第  $j$  ( $j$  は正の整数) のゲートラインからの第  $j$  ゲートパルスに応答して、第  $k$  ( $k$  は正の整数) データラインを介して供給される第 1 極性の第 1 カラーデータ電圧を第 1 サブピクセルに供給する第 1 TFT と、

第  $j + 1$  ゲートラインからの第  $j + 1$  ゲートパルスに応答して、前記第  $k$  データラインを介して供給される前記第 1 極性の第 2 カラーデータ電圧を第 2 サブピクセルに供給する第 2 TFT と、

前記第  $j$  ゲートパルスに応答して、第  $k + 1$  データラインを介して供給される第 2 極性の第 3 カラーデータ電圧を第 3 サブピクセルに供給する第 3 TFT と、

前記第  $j + 1$  ゲートパルスに応答して、前記第  $k + 1$  データラインを介して供給される前記第 2 極性の第 4 カラーデータ電圧を第 4 サブピクセルに供給する第 4 TFT と、

前記第  $j$  ゲートパルスに応答して、第  $k + 2$  データラインを介して供給される前記第 1 極性の第 1 カラーデータ電圧を第 5 サブピクセルに供給する第 5 TFT と、

前記第  $j + 1$  ゲートパルスに応答して、前記第  $k + 2$  データラインを介して供給される前記第 1 極性の第 2 カラーデータ電圧を第 6 サブピクセルに供給する第 6 TFT と、

前記第  $j$  ゲートパルスに応答して、第  $k + 3$  データラインを介して供給される前記第 2

40

50

極性の第3カラーデータ電圧を第7サブピクセルに供給する第7TF Tと、

前記第 $j + 1$ ゲートパルスに 응답して、前記第 $k + 3$ データラインを介して供給される前記第2極性の第4カラーデータ電圧を第8サブピクセルに供給する第8TF Tを含むことを特徴とする、請求項3記載の表示装置。

【請求項5】

前記表示パネルの第 $4i + 2$ 及び第 $4i + 3$ 水平ラインの各々は、

第 $j + 2$ ゲートラインからの第 $j + 2$ ゲートパルスに 응답して、第 $k$ データラインを介して供給される第2極性の第3カラーデータ電圧を第1サブピクセルに供給する第1TF Tと、

第 $j + 3$ のゲートラインからの第 $j + 3$ ゲートパルスに 응답して、前記第 $k$ データラインを介して供給される前記第2極性の第4カラーデータ電圧を第2サブピクセルに供給する第2TF Tと、

前記第 $j + 2$ ゲートパルスに 응답して、第 $k + 1$ データラインを介して供給される第1極性の第1カラーデータ電圧を第3サブピクセルに供給する第3TF Tと、

前記第 $j + 3$ ゲートパルスに 응답して、前記第 $k + 1$ データラインを介して供給される前記第1極性の第2カラーデータ電圧を第4サブピクセルに供給する第4TF Tと、

前記第 $j + 2$ ゲートパルスに 응답して、第 $k + 2$ データラインを介して供給される前記第2極性の第3カラーデータ電圧を第5サブピクセルに供給する第5TF Tと、

前記第 $j + 3$ ゲートパルスに 응답して、前記第 $k + 2$ データラインを介して供給される前記第2極性の第4カラーデータ電圧を第6サブピクセルに供給する第6TF Tと、

前記第 $j + 2$ ゲートパルスに 응답して、第 $k + 3$ データラインを介して供給される前記第1極性の第1カラーデータ電圧を第7サブピクセルに供給する第7TF Tと、

前記第 $j + 3$ ゲートパルスに 응답して、前記第 $k + 3$ データラインを介して供給される前記第1極性の第2カラーデータ電圧を第8サブピクセルに供給する第8TF Tを含むことを特徴とする、請求項4記載の表示装置。

【請求項6】

前記データ駆動部は、第 $4i$  ( $i$ は0と正の整数) + 1及び第 $4i + 2$ の出力チャンネルを介して第1極性のデータ電圧を第 $4i + 1$ 及び第 $4i + 2$ データラインに出力し、第 $4i + 3$ 及び第 $4i + 4$ の出力チャンネルを介して第2極性のデータ電圧を第 $4i + 3$ 及び第 $4i + 4$ データラインに出力し、

前記表示パネルの全ての水平ラインにおいて左側サブピクセルに続いて右側サブピクセルの順に前記データ電圧が充電され、

前記データ駆動部は、前記データ電圧の極性を1水平期間単位で反転させることを特徴とする、請求項2記載の表示装置。

【請求項7】

前記表示パネルの第 $4i + 1$ 及び第 $4i + 4$ 水平ラインの各々は、

第 $j$  ( $j$ は正の整数)のゲートラインからの第 $j$ ゲートパルスに 응답して、第 $k$  ( $k$ は正の整数)データラインを介して供給される第1極性の第1カラーデータ電圧を第1サブピクセルに供給する第1TF Tと、

第 $j + 1$ ゲートラインからの第 $j + 1$ ゲートパルスに 응답して、前記第 $k$ データラインを介して供給される前記第1極性の第2カラーデータ電圧を第2サブピクセルに供給する第2TF Tと、

前記第 $j$ ゲートパルスに 응답して、第 $k + 1$ データラインを介して供給される第1極性の第3カラーデータ電圧を第3サブピクセルに供給する第3TF Tと、

前記第 $j + 1$ ゲートパルスに 응답して、前記第 $k + 1$ データラインを介して供給される前記第1極性の第4カラーデータ電圧を第4サブピクセルに供給する第4TF Tと、

前記第 $j$ ゲートパルスに 응답して、第 $k + 2$ データラインを介して供給される前記第2極性の第1カラーデータ電圧を第5サブピクセルに供給する第5TF Tと、

前記第 $j + 1$ ゲートパルスに 응답して、前記第 $k + 2$ データラインを介して供給される前記第2極性の第2カラーデータ電圧を第6サブピクセルに供給する第6TF Tと、

10

20

30

40

50

前記第  $j$  ゲートパルスに応答して、第  $k + 3$  データラインを介して供給される前記第 2 極性の第 3 カラーデータ電圧を第 7 サブピクセルに供給する第 7 T F T と、

前記第  $j + 1$  ゲートパルスに応答して、前記第  $k + 3$  データラインを介して供給される前記第 2 極性の第 4 カラーデータ電圧を第 8 サブピクセルに供給する第 8 T F T とを含むことを特徴とする、請求項 6 記載の表示装置。

【請求項 8】

前記表示パネルの第  $4 i + 2$  及び第  $4 i + 3$  水平ラインの各々は、

第  $j + 2$  ゲートラインからの第  $j + 2$  ゲートパルスに応答して、第  $k$  データラインを介して供給される第 2 極性の第 3 カラーデータ電圧を第 1 サブピクセルに供給する第 1 T F T と、

第  $j + 3$  のゲートラインからの第  $j + 3$  ゲートパルスに応答して、前記第  $k$  データラインを介して供給される前記第 2 極性の第 4 カラーデータ電圧を第 2 サブピクセルに供給する第 2 T F T と、

前記第  $j + 2$  ゲートパルスに応答して、第  $k + 1$  データラインを介して供給される第 2 極性の第 1 カラーデータ電圧を第 3 サブピクセルに供給する第 3 T F T と、

前記第  $j + 3$  ゲートパルスに応答して、前記第  $k + 1$  データラインを介して供給される前記第 2 極性の第 2 カラーデータ電圧を第 4 サブピクセルに供給する第 4 T F T と、

前記第  $j + 2$  ゲートパルスに応答して、第  $k + 2$  データラインを介して供給される前記第 1 極性の第 3 カラーデータ電圧を第 5 サブピクセルに供給する第 5 T F T と、

前記第  $j + 3$  ゲートパルスに応答して、前記第  $k + 2$  データラインを介して供給される前記第 1 極性の第 4 カラーデータ電圧を第 6 サブピクセルに供給する第 6 T F T と、

前記第  $j + 2$  ゲートパルスに応答して、第  $k + 3$  データラインを介して供給される前記第 1 極性の第 1 カラーデータ電圧を第 7 サブピクセルに供給する第 7 T F T と、

前記第  $j + 3$  ゲートパルスに応答して、前記第  $k + 3$  データラインを介して供給される前記第 1 極性の第 2 カラーデータ電圧を第 8 サブピクセルに供給する第 8 T F T とを含むことを特徴とする、請求項 7 記載の表示装置。

【請求項 9】

前記表示パネルの奇数目の水平ラインにおいて、第  $4 i$  ( $i$  は 0 と正の整数) のサブピクセルのカラーは第 1 カラーであり、第  $4 i + 2$  サブピクセルのカラーは第 2 カラーであり、第  $4 i + 3$  サブピクセルのカラーは第 3 カラーであり、第  $4 i + 4$  サブピクセルのカラーは第 4 カラーであり、

前記表示パネルの偶数目の水平ラインにおいて、第  $4 i + 1$  サブピクセルのカラーは前記第 3 カラーであり、第  $4 i + 2$  サブピクセルのカラーは前記第 4 カラーであり、第  $4 i + 3$  サブピクセルのカラーは前記第 1 カラーであり、第  $4 i + 4$  サブピクセルのカラーは前記第 2 カラーであることを特徴とする、請求項 1 記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ピクセル(pixel、画素)の各々が、4 カラー(color)のサブピクセルに分かれる表示装置に関する。

【背景技術】

【0002】

液晶表示装置(Liquid Crystal Display Device: LCD)、有機発光ダイオード表示装置(Organic Light Emitting Diode Display: OLED Display)、プラズマディスプレイパネル(Plasma Display Panel: PDP)、電気泳動表示装置(Electrophoretic Display Device: EPD)などの様々な平板表示装置が開発されている。液晶表示装置は、液晶分子に印加される電界をデータ電圧に応じて制御して画像を表示する。アクティブマトリクス(Active Matrix)駆動方式の液晶表示装置には、ピクセルごとに薄膜トランジスタ(Thin Film Transistor: 以下「TFT」という)が形成されている。液晶表示装置のピクセルはカラーを実現し、輝度を高めるために、Rサブピクセル、Gサブピ

10

20

30

40

50

クセル、Bサブピクセル、及びWサブピクセルに分かれる。以下、ピクセルがRGBWサブピクセルに分かれた表示装置を「RGBW型表示装置」と称する。

【0003】

液晶表示装置は、液晶表示パネル、液晶表示パネルに光を照射するバックライトユニット、液晶表示パネルのデータラインにデータ電圧を供給するためのソースドライブ集積回路(Integrated Circuit、IC)、液晶表示パネルのゲートライン(またはスキャンライン)にゲートパルス(またはスキャンパルス)を供給するためのゲート駆動ICと、前記ICを制御する制御回路、バックライトユニットの光源を駆動するための光源駆動回路などを備える。

【0004】

液晶表示装置は、直流残像を低減し、液晶の劣化を防止するために、隣接するサブピクセル(sub-pixel)に充電されるデータ電圧の極性を互いに相反するようにし、データ電圧の極性を周期的に反転させるインバージョン方式で駆動されている。ほとんどの液晶表示装置には、水平及び垂直1ドットインバージョン方式や水平1ドットと垂直2ドットインバージョン方式が適用されている。1ドット(dot)は、1サブピクセルを意味する。

【0005】

入力映像のデータとピクセルの極性パターンの相関関係に基づいてサブピクセルの中でカラー別にピクセルの充電量が異なることがある。この場合に、ピクセルアレイに表示される映像でサブピクセルのカラーの配置に応じて、縦線の形のラインノイズが見えることがあり、また、カラーの歪みが見えることがある。

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の目的は、4カラーのサブピクセルに分かれる表示装置において表示品質を向上することができる液晶表示装置を提供することにある。

【課題を解決するための手段】

【0007】

前記目的を達成するために、本発明に係る表示装置は、複数のデータラインと前記データラインと交差する複数のゲートラインと、前記データラインと前記ゲートラインに接続されたTFT、及びピクセルを含み、水平方向に隣接するサブピクセルが1つのデータラインを共有し、前記サブピクセル各々が第1カラーのサブピクセルと第2カラーのサブピクセルと第3カラーのサブピクセル、及び第4カラーのサブピクセルに分かれる表示パネルと、前記データラインへのデータ電圧を供給するデータ駆動部と、前記ゲートラインに前記ゲートパルスを順次供給するためのゲート駆動部と、前記データ駆動部に入力映像のデータを伝送し、前記データ駆動部と前記ゲート駆動部の動作タイミングを制御するタイミングコントローラを含む。

【0008】

前記表示パネルの隣接した4つの水平ラインにおいて各カラーごとに六角形の形で前記サブピクセルが配置されたり、表示パネルの隣接した3つの水平ラインにおいて各カラーごとにダイヤモンド形で前記サブピクセルが配置される。

【発明の効果】

【0009】

本発明は、各カラーごとのRGBWサブピクセルを六角形またはダイヤモンドの形で配置する。その結果、本発明は、RGBW型の表示装置において、ラインノイズ、カラーの歪みなどの画質の低下なしで、優れた表示品質を実現することができる。

【図面の簡単な説明】

【0010】

【図1】本発明の実施の形態に係る液晶表示装置を示すブロック図である。

【図2A】本発明の第1の実施の形態に係るピクセルアレイの一部を示す等価回路図である。

10

20

30

40

50

【図 2 B】本発明の第 1 の実施の形態に係るピクセルアレイの一部を示す等価回路図である。

【図 3】図 2 A 及び図 2 B に示されたピクセルアレイに印加されるデータ電圧を示す波形図である。

【図 4 A】本発明の第 2 の実施の形態に係るピクセルアレイの一部を示す等価回路図である。

【図 4 B】本発明の第 2 の実施の形態に係るピクセルアレイの一部を示す等価回路図である。

【図 5】図 4 A 及び図 4 B に示されたピクセルアレイに印加されるデータ電圧を示す波形図である。

【図 6】本発明の第 3 の実施の形態に係るピクセルアレイの一部を示す等価回路図である。

【図 7】本発明の第 4 の実施の形態に係るピクセルアレイの一部を示す等価回路図である。

【図 8】本発明の第 5 の実施の形態に係るピクセルアレイの一部を示す等価回路図である。

【図 9】本発明の第 6 の実施の形態に係るピクセルアレイの一部を示す等価回路図である。

【図 10】本発明のピクセルの各々のサブピクセルの配置を示す図である。

【図 11】本発明のピクセルの各々のサブピクセルの配置を示す図である。

【図 12】本発明の表示装置におけるカラーフィルタを示す図である。

【発明を実施するための形態】

【0011】

以下、添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。明細書全体にかけて同一の参照番号は実質的に同一の構成要素を意味する。以下の説明において、本発明に関する公知の機能や構成についての具体的な説明が本発明の要旨を不必要に不明確にすると判断される場合には、その詳細な説明を省略する。

【0012】

本発明の表示装置は、液晶表示装置 (LCD)、有機発光ダイオード表示装置 (OLED Display)、プラズマディスプレイパネル (Plasma Display Panel: PDP) などのカラー実現が可能な平板表示装置で実現することができる。以下、液晶表示装置を中心に、本発明の実施の形態を説明するが、液晶表示装置に限定されないことに注意しなければならない。例えば、本発明の RGBW サブピクセルの配置は、有機発光ダイオード表示装置にも適用可能である。

【0013】

図 1 を参照すると、本発明の表示装置は、ピクセルアレイが形成された表示パネル 10 と、表示パネル 10 に入力映像のデータを記入するための表示パネル駆動回路を備える。表示パネル 10 の下には、表示パネル 10 に光を均一に照射するためのバックライトユニットが配置される。

【0014】

表示パネル 10 は、液晶層を挟んで対向する上部基板と下部基板を含む。表示パネル 10 のピクセルアレイは、データライン (D1 ~ Dm) とゲートライン (G1 ~ Gn) の交差構造によってマトリクス状に配列されるピクセルを含む。

【0015】

表示パネル 10 の下部基板には、データライン (D1 ~ Dm + 1)、データライン (D1 ~ Dm + 1) と交差するゲートライン (G1 ~ G2n)、データライン (D1 ~ Dm + 1) と交差するゲートライン (G1 ~ G2n) に接続された TFT、TFT に接続されたピクセル電極 1、及びピクセル電極 1 に接続されたストレージキャパシタ (Storage Capacitor、Cst) などを含む。ピクセルの各々は、TFT を介してデータ電圧を充電するピクセル電極 1 と共通電圧 (Vcom) が印加される共通電極 2 の電圧差によって駆

10

20

30

40

50

動される液晶分子を利用して光の透過量を調整することにより、ビデオデータの画像を表示する。ピクセルの各々は、RGBWサブピクセルに分けられる。RGBWサブピクセルは、図2～図11のような形で配置することができる。

【0016】

表示パネル10の上部基板にはブラックマトリックス (Black matrix) とカラーフィルタ (Color filter) を含むカラーフィルタアレイが形成される。共通電極2は、TN (Twisted Nematic) モードとVA (Vertical Alignment) モードのような垂直電界駆動方式の場合に上部基板に形成され、IPS (In-Plane Switching) モードとFFS (Fringe Field Switching) モードのような水平電界駆動方式の場合にピクセル電極と共に下部基板に形成される。表示パネル10の上部基板と下部基板各々には、偏光板が付着され、液晶のプレチルト角 (pre-tilt angle) を設定するための配向膜が形成される。

10

【0017】

本発明の液晶表示装置は、透過型液晶表示装置、半透過型液晶表示装置、反射型液晶表示装置など、どのような形態でも実現することができる。透過型液晶表示装置と半透過型液晶表示装置では、バックライトユニットが必要である。バックライトユニットは、直下型 (direct type) バックライトユニットまたはエッジ型 (edge type) バックライトユニットで実現することができる。

【0018】

表示パネル駆動回路は、ピクセルにデータを記入する。この表示パネル駆動回路は、データ駆動部12、ゲート駆動部14及びタイミングコントローラ20を含む。

20

【0019】

データ駆動部12は、複数のソースドライバICを含む。ソースドライバICのデータ出力チャンネルは、ピクセルアレイのデータライン (D1～Dm) に接続される。ソースドライバICのデータ出力チャンネルの総個数は、図2～図11のようなピクセルアレイ構造により、データラインの総個数の1/2レベルに減少する。したがって、本発明は、表示装置のコストを下げることができる。

【0020】

データ駆動部12は、タイミングコントローラ20から入力映像のデータ入力を受ける。データ駆動部12に伝送されるデジタルビデオデータは、Rデータ、Gデータ、Bデータ及びWデータを含む。データ駆動部12は、タイミングコントローラ20の制御下で入力映像のRGBWデジタルビデオデータを正極性/負極性ガンマ補償電圧に変換して正極性/負極性データ電圧を出力する。データ駆動部12の出力電圧は、データライン (D1～Dm) に供給される。

30

【0021】

ゲート駆動部14は、タイミングコントローラ20の制御下でゲートライン (G1～Gn) にゲートパルスを順次供給する。ゲート駆動部14から出力されたゲートパルスは、ピクセルに充電される正極性/負極性ビデオデータ電圧に同期する。

【0022】

タイミングコントローラ20は、ホストシステム30から受信した入力画像のRGBデータをRGBWデータに変換して、データ駆動部12に伝送する。タイミングコントローラ20と、データ駆動部12のソースドライバIC間のデータ伝送のためのインターフェースはmini LVDS (Low-voltage differential signaling) インタフェースまたはEPI (Embedded Panel Interface) インタフェースを適用することができる。EPIインタフェースは、本願出願人によって出願された大韓民国特許出願10-2008-0127458 (2008/12/15)、米国出願12/543,996 (2009/08/19)、大韓民国特許出願10-2008-0127456 (2008-12-15)、米国出願12/461,652 (2009/08/19)、大韓民国特許出願10-2008-0132466 (2008-12-23)、米国出願12/537,341 (2009/08/07)などで提案されたインタフェース技術に適用することができる。

40

50

## 【0023】

タイミングコントローラ20は、ホストシステム30からの入力映像データと同期するタイミング信号の入力を受ける。タイミング信号は、垂直同期信号(Vsync)、水平同期信号(Hsync)、データインーブル信号(DE)、ドットクロック(DCLK)などを含む。タイミングコントローラ20は、入力映像のピクセルデータと共に受信されるタイミング信号(Vsync、Hsync、DE、DCLK)に基づいて、データ駆動部12とゲート駆動部14の動作タイミングを制御する。タイミングコントローラ20は、ピクセルアレイの極性を制御するためのデータの極性情報をデータ駆動部12のソースドライバICの各々に伝送することができる。Mini-LVDSインタフェースは、別途の制御配線を介して極性制御信号を伝送する。EPIインタフェースは、CDR(Clock and Data Recovery)のためのクロックトレーニング・パターン(clock training pattern)とRGBWデータパケットとの間で伝送されるコントロールのデータパケット内に極性制御情報をエンコードして、ソースドライバICの各々に伝送するインタフェース技術である。

10

## 【0024】

タイミングコントローラ20は、ホワイトゲイン算出アルゴリズムを用いて、入力映像のRGBデータをRGBWデータに変換することができる。ホワイトゲイン算出アルゴリズムは、公知のいずれのものも可能である。例えば、本願出願人によって既に出願された大韓民国特許出願第10-2005-0039728(2005.05.12)、大韓民国特許出願第10-2005-0052906(2005.06.20)、大韓民国特許出願第10-2005-0066429(2007.07.21)、大韓民国特許出願第10-2006-0011292(2006.02.06)などで提案されたホワイトゲイン算出アルゴリズムが適用可能である。

20

## 【0025】

ホストシステム30は、TV(Television)システム、セットトップボックス、ナビゲーションシステム、DVDプレーヤー、ブルーレイプレーヤー、パーソナルコンピュータ(PC)、ホームシアターシステム、携帯電話システム(Phone system)のいずれかであることができる。

## 【0026】

本発明は、ソースドライバICの数を減らすために、ピクセルアレイの構造を図2乃至図10のように水平方向に隣り合う2つのサブピクセルが1つのデータラインを共有するDRD(Double rate driving)タイプのピクセルで実現する。DRDタイプのピクセルアレイを駆動するソースドライバICは、データ電圧の周波数を2倍高める。DRDタイプのピクセルアレイは、ソースドライバICの数を1/2に低減することができる。

30

## 【0027】

本発明は、RGBWサブピクセルのカラーごとのデータ充電特性を均一にし、カラーの歪みを防止するためにピクセルアレイのカラーの配置を図2乃至図10のようにすることを提案する。また、本発明は、ピクセルアレイのカラー別極性を均一にするためにピクセルアレイの極性パターンを図2~図10のようにすることを提案する。以下、第1カラー、第2カラー、第3カラー及び第4カラーをR、G、B、Wでそれぞれ例示するが、これに限定されない。

40

## 【0028】

本発明は、垂直と水平方向に沿って隣接するサブピクセル間の極性を反転させるドットインバージョンの形式で、ピクセルアレイの極性パターンを制御する。このようなピクセルアレイの極性パターンは、データ駆動部12のソースドライバICの各々から出力されるデータ電圧の極性とピクセルアレイの構造に基づいて決定される。

## 【0029】

ピクセルアレイの水平極性パターンは、ソースドライバICの出力チャンネルを介して同時に出力されるデータ電圧の極性に応じて決定される。たとえば、「+」を正極性とし、「-」を負極性としたときに、ソースドライバICの出力チャンネルを介して同時に出力さ

50

れるデータ電圧の極性が左から右へ「+ - + -」または「- + - +」の場合、水平1ドットインバージョン(H1 dot inversion)であり、「+ + - -」または「- - + +」の場合は、水平2ドットインバージョン(H2 dot inversion)である。

【0030】

ピクセルアレイの垂直極性パターンは、ソースドライブICで出力チャンネルを介してデータ電圧が出力されるとき、時間的に変化するデータ電圧極性に依りて決定される。たとえば、ソースドライブICの出力チャンネルを介して出力されるデータ電圧の極性の時間的な変化が「+ - + -」または「- + - +」の場合、垂直2ドットバージョン(V1 dot inversion)であり、「+ + - -」または「- - + +」の場合、垂直2ドットインバージョン(V2 dot inversion)である。

10

【0031】

図2A及び図2Bは、本発明の第1の実施の形態に係るピクセルアレイの一部を示す等価回路図である。図3は、図2A及び図2Bに示されたピクセルアレイに印加されるデータ電圧を示す波形図である。

【0032】

図2A～図3を参照すると、ピクセルアレイの第1ないし第4ラインにおいて、Rサブピクセル、Gサブピクセル、BサブピクセルとWサブピクセル各々は、点線で示したように、六角形(または八木の巣)の形状で配置される。Wサブピクセルは入力映像の輝度を高くして表示装置の消費電力を小さくすることができるようにする。本発明は、ピクセルアレイで隣接した4つの水平ラインにおいて、サブピクセルのカラーそれぞれは、点線のように六角形の形状で配置される。1つの六角形は5つの垂直ライン(C1～C5)と4つの水平ライン(L1～L)に配置される大きさを有する。

20

【0033】

DRDタイプのピクセルアレイを実現するために、サブピクセルのピクセル電極1をデータラインに接続するためのTFEはデータラインを沿ってジグザグ状に配置される。1つのデータラインを挟んで左右に隣接するサブピクセルは、そのデータラインからのデータ電圧を順次充電して1つのデータラインを共有する。ソースドライブICの出力チャンネルは、データライン(D1～D10)に1対1で接続される。

【0034】

ソースドライブICは、4出力チャンネル周期で水平極性パターンを反転させる。例えば、第N(Nは正の整数)フレーム期間の間、ソースドライブICの第8i(iは0と正の整数)+1乃至第8i+4の出力チャンネルを介して出力されるデータ電圧の水平極性パターンは「+ - + -」であり、第8i+5～第8i+8出力チャンネルを介して出力されるデータ電圧の水平極性パターンは「- + - +」である。ソースドライブICの各々は、毎フレーム期間ごとに、出力チャンネルの極性を反転させることができる。この場合、第N+1フレーム期間の間、ソースドライブICの第8i+1ないし第8i+4の出力チャンネルを介して出力されるデータ電圧の水平極性パターンは「- + - +」であり、第8i+5乃至第8i+8出力チャンネルを介して出力されるデータ電圧の水平極性パターンは「+ - + -」である。図2において、H4CH1は、ソースドライブICの第8i+1乃至第8i+4の出力チャンネルと接続された第1ピクセルグループである。H4CH2は、ソースドライブICの第8i+5～第8i+8出力チャンネルと接続された第2ピクセルのグループである。第2ピクセルのグループ(H4CH2)の極性パターンは、第1ピクセルグループ(H4CH1)の極性パターンの反転極性パターンである。

30

40

【0035】

ソースドライブICの各々において、左右に隣接する2つのサブピクセルに充電される同じ極性のデータ電圧が1水平期間(1H)内に連続的に出力される。1つのデータラインを介して1水平期間(1H)内に2つのサブピクセルに同じ極性のデータ電圧が供給される。したがって、データ駆動部12のソースドライブICの各々は、水平1ドットと垂直2ドットインバージョン(H1 dot & V2 dot inversion)にデータ電圧の極性を反転させる。

50

## 【0036】

ソースドライブICから水平1ドットと垂直2ドットインバージョンに極性が反転されるデータ電圧がデータラインに供給される時、DRDタイプのピクセルアレイ構造により、ピクセルアレイの極性パターンは、水平2ドットと垂直2ドットインバージョン(H2 dot & V2 dot inversion)である。

## 【0037】

ピクセルアレイの第 $4i+1$ と第 $4i+4$ 水平ラインにおいて、第 $4i+1$ サブピクセルのカラーは第1カラー(R)であり、第 $4i+2$ サブピクセルのカラーは第2カラー(G)である。ピクセルアレイの第 $4i+1$ と第 $4i+4$ 水平ラインで、第 $4i+3$ サブピクセルのカラーは第3カラー(G)であり、第 $4i+4$ サブピクセルのカラーは第4カラー(W)である。

10

## 【0038】

ピクセルアレイの第 $4i+2$ 及び第 $4i+3$ 水平ラインにおいて、第 $4i+1$ サブピクセルのカラーは第3カラー(B)であり、第 $4i+2$ サブピクセルのカラーは第4カラー(W)である。ピクセルアレイの第 $4i+2$ 及び第 $4i+3$ 水平ラインで、第 $4i+3$ サブピクセルのカラーは第1カラー(R)であり、第 $4i+4$ サブピクセルのカラーは第2カラー(G)である。

## 【0039】

図2A及び図2Bに示されたサブピクセルとデータラインの接続関係をTFTを中心に説明する。以下、+R(またはG、B、W)データ電圧は正極性R(またはG、B、W)データ電圧であり、-R(またはG、B、W)データ電圧は負極性R(またはG、B、W)データ電圧である。ピクセルアレイの第 $4i+1$ 及び第 $4i+4$ 水平ラインに配置されたTFTを、左から右に向かう方向に沿って配列された順に8つのTFTをT11~T18とする。ピクセルアレイの第 $4i+2$ 及び第 $4i+3$ 水平ラインに配置されたTFTを、左から右に向かう方向に沿って配列された順に8つのTFTをT21~T28とする。

20

## 【0040】

ソースドライブICは、第Nフレーム期間の間、第 $8i+1$ 、第 $8i+3$ 、第 $8i+6$ 及び第 $8i+8$ 出力チャンネルを介して正極性(+)のデータ電圧をデータライン(D1、D3、D6、D8)に出力し、第 $8i+2$ 、第 $8i+4$ 、第 $8i+5$ 及び第 $8i+7$ 出力チャンネルを介して負極性(-)データ電圧をデータライン(D2、D4、D5、D7)に出力する。ソースドライブICのすべての出力チャンネルを介して出力されるデータ電圧は、矢印のようにピクセルアレイのすべての水平ラインから左側のサブピクセルに続いて右側のサブピクセルの順に充電される。ゲート駆動部14は、データ電圧に同期するゲートパルスを順次出力する。

30

## 【0041】

第 $4i+1$ 水平ラインにおいて、第1サブピクセルと第2サブピクセルは、第1データライン(D1)を挟んで左右に隣接して第1データライン(D1)からの正極性データ電圧を順次充填する。第1TFT(T11)は、第1ゲートライン(G1)からの第1ゲートパルスにตอบสนองして、第1データライン(D1)を介して供給される+Rデータ電圧を第1サブピクセルに供給する。第2TFT(T12)は第2ゲートライン(G2)からの第2ゲートパルスにตอบสนองして、第1データライン(D1)を介して供給される+Gデータ電圧を第2サブピクセルに供給する。第1サブピクセルは、第1水平期間の前半1/2水平期間の間+Rデータ電圧を充電する。続いて、第2サブピクセルは、第1水平期間の後半1/2水平期間の間+Gデータ電圧を充電する。第1TFT(T11)のゲート電極は、第1ゲートライン(G1)に接続される。第1TFT(T11)のドレイン電極は、第1データライン(D1)に接続され、そのソース電極は、第1サブピクセルのピクセル電極に接続される。第2TFT(T12)のゲート電極は第2ゲートライン(G2)に接続される。第2TFT(T12)のドレイン電極は、第1データライン(D1)に接続され、そのソース電極は第2サブピクセルのピクセル電極に接続される。

40

## 【0042】

50

第3サブピクセルと第4サブピクセルは、第2データライン(D2)を挟んで左右に隣接して第2データライン(D2)からの負極性データ電圧を順次充電する。第3TF T(T13)は、第1ゲートライン(G1)からの第1ゲートパルスに応答して、第2データライン(D2)を介して供給される-Bデータ電圧を第3サブピクセルに供給する。第4TF T(T14)は第2ゲートライン(G2)からの第2ゲートパルスに応答して、第2データライン(D2)を介して供給される-Wデータ電圧を第4サブピクセルに供給する。第3サブピクセルは、第1水平期間の前半1/2水平期間の間-Bデータ電圧を充電する。続いて、第4サブピクセルは、第1水平期間の後半1/2水平期間の間-Wデータ電圧を充電する。第3TF T(T13)のゲート電極は、第1ゲートライン(G1)に接続される。第3TF T(T13)のドレイン電極は第2データライン(D2)に接続され、そのソース電極は、第3サブピクセルのピクセル電極に接続される。第4TF T(T14)のゲート電極は第2ゲートライン(G2)に接続される。第4TF T(T14)のドレイン電極は第2データライン(D2)に接続され、そのソース電極は、第4サブピクセルのピクセル電極に接続される。

10

## 【0043】

第5サブピクセルと第6サブピクセルは、第3データライン(D3)を挟んで左右に隣接して第3データライン(D3)からの正極性データ電圧を順次充電する。第5及び第6サブピクセルは、第5及び第6TF T(T15、T16)を介して第3データライン(D3)に接続される。第5TF T(T15)は、第1ゲートライン(G1)からの第1ゲートパルスに応答して、第3データライン(D3)を介して供給される+Rデータ電圧を第5サブピクセルに供給する。第6TF T(T16)は第2ゲートライン(G2)からの第2ゲートパルスに応答して、第3データライン(D3)を介して供給される+Gデータ電圧を第6サブピクセルに供給する。第5サブピクセルは、第1水平期間の前半1/2水平期間の間+Rデータ電圧を充電する。続いて、第6サブピクセルは、第1水平期間の後半1/2水平期間の間+Gデータ電圧を充電する。

20

## 【0044】

第7サブピクセルと第8サブピクセルは、第4データライン(D4)を挟んで左右に隣接して、第4データライン(D4)からの負極性データ電圧を順次充電する。第7及び第8サブピクセルは、第7及び第8TF T(T17、T18)を介して第4データライン(D4)に接続される。第7TF T(T17)は、第1ゲートライン(G1)から第1ゲートパルスに応答して、第4データライン(D4)を介して供給される-Bデータ電圧を第7サブピクセルに供給する。第8TF T(T18)は第2ゲートライン(G2)からの第2ゲートパルスに応答して、第4データライン(D4)を介して供給される-Wデータ電圧を第8サブピクセルに供給する。第7サブピクセルは、第1水平期間の前半1/2水平期間の間-Bデータ電圧を充電する。続いて、第8サブピクセルは、第1水平期間の後半1/2水平期間の間-Wデータ電圧を充電する。

30

## 【0045】

第4i+2水平ラインにおいて、第1サブピクセルと第2サブピクセルは、第1データライン(D1)を挟んで左右に隣接して第1データライン(D1)からの負極性データ電圧を順次充電する。第1TF T(T21)は第3ゲートライン(G3)からの第3ゲートパルスに応答して、第1データライン(D1)を介して供給される-Bデータ電圧を第1サブピクセルに供給する。第2TF T(T22)は、第4ゲートライン(G4)からの第4ゲートパルスに応答して、第1データライン(D1)を介して供給される-Wデータ電圧を第2サブピクセルに供給する。第1サブピクセルは、第2水平期間の前半1/2水平期間の間-Bデータ電圧を充電する。続いて、第2サブピクセルは、第2水平期間の後半1/2水平期間の間-Wデータ電圧を充電する。第1TF T(T21)のゲート電極は第3ゲートライン(G3)に接続される。第1TF T(T21)のドレイン電極は、第1データライン(D1)に接続され、そのソース電極は、第1サブピクセルのピクセル電極に接続される。第2TF T(T22)のゲート電極は第4ゲートライン(G4)に接続される。第2TF T(T22)のドレイン電極は、第1データライン(D1)に接続され、そ

40

50

のソース電極は第2サブピクセルのピクセル電極に接続される。

【0046】

第3サブピクセルと第4サブピクセルは、第2データライン(D2)を挟んで左右に隣接して第2データライン(D2)からの正極性データ電圧を順次充電する。第3TF T(T23)は第3ゲートライン(G3)からの第3ゲートパルスに应答して、第2データライン(D2)を介して供給される+Rデータ電圧を第3サブピクセルに供給する。第4TF T(T24)は、第4ゲートライン(G4)からの第4ゲートパルスに应答して、第2データライン(D2)を介して供給される+Gデータ電圧を第4サブピクセルに供給する。第3サブピクセルは、第2水平期間の前半1/2水平期間の間+Rデータ電圧を充電する。続いて、第4サブピクセルは、第2水平期間の後半1/2水平期間の間+Gデータ電圧を充電する。第3TF T(T23)のゲート電極は第3ゲートライン(G3)に接続される。第3TF T(T23)のドレイン電極は第2データライン(D2)に接続され、そのソース電極は、第3サブピクセルのピクセル電極に接続される。第4TF T(T24)のゲート電極は第4ゲートライン(G4)に接続される。第4TF T(T24)のドレイン電極は第2データライン(D2)に接続され、そのソース電極は、第4サブピクセルのピクセル電極に接続される。

10

【0047】

第5サブピクセルと第6サブピクセルは、第3データライン(D3)を挟んで左右に隣接して第3データライン(D3)からの負極性データ電圧を順次充電する。第5及び第6サブピクセルは、第5及び第6TF T(T25、T26)を介して第3データライン(D3)に接続される。第5TF T(T25)は第3ゲートライン(G3)からの第3ゲートパルスに应答して、第3データライン(D3)を介して供給される-Bデータ電圧を第5サブピクセルに供給する。第6TF T(T26)は、第4ゲートライン(G4)からの第4ゲートパルスに应答して、第3データライン(D3)を介して供給される-Wデータ電圧を第6サブピクセルに供給する。第5サブピクセルは、第2水平期間の前半1/2水平期間の間-Bデータ電圧を充電する。続いて、第6サブピクセルは、第2水平期間の後半1/2水平期間の間-Wデータ電圧を充電する。

20

【0048】

第7サブピクセルと第8サブピクセルは、第4データライン(D4)を挟んで左右に隣接して、第4データライン(D4)からの正極性データ電圧を順次充電する。第7及び第8サブピクセルは、第7及び第8TF T(T27、T28)を介して第4データライン(D4)に接続される。第7TF T(T27)は第3ゲートライン(G3)からの第3ゲートパルスに应答して、第4データライン(D4)を介して供給される+Rデータ電圧を第7サブピクセルに供給する。第8TF T(T28)は、第4ゲートライン(G4)からの第4ゲートパルスに应答して、第4データライン(D4)を介して供給される+Gデータ電圧を第8サブピクセルに供給する。第7サブピクセルは、第2水平期間の前半1/2水平期間の間+Rデータ電圧を充電する。続いて、第8サブピクセルは、第2水平期間の後半1/2水平期間の間+Gデータ電圧を充電する。

30

【0049】

第4i+3水平ラインにおいて、第1TF Tは、第5ゲートライン(G5)からの第5ゲートパルスに应答して、第1データライン(D1)を介して供給される+Bのデータ電圧を第1サブピクセルに供給する。第2TF Tは、第6ゲートライン(G6)からの第6ゲートパルスに应答して、第1データライン(D1)を介して供給される+Wデータ電圧を第2サブピクセルに供給する。第1サブピクセルは、第3水平期間の前半1/2水平期間の間+Bデータ電圧を充電する。続いて、第2サブピクセルは、第3水平期間の後半1/2水平期間の間+Wデータ電圧を充電する。第3TF Tは、第5ゲートパルスに应答して、第2データライン(D2)を介して供給される-Rデータ電圧を第3サブピクセルに供給する。第4TF Tは、第6ゲートパルスに应答して、第2データライン(D2)を介して供給される-Gデータ電圧を第4サブピクセルに供給する。第3サブピクセルは、第3水平期間の前半1/2水平期間の間-Rデータ電圧を充電する。続いて、第4サブピク

40

50

セルは、第3水平期間の後半1/2水平期間の間 - Gデータ電圧を充電する。第5TF Tは、第5ゲートパルスにตอบสนองして、第3データライン(D3)を介して供給される+Bデータ電圧を第5サブピクセルに供給する。第6TF Tは、第6ゲートパルスにตอบสนองして、第3データライン(D3)を介して供給される+Wデータ電圧を第6サブピクセルに供給する。第5サブピクセルは、第3水平期間の前半1/2水平期間の間+Bデータ電圧を充電する。続いて、第6サブピクセルは、第3水平期間の後半1/2水平期間の間+Wデータ電圧を充電する。第7TF Tは、第5ゲートパルスにตอบสนองして、第4データライン(D4)を介して供給される-Rデータ電圧を第7サブピクセルに供給する。第8TF Tは、第6ゲートパルスにตอบสนองして、第4データライン(D4)を介して供給される-Gデータ電圧を第8サブピクセルに供給する。第7サブピクセルは、第3水平期間の前半1/2水平期間の間-Rデータ電圧を充電する。続いて、第8サブピクセルは、第3水平期間の後半1/2水平期間の間-Gデータ電圧を充電する。

10

#### 【0050】

第4i+4水平ラインにおいて、第1TF Tは、第7ゲートライン(G7)からの第7ゲートパルスにตอบสนองして、第1データライン(D1)を介して供給される-Rデータ電圧を第1サブピクセルに供給する。第2TF Tは、第8ゲートライン(G8)からの第8ゲートパルスにตอบสนองして、第1データライン(D1)を介して供給される-Gデータ電圧を第2サブピクセルに供給する。第1サブピクセルは、第4水平期間の前半1/2水平期間の間-Rデータ電圧を充電する。続いて、第2サブピクセルは、第4水平期間の後半1/2水平期間の間-Gデータ電圧を充電する。第3TF T(T13)は、第7ゲートパルスにตอบสนองして、第2データライン(D2)を介して供給される+Bデータ電圧を第3サブピクセルに供給する。第4TF T(T14)は、第8ゲートパルスにตอบสนองして、第2データライン(D2)を介して供給される+Wデータ電圧を第4サブピクセルに供給する。第3サブピクセルは、第4水平期間の前半1/2水平期間の間+Bデータ電圧を充電する。続いて、第4サブピクセルは、第4水平期間の後半1/2水平期間の間+Wデータ電圧を充電する。第5TF Tは、第7ゲートパルスにตอบสนองして、第3データライン(D3)を介して供給される-Rデータ電圧を第5サブピクセルに供給する。第6TF Tは、第8ゲートパルスにตอบสนองして、第3データライン(D3)を介して供給される-Gデータ電圧を第6サブピクセルに供給する。第5サブピクセルは、第4水平期間の前半1/2水平期間の間-Rデータ電圧を充電する。続いて、第6サブピクセルは、第4水平期間の後半1/2水平期間の間-Gデータ電圧を充電する。第7TF Tは、第7ゲートパルスにตอบสนองして、第4データライン(D4)を介して供給される+Bのデータ電圧を第7サブピクセルに供給する。第8TF Tは、第8ゲートパルスにตอบสนองして、第4データライン(D4)を介して供給される+Wデータ電圧を第8サブピクセルに供給する。第7サブピクセルは、第4水平期間の前半1/2水平期間の間+Bデータ電圧を充電する。続いて、第8サブピクセルは、第4水平期間の後半1/2水平期間の間+Wデータ電圧を充電する。

20

30

#### 【0051】

表示装置のフリッカ、カラー歪み、ラインノイズなどの画質劣化は、各色のサブピクセルの充電量が均一し極性がいずれかの側にずれているとき発生する。本発明の表示装置は、図2A及び図2Bのようなピクセルアレイ構造を利用して、画質を向上させることができる。

40

#### 【0052】

サブピクセルの充電量に応じて輝度が変わる。例えば、ノーマリブラックモード(Normally black mode)でサブピクセルのデータ電圧充電量が多いほど、そのサブピクセルの輝度が高くなる。図2A及び図2Bには、データ電圧の充電順序によりサブピクセルは、強充電サブピクセルと弱充電サブピクセルに分けることができる。強充電サブピクセルは、前のデータ電圧の充電後、同じ極性の異なるデータ電圧を充電するため、プリチャージ(pre-charging)効果により、その充電量が多い。これに比べ、弱充電サブピクセルは、前のデータ電圧の充電と相反した極性の異なるデータ電圧を充電するために、その充電量が相対的に少ない。例えば、図2Aにおいて、第2ライン(L2)の第1サブピクセル

50

は + G データ電圧を充電した後、 - B データ電圧を充電する弱充電 - B サブピクセルである。同様に、第 2 ライン ( L 2 ) の第 3 サブピクセルは、 - W データ電圧を充電した後、 + R データ電圧を充電する弱充電 + R サブピクセルである。第 2 ライン ( L 2 ) の第 2 サブピクセルは、 - B データ電圧を充電した後、 - W データ電圧を充電する強充電 - W サブピクセルである。第 2 ライン ( L 2 ) の第 4 サブピクセルは、 + R データ電圧を充電した後、 + G データ電圧を充電する強充電 + G サブピクセルである。ピクセルの輝度比率が高い W サブピクセルと G サブピクセルはすべて強充電サブピクセルから構成される。相対的に輝度比率が低い R サブピクセルと B サブピクセルはすべて強充電サブピクセルで構成される。

#### 【 0 0 5 3 】

同じ色のサブピクセルがすべて弱充電であるか、または強充電サブピクセルであり、同じ色のサブピクセルが垂直ラインに沿って配置されたり、垂直ラインに沿ってストライプ状に配置された場合、他の色のサブピクセルに比べて輝度が異なるようになるため、色の歪みとラインノイズが見える。本発明の表示装置は、図 2 A 及び図 2 B において強充電サブピクセルと弱充電サブピクセルで均等に分散され、色の歪みを防止することができ、同じ色のサブピクセルを六角形の形状に配置することで、色の歪みとライン間の輝度差を防止することができる。

#### 【 0 0 5 4 】

W サブピクセルは、図 2 A 及び図 2 B から分かるように、すべて強充電サブピクセルで構成される。また、W の次にピクセルの輝度比率が高い G サブピクセルによりすべて強充電サブピクセルで構成される。したがって、本発明の表示装置は、ノーマリブラックモードで小さな電圧でも W サブピクセルの輝度を高めることができるので、カラーの歪みのなしで消費電力の改善効果を高めることができる。

#### 【 0 0 5 5 】

同じ色のサブピクセルに充電されるデータ電圧の極性が不均衡になって優勢極性が現れると、共通電圧がその優勢極性側に偏って正極性サブピクセルと負極性サブピクセルの輝度差を招き、フリッカが発生する。特定の色で優勢極性が現れると、その色が他の色よりさらに強く見えたり、弱く見えたりする。本発明の表示装置は、図 2 A 及び図 2 B のように同じ色のサブピクセルの極性が均衡するようにサブピクセルが配置されている。六角形に配置された同じ色のサブピクセルを見ると、 + サブピクセルと - サブピクセルの数が同じである。例えば、図 2 A において、R サブピクセルを接続した六角形の上半分に、第 1 極性のサブピクセルが配置され、六角形の下半分に第 2 極性のサブピクセルが配置される。W サブピクセルを接続した六角形で垂直方向に隣接するサブピクセルは、極性が互いに相反し、また、水平方向に隣接するサブピクセルは、極性が互いに相反する。

#### 【 0 0 5 6 】

図 2 において、サブピクセルのカラーは、R G B W に限定されない。R G B の代わりに、Y ( yellow )、C ( cyan )、M ( magenta ) を利用して、映像の色を再現することもあ

#### 【 0 0 5 7 】

図 4 A 及び図 4 B は、本発明の第 2 の実施の形態に係るピクセルアレイの一部を示す等価回路図である。図 5 は、図 4 A 及び図 4 B に示されたピクセルアレイに印加されるデータ電圧を示す波形図である。

#### 【 0 0 5 8 】

図 4 A ~ 図 5 を参照すると、本発明は、ピクセルアレイの隣接した 4 つの水平ラインでサブピクセルのカラーをそれぞれ点線のように六角形の形で配置する。

#### 【 0 0 5 9 】

D R D タイプのピクセルアレイを実現するために、T F T は、データライン ( D 1 ~ D 1 0 ) に沿ってジグザグ状に配置される。1 つのデータラインを挟んで左右に隣接するサブピクセルは、そのデータラインからのデータ電圧を順次充電して 1 つのデータラインを共有する。ソースドライブ I C の出力チャンネルは、データライン ( D 1 ~ D 1 0 ) に 1 対

10

20

30

40

50

1で接続される。

【0060】

ソースドライブICは、2出力チャンネルごとに水平極性パターンを反転させる。例えば、第Nフレーム期間の間、ソースドライブICの第4i+1及び第4i+2出力チャンネルを介して出力されるデータ電圧の水平極性パターンは、“++”であり、第4i+3及び第4i+4出力チャンネルを介して出力されるデータ電圧の水平極性パターンは“- -”である。ソースドライブICの各々は、毎フレーム期間ごとに、出力チャンネルの極性を反転させることができる。この場合、第N+1フレーム期間の間、ソースドライブICの第4i+1及び第4i+2の出力チャンネルを介して出力されるデータ電圧の水平極性パターンは、“- -”あり、第4i+3及び第4i+4の出力チャンネルを介して出力されるデータ電圧の水平極性パターンは、“++”である。

10

【0061】

ソースドライブICの各々において、左右に隣接する2つのサブピクセルに充電される同じ極性のデータ電圧が1水平期間(1H)内に連続的に出力される。1つのデータラインを介して1水平期間(1H)内に2つのサブピクセルに同じ極性のデータ電圧が供給される。したがって、データ駆動部12のソースドライブICの各々は、水平2ドットと垂直2ドットインバージョン(H2 dot & V2 dot inversion)にデータ電圧の極性を反転させる。

【0062】

ソースドライブICから水平2ドットと垂直2ドットインバージョンに極性が反転されるデータ電圧がデータラインに供給される時、DRDタイプのピクセルアレイ構造により、ピクセルアレイの極性パターンは水平4ドットと垂直2ドットインバージョン(H4 dot & V2 dot inversion)である。

20

【0063】

ピクセルアレイの第4i+1及び第4i+4水平ラインにおいて、第4i+1サブピクセルのカラーは第1カラー(R)であり、第4i+2サブピクセルのカラーは第2カラー(G)である。ピクセルアレイの第4i+1及び第4i+4水平ラインにおいて、第4i+3サブピクセルのカラーは第3カラー(G)であり、第4i+4サブピクセルのカラーは第4カラー(W)である。

【0064】

ピクセルアレイの第4i+2と第4i+3水平ラインにおいて、第4i+1サブピクセルのカラーは第3カラー(B)であり、第4i+2サブピクセルのカラーは第4カラー(W)である。ピクセルアレイの第4i+2と第4i+3水平ラインにおいて、第4i+3サブピクセルのカラーは第1カラー(R)であり、第4i+4サブピクセルのカラーは第2カラー(G)である。

30

【0065】

図4A及び図4Bに示されたサブピクセルとデータラインの接続関係をTFTを中心に説明する。以下、+R(またはG、B、W)データ電圧は正極性R(またはG、B、W)データ電圧であり、-R(またはG、B、W)データ電圧は負極性R(またはG、B、W)データ電圧である。ピクセルアレイの第4i+1と第4i+4水平ラインに配置されたTFTを左から右に向かう方向に沿って配列された順に8つのTFTをT11~T18とする。ピクセルアレイの第4i+2と第4i+3水平ラインに配置されたTFTを、左から右に向かう方向に沿って配列された順に8つのTFTをT21~T28とする。

40

【0066】

ソースドライブICは、第Nフレーム期間の間、第4i+1と第4i+2出力チャンネルを介して+データ電圧をデータライン(D1、D2、D5、D6、D9、D10)に出力し、第4i+3と第4i+4出力チャンネルを介して-データ電圧をデータライン(D3、D4、D7、D8)に出力する。ソースドライブICのすべての出力チャンネルを介して出力されるデータ電圧は、矢印のようにピクセルアレイのすべての水平ラインで左側サブピクセルに続いて右側サブピクセルの順に充電される。ゲート駆動部14は、データ電圧に

50



1 / 2 水平期間の間 + G データ電圧を充電する。

【 0 0 6 9 】

第 4  $i + 3$  水平ラインにおいて、第 1 T F T は、第 5 ゲートライン ( G 5 ) からの第 5 ゲートパルスに应答して、第 1 データライン ( D 1 ) を介して供給される + B データ電圧を第 1 サブピクセルに供給する。第 2 T F T は、第 6 ゲートライン ( G 6 ) からの第 6 ゲートパルスに应答して、第 1 データライン ( D 1 ) を介して供給される + W データ電圧を第 2 サブピクセルに供給する。第 1 サブピクセルは、第 3 水平期間の前半 1 / 2 水平期間の間 + B データ電圧を充電する。続いて、第 2 サブピクセルは、第 3 水平期間の後半 1 / 2 水平期間の間 + W データ電圧を充電する。第 3 T F T は、第 5 ゲートパルスに应答して、第 2 データライン ( D 2 ) を介して供給される + R データ電圧を第 3 サブピクセルに供給する。第 4 T F T は、第 6 ゲートパルスに应答して、第 2 データライン ( D 2 ) を介して供給される + G データ電圧を第 4 サブピクセルに供給する。第 3 サブピクセルは、第 3 水平期間の前半 1 / 2 水平期間の間 + R データ電圧を充電する。続いて、第 4 サブピクセルは、第 3 水平期間の後半 1 / 2 水平期間の間 + G データ電圧を充電する。第 5 T F T は、第 5 ゲートパルスに应答して、第 3 データライン ( D 3 ) を介して供給される - B データ電圧を第 5 サブピクセルに供給する。第 6 T F T は、第 6 ゲートパルスに应答して、第 3 データライン ( D 3 ) を介して供給される - W データ電圧を第 6 サブピクセルに供給する。第 5 サブピクセルは、第 3 水平期間の前半 1 / 2 水平期間の間 - B データ電圧を充電する。続いて、第 6 サブピクセルは、第 3 水平期間の後半 1 / 2 水平期間の間 - W データ電圧を充電する。第 7 T F T は、第 5 ゲートパルスに应答して、第 4 データライン ( D 4 ) を介して供給される - R データ電圧を第 7 サブピクセルに供給する。第 8 T F T は、第 6 ゲートパルスに应答して、第 4 データライン ( D 4 ) を介して供給される - G データ電圧を第 8 サブピクセルに供給する。第 7 サブピクセルは、第 3 水平期間の前半 1 / 2 水平期間の間 - R データ電圧を充電する。続いて、第 8 サブピクセルは、第 3 水平期間の後半 1 / 2 水平期間の間 - G データ電圧を充電する。

10

20

【 0 0 7 0 】

第 4  $i + 4$  水平ラインにおいて、第 1 T F T は、第 7 ゲートライン ( G 7 ) からの第 7 ゲートパルスに应答して、第 1 データライン ( D 1 ) を介して供給される - R データ電圧を第 1 サブピクセルに供給する。第 2 T F T は、第 8 ゲートライン ( G 8 ) からの第 8 ゲートパルスに应答して、第 1 データライン ( D 1 ) を介して供給される - G データ電圧を第 2 サブピクセルに供給する。第 1 サブピクセルは、第 4 水平期間の前半 1 / 2 水平期間の間 - R データ電圧を充電する。続いて、第 2 サブピクセルは、第 4 水平期間の後半 1 / 2 水平期間の間 - G データ電圧を充電する。第 3 T F T ( T 1 3 ) は、第 7 ゲートパルスに应答して、第 2 データライン ( D 2 ) を介して供給される - B データ電圧を第 3 サブピクセルに供給する。第 4 T F T ( T 1 4 ) は、第 8 ゲートパルスに应答して、第 2 データライン ( D 2 ) を介して供給される - W データ電圧を第 4 サブピクセルに供給する。第 3 サブピクセルは、第 4 水平期間の前半 1 / 2 水平期間の間 - B データ電圧を充電する。続いて、第 4 サブピクセルは、第 4 水平期間の後半 1 / 2 水平期間の間 - W データ電圧を充電する。第 5 T F T は、第 7 ゲートパルスに应答して、第 3 データライン ( D 3 ) を介して供給される + R データ電圧を第 5 サブピクセルに供給する。第 6 T F T は、第 8 ゲートパルスに应答して、第 3 データライン ( D 3 ) を介して供給される + G データ電圧を第 6 サブピクセルに供給する。第 5 サブピクセルは、第 4 水平期間の前半 1 / 2 水平期間の間 + R データ電圧を充電する。続いて、第 6 サブピクセルは、第 4 水平期間の後半 1 / 2 水平期間の間 + G データ電圧を充電する。第 7 T F T は、第 7 ゲートパルスに应答して、第 4 データライン ( D 4 ) を介して供給される + B データ電圧を第 7 サブピクセルに供給する。第 8 T F T は、第 8 ゲートパルスに应答して、第 4 データライン ( D 4 ) を介して供給される + W データ電圧を第 8 サブピクセルに供給する。第 7 サブピクセルは、第 4 水平期間の前半 1 / 2 水平期間の間 + B データ電圧を充電する。続いて、第 8 サブピクセルは、第 4 水平期間の後半 1 / 2 水平期間の間 + W データ電圧を充電する。

30

40

【 0 0 7 1 】

50

図2及び図4のようなピクセルアレイは、ドットインバージョンで極性が反転されるRGBWサブピクセルで各カラーが六角形（または八つの巣）で配置されており、各カラーごとに強充電サブピクセルと弱充電サブピクセルが均等に分散され、Wサブピクセルは全て強充電サブピクセルからなる。また、各カラーごとの極性がバランスをなす。その結果、本発明の表示装置は、フリッカー（Flicker）、ラインノイズ、カラーの歪みなどがない最上の画質を実現することができる。

【0072】

図6は、本発明の第3の実施の形態に係るピクセルアレイの一部を示す等価回路図である。

【0073】

図6を参照すると、ピクセルアレイの隣接する3つの水平ラインにおいて、サブピクセルのカラーの各々は、ダイヤモンド（または菱形）の形で配置される。Wサブピクセルは入力映像の輝度を高くして表示装置の消費電力を少なくすることができるようにする。1つのダイヤモンドは5つの垂直ライン（C1～C5）と3つの水平ライン（L1～L3）に配置される大きさを有する。

【0074】

DRDタイプのピクセルアレイを実現するために、TFTは、データライン（D1～D6）に沿ってジグザグ状に配置される。1つのデータラインを挟んで左右に隣接するサブピクセルは、そのデータラインからのデータ電圧を順次充電して1つのデータラインを共有する。ソースドライブICの出力チャンネルは、データライン（D1～D6）に1対1で

【0075】

ソースドライブICで奇数目の出力チャンネルを介して出力されるデータ電圧と、偶数目の出力チャンネルを介して出力されるデータ電圧は、極性が互いに反対である。したがって、ソースドライブICの出力チャンネルから同時に出力されるデータ電圧の水平極性パターンは、第Nフレーム期間に「+ - + -」が繰り返されるパターンであり、第N+1フレーム期間に「- + - +」が繰り返されるパターンである。

【0076】

ソースドライブICの各々において、左右に隣接する2つのサブピクセルに充電される同じ極性のデータ電圧が1水平期間（1H）内に連続的に出力される。1つのデータラインを介して1水平期間（1H）内に2つのサブピクセルに同じ極性のデータ電圧が供給される。したがって、データ駆動部12のソースドライブICの各々は、水平1ドットと垂直2ドットインバージョン（H1 dot & V2 dot inversion）にデータ電圧の極性を反転させる。

【0077】

ソースドライブICから水平1ドットと垂直2ドットインバージョンで極性が反転されるデータ電圧がデータラインに供給される時、DRDタイプのピクセルアレイ構造により、ピクセルアレイの極性パターンは、水平2ドットと垂直2ドットインバージョン（H2 dot & V2 dot inversion）である。

【0078】

ピクセルアレイの奇数目の水平ラインにおいて、第4i+1サブピクセルのカラーは第1カラー（R）であり、第4i+2サブピクセルのカラーは第2カラー（G）である。ピクセルアレイの奇数目の水平ラインにおいて、第4i+3サブピクセルのカラーは第3カラー（G）であり、第4i+4サブピクセルのカラーは第4カラー（W）である。

【0079】

ピクセルアレイの偶数目の水平ラインにおいて、第4i+1サブピクセルのカラーは第3カラー（B）であり、第4i+2サブピクセルのカラーは第4カラー（W）である。ピクセルアレイの偶数目の水平ラインにおいて、第4i+3サブピクセルのカラーは第1カラー（R）であり、第4i+4サブピクセルのカラーは、第2カラー（G）である。

【0080】

10

20

30

40

50

図6に示されたサブピクセルとデータラインの接続関係をTFTを中心に説明する。以下、+R(またはG、B、W)データ電圧は正極性R(またはG、B、W)データ電圧であり、-R(またはG、B、W)データ電圧は負極性R(またはG、B、W)データ電圧である。ピクセルアレイの奇数目の水平ラインに配置されたTFTを、左から右に向かう方向に沿って配列された順に8つのTFTをT11~T18とする。ピクセルアレイの偶数目の水平ラインに配置されたTFTを、左から右に向かう方向に沿って配列された順に8つのTFTをT21~T28とする。

#### 【0081】

ソースドライブICは、第Nフレーム期間の間に奇数目の出力チャンネルを介して+データ電圧をデータライン(D1、D3、D5)に出力し、偶数目の出力チャンネルを介して-データ電圧をデータライン(D2、D4、D6)に出力する。ソースドライブICの奇数目の出力チャンネルを介して出力されるデータ電圧は、矢印のように左のサブピクセルに続いて右側のサブピクセルの順に充電される。一方、ソースドライブICの偶数目の出力チャンネルを介して出力されるデータ電圧は、矢印のように右側のサブピクセルに続いて、左のサブピクセルの順に充電される。ゲート駆動部14は、データ電圧に同期するゲートパルスを順次出力する。

10

#### 【0082】

奇数目の水平ラインにおいて、第1TFT(T11)は、第1ゲートライン(G1)からの第1ゲートパルスに应答して、第1データライン(D1)を介して供給される+Rデータ電圧を第1サブピクセルに供給する。第2TFT(T12)は、第2ゲートライン(G2)からの第2ゲートパルスに应答して、第1データライン(D1)を介して供給される+Gデータ電圧を第2サブピクセルに供給する。第1サブピクセルは、奇数目の水平期間の前半1/2水平期間の間+Rデータ電圧を充電する。続いて、第2サブピクセルは、奇数目の水平期間の後半1/2水平期間の間+Gデータ電圧を充電する。第3TFT(T13)は、第1ゲートパルスに应答して、第2データライン(D2)を介して供給される-Bデータ電圧を第3サブピクセルに供給する。第4TFT(T14)は、第2ゲートパルスに应答して、第2データライン(D2)を介して供給される-Wデータ電圧を第4サブピクセルに供給する。第3サブピクセルは、奇数目の水平期間の前半1/2水平期間の間-Bデータ電圧を充電する。続いて、第4サブピクセルは、奇数目の水平期間の後半1/2水平期間の間-Wデータ電圧を充電する。第5TFT(T15)は、第1ゲートパルスに应答して、第3データライン(D3)を介して供給される+Rデータ電圧を第5サブピクセルに供給する。第6TFT(T16)は、第2ゲートパルスに应答して、第3データライン(D3)を介して供給される+Gデータ電圧を第6サブピクセルに供給する。第5サブピクセルは、奇数目の水平期間の前半1/2水平期間の間+Rデータ電圧を充電する。続いて、第6サブピクセルは、奇数目の水平期間の後半1/2水平期間の間+Gデータ電圧を充電する。第7TFT(T17)は、第1ゲートパルスに应答して、第4データライン(D4)を介して供給される-Bデータ電圧を第7サブピクセルに供給する。第8TFT(T18)は、第2ゲートパルスに应答して、第4データライン(D4)を介して供給される-Wデータ電圧を第8サブピクセルに供給する。第7サブピクセルは、奇数目の水平期間の前半1/2水平期間の間-Bデータ電圧を充電する。続いて、第8サブピクセルは、第1水平期間の後半1/2水平期間の間-Wデータ電圧を充電する。

20

30

40

#### 【0083】

偶数目の水平ラインにおいて、第1TFT(T21)は、第3ゲートライン(G3)からの第3ゲートパルスに应答して、第1データライン(D1)を介して供給される-Bデータ電圧を第1サブピクセルに供給する。第2TFT(T22)は、第4ゲートライン(G4)からの第4ゲートパルスに应答して、第1データライン(D1)を介して供給される-Wデータ電圧を第2サブピクセルに供給する。第1サブピクセルは、偶数目の水平期間の前半1/2水平期間の間-Bデータ電圧を充電する。続いて、第2サブピクセルは、偶数目の水平期間の後半1/2水平期間の間-Wデータ電圧を充電する。第3TFT(T23)は、第3ゲートパルスに应答して、第2データライン(D2)を介して供給される

50

+ R データ電圧を第 3 サブピクセルに供給する。第 4 T F T ( T 2 4 ) は、第 4 ゲートパルスに  
 応答して、第 2 データライン ( D 2 ) を介して供給される + G データ電圧を第 4 サ  
 ブピクセルに供給する。第 3 サブピクセルは、偶数目の水平期間の前半 1 / 2 水平期間の  
 間 + R データ電圧を充電する。続いて、第 4 サブピクセルは、偶数目の水平期間の後半 1  
 / 2 水平期間の間 + G データ電圧を充電する。第 5 T F T ( T 2 5 ) は、第 3 ゲートパ  
 ルスに  
 応答して、第 3 データライン ( D 3 ) を介して供給される - B データ電圧を第 5 サ  
 ブピクセルに供給する。第 6 T F T ( T 2 6 ) は、第 4 ゲートパルスに  
 応答して、第 3 デ  
 ータライン ( D 3 ) を介して供給される - W データ電圧を第 6 サブピクセルに供給する。第  
 5 サブピクセルは、偶数目の水平期間の前半 1 / 2 水平期間の間 - B データ電圧を充電す  
 る。続いて、第 6 サブピクセルは、偶数目の水平期間の後半 1 / 2 水平期間の間 - W デ  
 ータ電圧を充電する。第 7 T F T ( T 2 7 ) は、第 3 ゲートパルスに  
 応答して、第 4 デ  
 ータライン ( D 4 ) を介して供給される + R データ電圧を第 7 サブピクセルに供給する。第 8  
 T F T ( T 2 8 ) は、第 4 ゲートパルスに  
 応答して、第 4 デ  
 ータライン ( D 4 ) を介して供給される + G データ電圧を第 8 サブピクセルに供給する。第 7 サ  
 ブピクセルは、偶数  
 目の水平期間の前半 1 / 2 水平期間の間 + R データ電圧を充電する。続いて、第 8 サ  
 ブピクセルは、偶数  
 目の水平期間の後半 1 / 2 水平期間の間 + G データ電圧を充電する。

10

【 0 0 8 4 】

図 7 は、本発明の第 4 の実施の形態に係るピクセルアレイの一部を示す等価回路図であ  
 る。

【 0 0 8 5 】

図 7 を参照すると、ピクセルアレイの隣接する 3 つの水平ラインにおいて、サブピクセル  
 のカラーの各々は、ダイヤモンドの形で配置される。

20

【 0 0 8 6 】

D R D タイプのピクセルアレイを実現するために、T F T は、データライン ( D 1 ~ D  
 6 ) に沿ってジグザグ状に配置される。1 つのデータラインを挟んで左右に隣接するサブ  
 ピクセルは、そのデータラインからのデータ電圧を順次充電して 1 つのデータラインを共  
 有する。ソースドライブ I C の出力チャンネルは、データライン ( D 1 ~ D 6 ) に 1 対 1 で  
 接続される。

【 0 0 8 7 】

ソースドライブ I C において、奇数目の出力チャンネルを介して出力されるデータ電圧と  
 、偶数目の出力チャンネルを介して出力されるデータ電圧は、極性が互いに反対である。  
 したがって、ソースドライブ I C の出力チャンネルから同時に出力されるデータ電圧の水平  
 極性パターンは、第 N フレーム期間に「 + - + - 」が繰り返されるパターンであり、第 N  
 + 1 フレーム期間に「 - + - + 」が繰り返されるパターンである。

30

【 0 0 8 8 】

ソースドライブ I C の各々において、左右に隣接する 2 つのサブピクセルに充電される  
 同じ極性のデータ電圧が 1 水平期間 ( 1 H ) 内に連続的に出力される。1 つのデータライ  
 ンを介して 1 水平期間 ( 1 H ) 内に 2 つのサブピクセルに同じ極性のデータ電圧が供給さ  
 れる。したがって、データ駆動部 1 2 のソースドライブ I C の各々は、水平 1 ドットと垂  
 直 2 ドットインバージョン ( H 1 dot & V 2 dot inversion ) にデータ電圧の極性を反転さ  
 せる。

40

【 0 0 8 9 】

ソースドライブ I C から水平 1 ドットと垂直 2 ドットインバージョンで極性が反転され  
 るデータ電圧がデータラインに供給される時、D R D タイプのピクセルアレイ構造により  
 、ピクセルアレイの極性パターンは、水平 2 ドットと垂直 2 ドットインバージョン ( H 2  
 dot & V 2 dot inversion ) である。

【 0 0 9 0 】

ピクセルアレイの奇数目の水平ラインにおいて、第 4 i + 1 サブピクセルのカラーは第  
 1 カラー ( R ) であり、第 4 i + 2 サブピクセルのカラーは第 2 カラー ( G ) である。ピ  
 クセルアレイの奇数目の水平ラインにおいて、第 4 i + 3 サブピクセルのカラーは第 3 カ

50

ラー（G）であり、第4*i*+4サブピクセルのカラーは第4カラー（W）である。

【0091】

ピクセルアレイの偶数目の水平ラインにおいて、第4*i*+1サブピクセルのカラーは第3カラー（B）であり、第4*i*+2サブピクセルのカラーは第4カラー（W）である。ピクセルアレイの偶数目の水平ラインにおいて、第4*i*+3サブピクセルのカラーは第1カラー（R）であり、第4*i*+4サブピクセルのカラーは第2カラー（G）である。

【0092】

図7に示されたサブピクセルとデータラインの接続関係をTF Tを中心に説明する。以下、+R（またはG、B、W）データ電圧は正極性R（またはG、B、W）データ電圧であり、-R（またはG、B、W）データ電圧は負極性R（またはG、B、W）データ電圧である。ピクセルアレイの奇数目の水平ラインに配置されたTF Tを、左から右に向かう方向に沿って配列された順に4つのTF TをT11~T14とする。ピクセルアレイの偶数目の水平ラインに配置されたTF Tを、左から右に向かう方向に沿って配列された順に4つのTF TをT21~T24とする。

【0093】

ソースドライブICは、第Nフレーム期間の間に奇数目の出力チャネルを介して+データ電圧をデータライン（D1、D3、D5）に出力し、偶数目の出力チャネルを介して-データ電圧をデータライン（D2、D4、D6）に出力する。データ電圧は、ピクセルアレイの水平ラインの各々で矢印のように左のサブピクセルに続いて右側のサブピクセルの順に充電される。

【0094】

奇数目の水平ラインにおいて、第1TF T（T11）は、第1ゲートライン（G1）からの第1ゲートパルスに応答して、第1データライン（D1）を介して供給される+Rデータ電圧を第1サブピクセルに供給する。第2TF T（T12）は、第2ゲートライン（G2）からの第2ゲートパルスに応答して、第1データライン（D1）を介して供給される+Gデータ電圧を第2サブピクセルに供給する。第1サブピクセルは、奇数目の水平期間の前半1/2水平期間の間+Rデータ電圧を充電する。続いて、第2サブピクセルは、奇数目の水平期間の後半1/2水平期間の間+Gデータ電圧を充電する。第3TF T（T13）は、第1ゲートパルスに応答して、第2データライン（D2）を介して供給される-Bデータ電圧を第3サブピクセルに供給する。第4TF T（T14）は、第2ゲートパルスに応答して、第2データライン（D2）を介して供給される-Wデータ電圧を第4サブピクセルに供給する。第3サブピクセルは、奇数目の水平期間の前半1/2水平期間の間-Bデータ電圧を充電する。続いて、第4サブピクセルは、奇数目の水平期間の後半1/2水平期間の間-Wデータ電圧を充電する。

【0095】

偶数目の水平ラインにおいて、第1TF T（T21）は、第3ゲートライン（G3）からの第3ゲートパルスに応答して、第1データライン（D1）を介して供給される-Bデータ電圧を第1サブピクセルに供給する。第2TF T（T22）は、第4ゲートライン（G4）からの第4ゲートパルスに応答して、第1データライン（D1）を介して供給される-Wデータ電圧を第2サブピクセルに供給する。第1サブピクセルは、偶数目の水平期間の前半1/2水平期間の間-Bデータ電圧を充電する。続いて、第2サブピクセルは、偶数目の水平期間の後半1/2水平期間の間-Wデータ電圧を充電する。第3TF T（T23）は、第3ゲートパルスに応答して、第2データライン（D2）を介して供給される+Rデータ電圧を第3サブピクセルに供給する。第4TF T（T24）は、第4ゲートパルスに応答して、第2データライン（D2）を介して供給される+Gデータ電圧を第4サブピクセルに供給する。第3サブピクセルは、偶数目の水平期間の前半1/2水平期間の間+Rデータ電圧を充電する。続いて、第4サブピクセルは、偶数目の水平期間の後半1/2水平期間の間+Gデータ電圧を充電する。

【0096】

図8は、本発明の第5の実施の形態に係るピクセルアレイの一部を示す等価回路図であ

る。

【0097】

図8を参照すると、ピクセルアレイの隣接する3つの水平ラインにおいて、サブピクセルのカラーの各々は、ダイヤモンドの形で配置される。

【0098】

DRDタイプのピクセルアレイを実現するために、TFTは、データライン(D1~D6)に沿ってジグザグ状に配置される。1つのデータラインを挟んで左右に隣接するサブピクセルは、そのデータラインからのデータ電圧を順次充電して1つのデータラインを共有する。ソースドライブICの出力チャンネルは、データライン(D1~D6)に1対1で接続される。

10

【0099】

ソースドライブICにおいて、第4i+1と第4i+2出力チャンネルを介して出力されるデータ電圧と、第4i+3と第4i+4出力チャンネルを介して出力されるデータ電圧は、極性が互いに反対である。したがって、ソースドライブICの出力チャンネルから同時に出力されるデータ電圧の水平極性パターンは、第Nフレーム期間に「++--」が繰り返されるパターンであり、第N+1フレーム期間に「--++」が繰り返されるパターンである。

【0100】

ソースドライブICの各々において、左右に隣接する2つのサブピクセルに充電される同じ極性のデータ電圧が1水平期間(1H)内に連続的に出力される。1つのデータラインを介して1水平期間(1H)内に2つのサブピクセルに同じ極性のデータ電圧が供給される。したがって、データ駆動部12のソースドライブICの各々は、水平2ドットと垂直2ドットインバージョン(H2 dot & V2 dot inversion)にデータ電圧の極性を反転させる。

20

【0101】

ソースドライブICから水平2ドットと垂直2ドットインバージョンに極性が反転されるデータ電圧がデータラインに供給される時DRDタイプのピクセルアレイ構造により、ピクセルアレイの極性パターンは水平4ドットと垂直2ドットインバージョン(H4 dot & V2 dot inversion)である。

【0102】

ピクセルアレイの奇数目の水平ラインにおいて、第4i+1サブピクセルのカラーは第1カラー(R)であり、第4i+2サブピクセルのカラーは第2カラー(G)である。ピクセルアレイの奇数目の水平ラインにおいて、第4i+3サブピクセルのカラーは第3カラー(G)であり、第4i+4サブピクセルのカラーは第4カラー(W)である。

30

【0103】

ピクセルアレイの偶数目の水平ラインにおいて、第4i+1サブピクセルのカラーは第3カラー(B)であり、第4i+2サブピクセルのカラーは第4カラー(W)である。ピクセルアレイの偶数目の水平ラインにおいて、第4i+3サブピクセルのカラーは第1カラー(R)であり、第4i+4サブピクセルのカラーは第2カラー(G)である。

【0104】

図8に示されたサブピクセルとデータラインの接続関係をTFTを中心に説明する。以下、+R(またはG、B、W)データ電圧は正極性R(またはG、B、W)データ電圧であり、-R(またはG、B、W)データ電圧は負極性R(またはG、B、W)データ電圧である。ピクセルアレイの奇数目の水平ラインに配置されたTFTを、左から右に向かう方向に沿って配列された順に8つのTFTをT11~T18とする。ピクセルアレイの偶数目の水平ラインに配置されたTFTを、左から右に向かう方向に沿って配列された順に8つのTFTをT21~T28とする。

40

【0105】

ソースドライブICは、第Nフレーム期間の間、第4i+1と第4i+2の出力チャンネルを介して+データ電圧をデータライン(D1、D2、D5、D6)に出力し、第4i+

50

3と第4 i + 4の出力チャンネルを介して - データ電圧をデータライン ( D 3、D 4 ) に出力する。データ電圧は、矢印のようにピクセルアレイの水平ラインの各々から、左側のサブピクセルに続いて右側のサブピクセルの順に充電される。

【 0 1 0 6 】

奇数目の水平ラインにおいて、第1 T F T ( T 1 1 ) は、第1ゲートライン ( G 1 ) からの第1ゲートパルスにตอบสนองして、第1データライン ( D 1 ) を介して供給される + R データ電圧を第1サブピクセルに供給する。第2 T F T ( T 1 2 ) は、第2ゲートライン ( G 2 ) からの第2ゲートパルスにตอบสนองして、第1データライン ( D 1 ) を介して供給される + G データ電圧を第2サブピクセルに供給する。第1サブピクセルは、奇数目の水平期間の前半 1 / 2 水平期間の間 + R データ電圧を充電する。続いて、第2サブピクセルは、奇数目の水平期間の後半 1 / 2 水平期間の間 + G データ電圧を充電する。第3 T F T ( T 1 3 ) は、第1ゲートパルスにตอบสนองして、第2データライン ( D 2 ) を介して供給される + B データ電圧を第3サブピクセルに供給する。第4 T F T ( T 1 4 ) は、第2ゲートパルスにตอบสนองして、第2データライン ( D 2 ) を介して供給される + W データ電圧を第4サブピクセルに供給する。第3サブピクセルは、奇数目の水平期間の前半 1 / 2 水平期間の間 + B データ電圧を充電する。続いて、第4サブピクセルは、奇数目の水平期間の後半 1 / 2 水平期間の間 + W データ電圧を充電する。第5 T F T ( T 1 5 ) は、第1ゲートパルスにตอบสนองして、第3データライン ( D 3 ) を介して供給される - R データ電圧を第5サブピクセルに供給する。第6 T F T ( T 1 6 ) は、第2ゲートパルスにตอบสนองして、第3データライン ( D 3 ) を介して供給される - G データ電圧を第6サブピクセルに供給する。第5サブピクセルは、奇数目の水平期間の前半 1 / 2 水平期間の間 - R データ電圧を充電する。続いて、第6サブピクセルは、奇数目の水平期間の後半 1 / 2 水平期間の間 - G データ電圧を充電する。第7 T F T ( T 1 7 ) は、第1ゲートパルスにตอบสนองして、第4データライン ( D 4 ) を介して供給される - B データ電圧を第7サブピクセルに供給する。第8 T F T ( T 1 8 ) は、第2ゲートパルスにตอบสนองして、第4データライン ( D 4 ) を介して供給される - W データ電圧を第8サブピクセルに供給する。第7サブピクセルは、奇数目の水平期間の前半 1 / 2 水平期間の間 - B データ電圧を充電する。続いて、第8サブピクセルは、第1水平期間の後半 1 / 2 水平期間の間 - W データ電圧を充電する。

【 0 1 0 7 】

偶数目の水平ラインにおいて、第1 T F T ( T 2 1 ) は、第3ゲートライン ( G 3 ) からの第3ゲートパルスにตอบสนองして、第1データライン ( D 1 ) を介して供給される - B データ電圧を第1サブピクセルに供給する。第2 T F T ( T 2 2 ) は、第4ゲートライン ( G 4 ) からの第4ゲートパルスにตอบสนองして、第1データライン ( D 1 ) を介して供給される - W データ電圧を第2サブピクセルに供給する。第1サブピクセルは、偶数目の水平期間の前半 1 / 2 水平期間の間 - B データ電圧を充電する。続いて、第2サブピクセルは、偶数目の水平期間の後半 1 / 2 水平期間の間 - W データ電圧を充電する。第3 T F T ( T 2 3 ) は、第3ゲートパルスにตอบสนองして、第2データライン ( D 2 ) を介して供給される - R データ電圧を第3サブピクセルに供給する。第4 T F T ( T 2 4 ) は、第4ゲートパルスにตอบสนองして、第2データライン ( D 2 ) を介して供給される - G データ電圧を第4サブピクセルに供給する。第3サブピクセルは、偶数目の水平期間の前半 1 / 2 水平期間の間 - R データ電圧を充電する。続いて、第4サブピクセルは、偶数目の水平期間の後半 1 / 2 水平期間の間 - G データ電圧を充電する。第5 T F T ( T 2 5 ) は、第3ゲートパルスにตอบสนองして、第3データライン ( D 3 ) を介して供給される + B データ電圧を第5サブピクセルに供給する。第6 T F T ( T 2 6 ) は、第4ゲートパルスにตอบสนองして、第3データライン ( D 3 ) を介して供給される + W データ電圧を第6サブピクセルに供給する。第5サブピクセルは、偶数目の水平期間の前半 1 / 2 水平期間の間 + B データ電圧を充電する。続いて、第6サブピクセルは、偶数目の水平期間の後半 1 / 2 水平期間の間 + W データ電圧を充電する。第7 T F T ( T 2 7 ) は、第3ゲートパルスにตอบสนองして、第4データライン ( D 4 ) を介して供給される + R データ電圧を第7サブピクセルに供給する。第8 T F T ( T 2 8 ) は、第4ゲートパルスにตอบสนองして、第4データライン ( D 4 ) を介して

供給される + G データ電圧を第 8 サブピクセルに供給する。第 7 サブピクセルは、偶数目の水平期間の前半 1 / 2 水平期間の間 + R データ電圧を充電する。続いて、第 8 サブピクセルは、偶数目の水平期間の後半 1 / 2 水平期間の間 + G データ電圧を充電する。

【 0 1 0 8 】

図 9 は、本発明の第 6 の実施の形態に係るピクセルアレイの一部を示す等価回路図である。

【 0 1 0 9 】

図 9 を参照すると、ピクセルアレイの隣接する 3 つの水平ラインでサブピクセルのカラーの各々は、ダイヤモンドの形で配置される。

【 0 1 1 0 】

D R D タイプのピクセルアレイを実現するために、T F T は、データライン ( D 1 ~ D 6 ) に沿ってジグザグ状に配置される。1 つのデータラインを挟んで左右に隣接するサブピクセルは、そのデータラインからのデータ電圧を順次充電して 1 つのデータラインを共有する。ソースドライブ I C の出力チャンネルは、データライン ( D 1 ~ D 6 ) に 1 対 1 で接続される。

【 0 1 1 1 】

ソースドライブ I C は、4 出力チャンネル周期で水平極性パターンを反転させる。例えば、第 N フレーム期間の間、ソースドライブ I C の第  $8 i + 1$  乃至第  $8 i + 4$  の出力チャンネルを介して出力されるデータ電圧の水平極性パターンは、「+ - + -」であり、第  $8 i + 5$  乃至第  $8 i + 8$  出力チャンネルを介して出力されるデータ電圧の水平極性パターンは「- + - +」である。第 N + 1 フレーム期間の間、ソースドライブ I C の第  $8 i + 1$  乃至第  $8 i + 4$  の出力チャンネルを介して出力されるデータ電圧の水平極性パターンは「- + - +」であり、第  $8 i + 5$  乃至第  $8 i + 8$  出力チャンネルを介して出力されるデータ電圧の水平極性パターンは、「+ - + -」である。したがって、第 2 ピクセルグループ ( H 4 C H 2 ) の極性パターンは、第 1 ピクセルグループ ( H 4 C H 1 ) の極性パターンの反転極性パターンである。第 1 及び第 2 ピクセルグループ ( H 4 C H 1 ) との間の境界を基準として第 1 ピクセルグループ ( H 4 C H 1 ) の T F T 配置と第 2 ピクセルグループ ( H 4 C H 1 ) の T F T の配置は左右対称である。

【 0 1 1 2 】

ソースドライブ I C の各々において、左右に隣接する 2 つのサブピクセルに充電される同じ極性のデータ電圧が 1 水平期間 ( 1 H ) 内に連続的に出力される。1 つのデータラインを介して 1 水平期間 ( 1 H ) 内に 2 つのサブピクセルに同じ極性のデータ電圧が供給される。したがって、データ駆動部 1 2 のソースドライブ I C の各々は、水平 1 ドットと垂直 2 ドットインバージョン ( H 1 dot & V 2 dot inversion ) にデータ電圧の極性を反転させる。

【 0 1 1 3 】

ソースドライブ I C から水平 1 ドットと垂直 2 ドットインバージョンに極性が反転されるデータ電圧がデータラインに供給される時、D R D タイプのピクセルアレイ構造により、ピクセルアレイの極性パターンは、水平 2 ドットと垂直 2 ドットインバージョン ( H 2 dot & V 2 dot inversion ) である。

【 0 1 1 4 】

ピクセルアレイの奇数目の水平ラインにおいて、第  $4 i + 1$  サブピクセルのカラーは第 1 カラー ( R ) であり、第  $4 i + 2$  サブピクセルのカラーは第 2 カラー ( G ) である。ピクセルアレイの奇数目の水平ラインにおいて、第  $4 i + 3$  サブピクセルのカラーは第 3 カラー ( G ) であり、第  $4 i + 4$  サブピクセルのカラーは第 4 カラー ( W ) である。

【 0 1 1 5 】

ピクセルアレイの偶数目の水平ラインにおいて、第  $4 i + 1$  サブピクセルのカラーは第 3 カラー ( B ) であり、第  $4 i + 2$  サブピクセルのカラーは第 4 カラー ( W ) である。ピクセルアレイの偶数目の水平ラインにおいて、第  $4 i + 3$  サブピクセルのカラーは第 1 カラー ( R ) であり、第  $4 i + 4$  サブピクセルのカラーは第 2 カラー ( G ) である。

10

20

30

40

50

## 【0116】

図9に示されたサブピクセルとデータラインの接続関係をTFTを中心に説明する。以下、+R(またはG、B、W)のデータ電圧は正極性R(またはG、B、W)データ電圧であり、-R(またはG、B、W)データ電圧は負極性R(またはG、B、W)データ電圧である。ピクセルアレイの奇数目の水平ラインに配置されたTFTを、左から右に向かう方向に沿って配列された順に8つのTFTをT11~T18とする。ピクセルアレイの偶数目の水平ラインに配置されたTFTを、左から右に向かう方向に沿って配列された順に8つのTFTをT21~T28とする。

## 【0117】

ソースドライブICは、第Nフレーム期間の間に奇数目の出力チャンネルを介して+データ電圧をデータライン(D1、D3、D5)に出力し、偶数目の出力チャンネルを介して-データ電圧をデータライン(D2、D4、D6)に出力する。ソースドライブICの第8i+1、第8i+4、第8i+6、及び第8i+7出力チャンネルを介して出力されるデータ電圧は、矢印のように左のサブピクセルに続いて右側のサブピクセルの順に充電される。一方、ソースドライブICの第8i+2、第8i+3、第8i+5、及び第8i+8出力チャンネルを介して出力されるデータ電圧は、矢印のように右側のサブピクセルに続いて、左のサブピクセルの順に充電される。ゲート駆動部14は、データ電圧に同期されるゲートパルスを順次出力する。

10

## 【0118】

奇数目の水平ラインにおいて、第1TFT(T11)は、第1ゲートライン(G1)からの第1ゲートパルスにตอบสนองして、第1データライン(D1)を介して供給される+Rデータ電圧を第1サブピクセルに供給する。第2TFT(T12)は、第2ゲートライン(G2)からの第2ゲートパルスにตอบสนองして、第1データライン(D1)を介して供給される+Gデータ電圧を第2サブピクセルに供給する。第1サブピクセルは、奇数目の水平期間の前半1/2水平期間の間+Rデータ電圧を充電する。続いて、第2サブピクセルは、奇数目の水平期間の後半1/2水平期間の間+Gデータ電圧を充電する。第3TFT(T13)は、第2ゲートパルスにตอบสนองして、第2データライン(D2)を介して供給される-Bデータ電圧を第3サブピクセルに供給する。第4TFT(T14)は、第1ゲートパルスにตอบสนองして、第2データライン(D2)を介して供給される-Wデータ電圧を第4サブピクセルに供給する。第4サブピクセルは、奇数目の水平期間の前半1/2水平期間の間-Wデータ電圧を充電する。続いて、第3サブピクセルは、奇数目の水平期間の後半1/2水平期間の間-Bデータ電圧を充電する。第5TFT(T15)は、第2ゲートパルスにตอบสนองして、第3データライン(D3)を介して供給される+Rデータ電圧を第5サブピクセルに供給する。第6TFT(T16)は、第1ゲートパルスにตอบสนองして、第3データライン(D3)を介して供給される+Gデータ電圧を第6サブピクセルに供給する。第6サブピクセルは、奇数目の水平期間の前半1/2水平期間の間+Gデータ電圧を充電する。続いて、第5サブピクセルは、奇数目の水平期間の後半1/2水平期間の間+Rデータ電圧を充電する。第7TFT(T17)は、第1ゲートパルスにตอบสนองして、第4データライン(D4)を介して供給される-Bデータ電圧を第7サブピクセルに供給する。第8TFT(T18)は、第2ゲートパルスにตอบสนองして、第4データライン(D4)を介して供給される-Wデータ電圧を第8サブピクセルに供給する。第7サブピクセルは、奇数目の水平期間の前半1/2水平期間の間-Bデータ電圧を充電する。続いて、第8サブピクセルは、第1水平期間の後半1/2水平期間の間-Wデータ電圧を充電する。

20

30

40

## 【0119】

偶数目の水平ラインにおいて、第1TFT(T21)は、第3ゲートライン(G3)からの第3ゲートパルスにตอบสนองして、第1データライン(D1)を介して供給される-Bデータ電圧を第1サブピクセルに供給する。第2TFT(T22)は、第4ゲートライン(G4)からの第4ゲートパルスにตอบสนองして、第1データライン(D1)を介して供給される-Wデータ電圧を第2サブピクセルに供給する。第1サブピクセルは、偶数目の水平期間の前半1/2水平期間の間-Bデータ電圧を充電する。続いて、第2サブピクセルは、

50

偶数目の水平期間の後半 1 / 2 水平期間の間 - W データ電圧を充電する。第 3 T F T ( T 2 3 ) は、第 4 ゲートパルスに应答して、第 2 データライン ( D 2 ) を介して供給される + R データ電圧を第 3 サブピクセルに供給する。第 4 T F T ( T 2 4 ) は、第 3 ゲートパルスに应答して、第 2 データライン ( D 2 ) を介して供給される + G データ電圧を第 4 サブピクセルに供給する。第 4 サブピクセルは、偶数目の水平期間の前半 1 / 2 水平期間の間 + G データ電圧を充電する。続いて、第 3 サブピクセルは、偶数目の水平期間の後半 1 / 2 水平期間の間 + R データ電圧を充電する。第 5 T F T ( T 2 5 ) は、第 4 ゲートパルスに应答して、第 3 データライン ( D 3 ) を介して供給される - B データ電圧を第 5 サブピクセルに供給する。第 6 T F T ( T 2 6 ) は、第 3 ゲートパルスに应答して、第 3 データライン ( D 3 ) を介して供給される - W データ電圧を第 6 サブピクセルに供給する。第 6 サブピクセルは、偶数目の水平期間の前半 1 / 2 水平期間の間 - W データ電圧を充電する。続いて、第 5 サブピクセルは、偶数目の水平期間の後半 1 / 2 水平期間の間 - B データ電圧を充電する。第 7 T F T ( T 2 7 ) は、第 3 ゲートパルスに应答して、第 4 データライン ( D 4 ) を介して供給される + R データ電圧を第 7 サブピクセルに供給する。第 8 T F T ( T 2 8 ) は、第 4 ゲートパルスに应答して、第 4 データライン ( D 4 ) を介して供給される + G データ電圧を第 8 サブピクセルに供給する。第 7 サブピクセルは、偶数目の水平期間の前半 1 / 2 水平期間の間 + R データ電圧を充電する。続いて、第 8 サブピクセルは、偶数目の水平期間の後半 1 / 2 水平期間の間 + G データ電圧を充電する。

10

## 【 0 1 2 0 】

ピクセルの各々が、4 カラーのサブピクセルに分かれる。水平解像度の低下なしで、ピクセルを配置するために、奇数目のピクセルの各々は、図 1 0 及び図 1 1 のように隣接した奇数の水平ライン ( L I N E # 1、L I N E # 3 ) と偶数水平ライン ( L I N E # 2、L I N E # 4 ) で三角形または四角形で配置された R G B W サブピクセルを含むことができる。

20

## 【 0 1 2 1 】

R G B W サブピクセルは、図 1 2 に示すように、上部基板 ( S U B S 1 ) に形成されるカラーフィルタ ( C F ) を含む。R G B カラーフィルタは、顔料 ( pigment ) が添加されたアクリル樹脂から形成することができる。W カラーフィルタは、顔料がないアクリル樹脂から形成することができる。W カラーフィルタは、他のカラーフィルタに比べてさらに厚く形成されることことができる。この場合、R G B のサブピクセルと W サブピクセル間セルゲブ ( C G 1、C G 2 ) の差が発生する。

30

## 【 0 1 2 2 】

セルギャップの違いにより、R G B サブピクセルと W サブピクセル間で液晶の位相遅延値が変わり R G B サブピクセルに比べて W サブピクセルの光強度が変わることがある。本発明は、W サブピクセルをライン状に配置せずに六角形またはダイヤモンドの形で配置して、R G B サブピクセルに比べて W サブピクセルがさらに目立って見られる現象を防止することができる。

## 【 0 1 2 3 】

図 1 2 において、「 B M 」は、ブラックマトリックス ( Black matrix ) であり、「 C S 」は、カラムスペーサー ( Column spacer ) である。「 P A C ( Photo-acryl ) 」は、下部基板 ( S U B S 2 ) に形成された T F T アレイを覆う有機保護膜である。

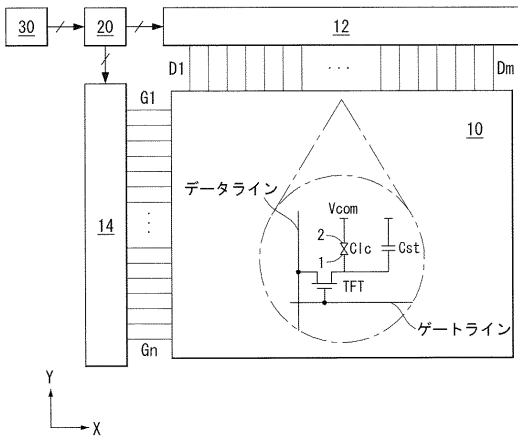
40

## 【 0 1 2 4 】

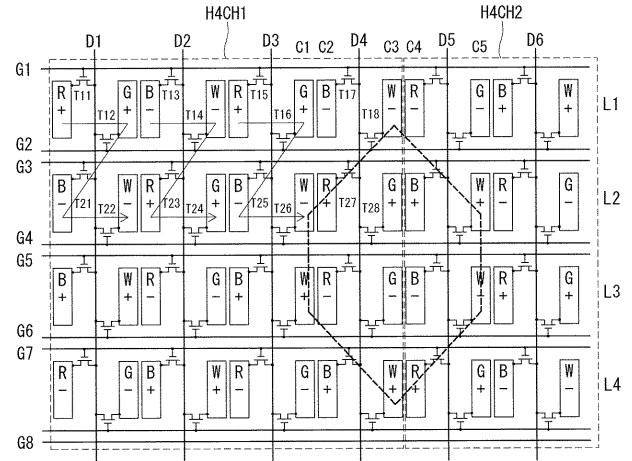
前述したように、本発明は、各カラーごとの R G B W サブピクセルを六角形またはダイヤモンドの形で配置する。その結果、本発明は、R G B W 型の表示装置において、ラインノイズ、カラーの歪みなどの画質の低下なしで、優れた表示品質を実現することができる。

。

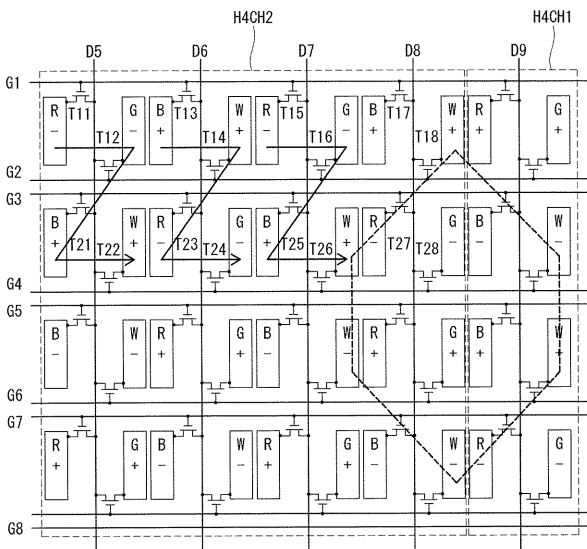
【図1】



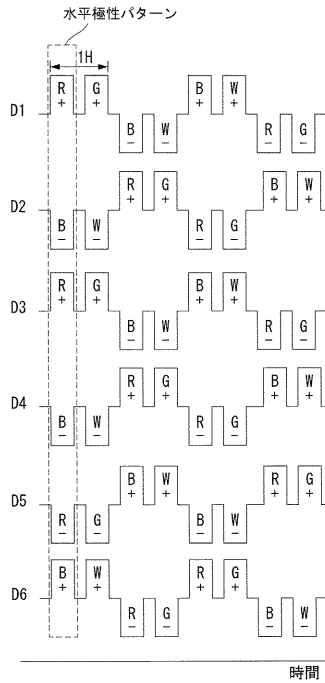
【図2A】



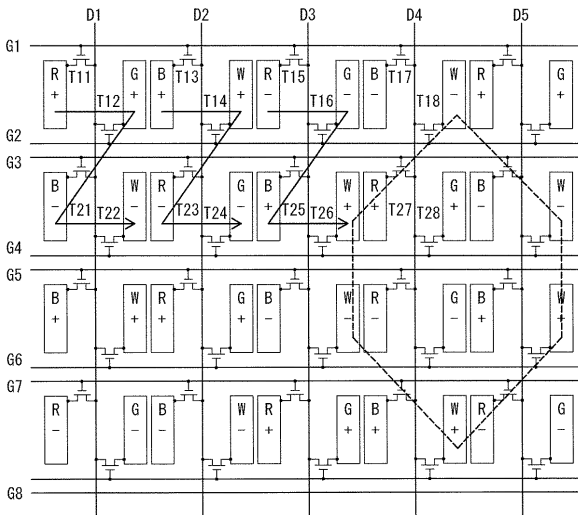
【図2B】



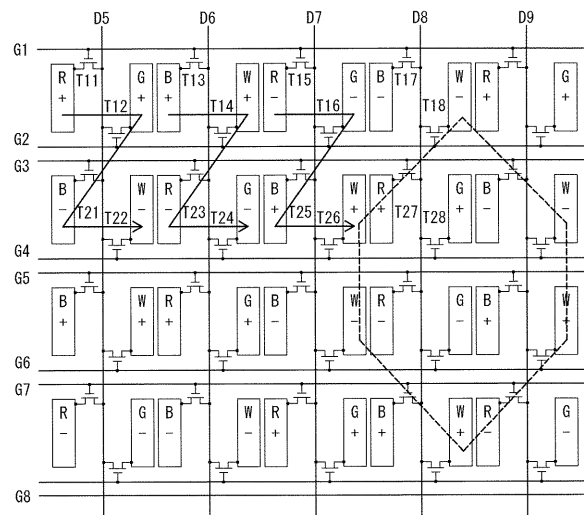
【図3】



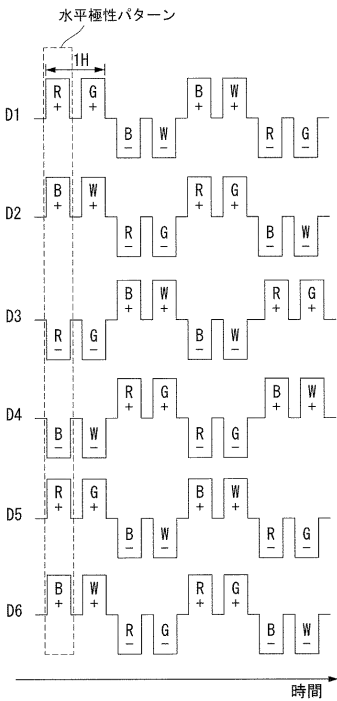
【図 4 A】



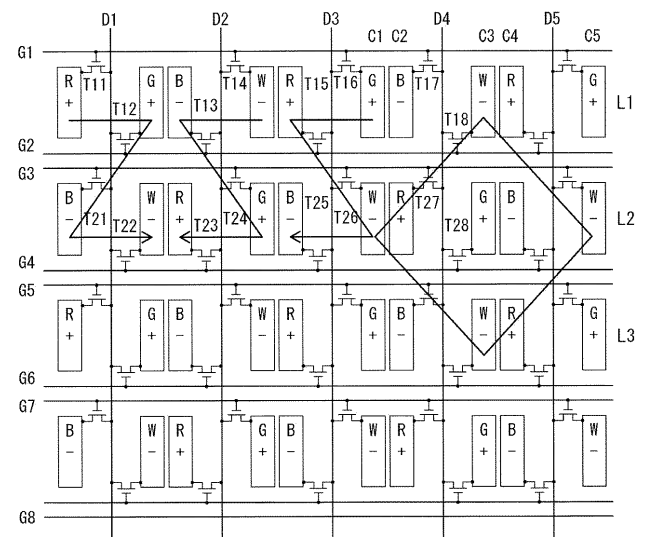
【図 4 B】



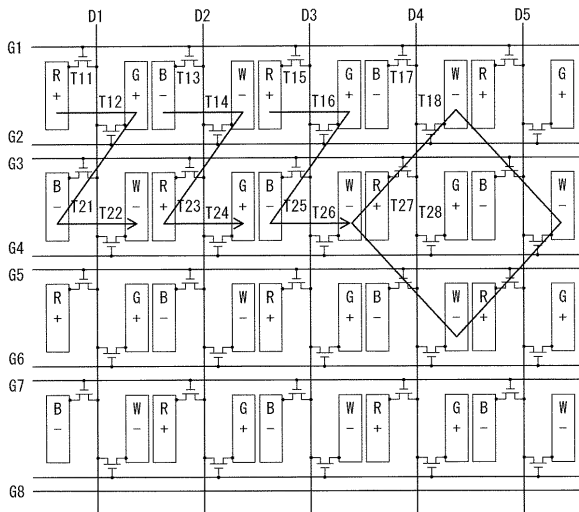
【図 5】



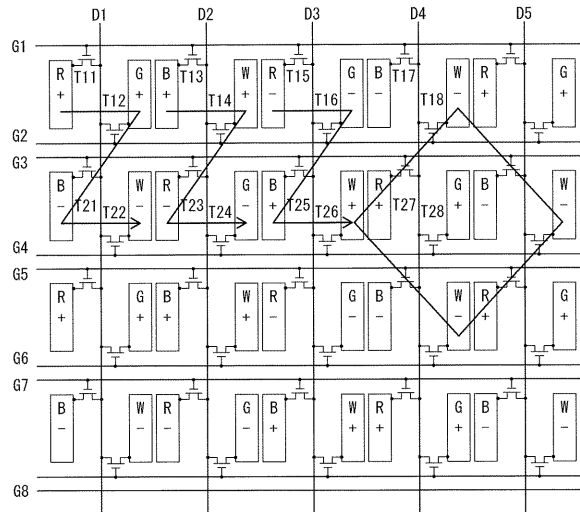
【図 6】



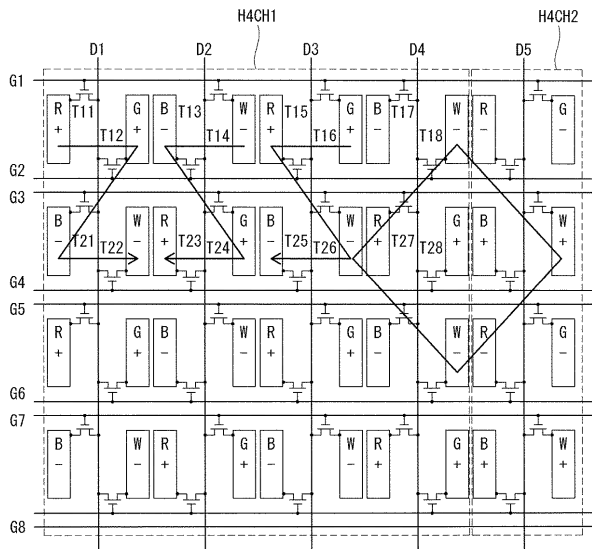
【図 7】



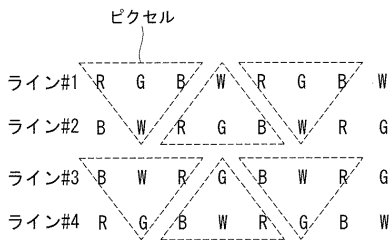
【図 8】



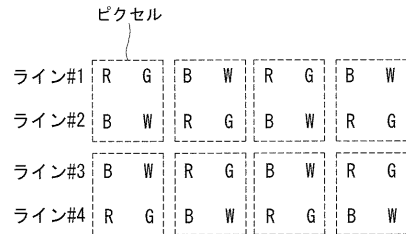
【図 9】



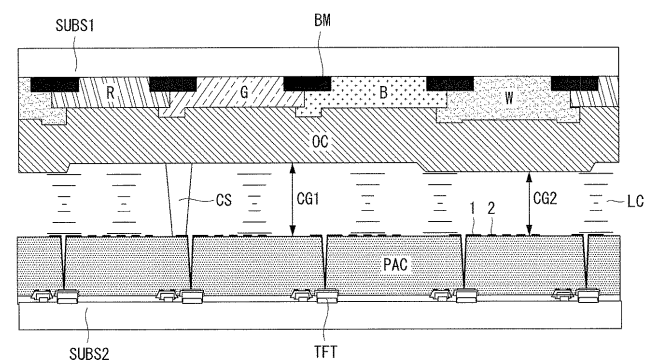
【図 10】



【図 11】



【図 12】



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
G 0 2 F 1/1335 (2006.01)	G 0 9 G 3/20	6 2 3 Y 5 C 0 9 4
G 0 2 F 1/1368 (2006.01)	G 0 9 G 3/20	6 2 2 P
	G 0 9 G 3/20	6 2 3 D
	G 0 9 G 3/20	6 2 1 B
	G 0 9 G 3/20	6 4 2 D
	G 0 9 F 9/30	3 3 8
	G 0 2 F 1/133	5 1 0
	G 0 2 F 1/1335	5 0 5
	G 0 2 F 1/1368	
	G 0 2 F 1/133	5 5 0

(74)代理人 100188329

弁理士 田村 義行

(74)代理人 100188514

弁理士 松岡 隆裕

(74)代理人 100194939

弁理士 別所 公博

(72)発明者 ドックニ、ユ

大韓民国、1 2 0 - 1 3 0 ソウル、ソデムン - グ、ブクカジュワ - ドン 4 6 0、イーランドヒ  
ガーデン・アパートメント 1 0 2 - 3 0 1

(72)発明者 ウォンホ、リ

大韓民国、4 1 3 - 0 1 2 キョンギ - ド、パジュ - シ、クムチョン 2 - ドン、プーンリム・ア  
イ - ウォン・アパートメント 1 0 5 - 2 0 0 2

Fターム(参考) 2H191 FA08Y FA09Y GA17 GA19 LA19

2H192 AA24 CC24 CC62 EA43 EA53 EA54 GD61

2H193 ZA04 ZA07 ZC13 ZD16 ZD17 ZF21 ZF31

5C006 AA22 AC24 AC27 AF42 AF43 AF85 BB16 BB21 BC23 FA22

FA42 FA43 FA51

5C080 AA10 BB05 CC03 DD01 EE30 FF11 JJ02 JJ04 JJ06

5C094 AA02 BA03 BA27 BA31 BA43 CA24 FA01

专利名称(译)	表示装置		
公开(公告)号	<a href="#">JP2015129907A</a>	公开(公告)日	2015-07-16
申请号	JP2014114599	申请日	2014-06-03
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	ドックニユ ウォンホリ		
发明人	ドックニ、ユ ウォンホ、リ		
IPC分类号	G09F9/302 G09G3/36 G09G3/20 G09F9/30 G02F1/133 G02F1/1335 G02F1/1368		
CPC分类号	G09G3/3607 G09G3/3614 G09G2300/0426 G09G2300/0439 G09G2300/0452 G09G2310/0297 G09G2320/0242 G09G2320/0247		
FI分类号	G09F9/302.C G09G3/36 G09G3/20.642.K G09G3/20.642.A G09G3/20.624.B G09G3/20.623.Y G09G3/20.622.P G09G3/20.623.D G09G3/20.621.B G09G3/20.642.D G09F9/30.338 G02F1/133.510 G02F1/1335.505 G02F1/1368 G02F1/133.550		
F-TERM分类号	2H191/FA08Y 2H191/FA09Y 2H191/GA17 2H191/GA19 2H191/LA19 2H192/AA24 2H192/CC24 2H192/CC62 2H192/EA43 2H192/EA53 2H192/EA54 2H192/GD61 2H193/ZA04 2H193/ZA07 2H193/ZC13 2H193/ZD16 2H193/ZD17 2H193/ZF21 2H193/ZF31 5C006/AA22 5C006/AC24 5C006/AC27 5C006/AF42 5C006/AF43 5C006/AF85 5C006/BB16 5C006/BB21 5C006/BC23 5C006/FA22 5C006/FA42 5C006/FA43 5C006/FA51 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD01 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ06 5C094/AA02 5C094/BA03 5C094/BA27 5C094/BA31 5C094/BA43 5C094/CA24 5C094/FA01 2H291/FA08Y 2H291/FA09Y 2H291/GA17 2H291/GA19 2H291/LA19		
代理人(译)	Kajinami秩序 上田俊一 吉田纯一郎 田村善之		
优先权	1020130168562 2013-12-31 KR		
其他公开文献	JP5947833B2		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

显示面板和使用该显示面板的显示装置包括多条数据线和与数据线交叉的多条栅极线。像素阵列，包括以矩阵形式排列并连接到数据线和栅极线的多个像素，每个像素被分成具有第一颜色的第一子像素，具有第二颜色的第二子像素，具有第三颜色的第三子像素和具有第四颜色的第四子像素，其中像素阵列的水平线中的两个相邻子像素共享多条数据线的数据线;其中，像素阵列的多个像素的子像素被布置成使得具有相同颜色并且布置在像素阵列的四个相邻水平线中的子像素形成六边形形状。

(21) 出願番号	特願2014-114599 (P2014-114599)	(71) 出願人	501426046
(22) 出願日	平成26年6月3日 (2014. 6. 3)		エルジー ディスプレイ カンパニー リ
(31) 優先権主張番号	10-2013-0168562		ミテッド
(32) 優先日	平成25年12月31日 (2013. 12. 31)		大韓民国 ソウル、ヨンドゥンポング、ヨ
(33) 優先権主張国	韓国 (KR)		ウイーテロ 128
		(74) 代理人	100110423
			弁理士 曾我 道治
		(74) 代理人	100111648
			弁理士 梶並 順
		(74) 代理人	100147566
			弁理士 上田 俊一
		(74) 代理人	100161171
			弁理士 吉田 潤一郎
		(74) 代理人	100117776
			弁理士 武井 義一

最終頁に続く