

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5771365号

(P5771365)

(45) 発行日 平成27年8月26日 (2015. 8. 26)

(24) 登録日 平成27年7月3日 (2015. 7. 3)

(51) Int. Cl. F I
GO 2 F 1/1343 (2006. 01) GO 2 F 1/1343
GO 2 F 1/1368 (2006. 01) GO 2 F 1/1368

請求項の数 15 (全 23 頁)

(21) 出願番号	特願2010-141711 (P2010-141711)	(73) 特許権者	512187343
(22) 出願日	平成22年6月22日 (2010. 6. 22)		三星ディスプレイ株式会社
(65) 公開番号	特開2011-113081 (P2011-113081A)		Samsung Display Co., Ltd.
(43) 公開日	平成23年6月9日 (2011. 6. 9)		大韓民国京畿道龍仁市器興区三星二路95
審査請求日	平成22年6月22日 (2010. 6. 22)		95, Samsung 2 Ro, Giheung-Gu, Yongin-City
審判番号	不服2014-4691 (P2014-4691/J1)		, Gyeonggi-Do, Korea
審判請求日	平成26年3月11日 (2014. 3. 11)	(74) 代理人	110000981
(31) 優先権主張番号	10-2009-0113587		アイ・ピー・ディー国際特許業務法人
(32) 優先日	平成21年11月23日 (2009. 11. 23)	(72) 発明者	太 勝奎
(33) 優先権主張国	韓国 (KR)		大韓民国京畿道龍仁市器興区農書洞山24
(31) 優先権主張番号	10-2009-0113589	(72) 発明者	金 徳會
(32) 優先日	平成21年11月23日 (2009. 11. 23)		大韓民国京畿道龍仁市器興区農書洞山24
(33) 優先権主張国	韓国 (KR)		
(31) 優先権主張番号	10-2010-0028545		
(32) 優先日	平成22年3月30日 (2010. 3. 30)		
(33) 優先権主張国	韓国 (KR)		最終頁に続く

(54) 【発明の名称】 中小型液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

第 1 基板と、

前記第 1 基板の第 1 領域に形成される薄膜トランジスタと、

前記第 1 基板の第 2 領域に形成されるストーリッジキャパシタと、

前記第 1 基板と対向する全面に形成され、パターンのない共通電極を含む第 2 基板と、
 前記第 1 基板と前記第 2 基板との間に位置し、液晶ドメインを形成する液晶分子を固定させる反応性メソゲンと、を備え、

前記ストーリッジキャパシタの第 1 電極及び第 2 電極は透明導電性物質で形成され、

前記ストーリッジキャパシタの第 1 及び 2 電極と重畳される第 2 領域上に画素電極が形成され、

前記ストーリッジキャパシタの第 2 電極と前記画素電極との間に液晶ドメインを形成するための陥入パターンを含み、

前記陥入パターンによって露出される第 2 電極の領域上にコンタクト電極がさらに形成され、

平面的に同一の面積を持つ領域で、前記陥入パターン上の前記画素電極の面積は、前記陥入パターン以外の平坦な領域上の前記画素電極の面積よりも大きい、中小型液晶表示装置。

【請求項 2】

前記薄膜トランジスタは、

10

20

ゲート電極と、
前記ゲート電極及び絶縁層を間に置いて形成されるソース電極及びドレイン電極が含まれて構成されることを特徴とする請求項 1 に記載の中小型液晶表示装置。

【請求項 3】

前記ゲート電極は、
前記第 1 電極と同一層に形成されることを特徴とする請求項 2 に記載の中小型液晶表示装置。

【請求項 4】

前記ゲート電極は、
透明導電性物質及び低抵抗金属の積層構造で具現されることを特徴とする請求項 2 に記載の中小型液晶表示装置。 10

【請求項 5】

前記ドレイン電極は、
前記第 2 電極の一部領域と重畳されるように形成され、前記第 2 電極と前記ドレイン電極が電氣的に接続されることを特徴とする請求項 2 に記載の中小型液晶表示装置。

【請求項 6】

前記コンタクト電極は、
前記薄膜トランジスタのソース電極及びドレイン電極と同一物質で形成されることを特徴とする請求項 1 に記載の中小型液晶表示装置。

【請求項 7】

前記透明導電性物質は、
インジウムスズ酸化物、スズ酸化物、インジウム亜鉛酸化物、インジウムスズ亜鉛酸化物のうち、いずれか一つを含むことを特徴とする請求項 1 に記載の中小型液晶表示装置。 20

【請求項 8】

前記第 1 領域は非透過領域であり、前記第 2 領域は透過領域であることを特徴とする請求項 1 に記載の中小型液晶表示装置。

【請求項 9】

第 1 基板と、
前記第 1 基板の第 1 領域に形成される薄膜トランジスタと、
前記第 1 基板の第 2 領域に形成されるストーリッジキャパシタと、 30
前記第 1 基板と対向する全面に形成され、パターンのない共通電極を含む第 2 基板と、
を備え、

前記ストーリッジキャパシタの第 1 電極及び第 2 電極は透明導電性物質で形成され、
前記ストーリッジキャパシタの第 1 及び 2 電極と重畳される第 2 領域上に画素電極が形成され、

前記ストーリッジキャパシタの第 2 電極と前記画素電極との間に液晶ドメインを形成するための陥入パターンを含み、

前記陥入パターンによって露出される第 2 電極の領域上にコンタクト電極がさらに形成され、

平面的に同一の面積を持つ領域で、前記陥入パターン上の前記画素電極の面積は、前記陥入パターン以外の平坦な領域上の前記画素電極の面積よりも大きい中小型液晶表示装置であって、 40

第 1 基板は、非透過領域に位置する前記薄膜トランジスタと透過領域に順次位置する透明な前記第 1 電極、誘電膜及び透明な前記第 2 電極を含む前記ストーリッジキャパシタ及び前記画素電極を含み、

前記第 1 基板と前記第 2 基板との間に位置する液晶層および液晶ドメインを形成する液晶分子を固定させる反応性メソゲンを含み、

前記透過領域は前記画素電極と前記共通電極が重畳する領域に定義されることを特徴とする中小型液晶表示装置。

【請求項 10】

前記画素電極は透明な導電性物質を含み、

前記第 1 電極及び前記第 2 電極の中で少なくとも一つと重畳してストーリッジキャパシタとともにキャパシタンスを形成することを特徴とする請求項 9 に記載の中小型液晶表示装置。

【請求項 1 1】

前記第 1 基板の下方に位置するバックライトをさらに含み、

前記バックライトから入射されて前記透過領域内で前記第 1 基板、前記液晶層及び前記第 2 基板を通過した光の透過率は、80%ないし 99.5%であることを特徴とする請求項 9 に記載の中小型液晶表示装置。

【請求項 1 2】

前記誘電膜はシリコン窒化物及びシリコン酸化物からなる群より選択された少なくとも一つを含む膜であることを特徴とする請求項 1 1 に記載の中小型液晶表示装置。

【請求項 1 3】

前記第 1 電極の厚さは 150 Å ないし 1500 Å であり、

絶縁膜の厚さは 400 Å ないし 6000 Å であり、

前記第 2 電極の厚さは 150 Å ないし 1500 Å であることを特徴とする請求項 1 2 に記載の中小型液晶表示装置。

【請求項 1 4】

前記第 1 電極及び前記第 2 電極の中で少なくとも一つは、

前記透過領域の外部まで延長されることを特徴とする請求項 9 に記載の中小型液晶表示装置。

【請求項 1 5】

前記液晶表示装置のサイズは、11 インチ以下であることを特徴とする請求項 9 に記載の中小型液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、中小型液晶表示装置及びその製造方法に関する。より詳細には、画像を具現することができ、ノートブックサイズ以下の大きさを持つ中小型液晶表示装置及びその製造方法に関する。

【背景技術】

【0002】

液晶表示装置は、電界を利用して液晶の光透過率を調節することによって画像を表示する。このような液晶表示装置は、薄膜トランジスタが形成された下部基板とカラーフィルタが形成された上部基板に互いに対向するように配置された画素電極と共通電極との間の電界を制御して液晶を駆動する。

【0003】

このために、液晶表示装置は互いに対向されるように合着された下部基板及び上部基板と、下部基板及び上部基板との間でセルギャップを一定に維持するためのスペーサと、セルギャップに満たされた液晶を備える。

【0004】

上部基板は、カラー具現のためのカラーフィルタ、光漏れ防止のためのブラックマトリックス及び電界を制御するための共通電極と、液晶配向のために塗布された配向膜で構成される。

【0005】

下部基板は、複数の信号配線及び薄膜トランジスタと、薄膜トランジスタと接続された画素電極と、液晶配向のために塗布された配向膜で構成される。また、下部基板は画素電極に充電された画素電圧信号が、次の電圧信号が充電されるまで安定的に維持されるようにするストーリッジキャパシタをさらに備える。

【0006】

10

20

30

40

50

ストーリッジキャパシタは、絶縁膜を間に置いてストーリッジ下部電極及びストーリッジ上部電極が重畳されることで形成される。ここで、ストーリッジキャパシタは、画素電圧信号を安定的に維持すると同時に高解像度に適用可能な大きい容量値が要求される。しかし、ストーリッジキャパシタの容量値を増やすためにストーリッジ上/下部電極の重畳面積を広げることになれば、上/下部電極が占める面積ほど開口率が低下されるという問題がある。

【0007】

一方、液晶表示装置の動作モードの中でVAモードの液晶表示装置の一種であるPVAモード(Patterned Vertical Alignment)は、パターンニングされた透明電極を利用して液晶分子を互いに異なる方向に配列させて、液晶ドメインを形成することで、液晶表示装置の視野角を向上させることができる。この際、前記PVAモードの液晶表示装置を製造するためには、前記パターンニングされた透明電極を形成する工程を伴う必要がある。

10

【0008】

また、PVAモードの他の形態で、対向基板に突起を形成し、前記突起の形成された基板上に共通電極層を形成して液晶ドメインを形成することで液晶表示装置の視野角を向上させることができる。しかし、この場合にもまた前記突起を形成するための別途の工程を伴う必要がある。

【発明の概要】

【発明が解決しようとする課題】

20

【0009】

上記のように液晶表示装置の液晶ドメインを形成するためには、透明電極をパターンニングする工程及び/または突起を形成する工程をさらに遂行しなければならないので、液晶表示装置の製造工数が増加する。また、表示基板及び対向基板のアセンブリー工程で前記表示基板と前記対向基板のミスアラインは、前記表示基板の画素電極と前記対向基板の共通電極のパターンのミスアラインにつながって正常な液晶ドメインを形成することができない。さらに、前記透明電極のパターンニング及び前記突起の形成は、液晶表示装置の開口率を低下させる要因となる。

【0010】

そこで、本発明は前記問題を鑑みてなされたものであって、その目的は、開口率及び静電容量を向上させる中小型液晶表示装置及びその製造方法を提供することである。

30

【課題を解決するための手段】

【0011】

上記目的を達成するために本発明の実施例による中小型液晶表示装置によれば、第1基板と、前記第1基板の第1領域に形成される薄膜トランジスタと、前記第1基板の第2領域に形成されるストーリッジキャパシタとを備え、前記ストーリッジキャパシタの第1電極及び第2電極は透明導電性物質で形成される。

【0012】

また、前記ストーリッジキャパシタの第1及び2電極と重畳される第2領域上に画素電極がさらに形成されて、前記ストーリッジキャパシタの第2電極と画素電極との間に液晶ドメインを形成するための陥入パターンを含むドメイン形成層が形成される。

40

【0013】

また、前記第1基板と対向する全面に形成された共通電極を含む第2基板と、前記第1基板と前記第2基板との間に位置し、液晶ドメインを形成する液晶分子を固定させる反応性メソゲン(Reactive mesogen; RM)を持つ液晶層が含まれる。

【0014】

また、前記薄膜トランジスタは、ゲート電極と、前記ゲート電極及び絶縁層を間に置いて形成されるソース電極及びドレイン電極が含まれて構成され、前記ゲート電極は前記第1電極と同一層に形成されて、前記ゲート電極は透明導電性物質及び低抵抗金属の積層構造で具現される。

50

【0015】

また、前記ドレイン電極は前記第2電極の一部領域と重畳されるように形成され、前記第2電極と前記ドレイン電極が電氣的に接続され、前記陥入パターンによって露出される第2電極の領域上にコンタクト電極がさらに形成される。

【0016】

また、前記コンタクト電極は、前記薄膜トランジスタのソース電極及びドレイン電極と同一物質で形成され、前記透明導電性物質はインジウムスズ酸化物 (Indium Tin Oxide; ITO)、と、スズ酸化物 (Tin Oxide; TO) と、インジウム亜鉛酸化物 (Indium Zinc Oxide; IZO)、インジウムスズ亜鉛酸化物 (Indium Tin Zinc Oxide; ITZO) のうち、いずれか一つで具現される。

10

【0017】

また、本発明の実施例による液晶表示装置の製造方法は、第1基板上に薄膜トランジスタのゲート電極及びストーリッジキャパシタの第1電極を形成する段階と、前記第1電極と重畳される第1絶縁層上にストーリッジキャパシタの第2電極を形成する段階と、前記第2電極の一部を露出させる陥入パターンが形成された第2絶縁層及びドメイン形成層を形成する段階と、前記第2電極と重畳される前記ドメイン形成層上に画素電極を形成する段階とが含まれ、前記ストーリッジキャパシタの第1電極及び第2電極は透明導電性物質で形成されることを特徴とする。

【0018】

20

また、前記第1基板と対向する全面に共通電極を含む第2基板が位置される段階と、前記第1基板と前記第2基板との間に位置し、液晶ドメインを具現する液晶分子を固定させる反応性メソゲンを持つ液晶層が形成される段階とがさらに含まれる。

【0019】

また、前記ゲート電極及び第1電極はハーフトーンマスク工程を利用して同一層上で具現され、前記ゲート電極は透明導電性物質及び低抵抗金属の積層構造でなる。

【0020】

また、前記ゲート電極と重畳される上部または下部に半導体層が形成される段階と、前記半導体層と電氣的に連結されるソース及びドレイン電極が形成される段階とがさらに含まれ、前記陥入パターンによって露出する第2電極の領域上にコンタクト電極を形成する段階がさらに含まれる。ここで、前記コンタクト電極は薄膜トランジスタのソース電極及びドレイン電極と同一物質で形成される。

30

【0021】

さらに、本発明の他の実施例による中小型液晶表示装置は、非透過領域に位置する薄膜トランジスタと、透過領域に順次位置する透明な第1電極、誘電膜及び透明な第2電極を含むストーリッジキャパシタ及び画素電極を含む第1基板と、第2基板と対向して共通電極を含む第2基板、及び前記第1基板と前記第2基板との間に位置する液晶層を含み、前記透過領域は前記画素電極と前記共通電極が重畳する領域に定義される。

【0022】

また、前記画素電極は透明な導電性物質を含み、前記第1電極及び前記第2電極の中で少なくとも一つと重畳してストーリッジキャパシタとともにキャパシタンスを形成する。

40

【0023】

また、前記第1基板の下方に位置するバックライトをさらに含み、前記バックライトから入射されて前記透過領域内で前記第1基板、前記液晶層及び前記第2基板を通過した光の透過率は、80%ないし99.5%であり、誘電膜はシリコン窒化物及びシリコン酸化物からなる群より選択された少なくとも一つを含む膜でなる。

【0024】

また、前記第1電極の厚さは150 Åないし1500 Åで、前記絶縁膜の厚さは400 Åないし6000 Åであり、前記第2電極の厚さは150 Åないし1500 Åである。

【0025】

50

また、前記第1電極及び前記第2電極の中で少なくとも一つは、前記透過領域の外部まで延長され、前記液晶表示装置は11インチ以下の中小型液晶表示装置である。

【発明の効果】

【0026】

以上のように、本発明の実施例によれば、ストーリッジキャパシタの下部電極及び上部電極を透明導電性物質で形成して画素の透過領域P全体に対応される広さを持つように形成することができ、これによって開口率及び十分な静電容量を確保することができる。

【0027】

また、共通電極に別途のパターンなしにも液晶ドメインを形成することができ、これによって液晶表示装置の上下版ミスアラインの原因を源泉的にとり除くことで、製造工程の信頼性を向上させることができる。さらに、共通電極にパターンを形成するための別途のパターニング工程を省略することで、製造工程を単純化させることができる。これによって、表示装置の生産性及び表示品質を向上させることができる。

【図面の簡単な説明】

【0028】

【図1】本発明の実施例による液晶表示装置の断面図である。

【図2】本発明の他の実施例による液晶表示装置の平面図である。

【図3A】図2のI-I'線に沿って切った断面図である。

【図3B】図2のII-II'線に沿って切った断面図である。

【図3C】図3Bに示された表示装置に電圧が印加された状態の断面図である。

【図4A】図1の実施例による液晶表示装置の製造工程を示す断面図である。

【図4B】図1の実施例による液晶表示装置の製造工程を示す断面図である。

【図4C】図1の実施例による液晶表示装置の製造工程を示す断面図である。

【図4D】図1の実施例による液晶表示装置の製造工程を示す断面図である。

【図4E】図1の実施例による液晶表示装置の製造工程を示す断面図である。

【図5A】図2及び図3に示された本発明の実施例による液晶表示装置の製造工程を示す断面図である。

【図5B】図2及び図3に示された本発明の実施例による液晶表示装置の製造工程を示す断面図である。

【図5C】図2及び図3に示された本発明の実施例による液晶表示装置の製造工程を示す断面図である。

【図5D】図2及び図3に示された本発明の実施例による液晶表示装置の製造工程を示す断面図である。

【図5E】図2及び図3に示された本発明の実施例による液晶表示装置の製造工程を示す断面図である。

【図6A】図2及び図3に示された本発明の他の実施例による液晶表示装置の製造工程を示す断面図である。

【図6B】図2及び図3に示された本発明の他の実施例による液晶表示装置の製造工程を示す断面図である。

【図6C】図2及び図3に示された本発明の他の実施例による液晶表示装置の製造工程を示す断面図である。

【図6D】図2及び図3に示された本発明の他の実施例による液晶表示装置の製造工程を示す断面図である。

【図6E】図2及び図3に示された本発明の他の実施例による液晶表示装置の製造工程を示す断面図である。

【図6F】図2及び図3に示された本発明の他の実施例による液晶表示装置の製造工程を示す断面図である。

【発明を実施するための形態】

【0029】

以下、添付された図面を参照して本発明の実施例による中小型液晶表示装置及びその製

10

20

30

40

50

造方法について詳細に説明する。ここで、i) 添付された図面に示された形状、大きさ、割合、角度、個数などは、概略的なこもので多少変更されることもありえる。ii) 図面は、観察者の視線から図示されるから図面を説明する方向や位置は観察者の位置によって多様に変更されうる。iii) 図面番号が違って同一部分に対しては同一の図面符号が使われることがある。iv) '含む'、'持つ'、'からなる'などが使われる場合、'～のみ'が使われない以上、他の部分が加えられることがあり得る。v) 単数に説明される場合複数にも解釈されることがある。vi) 形状、大きさの比較、位置関係などが'略'、'実質的'などに説明されなくても通常の誤差範囲が含まれるように解釈される。vii) '～後'、'～前'、'次いでに'、'そして'、'ここで'、'後続して'、'この時'などの用語が使われても時間的位置を限定する意味として使われるのではない。viii) '第1'、'第2'、'第3'などの用語は、単に区分の便宜のために選択的、交換的または反復的に使われており、限定的意味として解釈されない。ix) '～上に'、'～上部に'、'～下部に'、'～横に'など、二つの部分の位置関係が説明される場合'すぐ'が使われない以上二つの部分の間に一つ以上の他の部分が位置することもできる。x) 部分らが'～または'で連結される場合部分ら単独のみならず、組合せも含まれるように解釈されるが、'～または、～のうちいずれか1つ'で連結される場合、部分ら単独のみに解釈される。

10

【0030】

(中小型液晶表示装置)

図1は、本発明の実施例による液晶表示装置の断面図である。図1に示された実施例は、TN、VAモードなどで具現される液晶表示装置をその例にして、説明の便宜のために薄膜トランジスタ及びストーリッジキャパシタを含む下部基板を図示する。

20

【0031】

図1を参照すれば、本発明の実施例による液晶表示装置は、下部基板10と、下部基板10の第1領域に形成される薄膜トランジスタTF T、及び第2領域に形成されるストーリッジキャパシタC s tとを備える。

【0032】

薄膜トランジスタTF Tは、下部基板10上に形成されるゲート電極12と、ゲート電極12上に形成されるゲート絶縁膜18、ゲート絶縁膜18上に形成される半導体層23と、半導体層23上に形成されるソース電極26及びドレイン電極28を備える。

30

【0033】

ゲート電極12は、ゲートライン(図示せず)と電氣的に接続され、前記ゲートラインからゲート信号の供給を受ける。ゲート絶縁膜18は、ゲート電極12上に形成されてゲート電極12とソース/ドレイン電極26、28を電氣的に絶縁する。

【0034】

半導体層23は、ソース電極26及びドレイン電極28の間に導通チャネルを形成する。このために、半導体層23は活性層20と、活性層20とソース電極26及びドレイン電極28の間に形成されるオミック接触層22を備える。活性層20は、不純物がドーピングされていない非晶質シリコンで形成され、オミック接触層22は、N型またはP型不純物がドーピングされた非晶質シリコンで形成される。このような半導体層23は、ゲート電極12にゲート信号が供給される時、ソース電極26に供給された電圧をドレイン電極28に供給する。

40

【0035】

ストーリッジキャパシタC s tは、ゲート絶縁膜18を間に置いてストーリッジ下部電極30とストーリッジ上部電極25が重畳されて形成される。ストーリッジ下部電極30はゲート電極12と同一層に透明導電性物質で形成される。例えば、ストーリッジ下部電極30は、ITO、TO、IZO、ITZOで形成することができる。

【0036】

ストーリッジ上部電極25は、ストーリッジ下部電極30と重畳されるように位置され、ドレイン電極28と電氣的に接続される。ストーリッジ上部電極25は、ストーリッジ

50

下部電極 30 と同一の透明導電性物質で形成される。このようなストーリッジ上部電極 25 はコンタクトホール 40 を介して画素電極 42 と電氣的に接続される。このために、ストーリッジ上部電極 25 上にはコンタクトホール 40 によって露出するようにコンタクト電極 32 が追加に形成される。

【0037】

コンタクト電極 32 は、透明導電性物質より抵抗の低い物質で形成される。例えば、コンタクト電極 32 はドレイン電極 28 と同一物質で形成されてストーリッジ上部電極 25 の抵抗を低める役目を遂行する。コンタクト電極 32 は、画素電極 42 と電氣的に接続される。

【0038】

ストーリッジ上部電極 25 と画素電極 42 との間には、保護膜 38 が形成される。実際に、保護膜 38 はソース電極 26、ドレイン電極 28、ストーリッジ上部電極 25 及びコンタクト電極 32 を覆うように形成される。すなわち、図 1 に示された実施例はストーリッジキャパシタを構成する電極 25、30 が透明導電性物質で具現されることを特徴とする。

【0039】

一般に、液晶表示装置は画面の大きさに対して 11 インチを基準とし、これより大きければ大型液晶表示装置、これより小さければ中小型液晶表示装置に区分する。この時、前記中小型液晶表示装置は TV などに採用される大型液晶表示装置に比べて画素の大きさが小さく、このため、前記ストーリッジキャパシタが画素の透過領域に位置される。ここで、前記透過領域は下部基板 10 に形成された画素電極 42 と上部基板（図示せず）に形成された共通電極（図示せず）が重畳される領域を意味する。すなわち、前記ストーリッジキャパシタを構成する電極等が不透明金属で形成される場合、前記中小型液晶表示装置の透過領域が減ることになり、開口率が顕著に低下されるという短所がある。

【0040】

そこで、本発明の実施例では前記ストーリッジキャパシタを構成する電極 25、30 が透明導電性物質で具現されることによって前記開口率低下の問題を解決できるようになる。

【0041】

図 2 は、本発明の他の実施例による中小型液晶表示装置の平面図である。図 3 A は、図 2 の I-I' 線に沿って切った断面図である。図 3 B は図 1 の I I-I I' 線に沿って切った断面図である。

【0042】

この時、図 2 及び図 3 に示された実施例は、液晶ドメインを形成して視野角を向上させる HVA モード (High Vertical Alignment Mode) をその例として説明する。

【0043】

また、図 3 A 及び 3 B での液晶層は、画素電極と共通電極の間に電圧が印加されていない状態を示す。説明の便宜のために図 3 A 及び 3 B では非晶質シリコンを含む半導体層を持って、ボトム (Bottom) ゲートの構造を持つ薄膜トランジスタを説明する。ただし、本発明の実施例は前記薄膜トランジスタに限定されるのではない。

【0044】

図 2、3 A 及び 3 B を参照すれば、表示装置は第 1 基板 100、第 2 基板 200 及び液晶層 300 を含む。第 1 基板 100 は、第 1 ベース部材 110、第 1 ゲート線 GL1、第 2 ゲート線 GL2、ストーリッジ線 STL、第 1 絶縁層 120、第 1 データ線 DL1、第 2 データ線 DL2、スイッチング素子である薄膜トランジスタ SW、第 2 絶縁層 140、ドメイン形成層 150、画素電極 PE 及び第 1 配向膜 AL1 を含む。

【0045】

ストーリッジ線 STL は、画素電極 PE と重畳されるストーリッジキャパシタの第 1 電極 160 と連結されうる。第 1 電極 160 と画素電極 PE との間に第 1 電極 160 と少な

10

20

30

40

50

くとも一部が重畳されるように前記ストーリッジキャパシタの第2電極170が位置することができる。前記ストーリッジキャパシタに含まれた第1電極160及び第2電極170によって各画素のストーリッジキャパシタンス C_{st} が具現されうる。

【0046】

前述したように中小型サイズ（11インチ以下）の液晶表示装置は、TVサイズ以上の大型液晶表示装置より画素のサイズが小さい。また、ストーリッジキャパシタが画素の透過領域Pに位置する。これによりストーリッジキャパシタの第1電極160及び第2電極170が不透明導電性物質を含む場合、透過率が顕著に低下される。

【0047】

液晶表示装置では、有機電界発光表示装置とは違って第1基板100の下方に位置して光を提供するバックライトユニット（図示せず）を採用する。したがって、有機発光物質から直接光が発光される有機発光装置とは違って、液晶表示装置ではバックライトユニットから提供された光が透過される透過率が相対的に重要である。

【0048】

したがって、所望の透過率を維持するためには、不透明導電性物質を含む第1電極160及び第2電極170の広さを十分に拡張させることができないか、制限的に拡張させるしかない。このような不透明導電性物質を含む第1電極160及び第2電極170の制限的拡張によってストーリッジキャパシタのキャパシタンスを十分に確保しにくい。

【0049】

本発明の実施例によれば、ストーリッジキャパシタの第1電極160及び第2電極170のうち、少なくとも一つは透明導電性物質を含むことができる。一例として、第1電極160及び第2電極170はそれぞれ透明導電性物質及び不透明導電性物質を含むことができる。

【0050】

他の例として、第1電極160及び第2電極170はそれぞれ不透明導電性物質及び透明導電性物質を含むことができる。また、他の例として、第1電極160及び第2電極170はすべて透明導電性物質を含むことができる。この場合、第1電極160及び第2電極170のうち少なくとも一つの広さを増加させても透過率の低下が相対的に少ない。したがって、透過率の低下による問題を相対的に少なく考慮しながら第1電極160及び第2電極170の間のキャパシタンスを高めるために、第1電極160及び第2電極170の広さを増加させることができる。

【0051】

画素電極PEは、実質的に透過領域Pに対応されうる。ここで、第1電極160及び第2電極170のうち少なくとも一つを画素電極PEと実質的に対応するように延長することができる。これと異なるように、第1電極160及び第2電極170のうち少なくとも一つが画素電極PEより広く形成されうる。この場合、第1電極160及び第2電極170のうち少なくとも一つは非透過領域に位置するブラックマトリックスパターン220と重畳することができる。

【0052】

画素の透過領域Pに実質的に対応する画素電極PEと重畳されるように透過領域P全体に対応される広さで、第1電極160及び第2電極170のうち少なくとも一つを形成しても透過率の低下が相対的に少ない。したがって、透過率の低下による問題を相対的に少なく考慮して設計を変更することができるという長所がある。また、第1電極160及び第2電極170のうち一つを非透過領域まで拡張させてキャパシタンスを伸ばすこともできる。

【0053】

前記透明導電性物質の例としては、インジウムスズ酸化物、スズ酸化物、インジウム亜鉛酸化物、インジウムスズ亜鉛酸化物などを含むことができる。これらは単独または混合して使用することができる。

【0054】

第1及び第2ゲート線GL1、GL2は、第1ベース部材110上に第1方向D1に沿って延長することができる。第1及び第2データ線DL1、DL2は、第1方向D1と異なる第2方向D2に互いに実質的に平行に配列されうる。第2方向D2は、例えば、第1方向D1と垂直方向でありえる。ストーリッジ線STLは、第1及び第2ゲート線GL1、GL2の間に配置され、第1方向D1に沿って延長されうる。第1絶縁層120は、第1及び第2ゲート線GL1、GL2とストーリッジ線STL及び第1電極160を覆うように第1ベース部材110上に形成されうる。

【0055】

第1及び第2データ線DL1、DL2は、第1絶縁層120上に第2方向D2に沿って延長され、第1及び第2データ線DL1、DL2はそれぞれ第1及び第2ゲート線GL1、GL2及びストーリッジ線STLと交差することができる。第1基板100は第1及び第2ゲート線GL1、GL2と第1及び第2データ線DL1、DL2によって画素領域が区画されうる。前記画素領域のうち透過領域Pに画素電極PEが形成されうる。

10

【0056】

上述したように第1及び第2ゲート線GL1、GL2と第1及び第2データ線DL1、DL2に画素領域が区画されうるが、本発明の実施例がこれに限定されるのではない。

【0057】

前記画素領域は、画素電極PE及び第1及び第2電極160、170が形成された透過領域Pと、薄膜トランジスタSWが形成された薄膜トランジスタ領域に分けることができる。

20

【0058】

薄膜トランジスタSWは、第1ゲート線GL1と連結されたゲート電極GE、ゲート電極GEと対応されるように第1絶縁層120上に形成された半導体層130、第1データ線DL1と連結されて半導体層130と重畳されたソース電極SE、ソース電極SE1と離隔されて半導体層130と重畳されたドレイン電極DEを含むことができる。

【0059】

半導体層130は、第1絶縁層120上に順次形成されたアクティブ層130a及びオミックコンタクト層130bを含むことができる。

【0060】

本発明の実施例の場合、ドレイン電極DEの端はストーリッジキャパシタの上部電極である第2電極170と電氣的に連結されうる。

30

【0061】

第2絶縁層140は、第1及び第2データ線DL1、DL2、ソース電極SE、ドレイン電極DEを覆うように第1絶縁層120上に形成されうる。

【0062】

ドメイン形成層150は、第1基板100を平坦化させる役目をするもので、第2絶縁層140上に形成されうる。ドメイン形成層150は、表面から下部方向に陥入されて形成された陥入パターン152を含むことができる。

【0063】

陥入パターン152は、透過領域Pに形成され、透過領域Pの液晶ドメインを形成することができる。陥入パターン152はドット型(Dot Type)で具現されうるし、陥入パターン152が位置された領域に対応されるドメイン形成層150及び第2絶縁層140は開口されて第2電極170が露出されうる。

40

【0064】

ただし、本発明の実施例の場合、開口形状を持つ陥入パターン152領域の下部にコンタクト電極CNTが形成されうる。コンタクト電極CNTは、第2電極170上に島(Island)形態で形成されうる。ここで、コンタクト電極CNTは陥入パターン152によって開口形状を持つ領域に対応される。また、コンタクト電極CNTは前記薄膜トランジスタのソース電極SE及びドレイン電極DEと同一の物質を含むことができる。すなわち、コンタクト電極CNTは低抵抗の金属を含むことができる。

50

【0065】

陥入パターン152は、コンタクト電極CNTの一部を露出させるドット型のホールに形成されうる。陥入パターン152は、有機物質または無機物質を含むことができる。他の実施例において、ドメイン形成層150は、前記有機物質で形成された有機層及び前記無機物質で形成された無機層を含み、前記有機層または無機層に陥入パターン152が形成されうる。

【0066】

画素電極PEは、透過領域Pのドメイン形成層150上に形成される。画素電極PEは、透明導電性物質を含むことができる。画素電極PEは、陥入パターン152を全体的に覆うように形成されうる。画素電極PEは、陥入パターン152を介してコンタクト電極CNTと接触することで、薄膜トランジスタSWと電氣的に連結されうる。

10

【0067】

また、コンタクト電極CNTは、低抵抗の金属を含むことで透明導電性物質を含む第1及び2電極160、170の抵抗値が高くて発生される問題を解決することができる。

【0068】

平面的に同一の面積を持つ領域で、陥入パターン152上の画素電極PEの面積がドメイン形成層150の平坦な領域上に形成された画素電極PEの面積に比べて相対的に広い。これによって、第1基板100と第2基板200との間に電界が形成される場合、陥入パターン152と近い領域の電界の強さが陥入パターン152の形成されていない前記平坦な領域の電界の強さに比べて相対的に大きくなることもあり得る。

20

【0069】

第1配向膜AL1は、画素電極PEを含む第1ベース部材110の全面に形成されうる。第2基板200は、第1基板100と対向する第2ベース部材210、ブラックマトリックスパターン220、第1、第2及び第3カラーフィルター232、234、236、オーバーコーティング層240、共通電極層250及び第2配向膜AL2を含むことができる。第2基板200はオーバーコーティング層240を含まないこともある。

【0070】

ブラックマトリックスパターン220は、第1及び第2ゲート線GL1、GL2、第1及び第2データ線DL1、DL2及び薄膜トランジスタSWが形成された領域と対応する第2ベース部材210上に形成されうる。第1、第2及び第3カラーフィルター232、234、236は、ブラックマトリックスパターン220によって区画される第2ベース部材210の領域に形成されうる。例えば、画素電極PEが形成された透過領域Pと対応する領域の第2ベース部材210上に第1カラーフィルター232が形成されうる。

30

【0071】

第1カラーフィルター232の第1方向D1に第2カラーフィルター234が形成されうるし、第1カラーフィルター232の第1方向D1の反対方向に第3カラーフィルター236が形成されうる。

【0072】

オーバーコーティング層240は、ブラックマトリックスパターン220及び第1、第2及び第3カラーフィルター232、234、236が形成された第2ベース部材210上に形成され、第2基板200を平坦化させることができる。

40

【0073】

共通電極250はオーバーコーティング層240上に形成されうる。共通電極250は、透明導電性物質を含むことができる。

【0074】

本発明の実施例の場合、共通電極250は別途のパターンなしに第2基板200の全面に形成されうる。すなわち、陥入パターン152によって電界の強さを変更することができる画素電極PEとパターンのない共通電極250によって液晶層300の液晶ドメインを形成することができる。

【0075】

50

第2配向膜AL2は、共通電極250が形成された第2ベース部材210上に形成される。第2配向膜AL2は、第2基板200の全面に形成される。

【0076】

液晶層300は、第1基板100と第2基板200との間に位置することができる。液晶層300は、液晶分子310及び反応性メソゲン硬化物(Reactive Mesogen; 320、以下‘RM硬化物’と称する)を含むことができる。

【0077】

液晶分子310は、画素電極PEと共通電極250との間に形成される電界によって配列が変更されることによって光の透過率を調節することができる。液晶分子310は、例えば、負の誘電率異方性を持つことができる。

10

【0078】

画素電極PEと共通電極250との間に電圧が印加されていない状態で、第1基板100及び/または第2基板200と近い液晶分子310は、液晶分子310の長軸が第1ベース部材110及び/または第2ベース部材210の表面を基準に垂直状態に配列される。陥入パターン152と近い液晶分子310の長軸は陥入パターン152を形成するドメイン形成層150の側壁の表面を基準として前記側壁の表面と垂直方向に配列される。

【0079】

RM硬化物320は、液晶分子310の間に位置することができる。RM硬化物320は、画素電極PE及び/または共通電極250と近い液晶分子310との間に位置することができる。具体的に、RM硬化物320は第1配向膜AL1と近い液晶分子310の間に位置することができる。また、RM硬化物320は第2配向膜AL2と近い液晶分子310の間に位置することができる。

20

【0080】

RM硬化物320は、画素電極PEと共通電極250との間に電界が印加されていない場合でも、第1基板100及び/または第2基板200と近い液晶分子310が第1ベース部材110及び/または第2ベース部材210の表面を基準にプレチルト(Pretilt)された状態を維持させることができる。RM硬化物320は、前記表示装置を製造する工程の中で外部光によってRMモノマーらが重合されて形成される。

【0081】

前記外部光としては、例えば、紫外線(Ultra Violet Ray、UV)がある。前記外部光によってRMモノマーらが光反応して前記RMモノマーらが重合されることで液晶分子ら310の間に位置したRM硬化物320が形成される。

30

【0082】

より具体的に、画素電極PEと共通電極250に電圧を印加した状態で約6ないし7分間約10ないし15ジュールの紫外線を照射し、画素電極PEと共通電極250に電圧を印加していない状態で約50分ないし約60分間約15ジュールの強い紫外線を照射してRMモノマーらを画素電極PEと共通電極250に付着されたRM硬化物320に変化させる。

【0083】

もしも、第1電極160及び第2電極170がすべて透明な導電性物質でない反射性または不透明性導電性物質を含む場合、2次にわたった紫外線照射にもRM硬化物320を完全に形成しないか、あるいは、第1電極160及び第2電極170が重畳する領域ではRM硬化物320が付着されないという問題が発生し得る。したがって、本発明の実施例によれば、第1電極160及び第2電極170のうち少なくとも一つを透明な導電性物質を含むようにすることで、RM硬化物の完全たる付着ないし形成をはかっている。

40

【0084】

このような構造による場合、共通電極250に別途のパターンを形成しなくともドメイン形成層150の陥入パターン152によって液晶ドメインを形成することができる。また、共通電極250に別途のパターンがないので、第1基板100と第2基板200のミ

50

スラインの原因をとり除くことができる。また、共通電極 250 をパターニングするための別途のパターニング工程を略することで、製造工程を単純化させることができる。これによって、表示装置の生産性及び表示品質を高めることができる。

【0085】

図 2 及び図 3 に示された実施例では、前記第 1 電極 160 及び第 2 電極 170 の厚さは 150 Å ないし 1500 Å に具現されることが好ましく、前記第 1、2 電極の間に形成された第 1 絶縁膜 120 の厚さは 400 Å ないし 6000 Å に具現されることが好ましい。すなわち、前記第 1、2 電極 160、170 の厚さが 150 Å 以下の場合には厚さがあまり薄くて信頼性の側面から短所があり、1500 Å 以上の場合には厚さがあまり厚くて透過率の側面から短所がある。

10

【0086】

また、前記第 1 絶縁膜 120 の厚さが 400 Å 以下の場合には、厚さがあまり薄くて静電流入の際、前記第 1、2 電極が短絡される原因となることがあり、6000 Å 以上の場合には厚さがあまり厚くて誘電率の側面から前記第 1、2 電極によるキャパシタンスが低くなるという短所がある。

【0087】

上記のように第 1、2 電極 160、170 及び第 1 絶縁膜 120 の厚さが最適化された状態で液晶表示装置が具現される場合、第 1 基板 100 下部に位置したバックライト（図示せず）が前記第 1、2 基板を透過して測定された光透過率は 80 % ないし 99.5 % に至る。

20

【0088】

図 3 C は、図 3 B に示された表示装置に電圧が印加された状態の断面図である。図 3 C を参照すれば、画素電極 P E と共通電極 250 との間に電界が形成された場合、前記画素領域内部での前記電界の方向は第 1 基板 100 及び/または第 2 基板 200 の表面と垂直した方向である。

【0089】

画素電極 P E の端部と共通電極 250 との間では、前記電界の方向がしなうことがある。画素電極 P E 隣近した他の画素電極の端部と共通電極 250 との間においても前記電界の方向がしなうことがある。これによって、互いに隣近する画素電極 P E の間では、液晶分子 310 が共通電極 250 の互いに異なる地点に向けて発散されるように配列されることで、互いに隣近した画素領域の間の液晶ドメインが分割されうる。

30

【0090】

陥入パターン 152 と近い領域の電界模様は、陥入パターン 152 の側壁によるプレチルトによって共通電極 250 の一地点、例えば、陥入パターン 152 と対応する領域の共通電極 250 に向けて収斂するような形状を持つことができる。

【0091】

すなわち、上記のような本発明の実施例による場合、液晶ドメインを形成することで視野角を向上させる H V A モード液晶表示装置を具現するにあたり、各画素のストロージキャパシタの電極として使用される第 1 電極 160 及び第 2 電極 170 をすべて透明導電性物質で形成し、画素領域 P に当たる画素電極と重畳されるように前記画素領域全体に対応される広さで形成することにより、透過率が低下されることを減らし、十分な静電容量を確保することができるようになる。

40

【0092】

（液晶表示装置の製造方法）

以下、図 4 ないし図 6 を参照して本発明の実施例による液晶表示装置の製造方法を説明する。まず、図 4 A ないし 4 E は、図 1 に示された実施例による液晶表示装置の製造工程を示す断面図である。

【0093】

図 4 A を参照すれば、まず、下部基板 10 上の薄膜トランジスタ T F T の形成領域にゲート電極 12 が形成される。ゲート電極 12 はスパッタリング方法などの蒸着方法によ

50

て下部基板 10 上に積層される。このようなゲート電極 12 は、アルミニウム (Al)、モリブデン (Mo)、クロム (Cr)、銅 (Cu) など形成される。

【0094】

ゲート電極 12 が形成された後に蒸着方法によって下部基板上のストーリッジキャパシタ Cst の形成領域にストーリッジ下部電極 30 が形成される。このようなストーリッジ下部電極 30 は、透明導電性物質で形成される。例えば、ストーリッジ下部電極 30 は、ITO、TO、IZO 及び ITZO のうちいずれか一つで形成されうる。

【0095】

ストーリッジ下部電極 30 が形成された後、図 4B のように下部基板 10 上にゲート絶縁膜 18 が形成され、薄膜トランジスタ TFT の形成領域に活性層 20 及びオミック接触層 22 を含む半導体層 23 が形成される。

10

【0096】

ゲート絶縁膜 18 は、下部基板 10 上に PECVD (Plasma Enhanced Chemical Vapor Deposition) などの蒸着方法によって窒化シリコン SiO_x、及び酸化シリコン SiN_x などのような無機絶縁物質が全面蒸着されることで形成される。ゲート絶縁膜 18 が形成された後、非晶質シリコン層、不純物がドーピングされた非晶質シリコン層が順次形成される。

【0097】

次に、フォトリソグラフィ工程、及びエッチング工程で非晶質シリコン層及び不純物がドーピングされた非晶質シリコン層がパターニングされることにより、活性層 20 及びオミック接触層 22 を含む半導体層 23 が形成される。

20

【0098】

半導体層 23 が形成された後、蒸着方法によって図 4C のようにストーリッジキャパシタ Cst 形成領域にストーリッジ上部電極 25 が形成される。このようなストーリッジ上部電極 25 は、透明導電性物質で形成される。例えば、ストーリッジ上部電極 25 は、ITO、TO、IZO 及び ITZO のうちいずれか一つで形成されうる。

【0099】

ストーリッジ上部電極 25 が形成された以後、ソース電極 26、ドレイン電極 28 及びコンタクト電極 32 が形成される。ソース電極 26、ドレイン電極 28 及びコンタクト電極 32 はスパッタリングなどの蒸着方法によって形成される。実質的にソース電極 26、ドレイン電極 28、及びコンタクト電極 32 は金属物質 (例えば、モリブデン (Mo)、モリブデントングステン (MoW)) などで蒸着された後、フォトリソグラフィ工程、及びエッチング工程によってパターニングされることによって形成される。

30

【0100】

ここで、ソース電極 26 とドレイン電極 28 をマスクとして二つの電極 26、28 の間に露出されたオミック接触層 22 を除去して活性層 20 が露出される。そして、ドレイン電極 28 はストーリッジ上部電極 25 と電氣的に接触されうようストーリッジ上部電極 25 と一部重畳されるように形成される。つまり、ソース電極 26 を経由してドレイン電極 28 に供給された画素電圧がストーリッジキャパシタ Cst に充電されるようにドレイン電極 28 とストーリッジ上部電極 25 は電氣的に接続される。また、コンタクト電極 32 は、ストーリッジ上部電極 25 の一部領域に形成される。実際に、コンタクト電極 32 は以後に形成される保護膜 38 のコンタクトホール 40 と重畳される領域に位置される。

40

【0101】

ソース電極 26 及びドレイン電極 28 が形成された後、図 4D のようにソース電極 26、ドレイン電極 28 及びストーリッジ上部電極 25 を覆うように保護膜 38 が形成される。保護膜は PECVD、スピンコーティング (Spin Coating)、スピンレスコーティング (Spinless Coating) などの方法によって形成される。そして、保護膜 38 がフォトリソグラフィ工程及びエッチング工程によってパターニングされることで、コンタクトホール 40 が形成される。ここで、コンタクトホール 40 はコン

50

タクト電極 32 と重畳される領域に位置される。

【0102】

保護膜 38 は、ゲート絶縁膜 18 のような無機絶縁物質で形成されるか、アクリルなどのような有機絶縁物質で形成される。保護膜 38 が形成された後、図 4 E のように保護膜 38 上に画素電極 42 が形成される。

【0103】

画素電極 42 は、スパッタリングなどのような蒸着方法によって形成される。このような画素電極 42 は、コンタクトホール 40 を経由してコンタクト電極 32 と電氣的に接触される。すなわち、画素電極 42 はコンタクト電極 32 を経由してストーリッジ上部電極 25 と電氣的に接触され、ストーリッジキャパシタ C s t に充電された電圧に対応する液晶の電界を制御する。一方、画素電極 42 は I T O、T O、I Z O 及び I T Z O のような透明導電性物質で形成される。

10

【0104】

前述のように、ストーリッジ上部電極 25 及びストーリッジ下部電極 30 が透明導電性物質で形成される場合、開口率に関係なく、ストーリッジ上部電極 25 及びストーリッジ下部電極 30 の重畳面積を広く設定することができる。したがって、高い容量のストーリッジキャパシタ C s t を形成することができ、これによって駆動の信頼性を高めることができる。

【0105】

また、ストーリッジ上部電極 25 及びストーリッジ下部電極 30 が透明導電性物質で形成されると、高い開口率を確保することができるという長所がある。同時に、本願発明ではストーリッジ上部電極 25 と画素電極 42 とが接触される部分に金属物質で形成されたコンタクト電極 32 を追加形成することで透明導電性物質による抵抗の増加を最小化する。

20

【0106】

図 5 A ないし図 5 E は、図 3 A に示された断面領域の中で第 1 基板の製造工程を示す断面図である。図 5 A を参照すれば、基板 110 上に透明導電性物質 162 及び低抵抗金属 164 を順次蒸着する。次に、パターンニング工程を遂行してゲート線 G L、ゲート電極 G E 及びストーリッジキャパシタの第 1 電極 160 を形成する。

【0107】

前に説明したように本発明の実施例の場合、第 1 電極 160 はストーリッジ線 S T L と一体型に形成されて透明導電性物質を含む。

30

【0108】

第 1 電極 160 がゲート線 G L 及びゲート電極 G E と同一層上に位置し、ゲート線 G L 及びゲート電極 G E と互いに異なる物質で形成される場合、第 1 電極 160 を形成する時ゲート線 G L 及びゲート電極 G E を形成する時、使用されるマスク工程以外に他のマスク工程が加えられる。

【0109】

例えば、ゲート線 G L 及びゲート電極 G E は、モリブデンなどのような低抵抗の不透明金属を含み、第 1 電極 160 はインジウムスズ酸化物 I T O などのような透明導電性物質を含む場合、ゲート線 G L 及びゲート電極 G E を形成するマスクで第 1 電極 160 を形成することが工程の面から難しい。したがって、この場合第 1 電極 160 を形成するためにマスク工程を追加しなければならないので、製造コストが上昇したり、工程時間が増加されることがある。

40

【0110】

そこで、本発明の実施例では、ゲート線 G L /ゲート電極 G E と第 1 電極 160 を形成するにあたり、ハーフトーンマスク工程を用いてマスクが加えられることなく、ゲート線 G L /ゲート電極 G E と第 1 電極が同時に形成される。ただし、このようにハーフトーンマスク工程を利用する場合、ゲート線 G L /ゲート電極 G E は図示されたように透明導電性物質 162 と低抵抗の金属 164 の積層構造に具現される。

50

【0111】

具体的に、基板上に透明導電性物質及び低抵抗金属を順次蒸着した後、フォトリソグラフィ工程を進行するにあたり、第1電極160が形成される領域上に位置するフォトレジスタPRの厚さをゲート線/ゲート電極が形成される領域上に位置するフォトレジスタの厚さより薄くすることで、後ほど露光及びエッチング工程進行の際、ゲート線GL/ゲート電極GEは透明導電性物質162と低抵抗金属164の積層構造でなるが、第1電極160は上部に位置した低抵抗の金属がすべて除去されるので、結果的には図示のように透明導電性物質のみを含む第1電極160のみが残留することになる。

【0112】

これによって別途のマスク工程が加えられなくともゲート線GL/ゲート電極GEと第1電極160を同時に形成することができる。ここで、前記透明導電性物質の例としては、インジウムスズ酸化物ITO、スズ酸化物TO、インジウム亜鉛酸化物IZO、インジウムスズ亜鉛酸化物ITZOなどを含むことができる。これらは単独または混合して使用することができる。また、低抵抗金属の例としては、モリブデンMo、アルミニウムAl、アルミニウムニオブAlNb、チタンTiなどを含むことができ、これらは単独または混合して使用されるか、積層構造として使用されうる。

【0113】

次に、図5Bのようにゲート線GL/ゲート電極GE、及び第1電極160が形成された基板110上に第1絶縁層120が形成され、薄膜トランジスタ形成領域に活性層130a及びオミック接触層130bを含む半導体層130を形成する。

【0114】

第1絶縁層120は、基板110上に窒化シリコンSiO_x及び酸化シリコンSiN_xなどのような無機絶縁物質をPECVD(Plasma Enhanced Chemical Vapor Deposition)などの蒸着方法によって蒸着して形成する。

【0115】

第1絶縁層120が形成された後、非晶質シリコン層、不純物がドーピングされた非晶質シリコン層が順次形成される。次に、フォトリソグラフィ工程で非晶質シリコン層及び不純物がドーピングされた非晶質シリコン層がパターニングされて活性層130a及びオミック接触層130bを含む半導体層130を形成する。

【0116】

半導体層130を形成した後、蒸着方法をによって図3Cのように透過領域P、すなわち、第1電極160と重畳される領域にストーリッジキャパシタの第2電極170が形成される。第2電極170は、透明導電性物質で形成することができる。前記透明導電性物質の例としてはITO、TO、IZO、ITZOなどを含むことができる。これらは単独または混合して使用することができる。

【0117】

このように本発明の実施例の場合、ストーリッジキャパシタの電極として使用される第1電極160及び第2電極170がすべて透明導電性物質を含むので、第1電極160及び第2電極170を画素の透過領域Pに当たる画素電極PEと重畳されるように前記透過領域全体に対応される広さで形成することができる。したがって、透過率が低下されることを減らしつつ十分な静電容量を確保することができる。

【0118】

また、第2電極170が形成された以後にデータ線DL、ソース電極SE、ドレイン電極DE、及びコンタクト電極CNTを形成することができる。ソース電極SE、ドレイン電極DE、及びコンタクト電極CNTはスパッタリングなどの蒸着方法で形成することができる。

【0119】

ソース電極SE、ドレイン電極DE及びコンタクト電極CNTは金属物質(例えば、モリブデンMo、モリブデンタングステンMoW)などで蒸着した後、フォトリソグラフィ工程を遂行して形成することができる。ここで、ソース電極SEとドレイン電極DEを

10

20

30

40

50

マスクとして二つの電極の間に露出されたオミック接触層 130b を除去して活性層 130a を露出させることができる。そして、ドレイン電極 DE は、第 2 電極 170 と電氣的に接触するように第 2 電極 170 と一部重畳するように形成することができる。

【0120】

すなわち、ソース電極 SE を経由してドレイン電極 DE に供給された画素電圧がストーリッジキャパシタ Cst に充電されうるようにドレイン電極 DE と第 2 電極 170 は電氣的に接続されう。また、コンタクト電極 CNT は、第 2 電極 170 の一部領域に形成されう。コンタクト電極 CNT は、以後に形成される第 2 絶縁層 140 及びドメイン形成層 150 の陥入パターン 152 によって露出される領域と重畳されるように位置することができる。

10

【0121】

ソース電極 SE 及びドレイン電極 DE が形成された後、図 5D のようにソース電極 SE 、ドレイン電極 DE 及び第 2 電極 170 を覆うように第 2 絶縁層 140 及びドメイン形成層 150 が形成されう。

【0122】

第 2 絶縁層 140 及びドメイン形成層 150 は、PECVD、スパインコーティング、スピリスコーティングなどの方法によって形成されう。そして、前記第 2 絶縁層及びドメイン形成層がフォトリソグラフィ工程及びエッチング工程によってパターンニングされることで、陥入パターン 152 が形成されう。ここで、陥入パターン 152 は、コンタクト電極 CNT と重畳される領域に位置することができる。

20

【0123】

第 2 絶縁層 140 を形成する物質の例としては、酸化シリコン、窒化シリコンなどを含むことができる。ドメイン形成層 150 に含まれた物質の例としてはポジティブ型フォトレジスト組成物、またはネガティブ型フォトレジスト組成物などの有機物質を含むことができる。これとは違って、ドメイン形成層 150 に含まれた物質の例としては酸化シリコン、窒化シリコンなどの無機物質を含むことができる。

【0124】

図 5E を参照すれば、陥入パターン 152 が形成されたドメイン形成層 150 上に透明電極層（図示せず）を形成する。そして、前記透明電極層をパターンニングして画素電極 PE を形成する。

30

【0125】

画素電極 PE は、陥入パターン 152 を介してコンタクト電極 CNT と接触することで薄膜トランジスタ SW と電氣的に連結されう。

【0126】

前記透明電極層に含まれた物質の例としてはインジウムチンオキサイド ITO、インジウムジンクオキサイド IZO などを含むことができる。また、画素電極 PE 上には第 1 配向膜 AL1 を形成することができる。この時、第 1 配向膜 AL1 は、液晶分子 310 を垂直配向することができる垂直配向物質を含むことができる。

【0127】

図 5 に示された実施例は、薄膜トランジスタが非晶質シリコンで半導体層が具現されたボトムゲート構造であることをその例として説明したが、本発明の実施例がこれに限定されるのではない。すなわち、前記薄膜トランジスタがポリシリコンで半導体層が具現されたトップゲート構造に具現されることもでき、前記構造による実施例を以下でより詳しく説明する。

40

【0128】

図 6A ないし図 6F は、本発明の他の実施例による液晶表示装置の製造方法を示す断面図である。ただし、これは図 3A に示された断面領域の中で第 1 基板の製造工程を示す断面図で、説明の便宜のためにゲート線及びデータ線によって区画される画素領域に限定して説明する。この時、前記画素領域は薄膜トランジスタ領域と透過領域に分けられる。

【0129】

50

まず、図6Aを参照すれば、基板110上の薄膜トランジスタ領域SW上にポリシリコンで具現される半導体層430が形成されうる。

【0130】

前記ポリシリコンからなる半導体層430は、非晶質シリコン層を蒸着した後、エキシマーレーザーを利用したELA(Excimer Laser Annealing)法、またはSLS(Sequential Lateral Solidification)結晶化法、または熱処理法、またはMILC(Metal Induced Lateral crystallization)法などの結晶化工程を進行し、前記非晶質シリコン層をポリシリコン層に結晶定化することができる。

【0131】

また、半導体層430は、中央の純粋ポリシリコンを含むアクティブ領域430aとアクティブ領域両側にドーピングされたソース/ドレイン領域430bを持つことができる。

【0132】

図6Bを参照すれば、半導体層430が形成された基板110全面に第1絶縁層420が形成されうる。半導体層430と重畳される領域及び透過領域Pにそれぞれゲート電極GE及びストーリッジキャパシタの第1電極160が形成されうる。ただし、これは透明導電性物質及び低抵抗金属を順次蒸着した後、これをパターニングして形成することで、前述の図5Aを通じて説明したようにハーフトーンマスク工程を使用してマスクが加えられることなく、前記ゲート電極と第1電極が同時に形成されうる。ただし、このようにハーフトーンマスク工程を使用する場合、前記ゲート電極は図示のように透明導電性物質462と低抵抗の金属464の積層構造を持つことができる。

【0133】

具体的に、基板110上に透明導電性物質462及び低抵抗金属464を順次蒸着した後、フォトリソグラフィ工程を進行することにおいて、第1電極が形成される領域上に位置するフォトレジスタPRの厚さをゲート電極が形成される領域上に位置するフォトレジスタの厚さより薄くすることで、後ほど露光及びエッチング工程進行の時ゲート電極GEは透明導電性物質462と低抵抗金属464の積層構造からなるが、第1電極460は上部に位置した低抵抗の金属がすべて除去されるので、結果的には図示されたように透明導電性物質のみで具現されるのである。

【0134】

これによってマスク工程が加えられなくともゲート電極GEと第1電極460を同時に形成することができる。ここで、前記透明導電性物質の例としてはインジウムスズ酸化物ITO、スズ酸化物TO、インジウム亜鉛酸化物IZO、インジウムスズ亜鉛酸化物ITZOなどを含むことができる。これらは単独または混合して使用されうる。また、低抵抗金属の例としてはモリブデンMo、アルミニウムAl、アルミニウムニオブAlNb、チタンTiなどを含むことができる。これらは単独または混合されうる。また、これらは単一構造または積層構造で使用されうる。

【0135】

図6Cのように、ゲート電極GE及び第1電極460を含む基板上に第2絶縁層422を形成し、第1電極460と重畳される第2絶縁層上の領域にストーリッジキャパシタの第2電極470を形成する。この時、第2電極470は第1電極460のような透明導電性物質で形成されうる。すなわち、本発明の実施例の場合、ストーリッジキャパシタの電極として使用される第1電極及び第2電極がすべて透明導電性物質で具現されるので、これは画素の透過領域Pに当たる画素電極と重畳されるように前記透過領域全体に対応される広さに形成されうるし、これによって透過率が低下されることを減らしつつ十分な静電容量を確保することができる。

【0136】

また、第2電極470が形成された以後には、図6Dに示されたようにソース電極SE、ドレイン電極DE及びコンタクト電極CNTが形成されうる。ソース電極SE、ドレイ

10

20

30

40

50

ン電極D E及びコンタクト電極C N Tは、スパッタリングなどの蒸着方法によって形成されうる。実質的にソース電極、ドレイン及びコンタクト電極は金属物質（例えば、モリブデンM o、モリブデントングステンM o Wなどに蒸着された後、フォトリソグラフィ工程及びエッチング工程によってパターンニングされることで形成されうる。

【0137】

この時、ソース電極S E及びドレイン電極D Eは、半導体層430のソース/ドレイン領域430bとそれぞれ電氣的に連結され、これは前記ソース領域及びドレイン領域上に形成された第2絶縁層422にコンタクトホールが形成されることを通じて具現されうる。そして、ドレイン電極D Eは第2電極470と電氣的に接触されうるように第2電極470と一部重畳されるように形成されうる。

10

【0138】

言い換えれば、ソース電極S Eを経由してドレイン電極D Eに供給された画素電圧がストーリッジキャパシタC s tに充電されうるようにドレイン電極D Eと第2電極470は電氣的に接続されうる。また、コンタクト電極C N Tは、第2電極470の一部領域に形成されうる。実際に、コンタクト電極C N Tは、以後形成される第3絶縁層440及びドメイン形成層450の陥入パターン452によって露出される領域と重畳されるように位置することができる。

【0139】

ソース電極S E及びドレイン電極D Eが形成された後、図6Eのようにソース電極、ドレイン電極及び第2電極470を覆うように第3絶縁層440及びドメイン形成層450が形成されうる。第3絶縁層440及びドメイン形成層450は、P E C V D、スピコーティング、スピンドリスコーティングなどの方法によって形成されうる。そして、第3絶縁層440及びドメイン形成層450がフォトリソグラフィ工程、及びエッチング工程によってパターンニングされることで、陥入パターン452が形成されうる。ここで、陥入パターン452はコンタクト電極C N Tと重畳される領域に位置することができる。

20

【0140】

第3絶縁層440を形成する物質の例としては、酸化シリコン、窒化シリコンなどをあげることができる。ドメイン形成層450を形成する物質の例としては、ポジティブ型フォトレジスト組成物またはネガティブ型フォトレジスト組成物などの有機物質や、酸化シリコン、窒化シリコンなどの無機物質を挙げることができる。

30

【0141】

以後、図6Fを参照すれば、陥入パターン452が形成されたドメイン形成層450上に透明電極層（図示せず）を形成し、前記透明電極層をパターンニングして画素電極P Eを形成する。画素電極P Eは、陥入パターン452を介してコンタクト電極C N Tと接触することで、薄膜トランジスタS Wと電氣的に連結されうる。

【0142】

前記透明電極層を形成する物質の例としては、インジウムチンオキサイドI T O、インジウムジンクオキサイドI Z Oなどをあげることができる。また、画素電極P E上には第1配向膜A L 1を形成し、この時、第1配向膜A L 1は液晶分子310を垂直配向することができる垂直配向物質を含むことができる。

40

【0143】

以上のように、本発明の最も好ましい実施形態について説明したが、本発明は、上記記載に限定されるものではなく、特許請求の範囲、又は明細書に開示された発明の要旨に基づき、当業者が様々な変形や変更が可能であり、斯かる変形や変更が、本発明の範囲に含まれることは言うまでもない。

【符号の説明】

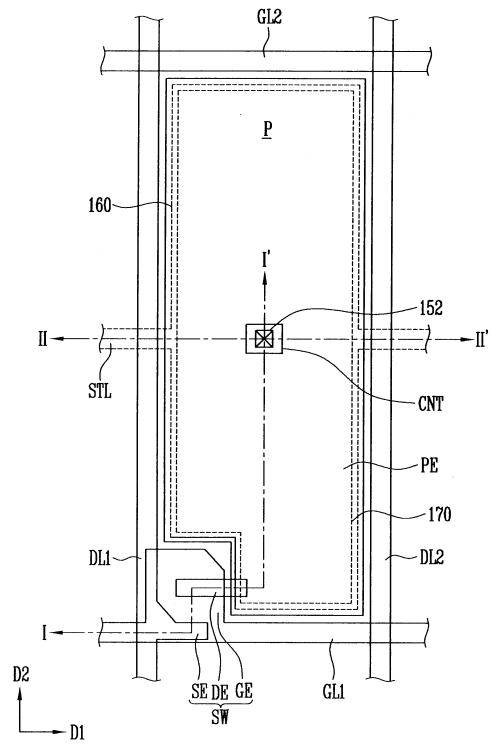
【0144】

- 130、439 半導体層
- 150、450 ドメイン形成層
- 152、452 陥入パターン

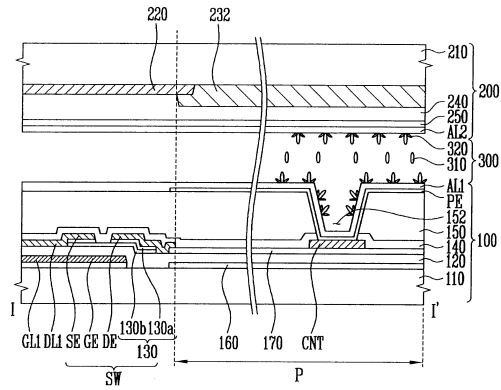
50

1 6 0、4 6 9 第 1 電極
1 7 0、4 7 0 第 2 電極

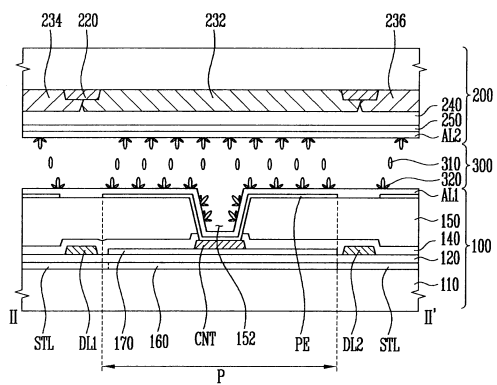
【図 2】



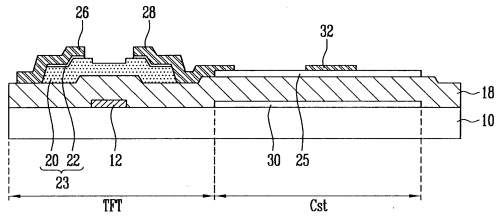
【図 3 A】



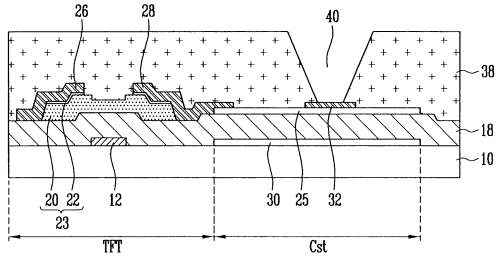
【図 3 B】



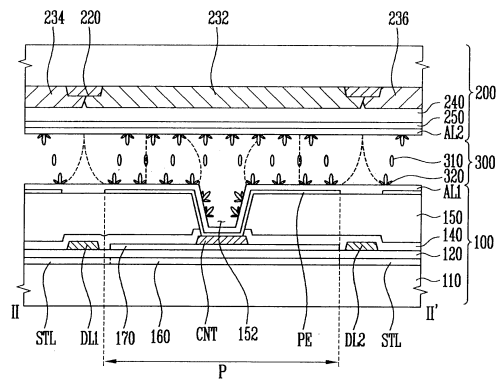
【図 4 C】



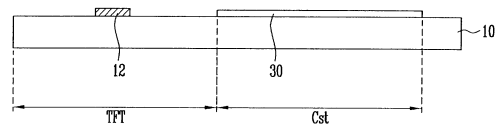
【図 4 D】



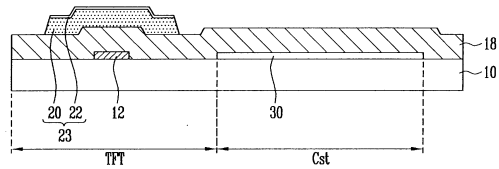
【図 3 C】



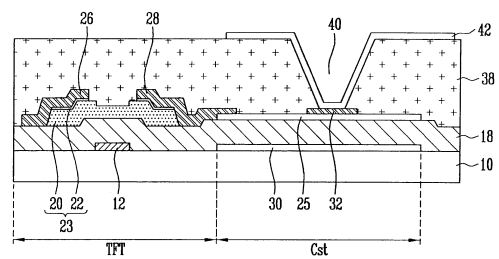
【図 4 A】



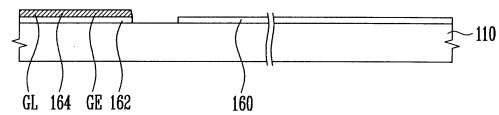
【図 4 B】



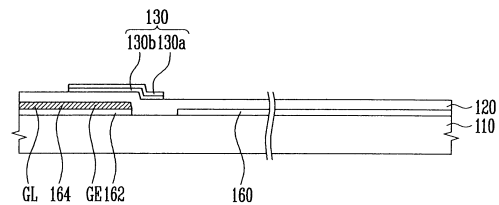
【図 4 E】



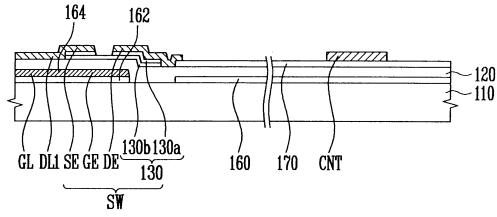
【図 5 A】



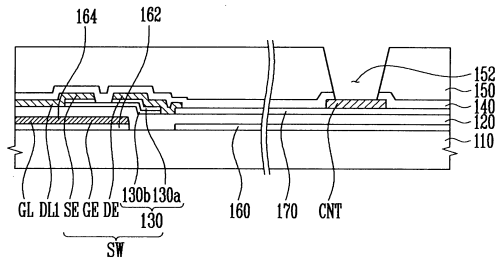
【図 5 B】



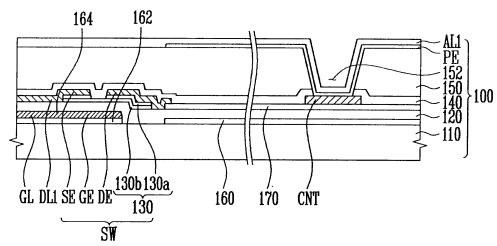
【図 5 C】



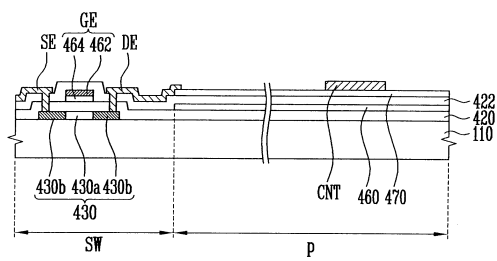
【図 5 D】



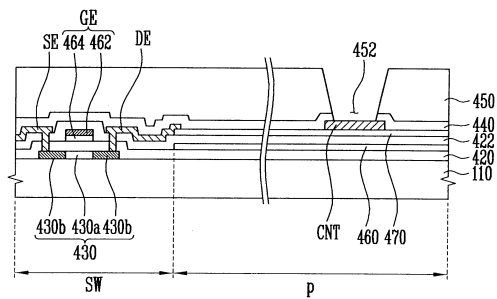
【図 5 E】



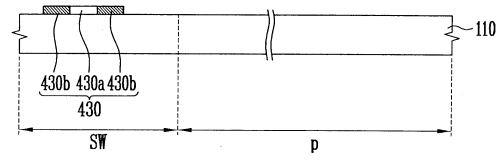
【図 6 D】



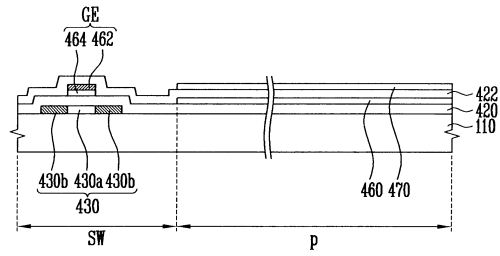
【図 6 E】



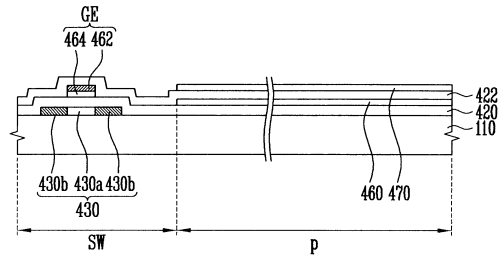
【図 6 A】



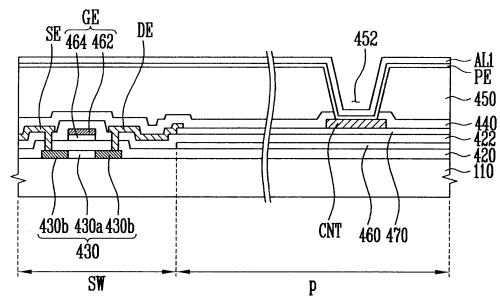
【図 6 B】



【図 6 C】



【図 6 F】



フロントページの続き

(72)発明者 李 ▲清▼

大韓民国京畿道龍仁市器興区農書洞山24

合議体

審判長 吉村 尚

審判官 黒瀬 雅一

審判官 畑井 順一

(56)参考文献 特開2001-312222 (JP, A)

国際公開第2005/121884 (WO, A1)

特開2005-338855 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343-1/1345

G02F 1/135-1/1368

专利名称(译)	中小型液晶表示装置		
公开(公告)号	JP5771365B2	公开(公告)日	2015-08-26
申请号	JP2010141711	申请日	2010-06-22
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星移动显示的股票会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	太勝奎 金徳會 李清		
发明人	太 勝奎 金 徳會 李 ▲清▼		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	H01L27/1288 G02F1/133703 G02F1/1341 G02F1/136213 G02F1/136277 G02F1/136286 G02F1/1368 G02F1/1393 G02F2001/133792 G02F2001/136295 H01L27/1255 H01L29/66765		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA29 2H092/JA25 2H092/JA26 2H092/JA40 2H092/JA46 2H092/JB69 2H092/KA04 2H092 /KA05 2H092/KA12 2H092/KA18 2H092/MA04 2H092/MA05 2H092/MA07 2H092/MA08 2H092/MA10 2H092/MA13 2H092/MA14 2H092/MA29 2H092/MA30 2H092/NA07 2H092/NA27 2H092/PA09 2H192 /AA24 2H192/BC35 2H192/CB02 2H192/CB05 2H192/CC32 2H192/DA43 2H192/HA44 2H192/JA13		
优先权	1020090113587 2009-11-23 KR 1020090113589 2009-11-23 KR 1020100028545 2010-03-30 KR		
其他公开文献	JP2011113081A		
外部链接	Espacenet		

摘要(译)	要解决的问题：提供允许显示图像的中型到小型液晶显示装置，其尺寸等于或小于笔记本的尺寸并且允许增加孔径比和电容，并且提供一种制造该装置的方法。解决方案：中型或小型液晶显示装置包括第一基板100；薄膜晶体管，形成在第一基板100的第一区域中；形成在第一基板100的第二区域中的存储电容器，存储电容器的第一电极160和第二电极170由透明导电物质形成。		
	(21) 出願番号 特願2010-141711 (P2010-141711) (22) 出願日 平成22年6月22日 (2010. 6. 22) (65) 公開番号 特開2011-113081 (P2011-113081A) (43) 公開日 平成23年6月9日 (2011. 6. 9) 審査請求日 平成22年6月22日 (2010. 6. 22) 審判番号 不服2014-4691 (P2014-4691/J1) 審判請求日 平成26年3月11日 (2014. 3. 11) (31) 優先権主張番号 10-2009-0113587 (32) 優先日 平成21年11月23日 (2009. 11. 23) (33) 優先権主張国 韓国 (KR) (31) 優先権主張番号 10-2009-0113589 (32) 優先日 平成21年11月23日 (2009. 11. 23) (33) 優先権主張国 韓国 (KR) (31) 優先権主張番号 10-2010-0028545 (32) 優先日 平成22年3月30日 (2010. 3. 30) (33) 優先権主張国 韓国 (KR)	(73) 特許権者 512187343 三星ディスプレイ株式会社 Samsung Display Co., Ltd. 大韓民国京畿道龍仁市器興区三星二路95 95, Samsung 2 Ro, Gih eung-Gu, Yongin-City , Gyeonggi-Do, Korea (74) 代理人 110000981 アイ・ピー・ディー国際特許業務法人 (72) 発明者 太 勝奎 大韓民国京畿道龍仁市器興区農香洞山24 (72) 発明者 金 徳會 大韓民国京畿道龍仁市器興区農香洞山24	最終頁に続く