

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5730117号
(P5730117)

(45) 発行日 平成27年6月3日(2015.6.3)

(24) 登録日 平成27年4月17日(2015.4.17)

(51) Int.Cl.

F I

G O 9 G 3/36 (2006.01)

G O 9 G 3/20 (2006.01)

G O 9 G 3/34 (2006.01)

G O 2 F 1/133 (2006.01)

G O 9 G 3/36

G O 9 G 3/20 6 1 1 A

G O 9 G 3/20 6 6 O W

G O 9 G 3/20 6 6 O V

G O 9 G 3/20 6 4 1 C

請求項の数 8 (全 40 頁) 最終頁に続く

(21) 出願番号	特願2011-99674 (P2011-99674)	(73) 特許権者	000153878
(22) 出願日	平成23年4月27日 (2011.4.27)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2011-248352 (P2011-248352A)		神奈川県厚木市長谷398番地
(43) 公開日	平成23年12月8日 (2011.12.8)	(72) 発明者	山崎 舜平
審査請求日	平成26年2月28日 (2014.2.28)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2010-104032 (P2010-104032)		半導体エネルギー研究所内
(32) 優先日	平成22年4月28日 (2010.4.28)	(72) 発明者	小山 潤
(33) 優先権主張国	日本国(JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		審査官	中村 直行
			最終頁に続く

(54) 【発明の名称】 液晶表示装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

表示パネルと、バックライト部と、表示切替回路と、表示制御回路と、を有し、
前記表示パネルは、赤のカラーフィルタを有する副画素と、緑のカラーフィルタを有する副画素と、青のカラーフィルタを有する副画素と、白の光の透過を制御する機能を有する副画素と、を有し、
前記バックライト部は、赤色の光源と、緑の光源と、青の光源と、白の光源と、を有し、
前記表示制御回路は、画像信号変換回路と、表示制御切替回路と、動画タイミング信号生成回路と、動画バックライト制御回路と、静止画タイミング信号生成回路と、静止画バックライト制御回路と、を有し、
前記表示切替回路は、動画モードと静止画モードの切り替えを行う機能を有し、
前記画像信号変換回路は、第1の画像信号を前記副画素に供給する第2の画像信号に変換する機能を有し、
前記表示制御切替回路は、前記第2の画像信号を、動画タイミング信号生成回路及び前記動画バックライト制御回路に供給する機能と、静止画タイミング信号生成回路及び前記静止画バックライト制御回路に供給する機能と、を有し、
前記動画タイミング信号生成回路は、前記表示パネルを動画モードで動作させるための信号を出力する機能を有し、
前記動画バックライト制御回路は、前記第2の画像信号に応じて、前記赤の光源、前記

緑の光源、及び前記青の光源の輝度の制御を行う機能を有し、

前記静止画タイミング信号生成回路は、前記表示パネルを静止画モードで動作させるための信号を出力する機能を有し、

前記静止画バックライト制御回路は、前記第2の画像信号に応じて、前記白の光源の輝度の制御を行う機能を有し、

前記表示制御切替回路は、前記表示パネルを動画モードで動作させる際、前記画像信号変換回路と、前記動画タイミング信号生成回路及び前記動画バックライト制御回路と、を導通状態とする機能を有し、

前記表示制御切替回路は、前記表示パネルを静止画モードで動作させる際、前記画像信号変換回路と、前記静止画タイミング信号生成回路及び前記静止画バックライト制御回路と、を導通状態とする機能を有することを特徴とする液晶表示装置。

10

【請求項2】

表示パネルと、バックライト部と、表示切替回路と、表示制御回路と、を有し、

前記表示パネルは、赤のカラーフィルタを有する副画素と、緑のカラーフィルタを有する副画素と、青のカラーフィルタを有する副画素と、黄のカラーフィルタを有する副画素と、を有し、

前記バックライト部は、赤色の光源と、緑の光源と、青の光源と、黄の光源と、を有し、

前記表示制御回路は、画像信号変換回路と、表示制御切替回路と、動画タイミング信号生成回路と、動画バックライト制御回路と、静止画タイミング信号生成回路と、静止画バックライト制御回路と、を有し、

20

前記表示切替回路は、動画モードと静止画モードの切り替えを行う機能を有し、

前記画像信号変換回路は、第1の画像信号を前記副画素に供給する第2の画像信号に変換する機能を有し、

前記表示制御切替回路は、前記第2の画像信号を、動画タイミング信号生成回路及び前記動画バックライト制御回路に供給する機能と、静止画タイミング信号生成回路及び前記静止画バックライト制御回路に供給する機能と、を有し、

前記動画タイミング信号生成回路は、前記表示パネルを動画モードで動作させるための信号を出力する機能を有し、

前記動画バックライト制御回路は、前記第2の画像信号に応じて、前記赤の光源、前記緑の光源、及び前記青の光源の輝度の制御を行う機能を有し、

30

前記静止画タイミング信号生成回路は、前記表示パネルを静止画モードで動作させるための信号を出力する機能を有し、

前記静止画バックライト制御回路は、前記第2の画像信号に応じて、前記青の光源及び前記黄の光源の輝度の制御を行う機能を有し、

前記表示制御切替回路は、前記表示パネルを動画モードで動作させる際、前記画像信号変換回路と、前記動画タイミング信号生成回路及び前記動画バックライト制御回路と、を導通状態とする機能を有し、

前記表示制御切替回路は、前記表示パネルを静止画モードで動作させる際、前記画像信号変換回路と、前記静止画タイミング信号生成回路及び前記静止画バックライト制御回路と、を導通状態とする機能を有することを特徴とする液晶表示装置。

40

【請求項3】

請求項1または請求項2において、

前記表示制御切替回路は、トランジスタによって構成されていることを特徴とする液晶表示装置。

【請求項4】

請求項1乃至請求項3のいずれか一において、

前記静止画モードにおいて、書き込み期間に前記第2の画像信号を前記副画素に書き込み、保持期間に前記第2の画像信号を前記副画素に保持する機能を有し、

前記保持期間は1分以上であることを特徴とする液晶表示装置。

50

【請求項 5】

請求項 1 乃至請求項 4 のいずれかーにおいて、

前記副画素は、酸化物半導体層を有するトランジスタを具備することを特徴とする液晶表示装置。

【請求項 6】

請求項 5 において、

前記酸化物半導体層は、二次イオン質量分析法で測定された水素濃度が 5×10^{-19} atoms/cm³ 以下である領域を有することを特徴とする液晶表示装置。

【請求項 7】

請求項 1 乃至 6 のいずれかーにおいて、

前記バックライト部の前記光源は、発光ダイオードであることを特徴とする液晶表示装置。

10

【請求項 8】

請求項 1 乃至請求項 7 のいずれかーに記載の液晶表示装置を具備する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関する。または本発明は、液晶表示装置の駆動方法に関する。または、当該液晶表示装置を具備する電子機器に関する。

【背景技術】

20

【0002】

液晶表示装置は、テレビ受像機などの大型表示装置から携帯電話などの小型表示装置に至るまで、普及が進んでいる。今後は、より付加価値の高い製品が求められており開発が進められている。近年では、地球環境への関心の高まり、及びモバイル機器の利便性向上の点から、低消費電力型の液晶表示装置の開発が注目されている。

【0003】

非特許文献 1 では、液晶表示装置の低消費電力化を図るために、動画表示と静止画表示の際のリフレッシュレートを異ならせる構成について開示している。

【先行技術文献】

【非特許文献】

30

【0004】

【非特許文献 1】Kazuhiro Tsuda et al., IDW'02, pp 295 - 298

【発明の概要】

【発明が解決しようとする課題】

【0005】

上記非特許文献 1 では、静止画を表示する際のリフレッシュレートを低減することで低消費電力化を図ることができる。しかしながら、さらに高品位の動画、及び静止画を表示できる改善の余地がある。

【0006】

40

そこで、本発明の一態様は、低消費電力化を図ると共に、動画及び静止画を表示する際の表示品位を向上した液晶表示装置を提供することを課題の一とする。

【課題を解決するための手段】

【0007】

本発明の一態様は、赤のカラーフィルタを有する副画素と、緑のカラーフィルタを有する副画素と、青のカラーフィルタを有する副画素と、白色の光の透過を制御するための副画素とを有する複数の画素が設けられた表示パネルと、赤、緑、青、及び白の光源を有するバックライト部と、表示パネルを動画モードで表示するか、または静止画モードで表示するかを切り替える画像切替回路と、動画モードでは画像信号に応じてバックライト部の赤、緑、及び青の光源の輝度の制御をし、静止画モードでは画像信号に応じてバックライト

50

部の白の光源の輝度の制御をする表示制御回路と、を有する液晶表示装置である。

【0008】

本発明の一態様は、赤のカラーフィルタを有する副画素と、緑のカラーフィルタを有する副画素と、青のカラーフィルタを有する副画素と、白色の光の透過を制御するための副画素とを有する複数の画素が設けられた表示パネルと、赤、緑、青、及び白の光源を有するバックライト部と、表示パネルを動画モードで表示するか、または静止画モードで表示するかを切り替える画像切替回路と、第1の画像信号を副画素に供給するための第2の画像信号に変換するための画像信号変換回路と、動画モードで第2の画像信号に応じてバックライト部の赤、緑、及び青の光源の輝度の制御及び表示パネルの制御をする動画表示制御回路と、静止画モードで第2の画像信号に応じて白の光源の輝度の制御及び表示パネルの制御をする静止画表示制御回路と、を含む表示制御回路と、を有する液晶表示装置である。

10

【0009】

本発明の一態様は、赤のカラーフィルタを有する副画素と、緑のカラーフィルタを有する副画素と、青のカラーフィルタを有する副画素と、白色の光の透過を制御するための副画素とを有する複数の画素が設けられた表示パネルと、赤、緑、青、及び白の光源を有するバックライト部と、表示パネルを動画モードで表示するか、または静止画モードで表示するかを切り替える画像切替回路と、第1の画像信号を副画素に供給する第2の画像信号に変換するための画像信号変換回路と、動画モードで第2の画像信号を複数の書き込み期間により表示するよう表示パネルの制御を行う動画タイミング信号生成回路と、動画モードで第2の画像信号に応じてバックライト部の赤、緑、及び青の光源の輝度の制御を行う動画バックライト制御回路と、静止画モードで第2の画像信号を複数の書き込み期間及び保持期間により表示するよう表示パネルの制御を行う静止画タイミング信号生成回路と、静止画モードで第2の画像信号に応じてバックライト部の白の光源の輝度の制御を行う静止画バックライト制御回路と、を含む表示制御回路と、を有する液晶表示装置である。

20

【0010】

本発明の一態様は、赤のカラーフィルタを有する副画素と、緑のカラーフィルタを有する副画素と、青のカラーフィルタを有する副画素と、黄のカラーフィルタを有する副画素とを有する複数の画素が設けられた表示パネルと、赤、緑、青、及び黄の光源を有するバックライト部と、表示パネルを動画モードで表示するか、または静止画モードで表示するかを切り替える画像切替回路と、第1の画像信号を副画素に供給する第2の画像信号に変換するための画像信号変換回路と、動画モードで第2の画像信号を複数の書き込み期間により表示するよう表示パネルの制御を行う動画タイミング信号生成回路と、動画モードで第2の画像信号に応じてバックライト部の赤、緑、及び青の光源の輝度の制御を行う動画バックライト制御回路と、静止画モードで第2の画像信号を複数の書き込み期間及び保持期間により表示するよう表示パネルの制御を行う静止画タイミング信号生成回路と、静止画モードで第2の画像信号に応じてバックライト部の青及び黄の光源の輝度の制御を行う静止画バックライト制御回路と、を含む表示制御回路と、を有する液晶表示装置である。

30

【0011】

本発明の一態様において、保持期間は1分以上である液晶表示装置でもよい。

40

【0012】

本発明の一態様において、副画素は、酸化物半導体でなる半導体層を有するトランジスタを具備する液晶表示装置でもよい。

【0013】

本発明の一態様において、バックライト部の光源は、発光ダイオードである液晶表示装置でもよい。

【発明の効果】

【0014】

本発明の一態様によれば、低消費電力化を図ると共に、動画及び静止画を表示する際の表示品位を向上することができる。

50

【図面の簡単な説明】

【 0 0 1 5 】

【図 1】本発明の一形態における模式図、及びブロック図。

【図 2】本発明の一形態におけるブロック図。

【図 3】本発明の一形態におけるブロック図。

【図 4】本発明の一形態におけるブロック図。

【図 5】本発明の一形態におけるタイミングチャート図。

【図 6】本発明の一形態におけるタイミングチャート図。

【図 7】本発明の一形態を説明するための模式図。

【図 8】本発明の一形態を説明するための模式図。

10

【図 9】本発明の一形態を説明するための模式図。

【図 10】本発明の一形態を説明するための回路図。

【図 11】本発明の一形態を説明するための上面図、及び断面図。

【図 12】本発明の一形態を説明するための断面図。

【図 13】本発明の一形態を説明するための断面図。

【図 14】本発明の一形態における電子機器を説明する図。

【図 15】本発明の一形態における電子書籍を説明する図。

【図 16】実施例を説明するための回路図。

【図 17】実施例を説明するためのタイミングチャート図。

【図 18】実施例を説明するための関係図。

20

【図 19】実施例を説明するための関係図。

【図 20】実施例を説明するための関係図。

【発明を実施するための形態】

【 0 0 1 6 】

以下、本発明の実施の形態及び実施例について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って実施の形態及び実施例の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。

30

【 0 0 1 7 】

なお、各実施の形態及び実施例の図面等において示す各構成の、大きさ、層の厚さ、信号波形、又は領域は、明瞭化のために誇張されて表記している場合がある。よって、必ずしもそのスケールに限定されない。

【 0 0 1 8 】

なお本明細書にて用いる第 1、第 2、第 3、乃至第 N（N は自然数）という用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

【 0 0 1 9 】

（実施の形態 1）

40

以下、静止画モードと動画モードとを切り替えて表示をする本実施の形態の液晶表示装置について説明する。なお、液晶表示装置が液晶表示装置に入力される画像信号を静止画として表示を行う動作を静止画モード、動画として表示を行う動作を動画モードとする。

【 0 0 2 0 】

なお動画は、複数のフレームに時分割した複数の画像を高速に切り替えることで人間の目に動く画像として認識される画像をいう。具体的には、1 秒間に 60 回（60 フレーム）以上画像を切り替えることで、人間の目にはちらつきが少なく動画と認識される。一方、静止画は、動画と異なり、複数のフレーム期間に時分割した複数の画像を高速に切り替えて動作させた際に連続するフレーム期間で、例えば n フレーム目と、（n + 1）フレーム目とで変化しない画像信号による画像、または写真や文書等の動きのない画像のことをい

50

う。

【0021】

図1(A)は、液晶表示装置の内部の構成を一部示した模式図である。図1(A)の液晶表示装置はバックライト部101と、液晶素子がマトリクス状に設けられた表示パネル102と、表示パネル102を挟む偏光板103、及び偏光板104を有する。バックライト部101には赤、緑、青、及び白の4色の光源(以下光源105R、105G、105B及び105W)、具体的には赤、緑、青、及び白の4色の発光ダイオード(LED)をマトリクス状に配置している。また、表示パネル102とバックライト部101の間には、バックライト部101からの光の放射を一樣にするため、拡散板106を配置している。

10

【0022】

バックライト部101の4色の光源は、静止画モードと動画モードとが切り替わることで、各光源の輝度が切り替えられる。なお図1(A)の模式図は、バックライト部101から放射される光が表示パネル102の液晶素子を通過して観察者側で視認される様子を表している。なお本実施の形態ではバックライトの光源を発光ダイオードとして説明するが、所望の色の光の放射が得られる光源であれば他の種類の光源であってもよい。なお白色の光源に用いる発光ダイオードとしては、発光ダイオードと蛍光体を組み合わせた、3波長白色発光ダイオードを用いればよい。

【0023】

図1(A)に示す表示パネル102は、画素部107、走査線駆動回路108(ゲート線駆動回路ともいう)、信号線駆動回路109(データ線駆動回路ともいう)を有する。なお、走査線駆動回路108、及び/または信号線駆動回路109は、表示パネル102の外に設けられる構成でもよい。表示パネル102の画素部107には、複数の画素が設けられる。図1(A)では、複数の画素の一つである画素110を示しており、画素110はカラー表示を行うための複数の副画素111(サブ画素ともいう)を有する。

20

【0024】

またバックライト部101及び表示パネル102は、表示切替回路及び表示制御回路等が設けられた外部基板113と、外部入力端子となるFPC112(フレキシブルプリントサーキット)により、電氣的に接続されている。

【0025】

次いで図1(B)では、図1(A)で示した画素110の構成について、拡大して示している。画素110は、赤、緑、青、及び白の4色に対応した副画素111R、111G、111B、111Wを有する。副画素111Rは、カラーフィルタが設けられた光透過部114Rと、副画素111Rを選択するための回路が設けられる回路部115を有する。副画素111Gは、カラーフィルタが設けられた光透過部114Gと、副画素111Gを選択するための回路が設けられる回路部115を有する。副画素111Bは、カラーフィルタが設けられた光透過部114Bと、副画素111Bを選択するための回路が設けられる回路部115を有する。副画素111Wは、カラーフィルタのない光透過部114Wと、副画素111Wを選択するための回路が設けられる回路部115を有する。画素110は、副画素111R、111G、111B、111Wの光の透過を個別に制御することができ、複数の画素110での動画及び静止画のカラー表示を可能にする。

30

40

【0026】

なお副画素111Wでは、副画素111R、111G、111Bとは異なり、バックライト部101からの白色の光の透過を制御するために設けられており、光透過部114Wにカラーフィルタを必ずしも設ける必要はない。そのため、バックライト部101から放射される光が光透過部114Wを透過して白色を得る構成とする際、カラーフィルタを光が透過することによる光の減衰の影響を受けることなく、カラー表示のための白色とすることができ、一方、赤(R)、緑(G)、青(B)の加法混色により白色を得る構成では、赤(R)、緑(G)、青(B)のいずれの光透過部にもカラーフィルタを設けており、光の減衰を受けてしまう。そのため、カラーフィルタを設けない光透過部114Wを透過

50

して白色を得る副画素を画素に加えた構成により、白色の表示を行う際にカラーフィルタによる光の減衰の影響を受けない分、バックライト部の輝度を低減することができるため、液晶表示装置の低消費電力化を図ることができる。

【0027】

次いで液晶表示装置のブロック図について図1(C)に示す。図1(C)に示す液晶表示装置120は、表示切替回路121、表示制御回路122、バックライト部123、表示パネル124を有する。

【0028】

表示切替回路121は、画像信号供給源125からの画像信号(第1の画像信号ともいう)に基づく表示について、表示パネル124で動画として表示する(動画モード)か、または静止画として表示する(静止画モード)か、を切り替えるための回路である。例えば、連続するフレーム間での画像を比較することで、動画であるか静止画であるかの判定を行い、動画モードと静止画モードとを切り替える構成とすればよい。または表示切替回路121は、入力される画像信号の種類に応じて、静止画モードとするか、動画モードとするかを切り替える構成としてもよい。例えば、画像信号供給源125の画像信号のもとになる電子データのファイル形式等を参照することにより、動画モードとするかまたは静止画モードとするかを切り替える構成とすればよい。または表示切替回路121は、表示切替回路121の外部からの切替信号に応じて、動画モード、または静止画モードの切り替えを行う構成としてもよい。例えば、切り替えスイッチで動画モードまたは静止画モードを切り替える構成としてもよい。

【0029】

なお、画像信号供給源125からの画像信号は、デジタル値の画像信号であることが望ましい。アナログ値の画像信号の場合には、画像信号供給源125と表示切替回路121との間にA/D変換回路を設けて、アナログ値からデジタル値への変換を行う構成とすればよい。

【0030】

表示制御回路122は、表示切替回路121での動画モードまたは静止画モードの切り替えに応じて、バックライト部123及び表示パネル124を制御するための信号を出力するための回路である。具体的に、表示制御回路122は、動画モードまたは静止画モードに応じて、バックライト部123の光源の輝度を制御するための信号の供給、及び動画モードまたは静止画モードに応じた表示パネル124での画像表示のための画像信号の供給、及び駆動回路を動作させるための信号(クロック信号、スタートパルス等)の供給、を制御するための回路である。

【0031】

バックライト部123は、バックライトを制御するための回路及び赤(R)、緑(G)、青(B)、及び白(W)の光源を有する。バックライト部123の赤(R)、緑(G)、青(B)、及び白(W)の光源は、表示制御回路122により個別に輝度が制御される。

【0032】

表示パネル124は、駆動回路、及び複数の画素を有する。画素は赤、緑、青、及び白の4色に対応した副画素を有する。副画素は、副画素を選択するための回路部となるトランジスタと、該トランジスタに接続された画素電極と、容量素子を有する。なお該画素電極とそれに対応する電極との間に液晶層を挟持して液晶素子が形成される。なお副画素に設けるトランジスタは、リーク電流が極めて小さいことが好適であり、半導体層として酸化物半導体を用いることが望ましい。酸化物半導体は半導体中のキャリアを極めて少なくすることで、オフ電流を少なくすることができる。よって、画素においては画像信号等の電気信号の保持時間を長くすることができ、書き込み期間の間隔も長く設定できる。

【0033】

次いで、図1(C)に示すブロック図について、具体的な例として液晶表示装置のブロック図を図2に示す。図2では、表示切替回路121の具体的な例として、外部切替手段によって動画モード、又は静止画モードを切り替える構成について示している。加えて、図

2では図1(C)で示したバックライト部123及び表示パネル124の構成について、より詳細に示している。

【0034】

液晶表示装置の構成は、図1(C)と同様に、表示切替回路121、表示制御回路122、バックライト部123、表示パネル124を有し、表示切替回路121には外部切替手段300より信号が供給される様子について示している。また図2では、表示切替回路121には、画像信号供給源125より画像信号が供給される様子について示している。なお外部切替手段300の具体的な例としては、切替スイッチのように機械的に切り替えて操作する手段を有する構成であればよく、タッチセンサやキーボード等により切り替える手段を有する構成でもよい。

10

【0035】

図2に示すバックライト部123はバックライト322を有する。バックライト322には赤、緑、青、及び白(RGBWと略記する)の各色の光源が配置される。なお図2に示すバックライト322は、表示パネル124と並んで設ける構成としているが、実際には表示パネル124と重畳して設けられる。

【0036】

表示パネル124は、画素部311、及び駆動回路312を有する。画素部311には、走査線と信号線に接続されたRGBWの各色に対応する副画素313がマトリクス状に複数配置されている。副画素313は、副画素を選択するための回路部となるトランジスタと、該トランジスタに接続された画素電極と、容量素子を有する。なお該画素電極とそれ

20

【0037】

液晶素子の一例としては、液晶の光学的変調作用によって光の透過又は非透過を制御する素子がある。その素子是一对の電極と液晶層により構造されることが可能である。なお、液晶の光学的変調作用は、液晶にかかる電界によって制御される。

【0038】

なお図2に示す表示制御回路122は、表示切替回路121から供給される、表示パネル124を動画モードで表示するか、または静止画モードで表示するかに応じた信号、及び画像信号により、バックライト部123のバックライト322の光源を制御するための信号、及び表示パネル124の駆動回路312を制御するための信号を出力する回路となる

30

【0039】

次いで、図2とは異なる表示切替回路121の構成について図3で説明する。図3に示す表示切替回路121は、連続するフレーム間での画像を比較することで動画であるか静止画であるかの判定を行い、動画モードと静止画モードとを切り替える構成である。

【0040】

図3に示す表示切替回路121は、記憶回路301、比較回路302、及び選択回路303を有する。

【0041】

ここで図3に示す表示切替回路121の動作について説明する。

40

【0042】

画像信号供給源125から、表示切替回路121の記憶回路301に画像信号が入力される。記憶回路301は、複数のフレームに関する画像信号を記憶するための複数のフレームメモリを有する。なお記憶回路301が有するフレームメモリの数は特に限定されるものではなく、複数のフレームに関する画像信号を記憶できる素子であればよい。なおフレームメモリは、例えばDRAM(Dynamic Random Access Memory)、SRAM(Static Random Access Memory)等の記憶素子を用いて構成すればよい。

【0043】

なおフレームメモリは、フレーム期間毎に画像信号を記憶する構成であればよく、フレ

50

ムメモリの数について特に限定されるものではない。またフレームメモリの画像信号は、比較回路 3 0 2 及び選択回路 3 0 3 により選択的に読み出されるものである。

【 0 0 4 4 】

比較回路 3 0 2 は、記憶回路 3 0 1 に記憶された連続するフレーム期間の画像信号を選択的に読み出して、当該画像信号の連続するフレーム間での比較を画素毎に行い、差分を検出するための回路である。

【 0 0 4 5 】

なお、差分の検出の有無により、表示制御回路 1 2 2 及び選択回路 3 0 3 での動作が決定されることとなる。比較回路 3 0 2 での画像信号の比較により、いずれかの画素で差分が検出された際に当該差分を検出した連続するフレーム期間は、動画であると判断される。一方、比較回路 3 0 2 での画像信号の比較により、全ての画素で差分が検出されない際に当該差分を検出しなかった連続するフレーム期間は、静止画であると判断する。すなわち比較回路 3 0 2 は、連続するフレーム期間の画像信号の差分を検出にすることによって、動画を表示するための画像信号であるか、または静止画を表示するための画像信号であるかの判断をする。

【 0 0 4 6 】

なお、当該比較により得られる差分は、一定のレベルを超えたときに、差分を検出したと判断されるように設定してもよい。なお比較回路 3 0 2 は、差分の大きさにかかわらず、差分の絶対値によって、差分の検出の判断をする設定とすればよい。

【 0 0 4 7 】

選択回路 3 0 3 は、複数のスイッチ、例えばトランジスタで形成される複数のスイッチを設ける構成とする。また、選択回路 3 0 3 は、比較回路 3 0 2 での差分の演算により差分が検出された際、すなわち連続するフレーム間で表示される画像が動画の際、当該画像信号が記憶された記憶回路 3 0 1 内のフレームメモリより画像信号を選択して表示制御回路 1 2 2 に出力するための回路である。

【 0 0 4 8 】

なお選択回路 3 0 3 は、比較回路 3 0 2 での演算により画像信号の差分が検出されない際、すなわち連続するフレーム間で表示される画像は静止画の際、当該画像信号について表示制御回路 1 2 2 に出力しない回路となる。そのため静止画の際、選択回路 3 0 3 では、画像信号を記憶回路 3 0 1 のフレームメモリより表示制御回路 1 2 2 に出力する動作を停止することができ、その分の消費電力を削減することができる。

【 0 0 4 9 】

次いで、表示制御回路 1 2 2 の構成について図 4 で説明する。図 4 に示す表示制御回路 1 2 2 のブロック図は、表示切替回路 1 2 1 での動画モードまたは静止画モードの切り替えに応じて、バックライト部 1 2 3 及び表示パネル 1 2 4 を制御するための信号を切り替えて出力するための一例である。具体的には表示制御回路 1 2 2 は、画像信号変換回路 7 1 0、表示制御切替回路 7 1 1、動画表示制御回路 7 1 2、静止画表示制御回路 7 1 3 を有する。動画表示制御回路 7 1 2 は、動画タイミング信号生成回路 7 1 4、及び動画バックライト制御回路 7 1 5 を有する。静止画表示制御回路 7 1 3 は、静止画タイミング信号生成回路 7 1 6、及び静止画バックライト制御回路 7 1 7 を有する。

【 0 0 5 0 】

画像信号変換回路 7 1 0 は、表示切替回路 1 2 1 からの画像信号 `data` が RGBW の副画素 1 1 1 R、1 1 1 G、1 1 1 B、1 1 1 W に対応していない第 1 の画像信号である場合、例えば R (赤)、G (緑)、B (青) の 3 色に対応したカラー画像の画像信号の場合に、演算処理により RGBW の副画素 1 1 1 R、1 1 1 G、1 1 1 B、1 1 1 W に対応する第 2 の画像信号に変換するための回路である。具体的な例を挙げて説明すると、R (赤)、G (緑)、B (青) の 3 色に対応したカラー画像の画像信号から副画素 1 1 1 W に対応する白色の画像信号に相当する階調分を減算して新たに副画素 1 1 1 W に対応する白色の画像信号を生成し、RGBW の副画素 1 1 1 R、1 1 1 G、1 1 1 B、1 1 1 W により R (赤)、G (緑)、B (青) の 3 色に対応したカラー画像の画像信号と同等のカラー画

10

20

30

40

50

像の画像信号に変換するものである。

【 0 0 5 1 】

表示制御切替回路 7 1 1 は、表示切替回路 1 2 1 での動画モードまたは静止画モードの切替の信号（切替信号）に応じて、画像信号変換回路 7 1 0 で変換された R G B W の画像信号を動画表示制御回路 7 1 2 または静止画表示制御回路 7 1 3 に振り分けるかの切り替えを制御する回路である。具体的には、トランジスタ等でスイッチング素子を構成して設ければよい。

【 0 0 5 2 】

動画タイミング信号生成回路 7 1 4 は、表示パネル 1 2 4 を動画モードで表示させる画像信号の供給、及び表示パネル 1 2 4 の駆動回路を動作させるための信号（クロック信号、スタートパルス等）の供給、を制御するための回路である。動画バックライト制御回路 7 1 5 は、表示パネル 1 2 4 を動画モードで表示させる画像信号に応じてバックライト部の R（赤）、G（緑）、B（青）の光源の輝度を制御するための回路である。

【 0 0 5 3 】

静止画タイミング信号生成回路 7 1 6 は、表示パネル 1 2 4 を静止画モードで表示させる画像信号の供給、及び表示パネル 1 2 4 の駆動回路を動作させるための信号（クロック信号、スタートパルス等）の供給、を制御するための回路である。静止画バックライト制御回路 7 1 7 は、表示パネル 1 2 4 を静止画モードで表示させる画像信号に応じてバックライト部の白（W）の光源の輝度を制御するための回路である。

【 0 0 5 4 】

次いで、上述した動画モード及び静止画モードでの動画タイミング信号生成回路 7 1 4 及び静止画タイミング信号生成回路 7 1 6 による表示パネル 1 2 4 の制御について説明する。以下、動画モードでの表示を動画表示期間、静止画モードでの表示を静止画表示期間として説明する。なお動画表示期間は 1 つの画像を表示する 1 フレーム期間が複数連続して動画を表示する期間である。具体的には、1 秒間に 6 0 回（6 0 フレーム）以上画像を切り替えて動画を表示する期間である。また静止画表示期間は、1 つの画像を表示する 1 フレーム期間が 1 つまたは複数連続して設けられ、静止画を表示する。静止画表示期間では、一定のリフレッシュレートにより画像信号が書き込まれる。なお 1 フレーム期間とは、表示パネルの複数の画素に画像信号を順次書き込んで表示される画像が更新される期間のことをいう。

【 0 0 5 5 】

図 5（A）に示す期間 8 0 1 を動画表示期間の 1 フレーム期間として説明する。期間 8 0 1 は書き込み期間（図 5（A）中、「W r」で表記）を有する。なお動画表示期間は書き込み期間の他に保持期間を有していてもよいが、フリッカが生じない程度に短い期間であることが望ましい。書き込み期間では、表示パネルにおける画素の 1 行目から順に n 行目まで画像信号を書き込む。書き込み期間では、連続するフレーム期間で異なる画像信号を画素に書き込むことで、視認者に動画と知覚させるものである。具体的には、動画表示期間における画像信号の書き込み期間 W r は、フリッカ（ちらつき）が生じない程度の書き込み速度となる 1 6 . 6 m 秒以下であることが好ましい。

【 0 0 5 6 】

図 5（B）に示す期間 8 0 2 を静止画表示期間の 1 フレーム期間として説明する。期間 8 0 2 は画像信号を画素に書き込む書き込み期間（図 5（B）中「W r」で表記）、及び画像信号を画素に保持する保持期間（図 5（B）中「H o」で表記）を有する。書き込み期間では、表示パネルにおける画素の 1 行目から順に n 行目にかけて画像信号を書き込む。書き込まれた画像信号は、保持期間においてトランジスタをオフ状態とすることで液晶素子に印加された電圧を保持し続ける。すなわち保持期間では、トランジスタからのリーク電流による電圧降下が極端に小さいことを利用して画像信号を保持し続ける。静止画表示期間 8 0 2 における画像信号の保持期間は、累積時間の経過により液晶素子に印加した電圧の降下が表示品位の低下を招かない程度が望ましい。画像信号の保持期間を 1 分以上とすることで、人間の目の疲労を減らせるといった効果もある。なお、累積時間の経過によ

10

20

30

40

50

り液晶素子に印加した電圧が低下した場合には、再度、前の期間と同じ画像信号の書き込み期間を設け、再び保持期間を設ける構成とすればよい。

【 0 0 5 7 】

なお副画素に設けるトランジスタは、リーク電流が極めて小さいことが好適であり、半導体層として酸化物半導体を用いることが望ましい。酸化物半導体は半導体中のキャリアを極めて少なくすることで、オフ電流を少なくすることができる。よって、画素においては画像信号等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。またトランジスタの構造については逆スタガ型の構造でもよいし、順スタガ型の構造でもよい。または、チャネル領域が複数の領域に分かれて直列に接続された、ダブルゲート型の構造でもよい。または、ゲート電極がチャネル領域の上下に設けられたデュアルゲート型の構造でもよい。また、トランジスタを構成する半導体層を複数の島状の半導体層にわけて形成し、スイッチング動作を実現しうるトランジスタ素子としてもよい。

10

【 0 0 5 8 】

次いで、上述した動画モード及び静止画モードでの動画タイミング信号生成回路 7 1 4 及び静止画タイミング信号生成回路 7 1 6 による表示パネル 1 2 4 の駆動回路 3 1 2 の制御について、各信号のタイミングチャートについて示し、説明する。ここでは図 5 (A) で説明した期間 8 0 1 について図 6 (A) に、期間 8 0 2 について図 6 (B) に、それぞれのタイミングチャートを示す。

【 0 0 5 9 】

図 6 (A) では、期間 8 0 1 における走査線側駆動回路に供給するクロック信号 G C K、及びスタートパルス G S P、信号線側駆動回路に供給するクロック信号 S C K、及びスタートパルス S S P、画像信号 d a t a について示したものである。

20

【 0 0 6 0 】

期間 8 0 1 において、クロック信号 G C K は常時供給されるクロック信号となる。またスタートパルス G S P は、垂直同期周波数に応じたパルスとなる。またクロック信号 S C K は常時供給されるクロック信号となる。またスタートパルス S S P は、1 ゲート選択期間に応じたパルスとなる。なお期間 8 0 1 では、各画素の副画素に応じた R (赤)、G (緑)、B (青)、W (白) の画像信号の書き込みが行われる。また画像信号の書き込みと共に、R (赤)、G (緑)、B (青) のバックライトの光源からの光により、カラー表示の画像を視認することができる。そして視認者は、複数の書き込みの期間 8 0 1 により、複数の画像が切り替わることで、動画でのカラー表示を視認することができる。

30

【 0 0 6 1 】

次いで図 6 (B) について説明する。図 6 (B) では、期間 8 0 2 について、書き込み期間 1 4 3、保持期間 1 4 4 に分けて説明を行う。

【 0 0 6 2 】

書き込み期間 1 4 3 においては、クロック信号 G C K は一画面書き込むためのクロック信号となる。またスタートパルス G S P は、一画面書き込むためのパルスとなる。またクロック信号 S C K は一画面書き込むためのクロック信号となる。またスタートパルス S S P は、一画面書き込むためのパルスとなる。なお書き込み期間 1 4 3 では、各画素の副画素に応じた R (赤)、G (緑)、B (青)、W (白) の画像信号の書き込みが行われる。

40

【 0 0 6 3 】

保持期間 1 4 4 においては、クロック信号 G C K、スタートパルス G S P、クロック信号 S C K、スタートパルス S S P は、信号線側駆動回路及び走査線側駆動回路の動作を停止するために、供給が停止されることとなる。そのため保持期間 1 4 4 では電力消費を低減することができる。なお保持期間 1 4 4 では、書き込み期間 1 4 3 に画素に書き込んだ画像信号が、オフ電流が極端に小さい画素トランジスタにより保持されるため、カラー表示の静止画を 1 分以上の期間保持することができる。なおこの間視認者は、W (白) のバックライトの光源からの光により、静止画のカラー表示を視認することができる。また、保持される画像信号に応じた電位が一定の期間の経過により低下する前に、新たに書き込み期間 1 4 3 を設けて先の期間の画像信号と同じ画像信号

50

を書き込み（リフレッシュ動作）、再度保持期間１４４を設ければよい。

【００６４】

次いで、上述した動画モード及び静止画モードでの動画バックライト制御回路７１５及び静止画バックライト制御回路７１７によるバックライト部１２３の制御について説明する。本実施の形態の構成では、バックライト部の点灯状態を動画モード及び静止画モードで切り替えることで、動画及び静止画を表示する際の表示品位をさらに向上することができる。図７、図８では具体的な構成を説明し、その効果について述べる。

【００６５】

まず図７（Ａ）では、説明のため、表示パネルの画素部８３０を複数の領域に分割した様子を示している。図７（Ａ）では、画素部８３０を、領域Ａ１、領域Ａ２、領域Ａ３、領域Ｂ１、領域Ｂ２、領域Ｂ３、領域Ｃ１、領域Ｃ２、領域Ｃ３に分割して、以下説明する。また図７（Ａ）では画素部８３０に対応するバックライト８４０を併せて示し、前述の一つの領域に対しＲ（赤）、Ｇ（緑）、Ｂ（青）、Ｗ（白）の光源１０５Ｒ、１０５Ｇ、１０５Ｂ、１０５Ｗを有する構成を一例として示している。

10

【００６６】

次いで図７（Ｂ）では、動画モードでの動画バックライト制御回路７１５の動作について説明するため、画素部での模式的な表示とそのときのバックライトの点灯状態について示し、動作について説明する。

【００６７】

図７（Ｂ）では、画素部８３０での表示と、バックライト８４０の点灯状態を並べて示している。画素部８３０の表示において、表示の一例として、前述の領域Ａ１、領域Ａ２、領域Ｂ１、及び領域Ｂ２に表示画像８３１を示している。

20

【００６８】

動画バックライト制御回路７１５は、動画モードでＲＧＢＷの副画素に対応する画像信号（第２の画像信号）に応じてバックライト８４０の輝度の制御を行う回路である。具体的に図７（Ｂ）に示す例でいえば、光源１０５Ｒ、１０５Ｇ、及び１０５Ｂを点灯する制御、光源１０５Ｗを消灯する制御を行う。なお、バックライト８４０の各光源の点灯状態について図７（Ｂ）では、点灯状態を実線で図示し、消灯状態を点線で表している。

【００６９】

図７（Ｂ）に示す動画モードでの表示は、バックライトのＲ（赤）、Ｇ（緑）、Ｂ（青）の光源を同時に点灯することで、白色の光を得る構成としている。そのためバックライトのＲ（赤）、Ｇ（緑）、Ｂ（青）の光源を用いることによる色再現範囲の良好な表示とすることで、動画を表示する際の表示品位を向上することができる。

30

【００７０】

また図７（Ｃ）では、図７（Ｂ）と同様に、画素部８３０の表示において、表示の一例として、前述の領域Ａ１、領域Ａ２、領域Ｂ１、及び領域Ｂ２に表示画像８３１を示している。図７（Ｃ）では、表示画像８３１に応じてバックライトの輝度を制御するローカルディミング（local dimming）の駆動方式を組み合わせた例について説明する。ここで、表示画像８３１に属する領域は、表示される画像の輝度が低輝度（またはゼロ）の領域とし、その他の領域が画像の輝度が高輝度の領域、とする。

40

【００７１】

動画バックライト制御回路７１５は、動画モードでＲＧＢＷの副画素に対応する画像信号（第２の画像信号）に応じてバックライト８４０の輝度の制御を行う回路である。具体的には、動画バックライト制御回路７１５では、画素部８３０の領域毎に入力される画像信号の階調値の頻度に関するヒストグラムを演算及び記憶し、領域毎の輝度を演算する。なお、色要素として赤（Ｒ）、Ｇ（緑）、Ｂ（青）、Ｗ（白）の４つの副画素で一つの色を表す画素とするため、動画バックライト制御回路７１５では、ＲＧＢＷの各色で重み付けを行った上で４つの副画素を併せて領域毎の輝度を演算すればよい。そして動画バックライト制御回路７１５は、画素部８３０の領域毎の輝度に応じて、画素部８３０の領域に対応するバックライトの輝度を制御する信号をバックライト部１２３に出力する。

50

【 0 0 7 2 】

図 7 (C) に示す例でいえば、表示画像 8 3 1 の領域に対応するバックライトが消灯するよう、光源 1 0 5 R、1 0 5 G、1 0 5 B を制御する。また、表示画像 8 3 1 以外の領域に対応するバックライトが高輝度の光となるよう、光源 1 0 5 R、1 0 5 G、及び 1 0 5 B を制御する。

【 0 0 7 3 】

なお図 7 (C) では、画素部で表示する輝度を大小の 2 段階で説明したが、適宜複数の段階でバックライトの輝度を制御する構成とすればよい。

【 0 0 7 4 】

図 7 (C) に示す動画モードでの表示は、図 7 (B) と同様に、バックライトの R (赤)、G (緑)、B (青) の光源を同時に点灯することで、白色の光を得る構成としている。そのため色再現範囲の良好な表示を行うことができ、動画を表示する際の表示品位を向上することができる。加えて、画素部の領域毎にバックライトの明るさを制御し、表示する画像のコントラストを向上させることができ、動画を表示する際の表示品位を向上することができる。

10

【 0 0 7 5 】

次いで、図 8 (A) 乃至 (C) では、静止画モードでの静止画バックライト制御回路 7 1 7 の動作について説明するため、画素部での模式的な表示とそのときのバックライトの点灯状態について示し、動作について説明する。なお図 8 (A) 乃至 (C) では、図 7 (A) と同様に画素部 8 3 0 の領域を複数の領域に区切って説明する。

20

【 0 0 7 6 】

図 8 (B) では、静止画モードでの静止画バックライト制御回路 7 1 7 の動作について説明するため、画素部での模式的な表示とそのときのバックライトの点灯状態について示し、動作について説明する。

【 0 0 7 7 】

図 8 (B) では、画素部 8 3 0 での表示と、バックライト 8 4 0 の点灯状態を並べて示している。画素部 8 3 0 の表示において、表示の一例として、前述の領域 A 1 に表示画像 9 1 1、前述の領域 C 3 に表示画像 9 1 2 を示している。

【 0 0 7 8 】

静止画バックライト制御回路 7 1 7 は、静止画モードで R G B W の副画素に対応する画像信号 (第 2 の画像信号) に応じてバックライト 8 4 0 の輝度の制御を行う回路である。具体的に図 8 (B) に示す例でいえば、光源 1 0 5 R、1 0 5 G、及び 1 0 5 B を消灯する制御、光源 1 0 5 W を点灯する制御を行う。なお、バックライト 8 4 0 の各光源の点灯状態について図 8 (B) では、点灯状態を実線で図示し、消灯状態を点線で表している。

30

【 0 0 7 9 】

図 8 (B) に示す静止画モードでの表示は、バックライトの W (白) の光源を点灯することで、白色の光を得る構成としている。そのため R (赤)、G (緑)、B (青) の光源を同時に点灯させて得られる白色でなく、白色の光源を用いることで点灯させる光源を減らすことができ、低消費電力化を図ることができる。

【 0 0 8 0 】

また図 8 (C) では、図 8 (B) と同様に、画素部 8 3 0 の表示において、表示の一例として、前述の領域 A 1 に表示画像 9 1 1、前述の領域 C 3 に表示画像 9 1 2 を示している。図 8 (C) では、表示画像 9 1 1、表示画像 9 1 2 に応じてバックライトの輝度を制御する駆動方式を組み合わせた例について説明する。ここで、画素部 8 3 0 の表示の例として、領域 A 1 では赤色の表示画像 9 1 1、領域 C 3 では青色の表示画像 9 1 2、その他の領域が白色の表示画像 9 1 3 として、図 8 (C) での動作の説明を行うものとする。

40

【 0 0 8 1 】

静止画バックライト制御回路 7 1 7 は、静止画モードで R G B W の副画素に対応する画像信号 (第 2 の画像信号) に応じてバックライト 8 4 0 の輝度の制御を行う回路である。具体的には、静止画バックライト制御回路 7 1 7 では、領域 A 1 に対応する光源で赤色 (R

50

）の光源 1 0 5 R が点灯するよう制御し、領域 C 3 に対応する光源で青色（B）の光源 1 0 5 B が点灯するよう制御し、その他の領域で白色（W）の光源 1 0 5 W が点灯するよう制御する。なお他の光源は消灯状態とする。従って本実施の形態の構成は、画素部の領域毎にバックライトの光源の輝度を R（赤）、G（緑）、B（青）、または W（白）の各色で選択して制御することができ、色純度が良好な画像の表示を行うことができ、白色の光源または単色の光源を用いることで、低消費電力化を図ることができる。

【0082】

なお図 8（C）では、画素部で表示する輝度について説明を省略したが、適宜複数の段階でバックライトの各光源の輝度を制御する構成とすればよい。

【0083】

図 8（C）に示す静止画モードでの表示は、図 8（B）と同様に、バックライトの W（白）の光源を点灯することで、白色の光を得る構成としている。そのため R（赤）、G（緑）、B（青）の光源を同時に点灯させて得られる白色でなく、白色の光源を用いることで点灯させる光源を減らすことができ、低消費電力化を図ることができる。また画素部での表示に応じてバックライトの R（赤）、G（緑）、B（青）の光源を点灯することで、色再現範囲の良好な表示を行うことができ、静止画を表示する際の表示品位を向上することができる。

【0084】

以上説明したように、図 8（C）に示す静止画モードでの表示は、動画モードでの表示に比べ、複数の階調値によって表示がなされることが多い。そのため画素部の領域毎にバックライトの光源の輝度を R（赤）、G（緑）、B（青）の各色で選択して制御することで、色純度が良好な画像の表示を行うことができる。そして白色のバックライトを点灯させる領域では、R（赤）、G（緑）、B（青）の光源 1 0 5 R、1 0 5 G、1 0 5 B を同時に点灯させて得られる白色でなく、白色の光源 1 0 5 W を用いて白色に対応する光源とすることで、低消費電力化を図ることができる。

【0085】

本実施の形態において述べた液晶表示装置は、静止画表示を行う際、画像信号の書き込み回数を低減することにより、低消費電力化を図ることができる。加えて本実施の形態において述べた液晶表示装置は、動画を表示する際に、バックライトの光源の輝度を R（赤）、G（緑）、B（青）の光源で制御することで、色純度が良好な画像の表示とし、表示品位を向上することができる。また、本実施の形態において述べた液晶表示装置は、静止画を表示する際に、バックライトの光源の輝度を W（白）の光源で制御することで、白色を点灯する際の消費電力を低減することができる。

【0086】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0087】

（実施の形態 2）

本実施の形態では、上記実施の形態 1 で述べた画素 1 1 0 を構成する副画素の色要素の組み合わせとして、R G B W でなく、W の代わりに黄色の副画素を追加した構成について説明する。なお上記実施の形態 1 と重複する説明については、本実施の形態での説明を省略するものとする。

【0088】

図 9（A）には、図 1（A）と同様に、液晶表示装置の模式図について示している。図 1（A）と異なる点は、バックライト部 1 0 1 の光源の組み合わせについて、赤、緑、青、及び黄の 4 色の光源（以下光源 1 0 5 R、1 0 5 G、1 0 5 B 及び 1 0 5 Y）を用いる点にある。

【0089】

本実施の形態の構成では、実施の形態 1 の構成と異なり、白色の光源を用いるのではなく、青、及び黄の発光ダイオードを同時に点灯することによる白色の光源とする構成である。

10

20

30

40

50

なお青色と補色の関係にある黄色を用いて白色の光源とする構成により、R（赤）、G（緑）、B（青）を同時に点灯することにより得られる白色に比べ、低消費電力化が図れる等の利点がある。

【0090】

本実施の形態における画素110はカラー表示を行うための複数の副画素111（サブ画素ともいう）を有する。図9（B）では、本実施の形態で示す画素が有する副画素の組み合わせとして、上記実施の形態1と異なり、赤、緑、青、及び黄の4色に対応した副画素111R、111G、111B、111Yを有する構成について示している。

【0091】

なお副画素111Yでは、光透過部114Yを有する。光源105Yから放射される光を副画素111Yの光透過部114Yを透過して黄色を得る構成とする際、色純度の良好な表示とすることができる。その結果、赤、緑、青、及び黄の4色に対応した副画素111R、111G、111B、111Yによる色再現範囲の良好な表示を行うことができる。加えて、青色の光源105B及び黄色の光源105Yを同時に点灯すること白色の光源を得る構成とすることで、R（赤）、G（緑）、B（青）の光源105R、105G、105Bを同時に点灯させて白色を得る構成に比べ、低消費電力化を図ることができる。

【0092】

なお本実施の形態においても、図1（C）で説明した液晶表示装置のブロック図、図2及び図3で説明した表示切替回路121の構成、図4で説明した表示制御回路122の構成、並びに図5乃至図8の動画モード及び静止画モードでのバックライト部123及び表示パネル124の制御について、適宜同様の動作とすればよい。

【0093】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0094】

（実施の形態3）

本実施の形態では、上記実施の形態1で説明した表示パネルの構成、及び副画素の回路構成の一例について説明する。

【0095】

図10に示す表示パネルは、画素部601、走査線602（ゲート線ともいう）、信号線603（データ線ともいう）、副画素610、共通電極618（コモン電極ともいう）、容量線619、駆動回路である走査線側駆動回路606、駆動回路である信号線側駆動回路607を有する。

【0096】

副画素610は、画素トランジスタ612、液晶素子613、容量素子614を有する。画素トランジスタ612はゲートが走査線602に接続され、ソース又はドレインの一方となる第1端子が信号線603に接続され、ソース又はドレインの他方となる第2端子が、液晶素子613の一方の電極及び容量素子614の第1の電極に接続される。なお液晶素子613の他方の電極は、共通電極618に接続されている。なお容量素子614の第2の電極は、容量線619に接続される。なお画素トランジスタ612は、薄膜の酸化物半導体層を有する薄膜トランジスタ（TFT）で構成することが好ましい。

【0097】

なお、薄膜トランジスタは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャネル領域を有しており、ドレイン領域とチャネル領域とソース領域とを介して電流を流すことができる。ここで、ソースとドレインとは、トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、本書類（明細書、特許請求の範囲又は図面など）においては、ソース及びドレインとして機能する領域を、ソースもしくはドレインと呼ばない場合がある。その場合、一例としては、それぞれを第1端子、第2端子と表記する場合がある。

10

20

30

40

50

【 0 0 9 8 】

なお画素トランジスタ 6 1 2 の半導体層として酸化物半導体を用いると、トランジスタのオフ電流を少なくすることができる。よって、画素においては画像信号等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって 1 フレーム期間の周期を長くすることができ、静止画モードのリフレッシュ動作の頻度を少なくすることができるため、より消費電力を抑制する効果を高くできる。また、酸化物半導体を用いたトランジスタは、アモルファスシリコンを用いたトランジスタと比較して、高い電界効果移動度が得られるため、書き込み時間を短縮することができ、高速駆動が可能である。

【 0 0 9 9 】

なお走査線側駆動回路 6 0 6、信号線側駆動回路 6 0 7 は、画素部 6 0 1 と同じ基板上に設ける構成とすることが好ましいが、必ずしも同じ基板上に設ける必要はない。画素部 6 0 1 と同じ基板上に走査線側駆動回路 6 0 6、信号線側駆動回路 6 0 7 を設けることで、外部との接続端子数を削減することができ、液晶表示装置の小型化を図ることができる。

10

【 0 1 0 0 】

なお、副画素 6 1 0 は、マトリクス状に配置（配列）されている。ここで、画素がマトリクスに配置（配列）されているとは、縦方向もしくは横方向において、画素が直線上に並んで配置されている場合や、ギザギザな線上に配置されている場合を含む。

【 0 1 0 1 】

なお、A と B とが接続されている、と明示的に記載する場合は、A と B とが電氣的に接続されている場合と、A と B とが機能的に接続されている場合と、A と B とが直接接続されている場合とを含むものとする。

20

【 0 1 0 2 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【 0 1 0 3 】

（実施の形態 4）

本実施の形態では、表示パネルの画素の平面図及び断面図の一例について図面を用いて説明する。なお本実施の形態でいう画素は、上記実施の形態 1 で説明した副画素に相当するものである。

【 0 1 0 4 】

図 1 1 (A) は表示パネルにおける 1 画素分の画素の平面図を示している。図 1 1 (B) は図 1 1 (A) の線 Y 1 - Y 2、及び線 Z 1 - Z 2 における断面図である。

30

【 0 1 0 5 】

図 1 1 (A) において、複数のソース配線層（ソース電極層 4 0 5 a 又はドレイン電極層 4 0 5 b を含む）が互いに平行（図中上下方向に延伸）かつ互いに離間した状態で配置されている。複数のゲート配線層（ゲート電極層 4 0 1 を含む）は、ソース配線層に概略直交する方向（図中左右方向）に延伸し、かつ互いに離間するように配置されている。容量配線層 4 0 8 は、複数のゲート配線層それぞれに隣接する位置に配置されており、ゲート配線層に概略平行な方向、つまり、ソース配線層に概略直交する方向（図中左右方向）に延伸している。

40

【 0 1 0 6 】

図 1 1 (A)、図 1 1 (B) の液晶表示装置は、画素電極層として透明電極層 4 4 7 が形成されている。トランジスタ 4 5 0 上には絶縁膜 4 0 7、4 0 9、及び層間膜 4 1 3 が設けられ、絶縁膜 4 0 7、4 0 9、及び層間膜 4 1 3 に形成された開口（コンタクトホール）において、透明電極層 4 4 7 はトランジスタ 4 5 0 と電氣的に接続されている。

【 0 1 0 7 】

図 1 1 (B) に示すように、第 2 の基板 4 4 2 には共通電極層 4 4 8（対向電極層ともいう）が形成され、第 1 の基板 4 4 1 上の透明電極層 4 4 7 と、液晶層 4 4 4 を介して対向している。なお、図 1 1 (A)、図 1 1 (B) では、透明電極層 4 4 7 と液晶層 4 4 4 との間に配向膜 4 6 0 a が設けられ、共通電極層 4 4 8 と液晶層 4 4 4 との間には配向膜 4

50

60bが設けられている。配向膜460a、460bは、液晶の配向を制御する機能を有する絶縁層であり、液晶材料によっては設けなくてもよい。

【0108】

トランジスタ450は、ボトムゲート構造の逆スタガ型トランジスタの例であり、ゲート電極層401、ゲート絶縁層402、酸化物半導体層403、ソース電極層405a、及びドレイン電極層405bを含む。また、ゲート電極層401と同工程で形成された容量配線層408、ゲート絶縁層402、及びソース電極層405a又はドレイン電極層405bと同工程で形成された導電層449が積層し、容量を形成している。

【0109】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

10

【0110】

(実施の形態5)

本実施の形態では、本明細書に開示する液晶表示装置に適用できるトランジスタの例を示す。本明細書に開示する液晶表示装置に適用できるトランジスタの構造は特に限定されず、例えばゲート電極が、ゲート絶縁層を介して、酸化物半導体層の上側に配置されるトップゲート構造、又はゲート電極が、ゲート絶縁層を介して、酸化物半導体層の下側に配置されるボトムゲート構造のスタガ型及びプレーナ型などを用いることができる。また、トランジスタはチャネル形成領域が一つ形成されるシングルゲート構造でも、二つ形成されるダブルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。また、チャネル領域の上下にゲート絶縁層を介して配置された2つのゲート電極層を有する、デュアルゲート型でもよい。なお、図12(A)乃至(D)にトランジスタの断面構造の一例を以下に示す。図12(A)乃至(D)に示すトランジスタは、半導体層として酸化物半導体を用いるものである。酸化物半導体を用いることのメリットは、トランジスタのオン状態において高い電界効果移動度(最大値で $5\text{ cm}^2/\text{V s e c}$ 以上、好ましくは最大値で $10\text{ cm}^2/\text{V s e c} \sim 150\text{ cm}^2/\text{V s e c}$)と、トランジスタのオフ状態において低い単位チャネル幅あたりのオフ電流(例えば単位チャネル幅あたりのオフ電流が $1\text{ aA}/\mu\text{m}$ 未満、さらに好ましくは $10\text{ zA}/\mu\text{m}$ 未満、且つ、85℃にて $100\text{ zA}/\mu\text{m}$ 未満)が得られることである。

20

【0111】

図12(A)に示すトランジスタ410は、ボトムゲート構造のトランジスタの一つであり、逆スタガ型トランジスタともいう。

30

【0112】

トランジスタ410は、絶縁表面を有する基板400上に、ゲート電極層401、ゲート絶縁層402、酸化物半導体層403、ソース電極層405a、及びドレイン電極層405bを含む。また、トランジスタ410を覆い、酸化物半導体層403に積層する絶縁膜407が設けられている。絶縁膜407上にはさらに保護絶縁層409が形成されている。

【0113】

図12(B)に示すトランジスタ420は、チャネル保護型(チャネルストップ型ともいう)と呼ばれるボトムゲート構造の一つであり逆スタガ型トランジスタともいう。

40

【0114】

トランジスタ420は、絶縁表面を有する基板400上に、ゲート電極層401、ゲート絶縁層402、酸化物半導体層403、酸化物半導体層403のチャネル形成領域を覆うチャネル保護層として機能する絶縁層427、ソース電極層405a、及びドレイン電極層405bを含む。また、トランジスタ420を覆い、保護絶縁層409が形成されている。

【0115】

図12(C)に示すトランジスタ430はボトムゲート型のトランジスタであり、絶縁表面を有する基板400上に、ゲート電極層401、ゲート絶縁層402、ソース電極層4

50

05a、ドレイン電極層405b、及び酸化物半導体層403を含む。また、トランジスタ430を覆い、酸化物半導体層403に接する絶縁膜407が設けられている。絶縁膜407上にはさらに保護絶縁層409が形成されている。

【0116】

トランジスタ430においては、ゲート絶縁層402は基板400及びゲート電極層401上に接して設けられ、ゲート絶縁層402上にソース電極層405a、ドレイン電極層405bが接して設けられている。そして、ゲート絶縁層402、及びソース電極層405a、ドレイン電極層405b上に酸化物半導体層403が設けられている。

【0117】

図12(D)に示すトランジスタ440は、トップゲート構造のトランジスタの一つである。トランジスタ440は、絶縁表面を有する基板400上に、絶縁層437、酸化物半導体層403、ソース電極層405a、ドレイン電極層405b、ゲート絶縁層402、及びゲート電極層401を含み、ソース電極層405a、ドレイン電極層405bにそれぞれ配線層436a、配線層436bが接して設けられ電氣的に接続している。

10

【0118】

本実施の形態では、上述のとおり、半導体層として酸化物半導体層403を用いる。酸化物半導体層403に用いる酸化物半導体としては、四元系金属酸化物であるIn-Sn-Ga-Zn-O系酸化物半導体や、三元系金属酸化物であるIn-Ga-Zn-O系酸化物半導体、In-Sn-Zn-O系酸化物半導体、In-Al-Zn-O系酸化物半導体、Sn-Ga-Zn-O系酸化物半導体、Al-Ga-Zn-O系酸化物半導体、Sn-Al-Zn-O系酸化物半導体や、二元系金属酸化物であるIn-Zn-O系酸化物半導体、Sn-Zn-O系酸化物半導体、Al-Zn-O系酸化物半導体、Zn-Mg-O系酸化物半導体、Sn-Mg-O系酸化物半導体、In-Mg-O系酸化物半導体、In-Ga-O系酸化物半導体や、または単元系金属酸化物であるIn-O系酸化物半導体、Sn-O系酸化物半導体、Zn-O系酸化物半導体などを用いることができる。また、上記酸化物半導体にSiO₂を含んでもよい。ここで、例えば、In-Ga-Zn-O系酸化物半導体とは、インジウム(In)、ガリウム(Ga)、亜鉛(Zn)を有する酸化物膜、という意味であり、その化学量論比はとくに問わない。また、InとGaとZn以外の元素を含んでもよい。

20

【0119】

また、酸化物半導体層403は、化学式InMO₃(ZnO)_m(m>0)で表記される薄膜を用いることができる。ここで、Mは、Ga、Al、MnおよびCoから選ばれた一または複数の金属元素を示す。例えばMとして、Ga、Ga及びAl、Ga及びMn、またはGa及びCoなどがある。

30

【0120】

酸化物半導体層403を用いたトランジスタ410、420、430、440は、オフ状態における電流値(オフ電流値)を低くすることができる。よって画素において、画像信号等の電気信号を保持するための容量素子を小さく設計することができる。よって、画素の開口率の向上を図ることができるため、その分の低消費電力化を図るといった効果を奏する。

40

【0121】

また、酸化物半導体層403を用いたトランジスタ410、420、430、440は、オフ電流を少なくすることができる。よって、画素においては画像信号等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって1フレーム期間の周期を長くすることができ、静止画表示期間でのリフレッシュ動作の頻度を少なくすることができるため、より消費電力を抑制する効果を高くできる。また、上記トランジスタは、同一基板上に駆動回路部または画素部に作り分けて作製することができるため、液晶表示装置の部品点数を削減することができる。

【0122】

絶縁表面を有する基板400に使用することができる基板に大きな制限はないが、バリウ

50

ムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いる。

【0123】

ボトムゲート構造のトランジスタ410、420、430において、下地膜となる絶縁膜を基板とゲート電極層の間に設けてもよい。下地膜は、基板からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することができる。

【0124】

ゲート電極層401の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料またはこれらを主成分とする合金材料を用いて、単層でまたは積層して形成することができる。

10

【0125】

ゲート絶縁層402は、プラズマCVD法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。例えば、第1のゲート絶縁層としてプラズマCVD法により膜厚50nm以上200nm以下の窒化シリコン層(SiN_y ($y > 0$))を形成し、第1のゲート絶縁層上に第2のゲート絶縁層として膜厚5nm以上300nm以下の酸化シリコン層(SiO_x ($x > 0$))を積層して、合計膜厚200nmのゲート絶縁層とする。

【0126】

20

ソース電極層405a、ドレイン電極層405bに用いる導電膜としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素を含む金属膜、または上述した元素を成分とする金属窒化物膜(窒化チタン膜、窒化モリブデン膜、窒化タングステン膜など)等を用いることができる。また、Al、Cuなどの金属膜の下側又は上側の一方または双方にTi、Mo、Wなどの高融点金属膜またはそれらの金属窒化物膜(窒化チタン膜、窒化モリブデン膜、窒化タングステン膜)を積層させた構成としても良い。

【0127】

ソース電極層405a、ドレイン電極層405bに接続する配線層436a、配線層436bのような導電膜も、ソース電極層405a、ドレイン電極層405bと同様な材料を用いることができる。

30

【0128】

また、ソース電極層405a、ドレイン電極層405b(これと同じ層で形成される配線層を含む)となる導電膜としては導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム(In_2O_3)、酸化スズ(SnO_2)、酸化亜鉛(ZnO)、酸化インジウム酸化スズ合金($\text{In}_2\text{O}_3-\text{SnO}_2$ 、ITOと略記する)、酸化インジウム酸化亜鉛合金($\text{In}_2\text{O}_3-\text{ZnO}$)またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

【0129】

酸化物半導体層の上方に設けられる絶縁膜407、427、下方に設けられる絶縁層437は、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などの無機絶縁膜を用いることができる。

40

【0130】

また、酸化物半導体層の上方に設けられる保護絶縁層409は、窒化シリコン膜、窒化アルミニウム膜、窒化酸化シリコン膜、窒化酸化アルミニウム膜などの無機絶縁膜を用いることができる。

【0131】

また、保護絶縁層409上にトランジスタ起因の表面凹凸を低減するために平坦化絶縁膜を形成してもよい。平坦化絶縁膜としては、ポリイミド、アクリル、ベンゾシクロブテン、等の有機材料を用いることができる。また上記有機材料の他に、低誘電率材料(low-k材料)等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層

50

させることで、平坦化絶縁膜を形成してもよい。

【0132】

このように、本実施の形態を用いて作製した酸化物半導体層を含むトランジスタは、オフ電流を少なくすることができる。よって、画素においては画像信号等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって1フレーム期間の周期を長くすることができ、静止画表示期間でのリフレッシュ動作の頻度を少なくすることができるため、より消費電力を抑制する効果を高くできる。また酸化物半導体層は、レーザ照射等の処理を経ることなく作製でき、大面積基板へのトランジスタの形成を可能にすることができるため、好適である。

【0133】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0134】

(実施の形態6)

本実施の形態は、酸化物半導体層を含むトランジスタ、及び作製方法の一例について、図13を用いて詳細に説明する。上記実施の形態と同一部分又は同様な機能を有する部分、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

【0135】

図13(A)乃至(E)にトランジスタの断面構造の一例を示す。図13(A)乃至(E)に示すトランジスタ510は、図12(A)に示すトランジスタ410と同様なボトムゲート構造の逆スタガ型トランジスタである。

【0136】

以下、図13(A)乃至(E)を用い、基板505上にトランジスタ510を作製する工程を説明する。

【0137】

まず、絶縁表面を有する基板505上に導電膜を形成した後、第1のフォトリソグラフィ工程によりゲート電極層511を形成する。なお、レジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0138】

絶縁表面を有する基板505は、実施の形態4に示した基板400と同様な基板を用いることができる。本実施の形態では基板505としてガラス基板を用いる。

【0139】

下地膜となる絶縁膜を基板505とゲート電極層511との間に設けてもよい。下地膜は、基板505からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することができる。

【0140】

また、ゲート電極層511の材料は、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、単層で又は積層して形成することができる。

【0141】

次いで、ゲート電極層511上にゲート絶縁層507を形成する。ゲート絶縁層507は、プラズマCVD法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。

【0142】

本実施の形態の酸化物半導体は、不純物を除去され、I型化又は実質的にI型化された酸化物半導体を用いる。このような高純度化された酸化物半導体は界面準位、界面電荷に対

10

20

30

40

50

して極めて敏感であるため、酸化物半導体層とゲート絶縁層との界面は重要である。そのため高純度化された酸化物半導体に接するゲート絶縁層は、高品質化が要求される。

【0143】

例えば、 μ 波（例えば周波数2.45GHz）を用いた高密度プラズマCVDは、緻密で絶縁耐圧の高い高品質な絶縁層を形成できるので好ましい。高純度化された酸化物半導体と高品質ゲート絶縁層とが密接することにより、界面準位を低減して界面特性を良好なものとすることができるからである。

【0144】

もちろん、ゲート絶縁層として良質な絶縁層を形成できるものであれば、スパッタリング法やプラズマCVD法など他の成膜方法を適用することができる。また、成膜後の熱処理によってゲート絶縁層の膜質、酸化物半導体との界面特性が改質される絶縁層であっても良い。いずれにしても、ゲート絶縁層としての膜質が良好であることは勿論のこと、酸化物半導体との界面準位密度を低減し、良好な界面を形成できるものであれば良い。

【0145】

また、ゲート絶縁層507、酸化物半導体膜530に水素、水酸基及び水分がなるべく含まれないようにするために、酸化物半導体膜530の成膜の前処理として、スパッタリング装置の予備加熱室でゲート電極層511が形成された基板505、又はゲート絶縁層507までが形成された基板505を予備加熱し、基板505に吸着した水素、水分などの不純物を脱離し排気することが好ましい。なお、予備加熱室に設ける排気手段はクライオポンプが好ましい。なお、この予備加熱の処理は省略することもできる。またこの予備加熱は、絶縁層516の成膜前に、ソース電極層515a及びドレイン電極層515bまで形成した基板505にも同様に行ってもよい。

【0146】

次いで、ゲート絶縁層507上に、膜厚2nm以上200nm以下、好ましくは5nm以上30nm以下の酸化物半導体膜530を形成する（図13（A）参照。）。

【0147】

なお、酸化物半導体膜530をスパッタリング法により成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、ゲート絶縁層507の表面に付着している粉状物質（パーティクル、ごみともいう）を除去することが好ましい。逆スパッタとは、ターゲット側に電圧を印加せずに、アルゴン雰囲気下で基板側にRF電源を用いて電圧を印加して基板近傍にプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウム、酸素などを用いてもよい。

【0148】

酸化物半導体膜530に用いる酸化物半導体は、実施の形態5に示した酸化物半導体を用いることができる。また、上記酸化物半導体に SiO_2 を含んでもよい。本実施の形態では、酸化物半導体膜530をIn-Ga-Zn-O系酸化物ターゲットを用いてスパッタリング法により成膜する。この段階での断面図が図13（A）に相当する。また、酸化物半導体膜530は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、又は希ガスと酸素の混合雰囲気下においてスパッタ法により形成することができる。

【0149】

酸化物半導体膜530をスパッタリング法で作製するためのターゲットとしては、例えば、組成比として、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ [mol数比]の酸化物ターゲットを用い、In-Ga-Zn-O膜を成膜する。また、このターゲットの材料及び組成に限定されず、例えば、 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [mol数比]の酸化物ターゲットを用いてもよい。

【0150】

また、酸化物ターゲットの充填率は90%以上100%以下、好ましくは95%以上99.9%以下である。充填率の高い金属酸化物ターゲットを用いることにより、成膜した酸化物半導体膜は緻密な膜とすることができる。

【0151】

酸化物半導体膜 530 を成膜する際に用いるスパッタガスは水素、水、水酸基又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。

【0152】

減圧状態に保持された成膜室内に基板を保持し、基板温度を 100 以上 600 以下好ましくは 200 以上 400 以下とする。基板を加熱しながら成膜することにより、成膜した酸化物半導体膜に含まれる不純物濃度を低減することができる。また、スパッタリングによる損傷が軽減される。そして、成膜室内の残留水分を除去しつつ水素及び水分が除去されたスパッタガスを導入し、上記ターゲットを用いて基板 505 上に酸化物半導体膜 530 を成膜する。成膜室内の残留水分を除去するためには、吸着型の真空ポンプ、例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子、水 (H_2O) など水素原子を含む化合物 (より好ましくは炭素原子を含む化合物も) 等が排気されるため、当該成膜室で成膜した酸化物半導体膜に含まれる不純物の濃度を低減できる。

10

【0153】

成膜条件の一例としては、基板とターゲットの間との距離を 100 mm、圧力 0.6 Pa、直流 (DC) 電源 0.5 kW、酸素 (酸素流量比率 100%) 雰囲気下の条件が適用される。なお、パルス直流電源を用いると、成膜時に発生する粉状物質 (パーティクル、ごみともいう) が軽減でき、膜厚分布も均一となるために好ましい。

【0154】

20

次いで、酸化物半導体膜 530 を第 2 のフォトリソグラフィ工程により島状の酸化物半導体層に加工する。また、島状の酸化物半導体層を形成するためのレジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0155】

また、ゲート絶縁層 507 にコンタクトホールを形成する場合、その工程は酸化物半導体膜 530 の加工時に同時に行うことができる。

【0156】

なお、ここでの酸化物半導体膜 530 のエッチングは、ドライエッチングでもウェットエッチングでもよく、両方を用いてもよい。例えば、酸化物半導体膜 530 のウェットエッチングに用いるエッチング液としては、リン酸と酢酸と硝酸を混ぜた溶液などを用いることができる。また、ITO07N (関東化学社製) を用いてもよい。

30

【0157】

次いで、酸化物半導体層に第 1 の加熱処理を行う。この第 1 の加熱処理によって酸化物半導体層の脱水化または脱水素化を行うことができる。第 1 の加熱処理の温度は、400 以上 750 以下、または 400 以上基板の歪み点未満とする。ここでは、加熱処理装置の一つである電気炉に基板を導入し、酸化物半導体層に対して窒素雰囲気下 450 において 1 時間の加熱処理を行った後、大気に触れることなく、酸化物半導体層への水や水素の再混入を防ぎ、酸化物半導体層 531 を得る (図 13 (B) 参照。)。

【0158】

40

なお、加熱処理装置は電気炉に限られず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を用いてもよい。例えば、GRTA (Gas Rapid Thermal Anneal) 装置、LRTA (Lamp Rapid Thermal Anneal) 装置等の RTA (Rapid Thermal Anneal) 装置を用いることができる。LRTA 装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光 (電磁波) の輻射により、被処理物を加熱する装置である。GRTA 装置は、高温のガスを用いて加熱処理を行う装置である。高温のガスには、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性気体を用いられる。

50

【 0 1 5 9 】

例えば、第 1 の加熱処理として、650 ~ 700 の高温に加熱した不活性ガス中に基板を移動させて入れ、数分間加熱した後、基板を移動させて高温に加熱した不活性ガス中から出す G R T A を行ってもよい。

【 0 1 6 0 】

なお、第 1 の加熱処理においては、窒素、またはヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する窒素、またはヘリウム、ネオン、アルゴン等の希ガスの純度を、6 N (99 . 9999 %) 以上好ましくは 7 N (99 . 99999 %) 以上 (即ち不純物濃度を 1 p p m 以下、好ましくは 0 . 1 p p m 以下) とすることが好ましい。

10

【 0 1 6 1 】

また、第 1 の加熱処理で酸化物半導体層を加熱した後、その温度を維持しながら又はその加熱温度から降温する過程で、同じ炉に高純度の酸素ガス、高純度の N_2O ガス、又は超乾燥エア (露点が - 40 以下、好ましくは - 60 以下) を導入してもよい。酸素ガスまたは N_2O ガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する酸素ガスまたは N_2O ガスの純度を、6 N 以上好ましくは 7 N 以上 (即ち、酸素ガスまたは N_2O ガス中の不純物濃度を 1 p p m 以下、好ましくは 0 . 1 p p m 以下) とすることが好ましい。酸素ガス又は N_2O ガスの作用により、脱水化または脱水素化処理による不純物の排除工程によって同時に減少してしまった酸化物半導体を構成する主成分材料である酸素を供給することによって、酸化物半導体層を高純度化及び電氣的に I 型 (真性) 化する。

20

【 0 1 6 2 】

また、酸化物半導体層の第 1 の加熱処理は、島状の酸化物半導体層に加工する前の酸化物半導体膜 530 に行うこともできる。その場合には、第 1 の加熱処理後に、加熱装置から基板を取り出し、フォトリソグラフィ工程を行う。

【 0 1 6 3 】

なお、第 1 の加熱処理は、上記以外にも、酸化物半導体層成膜後であれば、酸化物半導体層上にソース電極層及びドレイン電極層を積層させた後、あるいは、ソース電極層及びドレイン電極層上に絶縁層を形成した後、のいずれで行っても良い。

【 0 1 6 4 】

また、ゲート絶縁層 507 にコンタクトホールを形成する場合、その工程は酸化物半導体膜 530 に第 1 の加熱処理を行う前でも行った後でもよい。

30

【 0 1 6 5 】

また、酸化物半導体層を 2 回に分けて成膜し、2 回に分けて加熱処理を行うことで、下地部材の材料が、酸化物、窒化物、金属など材料を問わず、膜厚の厚い結晶領域 (単結晶領域)、即ち、膜表面に垂直に c 軸配向した結晶領域を有する酸化物半導体層を形成してもよい。例えば、3 nm 以上 15 nm 以下の第 1 の酸化物半導体膜を成膜し、窒素、酸素、希ガス、または乾燥空気の雰囲気下で 450 以上 850 以下、好ましくは 550 以上 750 以下の第 1 の加熱処理を行い、表面を含む領域に結晶領域 (板状結晶を含む) を有する第 1 の酸化物半導体膜を形成する。そして、第 1 の酸化物半導体膜よりも厚い第 2 の酸化物半導体膜を形成し、450 以上 850 以下、好ましくは 600 以上 700 以下の第 2 の加熱処理を行い、第 1 の酸化物半導体膜を結晶成長の種として、上方に結晶成長させ、第 2 の酸化物半導体膜の全体を結晶化させ、結果として膜厚の厚い結晶領域を有する酸化物半導体層を形成してもよい。

40

【 0 1 6 6 】

次いで、ゲート絶縁層 507、及び酸化物半導体層 531 上に、ソース電極層及びドレイン電極層 (これと同じ層で形成される配線を含む) となる導電膜を形成する。ソース電極層、及びドレイン電極層に用いる導電膜としては、実施の形態 5 に示したソース電極層 405 a、ドレイン電極層 405 b に用いる材料を用いることができる。

【 0 1 6 7 】

50

第3のフォトリソグラフィ工程により導電膜上にレジストマスクを形成し、選択的にエッチングを行ってソース電極層515a、ドレイン電極層515bを形成した後、レジストマスクを除去する(図13(C)参照。)。

【0168】

第3のフォトリソグラフィ工程でのレジストマスク形成時の露光には、紫外線やKrFレーザ光やArFレーザ光を用いるとよい。酸化物半導体層531上で向かい合うソース電極層の下端部とドレイン電極層の下端部との間隔幅によって後に形成されるトランジスタのチャンネル長Lが決定される。なお、チャンネル長 $L=25\text{ nm}$ 未満の露光を行う場合には、数 nm ~数 10 nm と極めて波長が短い超紫外線(Extreme Ultraviolet)を用いて第3のフォトリソグラフィ工程でのレジストマスク形成時の露光を行うとよい。超紫外線による露光は、解像度が高く焦点深度も大きい。従って、後に形成されるトランジスタのチャンネル長Lを 10 nm 以上 1000 nm 以下とすることも可能であり、回路の動作速度を高速化できる。

10

【0169】

また、フォトリソグラフィ工程で用いるフォトマスク数及び工程数を削減するため、透過した光が複数の強度となる露光マスクである多階調マスクによって形成されたレジストマスクを用いてエッチング工程を行ってもよい。多階調マスクを用いて形成したレジストマスクは複数の膜厚を有する形状となり、エッチングを行うことでさらに形状を変形することができるため、異なるパターンに加工する複数のエッチング工程に用いることができる。よって、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するレジストマスクを形成することができる。よって露光マスク数を削減することができ、対応するフォトリソグラフィ工程も削減できるため、工程の簡略化が可能となる。

20

【0170】

なお、導電膜のエッチングの際に、酸化物半導体層531がエッチングされ、分断することのないようエッチング条件を最適化することが望まれる。しかしながら、導電膜のみをエッチングし、酸化物半導体層531を全くエッチングしないという条件を得ることは難しく、導電膜のエッチングの際に酸化物半導体層531は一部のみがエッチングされ、溝部(凹部)を有する酸化物半導体層となることもある。

【0171】

次いで、 N_2O 、 N_2 、またはArなどのガスを用いたプラズマ処理を行い、露出している酸化物半導体層の表面に付着した吸着水などを除去してもよい。プラズマ処理を行った場合、大気に触れることなく、酸化物半導体層の一部に接する保護絶縁膜となる絶縁層516を形成する。

30

【0172】

絶縁層516は、少なくとも 1 nm 以上の膜厚とし、スパッタ法など、絶縁層516に水、水素等の不純物を混入させない方法を適宜用いて形成することができる。絶縁層516に水素が含まれると、その水素の酸化物半導体層への侵入、又は水素による酸化物半導体層中の酸素の引き抜き、が生じ酸化物半導体層のバックチャンネルが低抵抗化(N型化)してしまい、寄生チャンネルが形成されるおそれがある。よって、絶縁層516はできるだけ水素を含まない膜になるように、成膜方法に水素を用いないことが重要である。

40

【0173】

本実施の形態では、絶縁層516として膜厚 200 nm の酸化シリコン膜をスパッタリング法を用いて成膜する。成膜時の基板温度は、室温以上 300 以下とすればよく、本実施の形態では 100 とする。酸化シリコン膜のスパッタ法による成膜は、希ガス(代表的にはアルゴン)雰囲気下、酸素雰囲気下、または希ガスと酸素の混合雰囲気下において行うことができる。また、ターゲットとして酸化シリコンターゲットまたはシリコンターゲットを用いることができる。例えば、シリコンターゲットを用いて、酸素を含む雰囲気下でスパッタ法により酸化シリコン膜を形成することができる。酸化物半導体層に接して形成する絶縁層516は、水分や、水素イオンや、 OH^- などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、代表的には酸化シリコン膜、

50

酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などを用いる。

【0174】

酸化物半導体膜530の成膜時と同様に、絶縁層516の成膜室内の残留水分を除去するためには、吸着型の真空ポンプ（クライオポンプなど）を用いることが好ましい。クライオポンプを用いて排気した成膜室で成膜した絶縁層516に含まれる不純物の濃度を低減できる。また、絶縁層516の成膜室内の残留水分を除去するための排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。

【0175】

絶縁層516を成膜する際に用いるスパッタガスは水素、水、水酸基又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。

【0176】

次いで、不活性ガス雰囲気下、または酸素ガス雰囲気下で第2の加熱処理（好ましくは200以上400以下、例えば250以上350以下）を行う。例えば、窒素雰囲気下で250、1時間の第2の加熱処理を行う。第2の加熱処理を行うと、酸化物半導体層の一部（チャネル形成領域）が絶縁層516と接した状態で加熱される。

【0177】

以上の工程を経ることによって、酸化物半導体膜に対して第1の加熱処理を行って水素、水分、水酸基又は水素化物（水素化合物ともいう）などの不純物を酸化物半導体層より意図的に排除し、かつ不純物の排除工程によって同時に減少してしまう酸化物半導体を構成する主成分材料の一つである酸素を第2の加熱処理によって供給することができる。よって、酸化物半導体層は高純度化及び電気的にI型（真性）化する。なお高純度化された酸化物半導体膜中の水素濃度は $5 \times 10^{19} \text{ atoms/cm}^3$ 以下、望ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、より望ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下となる。なお、上述の酸化物半導体膜中の水素濃度は、二次イオン質量分析法（SIMS: Secondary Ion Mass Spectroscopy）で測定されるものである。

【0178】

以上の工程でトランジスタ510が形成される（図13（D）参照。）。

【0179】

また、絶縁層516に欠陥を多く含む酸化シリコン層を用いると、酸化シリコン層形成後の加熱処理によって酸化物半導体層中に含まれる水素、水分、水酸基又は水素化物などの不純物を絶縁層516に拡散させ、酸化物半導体層中に含まれる該不純物をより低減させる効果を奏する。

【0180】

絶縁層516上にさらに保護絶縁層506を形成してもよい。例えば、RFスパッタ法を用いて窒化シリコン膜を形成する。RFスパッタ法は、量産性がよいため、保護絶縁層の成膜方法として好ましい。保護絶縁層は、水分などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、窒化シリコン膜、窒化アルミニウム膜などを用いる。本実施の形態では、保護絶縁層506を、窒化シリコン膜を用いて形成する（図13（E）参照。）。

【0181】

本実施の形態では、保護絶縁層506として、絶縁層516まで形成された基板505を100～400の温度に加熱し、水素及び水分が除去された高純度窒素を含むスパッタガスを導入しシリコン半導体のターゲットを用いて窒化シリコン膜を成膜する。この場合においても、絶縁層516と同様に、処理室内の残留水分を除去しつつ保護絶縁層506を成膜することが好ましい。

【0182】

保護絶縁層の形成後、さらに大気中、100以上200以下、1時間以上30時間以下での加熱処理を行ってもよい。この加熱処理は一定の加熱温度を保持して加熱してもよ

10

20

30

40

50

いし、室温から、100 以上200 以下の加熱温度への昇温と、加熱温度から室温までの降温を複数回くりかえして行ってもよい。

【0183】

このように、本実施の形態を用いて作製した高純度化された酸化物半導体層を含むトランジスタは、オフ電流を少なくすることができる。よって、画素においては画像信号等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって1フレーム期間の周期を長くすることができ、静止画表示期間でのリフレッシュ動作の頻度を少なくすることができるため、より消費電力を抑制する効果を高くできる。また、高純度化された酸化物半導体層は、レーザ照射等の処理を経ることなく作製でき、大面積基板へのトランジスタの形成を可能にすることができるため、好適である。

10

【0184】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0185】

(実施の形態7)

本明細書に開示する液晶表示装置は、さまざまな電子機器(遊技機も含む)に適用することができる。電子機器としては、例えば、テレビジョン装置(テレビ、またはテレビジョン受信機ともいう)、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ等のカメラ、デジタルフォトフレーム、携帯電話機(携帯電話、携帯電話装置ともいう)、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。上記実施の形態で説明した液晶表示装置を具備する電子機器の例について説明する。

20

【0186】

図14(A)は、電子書籍の一例を示している。図14(A)に示す電子書籍は、筐体1700及び筐体1701の2つの筐体で構成されている。筐体1700及び筐体1701は、蝶番1704により一体になっており、開閉動作を行うことができる。このような構成により、書籍のような動作を行うことが可能となる。

【0187】

筐体1700には表示部1702が組み込まれ、筐体1701には表示部1703が組み込まれている。表示部1702及び表示部1703は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部(図14(A)では表示部1702)に文章を表示し、左側の表示部(図14(A)では表示部1703)に画像を表示することができる。

30

【0188】

また、図14(A)では、筐体1700に操作部等を備えた例を示している。例えば、筐体1700は、電源入力端子1705、操作キー1706、スピーカ1707等を備えている。操作キー1706により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイス等を備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子(イヤホン端子、USB端子、及びUSBケーブル等の各種ケーブルと接続可能な端子等)、記録媒体挿入部等を備える構成としてもよい。さらに、図14(A)に示す電子書籍は、電子辞書としての機能を持たせた構成としてもよい。

40

【0189】

図14(B)は、液晶表示装置を用いたデジタルフォトフレームの一例を示している。例えば、図14(B)に示すデジタルフォトフレームは、筐体1711に表示部1712が組み込まれている。表示部1712は、各種画像を表示することが可能であり、例えば、デジタルカメラ等で撮影した画像データを表示させることで、通常の写真立てと同様に機能させることができる。

【0190】

なお、図14(B)に示すデジタルフォトフレームは、操作部、外部接続用端子(USB端子、USBケーブル等の各種ケーブルと接続可能な端子等)、記録媒体挿入部等を備え

50

る構成とする。これらの構成は、表示部と同一面に組み込まれていてもよいが、側面や裏面に備えるとデザイン性が向上するため好ましい。例えば、デジタルフォトフレームの記録媒体挿入部に、デジタルカメラで撮影した画像データを記憶したメモリを挿入して画像データを取り込み、取り込んだ画像データを表示部 1712 に表示させることができる。

【0191】

図14(C)は、液晶表示装置を用いたテレビジョン装置の一例を示している。図14(C)に示すテレビジョン装置は、筐体1721に表示部1722が組み込まれている。表示部1722により、映像を表示することが可能である。また、ここでは、スタンド1723により筐体1721を支持した構成を示している。表示部1722は、上記実施の形態に示した液晶表示装置を適用することができる。

10

【0192】

図14(C)に示すテレビジョン装置の操作は、筐体1721が備える操作スイッチや、別体のリモコン操作機により行うことができる。リモコン操作機が備える操作キーにより、チャンネルや音量の操作を行うことができ、表示部1722に表示される映像を操作することができる。また、リモコン操作機に、当該リモコン操作機から出力する情報を表示する表示部を設ける構成としてもよい。

【0193】

図14(D)は、液晶表示装置を用いた携帯電話機の一例を示している。図14(D)に示す携帯電話機は、筐体1731に組み込まれた表示部1732の他、操作ボタン1733、操作ボタン1737、外部接続ポート1734、スピーカ1735、及びマイク1736等を備えている。

20

【0194】

図14(D)に示す携帯電話機は、表示部1732がタッチパネルになっており、指等の接触により、表示部1732の表示内容を操作することができる。また、電話の発信、或いはメールの作成等は、表示部1732を指等で接触することにより行うことができる。

【0195】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0196】

(実施の形態8)

30

本実施の形態においては、上記実施の形態7で説明した電子書籍の構成について、具体例を示し説明する。

【0197】

図15(A)に示す電子書籍(E-bookともいう)は、筐体9630、表示部9631、操作キー9632、太陽電池9633、充放電制御回路9634を有する。図15(A)に示した電子書籍は、様々な情報(静止画、動画、テキスト画像など)を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア(プログラム)によって処理を制御する機能、等を有することができる。なお、図15(A)では充放電制御回路9634の一例としてバッテリー9635、DCDCコンバータ(以下、コンバータ9636と略記)を有する構成について示している。

40

【0198】

図15(A)に示す構成とすることにより、太陽電池9633による発電、及びバッテリー9635での充電を効率よく行うことができ、好適である。なお太陽電池9633を筐体9630の表面及び裏面に設けることで、より効率的にバッテリー9635の充電を行う構成とすることができる。なおバッテリー9635としては、リチウムイオン電池を用いると、小型化を図れる等の利点がある。

【0199】

また図15(A)に示す充放電制御回路9634の構成、及び動作について図15(B)にブロック図を示し説明する。図15(B)には、太陽電池9633、バッテリー963

50

5、コンバータ 9 6 3 6、コンバータ 9 6 3 7、スイッチ S W 1 乃至 S W 3、表示部 9 6 3 1 について示しており、バッテリー 9 6 3 5、コンバータ 9 6 3 6、コンバータ 9 6 3 7、スイッチ S W 1 乃至 S W 3 が充放電制御回路 9 6 3 4 に対応する箇所となる。

【 0 2 0 0 】

まず外光により太陽電池 9 6 3 3 により発電がされる場合の動作の例について説明する。太陽電池で発電した電力は、バッテリー 9 6 3 5 を充電するための電圧となるようコンバータ 9 6 3 6 で昇圧または降圧がなされる。そして、表示部 9 6 3 1 の動作に太陽電池 9 6 3 3 からの電力が用いられる際にはスイッチ S W 1 をオンにし、コンバータ 9 6 3 7 で表示部 9 6 3 1 に必要な電圧に昇圧または降圧をすることとなる。また、表示部 9 6 3 1 での表示を行わない際には、S W 1 をオフにし、S W 2、3 をオンにしてバッテリー 9 6 3 5 の充電を行う構成とすればよい。

10

【 0 2 0 1 】

次いで外光により太陽電池 9 6 3 3 により発電がされない場合の動作の例について説明する。バッテリー 9 6 3 5 に蓄電された電力は、スイッチ S W 3 をオンにすることでコンバータ 9 6 3 7 により昇圧または降圧がなされる。そして、表示部 9 6 3 1 の動作にバッテリー 9 6 3 5 からの電力が用いられることとなる。

【 0 2 0 2 】

なお太陽電池 9 6 3 3 については、充電手段の一例として示したが、他の手段によるバッテリー 9 6 3 5 の充電を行う構成であってもよい。また他の充電手段を組み合わせで行う構成としてもよい。

20

【 0 2 0 3 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせで実施することが可能である。

【実施例 1】

【 0 2 0 4 】

本実施例では、特性評価用回路によるリーク電流測定を用いた、トランジスタの一例のオフ電流の値の算出例について以下に説明する。

【 0 2 0 5 】

まず、特性評価用回路の構成について、図 1 6 を用いて説明する。図 1 6 は、特性評価用回路の構成を示す回路図である。

30

【 0 2 0 6 】

図 1 6 に示す特性評価用回路は、複数の測定系 2 0 1 を備える。複数の測定系 2 0 1 は、互いに並列に接続される。ここでは、一例として 8 個の測定系 2 0 1 が並列に接続される構成とする。

【 0 2 0 7 】

測定系 2 0 1 は、トランジスタ 2 1 1 と、トランジスタ 2 1 2 と、容量素子 2 1 3 と、トランジスタ 2 1 4 と、トランジスタ 2 1 5 と、を含む。

【 0 2 0 8 】

トランジスタ 2 1 1 の第 1 端子には、電圧 V 1 が入力され、トランジスタ 2 1 1 のゲートには、電圧 V e x t _ a が入力される。トランジスタ 2 1 1 は、電荷注入用のトランジスタである。

40

【 0 2 0 9 】

トランジスタ 2 1 2 の第 1 端子は、トランジスタ 2 1 1 の第 2 端子に接続され、トランジスタ 2 1 2 の第 2 端子には、電圧 V 2 が入力され、トランジスタ 2 1 2 のゲートには、電圧 V e x t _ b が入力される。トランジスタ 2 1 2 は、リーク電流評価用のトランジスタである。なお、ここでのリーク電流とは、トランジスタのオフ電流を含むリーク電流である。

【 0 2 1 0 】

容量素子 2 1 3 の第 1 の電極は、トランジスタ 2 1 1 の第 2 端子に接続され、容量素子 2 1 3 の第 2 の電極には、電圧 V 2 が入力される。ここでは、電圧 V 2 として 0 V が入力さ

50

れる。

【0211】

トランジスタ214の第1端子には、電圧V3が入力され、トランジスタ214のゲートは、トランジスタ211の第2端子に接続される。なお、トランジスタ214のゲートと、トランジスタ211の第2端子、トランジスタ212の第1端子、並びに容量素子213の第1の電極との接続箇所をノードAともいう。

【0212】

トランジスタ215の第1端子は、トランジスタ214の第2端子に接続され、トランジスタ215の第2端子には、電圧V4が入力され、トランジスタ215のゲートには、電圧Vext_cが入力される。なお、ここでは、電圧Vext_cとして0.5Vが入力される。

10

【0213】

さらに、測定系201は、トランジスタ214の第2端子と、トランジスタ215の第1端子との接続箇所の電圧を出力電圧Voutとして出力する。

【0214】

ここでは、トランジスタ211の一例として、酸化物半導体層を含み、チャネル長 $L = 10 \mu\text{m}$ 、チャネル幅 $W = 10 \mu\text{m}$ のトランジスタを用いる。また、トランジスタ214及びトランジスタ215の一例として、酸化物半導体層を含み、チャネル長 $L = 3 \mu\text{m}$ 、チャネル幅 $W = 100 \mu\text{m}$ のトランジスタを用いる。また、トランジスタ212の一例として、酸化物半導体層を含み、酸化物半導体層の上部にソース電極及びドレイン電極が接し、ソース電極及びドレイン電極と、ゲート電極とのオーバーラップ領域を設けず、幅 $1 \mu\text{m}$ のオフセット領域を有するボトムゲート構造のトランジスタを用いる。オフセット領域を設けることにより、寄生容量を低減することができる。さらにトランジスタ212としては、チャネル長 L 及びチャネル幅 W の異なる6条件のトランジスタを用いる(表1参照)。

20

【0215】

【表1】

	チャネル長 $L[\mu\text{m}]$	チャネル幅 $W[\mu\text{m}]$
条件1	1.5	1×10^5
条件2	3	1×10^5
条件3	10	1×10^5
条件4	1.5	1×10^6
条件5	3	1×10^6
条件6	10	1×10^6

30

【0216】

図16に示すように、電荷注入用のトランジスタと、リーク電流評価用のトランジスタとを別々に設けることにより、電荷注入の際に、リーク電流評価用のトランジスタを常にオフ状態に保つことができる。電荷注入用のトランジスタを設けない場合には、電荷注入の際に、リーク電流評価用トランジスタを一度オン状態にする必要があるが、オン状態からオフ状態の定常状態に到るまでに時間を要するような素子では、測定に時間を要してしまう。

40

【0217】

また、電荷注入用のトランジスタと、リーク電流評価用のトランジスタとを別々に設けることにより、それぞれのトランジスタを適切なサイズとすることができる。また、リーク電流評価用トランジスタのチャネル幅 W を、電荷注入用のトランジスタのチャネル幅 W よりも大きくすることにより、リーク電流評価用トランジスタ以外の特性評価回路のリーク電流成分を相対的に小さくすることができる。その結果、リーク電流評価用トランジスタのリーク電流を高い精度で測定することができる。同時に、電荷注入の際に、リーク電流

50

評価用トランジスタを一度オン状態とする必要がないため、チャネル形成領域の電荷の一部がノードAに流れ込むことによるノードAの電圧変動の影響もない。

【0218】

一方、電荷注入用トランジスタのチャネル幅 W を、リーク電流評価用トランジスタのチャネル幅 W よりも小さくすることにより、電荷注入用トランジスタのリーク電流を相対的に小さくすることができる。また、電荷注入の際に、チャネル形成領域の電荷の一部がノードAに流れ込むことによるノードAの電圧変動の影響も小さい。

【0219】

また、図16に示すように、複数の測定系を並列接続させた構造にすることにより、より正確に特性評価回路のリーク電流を算出することができる。

10

【0220】

次に、図16に示す特性評価回路を用いた、本実施例のトランジスタの一例のオフ電流の値の算出方法について説明する。

【0221】

まず、図16に示す特性評価回路のリーク電流測定方法について、図17を用いて説明する。図17は、図16に示す特性評価回路を用いたリーク電流測定方法を説明するためのタイミングチャートである。

【0222】

図16に示す特性評価回路を用いたリーク電流測定方法は、書き込み期間及び保持期間に分けられる。それぞれの期間における動作について、以下に説明する。

20

【0223】

まず、書き込み期間において、電圧 V_{ext_b} として、トランジスタ212がオフ状態となるような電圧 V_L ($-3V$)を入力する。また、電圧 V_1 として、書き込み電圧 V_w を入力した後、電圧 V_{ext_a} として、一定期間トランジスタ211がオン状態となるような電圧 V_H ($5V$)を入力する。これによって、ノードAに電荷が蓄積され、ノードAの電圧は、書き込み電圧 V_w と同等の値になる。その後、電圧 V_{ext_a} として、トランジスタ211がオフ状態となるような電圧 V_L を入力する。その後、電圧 V_1 として、電圧 V_{SS} ($0V$)を入力する。

【0224】

その後、保持期間において、ノードAが保持する電荷量の変化に起因して生じるノードAの電圧の変化量の測定を行う。電圧の変化量から、トランジスタ212のソース電極とドレイン電極との間を流れる電流値を算出することができる。以上により、ノードAの電荷の蓄積とノードAの電圧の変化量の測定とを行うことができる。

30

【0225】

このとき、ノードAの電荷の蓄積及びノードAの電圧の変化量の測定（蓄積及び測定動作ともいう）を繰り返し行う。まず、第1の蓄積及び測定動作を15回繰り返し行う。第1の蓄積及び測定動作では、書き込み期間に書き込み電圧 V_w として $5V$ の電圧を入力し、保持期間に1時間の保持を行う。次に、第2の蓄積及び測定動作を2回繰り返し行う。第2の蓄積及び測定動作では、書き込み期間に書き込み電圧 V_w として $3.5V$ の電圧を入力し、保持期間に50時間の保持を行う。次に、第3の蓄積及び測定動作を1回行う。第3の蓄積及び測定動作では、書き込み期間に書き込み電圧 V_w として $4.5V$ の電圧を入力し、保持期間に10時間の保持を行う。蓄積及び測定動作を繰り返し行うことにより、測定した電流値が、定常状態における値であることを確認することができる。言い換えると、ノードAを流れる電流 I_A のうち、過渡電流（測定開始後から時間経過とともに減少していく電流成分）を除くことができる。その結果、より高い精度でリーク電流を測定することができる。

40

【0226】

一般に、ノードAの電圧 V_A は、出力電圧 V_{out} の関数として式(1)のように表すことができる。

【0227】

50

【数 1】

$$V_A = F(V_{out}) \quad \dots(1)$$

【0228】

また、ノード A の電荷 Q_A は、ノード A の電圧 V_A 、ノード A に接続される容量 C_A 、定数 (const) を用いて、式 (2) のように表される。ここで、ノード A に接続される容量 C_A は、容量素子 213 の容量と容量素子 213 以外の容量成分の和である。

【0229】

【数 2】

$$Q_A = C_A V_A + const \quad \dots(2)$$

【0230】

ノード A の電流 I_A は、ノード A に流れ込む電荷 (またはノード A から流れ出る電荷) の時間微分であるから、ノード A の電流 I_A は式 (3) のように表現される。

【0231】

【数 3】

$$I_A \equiv \frac{\Delta Q_A}{\Delta t} = \frac{C_A \cdot \Delta F(V_{out})}{\Delta t} \quad \dots(3)$$

【0232】

なお、ここでは、一例として、 Δt を約 54000 sec とする。このように、ノード A に接続される容量 C_A と、出力電圧 V_{out} から、ノード A の電流 I_A を求めることができるため、特性評価回路のリーク電流を求めることができる。

【0233】

次に、上記特性評価回路を用いた測定方法による出力電圧の測定結果及び該測定結果より算出した特性評価回路のリーク電流の値を示す。

【0234】

図 18 に、一例として、条件 1、条件 2 及び条件 3 における上記測定 (第 1 の蓄積及び測定動作) に係る経過時間 $Time$ と、出力電圧 V_{out} との関係を示す。図 19 に、上記測定に係る経過時間 $Time$ と、該測定によって算出されたリーク電流との関係を示す。測定開始後から出力電圧 V_{out} が変動しており、定常状態に到るためには 10 時間以上必要であることがわかる。

【0235】

また、図 20 に、上記測定により見積もられた条件 1 乃至条件 6 におけるノード A の電圧とリーク電流の関係を示す。図 20 では、例えば条件 4 において、ノード A の電圧が 3.0 V の場合、リーク電流は 28 yA / μm である。リーク電流にはトランジスタ 212 のオフ電流も含まれるため、トランジスタ 212 のオフ電流も 28 yA / μm 以下とみなすことができる。

【0236】

以上のように、チャネル形成層としての機能を有し、高純度化された酸化物半導体層を含むトランジスタを用いた特性評価用回路において、リーク電流が十分に低いため、該トランジスタのオフ電流が十分に小さいことがわかる。

【符号の説明】

【0237】

- 101 バックライト部
- 102 表示パネル
- 103 偏光板
- 104 偏光板
- 106 拡散板

10

20

30

40

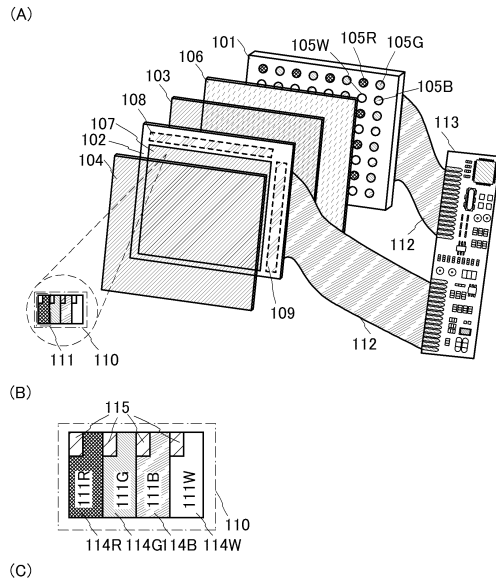
50

1 0 7	画素部	
1 0 8	走査線駆動回路	
1 0 9	信号線駆動回路	
1 1 0	画素	
1 1 1	副画素	
1 1 2	F P C	
1 1 3	外部基板	
1 1 5	回路部	
1 2 0	液晶表示装置	
1 2 1	表示切替回路	10
1 2 2	表示制御回路	
1 2 3	バックライト部	
1 2 4	表示パネル	
1 2 5	画像信号供給源	
1 4 3	書き込み期間	
1 4 4	保持期間	
2 0 1	測定系	
2 1 1	トランジスタ	
2 1 2	トランジスタ	
2 1 3	容量素子	20
2 1 4	トランジスタ	
2 1 5	トランジスタ	
3 0 0	外部切替手段	
3 0 1	記憶回路	
3 0 2	比較回路	
3 0 3	選択回路	
3 1 1	画素部	
3 1 2	駆動回路	
3 1 3	副画素	
3 2 2	バックライト	30
4 0 0	基板	
4 0 1	ゲート電極層	
4 0 2	ゲート絶縁層	
4 0 3	酸化物半導体層	
4 0 7	絶縁膜	
4 0 8	容量配線層	
4 0 9	保護絶縁層	
4 1 0	トランジスタ	
4 1 3	層間膜	
4 2 0	トランジスタ	40
4 2 7	絶縁層	
4 3 0	トランジスタ	
4 3 7	絶縁層	
4 4 0	トランジスタ	
4 4 1	基板	
4 4 2	基板	
4 4 4	液晶層	
4 4 7	透明電極層	
4 4 8	共通電極層	
4 4 9	導電層	50

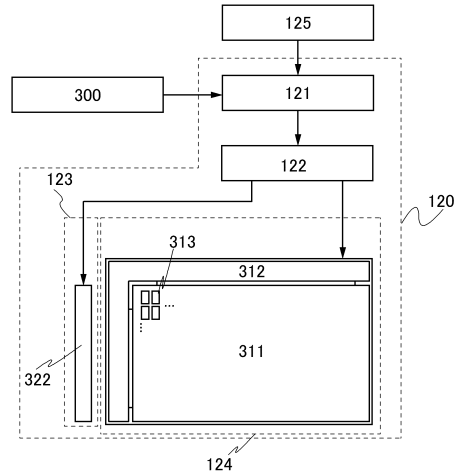
4 5 0	トランジスタ	
5 0 5	基板	
5 0 6	保護絶縁層	
5 0 7	ゲート絶縁層	
5 1 0	トランジスタ	
5 1 1	ゲート電極層	
5 1 6	絶縁層	
5 3 0	酸化物半導体膜	
5 3 1	酸化物半導体層	
6 0 1	画素部	10
6 0 2	走査線	
6 0 3	信号線	
6 0 6	走査線側駆動回路	
6 0 7	信号線側駆動回路	
6 1 0	副画素	
6 1 2	画素トランジスタ	
6 1 3	液晶素子	
6 1 4	容量素子	
6 1 8	共通電極	
6 1 9	容量線	20
7 1 0	画像信号変換回路	
7 1 1	表示制御切替回路	
7 1 2	動画表示制御回路	
7 1 3	静止画表示制御回路	
7 1 4	動画タイミング信号生成回路	
7 1 5	動画バックライト制御回路	
7 1 6	静止画タイミング信号生成回路	
7 1 7	静止画バックライト制御回路	
8 0 1	期間	
8 0 2	期間	30
8 3 0	画素部	
8 3 1	表示画像	
8 4 0	バックライト	
9 1 1	表示画像	
9 1 2	表示画像	
9 1 3	表示画像	
1 0 5 B	光源	
1 0 5 R	光源	
1 0 5 G	光源	
1 0 5 W	光源	40
1 0 5 Y	光源	
1 1 1 B	副画素	
1 1 1 G	副画素	
1 1 1 R	副画素	
1 1 1 W	副画素	
1 1 1 Y	副画素	
1 1 4 B	光透過部	
1 1 4 G	光透過部	
1 1 4 R	光透過部	
1 1 4 W	光透過部	50

1 1 4 Y	光透過部	
1 7 0 0	筐体	
1 7 0 1	筐体	
1 7 0 2	表示部	
1 7 0 3	表示部	
1 7 0 4	蝶番	
1 7 0 5	電源入力端子	
1 7 0 6	操作キー	
1 7 0 7	スピーカ	
1 7 1 1	筐体	10
1 7 1 2	表示部	
1 7 2 1	筐体	
1 7 2 2	表示部	
1 7 2 3	スタンド	
1 7 3 1	筐体	
1 7 3 2	表示部	
1 7 3 3	操作ボタン	
1 7 3 4	外部接続ポート	
1 7 3 5	スピーカ	
1 7 3 6	マイク	20
1 7 3 7	操作ボタン	
4 0 5 a	ソース電極層	
4 0 5 b	ドレイン電極層	
4 3 6 a	配線層	
4 3 6 b	配線層	
4 6 0 a	配向膜	
4 6 0 b	配向膜	
5 1 5 a	ソース電極層	
5 1 5 b	ドレイン電極層	
9 6 3 0	筐体	30
9 6 3 1	表示部	
9 6 3 2	操作キー	
9 6 3 3	太陽電池	
9 6 3 4	充放電制御回路	
9 6 3 5	バッテリー	
9 6 3 6	コンバータ	
9 6 3 7	コンバータ	

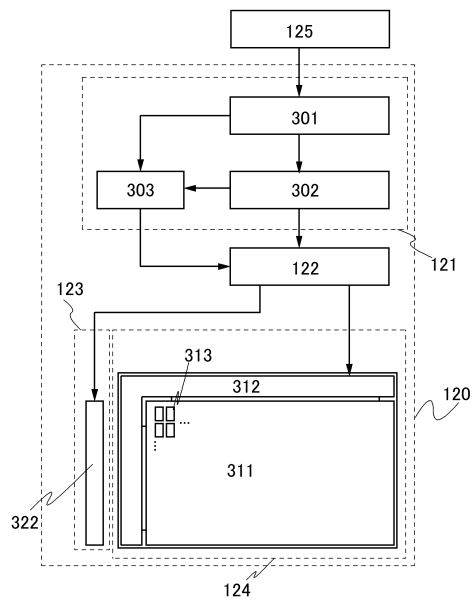
【図 1】



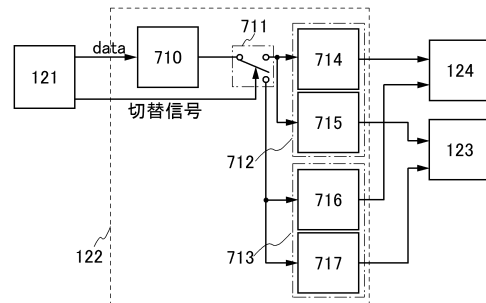
【図 2】



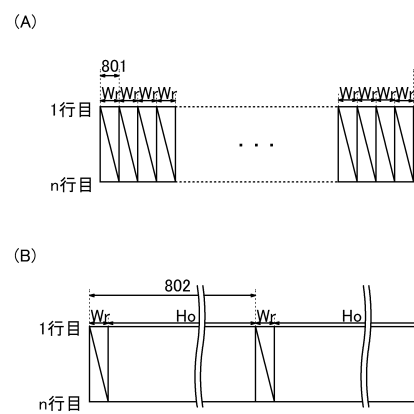
【図 3】



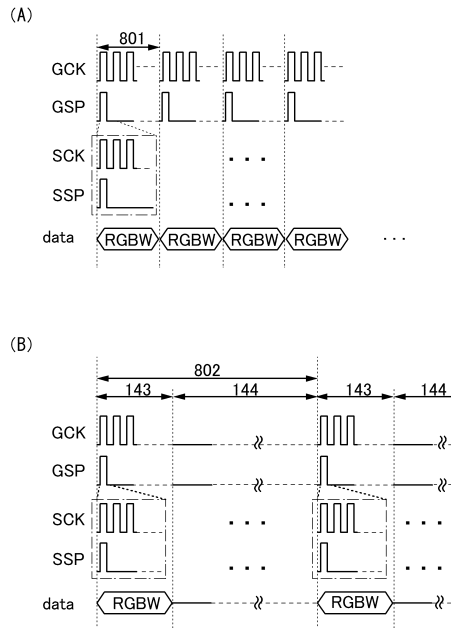
【図 4】



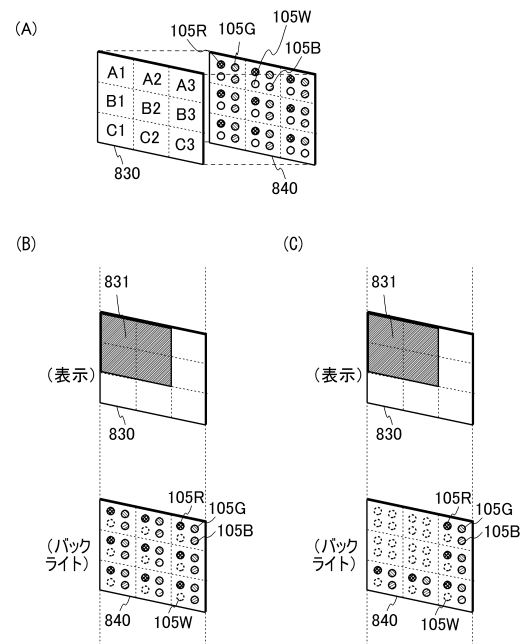
【図 5】



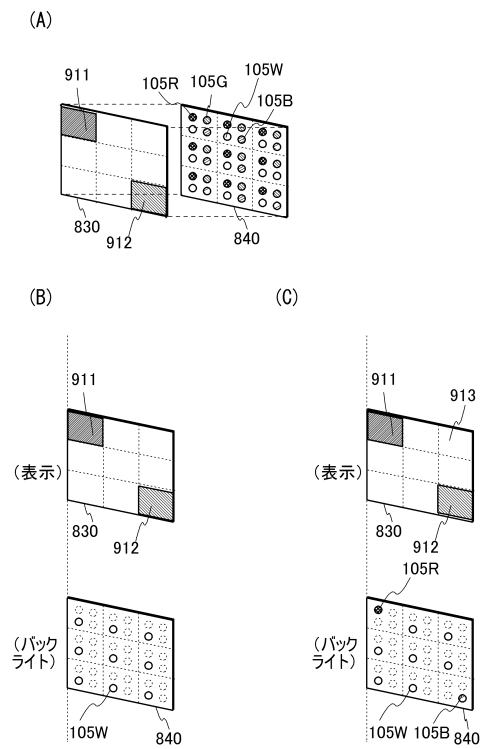
【図 6】



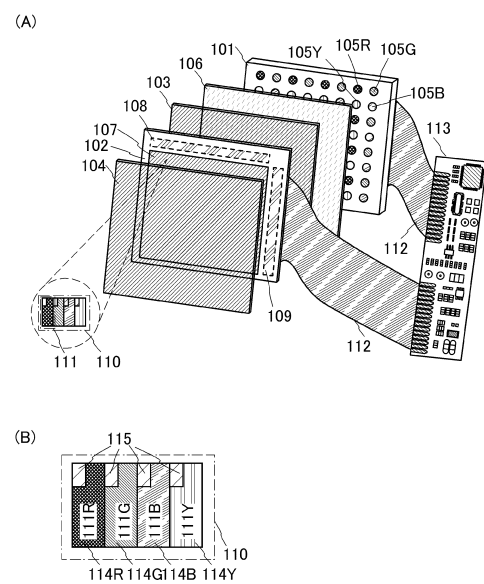
【図 7】



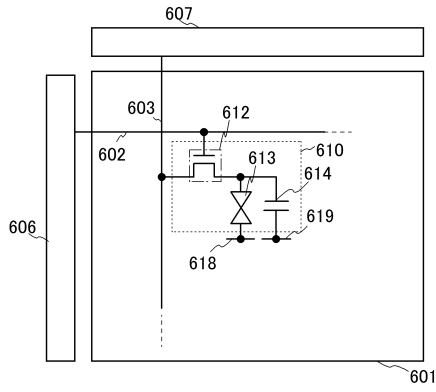
【図 8】



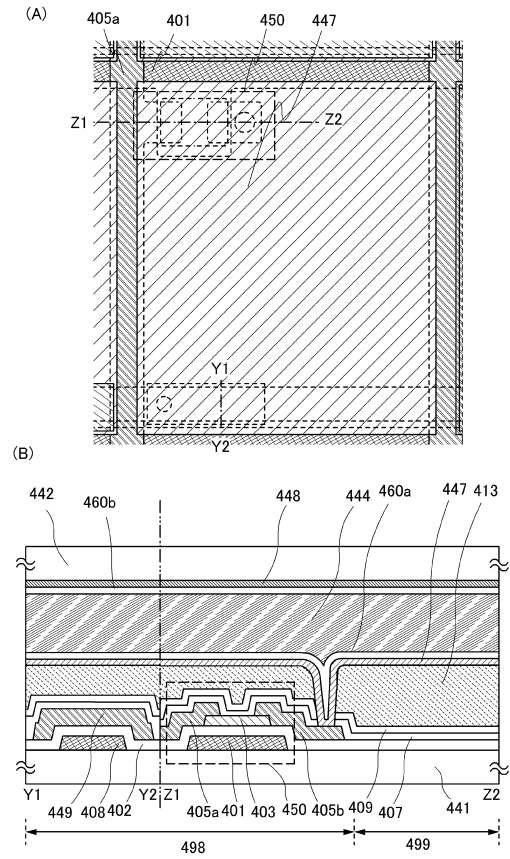
【図 9】



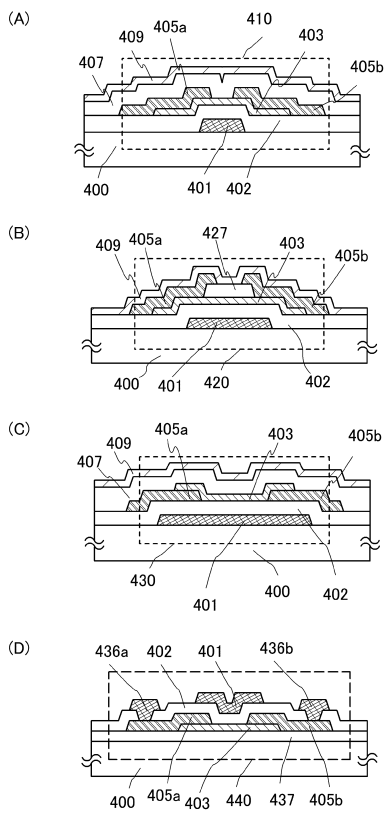
【図 10】



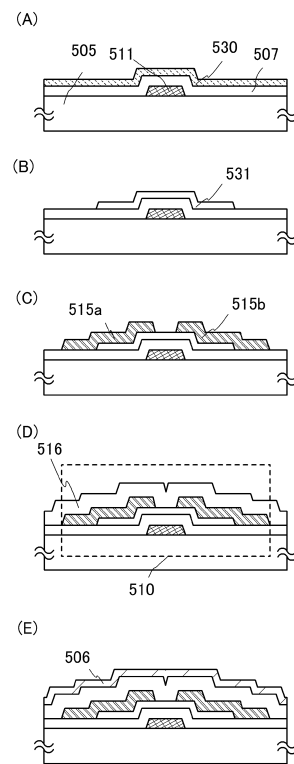
【図 11】



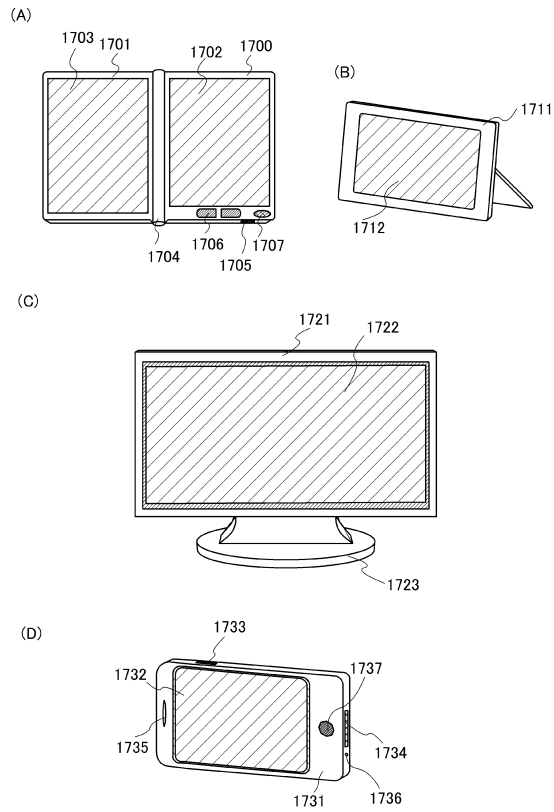
【図 12】



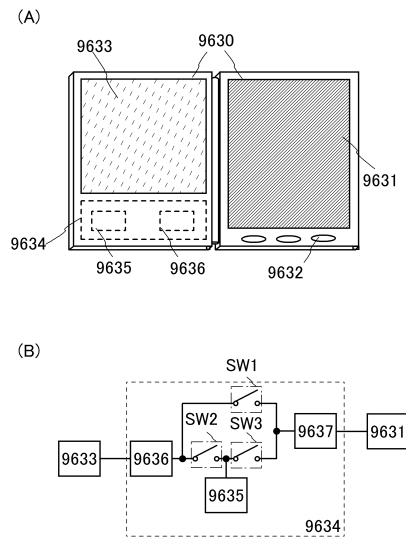
【図 13】



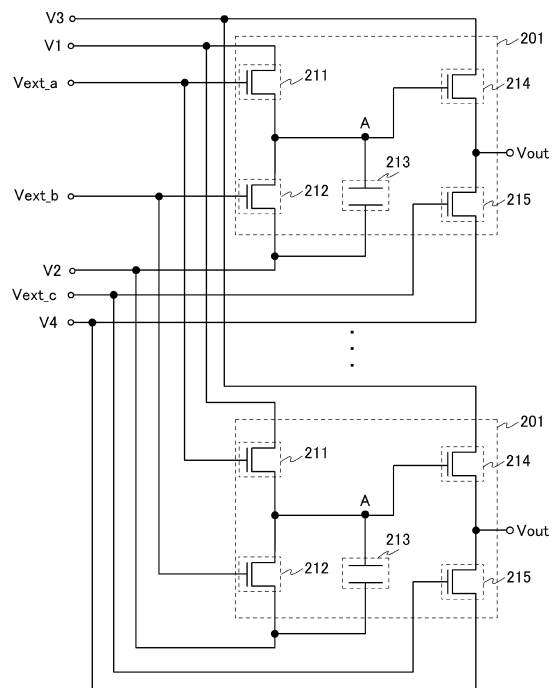
【図 14】



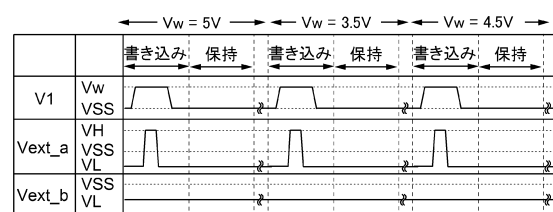
【図 15】



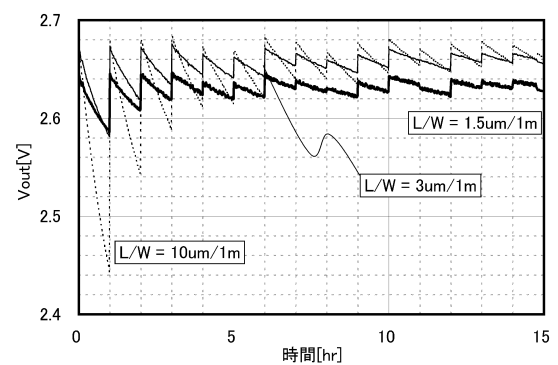
【図 16】



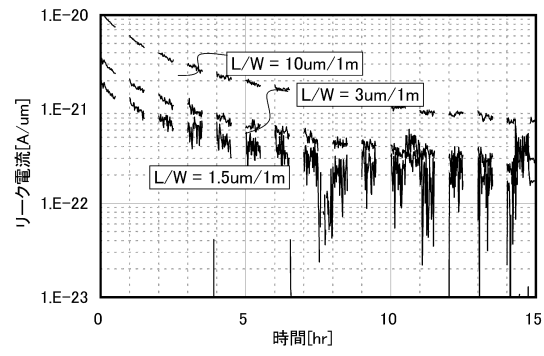
【図 17】



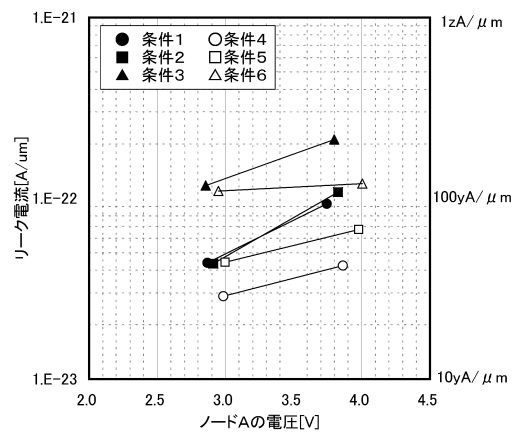
【図 18】



【図 19】



【図 20】



フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/34	J
	G 0 9 G	3/20	6 1 2 U
	G 0 2 F	1/133	5 3 5

(56)参考文献 特開 2 0 0 2 - 2 7 8 5 2 3 (J P , A)
特開 2 0 0 1 - 3 1 2 2 5 3 (J P , A)
特開 2 0 1 0 - 0 2 1 0 3 9 (J P , A)
特開 2 0 0 9 - 1 9 2 8 8 7 (J P , A)
特開 2 0 0 7 - 1 1 4 2 7 4 (J P , A)
特開 2 0 0 9 - 1 1 6 3 2 4 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 9 G 3 / 0 0 - 3 / 3 8
G 0 2 F 1 / 1 3 3

专利名称(译)	液晶表示装置及び电子机器		
公开(公告)号	JP5730117B2	公开(公告)日	2015-06-03
申请号	JP2011099674	申请日	2011-04-27
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	山崎舜平 小山潤		
发明人	山崎 舜平 小山 潤		
IPC分类号	G09G3/36 G09G3/20 G09G3/34 G02F1/133		
CPC分类号	G02F1/133603 G09G3/006 G09G3/3413 G09G3/3426 G09G3/3607 G09G2300/0452 G09G2320/0261 G09G2320/062 G09G2320/0646 G09G2320/066 G09G2320/0666 G09G2320/103 G09G2330/021 G09G2340/06 G09G2360/16 G09G2380/14 H01L27/12 H01L27/1225		
FI分类号	G09G3/36 G09G3/20.611.A G09G3/20.660.W G09G3/20.660.V G09G3/20.641.C G09G3/34.J G09G3/20.612.U G02F1/133.535		
F-TERM分类号	2H193/ZA04 2H193/ZA05 2H193/ZD16 2H193/ZD17 2H193/ZG23 2H193/ZG28 2H193/ZG48 2H193/ZH23 2H193/ZH57 5C006/AA16 5C006/AA22 5C006/AF19 5C006/AF45 5C006/AF53 5C006/AF61 5C006/BB16 5C006/BB29 5C006/EA01 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD26 5C080/EE29 5C080/EE30 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06		
审查员(译)	中村直之		
优先权	2010104032 2010-04-28 JP		
其他公开文献	JP2011248352A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供液晶显示器，在显示动画和静止图像时实现低功耗并提高显示质量。解决方案：液晶显示器包括：显示面板，具有多个像素，子像素具有红色，绿色和蓝色的滤色器；以及子像素，用于控制白光的穿透；背光部件，具有红色，绿色，蓝色和白色的光源；图像切换电路，用于在动画模式和静止图像模式之间切换显示面板上的显示；显示控制电路，用于在动画模式下根据图像信号控制背光部件的红色，绿色和蓝色光源的亮度，并在静止图像模式下控制背光的白色光源的亮度部分根据图像信号。之

	チャネル長L[μm]	チャネル幅W[μm]
条件1	1.5	1×10^5
条件2	3	1×10^5
条件3	10	1×10^5
条件4	1.5	1×10^6
条件5	3	1×10^6
条件6	10	1×10^6