

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5677580号  
(P5677580)

(45) 発行日 平成27年2月25日 (2015. 2. 25)

(24) 登録日 平成27年1月9日 (2015. 1. 9)

(51) Int. Cl.

F I

GO 2 F 1/1368 (2006. 01)

GO 2 F 1/1368

GO 2 F 1/1343 (2006. 01)

GO 2 F 1/1343

請求項の数 7 (全 23 頁)

(21) 出願番号 特願2013-527998 (P2013-527998)  
 (86) (22) 出願日 平成24年8月3日 (2012. 8. 3)  
 (86) 国際出願番号 PCT/JP2012/069789  
 (87) 国際公開番号 W02013/021926  
 (87) 国際公開日 平成25年2月14日 (2013. 2. 14)  
 審査請求日 平成26年2月19日 (2014. 2. 19)  
 (31) 優先権主張番号 特願2011-175464 (P2011-175464)  
 (32) 優先日 平成23年8月10日 (2011. 8. 10)  
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000005049  
 シャープ株式会社  
 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号  
 (74) 代理人 110000914  
 特許業務法人 安富国際特許事務所  
 (72) 発明者 久田 祐子  
 日本国大阪府大阪市阿倍野区長池町 2 2 番  
 2 2 号 シャープ株式会社内  
 (72) 発明者 浅田 勝滋  
 日本国大阪府大阪市阿倍野区長池町 2 2 番  
 2 2 号 シャープ株式会社内  
 (72) 発明者 藤川 徹也  
 日本国大阪府大阪市阿倍野区長池町 2 2 番  
 2 2 号 シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示パネル

(57) 【特許請求の範囲】

【請求項 1】

絶縁基板、薄膜トランジスタ、走査信号線、第一の遮光電極、第一絶縁膜、第二の遮光電極、第二絶縁膜、透明電極、第三絶縁膜、及び、画素電極を有する第一基板と、絶縁基板を有する第二基板と、

該第一基板及び該第二基板に挟持された液晶層とを備え、

該第二の遮光電極は、該薄膜トランジスタと該画素電極との間に位置し、該第二絶縁膜及び該第三絶縁膜内に設けられた接続部を介して、該画素電極と接続された電極であり、該第一の遮光電極の少なくとも一部は、該第一絶縁膜を介して該第二の遮光電極と重なっており、

該透明電極は、該走査信号線が位置する階層、及び、該第二の遮光電極が位置する階層よりも液晶層側の階層に位置する

ことを特徴とする液晶表示パネル。

【請求項 2】

前記透明電極は、前記画素電極との間で前記液晶層に電界を形成する共通電極であり、前記第一の遮光電極には、前記透明電極に供給される電位と同じ電位が供給されることを特徴とする請求項 1 記載の液晶表示パネル。

【請求項 3】

ノーマリーブラック方式であり、前記第二基板は、共通電極を有し、

前記第一の遮光電極には、共通電極に供給される電位と同じ電位が供給されることを特徴とする請求項 1 記載の液晶表示パネル。

【請求項 4】

ノーマリーホワイト方式であり、  
前記第二基板は、共通電極を有し、  
前記第一の遮光電極には、共通電位に供給される電位と異なる電位が供給されることを特徴とする請求項 1 記載の液晶表示パネル。

【請求項 5】

前記第一の遮光電極は、前記走査信号線と略平行に延伸され、前記走査信号線と同一階層に形成されていることを特徴とする請求項 1 ~ 4 のいずれかに記載の液晶表示パネル。

10

【請求項 6】

更に、データ信号線を有し、  
前記第一の遮光電極は、該データ信号線と略平行に延伸され、該データ信号線と同一階層の部位と、前記走査信号線と同一階層の部位とを有することを特徴とする請求項 1 ~ 4 のいずれかに記載の液晶表示パネル。

【請求項 7】

前記第一の遮光電極と、前記第二の遮光電極とが重なる範囲は、少なくとも 5  $\mu\text{m}$  四方の正方形を包含することを特徴とする請求項 1 ~ 6 のいずれかに記載の液晶表示パネル。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、液晶表示パネルに関する。より詳しくは、絶縁膜を挟んで複数の階層に電極を有する基板を備える液晶表示パネルに関するものである。

【背景技術】

【0002】

液晶表示 (LCD: Liquid Crystal Display) パネルは、複屈折性を有する液晶分子の配向を制御することにより光の透過 / 遮断 (表示のオン / オフ) を制御する機器である。LCD の液晶配向モードとしては、正の誘電率異方性を有する液晶分子を基板法線方向から見たときに 90° 捻れた状態で配向させる TN (Twisted Nematic) モード、負の誘電率異方性を有する液晶分子を基板面に対して垂直配向させる垂直配向 (VA: Vertical Alignment) モード、正又は負の誘電率異方性を有する液晶分子を基板面に対して水平配向させて液晶層に対し横電界を印加する面内スイッチング (IPS: In-Plane Switching) モード及びフリンジ電界スイッチング (FFS: Fringe Field Switching) モード (例えば、特許文献 1 参照。) 等が挙げられる。

30

【0003】

LCD パネルの駆動方式としては、画素ごとに薄膜トランジスタ (TFT: Thin Film Transistor) 等の能動素子を配置し、高画質を実現するアクティブマトリクス型の駆動方式が普及している。TFT を備える LCD パネルとしては、複数の走査信号線と複数のデータ信号線とを互いに交差するように形成し、これらの交差点ごとに TFT と画素電極とを設けたアクティブマトリクス基板を有するものが挙げられる (例えば、特許文献 2 参照。 )。一般的な LCD パネルには、更に、アクティブマトリクス基板又は対向基板に共通電極が設けられ、一对の電極を通じて液晶層内に電圧が印加されるような仕組みとなっている。

40

【0004】

LCD パネルが備えるアクティブマトリクス基板の一例としては、ガラス基板と、ガラス基板上に形成された走査信号線、データ信号線、TFT 等の導電部材と、該導電部材の上に第一絶縁膜を介して形成された透明電極と、該透明電極の上に更に第二絶縁膜を介して形成された画素電極とを備える構成が挙げられる (例えば、特許文献 3 及び 4 参照。 )。この場合、画素電極と TFT のドレイン電極とは、該第一絶縁膜及び該第二絶縁膜に設けられたコンタクトホールを介して接続される。TFT は、半導体層、ゲート電極、ソース

50

電極及びドレイン電極を有し、ゲート電極は走査信号線と、ソース電極はデータ信号線と、ドレイン電極は画素電極と、それぞれ接続される。これにより、TFTがONの状態にデータ信号線からドレイン電極に電流が流れ、画素電極と、対向基板側に位置する共通電極とにより液晶層に液晶容量C<sub>1c</sub>が形成されるので、電圧印加のON及びOFFによって液晶分子の配向方向を変化させることができ、液晶表示のON及びOFFを制御することができる。また、このようなアクティブマトリクス基板の構成によれば、透明電極と画素電極との間で補助容量を形成することができるので、TFTがOFFしてから次にTFTがONするまでの間、画素電極と対向基板側に位置する共通電極とにより形成される液晶容量C<sub>1c</sub>の容量を安定化させることができ、更に、補助容量を形成するための電極が透明電極で構成されているので、高い開口率をもつ画素を形成することができる。

10

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2003-21845号公報

【特許文献2】特開2007-34327号公報

【特許文献3】特開2001-33818号公報

【特許文献4】特開2010-91904号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

20

しかしながら、本発明者らが、上述したような画素電極下に透明電極をもつアクティブマトリクス基板を液晶表示パネルに適用したところ、アクティブマトリクス基板と対向基板とを貼り合わせ、これらの基板間に液晶を注入した後の検査工程、又は、アクティブマトリクス基板及び対向基板のいずれかに液晶を滴下し、これらの基板を貼り合わせた後の検査工程において欠陥が発見されたときに、従来の方法ではレーザーを用いた欠陥の修正が難しいことが明らかとなった。ここでの具体的な欠陥とは、例えば、一部の配線同士がリークする、又は、データ信号線等の配線に断線が起こることによって、黒表示となるべき部分の表示画素が輝点となる現象が挙げられる。この場合、輝点が発生した画素を黒点化する修正が必要となる。

【0007】

30

図22は、従来の液晶表示パネルに対して、一对の基板を貼り合わせた後に、レーザーリペアを行う様子を示す断面模式図である。ここでは、ガラス基板131を土台とし、該ガラス基板131上に、ゲート絶縁膜132、ドレイン引き出し配線113、第二絶縁膜133、補助容量電極115、第三絶縁膜134、及び、画素電極116の各層が、この順に積層されているような構成の場合を想定している。補助容量電極115及び画素電極116には、透明電極が用いられている。このような場合において輝点画素を黒点化する修正方法としては、図22に示すように、ドレイン引き出し配線113と補助容量電極115とをレーザーメルトする方法、又は、補助容量電極115と画素電極116とをレーザーメルトする方法が考えられる。補助容量電極115には、レーザーメルトを行ったときに画素が黒表示となるような電位を供給する。ドレイン引き出し配線113と補助容量電極115とが導通する、又は、補助容量電極115と画素電極116とが導通すれば、欠陥が生じた部分付近の一部の画素のみが黒点化されるので、輝点は解消される。

40

【0008】

しかしながら、レーザーメルトの対象となる電極の少なくとも一方が透明電極でできている場合、透明電極がレーザーを吸収しにくいためメルトしにくく、補助容量電極と画素電極との間で良好な接続ができず、レーザーリペアの精度が低下することが明らかとなった。

【0009】

本発明は、上記現状に鑑みてなされたものであり、絶縁膜を挟んで画素電極と対向する電極が透明電極であったとしても、欠陥修正のためのレーザーリペアが容易な液晶表示パネ

50

ルを提供することを目的とするものである。

【課題を解決するための手段】

【0010】

本発明者らは、画素の黒点化のためのレーザーリペアが容易となる構成について種々検討したところ、絶縁膜を挟んで画素電極と対向する透明電極ではなく、遮光性の他の電極をレーザーリペアの対象とすることについて検討を行った。そして、画素電極に対し直接レーザーリペアを行うのではなく、絶縁膜を挟んで画素電極と異なる階層に位置し、かつ画素電極と電氣的に接続された遮光性の電極と、その他の遮光性の電極とを接続の対象とする点に着目した。また、絶縁膜を挟んで画素電極と対向する透明電極については、レーザーリペアが行われる各種配線よりも上層（液晶層側の階層）に配置することで、レーザーリペアの対象となる電極に所定の信号が供給されたとしても、該透明電極が、液晶層に対して電界が及ぶシールドとして機能するため、液晶分子の配向乱れ、及び、焼き付きを低減することが可能となる。

10

【0011】

こうして、本発明者らは上記課題をみごとに解決することができることに想到し、本発明に到達したものである。

【0012】

すなわち、本発明の一側面は、絶縁基板、薄膜トランジスタ、走査信号線、第一の遮光電極、第一絶縁膜、第二の遮光電極、第二絶縁膜、透明電極、第三絶縁膜、及び、画素電極を有する第一基板と、絶縁基板を有する第二基板と、該第一基板及び該第二基板に挟持された液晶層とを備え、該第二の遮光電極は、該薄膜トランジスタと該画素電極との間に位置し、該第二絶縁膜及び該第三絶縁膜内に設けられた接続部を介して、該画素電極と接続された電極であり、該第一の遮光電極の少なくとも一部は、該第一絶縁膜を介して該第二の遮光電極と重なっており、該透明電極は、該走査信号線が位置する階層、及び、該第二の遮光電極が位置する階層よりも液晶層側の階層に位置する液晶表示パネルである。

20

【0013】

上記液晶表示パネルは、第一基板、液晶層、及び、第二基板を備える。上記第一基板は、絶縁基板を母体とし、薄膜トランジスタ（TFT）、走査信号線、第一の遮光電極、第一絶縁膜、第二の遮光電極、第二絶縁膜、透明電極、第三絶縁膜、及び、画素電極を有するアクティブマトリクス基板である。上記第二基板は、絶縁基板を母体とし、必要に応じて電極、カラーフィルタ等が備え付けられる対向基板である。

30

【0014】

上記第一の遮光電極は、レーザーリペアに用いることができる電極であり、補助容量配線として利用してもよい。上記第二の遮光電極は、薄膜トランジスタと画素電極との間に位置する電極であり、上記第二絶縁膜及び上記第三絶縁膜内に設けられた接続部を介して、上記画素電極と接続される。上記第二の遮光電極の例としては、TFTと画素電極との間に位置するドレイン引き出し配線が挙げられ、これにより、ターゲットとなる一部の画素のみを黒点化することが可能となる。

【0015】

上記透明電極は、上記走査信号線が位置する階層、及び、上記第二の遮光電極が位置する階層よりも液晶層側の階層に位置する。上記透明電極は、表示モードによって異なる用途に用いることができ、例えば、画素電極との間で補助容量を形成するための補助容量電極、又は、画素電極との間で電界を形成し、液晶分子を配向制御するための共通電極として利用することができる。

40

【0016】

上記第一の遮光電極の少なくとも一部は、上記第一絶縁膜及び上記第二絶縁膜を介して上記第二の遮光電極と重なっている。上記第一の遮光電極と上記第二の遮光電極とが重なる領域が、レーザーリペア領域として用いることができる領域であり、これらがいずれも遮光電極で構成されているので、レーザーリペアの精度（成功確率）が向上する。

【0017】

50

上記透明電極は、上記走査信号線が位置する階層、及び、上記第二の遮光電極が位置する階層よりも液晶層側の階層に位置する。また、上記透明電極が、上記走査信号線が位置する階層、及び、上記第二の遮光電極が位置する階層よりも液晶層側の階層に位置することで、これらの配線及び電極に供給される電位に基づき発生する電界をシールドすることができるので、液晶の配向乱れ、及び、焼き付きの発生を防ぐことができる。したがって、上記透明電極は、上記第一絶縁膜及び上記第二絶縁膜を介して、上記走査信号線及び上記第二の遮光電極を完全に覆っている必要はないが、実質的に上記走査信号線又は上記第二の遮光電極の全体を覆っていることが好ましく、実質的に上記走査信号線及び上記第二の遮光電極の両方の全体を覆っていることがより好ましい。

【0018】

10

上記液晶表示パネルの構成としては、このような構成要素を必須として形成されるものである限り、その他の構成要素により特に限定されるものではない。以下、上記液晶表示パネルの好ましい形態について詳述する。なお、以下に記載される上記液晶表示パネルの個々の好ましい形態を2つ以上組み合わせた形態も上記液晶表示パネルの好ましい形態である。

【0019】

上記透明電極は、上記画素電極との間で上記液晶層に電界を形成する共通電極であり、上記第一の遮光電極には、上記透明電極に供給される電位と同じ電位が供給されることが好ましい。これにより、第一の遮光電極と第二の遮光電極との間のレーザーメルト接続を行ったときに、第一基板の画素電極と第一基板の透明電極（共通電極）との電位差が0となるので、画素の黒点化が可能となる。本形態は、第一基板に画素電極と共通電極とが形成される液晶配向制御方式に好適に用いられ、具体的には、IPSモード、FFSモード等に用いられる。

20

【0020】

上記液晶表示パネルは、ノーマリーブラック方式であり、上記第二基板は、共通電極を有し、上記第一の遮光電極には、共通電極に供給される電位と同じ電位が供給されることが好ましい。これにより、第一の遮光電極と第二の遮光電極との間のレーザーメルト接続を行ったときに、第一基板の画素電極と第二基板の共通電極との電位差が0となるので、画素の黒点化が可能となる。本形態は、第一基板に画素電極が、第二基板に共通電極が形成される液晶配向制御方式に好適に用いられ、具体的には、VAモード、MVA（Multi-domain Vertical Alignment）モード、CPA（Continuous Pinwheel Alignment）モード等に用いられる。

30

【0021】

上記液晶表示パネルは、ノーマリーホワイト方式であり、上記第二基板は、共通電極を有し、上記第一の遮光電極には、共通電極に供給される電位と異なる電位が供給されることが好ましい。これにより、第一の遮光電極と第二の遮光電極との間のレーザーメルト接続を行ったときに、第一基板の画素電極と第二基板の共通電極との間で電位差が発生するので、画素の黒点化が可能となる。本形態は、第一基板に画素電極が、第二基板に共通電極が形成される液晶配向制御方式に好適に用いられ、具体的には、TNモード、STN（Super Twisted Nematic）モード等に用いられる。

40

【0022】

上記第一の遮光電極は、上記走査信号線と略平行に延伸され、上記走査信号線と同一階層に形成されていることが好ましい。これにより、上記第一遮光電極と上記走査信号線とが交差することなく同一階層に形成することができるので、製造効率が向上する。なお、上記第一の遮光電極は、上記走査信号線と導通されなければよいので、一部に屈曲部、分岐部等を有していてもよい。

【0023】

上記液晶表示パネルは、更に、データ信号線を有し、上記第一の遮光電極は、該データ信号線と略平行に延伸され、該データ信号線と同一階層の部位と、上記走査信号線と同一階層の部位とを有することが好ましい。これにより、第一の遮光電極を、走査信号線の材料

50

と、データ信号線の材料とで形成することができるので、製造効率が向上する。

【0024】

上記第一の遮光電極と、上記第二の遮光電極とが重なる範囲は、少なくとも5  $\mu\text{m}$ 四方の正方形を包含することが好ましい。レーザーリペア領域として少なくともこのような範囲を確保することで、レーザーリペア時の精度を格段に高めることができる。

【発明の効果】

【0025】

本発明の液晶表示パネルによれば、画素電極と異なる階層に画素電極と異なる他の透明電極を有する場合であっても、配線又は電極間のリーク等により不良となった画素を修正するレーザーリペアが容易な構成が得られる。

10

【図面の簡単な説明】

【0026】

【図1】実施形態1の液晶表示パネルの断面模式図であり、レーザー照射時を表す。

【図2】実施形態1の液晶表示パネルの断面模式図であり、レーザー照射後を表す。

【図3】実施形態1におけるアクティブマトリクス基板を示す平面模式図である。

【図4】実施形態1におけるアクティブマトリクス基板の透明Cs電極のみを表した平面模式図である。

【図5】実施形態1の液晶表示パネルにおけるレーザーリペア領域を示す平面模式図である。

【図6】実施形態2におけるアクティブマトリクス基板の平面模式図である。

20

【図7】実施形態2におけるアクティブマトリクス基板の透明Cs電極のみを表した平面模式図である。

【図8】実施形態3におけるアクティブマトリクス基板の平面模式図である。

【図9】実施形態4におけるアクティブマトリクス基板の平面模式図である。

【図10】実施形態4におけるアクティブマトリクス基板の透明Cs電極のみを表した平面模式図である。

【図11】実施形態5におけるアクティブマトリクス基板の平面模式図である。

【図12】実施形態5におけるアクティブマトリクス基板の共通電極のみを表した平面模式図である。

【図13】実施形態5の液晶表示パネルの断面模式図であり、レーザー照射時を表す。

30

【図14】実施形態5の液晶表示パネルの断面模式図であり、レーザー照射後を表す。

【図15】実施形態6におけるアクティブマトリクス基板の平面模式図である。

【図16】実施形態6におけるアクティブマトリクス基板の共通電極のみを表した平面模式図である。

【図17】実施形態7におけるアクティブマトリクス基板を示す平面模式図である。

【図18】実施形態7におけるアクティブマトリクス基板の透明Cs電極のみを表した平面模式図である。

【図19】実施形態7の液晶表示パネルの断面模式図であり、レーザー照射時を表す。

【図20】実施形態7の液晶表示パネルの断面模式図であり、レーザー照射後を表す。

【図21】実施形態8におけるアクティブマトリクス基板を示す平面模式図である。

40

【図22】従来の液晶表示パネルに対して、一対の基板を貼り合わせた後に、レーザーリペアを行う様子を示す断面模式図である。

【発明を実施するための形態】

【0027】

以下に実施形態を掲げ、本発明について図面を参照して更に詳細に説明するが、本発明はこれらの実施形態のみに限定されるものではない。

【0028】

本明細書において「画素」とは、隣接する2本の走査信号線（ゲートバスライン）、及び、隣接する2本のデータ信号線（ソースバスライン）で囲まれる領域を意味する。

【0029】

50

本明細書において「領域」とは、アクティブマトリクス基板面の法線方向から見たときに、平面だけでなくその奥行きを含む概念である。

【0030】

本明細書において「電極」とは、いわゆる「配線」に相当するものについても含むものとする。

【0031】

以下の実施形態1～8では、補助容量配線とドレイン引き出し配線とを短絡させるレーザーリペア処理について説明する。

【0032】

以下の実施形態1～8の構成は、例えば、TFT（薄膜トランジスタ）のソース電極とドレイン電極とが短絡してしまっている場合、ドレイン引き出し配線の一部が切断してしまっている場合等におけるレーザーリペア処理に効果的である。

10

【0033】

以下の実施形態1～8は、具体的には、テレビジョン、パーソナルコンピュータ、携帯電話、カーナビ、インフォメーションディスプレイ等の液晶表示装置に適用することができる。

【0034】

実施形態1

実施形態1では、CPAモードの液晶表示パネルの例を示す。実施形態1の液晶表示パネルは、ノーマリーブラックの液晶表示パネルである。図1及び図2は、実施形態1の液晶表示パネルの断面模式図である。図1はレーザー照射時を表し、図2はレーザー照射後を表す。また、図1及び図2は、後述する図3のA-B線に沿った断面模式図でもある。

20

【0035】

実施形態1の液晶表示パネルは、アクティブマトリクス基板（第一基板）10と、対向基板（第二基板）20と、アクティブマトリクス基板10及び対向基板20に挟持された液晶層40とを備える。実施形態1の液晶表示パネルは、対向基板20に柱状（平面的に見たときに点状）の突起物23を有している。より具体的には、上記突起物23は絶縁材料からなり、共通電極22の液晶層40側の面上に形成されている。以下、このような突起物23をリベットともいう。この突起物23は、例えば、共通電極22に形成される穴（ホール）が代替的に用いられてもよい。電圧無印加時において液晶分子は、リベット23又はホールに近接する一部の液晶分子を除き、ほとんどの液晶分子が基板面に対して垂直の方向に配向する。この状態において液晶層40内に電圧が印加されると、これらはリベット23又はホールに向かって放射状に倒れこみ、その結果、優れた視野角特性が得られる。リベット23を構成する絶縁材料としては、フェノールノボラック系感光性樹脂等の透明な樹脂が好適に用いられる。

30

【0036】

アクティブマトリクス基板10は、透明なガラス基板（絶縁基板）31と、ゲートバスライン（走査信号線）11及び補助容量配線（第一の遮光電極）14と、ゲート絶縁膜（第一絶縁膜）32と、ソースバスライン（データ信号線）12及びドレイン引き出し配線（第二の遮光電極）13と、第二絶縁膜33と、透明補助容量（Cs）電極（透明電極）15と、第三絶縁膜34と、画素電極16と、配向膜35とが、液晶層40側に向かってこの順に積層された構成を有する。ゲートバスライン11と補助容量配線13とは、同一階層に形成されている。ソースバスライン12とドレイン引き出し配線13とは、同一階層に形成されている。TFT19は、半導体層18、ゲート電極17a、ソース電極17b及びドレイン電極17cを有し、ゲート電極17aはゲートバスライン11と、ソース電極17bはソースバスライン12と、ドレイン電極17cは画素電極16とそれぞれ接続されている。

40

【0037】

対向基板20は、透明なガラス基板（絶縁基板）21と、共通電極22と、リベット23と、配向膜24とが、液晶層40側に向かってこの順に積層された構成を有する。

50

## 【0038】

アクティブマトリクス基板10の補助容量配線14及び透明Cs電極15と、対向基板20の共通電極22とは、同じ電位で保たれている。上記補助容量配線14、上記透明Cs電極15及び上記共通電極22は、周辺回路等を通じてそれぞれ直接つながっていてもよいし、異なる経路で同じ電位が印加されるものであってもよい。

## 【0039】

実施形態1では、レーザーリペアを行う際に、図1の矢印で示すように、ガラス基板31側から補助容量配線14に向かってレーザー照射を行う。補助容量配線14に対してレーザーが照射されると、補助容量配線14は溶融し、補助容量配線14と重なる位置にあるドレイン引き出し配線13と接触して互いに接続される。実施形態1では、遮光電極同士10のメルト接続が可能となっているので、このようなレーザー修正を精度よく行うことができる。これにより、ドレイン引き出し配線13と補助容量配線14とが同電位になるため、画素電極16の電位は、対向基板20側に位置する共通電極22と同電位となって液晶層40に電圧が印加されなくなる。このように、ドレイン引き出し配線13と補助容量配線14とが互いに重なっている部分においてレーザーメルトを行うことで、欠陥画素を長時間黒点化することができ、欠陥を目立たなくすることができるので、歩留まりが向上する。

## 【0040】

図3は、実施形態1におけるアクティブマトリクス基板を示す平面模式図である。実施形態1におけるアクティブマトリクス基板では、ゲートバスライン11とソースバスライン12とが互いに交差するように、かつ画素電極16を囲うように設けられている。ゲートバスライン11及びソースバスライン12と、画素電極16とは、一部重なる領域があってもよい。ゲートバスライン11とソースバスライン12との接点近傍には、TFT（薄膜トランジスタ）19が設けられている。

## 【0041】

TFT19のゲート電極17aはゲートバスライン11の一部が引き出されて構成されている。TFT19のソース電極17bは、ソースバスライン12の直線部分ではなく一部が屈曲した部分で構成されている。TFT19のソース電極17b及びドレイン電極17cは、絶縁膜を貫通するコンタクト部を介さず、半導体層18の直上に形成されている。これにより、補助容量配線14とドレイン引き出し配線13との間の絶縁膜の膜厚が薄くなるので、レーザーリペアが容易となる。TFT19のドレイン電極17cからは、ドレイン引き出し配線13が引き伸ばされている。ドレイン引き出し配線13は、屈曲部を経て画素の中央部付近まで延び、かつ画素の中央部付近において幅広い面積を有しており、第二絶縁膜33及び第三絶縁膜34を貫通するコンタクト部51を介して画素電極16と接続されている。ゲート電極17aと半導体層18とは、ゲート絶縁膜32を介して互いに重なっている。ソース電極17bは半導体層18を介してドレイン電極17cと接続されており、ゲートバスライン11を通じてゲート電極17aに入力される走査信号によって半導体層18を流れる電流量の調整が行われ、ソースバスライン12を通じてソース電極17b、半導体層18、ドレイン電極17c、ドレイン引き出し配線13、及び、画素電極16の順に入力されるデータ信号の伝達が制御される。

## 【0042】

画素電極16は、ソースバスライン12及びゲートバスライン11で囲まれる領域ごとに配置されており、それぞれ略矩形を有している。また、上記複数の画素電極16は、マトリクス状に配列されている。各画素電極16には、中央を横切るスリット16aが形成されており、ブリッジ部（橋渡し部）を介して上部と下部とに区分されている。リベット23は、区分された画素電極16の上部及び下部のそれぞれの中心付近に配置される。すなわち、実施形態1においてリベット23は各画素に2つつ配置されることになる。液晶分子はリベットを中心として放射状に配向が制御されるため、このように画素電極16を区分することにより、液晶の配向の異なる複数の領域（ドメイン）のバランスを整えることができる。

10

20

30

40

50

## 【 0 0 4 3 】

図 4 は、実施形態 1 におけるアクティブマトリクス基板の透明 Cs 電極のみを表した平面模式図である。透明 Cs 電極 1 5 の材料としては、例えば、酸化インジウム錫 (ITO)、酸化インジウム亜鉛 (IZO)、酸化亜鉛 (ZnO)、酸化スズ (SnO) 等の透明導電材料、又は、それらの合金が挙げられる。実施形態 1 では、透明 Cs 電極 1 5 がメインの補助容量部となるため、補助容量部による開口率低下が起こらず、高い透過率を保持することができる。

## 【 0 0 4 4 】

透明 Cs 電極 1 5 は、ドレイン引き出し配線 1 3 と画素電極 1 6 とのコンタクト部と重なる位置に貫通孔が設けられているが、その他の部分は、実質的にゲートバスライン 1 1 及びソースバスライン 1 2 の全体を覆っている。そのため、透明 Cs 電極 1 5 は、これらのバスラインからの電界をシールドする役目を果たすことができ、上記電界の発生に起因して起こる焼き付き、及び、配向乱れに基づくコントラストの低下を防ぐことができ、表示品位の高い液晶表示パネルが得られる。

## 【 0 0 4 5 】

図 3 に示すように、実施形態 1 においては、ゲートバスライン 1 1 と平行、かつ横並びに補助容量配線 1 4 が形成されている。また、TFT 1 9 のドレイン電極 1 7 c の一部が画素電極 1 6 に向かって引き出されたドレイン引き出し配線 1 3 が設けられている。ドレイン引き出し配線 1 3 は、末端において幅広い面積をもって形成されている。これにより、ドレイン引き出し配線 1 3 と補助容量配線 1 4 とがゲート絶縁膜 3 2 を介して一定の静電容量を形成することになるので、同じ画素サイズでも効率よく補助容量を確保することができ、液晶表示をより安定させることができる。

## 【 0 0 4 6 】

図 5 は、実施形態 1 の液晶表示パネルにおけるレーザーリペア領域を示す平面模式図である。図 5 中、星マークで表された領域がレーザーリペア領域である。レーザーリペア領域は 1 つの画素あたり一箇所であってもよいが、二箇所形成されることが確実性の面でより好ましい。また、実施形態 1 において各レーザーリペア領域は、少なくとも 5  $\mu\text{m}$  四方の正方形よりも広い範囲であることが、修正効率の観点から好ましい。すなわち、補助容量配線 1 4 とドレイン引き出し配線 1 3 とが重なる範囲は、少なくとも 5  $\mu\text{m}$  四方の正方形を包含することが好ましい。

## 【 0 0 4 7 】

以下、各部材の材料及び製造方法について説明する。

## 【 0 0 4 8 】

絶縁基板 2 1、3 1 の材料としては、ガラスの他に、プラスチック等、透明なものであれば特に限定されない。ゲート絶縁膜 (第一絶縁膜) 3 2、第二絶縁膜 3 3、及び、第三絶縁膜 3 4 の材料としては、窒化シリコン、酸化シリコン、感光性アクリル樹脂等の透明な材料が好適に用いられる。これらの各種絶縁膜は、例えば、窒化シリコン膜をプラズマ誘起化学気相成長 (Plasma Enhanced Chemical Vapor Deposition: PECVD) 法により成膜し、窒化シリコン膜の上に、感光性アクリル樹脂膜をダイコート (塗布) 法により成膜して形成される。

## 【 0 0 4 9 】

ゲートバスライン 1 1、ソースバスライン 1 2、補助容量配線 1 4、ドレイン引き出し配線 1 3、及び、TFT 1 9 を構成する各種電極 1 7 a、1 7 b、1 7 c は、スパッタリング法等により、チタン、アルミニウム、モリブデン、銅、クロム等の金属、又は、それらの合金を、単層又は複数層で成膜し、続いて、フォトリソグラフィ法等でパターニングを行うことで形成することができる。これら各種配線及び電極は、同じ階層に形成されるものについては、それぞれ同じ材料を用いることで製造が効率化される。

## 【 0 0 5 0 】

TFT 1 9 の半導体層 1 8 は、例えば、アモルファスシリコン、ポリシリコン等からなる高抵抗半導体層と、アモルファスシリコンにリン等の不純物をドーピングした  $n^+$  アモルファ

10

20

30

40

50

スシリコン等からなる低抵抗半導体層とによって構成される。なお、半導体層 18 の材料として、酸化亜鉛等の酸化物半導体を用いてもよい。半導体層 18 の形状は PECVD 法等により成膜後、フォトリソグラフィ法等によりパターニングを行い、決定することができる。

#### 【0051】

画素電極 16 及び共通電極 22 は、透明 Cs 電極 15 と同様、例えば、酸化インジウム錫 (ITO)、酸化インジウム亜鉛 (IZO)、酸化亜鉛 (ZnO)、酸化スズ (SnO) 等の透明導電材料、又は、それらの合金を、スパッタリング法等により単層又は複数層で成膜して形成した後、フォトリソグラフィ法を用いてパターニングすることができる。画素電極 16 に設けられるスリット、及び、透明 Cs 電極 15 に設けられる貫通孔は、パターニングの際に同時に形成することができる。

10

#### 【0052】

カラーフィルタの材料としては、各色に対応する光を透過する感光性樹脂 (カラーレジスト) が好適に用いられる。ブラックマトリクス材料は、遮光性を有するものである限り特に限定されず、黒色顔料を含有した樹脂材料、又は、遮光性を有する金属材料が好適に用いられる。

#### 【0053】

このようにして作製されたアクティブマトリクス基板 10 及び対向基板 20 は、柱状のスペーサを一方の基板に複数設けた後、シール材を用いて互いに貼り合わされる。アクティブマトリクス基板 10 と対向基板 20 との間には液晶層 40 が形成されるが、滴下法を用いる場合には、基板の貼合せ前に液晶材料の滴下が行われ、真空注入法を用いる場合には、基板の貼合せ後に液晶材料が注入される。そして、各基板の液晶層 40 側と反対側の面上に、偏光板、位相差フィルム等を貼り付けることにより、液晶表示パネルが完成する。更に、液晶表示パネルに、ゲートドライバ、ソースドライバ、表示制御回路等を実装するとともに、バックライト等を組み合わせることによって、用途に応じた液晶表示装置が完成する。

20

#### 【0054】

実施形態 1 の液晶表示パネルの構造は、例えば、光学顕微鏡 (オリンパス社製、半導体 / FPD 検査顕微鏡 MX61L) による観察、又は、エネルギー分散型 X 線分光分析器併置型走査透過型電子顕微鏡 (STEM-EDX: Scanning Transmission Electron Microscope Energy Dispersive X-ray Spectroscopy、日立ハイテクノロジーズ社製 HD-2700) による断面解析及び元素分析を用いて、確認及び解析することができる。

30

#### 【0055】

実施形態 1 の液晶表示パネルにおいて修正のために好適に用いられるレーザーの種類としては、ネオジムヤグレーザー (Nd:YAG Laser: Neodymium Yttrium Aluminum Garnet Laser、HOYA 社製 HSL4000II) が挙げられる。

#### 【0056】

実施形態 2

実施形態 2 では、変形 CPA モードの液晶表示パネルの例を示す。実施形態 2 の液晶表示パネルは、ノーマリーブラックの液晶表示パネルである。実施形態 2 の液晶表示パネルは、リベット又はホールが存在が必須でないこと、TFT の構成が異なること、画素電極の四隅に斜め方向の複数のスリットが設けられていること以外は、実施形態 1 の液晶表示パネルと同様である。図 6 は、実施形態 2 におけるアクティブマトリクス基板の平面模式図である。

40

#### 【0057】

実施形態 2 において TFT 19 のソース電極 17b は、ソースバスライン 12 の一部が引き出されて構成されており、半導体層 18 上に設けられた層間絶縁膜を貫通するコンタクト部 52 を介して半導体層 18 と接続されている。また、TFT 19 のドレイン電極 17c は、半導体層 18 上に設けられた層間絶縁膜を貫通するコンタクト部 53 を介して半導体層 18 と接続されている。TFT 19 のドレイン電極 17c からは、ドレイン引き出し

50

配線 1 3 が引き伸ばされている。実施形態 1 と同様、ドレイン引き出し配線 1 3 は、屈曲部を経て画素の中央部付近まで延び、かつ画素の中央部付近において幅広い面積を有しており、第二絶縁膜 3 3 及び第三絶縁膜 3 4 を貫通するコンタクト部 5 1 を介して画素電極 1 6 と接続されている。これらコンタクト部 5 1、5 2、5 3 を形成するために各絶縁膜中に設けられる穴は、ドライエッチング又はウェットエッチングを行うことにより形成することができる。

#### 【 0 0 5 8 】

実施形態 2 において画素電極 1 6 の四隅には、それぞれ長手方向の向きが異なる複数のスリットが設けられている。上記複数のスリット 1 6 a はいずれも、画素電極 1 6 の外縁に対して斜め方向に伸びて形成されている。より詳しくは、上記複数のスリット 1 6 a は、  
10  
アクティブマトリクス基板を平面視し、画素電極 1 6 を縦方向及び横方向の 2 つの二等分線によって分割したときに、左斜め上の領域の上半分の領域、右斜め上の領域の上半分の領域、左斜め下の領域の下半分の領域、及び、右斜め下の領域の下半分の領域に形成されている。また、各領域のスリットの長手方向は、いずれも画素電極 1 6 の外縁に対して略 45° の方向であり、画素電極 1 6 の縦方向の二等分線を中心に互いに線対称のパターンを有するとともに、画素電極 1 6 の横方向の二等分線を中心に互いに線対称のパターンを有する。画素電極 1 6 のスリットパターンは、フォトリソグラフィのパターニングの際にあわせて形成することができる。

#### 【 0 0 5 9 】

図 6 においてリベット（又はホール）2 5 は各画素に 1 つずつ、画素の中央部付近に配置されている。すなわち、リベット 2 5 はドレイン引き出し配線 1 3 と画素電極 1 6 とのコンタクト部 5 1 と重なるように配置されている。実施形態 2 においては、上述した複数のスリット 1 6 a が設けられているので、各画素においてリベット（又はホール）2 5 を設けなくとも、液晶分子が画素の中心に向かってほぼ放射状に配向することになる。また、  
20  
図 6 に示すようにリベット（又はホール）2 5 を設けてもよく、これらを設けることで、液晶層に対して電圧を印加した状態において、バランスの良い放射状の配向を得ることができる。

#### 【 0 0 6 0 】

透明 Cs 電極 1 5 の、ドレイン引き出し配線 1 3 と画素電極 1 6 とが接続されるコンタクト部 5 1 と重なる領域には、貫通孔が設けられている。アクティブマトリクス基板の補助容量配線 1 4 及び透明 Cs 電極 1 5 と、対向基板の共通電極 2 2 とは、同じ電位で保たれている。上記補助容量配線 1 4、上記透明 Cs 電極 1 5 及び上記共通電極 2 2 は、周辺回路等を通じてそれぞれ直接つながっていてもよいし、異なる経路で同じ電位が印加されるものであってもよい。図 7 は、実施形態 2 におけるアクティブマトリクス基板の透明 Cs 電極のみを表した平面模式図である。  
30

#### 【 0 0 6 1 】

図 6 に示すように、実施形態 2 においては、補助容量配線 1 4 が、ゲートバスライン 1 1 と平行、かつ横並びに形成され、また、ドレイン引き出し配線 1 3 の幅広部を横切るように形成されている。また、補助容量配線 1 4 は、ドレイン引き出し配線 1 3 の幅広部の形状に沿った一部幅広くなった部分を有する。そのため、実施形態 2 の構成によれば、ドレイン引き出し配線 1 3 と重なる位置にある補助容量配線 1 4 に対してレーザーを照射することで、補助容量配線 1 4 とドレイン引き出し配線 1 3 とを接続することができ、互いに同電位とすることができるため、レーザーリペアがなされた画素が黒表示となり、輝点が解消される。  
40

#### 【 0 0 6 2 】

##### 実施形態 3

実施形態 3 では、変形 CPA モードの液晶表示パネルの例を示す。実施形態 3 の液晶表示パネルは、ノーマリーブラックの液晶表示パネルである。実施形態 3 の液晶表示パネルは、TF T の構成が異なっていること以外は、実施形態 2 の液晶表示パネルと同様である。図 8 は、実施形態 3 におけるアクティブマトリクス基板の平面模式図である。  
50

## 【 0 0 6 3 】

実施形態 3 における T F T 1 9 の構成は、実施形態 1 と同様である。T F T 1 9 のゲート電極 1 7 a はゲートバスライン 1 1 の一部が引き出されて構成されている。T F T 1 9 のソース電極 1 7 b は、ソースバスライン 1 2 の直線部分ではなく一部が屈曲した部分で構成されている。T F T 1 9 のソース電極 1 7 b 及びドレイン電極 1 7 c は、絶縁膜を貫通するコンタクト部を介さず、半導体層 1 8 の直上に形成されている。そのため、補助容量配線 1 4 とドレイン引き出し配線 1 3 との間の絶縁膜の膜厚がより薄くなるので、実施形態 2 の構成と比べるとレーザーリペアが容易となる。

## 【 0 0 6 4 】

実施形態 3 によれば、実施形態 2 と同様の液晶の配向特性、及び、バスラインからの電界のシールドの効果をを得ることができる。

10

## 【 0 0 6 5 】

## 実施形態 4

実施形態 4 では、C P A モードの液晶表示パネルの例を示す。実施形態 4 の液晶表示パネルは、ノーマリーブラックの液晶表示パネルである。実施形態 4 の液晶表示パネルは、透明 C s 電極に設けられる貫通孔の大きさが異なっていること以外は、実施形態 1 の液晶表示パネルと同様である。図 9 は、実施形態 4 におけるアクティブマトリクス基板の平面模式図である。また、図 1 0 は、実施形態 4 におけるアクティブマトリクス基板の透明 C s 電極のみを表した平面模式図である。

## 【 0 0 6 6 】

20

実施形態 4 において透明 C s 電極 1 5 に設けられる貫通孔の面積は、実施形態 1 において透明 C s 電極 1 5 に設けられる貫通孔の面積よりも大きい。貫通孔の形状は、画素電極 1 6 の外縁の形状に沿った略矩形である。透明 C s 電極 1 5 に設けられる貫通孔の大きさは、必要な補助容量に応じて適宜決められる。例えば、蓄積される補助容量が大きすぎることによって画素電極 1 6 への充電が困難となるような場合に、本実施形態は好適に用いることができる。

## 【 0 0 6 7 】

実施形態 4 において透明 C s 電極 1 5 の貫通孔は、ゲートバスライン 1 1 及びソースバスライン 1 2 と重なる領域ではなく、画素電極 1 6 と重なる領域に形成されている。これにより、ゲートバスライン 1 1 及びソースバスライン 1 2 からの電界のシールド効果を実施形態 1 と同様に得ることができる。

30

## 【 0 0 6 8 】

実施形態 4 によれば、実施形態 1 と同様の液晶の配向特性、バスラインからの電界のシールドの効果、及び、レーザーリペアの精度を得ることができる。

## 【 0 0 6 9 】

## 実施形態 5

実施形態 5 では、F F S モードの液晶表示パネルの例を示す。実施形態 5 の液晶表示パネルは、ノーマリーブラックの液晶表示パネルである。図 1 1 は、実施形態 5 におけるアクティブマトリクス基板の平面模式図である。図 1 2 は、実施形態 5 におけるアクティブマトリクス基板の共通電極のみを表した平面模式図である。図 1 3 及び図 1 4 は、実施形態 5 の液晶表示パネルの断面模式図である。図 1 3 はレーザー照射時を表し、図 1 4 はレーザー照射後を表す。また、図 1 3 及び図 1 4 は、図 1 1 の C - D 線に沿った断面模式図でもある。

40

## 【 0 0 7 0 】

実施形態 5 におけるアクティブマトリクス基板 1 0 は、T F T 1 9、ゲートバスライン 1 1、ソースバスライン 1 2、補助容量配線 1 4、共通電極（透明電極）2 2、画素電極 1 6、上記各種配線又は電極を電氣的に隔離する絶縁膜、及び、配向膜を備える。図 1 1 に示すように、実施形態 5 においてゲートバスライン 1 1、ソースバスライン 1 2、補助容量配線 1 4、及び、T F T 1 9 の構成は、実施形態 1 と同様である。共通電極 2 2 の材料としては、例えば、酸化インジウム錫（I T O）、酸化インジウム亜鉛（I Z O）、酸化

50

亜鉛（ $ZnO$ ）、酸化スズ（ $SnO$ ）等の透明導電材料、又は、それらの合金が挙げられる。

#### 【0071】

画素電極16は、ゲートバスライン11及びソースバスライン12で囲まれる領域ごとに複数配置された櫛型電極であり、外縁は略矩形を有している。画素電極16は、マトリクス状に配列されている。各画素電極16には、複数のスリット16aが形成されている。画素電極16がスリット16aを有することにより、画素電極16と共通電極22との間で形成される円弧状の電界が液晶層内に形成される。各スリット16aは、ゲートバスライン11の長さ方向と平行な方向に対して数°傾いた方向に伸びて形成されている。各スリット16aは、ドレイン引き出し配線13と画素電極16とを結ぶコンタクト部51が位置する領域近傍には形成されていない。ドレイン引き出し配線13は、屈曲部を経て画素の中央部付近まで延び、かつ画素の中央部付近において幅広い面積を有しており、第二絶縁膜33及び第三絶縁膜34を貫通するコンタクト部51を介して画素電極16と接続されている。画素電極16の複数のスリット16aは、画素電極16の縦辺の二等分線を境界線として、互いに対称な形状を有している。このような対称構造を持つことにより、液晶の配向のバランスを整えることができる。

10

#### 【0072】

実施形態5においては、対向基板20側に共通電極が形成されておらず、共通電極22は第三絶縁膜34を挟んで画素電極16の下層に形成されている。共通電極22に対しては、補助容量配線と同じ、共通電位が供給される。共通電極22は、画素の境界に関わらず、一面に形成されている。実施形態1において共通電極22は、第一絶縁膜32及び第二絶縁膜33を介して、ゲートバスライン11及びソースバスライン12の略全体を覆っている。また、ドレイン引き出し配線13と画素電極16とが接続されるコンタクト部51と重なる領域において貫通孔が設けられている。

20

#### 【0073】

実施形態5の液晶表示パネルは、アクティブマトリクス基板（第一基板）10と、対向基板（第二基板）20と、アクティブマトリクス基板10及び対向基板20に挟持された液晶層40とを備える。アクティブマトリクス基板10及び対向基板20の表面は、それぞれ水平配向処理がなされており、電圧無印加状態において液晶分子は、基板面に対して略水平に配向している。電圧が印加されると、円弧状の横電界に沿って各液晶分子の配向が変化し、液晶層40を透過する光の複屈折が変化する。このようなFFSモードの構成によれば、優れた視角特性を得ることができる。

30

#### 【0074】

アクティブマトリクス基板10は、ガラス基板31と、ゲートバスライン11及び補助容量配線14と、ゲート絶縁膜（第一絶縁膜）32と、ドレイン引き出し配線13と、第二絶縁膜33と、共通電極（透明電極）22と、第三絶縁膜34と、画素電極16と、配向膜35とが、液晶層40側に向かってこの順に積層された構成を有する。ゲートバスライン11と補助容量配線14とは、同一階層に形成されている。ソースバスライン12とドレイン引き出し配線13とは、同一階層に形成されている。TFT19は、半導体層18、ゲート電極17a、ソース電極17b及びドレイン電極17cを有し、ゲート電極17aはゲートバスライン11と、ソース電極17bはソースバスライン12と、ドレイン電極17cは画素電極16とそれぞれ接続されている。

40

#### 【0075】

対向基板20は、ガラス基板21と配向膜24とが、液晶層40側に向かってこの順に積層された構成を有する。

#### 【0076】

アクティブマトリクス基板10の補助容量配線14と共通電極22とは、同じ電位で保たれている。上記補助容量配線14及び上記共通電極22は、周辺回路等を通じてそれぞれ直接つながっていてもよいし、異なる経路で同じ電位が印加されるものであってもよい。

#### 【0077】

50

実施形態 5 では、レーザーリペアを行う際に、図 1 3 の矢印で示すように、ガラス基板 3 1 側から補助容量配線 1 4 に向かってレーザー照射を行う。補助容量配線 1 4 に対してレーザーが照射されると、補助容量配線 1 4 は溶融し、補助容量配線 1 4 と重なる位置にあるドレイン引き出し配線 1 3 と接触して互いに接続される。実施形態 5 では、遮光電極同士のメルト接続が可能となっているので、このようなレーザー修正を精度よく行うことができる。これにより、ドレイン引き出し配線 1 3 と補助容量配線 1 4 とが同電位になるため、画素電極 1 6 の電位は、第三の絶縁膜 3 4 を挟んで対向する共通電極 2 2 と同電位となって液晶層 4 0 に電圧が印加されなくなる。このように、ドレイン引き出し配線 1 3 と補助容量配線 1 4 とが互いに重なっている部分においてレーザーメルトを行うことで、欠陥絵素を長時間黒点化することができ、欠陥を目立たなくすることができるので、歩留まりが向上する。

10

【 0 0 7 8 】

実施形態 6

実施形態 6 では、F F S モードの液晶表示パネルの例を示す。実施形態 6 の液晶表示パネルは、ノーマリーブラックの液晶表示パネルである。実施形態 6 の液晶表示パネルは、画素電極に形成されるスリットの形状及び位置、並びに、T F T のドレイン電極から伸びるドレイン引き出し配線の幅広部の位置が異なっていること以外は、実施形態 5 と同様である。

【 0 0 7 9 】

図 1 5 は、実施形態 6 におけるアクティブマトリクス基板の平面模式図である。図 1 6 は、実施形態 6 におけるアクティブマトリクス基板の共通電極のみを表した平面模式図である。

20

【 0 0 8 0 】

実施形態 6 においては、ドレイン引き出し配線 1 3 の幅広部が画素の中央に設けられておらず、T F T 1 9 の近傍に設けられている。

【 0 0 8 1 】

実施形態 6 において画素電極 1 6 は、実施形態 5 と同様、ゲートバスライン 1 1 及びソースバスライン 1 2 で囲まれる領域ごとに複数配置された櫛型電極であり、外縁は略矩形を有している。画素電極 1 6 のスリット 1 6 a は、ゲートバスライン 1 1 の長さ方向と平行な方向に対して数°傾いた方向に伸びて形成されている。ただし、画素電極 1 6 の複数のスリット 1 6 a は、ドレイン引き出し配線 1 3 と画素電極 1 6 とのコンタクト部 5 1 と重ならないように形成されているため、画素電極 1 6 の縦辺の二等分線を境界線として互に対称とはなっていない。具体的には、画素電極 1 6 の複数のスリット 1 6 a は、画素の上半分に位置するゲートバスライン 1 1 と平行な直線を境界線として、略対称なパターンを有している。このような構造により、液晶の配向をより安定化させることができる。

30

【 0 0 8 2 】

実施形態 6 によれば、実施形態 5 と同様のレーザーリペアの精度、及び、各バスラインからの電界シールドの効果を得ることができる。

【 0 0 8 3 】

実施形態 7

40

実施形態 7 では、T N モードの液晶表示パネルの例を示す。実施形態 7 の液晶表示パネルは、ノーマリーホワイトの液晶表示パネルである。図 1 7 は、実施形態 7 におけるアクティブマトリクス基板を示す平面模式図である。実施形態 7 におけるアクティブマトリクス基板は、T F T 1 9、ゲートバスライン 1 1、ソースバスライン 1 2、透明 C s 電極 1 5、画素電極 1 6、上記各種配線又は電極を電氣的に隔離する絶縁膜、及び、配向膜を備える。透明 C s 電極 1 5 の材料としては、例えば、酸化インジウム錫 ( I T O )、酸化インジウム亜鉛 ( I Z O )、酸化亜鉛 ( Z n O )、酸化スズ ( S n O ) 等の透明導電材料、又は、それらの合金が挙げられる。透明 C s 電極 1 5 が補助容量部となるため、補助容量部による開口率低下が起こらず、高い開口率を保持することができる。対向基板は、カラーフィルタ、ブラックマトリクス、共通電極、及び、配向膜を備える。カラーフィルタ及び

50

ブラックマトリクスは、対向基板側ではなく、アクティブマトリクス基板側に設けられていてもよい。

【 0 0 8 4 】

画素電極 1 7 は、ソースバスライン 1 2 及びゲートバスライン 1 1 で囲まれる領域ごとに配置されており、それぞれ略矩形を有している。また、上記複数の画素電極 1 6 は、マトリクス状に配列されている。実施形態 7 においては、各画素電極 1 6 にスリットが形成されていない。

【 0 0 8 5 】

実施形態 7 において T F T 1 9 のゲート電極 1 7 a はゲートバスライン 1 1 の一部が引き出されて構成されている。ソースバスライン 1 2 は、一部が分岐して、T F T 1 9 のソース電極 1 7 b へとつながっている。T F T 1 9 のドレイン電極 1 7 c からは、ドレイン引き出し配線 1 3 がソースバスライン 1 2 の延伸方向に沿って引き伸ばされている。ドレイン引き出し配線 1 3 は、画素の中央部付近まで延びておらず、T F T 1 9 の近傍において幅広い面積を有しており、第二絶縁膜 3 3 及び第三絶縁膜 3 4 を貫通するコンタクト部 5 1 を介して画素電極 1 6 と接続されている。

【 0 0 8 6 】

図 1 8 は、実施形態 7 におけるアクティブマトリクス基板の透明 C s 電極のみを表した平面模式図である。実施形態 7 において透明 C s 電極 1 5 の貫通孔の形状は、画素電極 1 6 の外縁の形状に沿った略矩形である。すなわち、透明 C s 電極 1 5 は、ドレイン引き出し配線 1 3 と画素電極 1 6 とのコンタクト部 5 1 と重ならないように形成されているが、ゲートバスライン 1 1 及びソースバスライン 1 2 と重なるように形成されている。そのため、ゲートバスライン 1 1 及びソースバスライン 1 2 からの電界のシールド効果を得ることができる。

【 0 0 8 7 】

図 1 9 及び図 2 0 は、実施形態 7 の液晶表示パネルの断面模式図である。図 1 9 はレーザー照射時を表し、図 2 0 はレーザー照射後を表す。また、図 1 9 及び図 2 0 は、図 1 7 の E - F 線に沿った断面模式図でもある。実施形態 7 の液晶表示パネルは、アクティブマトリクス基板（第一基板）1 0 と、対向基板（第二基板）2 0 と、アクティブマトリクス基板 1 0 及び対向基板 2 0 に挟持された液晶層 4 0 とを備える。アクティブマトリクス基板 1 0 及び対向基板 2 0 の表面は、それぞれ配向処理がなされており、配向処理の向きは、互いに直交している。これにより、電圧無印加時において液晶分子は、基板面近くのものについては基板面に対して水平な方向に配向し、一方の基板から他方の基板に向かうにつれ、基板面内方向に 9 0 ° ねじれている。電圧が印加されると、液晶分子は一様に同じ方向に倒れこむことになり、液晶層 4 0 を透過する光の複屈折が変化する。

【 0 0 8 8 】

アクティブマトリクス基板 1 0 は、ガラス基板 3 1 と、ゲートバスライン 1 1 及び補助容量配線 1 4 と、ゲート絶縁膜（第一絶縁膜）3 2 と、ドレイン引き出し配線 1 3 と、第二絶縁膜 3 3 と、透明補助容量（C s）電極（透明電極）1 4 と、第三絶縁膜 3 4 と、画素電極 1 6 と、配向膜 3 5 が、液晶層 4 0 側に向かってこの順に積層された構成を有する。ゲートバスライン 1 1 と補助容量配線 1 4 とは、同一階層に形成されている。ソースバスライン 1 2 とドレイン引き出し配線 1 3 とは、同一階層に形成されている。T F T 1 9 は、半導体層 1 8、ゲート電極 1 7 a、ソース電極 1 7 b 及びドレイン電極 1 7 c を有し、ゲート電極 1 7 a はゲートバスライン 1 1 と、ソース電極 1 7 b はソースバスライン 1 2 と、ドレイン電極 1 7 c は画素電極 1 6 とそれぞれ接続されている。

【 0 0 8 9 】

対向基板 2 0 は、ガラス基板 2 1 と、共通電極 2 2 と、配向膜 2 4 とが、液晶層 4 0 側に向かってこの順に積層された構成を有する。

【 0 0 9 0 】

アクティブマトリクス基板 1 0 の補助容量配線 1 4 及び透明 C s 電極 1 5 と、対向基板 2 0 の共通電極 2 2 とには、黒表示となるような電位差が生じるような信号が供給される。

例えば、液晶層に5Vの電位差が生じたときに黒表示となる液晶表示パネルにおいて、共通電極22の電位を0Vとしたときに、補助容量配線14及び画素電極16の電位を+5V又は-5Vとする方法が挙げられる。

#### 【0091】

実施形態7では、レーザーリペアを行う際に、まず、リーク等の欠陥が発生した部位をレーザーによって切り離す。次に、図19の矢印で示すように、ガラス基板31側から補助容量配線14に向かってレーザー照射を行う。補助容量配線14に対してレーザーが照射されると、補助容量配線14は溶融し、補助容量配線14と重なる位置にあるド레인引き出し配線13と接触して互いに接続される。実施形態7では、遮光電極同士のメルト接続が可能となっているので、このようなレーザー修正を精度よく行うことができる。これにより、ド레인引き出し配線13と補助容量配線14と画素電極16とが全て同電位になるとともに、対向基板20側に位置する共通電極22とは異なる電位となって液晶層40に電圧が印加された状態が維持される。このように、ド레인引き出し配線13と補助容量配線14とが互いに重なっている部分においてレーザーメルトを行うことで、欠陥画素を長時間黒点化することができ、欠陥を目立たなくすることができるので、歩留まりが向上する。

10

#### 【0092】

実施形態8

実施形態8では、TNモードの液晶表示パネルの例を示す。実施形態8の液晶表示パネルは、ノーマリーホワイトの液晶表示パネルである。実施形態8の液晶表示パネルは、補助容量配線及びド레인引き出し配線の構成が異なっていること以外は、実施形態7と同様である。

20

#### 【0093】

図21は、実施形態8におけるアクティブマトリクス基板を示す平面模式図である。図21に示すように、補助容量配線14は、ゲートバスライン11の延伸方向に沿って形成されておらず、ソースバスライン12の延伸方向に沿って形成されている。

#### 【0094】

実施形態8においてTFT19のゲート電極17aはゲートバスライン11の一部が引き出されて構成されている。ソースバスライン12は、一部が分岐して、TFT19のソース電極17bへとつながっている。TFT19のド레인電極17cからは、ド레인引き出し配線13がソースバスライン12の延伸方向に沿って引き伸ばされている。ド레인引き出し配線13は、画素の中央部付近までは延びていないが、屈曲部を経て画素の中央部に向かって延び、かつ末端で幅広い面積を有しており、第二絶縁膜33及び第三絶縁膜34を貫通するコンタクト部51を介して画素電極16と接続されている。

30

#### 【0095】

実施形態8において、補助容量配線14は、ゲートバスライン11と交差しない部位においては、ゲートバスライン11と同じ階層に形成されているが、ゲートバスライン11と交差する部位においては、絶縁膜に設けられたコンタクト部54を介して、ソースバスライン12が形成されている階層と同じ階層に引き出されている。そのため、補助容量配線14は、ゲートバスライン11と同一階層においては、ゲートバスライン11と同じ材料で形成されており、ソースバスライン12と同一階層においては、ソースバスライン12と同じ材料で形成されている。

40

#### 【0096】

実施形態8において、補助容量配線14は、ド레인引き出し配線13の幅広部を横切るように形成されている。そのため、実施形態8の構成によれば、ド레인引き出し配線13と重なる位置にある補助容量配線14に対してレーザーを照射することで、補助容量配線14とド레인引き出し配線13とを接続することができ、実施形態7と同様の方法により、レーザーリペアがなされた画素を黒表示とすることができ、輝点を解消することができる。

#### 【0097】

50

以上、実施形態 1 ～ 4 において C P A モード（変形版も含む）の液晶表示パネル、実施形態 5 及び 6 において F F S モードの液晶表示パネル、実施形態 7 及び 8 において T N モードの液晶表示パネルについて説明してきたが、これら各実施形態及びその変形例は、一部の特徴を適宜組み合わせることで採用することができ、それぞれの特徴に基づく利点を得ることができる。

#### 【 0 0 9 8 】

なお、本願は、2011 年 8 月 10 日に出願された日本国特許出願 2011 - 175464 号を基礎として、パリ条約ないし移行する国における法規に基づく優先権を主張するものである。該出願の内容は、その全体が本願中に参照として組み込まれている。

#### 【 符号の説明 】

10

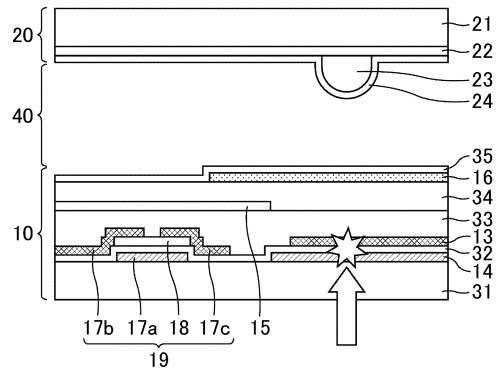
#### 【 0 0 9 9 】

- 10：アクティブマトリクス基板
- 11：ゲートバスライン（走査信号線）
- 12：ソースバスライン（データ信号線）
- 13、113：ドレイン引き出し配線
- 14：補助容量配線
- 15、115：透明補助容量（Cs）電極
- 16、116：画素電極
- 16a：画素電極のスリット
- 17a：ゲート電極
- 17b：ソース電極
- 17c：ドレイン電極
- 18：半導体層
- 19：TFT（薄膜トランジスタ）
- 20：対向基板
- 21、31、131：ガラス基板
- 22：共通電極
- 23：リベット
- 24、35：配向膜
- 25：リベット又はホール
- 32、132：ゲート絶縁膜（第一絶縁膜）
- 33、133：第二絶縁膜
- 34、134：第三絶縁膜
- 40：液晶層
- 51、52、53、54：コンタクト部

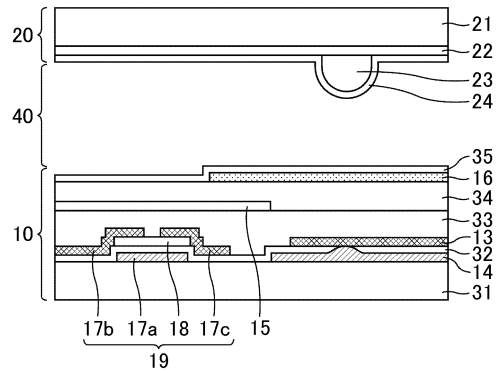
20

30

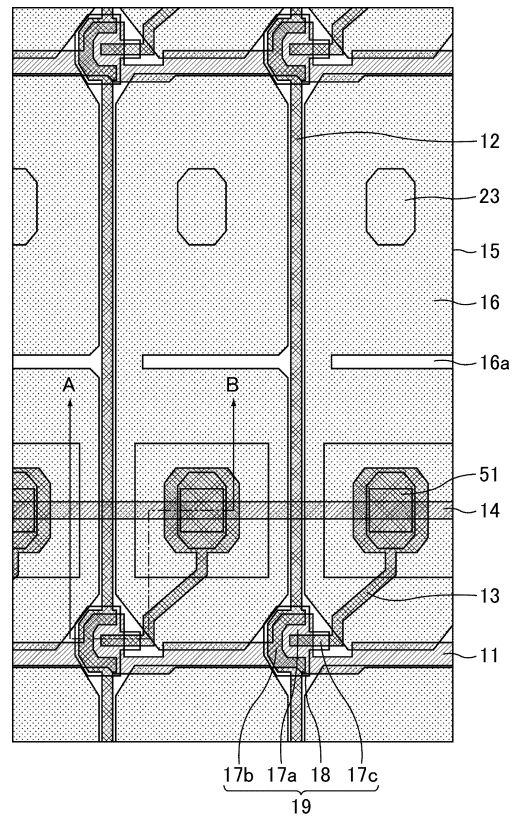
【図 1】



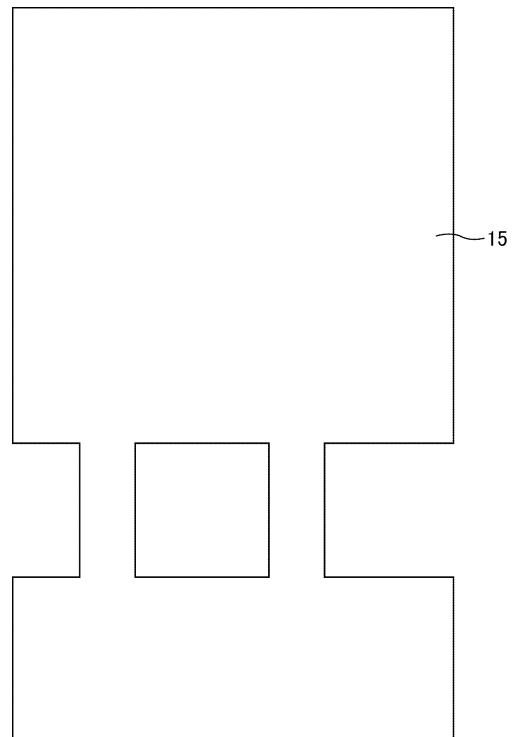
【図 2】



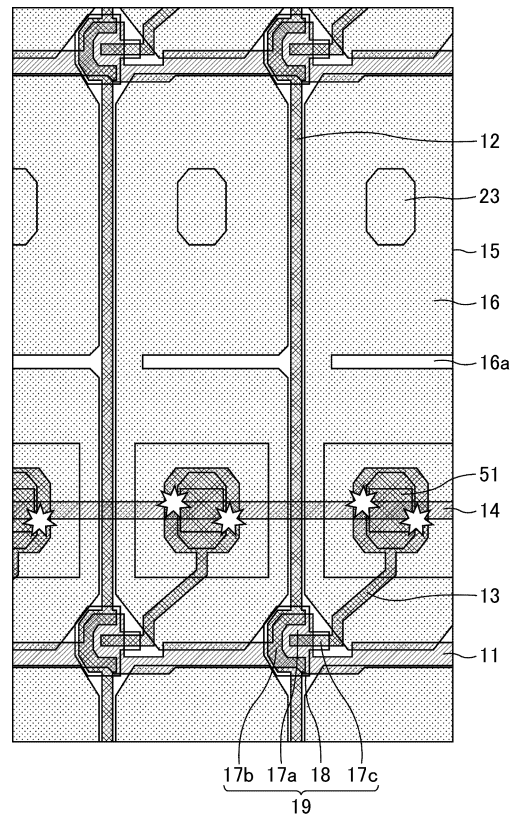
【図 3】



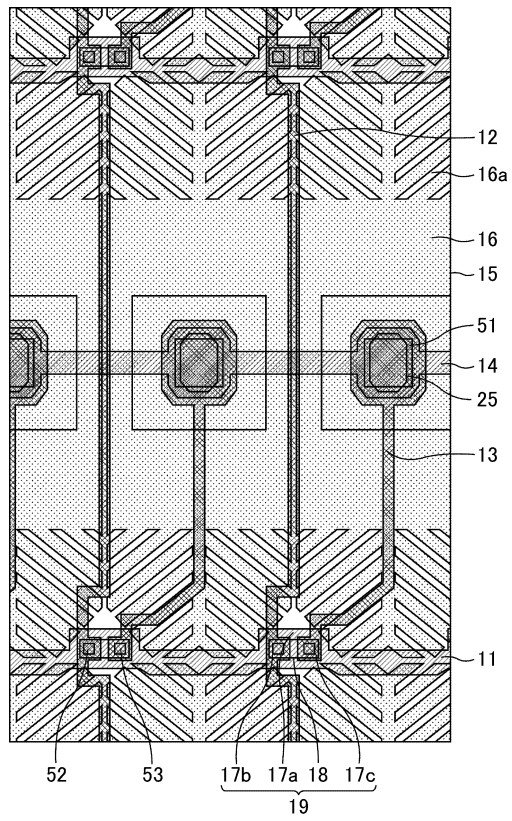
【図 4】



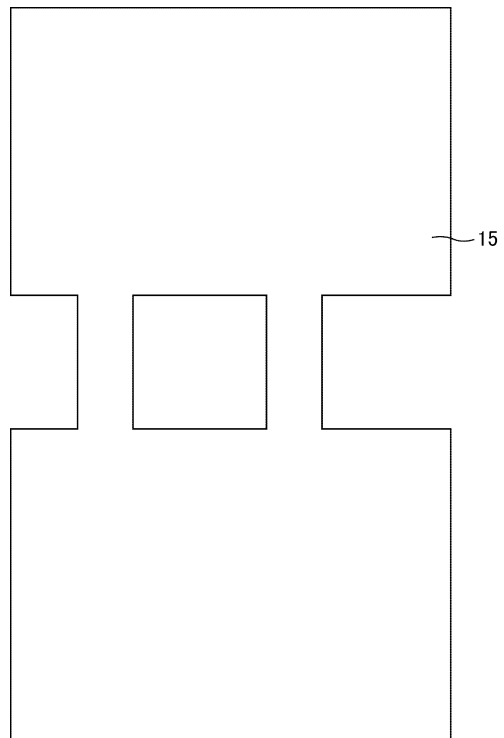
【図 5】



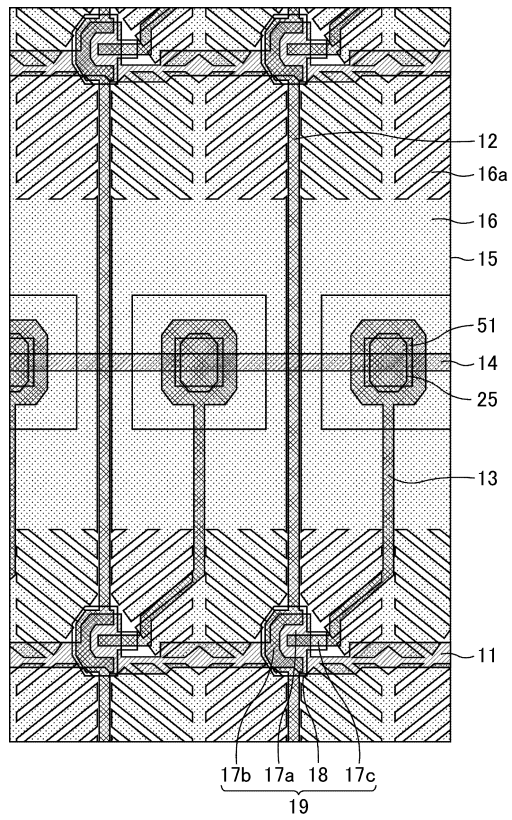
【図 6】



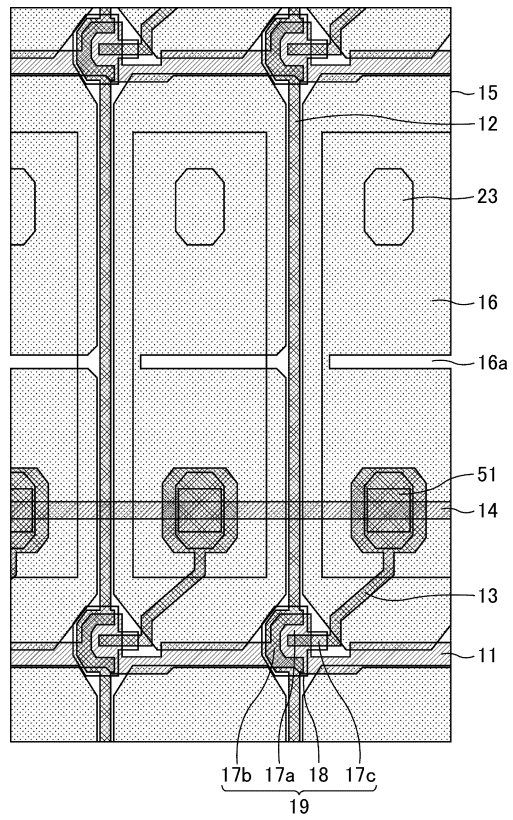
【図 7】



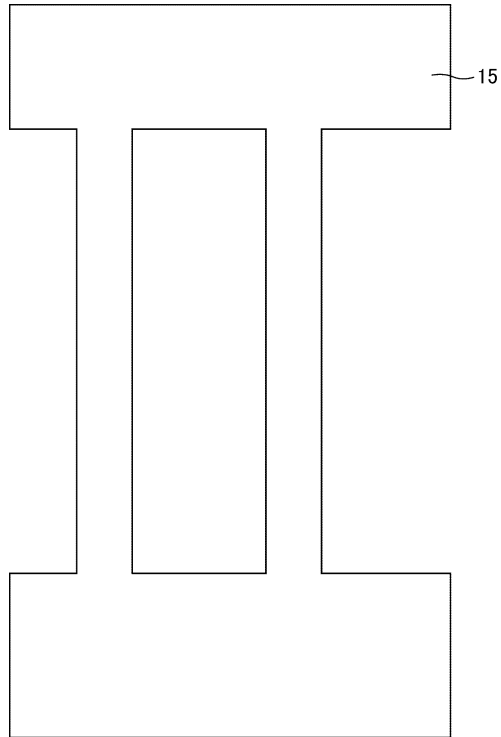
【図 8】



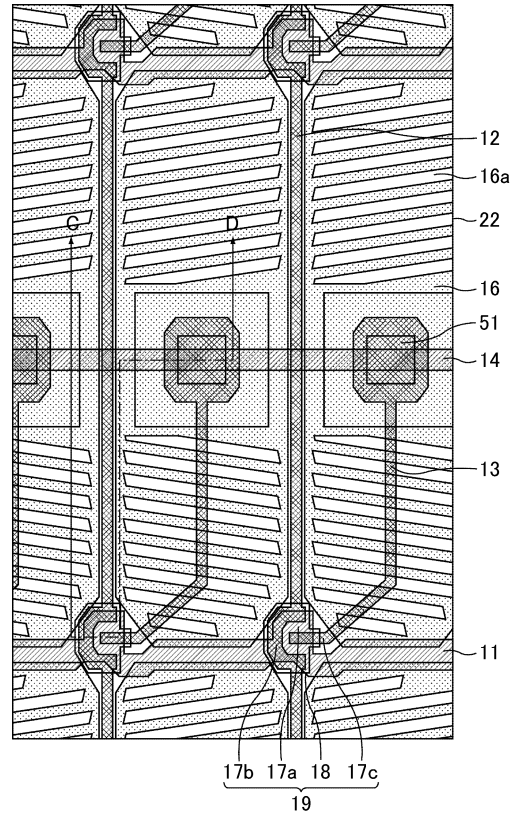
【図 9】



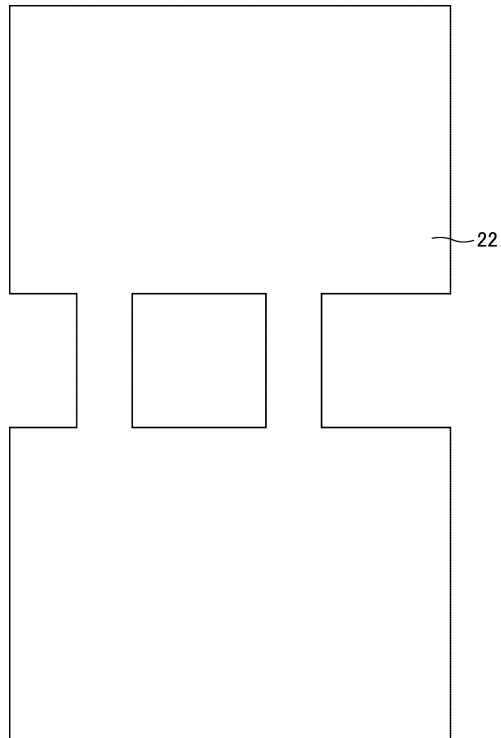
【図 10】



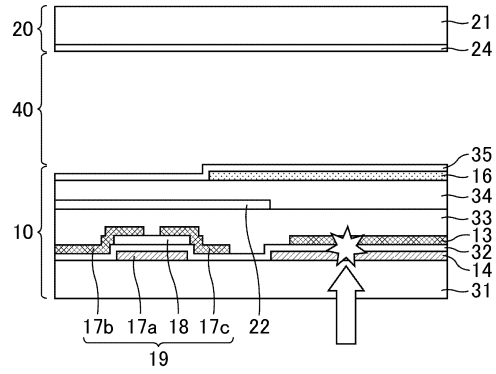
【図 11】



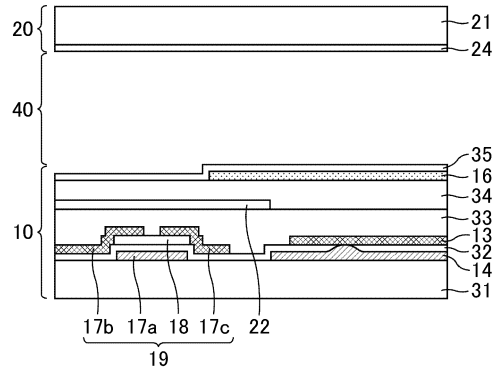
【図 12】



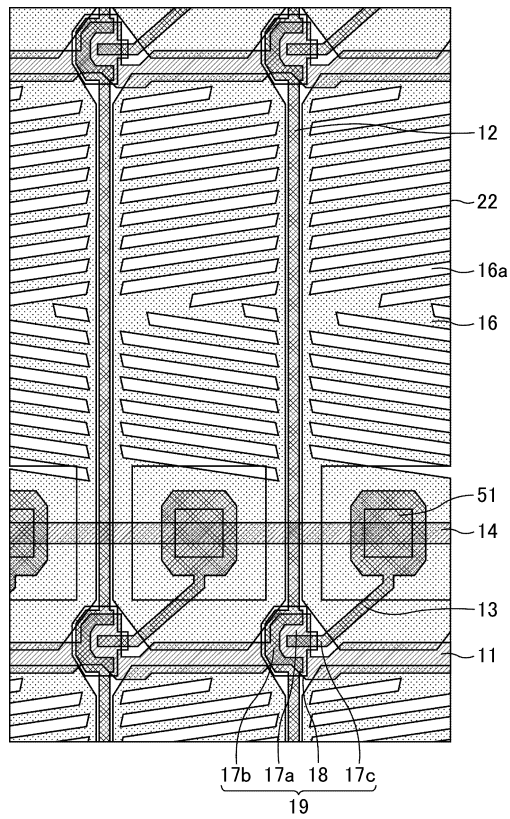
【図 13】



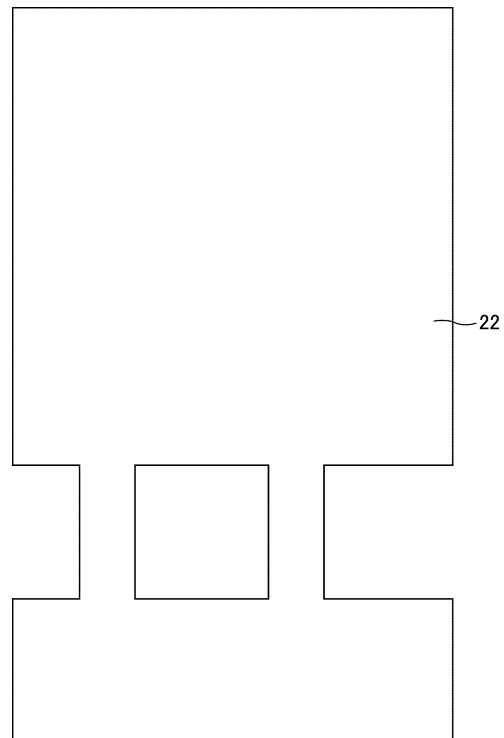
【図 14】



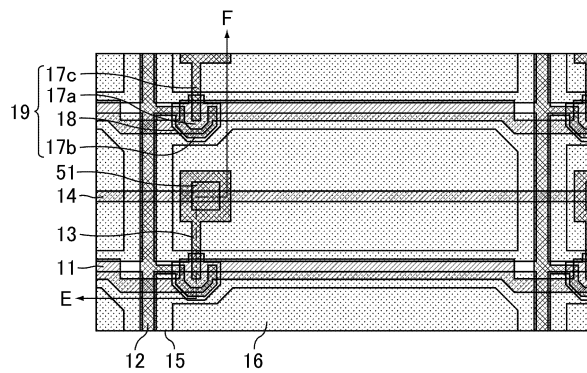
【図 15】



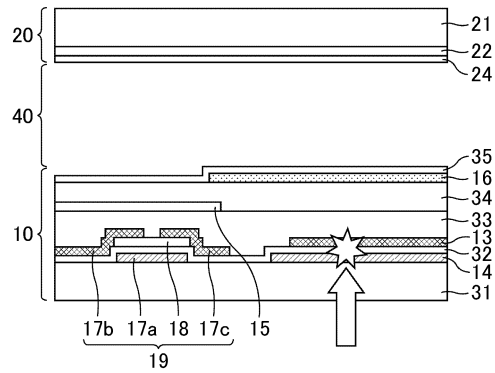
【図 16】



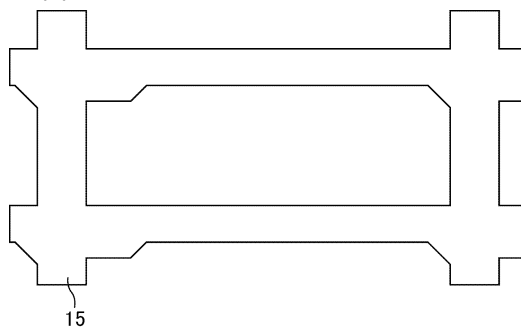
【図 17】



【図 19】



【図 18】



【図 20】

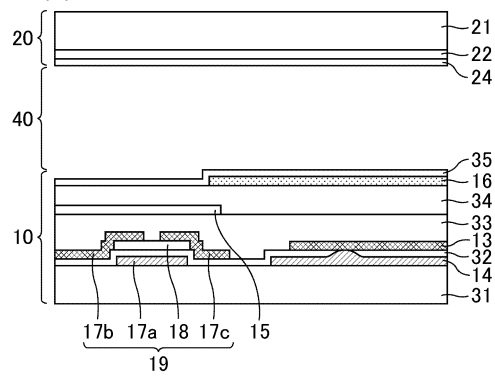


FIG. 10 is a cross-sectional view of a second embodiment of the device. The structure includes a central core 16, surrounded by conductive layers 11, 13, and 15. Various interconnects and vias are shown, labeled with reference numerals 17c, 17a, 18, 17b, 51, 13, 11, 12, 15, 54, 14, and 16.

Diagram illustrating a cross-sectional view of a semiconductor device. The structure includes a substrate 131, a layer 132, a layer 133, a layer 134, and a top layer 116. A patterned layer 113 is shown on the left side of the structure. Arrows indicate the direction of deposition or growth of the layers.

---

フロントページの続き

- (72)発明者 正楽 明大  
日本国大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
- (72)発明者 山下 祐樹  
日本国大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

審査官 佐藤 洋允

- (56)参考文献 特開 2 0 0 9 - 1 8 6 8 4 4 ( J P , A )  
特開平 1 1 - 3 0 5 2 6 0 ( J P , A )  
特開 2 0 0 7 - 1 5 5 8 1 8 ( J P , A )  
特開昭 6 4 - 3 3 5 8 5 ( J P , A )  
特開 2 0 1 0 - 1 2 2 6 2 4 ( J P , A )

- (58)調査した分野(Int.Cl. , D B 名)  
G 0 2 F 1 / 1 3 5 - 1 / 1 3 6 8  
G 0 2 F 1 / 1 3 4 3 - 1 / 1 3 4 5

|                |                                                               |         |            |
|----------------|---------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示面板                                                        |         |            |
| 公开(公告)号        | <a href="#">JP5677580B2</a>                                   | 公开(公告)日 | 2015-02-25 |
| 申请号            | JP2013527998                                                  | 申请日     | 2012-08-03 |
| [标]申请(专利权)人(译) | 夏普株式会社                                                        |         |            |
| 申请(专利权)人(译)    | 夏普公司                                                          |         |            |
| 当前申请(专利权)人(译)  | 夏普公司                                                          |         |            |
| [标]发明人         | 久田祐子<br>浅田勝滋<br>藤川徹也<br>正楽明大<br>山下祐樹                          |         |            |
| 发明人            | 久田 祐子<br>浅田 勝滋<br>藤川 徹也<br>正楽 明大<br>山下 祐樹                     |         |            |
| IPC分类号         | G02F1/1368 G02F1/1343                                         |         |            |
| CPC分类号         | G02F1/134363 G02F1/1343 G02F1/13439 G02F1/136209 G02F1/136259 |         |            |
| FI分类号          | G02F1/1368 G02F1/1343                                         |         |            |
| 优先权            | 2011175464 2011-08-10 JP                                      |         |            |
| 其他公开文献         | JPWO2013021926A1                                              |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                     |         |            |

#### 摘要(译)

本发明提供一种液晶显示面板，其中即使与其间插入有绝缘膜的像素电极相对的电极是透明电极，也容易修复用于修复缺陷的激光。本发明的液晶显示面板包括绝缘基板，薄膜晶体管，扫描信号线，第一遮光电极，第一绝缘膜，第二遮光电极，第二绝缘膜，透明电极，第三绝缘膜，具有电极的第一基板，具有绝缘基板的第二基板，夹在第一基板和第二基板之间的液晶层，其中，第二遮光电极位于薄膜晶体管和像素电极之间，并通过设置在第二绝缘膜和第三绝缘膜中的连接部分连接到像素电极和像素电极第一遮光电极的至少一部分与第二遮光电极重叠，第一绝缘膜介于其间透明电极位于扫描信号线所在的层中，并且位于比第二光屏蔽电极所在的层更靠近液晶层的层。

