

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5260428号
(P5260428)

(45) 発行日 平成25年8月14日 (2013. 8. 14)

(24) 登録日 平成25年5月2日 (2013. 5. 2)

(51) Int. Cl.

F I

G O 2 F 1/1339 (2006. 01)

G O 2 F 1/1339 5 0 0

G O 2 F 1/1343 (2006. 01)

G O 2 F 1/1343

G O 2 F 1/1368 (2006. 01)

G O 2 F 1/1368

請求項の数 8 (全 11 頁)

(21) 出願番号 特願2009-169929 (P2009-169929)
 (22) 出願日 平成21年7月21日 (2009. 7. 21)
 (65) 公開番号 特開2011-22535 (P2011-22535A)
 (43) 公開日 平成23年2月3日 (2011. 2. 3)
 審査請求日 平成24年5月10日 (2012. 5. 10)

(73) 特許権者 502356528
 株式会社ジャパンディスプレイ
 東京都港区西新橋三丁目7番1号
 (74) 代理人 100075959
 弁理士 小林 保
 (73) 特許権者 506087819
 パナソニック液晶ディスプレイ株式会社
 兵庫県姫路市飾磨区妻鹿日田町1-6
 (74) 代理人 100075959
 弁理士 小林 保
 (74) 代理人 110000154
 特許業務法人はるか国際特許事務所
 (72) 発明者 片山 貴裕
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

液晶を挟持して対向配置される第1基板と第2基板を備え、

前記第1基板の前記液晶側の面に、少なくとも薄膜トランジスタを被って形成される有機保護膜と前記液晶と接触して形成される配向膜とを含む積層体が形成され、

前記第2基板の前記液晶側の面に、高さの大きな第1柱状スペーサと高さの小さい第2柱状スペーサが形成され、

前記積層体は前記有機保護膜を貫通して形成される孔が形成され、

前記第1柱状スペーサは、その頂部が前記積層体の前記孔の内部に位置づけられて形成され、

前記第2柱状スペーサは、その頂部が前記積層体に孔が形成されていない箇所に形成され、

前記第1柱状スペーサと前記第2柱状スペーサのそれぞれの頂部は、前記第1基板と前記第2基板を互いに接近する方向に加重を掛けずに状態において、前記積層体に接触するように形成されている

ことを特徴とする液晶表示装置。

【請求項 2】

前記第1基板の前記積層体は、前記薄膜トランジスタを制御するゲート信号線を被って形成され、前記第1柱状スペーサは、平面的に観て、前記ゲート信号線の形成領域内に形成されていることを特徴とする請求項1に記載の液晶表示装置。

【請求項 3】

前記積層体は画素電極との間で電界を発生させる対向電極を含み、前記積層体の前記孔の底部にはコモン信号線が露出され、

前記対向電極は前記孔の部分において前記コモン信号線と電氣的に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記第 1 基板の前記積層体は、前記薄膜トランジスタを制御するゲート信号線を被って形成され、

前記コモン信号線は、絶縁膜を介して前記ゲート信号線に重畳して形成されていることを特徴とする請求項 3 に記載の液晶表示装置。

10

【請求項 5】

前記第 1 基板の前記積層体は、前記薄膜トランジスタを制御するゲート信号線を被って形成され、

第 2 基板の液晶側の面には、平面的に観て、少なくとも前記ゲート信号線を被って遮光膜が形成され、前記第 1 柱状スペーサは前記遮光膜の形成領域の一部に重畳されて形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

前記第 2 柱状スペーサは前記遮光膜の形成領域の一部に重畳されて形成されていることを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】

20

前記積層体は画素電極とこの画素電極との間で電界を発生させる対向電極を含み、前記対向電極は、前記画素電極の上層に絶縁膜を介して前記画素電極に重畳して配置されるとともに、

前記画素電極は平面状電極をなし、前記対向電極は複数の線状電極をなすことを特徴する請求項 1 に記載の液晶表示装置。

【請求項 8】

前記配向膜は、前記対向電極の上層に前記対向電極をも被って形成されていることを特徴とする請求項 7 に記載の液晶表示装置。

【発明の詳細な説明】**【技術分野】**

30

【0001】

本発明は液晶表示装置に係り、特に、液晶を挟持して対向配置される一対の基板の間にいわゆる柱状スペーサを備える液晶表示装置に関する。

【背景技術】**【0002】**

液晶表示装置は、液晶を挟持して対向配置される一対の基板の表示領域にマトリックス状に配置された多数の画素を有して構成されている。これら各画素は、それぞれ独立に電界を発生させることができ、この電界によって当該画素を透過する光の量を制御するようになっている。

【0003】

40

このため、各画素において、液晶の層厚を均一にする必要があり、表示領域内の一対の基板の間には柱状スペーサを形成することにより、前記各基板のギャップの均一化を図るようになっている。

【0004】

柱状スペーサは、一対の基板のうち一方の基板の液晶側の面に形成した樹脂膜をフォトリソグラフィ技術による選択エッチングによって形成され、所定の高さおよび所定の箇所に形成できるメリットを有する。この場合、柱状スペーサは、実質的な画素領域となる領域を回避し、たとえば隣接する画素の間に配置されるゲート信号線の形成領域に形成することが通常となっている。

【0005】

50

なお、本願に関連する文献としては、たとえば下記特許文献 1、2、3 がある。特許文献 1 には、柱状スペーサの頂部が当接される一方の基板の被当接部に段差からなる係止部が設けられていることが開示されている。特許文献 2 には、柱状スペーサの頂部が当接される一方の基板の被当接部にコンタクトからなる孔が設けられていることが開示されている。特許文献 3 には、高さの異なる 2 種の柱状スペーサが備えられ、一方の柱状スペーサは通常の状態では適正なギャップを維持する高さを有し、他方の柱状スペーサは通常の状態では他方の基板と接触せず過剰な加重を受けた際に接触する高さを有する旨が開示されている。

【先行技術文献】

【特許文献】

10

【0006】

【特許文献 1】特開平 11 - 109367 号公報

【特許文献 2】特開 2004 - 205549 号公報

【特許文献 3】特開 2003 - 121857 号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

図 5 は、表示領域内の一対の基板 SUB 1、SUB 2 の間に柱状スペーサ SOC が形成された液晶表示装置の断面図である。なお、図 5 は、本発明の実施例を示す図 1 と対応づけて描いた図となっている。このため、図 5 に関する説明は概略的に示すが、より詳細な構成については図 1 の説明を参照されたい。

20

【0008】

図 5 において、基板 SUB 1 はいわゆる TFT 基板と称され、その液晶 LC 側の面には、所定のパターンの絶縁層、半導体層、金属層が所定の順序で積層されることによって、画素電極 PX および対向電極 CT を備える電子回路が構成されている。そして、このような積層体の表面には配向膜 ORI が形成されている。この配向膜 ORI は、液晶 LC と接触し、液晶 LC の分子の初期配向方向を決定させるようになっている。基板 SUB 2 にはその液晶 LC 側の面に柱状スペーサ SOC が形成されている。この柱状スペーサ SOC は、実質的な画素領域となる領域を回避し、たとえば隣接する画素の間に配置されるゲート信号線 GL に重畳するようにして形成されている。画素の開口率が柱状スペーサによって低減されるのを回避せんがためである。また、柱状スペーサ SOC の頂部は、前記配向膜 ORI を介してたとえばコモン信号線 CL 上に位置づけられるようになっている。コモン信号線 CL を柱状スペーサ SOC の台座として機能させるためである。

30

【0009】

図 5 に示した構成は、たとえば基板の変形等によって、基板 SUB 2 が基板 SUB 1 に対してたとえば図中矢印 α 方向へずれる場合が生じる。この場合、柱状スペーサ SOC は図中点線で示すように変位し、その頂部は台座から外れ配向膜 ORI の表面をこすってしまうことになる。この場合、配向膜 ORI のこすれが生じた部分において、配向の乱れが生じ、いわゆる青輝点の発生をもたらすことになってしまい、また、配向膜に削れが生じた場合には、いわゆる微少輝点の発生をもたらすことになってしまう。

40

【0010】

本発明の目的は、基板の変形等が生じて、基板間のギャップを精度よく保持しつつ、柱状スペーサのずれを信頼性よく防止し、青輝点あるいは微少輝点の発生を回避した液晶表示装置を提供することにある。

【課題を解決するための手段】

【0011】

本発明の液晶表示装置は、まず、第 1 基板側に薄膜トランジスタを被って形成される有機絶縁膜からなる保護膜が形成されているものを対象とし、この保護膜に形成した孔内に第 2 基板に形成された第 1 柱状スペーサの頂部が配置されるようにした。この場合、第 1 柱状スペーサの高さは比較的大きくなり、ギャップ精度が不十分となる可能性を有するこ

50

とから、保護膜の前記孔が形成されていない箇所において高さの低い第2柱状スペーサを配置させるようにした。第1柱状スペーサによって第1基板と第2基板のずれを抑制できることから、第2柱状スペーサの変位も少なくなり、配向膜へのこすれの範囲を小さくできる。したがって、青輝点あるいは微少輝点の発生を回避できる。

【0012】

本発明の構成は、たとえば、以下のようなものとすることができる。

【0013】

(1) 本発明の液晶表示装置は、液晶を挟持して対向配置される第1基板と第2基板を備え、

前記第1基板の前記液晶側の面に、少なくとも薄膜トランジスタを被って形成される有機保護膜と前記液晶と接触して形成される配向膜とを含む積層体が形成され、

前記第2基板の前記液晶側の面に、高さの大きな第1柱状スペーサと高さの小さい第2柱状スペーサが形成され、

前記積層体は前記有機保護膜を貫通して形成される孔が形成され、

前記第1柱状スペーサは、その頂部が前記積層体の前記孔の内部に位置づけられて形成され、

前記第2柱状スペーサは、その頂部が前記積層体に孔が形成されていない箇所に形成され、

前記第1柱状スペーサと前記第2柱状スペーサのそれぞれの頂部は、前記第1基板と前記第2基板を互いに接近する方向に加重を掛けない状態において、前記積層体に接触するように形成されていることを特徴とする。

【0014】

(2) 本発明の液晶表示装置は、(1)において、前記第1基板の前記積層体は、前記薄膜トランジスタを制御するゲート信号線を被って形成され、前記第1柱状スペーサは、平面的に観て、前記ゲート信号線の形成領域内に形成されていることを特徴とする。

【0015】

(3) 本発明の液晶表示装置は、(1)において、前記積層体は画素電極との間で電界を発生させる対向電極を含み、前記積層体の前記孔の底部にはコモン信号線が露出され、

前記対向電極は前記孔の部分において前記コモン信号線と電気的に接続されていることを特徴とする。

【0016】

(4) 本発明の液晶表示装置は、(3)において、前記第1基板の前記積層体は、前記薄膜トランジスタを制御するゲート信号線を被って形成され、

前記コモン信号線は、絶縁膜を介して前記ゲート信号線に重畳して形成されていることを特徴とする。

【0017】

(5) 本発明の液晶表示装置は、(1)において、前記第1基板の前記積層体は、前記薄膜トランジスタを制御するゲート信号線を被って形成され、

第2基板の液晶側の面には、平面的に観て、少なくとも前記ゲート信号線を被って遮光膜が形成され、前記第1柱状スペーサは前記遮光膜の形成領域の一部に重畳されて形成されていることを特徴とする。

【0018】

(6) 本発明の液晶表示装置は、(5)において、前記第2柱状スペーサは前記遮光膜の形成領域の一部に重畳されて形成されていることを特徴とする。

【0019】

(7) 本発明の液晶表示装置は、(1)において、前記積層体は画素電極とこの画素電極との間で電界を発生させる対向電極を含み、

前記対向電極は、前記画素電極の上層に絶縁膜を介して前記画素電極に重畳して配置されるとともに、

前記画素電極は平面状電極をなし、前記対向電極は複数の線状電極をなすことを特徴す

る。

【 0 0 2 0 】

(8) 本発明の液晶表示装置は、(7)において、前記配向膜は、前記対向電極の上層に前記対向電極をも被って形成されていることを特徴とする。

【 0 0 2 1 】

なお、上記した構成はあくまで一例であり、本発明は、技術思想を逸脱しない範囲内で適宜変更が可能である。また、上記した構成以外の本発明の構成の例は、本願明細書全体の記載または図面から明らかにされる。

【発明の効果】

【 0 0 2 2 】

本発明のその他の効果については、明細書全体の記載から明らかにされる。

【図面の簡単な説明】

【 0 0 2 3 】

【図 1】図 3 の I - I 線における断面図である。

【図 2】本発明の液晶表示装置の表示部における等価回路を示す図である。

【図 3】本発明の液晶表示装置の画素の構成を示す平面図である。

【図 4】図 3 の IV - IV 線における断面図である。

【図 5】従来の液晶表示装置の不都合を示す説明図である。

【発明を実施するための形態】

【 0 0 2 4 】

本発明の実施例を図面を参照しながら説明する。なお、各図および各実施例において、同一または類似の構成要素には同じ符号を付し、説明を省略する。

【実施例 1】

【 0 0 2 5 】

(表示領域における等価回路)

図 2 は、液晶表示装置の液晶を挟持して対向配置される基板 S U B 1、基板 S U B 2 のうち、いわゆる T F T 基板と称される基板 S U B 1 の液晶側の面の表示領域 (表示部) A R に形成される等価回路を示している。このような等価回路を有する液晶表示装置は、基板 S U B 1 側に画素電極 P X と対向電極 C T を有し、これら画素電極 P X と対向電極 C T の間に発生する電界は基板 S U B 1 の面と平行な成分をもち、いわゆる I P S (In Plane Switching) 方式と称される。しかし、この発明はこの方式の液晶表示装置に限定されることはない。また、図 2 は等価回路であるが、実際の幾何学的配置に対応づけて描画している。

【 0 0 2 6 】

図 2 において、図中 x 方向に延在し y 方向に並設されるゲート信号線 G L が形成され、図中 y 方向に延在し x 方向に並設されるドレイン信号線 D L が形成されている。一對の隣接するゲート信号線 G L と一對の隣接するドレイン信号線 D L とで囲まれる領域は画素領域を構成するようになっている。各画素領域には、ゲート信号線 G L からの走査信号によってオンされる薄膜トランジスタ T F T と、このオンされた薄膜トランジスタ T F T を通してドレイン信号線 D L からの映像信号が供給される画素電極 P X と、この画素電極 P X との間に電界を生じせしめる対向電極 C T が形成されている。対向電極 C T はゲート信号線 G L と隣接して配置されるコモン信号線 C L に電気的に接続されており、このコモン信号線 C L を通して前記映像信号に対して基準となる基準信号が供給されるようになっている。

【 0 0 2 7 】

このように構成された表示部 A R において、ゲート信号線 G L に走査信号を供給し前記ゲート信号線 G L に接続される薄膜トランジスタ T F T をオンすることにより、図中 x 方向に並列される各画素からなる画素群を選択するようになる。この場合、この選択のタイミングに合わせて、各ドレイン信号線 D L に映像信号を供給することにより、前記画素群の各画素に所定の輝度を得ることができるようになる。その後は、図中 y 方向に配列され

10

20

30

40

50

る各画素群を順次選択し、上述した動作を行うことにより、表示部 A R に画像を得ることができる。

【 0 0 2 8 】

(画素の構成)

図 3 は、上述した各画素のうち図中 y 方向に隣接する 2 個の画素（たとえば図 2 において一点鎖線枠 A 内の画素）を示した平面図である。図 3 は基板 S U B 1 の液晶側から見た平面図となっている。また、図 1 は図 3 の I - I 線における断面図、図 4 は図 3 の IV - IV 線における断面図となっている。なお、図 1 は基板 S U B 1 とともに基板 S U B 2 をも描画した断面図となっている。

【 0 0 2 9 】

10

図 3 において、基板 S U B 1（図 1、図 4 参照）の液晶側の面（表面）に、図中 x 方向に延在し y 方向に並設されるゲート信号線 G L が形成されている。このゲート信号線 G L は、後述のドレイン信号線 D L とともに各画素の領域を画するようにして形成される。基板 S U B 1 の表面にはゲート信号線 G L をも被ってたとえばシリコン酸化膜からなる絶縁膜 G I（図 1、図 4 参照）が形成されている。この絶縁膜 G I は後述の薄膜トランジスタ T F T の形成領域においてゲート絶縁膜として機能するようになっている。

【 0 0 3 0 】

絶縁膜 G I 上であってゲート信号線 G L の一部に重畳するようにして島状の半導体層 A S が形成されている。この半導体層 A S はたとえばアモルファスシリコンからなっている。しかし、これに限定されることはなく、たとえばポリシリコン等であってもよい。この半導体層 A S は薄膜トランジスタ T F T の半導体層となるもので、この上面に互いに対向配置されるドレイン電極 D T、ソース電極 S T が形成されることによって、前記ゲート信号線 G L の一部をゲート電極とする M I S（Metal Insulator Semiconductor）型トランジスタが構成される。

20

【 0 0 3 1 】

絶縁膜 G I 上には、図中 y 方向に延在し x 方向に並設されるドレイン信号線 D L が形成され、このドレイン信号線 D L の一部が前記半導体層 A S の上面にまで延在され、この延在部を薄膜トランジスタ T F T のドレイン電極 D T として構成している。また、薄膜トランジスタ T F T のソース電極 S T はドレイン信号線 D L の形成の際に同時に形成されるようになっている。ソース電極 S T は半導体層 A S の形成領域を超えて画素領域側に延在され、この延在端には面積の比較的大きなパッド部 P D が形成されている。このパッド部 P D は後述の画素電極 P X と電氣的に接続される箇所となっている。

30

【 0 0 3 2 】

基板 S U B 1 の表面には、薄膜トランジスタ T F T をも被ってたとえばシリコン窒化膜からなる第 1 保護膜 P A S 1（図 1、図 4 参照）が形成されている。この第 1 保護膜 P A S 1 は後述の第 2 保護膜 P A S 2 とともに、薄膜トランジスタ T F T が液晶と直接に接触するのを回避し、該薄膜トランジスタ T F T の特性劣化を防止するようにしている。後述するスルーホール T H 2 において、第 1 保護膜 P A S 1 の表面には、前記ゲート信号線 G L に重畳するようにしてコモン信号線 C L が形成されている。また、コモン信号線 C L は薄膜トランジスタ T F T 上において、層間絶縁膜 I N の上で且つ対向電極 C T と接触して形成されている。このコモン信号線 C L は後述の対向電極 C T と電氣的に接続される信号線として形成され、電氣的抵抗の小さい材料で構成されている。

40

【 0 0 3 3 】

基板 S U B 1 の表面にはコモン信号線 C L をも被ってたとえば樹脂等からなる第 2 保護膜（有機保護膜）P A S 2（図 1、図 4 参照）が形成されている。この第 2 保護膜 P A S 2 は、その表面を平坦化させる効果も奏するようにして形成することから、他の絶縁膜（絶縁膜 G I、第 1 保護膜 P A S 1、後述の層間絶縁膜 I N）と比較して膜厚が大きく形成されるようになる。第 2 保護膜 P A S 2 の表面には、画素電極 P X が形成されている。この画素電極 P X は、各画素の領域内に面状の電極として形成され、たとえば I T O（Indium Tin Oxide）からなる透明導電膜で構成されている。そして、この画素電極 P X は、第

50

2 保護膜 P A S 2、第 1 保護膜 P A S 1 に形成されたコンタクトホール T H 1 を通して前記薄膜トランジスタ T F T のソース電極 S T (正確にはパッド部 P D) に電氣的に接続されている。

【 0 0 3 4 】

基板 S U B 1 の表面には画素電極 P X をも被って層間絶縁膜 I N が形成され、この層間絶縁膜 I N の表面には対向電極 C T が形成されている。この対向電極 C T は、表示領域 A R の全域に形成されたたとえば I T O からなる透明導電膜において、画素ごとに複数の開口 O P が形成されることによって、複数の線状の電極を形成するようになっている。図 3 に示す線状の複数の対向電極 C T は図中 x 方向に対して θ° の角度を有して延在されている。いわゆるマルチドメイン方式を採用し、視野角の相違によって色の違いが生じるのを防止せんとするためである。このため、対向電極 C T の複数の線状の各電極は図中 x 方向あるいは y 方向に延在するようにして形成してもよい。

10

【 0 0 3 5 】

ここで、図 1 に示すように、ゲート信号線 G L が形成された領域の一部において、層間絶縁膜 I N、第 2 保護膜 P A S 2 にスルーホール T H 2 が形成され、このスルーホール T H 2 にコモン信号線 C L の一部が露出されるようになっている。そして、層間絶縁膜 I N 上に形成されている対向電極 C T はスルーホール T H 2 を通して前記コモン信号線 C L に電氣的に接続されるようになっている。ここで、スルーホール T H 2 は比較的大きな径を有するように形成されている。後に詳述するように、このスルーホール T H 2 内には基板 S U B 2 に形成された第 1 柱状スペーサ S O C 1 の頂部が位置づけられるようになるからである。

20

【 0 0 3 6 】

基板 S U B 1 の表面には対向電極 C T をも被って配向膜 O R I が形成されている。この配向膜 O R I は液晶 L C と直接に接触する膜で、液晶 L C の分子の初期配向を決定するようになっている。この配向膜 O R I は、たとえば柱状スペーサによって、こすれが生じた場合、配向の乱れが生じ、いわゆる青輝点の発生をもたらす、また、配向膜に削れが生じてしまった場合、いわゆる微少輝点の発生をもたらすことになることは上述した通りである。

【 0 0 3 7 】

このように構成された基板 S U B 1 に液晶 L C を挟持して対向配置される基板 S U B 2 は、図 1 に示すように、第 1 柱状スペーサ S O C 1、第 2 柱状スペーサ S O C 2 が形成されている。この場合、第 1 柱状スペーサ S O C 1 は高さが大きく、第 2 柱状スペーサ S O C 2 は高さが小さく形成されている。なお、基板 S U B 1 の液晶 L C 側の面には、図 1 に示すブラックマトリックス (遮光膜) B M の他に、カラーフィルタ、平坦化膜、配向膜が順次形成され、前記第 1 柱状スペーサ S O C 1、第 2 柱状スペーサ S O C 2 は前記平坦化膜の表面に形成されるのが通常となっている。しかし、図 1 においては、カラーフィルタ、平坦化膜、配向膜を省略して示している。

30

【 0 0 3 8 】

第 1 柱状スペーサ S O C 1 は、その頂部が基板 S U B 1 側のスルーホール T H 2 内に位置づけられるようにして形成されている。スルーホール T H 2 は、膜厚の大きな第 2 保護膜 P A S にも形成されていることから、その深さが大きくなり、したがって、第 1 柱状スペーサ S O C 1 の高さも大きく、スルーホール T H 2 内に埋設される長さも大きくなる。このことから、たとえ、基板 S U B 1、S U B 2 に変形が生じて、第 1 柱状スペーサ S O C 1 は図 1 に示した状態を維持でき、基板 S U B 1 に対してずれてしまうことを信頼性よく防止できる。このため、配向膜 O R I が第 1 柱状スペーサ S O C 1 によってこすれたり (青輝点発生の原因)、あるいは削れたり (微少輝点発生の原因) することを回避できるようにする。

40

【 0 0 3 9 】

そして、第 2 柱状スペーサ S O C 2 は、たとえば前記スルーホール T H 2 の近傍であって前記スルーホール T H 2 が形成されていない箇所に形成されている。このため、第 2 柱

50

状スペーサSOC2は、第1柱状スペーサSOC1と比較して高さが小さく形成されている。第1柱状スペーサSOC1は高さが大きいため、製造において高さばらつきが生じ易くなってしまう。このため、第1柱状スペーサSOC1とは別個に第2柱状スペーサSOC2を形成し、この第2柱状スペーサSOC2によって基板SUB1と基板SUB2のギャップを信頼性よく確保するようにしている。このことから、第1柱状スペーサSOC1、第2柱状スペーサSOC2は、基板SUB1、基板SUB2の無加重状態で、いずれの頂部も第1基板SUB1上の積層体に当接するように、高さが設定されるようになっている。すなわち図1に示すように、第1柱状スペーサSOC1の頂部はコモン信号線CL上の配向膜ORIに当接し、第2柱状スペーサSOC2の頂部は層間絶縁膜IN上に配向膜ORIに当接するようになっている。なお、第1柱状スペーサSOC1が製造ばらつきによって高さが大きくなってしまった場合、第2柱状スペーサSOC2の頂部が基板SUB1側に当接しなくなる憂いがあるが、第1柱状スペーサSOC1をスルーホールTH2内に押し込むことによって、第1柱状スペーサSOC1、第2柱状スペーサSOC2のいずれの頂部も第1基板SUB1上の積層体に当接させることができる。

10

【0040】

ここで、第2柱状スペーサSOC2は、実質的な画素領域に近い箇所で配向膜ORIに当接して配置されている。しかし、基板SUB1に対して基板SUB2は第1柱状スペーサSOC1によってずれが生じ難くっており、第2柱状スペーサSOC2も変位し難くなっている。このため、配向膜ORIは第2柱状スペーサSOC2によってもこすれたり（青輝点発生の原因）、あるいは削れたり（微少輝点発生の原因）することを回避できるようにする。

20

【0041】

第1柱状スペーサSOC1、第2柱状スペーサSOC2は、基板SUB2において、ブラックマトリクスBMが形成された領域に形成されている。前記ブラックマトリクスBMは、図3において、一点鎖線で示すように、たとえばゲート信号線GLの形成領域を十分に被って形成されている。

【0042】

なお、基板SUB2に形成される柱状スペーサは、上述のように高さの異なる第1柱状スペーサSOC1、第2柱状スペーサSOC2を設けるようにしたものである。この場合、いわゆるハーフトーン露光を用いたフォトリソグラフィ技術による選択エッチングによって、一回の工程で前記第1柱状スペーサSOC1、第2柱状スペーサSOC2を形成することができる。したがって、このようにして第1柱状スペーサSOC1、第2柱状スペーサSOC2を形成するようにしてもよい。

30

【実施例2】

【0043】

上述した実施例1では、基板SUB1側にゲート信号線GLと重畳したコモン信号線CLを備え、このコモン信号線CLによって第1柱状スペーサSOC1の台座を構成するようにしたものである。

【0044】

しかし、前記コモン信号線CLは必ずしもゲート信号線GLと重畳させて形成する必要はなく、平面的に観た場合、ゲート信号線GLと近接するようにして形成するようにしてもよい。また、コモン信号線CLは必ずしも基板SUB1において形成されていない構成であってもよい。このような場合であっても、第1柱状スペーサSOC1はゲート信号線GLの形成された領域に形成することができ、前記ゲート信号線GLを第1柱状スペーサSOC1の台座として形成することができる。また、台座は特に意識して形成する必要もない。

40

【実施例3】

【0045】

上述した実施例1では、第2柱状スペーサSOC2を第1柱状スペーサSOC1に近接させて形成したものである。しかし、これに限定されることはなく、第2柱状スペーサS

50

OC2は第1柱状スペーサSOC1から比較的遠くに配置させるようにしてもよい。このようにした場合でも、第2柱状スペーサSOC2の効果を十分に発揮できるからである。

【0046】

また、上述した実施例1では、第2柱状スペーサSOC2をゲート信号線GLの形成領域から外し、画素領域に近接するようにして配置するようにしている。しかし、これに限定されることはなく、ゲート信号線GLの形成領域内（ただしスルーホールTH2の形成領域は外す）に形成するようにしてもよい。このようにした場合、第2柱状スペーサSOC2は実質的な画素領域から離間して配置されることになり、第2柱状スペーサSOC2による弊害を確実に回避できる効果を奏する。

【実施例4】

10

【0047】

上述した実施例1では、層間絶縁膜INの下層側に画素電極PXが形成され、層間絶縁膜INの上層側に対向電極CTが形成された構造としたものである。しかし、層間絶縁膜INの下層側に対向電極CTが形成され、層間絶縁膜INの上層側に画素電極PXが形成された構造とするようにしてもよい。この場合において、対向電極CTは面状の電極として構成され、画素電極PXは複数の線状の電極として構成される。

【実施例5】

【0048】

上述した実施例1では、いわゆるIPS方式による液晶表示装置を例として挙げたものである。しかし、これに限定されることはなく、たとえば、VA（Vertical Alignment）方式、あるいはTN（Twisted Nematic）方式による液晶表示装置にも適用することができる。

20

【0049】

以上、本発明を実施例を用いて説明してきたが、これまでの各実施例で説明した構成はあくまで一例であり、本発明は、技術思想を逸脱しない範囲内で適宜変更が可能である。また、それぞれの実施例で説明した構成は、互いに矛盾しない限り、組み合わせて用いてもよい。

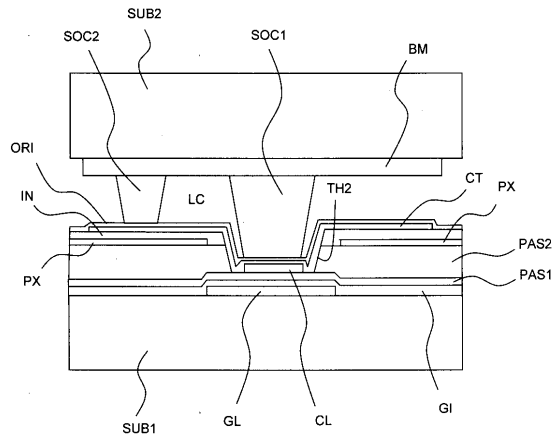
【符号の説明】

【0050】

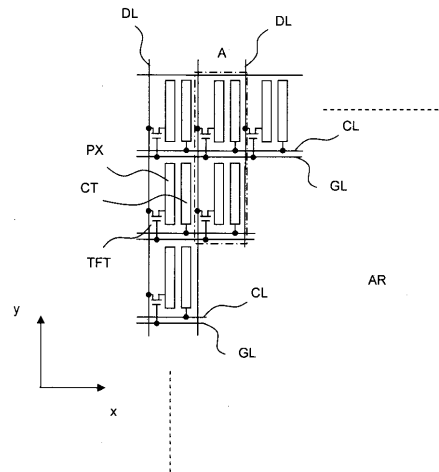
SUB1、SUB2...基板、AR...表示領域（表示部）、GL...ゲート信号線、DL...ドレイン信号線、CL...コモン信号線、TFT...薄膜トランジスタ、DT...ドレイン電極、ST...ソース電極、PD...パッド部、PX...画素電極、CT...対向電極、GI...絶縁膜、PAS1...無機保護膜、PAS2...有機保護膜、IN...層間絶縁膜、TH1、TH2...スルーホール、ORI...配向膜、LC...液晶、BM...ブラックマトリックス（遮光膜）、SOC...柱状スペーサ、SOC1...第1柱状スペーサ、SOC2...第2柱状スペーサ。

30

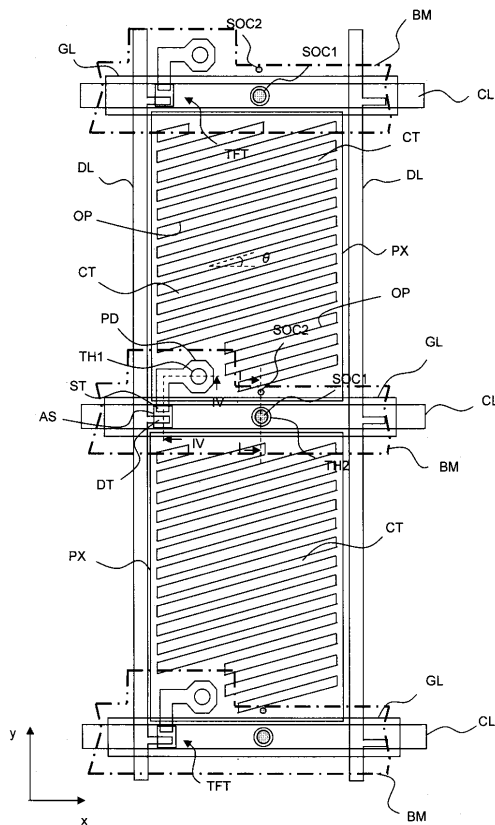
【図 1】



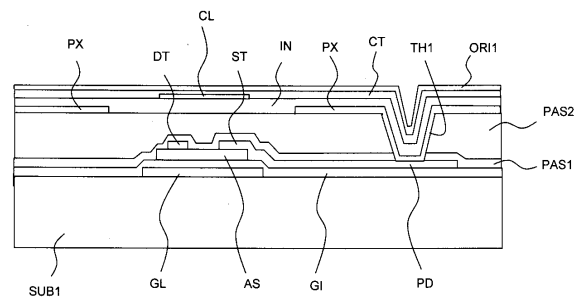
【図 2】



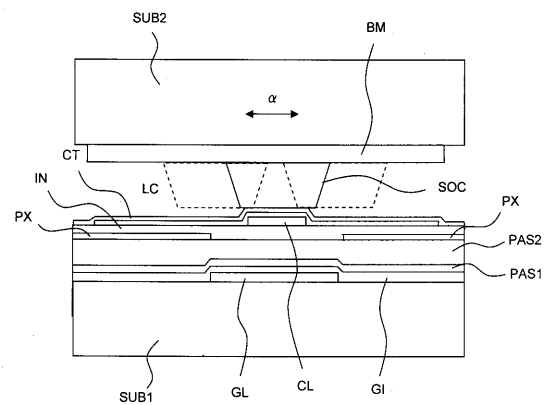
【図 3】



【図 4】



【図 5】



フロントページの続き

審査官 佐藤 洋允

- (56)参考文献 特開 2 0 0 5 - 2 4 2 3 1 0 (J P , A)
特開 2 0 0 6 - 2 9 3 3 5 6 (J P , A)
特開 2 0 0 9 - 0 6 9 3 9 1 (J P , A)
特開 2 0 0 3 - 1 8 6 0 2 2 (J P , A)
特開 2 0 0 5 - 2 4 1 8 5 6 (J P , A)
特開 2 0 0 6 - 2 4 3 6 9 6 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)
G 0 2 F 1 / 1 3 3 9 - 1 / 1 3 4 1
G 0 2 F 1 / 1 3 4 3 - 1 / 1 3 4 5
G 0 2 F 1 / 1 3 5 - 1 / 1 3 6 8

专利名称(译)	液晶表示装置		
公开(公告)号	JP5260428B2	公开(公告)日	2013-08-14
申请号	JP2009169929	申请日	2009-07-21
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
当前申请(专利权)人(译)	有限公司日本显示器 松下液晶显示器有限公司		
[标]发明人	片山貴裕		
发明人	片山 貴裕		
IPC分类号	G02F1/1339 G02F1/1343 G02F1/1368		
FI分类号	G02F1/1339.500 G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/GA25 2H092/GA26 2H092/HA03 2H092/HA06 2H092/JA24 2H092/JB05 2H092/JB21 2H092/JB56 2H092/KB13 2H092/KB25 2H092/NA04 2H092/NA17 2H092/PA03 2H092/QA06 2H189/DA07 2H189/DA31 2H189/DA32 2H189/DA39 2H189/DA43 2H189/DA48 2H189/EA02X 2H189/FA16 2H189/FA17 2H189/GA10 2H189/HA02 2H189/HA14 2H189/JA04 2H189/LA03 2H189/LA15 2H192/AA24 2H192/BB12 2H192/BC31 2H192/CB05 2H192/CC04 2H192/EA22 2H192/GD23 2H192/JA33		
代理人(译)	小林 保		
其他公开文献	JP2011022535A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示器，即使在产生基板的变形等的情况下，也可以在确切地保持基板间的间隙的同时可靠地防止柱状间隔物的移位，并且避免产生蓝色亮点或微亮点。解决方案：在包括经由液晶彼此相对设置的第一和第二基板的液晶显示器中，形成包括至少覆盖薄膜晶体管的有机保护膜和与液晶接触形成的取向层的层叠体在第一基板的液晶侧的表面上，在第二基板的液晶侧的表面上形成具有较大高度的第一柱状间隔物和具有较小高度的第二柱状间隔物，孔穿透该第二基板的液晶侧。在层叠体中形成有机保护膜，形成第一柱状间隔物，使得其顶部位于层叠体的孔的内部，第二柱状间隔物的顶部形成在其中的部分处在层叠体中没有形成孔，并且第一和第二柱状间隔物的顶部形成为在非加权状态下与层叠体接触。他是第一和第二基板。

【 图 3 】

