

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-97132

(P2018-97132A)

(43) 公開日 平成30年6月21日(2018.6.21)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H192
GO2F 1/1335 (2006.01)	GO2F 1/1335 520	2H291

審査請求 未請求 請求項の数 14 O L (全 28 頁)

(21) 出願番号	特願2016-240998 (P2016-240998)	(71) 出願人	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(22) 出願日	平成28年12月13日 (2016.12.13)	(74) 代理人	100088672 弁理士 吉竹 英俊
		(74) 代理人	100088845 弁理士 有田 貴弘
		(72) 発明者	川淵 真嗣 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
		(72) 発明者	外 徳仁 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

最終頁に続く

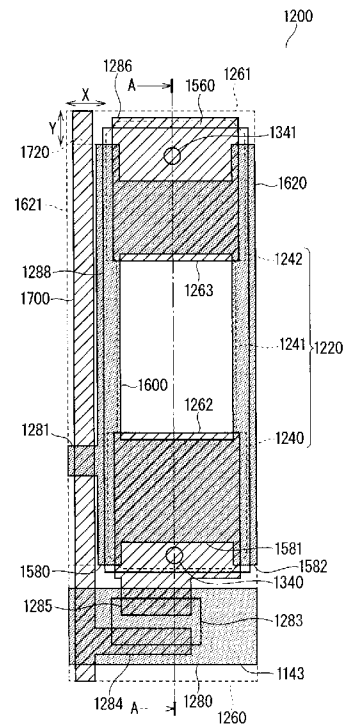
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】液晶表示装置の開口率を高くし、液晶表示装置の表示性能を向上する。

【解決手段】液晶表示装置において、対向基板が液晶層を挟んで薄膜トランジスタ基板に対向する。薄膜トランジスタ基板においては、複数の画素構造が基板の主面上にマトリクス状に配列される。複数の画素構造の各々は、矩形状の平面形状を持ち、第1の反射領域、透過領域および第2の反射領域を有する。第1の反射領域および第2の反射領域は、光を反射する。透過領域は、光を透過させる。第1の反射領域、透過領域および第2の反射領域は、矩形状の平面形状の長辺方向に配列される。透過領域は、第1の反射領域および第2の反射領域に挟まれる。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

基板および複数の画素構造を備え、前記基板が主面を有し、前記複数の画素構造が前記主面上にマトリクス状に配列され、前記複数の画素構造の各々である各画素構造が矩形形状の平面形状を持ち第 1 の反射領域、透過領域および第 2 の反射領域を有し、前記第 1 の反射領域および前記第 2 の反射領域が光を反射し、前記透過領域が光を透過させ、前記第 1 の反射領域、前記透過領域および前記第 2 の反射領域が前記矩形形状の平面形状の長辺方向に配列され、前記透過領域が前記第 1 の反射領域および第 2 の反射領域に挟まれる薄膜トランジスタ基板と、

液晶層と、

前記液晶層を挟んで前記薄膜トランジスタ基板に対向する対向基板と、
を備える液晶表示装置。

10

【請求項 2】

前記各画素構造は、

前記主面上に配置されるゲート電極と、

前記ゲート電極を重ねて前記主面上に配置されるゲート絶縁膜と、

前記ゲート絶縁膜を重ねて前記主面上に配置され、前記ゲート絶縁膜を挟んで前記ゲート電極に対向する半導体膜と、

前記主面上に配置され、前記半導体膜に接触するソース電極と、

前記主面上に配置され、前記半導体膜に接触し、前記ゲート電極、前記ソース電極、前記ゲート絶縁膜および前記半導体膜とともに薄膜トランジスタを構成し、前記第 1 の反射領域に配置され、光を反射するドレイン電極と、

20

前記ソース電極および前記ドレイン電極を重ねて前記主面上に配置され、コンタクトホールが形成される層間絶縁膜と、

前記層間絶縁膜を重ねて前記主面上に配置され、前記コンタクトホールを經由して前記ドレイン電極に接触し、光を透過させる画素電極と、

前記主面上に配置され、前記第 2 の反射領域に配置され、光を反射する電極と、
を備える

請求項 1 の液晶表示装置。

30

【請求項 3】

前記コンタクトホールは、第 1 のコンタクトホールであり、

前記層間絶縁膜に第 2 のコンタクトホールが形成され、

前記光を反射する電極は、前記ドレイン電極と同一層に配置される反射電極であり、

前記画素電極は、前記第 2 のコンタクトホールを經由して前記反射電極に接触する

請求項 2 の液晶表示装置。

【請求項 4】

前記反射電極は、第 1 の反射電極であり、

前記各画素構造は、前記主面と垂直をなす方向から平面視された場合に前記ゲート電極と重なる第 2 の反射電極をさらに備え、

前記各画素構造に隣接する画素構造に備えられる第 2 の反射電極は、前記各画素構造に備えられる第 1 の反射電極から連続する

40

請求項 3 の液晶表示装置。

【請求項 5】

前記光を反射する電極は、前記ゲート電極と同一層に配置される共通電極であり、

前記複数の画素構造にそれぞれ備えられる複数の共通電極は、互いに電氣的に接続される

請求項 2 の液晶表示装置。

【請求項 6】

前記光を反射する電極は、前記ゲート電極と同一層に配置される共通電極であり、

前記複数の画素構造にそれぞれ備えられる複数の共通電極は、互いに電氣的に接続され

50

、
前記ドレイン電極は、前記第 1 の反射領域の一部を占める第 1 の部分領域に配置され、
前記共通電極は、前記第 2 の反射領域に加えて、前記第 1 の部分領域と重ならない部分
を有し前記第 1 の反射領域の一部を占める第 2 の部分領域に配置される
請求項 2 の液晶表示装置。

【請求項 7】

前記ドレイン電極および前記光を反射する電極の各々は、アルミニウム、銀、アルミニ
ウムを主成分とする合金または銀を主成分とする合金からなる
請求項 2 から 6 までのいずれかの液晶表示装置。

【請求項 8】

前記各画素構造に備えられるソース電極は、前記各画素構造に隣接する画素構造に備え
られるソース電極に沿って配置され、前記各画素構造に隣接する画素構造に備えられるソ
ース電極とともに 1 本の信号線を構成し、
前記ゲート電極は、第 1 のゲート電極であり、
前記各画素構造は、第 2 のゲート電極をさらに備え、
前記第 1 のゲート電極は、第 1 の 1 本の走査線を構成し、
前記第 2 のゲート電極は、第 2 の 1 本の走査線を構成する
請求項 2 から 7 までのいずれかの液晶表示装置。

【請求項 9】

前記各画素構造は、
前記ドレイン電極との間に補助容量を形成し、第 1 の部分および第 2 の部分を備え、前
記第 2 の部分が前記ソース電極に沿い前記第 1 の部分と前記ソース電極との間に配置され
、前記第 2 の部分から前記ゲート電極までの距離が前記第 1 の部分から前記ゲート電極ま
での距離より短い補助容量電極
をさらに備える
請求項 2 から 8 までのいずれかの液晶表示装置。

【請求項 10】

前記補助容量電極は、第 3 の部分をさらに備え、
前記第 3 の部分は、前記各画素構造に隣接する画素構造に備えられるソース電極に沿い
、前記第 2 の部分と前記各画素構造に隣接する画素構造に備えられるソース電極との間に
配置され、
前記第 3 の部分から前記ゲート電極までの距離は、前記第 2 の部分から前記ゲート電極
までの距離より短い
請求項 9 の液晶表示装置。

【請求項 11】

前記画素電極は、前記主面と垂直をなす方向から平面視された場合に前記ドレイン電極
および前記光を反射する電極と重なる
請求項 2 から 10 までのいずれかの液晶表示装置。

【請求項 12】

前記ドレイン電極および前記光を反射する電極の少なくとも一方は、前記主面と垂直を
なす方向から平面視された場合に前記画素電極と重ならない部分を備える
請求項 2 から 11 までのいずれかの液晶表示装置。

【請求項 13】

前記各画素構造は、共通電極をさらに備え、
前記複数の画素構造にそれぞれ備えられる複数の共通電極は、互いに電氣的に接続され

、
前記各画素構造および前記各画素構造に隣接する画素構造は、前記長辺方向に延在する
境界を有し、

前記共通電極は、前記境界に沿って延在し前記境界に接触する部分を備える
請求項 2 から 12 までのいずれかの液晶表示装置。

10

20

30

40

50

【請求項 14】

前記対向基板は、

前記主面と垂直をなす方向から平面視された場合に前記透過領域と重なる開口部が形成され、前記主面と垂直をなす方向から平面視された場合に前記第1の反射領域および前記第2の反射領域と重なるブラックマトリクスを備える

請求項1から13までのいずれかの液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関する。

【背景技術】

【0002】

a TFT基板の用途

薄膜トランジスタ基板（TFT基板）は、スイッチングデバイスとして使用される薄膜トランジスタ（TFT）を備え、電気光学装置に組み込まれる。電気光学装置には、液晶表示装置、発光表示装置等がある。液晶表示装置は、液晶を利用する表示装置である。発光表示装置は、発光ダイオード（LED）を利用する表示装置である。TFT基板等の半導体装置は、消費電力が少なく厚さが薄いという特徴を有する。このため、平坦な電気光学装置であるフラットパネルディスプレイへの半導体装置の応用が盛んに行われる。

【0003】

液晶表示装置は、液晶ディスプレイ（LCD）とも呼ばれる。液晶表示装置には、単純マトリクス型LCDおよびTFT-LCDがある。TFT-LCDにおいては、TFTがスイッチングデバイスとして使用される。TFT-LCDは、TFT基板を備え、表示品位の点で単純マトリクス型LCDより優れ、モバイルコンピューター、ノート型パーソナルコンピューター、テレビジョン等のディスプレイ製品において広く用いられる。

【0004】

b 液晶パネルの基本構造

液晶表示装置は、液晶パネルを備える。液晶パネルは、液晶セル、前面側の偏光板および背面側の偏光板を備える。前面側の偏光板は、液晶セルの前面側の主面に貼り付けられる。背面側の偏光板は、液晶セルの背面側の主面に貼り付けられる。液晶セルは、TFT基板、カラーフィルター基板（CF基板）および液晶層を備える。TFT基板は、アレイ状に配列される複数のTFTを備える。CF基板は、対向基板とも呼ばれ、アレイ状に配列される複数のカラーフィルター等を備える。液晶層は、TFT基板およびCF基板に挟持される。

【0005】

縦電界により液晶を駆動する液晶表示装置に備えられるTFT基板は、アレイ状に配列される複数の画素電極を備える。縦電界により液晶を駆動する液晶表示装置に備えられるCF基板は、共通電極を備える。複数の画素電極には、画像信号に応じた駆動電圧が印加される。共通電極の電位は、一定の電位である共通電位に固定される。したがって、縦電界により液晶を駆動する液晶表示装置に備えられる液晶層を構成する液晶は、液晶パネルの主面と略垂直をなす方向の電界により駆動される。

【0006】

c 透過型液晶表示装置、反射型液晶表示装置および半透過型液晶表示装置

液晶表示装置には、透過型液晶表示装置、反射型液晶表示装置および半透過型液晶表示装置がある。

【0007】

透過型液晶表示装置は、液晶パネルに加えてバックライトを備える。バックライトは、液晶パネルの背面側の主面に対向する。バックライトは、光源を備える。光源は、液晶パネルの背面側の主面または液晶パネルの側面に沿って配置される。透過型液晶表示装置に

10

20

30

40

50

においては、光源により放射される光源光が液晶パネルを透過し、液晶パネルを透過した表示光によりカラー画像が表示される。透過型液晶表示装置は、周囲光の強度が強い場合に表示光の強度が周囲光の強度より弱くなり視認性が低下するという問題を有する。すなわち、透過型液晶表示装置は、周囲光の強度が強い場合に視認性を向上するために光源光の強度を強くしなければならず消費電力が大きくなるという問題を有する。

【0008】

反射型液晶表示装置に備えられる液晶パネルは、基板に設けられる反射板を備える。反射型液晶表示装置においては、周囲光が反射板の表面に反射され、反射板の表面に反射された反射光が液晶パネルを透過し、液晶パネルを透過した表示光によりカラー画像が表示される。反射型液晶表示装置は、周囲光の強度が弱い場合に表示光の強度が弱くなり視認性が低下するという問題を有する。

10

【0009】

これらの問題を解決するために、半透過型液晶表示装置が提案されている。半透過型液晶表示装置が有する複数の画素の各々は、光を透過させる透過画素電極および光を反射する反射画素電極を備える。

【0010】

d 半透過型液晶表示装置に備えられるTFT基板の構造

以下では、半透過型液晶表示装置に備えられるTFT基板の第1および第2の構造例が説明される。

【0011】

第1および第2の構造例のいずれにおいても、TFT基板は、透明絶縁性基板、ゲート配線、第1の絶縁膜およびソース配線を備える。ゲート配線は、透明絶縁性基板の主面上に配置される。第1の絶縁膜は、ゲート配線に重ねて透明絶縁性基板の主面上に配置される。ソース配線は、第1の絶縁膜に重ねて透明絶縁性基板の主面上に配置される。ソース配線は、透明絶縁性基板の主面と垂直をなす方向から平面視された場合にゲート配線と交差するが、第1の絶縁膜によりゲート配線から透明絶縁性基板の主面と垂直をなす方向に隔てられる。

20

【0012】

第1および第2の構造例のいずれにおいても、TFT基板は、透明絶縁性基板の主面上にマトリクス状に配列される複数の画素構造を備える。ゲート配線は、複数の画素構造の各々についてゲート電極を備える。ソース配線は、複数の画素構造の各々についてソース電極を備える。TFT基板は、複数の画素構造の各々について半導体膜およびドレイン電極をさらに備える。複数の画素構造の各々においては、半導体膜が第1の絶縁膜に重ねて透明絶縁性基板の主面上に配置され第1の絶縁膜を挟んでゲート電極に対向し、ソース電極およびドレイン電極が半導体膜に接触し、ゲート電極、ソース電極およびドレイン電極、半導体膜およびゲート絶縁膜によりスイッチング素子であるTFTが形成される。

30

【0013】

第1の構造例においては、TFT基板は、層間絶縁膜をさらに備え、複数の画素構造の各々について透過画素電極および反射画素電極をさらに備える。層間絶縁膜は、第2の絶縁膜および有機樹脂膜からなり、ゲート配線、ソース配線、半導体膜およびドレイン電極に重ねて透明絶縁性基板の主面上に配置される。複数の画素構造の各々においては、透過画素電極が層間絶縁膜に形成されるコンタクトホールを経由してドレイン電極に接触しドレイン電極に電気的に接続される。また、複数の画素構造の各々においては、反射画素電極が透過画素電極に重ねて透明絶縁性基板の主面上に配置される。反射画素電極は、透過画素電極から絶縁膜により隔てられない。透過画素電極は、高い光透過率を有する導電膜である。反射画素電極は、高い光反射率を有する金属膜である。第1の構造例によれば、透過画素電極が配置されるが反射画素電極が配置されない領域が光を透過させる透過領域になり、反射画素電極が配置される領域が光を反射する反射領域になる。

40

【0014】

第2の構造例においては、TFT基板は、第2の絶縁膜をさらに備え、複数の画素構造

50

の各々について透過画素電極をさらに備える。第2の絶縁膜は、ゲート配線、ソース配線、半導体膜およびドレイン電極を重ねて透明絶縁性基板の主面上に配置される。複数の画素構造の各々においては、ドレイン電極がTFTから離れた位置まで延在し反射画素電極となり、透過画素電極が第2の絶縁膜に形成される開口部を經由して反射画素電極に接触し反射画素電極に電氣的に接続される。開口部は、透明絶縁性基板の主面と垂直をなす方向から平面視された場合に反射画素電極と重なる。透過画素電極は、高い透過率を有する導電膜である。反射画素電極は、高い反射率を有する導電膜である。第2の構造例によれば、透過画素電極が配置されるが反射画素電極であるドレイン電極が配置されない領域が光を透過させる透過領域になり、反射画素電極であるドレイン電極が配置される領域が光を反射する反射領域になる。

10

【0015】

第2の構造例が採用され第1の絶縁膜および第2の絶縁膜が有機樹脂膜を含まないようにされた場合は、第1の構造例が採用された場合と比較して、半透過型液晶表示装置を製造する工程が簡略化される。特許文献1に記載された技術は、その一例である。以下では、第2の構造例が採用され第1の絶縁膜および第2の絶縁膜が有機樹脂膜を含まないようにされたTFT基板が有機膜レス半透過型TFT基板と呼ばれる。

【0016】**e 液晶層の厚さ**

半透過型液晶表示装置においては、透過領域における液晶層の厚さが反射領域における液晶層の厚さと異なる構造が採用される場合がある。当該構造は、TFT基板に対向するCF基板に段差層を設けることにより実現される。液晶層の厚さは、TFT基板の内側主面からCF基板の内側主面までの距離により決まる。

20

【0017】

当該構造が採用される場合は、望ましくは、TFT基板において透過領域および反射領域がストライプ状に配置され、CF基板において段差がストライプ状に連続配置される。これにより、半透過型液晶表示装置を製造する工程における工程不良が発生しにくくなり、製造された半透過型液晶表示装置において表示不良が発生しにくくなる。特許文献2に記載された技術は、その一例である。

【0018】

当該構造は、有機膜レス半透過型TFT基板において採用されてもよいし、有機膜レス半透過型TFT基板以外の半透過型TFT基板において採用されてもよい。

30

【0019】**f 走査線および信号線の本数**

一般的には、複数の画素構造の各々である各画素構造は、1本の走査線および1本の信号線を有する。1本の走査線は、ゲート配線からなる。1本の信号線は、ソース配線からなる。しかし、各画素構造が2本の走査線を有し各画素構造および当該各画素構造に隣接する画素構造が1本の信号線を共有する場合もある。この場合は、走査線駆動回路の規模が一般的な場合の2倍となるが、信号線駆動回路の規模が通常の場合の1/2倍になる。

【0020】

一方で、走査線駆動回路の規模は、TFTのオンおよびオフを順次に行う単純なシフトレジスタ回路が有する規模と同程度であり、比較的小さい。しかし、信号線駆動回路は、画像を表現するデジタル信号をアナログ信号に変換し一時保持する回路を含むため、信号線駆動回路の規模は、比較的大きい。したがって、走査線駆動回路の規模は、信号線駆動回路の規模より小さく、走査線駆動回路のコストは、信号線駆動回路のコストより低い。このため、走査線駆動回路の規模が一般的な場合の2倍となり信号線駆動回路の規模が通常の場合の1/2倍になる場合は、信号線駆動回路および走査線駆動回路の全体の規模が一般的な場合より小さくなり、信号線駆動回路および走査線駆動回路の全体のコストが一般的な場合より低くなる。したがって、各画素構造が2本の走査線を有し各画素構造および当該各画素構造に隣接する画素構造が1本の信号線を共有する場合は、液晶表示装置のコストが低下する。特許文献3に記載された技術は、その一例である。

40

50

【先行技術文献】

【特許文献】

【0021】

【特許文献1】特開2005-292660号公報

【特許文献2】特開2007-264380号公報

【特許文献3】特開2012-103343号公報

【発明の概要】

【発明が解決しようとする課題】

【0022】

液晶表示装置においては、表示性能を左右する開口率を高くし表示性能を向上することが求められる。

10

【0023】

有機膜レス半透過型TFT基板は、有機膜レス半透過型TFT基板でない半透過型TFT基板より低いコストで製造される。しかし、有機膜レス半透過型TFT基板には、画素電極と配線等とを重ねることができないという制約がある。このため、有機膜レス半透過型TFT基板を備える半透過型液晶表示装置は、表示性能を左右する開口率が低くなりやすいという問題を有する。したがって、有機膜レス半透過型TFT基板においては、表示性能を左右する開口率を高くし表示性能を向上することが特に強く求められる。

【0024】

この問題は、各画素構造が2本の走査線を有し各画素構造および当該各画素構造に隣接する画素構造が1本の信号線を共有する場合に特に顕著になる。また、各画素構造が2本の走査線を有し各画素構造および当該各画素構造に隣接する画素構造が1本の信号線を共有する場合には、表示不具合も発生しやすくなる。

20

【0025】

本発明は、この問題を解決するためになされる。本発明が解決しようとする課題は、液晶表示装置の開口率を高くし、液晶表示装置の表示性能を向上することである。

【課題を解決するための手段】

【0026】

液晶表示装置において、対向基板が液晶層を挟んで薄膜トランジスタ基板に対向する。

30

【0027】

薄膜トランジスタ基板においては、複数の画素構造が基板の主面上にマトリクス状に配列される。複数の画素構造の各々である各画素構造は、矩形状の平面形状を持ち、第1の反射領域、透過領域および第2の反射領域を有する。第1の反射領域および第2の反射領域は、光を反射する。透過領域は、光を透過させる。第1の反射領域、透過領域および第2の反射領域は、矩形状の平面形状の長辺方向に配列される。透過領域は、第1の反射領域および第2の反射領域に挟まれる。

【発明の効果】

【0028】

本発明によれば、画素の一方の端部および他方の端部の付近に薄膜トランジスタ基板の第1の反射領域および第2の反射領域がそれぞれ配置される。このため、画素の一方の端部および他方の端部の付近における遮光が薄膜トランジスタ基板において第1の反射領域および第2の反射領域によりそれぞれ行われ、画素の一方の端部および他方の端部の付近における遮光を対向基板において行うことが不要になり、画素の一方の端部および他方の端部の付近における遮光を行うブラックマトリクスが占める面積が減少する。したがって、液晶表示装置の開口率が高くなり、液晶表示装置の表示性能が向上する。

40

【0029】

この発明の目的、特徴、局面、および利点は、以下の詳細な説明と添付図面とによって、より明白となる。

【図面の簡単な説明】

50

【 0 0 3 0 】

【 図 1 】 実施の形態 1 の液晶表示装置を図示する断面図である。

【 図 2 】 実施の形態 1 の液晶表示装置に備えられる薄膜トランジスタ基板等を図示する平面図である。

【 図 3 】 実施の形態 1 の液晶表示装置に備えられる画素構造を図示する平面図である。

【 図 4 】 実施の形態 1 の液晶表示装置に備えられる画素構造を図示する断面図である。

【 図 5 】 実施の形態 2 の画素構造を図示する平面図である。

【 図 6 】 実施の形態 2 の画素構造を図示する断面図である。

【 図 7 】 実施の形態 3 の画素構造を図示する平面図である。

【 図 8 】 実施の形態 3 の画素構造を図示する断面図である。

10

【 図 9 】 実施の形態 4 の画素構造を図示する平面図である。

【 図 1 0 】 実施の形態 5 の画素構造を図示する断面図である。

【 図 1 1 】 実施の形態 6 の画素構造を図示する平面図である。

【 図 1 2 】 実施の形態 6 の画素構造を図示する断面図である。

【 発明を実施するための形態 】

【 0 0 3 1 】

1 実施の形態 1

1 . 1 液晶表示装置

図 1 の模式図は、実施の形態 1 の液晶表示装置を図示する断面図である。

【 0 0 3 2 】

20

図 1 に図示される液晶表示装置 1 0 0 0 は、半透過型液晶表示装置であり、液晶パネル 1 0 2 0 およびバックライト 1 0 2 1 を備える。液晶表示装置 1 0 0 0 がこれらの構成物以外の構成物を備えてもよい。

【 0 0 3 3 】

バックライト 1 0 2 1 は、液晶パネル 1 0 2 0 の一方の主面 1 0 4 0 に対向する。

【 0 0 3 4 】

液晶表示装置 1 0 0 0 が画像を表示する場合は、バックライト 1 0 2 1 が光源光を発する。発せられた光源光は、液晶パネル 1 0 2 0 の一方の主面 1 0 4 0 に入射し、液晶パネル 1 0 2 0 の一方の主面 1 0 4 0 に入射した後に液晶パネル 1 0 2 0 を透過し、液晶パネル 1 0 2 0 を透過した後に液晶パネル 1 0 2 0 の他方の主面 1 0 4 1 から出射する。また、周囲光が、液晶パネル 1 0 2 0 の他方の主面 1 0 4 1 に入射し、液晶パネル 1 0 2 0 の他方の主面 1 0 4 1 に入射した後に液晶パネル 1 0 2 0 の内部において反射され、液晶パネル 1 0 2 0 の内部において反射された後に液晶パネル 1 0 2 0 の他方の主面 1 0 4 1 から出射する。光源光および周囲光の一方のみが液晶パネル 1 0 2 0 に入射する場合もある。

30

【 0 0 3 5 】

また、液晶表示装置 1 0 0 0 が画像を表示する場合は、液晶表示装置 1 0 0 0 に画像信号が入力され、入力された画像信号に応じて液晶パネル 1 0 2 0 の光透過率が制御される。

【 0 0 3 6 】

40

これらにより、入力された画像信号に応じた画像が液晶パネル 1 0 2 0 の他方の主面 1 0 4 1 に表示される。

【 0 0 3 7 】

1 . 2 液晶パネル

液晶パネル 1 0 2 0 は、図 1 に図示されるように、偏光板 1 0 6 0、薄膜トランジスタ基板 (T F T 基板) 1 0 6 1、液晶層 1 0 6 2、対向基板 1 0 6 3 および偏光板 1 0 6 4 を備える。

【 0 0 3 8 】

対向基板 1 0 6 3 は、カラーフィルター基板 (C F 基板) と呼ばれ、液晶層 1 0 6 2 を挟んで T F T 基板 1 0 6 1 に対向する。偏光板 1 0 6 0 は、 T F T 基板 1 0 6 1 の外側

50

主面 1080 に貼り付けられる。偏光板 1064 は、CF 基板 1063 の外側主面 1100 に貼り付けられる。

【0039】

液晶表示装置 1000 が画像を表示する場合は、光源光が、偏光板 1060、TFT 基板 1061、液晶層 1062、CF 基板 1063 および偏光板 1064 を順次に透過する。また、周囲光が、偏光板 1064、CF 基板 1063 および液晶層 1062 を順次に透過し、偏光板 1064、CF 基板 1063 および液晶層 1062 を順次に透過した後に TFT 基板 1061 に反射され、TFT 基板 1061 に反射された後に液晶層 1062、CF 基板 1063 および偏光板 1064 を順次に透過する。

【0040】

また、液晶表示装置 1000 が画像を表示する場合は、液晶表示装置 1000 に入力された画像信号に応じて液晶層 1062 に印加される電界が制御され、印加される電界に応じて液晶層 1062 を構成する液晶分子が水平方向に駆動され液晶層 1062 の配向状態が制御され、液晶層 1062 の配向状態に応じて液晶層 1062 を透過した光の偏光状態が制御され、光の偏光状態に応じて液晶パネル 1020 の光透過率が制御される。これにより、入力された画像信号に応じて液晶パネル 1020 の光透過率が制御される。

【0041】

1.3 TFT 基板

図 2 の模式図は、実施の形態 1 の液晶表示装置に備えられる TFT 基板等を図示する平面図である。

【0042】

液晶表示装置 1000 は、図 2 に図示されるように、TFT 基板 1061 に加えて、複数の集積回路チップ（IC チップ）1120 およびプリント基板 1121 を備える。TFT 基板 1061 は、ガラス基板 1140、複数の信号線 1141、複数の走査線 1142、複数の薄膜トランジスタ（TFT）1143、複数の共通配線 1144、複数の外部配線 1145、複数の端子電極 1146 および複数の端子電極 1147 を備える。TFT 基板 1061 は、これらの構成物に加えて、図示されない配向膜を備える。図 2 には、複数の TFT 1143 に含まれる 1 個の TFT 1143 のみが図示され、複数の端子電極 1146 に含まれる 1 個の端子電極 1146 のみが図示され、複数の端子電極 1147 に含まれる 1 個の端子電極 1147 のみが図示される。

【0043】

ガラス基板 1140 は、ガラスからなる透明絶縁性基板である。ガラス基板 1140 がガラス以外からなる透明絶縁性基板に置き換えられてもよい。

【0044】

複数の信号線 1141、複数の走査線 1142、複数の TFT 1143、複数の共通配線 1144、複数の外部配線 1145、複数の端子電極 1146 および複数の端子電極 1147 は、ガラス基板 1140 の主面上に配置される。複数の信号線 1141、複数の走査線 1142、複数の TFT 1143 および複数の共通配線 1144 は、表示領域 1160 に配置される。複数の外部配線 1145、複数の端子電極 1146 および複数の端子電極 1147 は、額縁領域 1161 に配置される。

【0045】

表示領域 1160 は、画像が表示される矩形の平面形状を有する領域である。額縁領域 1161 は、表示領域 1160 に隣接し表示領域 1160 を囲む額縁状の平面形状を有する領域である。矩形の平面形状を有する表示領域 1160 が矩形以外の平面形状を有する表示領域に置き換えられてもよい。額縁状の平面形状を有する額縁領域 1161 が額縁状以外の平面形状を有する領域に置き換えられてもよく、表示領域 1160 に隣接し表示領域 1160 を囲む額縁領域 1161 が表示領域 1160 に隣接するが表示領域 1160 を囲まない領域に置き換えられてもよい。

【0046】

液晶層 1062 および配向膜は、表示領域 1160 に配置される。液晶層 1062 およ

10

20

30

40

50

び配向膜が表示領域 1 1 6 0 からはみ出してもよい。

【 0 0 4 7 】

複数の信号線 1 1 4 1 の各々は、線状であり、方向 Y に延在する。複数の信号線 1 1 4 1 は、方向 Y と垂直をなす方向 X に配列される。複数の走査線 1 1 4 2 の各々は、線状であり、方向 X に延在する。複数の走査線 1 1 4 2 は、方向 Y に配列される。複数の走査線 1 1 4 2 の各々は、ガラス基板 1 1 4 0 の主面と垂直をなす方向から平面視された場合に複数の信号線 1 1 4 1 の各々と交差する。

【 0 0 4 8 】

複数の信号線 1 1 4 1 に含まれる隣接する 2 個の信号線 1 1 4 1 および複数の走査線 1 1 4 2 に含まれる隣接する 2 個の走査線 1 1 4 2 に囲まれる画素領域 1 1 8 0 には、画素が形成される。したがって、液晶パネル 1 0 2 0 は、マトリクス状に配列される複数の画素を有する。複数の T F T 1 1 4 3 は、複数の画素にそれぞれ対応し、マトリクス状に配列される。

10

【 0 0 4 9 】

複数の端子電極 1 1 4 6 および複数の端子電極 1 1 4 7 は、外部接続用の端子である。複数の端子電極 1 1 4 7 は、複数の端子電極 1 1 4 6 よりも T F T 基板 1 0 6 1 の端部寄りに配置される。複数の端子電極 1 1 4 6 の表面には、バンプ、異方性導電フィルム (A C F) 等の接続媒体を介して複数の I C チップ 1 1 2 0 の端子が接続される。これにより、複数の端子電極 1 1 4 6 には、複数の I C チップ 1 1 2 0 が電氣的に接続される。複数の I C チップ 1 1 2 0 が他の外部部材に置き換えられてもよい。複数の端子電極 1 1 4 7 の表面には、同様の接続媒体を介してプリント基板 1 1 2 1 が接続される。これにより、複数の端子電極 1 1 4 7 には、プリント基板 1 1 2 1 が電氣的に接続される。プリント基板 1 1 2 1 が他の外部部材に置き換えられてもよい。

20

【 0 0 5 0 】

複数の外部配線 1 1 4 5 は、額縁領域 1 1 6 1 に配置される複数の端子電極 1 1 4 6 および複数の端子電極 1 1 4 7 から表示領域 1 1 6 0 に配置される複数の信号線 1 1 4 1 および複数の走査線 1 1 4 2 まで延在し、複数の端子電極 1 1 4 6 および複数の端子電極 1 1 4 7 を複数の信号線 1 1 4 1 および複数の走査線 1 1 4 2 に電氣的に接続する。複数の外部配線 1 1 4 5 の少なくとも一部は、複数の I C チップ 1 1 2 0 が配置される領域を通過し、複数の I C チップ 1 1 2 0 が配置される領域から T F T 基板 1 0 6 1 の端部に向かって延在し、複数の端子電極 1 1 4 7 に至る。

30

【 0 0 5 1 】

複数の端子電極 1 1 4 6 および複数の端子電極 1 1 4 7 は、複数の外部配線 1 1 4 5 の端部に電氣的に接続され、複数の端子電極 1 1 4 6 および複数の端子電極 1 1 4 7 がない場合に複数の外部配線 1 1 4 5 により提供される接続面積よりも大きな接続面積を提供する。

【 0 0 5 2 】

液晶表示装置 1 0 0 0 が画像を表示する場合は、液晶表示装置 1 0 0 0 に入力された画像信号がプリント基板 1 1 2 1 を経由して複数の端子電極 1 1 4 7 に入力され、入力された画像信号を反映する駆動電圧が複数の外部配線 1 1 4 5 により複数の信号線 1 1 4 1 および複数の走査線 1 1 4 2 に伝達され、伝達された駆動電圧に応じて液晶層 1 0 6 2 に印加される電界が制御される。これにより、入力された画像信号に応じて液晶層 1 0 6 2 に印加される電界が制御される。伝達される駆動電圧は、 I C チップ 1 1 2 0 により制御される。

40

【 0 0 5 3 】

1 . 4 画素構造

液晶パネル 1 0 2 0 は、マトリクス状に配列される複数の画素を有する。このため、 T F T 基板 1 0 6 1 は、マトリクス状に配列される複数の画素をそれぞれ構成する複数の画素構造を備える。 T F T 基板 1 0 6 1 に備えられる複数の画素構造は、ガラス基板 1 1 4 0 の主面上にマトリクス状に配列される。また、 C F 基板 1 0 6 3 は、複数の画素をそれ

50

ぞれ構成する複数の画素構造を備える。CF基板1063に備えられる複数の画素構造は、CF基板1063に備えられるガラス基板の主面上にマトリクス状に配列される。

【0054】

1.5 第1の反射領域、透過領域および第2の反射領域の配置

図3の模式図は、実施の形態1の液晶表示装置に備えられる画素構造を図示する平面図である。図4の模式図は、実施の形態1の液晶表示装置に備えられる画素構造を図示する断面図である。図4は、図3に図示される切断線A-Aの位置における断面を図示する。図3および4においては、TFT基板1061に備えられる配向膜の図示が省略され、CF基板1063に備えられる配向膜および色材の図示が省略される。

【0055】

図3および4の各々に図示される画素構造1200は、TFT基板1061に備えられる複数の画素構造の各々であり、矩形状の平面形状を持ち、開口部1220を有する。開口部1220は、画像の表示に使用され、第1の反射領域1240、透過領域1241および第2の反射領域1242を有する。第1の反射領域1240および第2の反射領域1242は、光を反射する。透過領域1241は、光を透過させる。第1の反射領域1240および第2の反射領域1242が透過領域1241と共存することにより、液晶表示装置1000が半透過型液晶表示装置になる。

【0056】

画素の一方の端部および他方の端部がそれぞれ配置される平面位置1260および1261の付近においては、入力された画像信号を反映する電界が液晶層1062に印加されない。このため、光源光が液晶層1062を透過する場合に光源光が平面位置1260および1261の付近を通過したときは、画像が適切に表示されない。このように画像の適切な表示を阻害する光は、迷光と呼ばれる。液晶表示装置1000においては、迷光の発生を抑制するために、平面位置1260および1261の付近において遮光が行われる。

【0057】

第1の反射領域1240、透過領域1241および第2の反射領域1242は、矩形状の平面形状の長辺方向である方向Yに配列される。反射領域は、第1の反射領域1240および第2の反射領域1242に2分割され、透過領域1241は、第1の反射領域1240および第2の反射領域1242に挟まれる。このため、第1の反射領域1240および第2の反射領域1242は、平面位置1260および1261の付近にそれぞれ配置される。したがって、平面位置1260および1261の付近における遮光が、TFT基板1061において第1の反射領域1240および第2の反射領域1242によりそれぞれ行われる。すなわち、第1の反射領域1240および第2の反射領域1242は、迷光が発生しないようにするためにCF基板1063に備えられるブラックマトリクス1380の機能と同様の機能を有する。このことは、平面位置1260および1261の付近における遮光をCF基板1063において行う必要性を減らし、平面位置1260および1261の付近における遮光を行うブラックマトリクス1380が占める面積を減少させ、開口部1220を小さくする原因となるブラックマトリクス1380が占める面積を減少させることに寄与する。これにより、平面位置1261の付近に透過領域が配置される場合と比較して、開口部1220が大きくなり、液晶表示装置1000の開口率が高くなり、液晶表示装置1000の表示性能が向上する。

【0058】

第1の反射領域1240および第2の反射領域1242は、透過領域1241から連続する。このため、第1の反射領域1240と透過領域1241との境界が配置される平面位置1262および第2の反射領域1242と透過領域1241との境界が配置される平面位置1263の付近においては、入力された画像信号を反映する電界が液晶層1062に印加される。したがって、平面位置1262および1263の付近においては迷光が発生しない。

【0059】

1.6 TFT基板の構成物の配置

10

20

30

40

50

画素構造 1200 は、図 3 および 4 に図示されるように、ゲート電極 1280、共通電極 1281、ゲート絶縁膜 1282、半導体膜 1283、ソース電極 1284、ドレイン電極 1285、反射電極 1286、層間絶縁膜 1287 および画素電極 1288 を備える。画素構造 1200 がこれらの構成物以外の構成物を備えてもよい。

【0060】

ゲート電極 1280、ゲート絶縁膜 1282、半導体膜 1283、ソース電極 1284 およびドレイン電極 1285 は、TFT 1143 を構成する。方向 Y に配列される複数の画素構造 1200 にそれぞれ備えられる複数のソース電極 1284 は、互いに電氣的に接続され、方向 Y に配列される複数の画素構造 1200 に渡って配置される 1 本の信号線 1141 を構成する。方向 X に配列される複数の画素構造 1200 にそれぞれ備えられる複数のゲート電極 1280 は、互いに電氣的に接続され、方向 X に配列される複数の画素構造 1200 に渡って配置される 1 本の走査線 1142 を構成する。これにより、複数の TFT 1143 は、複数の信号線 1141、複数の走査線 1142 および複数の外部配線 1145 に電氣的に接続され、複数の端子電極 1146 および複数の端子電極 1147 は、複数の信号線 1141、複数の走査線 1142 および複数の外部配線 1145 により複数の TFT 1143 に電氣的に接続される。方向 X に配列される複数の画素構造 1200 にそれぞれ備えられる複数の共通電極 1281 は、互いに電氣的に接続され、方向 X に配列される複数の画素構造 1200 に渡って配置される 1 本の共通配線 1144 を構成する。また、複数の共通配線 1144 は、互いに電氣的に接続される。これにより、マトリクス状に配列される複数の画素構造 1200 にそれぞれ備えらえる複数の共通電極 1281 は、互いに電氣的に接続される。

10

20

【0061】

ゲート電極 1280、共通電極 1281、ゲート絶縁膜 1282、半導体膜 1283、ソース電極 1284、ドレイン電極 1285、反射電極 1286、層間絶縁膜 1287 および画素電極 1288 は、表示領域 1160 に配置される。TFT 1143 は、画素電極 1288 の下に配置される。

【0062】

ゲート電極 1280 および共通電極 1281 は、ガラス基板 1140 の主面 1300 上に配置される。共通電極 1281 は、ゲート電極 1280 と同一層に配置されるため、ゲート電極 1280 と同時に形成される。ゲート電極 1280 は、TFT 1143 が配置される領域に配置される。共通電極 1281 は、ガラス基板 1140 の主面 1300 と垂直をなす方向から平面視された場合にゲート電極 1280 と重ならず、ガラス基板 1140 の主面 1300 と平行をなす方向にゲート電極 1280 から離される。これにより、共通電極 1281 は、ゲート電極 1280 から絶縁される。

30

【0063】

ゲート絶縁膜 1282 は、ゲート電極 1280 および共通電極 1281 に重ねてガラス基板 1140 の主面 1300 上に配置され、ゲート電極 1280 および共通電極 1281 の全体を覆う。ゲート絶縁膜 1282 により、ゲート絶縁膜 1282 の上に配置される半導体膜 1283、ソース電極 1284、ドレイン電極 1285 および反射電極 1286 がゲート電極 1280 および共通電極 1281 から絶縁される。

40

【0064】

半導体膜 1283 は、ゲート絶縁膜 1282 に重ねてガラス基板 1140 の主面 1300 上に配置される。半導体膜 1283 は、島状であり、ガラス基板 1140 の主面 1300 と垂直をなす方向から平面視された場合にゲート電極 1280 と重なり、ゲート絶縁膜 1282 を挟んでゲート電極 1280 に対向する。半導体膜 1283 は、チャンネル領域 1320、ソース領域 1321 およびドレイン領域 1322 を有する。ソース領域 1321 およびドレイン領域 1322 は、チャンネル領域 1320 を挟む。

【0065】

ソース電極 1284 およびドレイン電極 1285 は、ゲート絶縁膜 1282 および半導体膜 1283 に重ねてガラス基板 1140 の主面 1300 上に配置される。反射電極 12

50

86は、ゲート絶縁膜1282に重ねてガラス基板1140の主面1300上に配置される。反射電極1286は、ソース電極1284およびドレイン電極1285と同一層に配置されるため、ソース電極1284およびドレイン電極1285と同時に形成される。ソース電極1284およびドレイン電極1285は、半導体膜1283のソース領域1321およびドレイン領域1322にそれぞれ接触する。反射電極1286は、ガラス基板1140の主面1300と垂直をなす方向から平面視された場合にソース電極1284およびドレイン電極1285と重ならず、ソース電極1284およびドレイン電極1285からガラス基板1140の主面1300と平行をなす方向に離される。

【0066】

層間絶縁膜1287は、ソース電極1284、ドレイン電極1285および反射電極1286に重ねてガラス基板1140の主面1300上に配置され、ソース電極1284、ドレイン電極1285および反射電極1286を覆う。これにより、TFT1143の上に層間絶縁膜1287が配置される。

10

【0067】

画素電極1288は、層間絶縁膜1287に重ねてガラス基板1140の主面1300上に配置される。画素電極1288は、ガラス基板1140の主面1300と垂直をなす方向から平面視された場合にドレイン電極1285および反射電極1286と重なる。画素電極1288は、層間絶縁膜1287に形成されるコンタクトホール1340を經由してドレイン電極1285に接触し、層間絶縁膜1287に形成されるコンタクトホール1341を經由して反射電極1286に接触する。これにより、画素電極1288は、ドレイン電極1285および反射電極1286に電氣的に接続される。したがって、画素電極1288の電位は、ドレイン電極1285の電位および反射電極1286の電位と同じになる。コンタクトホール1340は、画素電極1288とドレイン電極1285とが接触する画素コンタクトを可能にし、コンタクトホール1341は、画素電極1288と反射電極1286とが接触する画素コンタクトを可能にする。

20

【0068】

ドレイン電極1285は、第1の反射領域1240に配置される。反射電極1286は、第2の反射領域1242に配置される。しかし、ドレイン電極1285および反射電極1286は、透過領域1241に配置されない。

【0069】

画素電極1288は、開口部1220に配置される。したがって、画素電極1288は、ガラス基板1140の主面1300と垂直をなす方向から平面視された場合に開口部1220において後述する対向電極1382と重なる。

30

【0070】

1.7 CF基板の構成物の配置

図4に図示される画素構造1360は、CF基板1063に備えられる複数の画素構造の各々であり、ブラックマトリクス1380、段差層1381および対向電極1382を備える。

【0071】

CF基板1063に備えられるガラス基板1400は、ガラスからなる透明絶縁性基板である。ガラス基板1400がガラス以外からなる透明絶縁性基板に置き換えられてもよい。

40

【0072】

ブラックマトリクス1380は、ガラス基板1400の主面1420上に配置される。ブラックマトリクス1380には、開口部1440が形成される。開口部1440は、ガラス基板1140の主面1300と垂直をなす方向から平面視された場合に開口部1220と重なる。したがって、ブラックマトリクス1380は、ガラス基板1140の主面1300と垂直をなす方向から平面視された場合に非開口部1244と重なる。

【0073】

段差層1381は、ブラックマトリクス1380に重ねてガラス基板1400の主面1

50

420上に配置される。段差層1381は、第1の反射領域1240、第2の反射領域1242および非開口部1244に配置されるが、透過領域1241には配置されない。これにより、透過領域1241におけるTFT基板1061の内側主面1460とCF基板1063の内側主面1480との間の間隙が、第1の反射領域1240、第2の反射領域1242および非開口部1244におけるTFT基板1061の内側主面1460とCF基板1063の内側主面1480との間の間隙より広くなり、透過領域1241における液晶層1062の厚さが、第1の反射領域1240、第2の反射領域1242および透過領域1241における液晶層1062の厚さより厚くなり、液晶表示装置1000の表示性能が向上する。例えば、透過領域1241における液晶層1062の厚さは4.0 μ mであり、第1の反射領域1240、第2の反射領域1242および非開口部1244における液晶層1062の厚さは2.0 μ mである。CF基板1063に備えられる段差層1381による段差の形成は、TFT基板1061に備えられる無機材料からなるゲート絶縁膜1282、層間絶縁膜1287等の絶縁膜およびゲート電極1280、共通電極1281、ソース電極1284、ドレイン電極1285等の金属膜による段差の形成よりも容易である。例えば、透過領域1241における液晶層1062の厚さが4.0 μ mであり第1の反射領域1240、第2の反射領域1242および非開口部1244における液晶層1062の厚さが2.0 μ mである場合に必要になる2.0 μ mの段差は、CF基板1063に備えられる段差層1381により形成することは容易であるが、TFT基板1061に備えられる絶縁膜および金属膜により形成することは容易でない。

10

【0074】

方向Xに配列される複数の画素構造1360にそれぞれ備えられる複数の段差層1381により形成される溝1500は、方向Xに直線的に配列され、方向Xに延在する1本の溝を構成する。このため、マトリクス状に配列される複数の段差層1381は、ストライプ状となる。

20

【0075】

対向電極1382は、段差層1381に重ねてガラス基板1400の主面1420上に配置される。マトリクス状に配列される複数の画素構造1360にそれぞれ備えられる複数の対向電極1382は、互いに電氣的に接続される。

【0076】

1.8 画素の透過率の制御

TFT1143は、ゲート電極1280に印加される駆動電圧がオンレベルである場合にソース電極1284とドレイン電極1285との間が導通状態になりゲート電極1280に印加される駆動電圧がオフレベルである場合にソース電極1284とドレイン電極1285との間が非導通状態になるスイッチングデバイスであり、液晶表示装置1000に入力された画像信号に応じた駆動電圧を画素電極1288に選択的に印加するために使用される。TFT1143により、液晶表示装置1000がアクティブマトリクス型の液晶表示装置になる。

30

【0077】

液晶表示装置1000が画像を表示する場合は、液晶表示装置1000に入力された画像信号に応じた駆動電圧が走査線1142によりゲート電極1280に伝達され、液晶表示装置1000に入力された画像信号に応じた駆動電圧が信号線1141によりソース電極1284に伝達される。TFT1143は、ゲート電極1280に伝達された駆動電圧がオンレベルである場合に、ソース電極1284に伝達された駆動電圧をドレイン電極1285に伝達する。これにより、入力された画像信号に応じた駆動電圧がドレイン電極1285に電氣的に接続される画素電極1288に伝達され、入力された画像信号に応じて画素電極1288と対向電極1382との間の電圧差が制御され、電圧差に応じて画素電極1288と対向電極1382との間の間隙1520にある液晶分子に印加される電界が制御され、印加される電界に応じて間隙1520を透過した後の光の偏光状態が制御され、偏光状態に応じて画素の光透過率が制御される。これにより、入力された画像信号に応じて画素の光透過率が制御される。

40

50

【0078】

複数の画素の各々の光透過率がこのように制御されることにより、液晶表示装置1000には画像が表示される。

【0079】

1.9 TFT基板の構成物の材料

ゲート電極1280、共通電極1281、ソース電極1284、ドレイン電極1285および反射電極1286の各々は、導電材料からなり、例えばアルミニウム(A1)、銀(Ag)、銅(Cu)、ニッケル(Ni)、ネオジム(Nd)、モリブデン(Mo)、ニオブ(Nb)およびチタン(Ti)から選択される金属または当該金属を主成分とする合金からなる。

10

【0080】

ドレイン電極1285および反射電極1286の各々は、光を反射する電極であり、反射画素電極ともなり、高い光反射率を有する導電材料からなり、望ましくはアルミニウム、銀、アルミニウムを主成分とする合金または銀を主成分とする合金からなる。

【0081】

ドレイン電極1285および反射電極1286の各々が複数の層を備える積層体であってもよい。当該積層体においては、複数の層に含まれる最上層が高い光反射率を有する導電材料からなり複数の層に含まれる最上層以外の層が低い光反射率を有する導電材料からなることも許される。

【0082】

画素電極1288は、光を透過させる電極であり、透過画素電極ともなり、高い光透過率を有する導電材料からなり、例えば酸化インジウム亜鉛(IZO)または酸化インジウムスズ(ITO)からなる。

20

【0083】

ゲート絶縁膜1282および層間絶縁膜1287の各々は、光を透過させる絶縁膜であり、絶縁材料からなり、例えば酸化シリコン(SiO_x)または窒化シリコン(SiN_x)からなる。

【0084】

ゲート絶縁膜1282および層間絶縁膜1287の各々が複数の膜を備える積層膜であってもよい。例えば、ゲート絶縁膜1282および層間絶縁膜1287の各々が酸化シリコン膜および窒化シリコン膜からなる積層膜であってもよい。

30

【0085】

層間絶縁膜1287は、望ましくは無機材料からなる無機絶縁膜である。一般的に言って層間絶縁膜1287を構成しうる無機材料は層間絶縁膜1287を構成しうる有機材料より安価であるため、層間絶縁膜1287が無機材料からなる場合は、液晶表示装置1000の製造コストが低下する。ただし、液晶表示装置1000の製造コストの上昇が許容される範囲に収まる場合は、層間絶縁膜1287が有機材料からなることも許される。

【0086】

半導体膜1283は、半導体材料からなり、例えばアモルファスシリコン、ポリシリコンまたは酸化物半導体からなる。

40

【0087】

1.10 画素電極とドレイン電極/反射電極との重なり

画素電極1288は、図3および4に図示されるように、ガラス基板1140の主面1300と垂直をなす方向から平面視された場合に、ドレイン電極1285および反射電極1286と重なり、望ましくはドレイン電極1285および反射電極1286の実質的に全体と重なり、さらに望ましくはドレイン電極1285および反射電極1286の全体と重なる。これにより、ドレイン電極1285および反射電極1286が画素電極1288を挟まずに対向電極1382に直接的に対向することが抑制され、ドレイン電極1285および反射電極1286と対向電極1382とに挟まれる層間絶縁膜1287が存在することに起因して液晶層1062に印加される電界が低下することが抑制され、電界の低下

50

に起因して液晶表示装置 1000 の表示特性が変化することが抑制される。また、ドレイン電極 1285 および反射電極 1286 と対向電極 1382 とに挟まれる層間絶縁膜 1287 が存在することに起因して層間絶縁膜 1287 の一方の主面 1540 上および他方の主面 1541 上に電荷が残存することが抑制され、電荷の残存に起因して残像現象等の表示不具合が発生することが抑制される。逆に、ドレイン電極 1285 および反射電極 1286 が画素電極 1288 を挟まずに対向電極 1382 に直接的に対向する場合は、ドレイン電極 1285 および反射電極 1286 と対向電極 1382 との間に電圧差が生じた場合に、ドレイン電極 1285 および反射電極 1286 と対向電極 1382 とに挟まれる層間絶縁膜 1287 に電界が印加され、液晶層 1062 に印加される電界が低下し、層間絶縁膜 1287 の一方の主面 1540 上および他方の主面 1541 上に電荷が残存する。ただし、ドレイン電極 1285 および反射電極 1286 のわずかな部分が画素電極 1288 と重ならないにすぎない場合は、顕著な表示不具合は発生しない。このため、ドレイン電極 1285 および反射電極 1286 のわずかな部分が画素電極 1288 と重ならないことは許容される。したがって、ドレイン電極 1285 および反射電極 1286 の少なくとも一方が、ガラス基板 1140 の主面 1300 と垂直をなす方向から平面視された場合に画素電極 1288 と重ならない部分 1560 を備えてもよい。

10

【0088】

1.11 補助容量の形成

共通電極 1281 は、ガラス基板 1140 の主面 1300 と垂直をなす方向から平面視された場合にドレイン電極 1285 および反射電極 1286 と重なる。このため、共通電極 1281 は、ドレイン電極 1285 との間に補助容量を形成する補助容量電極であり、反射電極 1286 との間に補助容量を形成する補助容量電極である。共通電極 1281 とドレイン電極 1285 との間に形成される補助容量は、共通電極 1281 とドレイン電極 1285 との重なりが占める面積およびゲート絶縁膜 1282 の膜厚により調整される。共通電極 1281 と反射電極 1286 との間に形成される補助容量は、共通電極 1281 と反射電極 1286 との重なりが占める面積およびゲート絶縁膜 1282 の膜厚により調整される。

20

【0089】

液晶層 1062 の電気抵抗が低く画素電極 1288 と対向電極 1382 との間の電圧差を維持しにくい場合は、共通電極 1281 とドレイン電極 1285 との間に形成される補助容量および共通電極 1281 と反射電極 1286 との間に形成される補助容量が大きくなる。これにより、画素電極 1288 と対向電極 1382 との間の電圧差を維持する能力を示す電圧保持特性が向上し、液晶表示装置 1000 の表示特性が向上する。

30

【0090】

1.12 共通電極の平面形状

共通電極 1281 は、図 3 に図示されるように、第 1 の部分 1580、第 2 の部分 1581 および第 3 の部分 1582 を備える。第 1 の部分 1580、第 2 の部分 1581 および第 3 の部分 1582 は、方向 X に配列される。

【0091】

第 1 の部分 1580 は、ソース電極 1284 の方向 Y に延在する線状部 1700 に沿い、第 2 の部分 1581 とソース電極 1284 の線状部 1700 との間に配置される。第 1 の部分 1580 からゲート電極 1280 までの距離は、第 2 の部分 1581 からゲート電極 1280 までの距離より短い。

40

【0092】

第 3 の部分 1582 は、画素構造 1200 に隣接する画素構造に備えられるソース電極 1284 の線状部 1700 に沿い、第 2 の部分 1581 と画素構造 1200 に隣接する画素構造に備えられるソース電極 1284 の線状部 1700 との間に配置される。第 3 の部分 1582 からゲート電極 1280 までの距離は、第 2 の部分 1581 からゲート電極 1280 までの距離より短い。

【0093】

50

これにより、ソース電極 1 2 8 4 の線状部 1 7 0 0 の付近においては共通電極 1 2 8 1 がゲート電極 1 2 8 0 に近づけられるため、ソース電極 1 2 8 4 の線状部 1 7 0 0 の付近における光漏れが共通電極 1 2 8 1 により抑制される。また、ソース電極 1 2 8 4 の線状部 1 7 0 0 の付近以外においては共通電極 1 2 8 1 がゲート電極 1 2 8 0 から遠ざけられるため、共通電極 1 2 8 1 がゲート電極 1 2 8 0 と短絡する短絡不良の発生が抑制される。短絡不良の発生の抑制は、液晶表示装置 1 0 0 0 の製造に必要な工程を減らすために共通電極 1 2 8 1 がゲート電極 1 2 8 0 と同時に形成される場合に特に重要である。共通電極 1 2 8 1 がゲート電極 1 2 8 0 と同時に形成される場合は、共通電極 1 2 8 1 がゲート電極 1 2 8 0 に近づく部分が多くなったときに短絡不良の発生の危険性が高くなるためである。

10

【 0 0 9 4 】

共通電極 1 2 8 1 の中央部には、くりぬき部 1 6 0 0 が形成される。くりぬき部 1 6 0 0 は、透過領域 1 2 4 1 に形成される。これにより、透過領域 1 2 4 1 の開口率が向上する。

【 0 0 9 5 】

共通電極 1 2 8 1 は、縦方向に配列される 2 個の「H」の文字を結合した結合文字と同様の平面形状を有する。

【 0 0 9 6 】

1 . 1 3 共通電極と境界との関係

画素構造 1 2 0 0 および画素構造 1 2 0 0 に隣接する一方の画素構造は、図 3 および 4 に図示されるように、方向 Y に延在する境界 1 6 2 0 を有する。第 3 の部分 1 5 8 2 は、境界 1 6 2 0 に沿って延在し、境界 1 6 2 0 に接触する。これにより、境界 1 6 2 0 の付近における遮光が T F T 基板 1 0 6 1 において第 3 の部分 1 5 8 2 により行われ、方向 X について開口率が向上する。第 3 の部分 1 5 8 2 は、境界 1 6 2 0 のうちのゲート電極 1 2 8 0 に接触しない区間の主要部に接触するが、ゲート電極 1 2 8 0 から離される。

20

【 0 0 9 7 】

画素構造 1 2 0 0 および画素構造 1 2 0 0 に隣接する他方の画素構造は、方向 Y に延在する境界 1 6 2 1 を有する。共通電極 1 2 8 1 が、境界 1 6 2 1 に沿って延在し境界 1 6 2 1 に接触する部分 1 7 2 0 をソース電極 1 2 8 4 の下に備えてもよい。これにより、境界 1 6 2 1 の付近における遮光が T F T 基板 1 0 6 1 において当該部分 1 7 2 0 により行われ、方向 X について開口率が向上する。当該部分 1 7 2 0 は、望ましくは境界 1 6 2 1 のうちのゲート電極 1 2 8 0 に接触しない区間の主要部分に接触するが、ゲート電極 1 2 8 0 から離される。

30

【 0 0 9 8 】

1 . 1 4 半導体膜、ソース電極、ドレイン電極および反射電極が形成されるタイミング

半導体膜 1 2 8 3、ソース電極 1 2 8 4、ドレイン電極 1 2 8 5 および反射電極 1 2 8 6 は、互いに独立して形成される。

【 0 0 9 9 】

半導体膜 1 2 8 3、ソース電極 1 2 8 4、ドレイン電極 1 2 8 5 および反射電極 1 2 8 6 が互いに独立して形成されないことも許容される。半導体膜 1 2 8 3、ソース電極 1 2 8 4、ドレイン電極 1 2 8 5 および反射電極 1 2 8 6 が互いに独立して形成されない場合は、半導体膜 1 2 8 3、ソース電極 1 2 8 4、ドレイン電極 1 2 8 5 および反射電極 1 2 8 6 は、連続形成工程の後に、フォトリソの仕上がり膜厚が 2 段階になるようなプロセスを用いて 1 回の写真製版工程で形成される。

40

【 0 1 0 0 】

2 実施の形態 2

実施の形態 2 は、実施の形態 1 の液晶表示装置 1 0 0 0 に備えられる画素構造 1 2 0 0 を置き換える画素構造に関する。

【 0 1 0 1 】

50

実施の形態 1 と実施の形態 2 との主要な相違は、実施の形態 1 においては、ゲート電極 1 2 8 0 と重ならない反射電極 1 2 8 6 のみが各画素構造 1 2 0 0 に設けられるが、実施の形態 2 においては、ゲート電極と重ならない反射電極およびゲート電極と重なる反射電極が各画素構造に設けられ、各画素構造に隣接する画素構造に設けられるゲート電極と重なる反射電極が各画素構造に設けられるゲート電極と重ならない反射電極から連続する点にある。

【 0 1 0 2 】

上記の主要な相違をもたらす構成の採用を阻害しない範囲内において他の実施の形態において採用される構成が実施の形態 2 において採用されてもよい。

【 0 1 0 3 】

図 5 の模式図は、実施の形態 2 の画素構造を図示する平面図である。図 6 の模式図は、実施の形態 2 の画素構造を図示する断面図である。図 6 は、図 5 に図示される切断線 B - B の位置における断面を図示する。図 5 および 6 においては、TFT 基板に備えられる配向膜の図示が省略され、CF 基板に備えられる配向膜および色材の図示が省略される。

【 0 1 0 4 】

図 5 および 6 に図示される実施の形態 2 の画素構造 2 2 0 0 は、開口部 2 2 2 0 を有する。開口部 2 2 2 0 は、第 1 の反射領域 2 2 4 0、透過領域 2 2 4 1 および第 2 の反射領域 2 2 4 2 を有する。開口部 2 2 2 0、第 1 の反射領域 2 2 4 0、透過領域 2 2 4 1 および第 2 の反射領域 2 2 4 2 は、それぞれ画素構造 1 2 0 0 が有する開口部 1 2 2 0、第 1 の反射領域 1 2 4 0、透過領域 1 2 4 1 および第 2 の反射領域 1 2 4 2 と同様の技術的特徴を有しうる。

【 0 1 0 5 】

画素構造 2 2 0 0 は、図 5 および 6 に図示されるように、ゲート電極 2 2 8 0、共通電極 2 2 8 1、ゲート絶縁膜 2 2 8 2、半導体膜 2 2 8 3、ソース電極 2 2 8 4、ドレイン電極 2 2 8 5、反射電極 2 2 8 6、層間絶縁膜 2 2 8 7 および画素電極 2 2 8 8 を備える。ゲート電極 2 2 8 0、共通電極 2 2 8 1、ゲート絶縁膜 2 2 8 2、半導体膜 2 2 8 3、ソース電極 2 2 8 4、ドレイン電極 2 2 8 5、反射電極 2 2 8 6、層間絶縁膜 2 2 8 7 および画素電極 2 2 8 8 は、それぞれ画素構造 1 2 0 0 に備えられるゲート電極 1 2 8 0、共通電極 1 2 8 1、ゲート絶縁膜 1 2 8 2、半導体膜 1 2 8 3、ソース電極 1 2 8 4、ドレイン電極 1 2 8 5、反射電極 1 2 8 6、層間絶縁膜 1 2 8 7 および画素電極 1 2 8 8 と同様の技術的特徴を有しうる。

【 0 1 0 6 】

実施の形態 2 においては、図 5 および 6 に図示されるように、開口部 2 2 2 0 が第 3 の反射領域 2 2 4 3 をさらに有し、画素構造 2 2 0 0 が反射電極 2 2 8 9 をさらに備える。反射電極 2 2 8 9 は、第 3 の反射領域 2 2 4 3 に配置され、ガラス基板 2 1 4 0 の主面 2 3 0 0 と垂直をなす方向から平面視された場合にゲート電極 2 2 8 0 と重なる。画素構造 2 2 0 0 に隣接する画素構造 2 2 0 1 に備えられる反射電極 2 2 8 9 は、画素構造 2 2 0 0 に備えられる反射電極 2 2 8 6 から連続する。画素構造 2 2 0 0 に隣接する画素構造 2 2 0 1 が有する第 3 の反射領域 2 2 4 3 は、画素構造 2 2 0 0 が有する第 2 の反射領域 2 2 4 2 から連続する。

【 0 1 0 7 】

図 6 に図示される断面においては、画素電極 2 2 8 8 はゲート電極 2 2 8 0 と重ならない。しかし、画素電極 2 2 8 8 が、図 6 に図示される断面においてゲート電極 2 2 8 0 と重なる画素電極に置き換えられてもよい。

【 0 1 0 8 】

実施の形態 2 によれば、実施の形態 1 と同様に、液晶表示装置の開口率が高くなり、液晶表示装置の表示性能が向上する。

【 0 1 0 9 】

また、実施の形態 2 によれば、開口部 2 2 2 0 が第 1 の反射領域 2 2 4 0、透過領域 2 2 4 1 および第 2 の反射領域 2 2 4 2 に加えて第 3 の反射領域 2 2 4 3 を有し、反射領域

10

20

30

40

50

が占める面積が増加する。

【0110】

さらに、実施の形態2によれば、反射電極2289がガラス基板2140の主面2300と垂直をなす方向から平面視された場合にゲート電極2280と重なり、反射電極2289とゲート電極2280との間に補助容量が形成され、補助容量が大きくなる。

【0111】

3 実施の形態3

実施の形態3は、実施の形態1の液晶表示装置1000に備えられる画素構造1200を置き換える画素構造に関する。

【0112】

実施の形態1と実施の形態3との主要な相違は、実施の形態1においては、第2の反射領域1242において反射電極1286により光が反射されるが、実施の形態3においては、第2の反射領域において共通電極により光が反射される点にある。

【0113】

上記の主要な相違をもたらす構成の採用を阻害しない範囲内において他の実施の形態において採用される構成が実施の形態3において採用されてもよい。

【0114】

図7の模式図は、実施の形態3の画素構造を図示する平面図である。図8の模式図は、実施の形態3の画素構造を図示する断面図である。図8は、図7に図示される切断線C-Cの位置における断面を図示する。図7および8においては、TFT基板に備えられる配向膜の図示が省略され、CF基板に備えられる配向膜および色材の図示が省略される。

【0115】

図7および8の各々に図示される実施の形態3の画素構造3200は、開口部3220を有する。開口部3220は、第1の反射領域3240、透過領域3241および第2の反射領域3242を有する。開口部3220、第1の反射領域3240、透過領域3241および第2の反射領域3242は、それぞれ画素構造1200が有する開口部1220、第1の反射領域1240、透過領域1241および第2の反射領域1242と同様の技術的特徴を有しうる。

【0116】

画素構造3200は、図7および8に図示されるように、ゲート電極3280、共通電極3281、ゲート絶縁膜3282、半導体膜3283、ソース電極3284、ドレイン電極3285、層間絶縁膜3287および画素電極3288を備える。ゲート電極3280、共通電極3281、ゲート絶縁膜3282、半導体膜3283、ソース電極3284、ドレイン電極3285、層間絶縁膜3287および画素電極3288は、それぞれ画素構造1200に備えられるゲート電極1280、共通電極1281、ゲート絶縁膜1282、半導体膜1283、ソース電極1284、ドレイン電極1285、層間絶縁膜1287および画素電極1288と同様の技術的特徴を有しうる。

【0117】

実施の形態3においては、図7および8に図示されるように、画素構造3200が反射電極1286に相当する反射電極を備えず、層間絶縁膜3287にコンタクトホール1341に相当するコンタクトホールが形成されず、共通電極3281が第2の反射領域3242に配置され光を反射する電極になる。したがって、共通電極3281は、反射電極1286と同様の機能を有する。共通電極3281と画素電極3288の間には、補助容量が形成される。

【0118】

共通電極3281は、光を反射する電極であり、反射画素電極ともなり、高い光反射率を有する導電材料からなり、望ましくはアルミニウム、銀、アルミニウムを主成分とする合金または銀を主成分とする合金からなる。共通電極3281が銅、ニッケル、ネオジウム、モリブデン、ニオブおよびチタンから選択される金属または当該金属を主成分とする合金からなることも許される。

10

20

30

40

50

【 0 1 1 9 】

共通電極 3 2 8 1 が複数の層を備える積層体であってもよい。当該積層体においては、複数の層に含まれる最上層が高い光反射率を有する導電材料からなり複数の層に含まれる最上層以外の層が低い光反射率を有する導電材料からなることも許される。

【 0 1 2 0 】

実施の形態 3 においては、画素電極 3 2 8 8 と対向電極 1 3 8 2 との間の電圧差により生じる電界が液晶層 1 0 6 2 に印加される。

【 0 1 2 1 】

実施の形態 3 によれば、実施の形態 1 と同様に、液晶表示装置の開口率が高くなり、液晶表示装置の表示性能が向上する。

10

【 0 1 2 2 】

また、実施の形態 3 によれば、画素電極 3 2 8 8 を反射電極に接触させるコンタクト構造がなくなり、液晶表示装置を製造する工程における工程不良が発生しにくくなる。

【 0 1 2 3 】

4 実施の形態 4

実施の形態 4 は、実施の形態 1 の液晶表示装置 1 0 0 0 に備えられる画素構造 1 2 0 0 を置き換える画素構造に関する。

【 0 1 2 4 】

実施の形態 1 と実施の形態 4 との主要な相違は、実施の形態 1 においては、各画素構造 1 2 0 0 が 1 個のゲート電極 1 2 8 0 および 1 個のソース電極 1 2 8 4 を備え 1 個のゲート電極 1 2 8 0 が 1 本の走査線 1 1 4 2 を構成し 1 個のソース電極 1 2 8 4 が 1 本の信号線 1 1 4 1 を構成するが、実施の形態 4 においては、各画素構造が 2 個のゲート電極および 1 個のソース電極を備え、2 個のゲート電極が 2 本の走査線をそれぞれ構成し、各画素構造に備えられる 1 個のソース電極および各画素構造に隣接する画素構造に備えられる 1 個のソース電極が 1 本の信号線を構成する点にある。

20

【 0 1 2 5 】

上記の主要な相違をもたらす構成の採用を阻害しない範囲内において他の実施の形態において採用される構成が実施の形態 4 において採用されてもよい。

【 0 1 2 6 】

図 9 の模式図は、実施の形態 4 の画素構造を図示する平面図である。

30

【 0 1 2 7 】

図 9 に図示される実施の形態 4 の画素構造 4 2 0 0 は、開口部 4 2 2 0 を有する。開口部 4 2 2 0 は、第 1 の反射領域 4 2 4 0、透過領域 4 2 4 1 および第 2 の反射領域 4 2 4 2 を有する。開口部 4 2 2 0、第 1 の反射領域 4 2 4 0、透過領域 4 2 4 1 および第 2 の反射領域 4 2 4 2 は、それぞれ画素構造 1 2 0 0 が有する開口部 1 2 2 0、第 1 の反射領域 1 2 4 0、透過領域 1 2 4 1 および第 2 の反射領域 1 2 4 2 と同様の技術的特徴を有する。

【 0 1 2 8 】

画素構造 4 2 0 0 は、図 9 に図示されるように、ゲート電極 4 2 8 0、共通電極 4 2 8 1、半導体膜 4 2 8 3、ソース電極 4 2 8 4、ドレイン電極 4 2 8 5、反射電極 4 2 8 6 および画素電極 4 2 8 8 を備える。画素構造 4 2 0 0 は、図示されないゲート絶縁膜および層間絶縁膜も備える。ゲート電極 4 2 8 0、共通電極 4 2 8 1、ゲート絶縁膜、半導体膜 4 2 8 3、ソース電極 4 2 8 4、ドレイン電極 4 2 8 5、反射電極 4 2 8 6、層間絶縁膜および画素電極 4 2 8 8 は、それぞれ画素構造 1 2 0 0 に備えられるゲート電極 1 2 8 0、共通電極 1 2 8 1、ゲート絶縁膜 1 2 8 2、半導体膜 1 2 8 3、ソース電極 1 2 8 4、ドレイン電極 1 2 8 5、反射電極 1 2 8 6、層間絶縁膜 1 2 8 7 および画素電極 1 2 8 8 と同様の技術的特徴を有する。

40

【 0 1 2 9 】

実施の形態 4 においては、図 9 に図示されるように、画素構造 4 2 0 0 がゲート電極 4 2 9 0 をさらに備える。ゲート電極 4 2 9 0 は、ゲート電極 4 2 8 0 から方向 Y に離され

50

る。

【0130】

画素構造4200および画素構造4200に隣接する画素構造4202は、方向Xに配列される。

【0131】

画素構造4200に備えられるゲート電極4280および画素構造4202に備えられるゲート電極4290の各々は、方向Xに延在する。画素構造4200に備えられるゲート電極4280および画素構造4202に備えられるゲート電極4290は、方向Xに配列される。画素構造4200に備えられるゲート電極4280は、画素構造4202に備えられるゲート電極4290から連続し、画素構造4202に備えられるゲート電極4290に電氣的に接続され、1本の走査線4148を構成する。

10

【0132】

画素構造4200に備えられるゲート電極4290および画素構造4202に備えられるゲート電極4280の各々は、方向Xに延在する。画素構造4200に備えられるゲート電極4290および画素構造4202に備えられるゲート電極4280は、方向Xに配列される。画素構造4200に備えられるゲート電極4290は、画素構造4202に備えられるゲート電極4280から連続し、画素構造4202に備えられるゲート電極4280に電氣的に接続され、1本の走査線4149を構成する。

【0133】

したがって、画素構造4200は、2本の走査線4148および4149を有する。2本の走査線4148および4149は、画素構造4200を通過する。

20

【0134】

画素構造4200に備えられるソース電極4284および画素構造4202に備えられるソース電極4284の各々は、方向Yに延在する。画素構造4200に備えられるソース電極4284および画素構造4202に備えられるソース電極4284は、方向Xに配列される。画素構造4200に備えられるソース電極4284は、画素構造4202に備えられるソース電極4284に沿って配置され、画素構造4202に備えられるソース電極4284に電氣的に接続され、画素構造4202に備えられるソース電極4284とともに1本の信号線4150を構成する。

【0135】

したがって、画素構造4200および画素構造4202は、1本の信号線4150を共有する。1本の信号線4150は、画素構造4200および画素構造4202からなる集合体を通過する。

30

【0136】

これらのことから、実施の形態4においては、実施の形態1と比較して、走査線の数が2倍になり、信号線の数が1/2倍になる。

【0137】

方向Xに配列される複数の画素構造4200にそれぞれ備えられる複数の透過領域4241は、方向Xに直線的に配列される。このため、方向Xに配列される複数の画素構造4200にそれぞれ備えられる複数の段差層により形成される溝は、方向Xに延在する1本の溝を構成する。このため、マトリクス状に配列される複数の段差層は、ストライプ状となる。このような段差層は、容易に配置される。また、このような段差層によれば、段差層の存在に起因して液晶層の配向状態が乱れる領域が最小限に抑制される。

40

【0138】

実施の形態4によれば、実施の形態1と同様に、液晶表示装置の開口率が高くなり、液晶表示装置の表示性能が向上する。

【0139】

また、実施の形態4によれば、液晶表示装置の製造コストが低下する。これは、信号線を駆動する集積回路(IC)は、アナログ電圧を扱うために比較的到高価格であり、走査線を駆動するICは、簡単な回路を有するもので十分であるために比較的安価であるた

50

め、走査線の数が2倍になり信号線の数が1/2倍になった場合は、信号線および走査線を駆動するICに要する費用が減少するためである。走査線を駆動するICは、TFT、配線等とともにTFT基板に形成できるため、さらに低価格にすることも容易である。

【0140】

5 実施の形態5

実施の形態5は、実施の形態1の液晶表示装置1000に備えられる画素構造1360を置き換える画素構造に関する。

【0141】

実施の形態1と実施の形態5との主要な相違は、実施の形態1においては画素構造1360が半透過型液晶表示装置に備えられ第1の反射領域1240および第2の反射領域1242を遮光しないが、実施の形態5においては画素構造が透過型液晶表示装置に備えられ第1の反射領域1240および第2の反射領域1242を遮光する点にある。

10

【0142】

上記の主要な相違をもたらす構成の採用を阻害しない範囲内において他の実施の形態において採用される構成が実施の形態5において採用されてもよい。

【0143】

図10の模式図は、実施の形態5の画素構造を図示する断面図である。

【0144】

図10に図示される第5実施形態の画素構造5360は、ブラックマトリクス5380を備える。

20

【0145】

ブラックマトリクス5380には、開口部5440が形成される。開口部5440は、ガラス基板1140の主面1300と垂直をなす方向から平面視された場合に透過領域1241と重なる。ブラックマトリクス5380は、ガラス基板1140の主面1300と垂直をなす方向から平面視された場合に第1の反射領域1240および第2の反射領域1241と重なる。これにより、第1の反射領域1240および第2の反射領域1241がブラックマトリクス5380により遮光され、反射機能が失われ、実施の形態5の画素構造5360を備える液晶表示装置が透過型液晶表示装置になる。第1の反射領域1240および第2の反射領域1241の主要部がブラックマトリクス5380により遮光される限り、第1の反射領域1240および第2の反射領域1241のわずかな部分が開口部5440と重なることも許される。

30

【0146】

画素構造5360は、段差層を備えなくてもよい。画素構造5360を備える液晶表示装置においては、透過領域1241における液晶層の厚さのみが調整されればよいので、液晶層の厚さを調整するための構成物は任意の位置に配置しうるためである。

【0147】

実施の形態5によれば、半透過型液晶表示装置および透過型液晶表示装置の構造が共通化され、半透過型液晶表示装置および透過型液晶表示装置が同じ方法で設計され、半透過型液晶表示装置および透過型液晶表示装置の設計に要するコストが低減される。また、半透過型液晶表示装置および透過型液晶表示装置が同じ方法で製造され、製造時の管理が容易になる。

40

【0148】

なお、本発明は、その発明の範囲内において、各実施の形態を自由に組み合わせたり、各実施の形態を適宜、変形、省略することが可能である。

【0149】

6 実施の形態6

実施の形態6は、実施の形態1の液晶表示装置1000に備えられる画素構造1200を置き換える画素構造に関する。

【0150】

実施の形態1と実施の形態6との主要な相違は、実施の形態1においては、第1の反射

50

領域 1 2 4 0 においてドレイン電極 1 2 8 5 により光が反射されるが、実施の形態 6 においては、第 1 の反射領域においてドレイン電極および共通電極により光が反射される点にある。

【 0 1 5 1 】

上記の主要な相違をもたらす構成の採用を阻害しない範囲内において他の実施の形態において採用される構成が実施の形態 6 において採用されてもよい。

【 0 1 5 2 】

図 1 1 の模式図は、実施の形態 6 の画素構造を図示する平面図である。図 1 2 の模式図は、実施の形態 6 の画素構造を図示する断面図である。

【 0 1 5 3 】

図 1 1 および 1 2 に図示される実施の形態 6 の画素構造 6 2 0 0 は、開口部 6 2 2 0 を有する。開口部 6 2 2 0 は、第 1 の反射領域 6 2 4 0、透過領域 6 2 4 1 および第 2 の反射領域 6 2 4 2 を有する。開口部 6 2 2 0、第 1 の反射領域 6 2 4 0、透過領域 6 2 4 1 および第 2 の反射領域 6 2 4 2 は、それぞれ画素構造 1 2 0 0 が有する開口部 1 2 2 0、第 1 の反射領域 1 2 4 0、透過領域 1 2 4 1 および第 2 の反射領域 1 2 4 2 と同様の技術的特徴を有しうる。

【 0 1 5 4 】

画素構造 6 2 0 0 は、図 1 1 および 1 2 に図示されるように、ゲート電極 6 2 8 0、共通電極 6 2 8 1、ゲート絶縁膜 6 2 8 2、半導体膜 6 2 8 3、ソース電極 6 2 8 4、ドレイン電極 6 2 8 5、層間絶縁膜 6 2 8 7、画素電極 6 2 8 8 およびゲート電極 6 2 9 0 を備える。ゲート電極 6 2 8 0、共通電極 6 2 8 1、ゲート絶縁膜 6 2 8 2、半導体膜 6 2 8 3、ソース電極 6 2 8 4、ドレイン電極 6 2 8 5、層間絶縁膜 6 2 8 7 および画素電極 6 2 8 8 は、それぞれ画素構造 1 2 0 0 に備えられるゲート電極 1 2 8 0、共通電極 1 2 8 1、ゲート絶縁膜 1 2 8 2、半導体膜 1 2 8 3、ソース電極 1 2 8 4、ドレイン電極 1 2 8 5、層間絶縁膜 1 2 8 7 および画素電極 1 2 8 8 と同様の技術的特徴を有しうる。

【 0 1 5 5 】

実施の形態 6 においては、図 1 1 および 1 2 に図示されるように、画素構造 6 2 0 0 が反射電極 6 2 8 6 に相当する反射電極を備えず、層間絶縁膜 6 2 8 7 にコンタクトホール 1 3 4 1 に相当するコンタクトホールが形成されず、共通電極 6 2 8 1 が第 2 の反射領域 6 2 4 2 に配置され光を反射する電極になる。したがって、共通電極 6 2 8 1 は、反射電極 1 2 8 6 と同様の機能を有する。共通電極 6 2 8 1 と画素電極 6 2 8 8 との間には、補助容量が形成される。

【 0 1 5 6 】

加えて、実施の形態 6 においては、図 1 1 および 1 2 に図示されるように、ドレイン電極 6 2 8 5 が第 1 の反射領域 6 2 4 0 の第 1 の部分領域 6 5 0 0 に配置され、共通電極 6 2 8 1 が第 2 の反射領域 6 2 4 2 に加えて第 1 の反射領域 6 2 4 0 の第 2 の部分領域 6 5 0 1 に配置される。第 1 の部分領域 6 5 0 0 および第 2 の部分領域 6 5 0 1 の各々は、第 1 の反射領域 6 2 4 0 の一部を占める。第 2 の部分領域 6 5 0 1 は、第 1 の部分領域 6 5 0 0 と重ならない部分を有する。これにより、実施の形態 6 においては、第 1 の反射領域 6 2 4 0 においてドレイン電極 6 2 8 5 および共通電極 6 2 8 1 により光が反射される。

【 0 1 5 7 】

共通電極 6 2 8 1 は、光を反射する電極であり、反射画素電極ともなり、高い光反射率を有する導電材料からなり、望ましくはアルミニウム、銀、アルミニウムを主成分とする合金または銀を主成分とする合金からなる。共通電極 6 2 8 1 が銅、ニッケル、ネオジム、モリブデン、ニオブおよびチタンから選択される金属または当該金属を主成分とする合金からなることも許される。

【 0 1 5 8 】

共通電極 6 2 8 1 が複数の層を備える積層体であってもよい。当該積層体においては、複数の層に含まれる最上層が高い光反射率を有する導電材料からなり複数の層に含まれる最上層以外の層が低い光反射率を有する導電材料からなることも許される。

10

20

30

40

50

【0159】

実施の形態6によれば、実施の形態1と同様に、液晶表示装置の開口率が高くなり、液晶表示装置の表示性能が向上する。

【0160】

この発明は詳細に説明されたが、上記した説明は、すべての局面において、例示であって、この発明がそれに限定されるものではない。例示されていない無数の変形例が、この発明の範囲から外れることなく想定され得るものと解される。

【符号の説明】

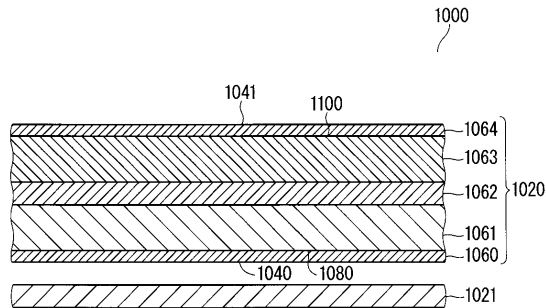
【0161】

1000 液晶表示装置、1061 薄膜トランジスタ基板(TFT基板)、1062 液晶層、1063 対向基板(CF基板)、1141, 4150 信号線、1142, 4148, 4149 走査線、1143 TFT、1144 共通配線、1200, 2200, 2201, 3200, 4200, 4202, 6200 画素構造、1240, 2240, 3240, 4240, 6240 第1の反射領域、1241, 2241, 3241, 4241, 6241 透過領域、1242, 2242, 3242, 4242, 6242 第2の反射領域、2243 第3の反射領域、1280, 2280, 3280, 4280, 4290 ゲート電極、1281, 2281, 3281, 4281, 6281 共通電極、1282, 2282, 3282, 6282 ゲート絶縁膜、1283, 2283, 3283, 4283, 6283 半導体膜、1284, 2284, 3284, 4284, 6284 ソース電極、1285, 2285, 3285, 4285, 6285 ドレイン電極、1286, 2286, 2289, 4286, 6286 反射電極、1287, 2287, 3287, 6287 層間絶縁膜、1288, 2288, 3288, 4288, 6288 画素電極、1340, 1341 コンタクトホール、1580 第1の部分、1581 第2の部分、1582 第3の部分、5380 ブラックマトリクス。

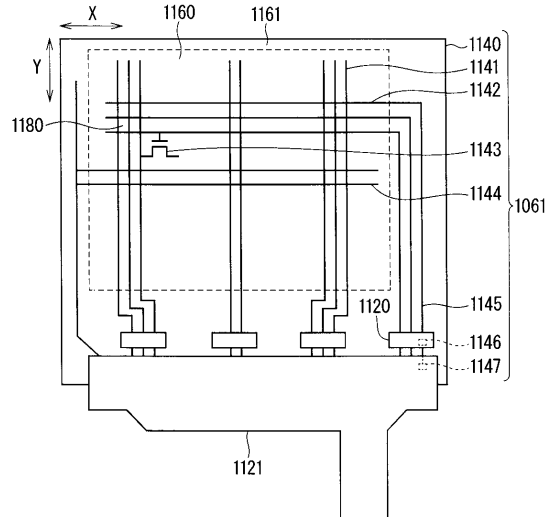
10

20

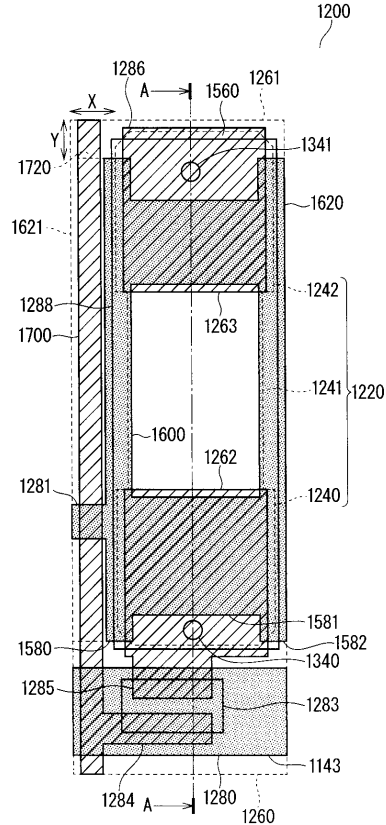
【図1】



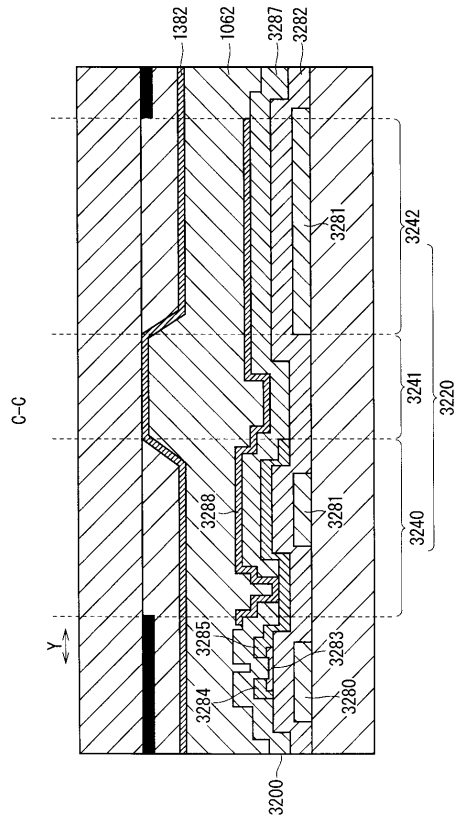
【図2】



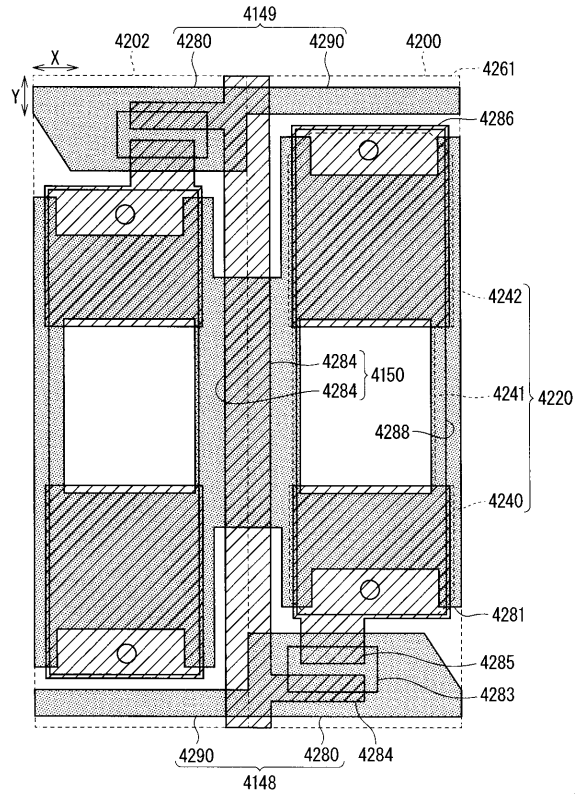
【図3】



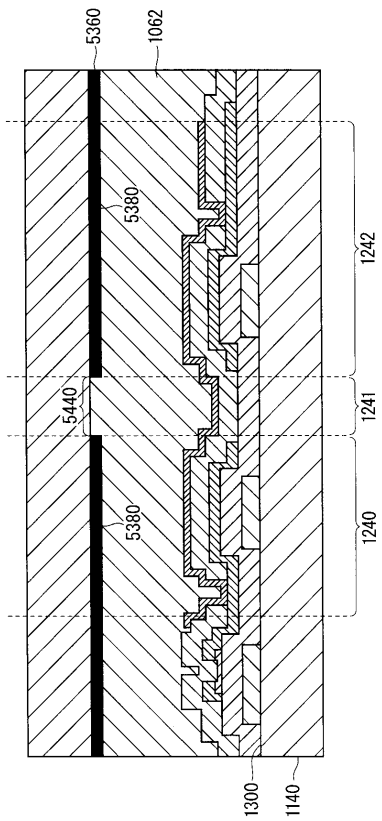
【 図 8 】



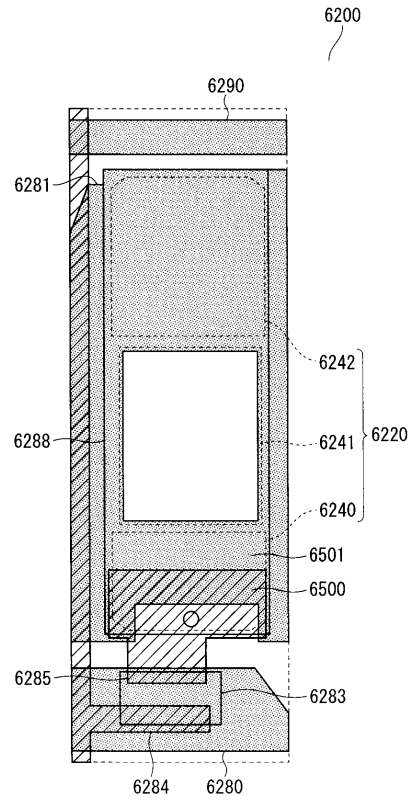
【 図 9 】



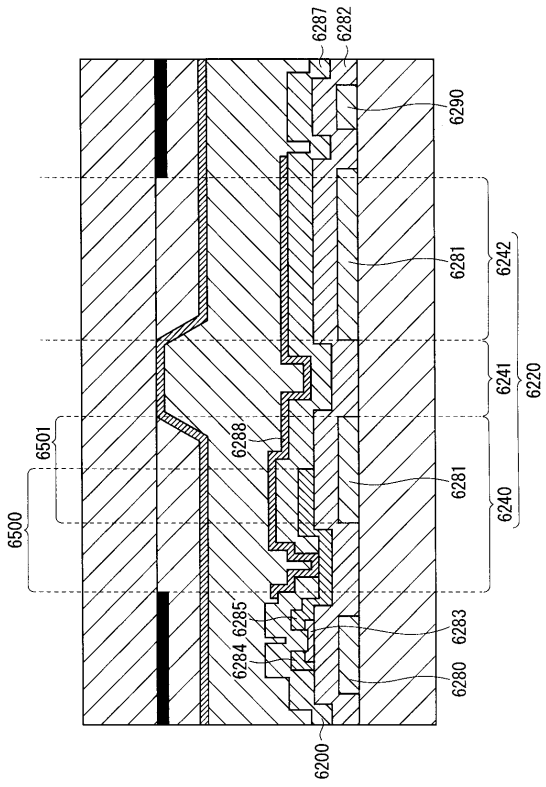
【 図 10 】



【 図 11 】



【図 12】



フロントページの続き

(72)発明者 馬場 達也

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

Fターム(参考) 2H092 GA29 GA60 JA26 JA46 JB07 JB54 JB69 NA07
2H192 AA24 BC64 BC72 BC74 CB06 CC24 CC62 DA12 DA65 EA04
EA22 EA43 FA73 FB22
2H291 FA02Y FA14Y FA22X FA22Z FD22 FD26 GA19 LA21 NA14 NA29
NA34 NA35

专利名称(译)	液晶表示装置		
公开(公告)号	JP2018097132A	公开(公告)日	2018-06-21
申请号	JP2016240998	申请日	2016-12-13
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	川渊真嗣 外德仁 馬場達也		
发明人	川渊 真嗣 外 德仁 馬場 達也		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1335		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1335.520		
F-TERM分类号	2H092/GA29 2H092/GA60 2H092/JA26 2H092/JA46 2H092/JB07 2H092/JB54 2H092/JB69 2H092/NA07 2H192/AA24 2H192/BC64 2H192/BC72 2H192/BC74 2H192/CB06 2H192/CC24 2H192/CC62 2H192/DA12 2H192/DA65 2H192/EA04 2H192/EA22 2H192/EA43 2H192/FA73 2H192/FB22 2H291/FA02Y 2H291/FA14Y 2H291/FA22X 2H291/FA22Z 2H291/FD22 2H291/FD26 2H291/GA19 2H291/LA21 2H291/NA14 2H291/NA29 2H291/NA34 2H291/NA35		
外部链接	Espacenet		

摘要(译)

要解决的问题：增加液晶显示装置的开口率并改善液晶显示装置的显示性能。在液晶显示装置中，对置基板面对薄膜晶体管基板，液晶层夹在薄膜晶体管基板之间。在薄膜晶体管基板中，多个像素结构以矩阵形式布置在基板的主表面上。多个像素结构中的每一个具有矩形平面形状并且具有第一反射区域，透射区域和第二反射区域。第一反射区域和第二反射区域反射光。透射区域透射光。第一反射区域，透射区域和第二反射区域布置在矩形平面形状的长边方向上。透射区域夹在第一反射区域和第二反射区域之间。点域

