

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2014-119754

(P2014-119754A)

(43) 公開日 平成26年6月30日 (2014. 6. 30)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H192
G09G 3/36 (2006.01)	G09G 3/36	5C006
G09G 3/20 (2006.01)	G09G 3/20 621M	5C080
G09F 9/30 (2006.01)	G09G 3/20 680G	5C094
	G09G 3/20 624C	
審査請求 有 請求項の数 18 O L (全 24 頁) 最終頁に続く		

(21) 出願番号 特願2013-248921 (P2013-248921)
(22) 出願日 平成25年12月2日 (2013. 12. 2)
(31) 優先権主張番号 10-2012-0145533
(32) 優先日 平成24年12月13日 (2012. 12. 13)
(33) 優先権主張国 韓国 (KR)

(71) 出願人 501426046
エルジー ディスプレイ カンパニー リ
ミテッド
大韓民国 ソウル、ヨンドゥンポグ、ヨ
ウィーテロ 128
(74) 代理人 100109726
弁理士 園田 吉隆
(74) 代理人 100101199
弁理士 小林 義教
(72) 発明者 パク, ジョンシン
大韓民国 410-380, キョンギド
, コヤンシ, イルサンドング, チャ
ンハンドン, ウーイン アクリウムヴィ
ル 1チャ, 328

最終頁に続く

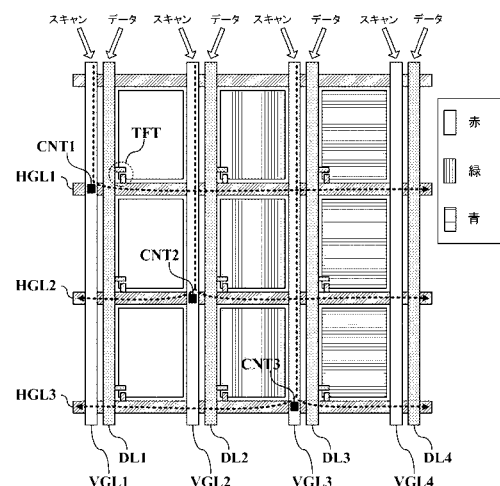
(54) 【発明の名称】 液晶ディスプレイ装置

(57) 【要約】 (修正有)

【課題】ベゼル (Bezel) サイズを減少させて、デザイン上、美感を高めることができる液晶ディスプレイ装置を提供する。

【解決手段】液晶パネルに形成された複数の第1ゲートラインVGL1, VGL2, VGL3, VGL4及び複数のデータラインDL1, DL2, DL3, DL4と、前記複数の第1ゲートラインと異なるレイヤに形成された複数の第2ゲートラインHGL1, HGL2, HGL3と、前記液晶パネルの上側または下側の非表示領域に配置された複数のドライブICと、を含み、前記複数のドライブICは、前記複数の第1ゲートラインと接続されてスキャン信号を供給及び前記複数のデータラインと接続されてデータ電圧を供給し、前記複数の第1ゲートラインと前記複数の第2ゲートラインは、電氣的に接続されている。

【選択図】 図6



【特許請求の範囲】

【請求項 1】

液晶パネルに形成された複数の第 1 ゲートライン及び複数のデータラインと、
前記複数の第 1 ゲートラインと異なるレイヤに形成された複数の第 2 ゲートラインと、
前記液晶パネルの上側または下側の非表示領域に配置された複数のドライブ IC と、を
含み、

前記複数のドライブ IC は、前記複数の第 1 ゲートラインと接続されてスキャン信号を
供給及び前記複数のデータラインと接続されてデータ電圧を供給し、

前記複数の第 1 ゲートラインと前記複数の第 2 ゲートラインは、電気的に接続されたこ
とを特徴とする、液晶ディスプレイ装置。

10

【請求項 2】

前記複数の第 1 ゲートラインは垂直方向に形成されており、

前記複数の第 2 ゲートラインは水平方向に形成されたことを特徴とする、請求項 1 に記
載の液晶ディスプレイ装置。

【請求項 3】

前記液晶パネルの左側及び右側の非表示領域には、複数のピクセルに共通電圧を供給す
るための共通電圧リンク領域が形成されたことを特徴とする、請求項 1 に記載の液晶ディ
スプレイ装置。

【請求項 4】

前記液晶パネルの左側及び右側の非表示領域には、グラウンドリンク領域が形成された
ことを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

20

【請求項 5】

前記複数の第 1 ゲートラインと前記複数の第 2 ゲートラインが同一の個数で、1 : 1 対
応するように形成されたことを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 6】

前記複数の第 1 ゲートラインと前記複数のデータラインが同一の個数で、1 : 1 対応
するように形成されたことを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 7】

前記複数の第 1 ゲートラインの個数は、前記複数のデータラインの個数対比 1 / 2 であ
ることを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

30

【請求項 8】

前記複数の第 2 ゲートラインと前記複数のデータラインが DRD (double red
uced data) 構造で形成されており、

前記複数の第 1 ゲートラインは、データラインが形成されていないピクセル間に形成さ
れたことを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 9】

前記複数の第 1 ゲートラインと前記複数のデータラインは、1 個の第 1 ゲートライン及
び 2 個のデータラインの単位で配置されたことを特徴とする、請求項 1 に記載の液晶ディ
スプレイ装置。

【請求項 10】

前記液晶パネルに形成された複数のピクセルの共通電極に共通電圧を印加させるための
第 1 共通電圧ラインと第 2 共通電圧ラインをさらに含み、

前記複数の第 1 ゲートラインのうち第 1 ゲートライン及び前記複数のデータラインのう
ち第 1 データラインが、前記第 1 共通電圧ラインと前記第 2 共通電圧ラインとの間に形成
されたことを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

40

【請求項 11】

前記第 1 ゲートラインと前記第 1 データラインとの間に第 3 共通電圧ラインがさらに形
成されたことを特徴とする、請求項 10 に記載の液晶ディスプレイ装置。

【請求項 12】

前記第 3 共通電圧ラインにより、前記第 1 ゲートラインに印加されたスキャン信号によ

50

る電場を相殺させることを特徴とする、請求項 1 1 に記載の液晶ディスプレイ装置。

【請求項 1 3】

前記液晶パネルに形成された複数のピクセルは、横軸が縦軸よりも長く形成されたことを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 1 4】

前記液晶パネルの上側または下側の非表示領域には、前記液晶パネルに形成された複数のピクセルに共通電圧を供給するための共通電圧リンク領域及びグラウンドリンク領域が形成されたことを特徴とする、請求項 1 3 に記載の液晶ディスプレイ装置。

【請求項 1 5】

スキャン信号を生成するゲート駆動ロジック及びデータ電圧を生成するデータ駆動ロジックが統合されて前記複数のドライバ IC に形成されたり、または

10

ゲートドライバ IC 及びデータドライバ IC が一つのドライバ IC として統合されて形成されたことを特徴とする、請求項 1 3 に記載の液晶ディスプレイ装置。

【請求項 1 6】

複数のゲートリンクライン及び複数のデータリンクラインが、前記複数のドライバ IC の両側に形成されたことを特徴とする、請求項 1 5 に記載の液晶ディスプレイ装置。

【請求項 1 7】

前記複数の第 1 ゲートラインと前記複数のデータラインは、同一のレイヤに形成されたことを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 1 8】

20

複数の第 1 ゲートラインのうち一つと複数の第 2 ゲートラインのうち一つとが互いに重なる領域で電氣的に接続されることを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、平板ディスプレイ装置に係り、特に、ベゼル (B e z e l) サイズを減少させて、デザイン上、美感を高めることができる液晶ディスプレイ装置に関する。

【背景技術】

【0002】

30

移動通信端末、ノートパソコンのような各種携帯用電子機器が発展するにつれて、これに適用できる平板ディスプレイ装置 (F l a t P a n e l D i s p l a y D e v i c e) に対する要求が増大している。

【0003】

平板ディスプレイ装置としては、液晶ディスプレイ装置 (L C D : L i q u i d C r y s t a l D i s p l a y d e v i c e) 、プラズマディスプレイパネル (P D P : P l a s m a D i s p l a y P a n e l) 、電界放出ディスプレイ装置 (F i e l d E m i s s i o n D i s p l a y d e v i c e) 、有機発光ダイオードディスプレイ装置 (O L E D : O r g a n i c L i g h t E m i t t i n g D i o d e D i s p l a y d e v i c e) などが開発された。

40

【0004】

平板ディスプレイ装置のうち液晶ディスプレイ装置 (L C D) は、量産技術の発展、駆動手段の容易性、低電力消費、高画質の具現、及び大画面の具現の長所があるので携帯用機器に適し、適用分野が持続的に拡大されている。

【0005】

図 1 は、従来技術による液晶ディスプレイ装置を概略的に示す図で、図 2 は、従来技術による液晶ディスプレイ装置のピクセル構造を示す図である。

【0006】

図 1 及び図 2 を参照すると、液晶ディスプレイ装置は、複数のピクセル (P i x e l s) がマトリクス状に配列された液晶パネルと、液晶パネルを駆動するための駆動回路部と

50

、液晶パネルに光を供給するバックライトユニット（図示せず）と、液晶パネルと駆動回路部を囲むように形成されたベゼル（図示せず）と、を含む。

【0007】

液晶パネルは、複数のピクセル及びピクセルを駆動させるためのラインが形成された下部基板（TFTアレイ基板）を含む。また、液晶パネルは、カラーフィルタ及びブラックマトリクスが形成された上部基板（カラーフィルタアレイ基板）と、前記両基板間に介在される液晶層とを含む。

【0008】

液晶パネルの下部基板には、複数のゲートライン（gate line）と複数のデータライン（data line）が交差するように形成されている。複数のゲートラインと複数のデータラインが交差する領域にピクセルが形成される。ピクセルのそれぞれには、スイッチング素子としてTFT（Thin Film Transistor）が形成されている。また、ピクセルのそれぞれには、電界を印加するためのピクセル電極及び共通電極が形成されている。

【0009】

このような液晶パネルは、画像が表示される表示領域10と、画像が表示されない非表示領域とを含む。

【0010】

液晶パネルの上側の非表示領域にデータドライバ40が接続されている。液晶パネルの下部基板の外郭部非表示領域には、外部からピクセルの駆動のための信号が印加される複数のパッドで構成されたパッド領域が形成されている。また、前記パッドとTFT及び電極を連結させるリンクラインが形成されている。

【0011】

図3は、従来技術による液晶パネルの非表示領域を示す断面図である。

【0012】

図3を参照すると、シーラント30は、ピクセルが形成されているアクティブ領域（active area）の外郭、すなわち、非表示領域に形成され、シーラント30を用いて上部基板1と下部基板2とを貼り合わせる。

【0013】

液晶パネルに付着される駆動回路部による液晶ディスプレイ装置の製造コストを低減し、体積及び重量を減少させるために、内蔵シフトレジスタを下部基板20に形成するゲートインパネル（GIP：Gate In Panel）方式が適用されている。液晶パネルの左側及び右側の非表示領域にGIP方式でゲートドライバを形成することによって、液晶パネルのゲートラインに信号を印加するためのパッド領域及びリンクラインを削除している。

【0014】

このようなゲートドライバ及びデータドライバは、印刷回路基板50（PCB）に実装されたタイミングコントローラから駆動信号の供給を受け、電源供給部から駆動電圧の供給を受けて駆動される。

【0015】

GIP方式のゲートドライバが下部基板2の左側及び右側の非表示領域に形成され、図3では、下部基板2の左側に形成されたゲートドライバのみを示し、下部基板2の右側に形成されたゲートドライバの図示は省略した。

【0016】

GIP方式のゲートドライバは、共通電圧（Vcom）が印加される共通電圧リンク領域22、グラウンド（GND）リンク領域24、及び液晶パネルのTFTをスイッチングさせるためのスキャン信号を生成するシフトレジスタロジック領域26を含んで構成される。

【0017】

ゲートドライバを別途のチップ（chip）として作製して液晶パネルと連結させる方

10

20

30

40

50

式と比較して説明する。G I P方式のゲートドライバを適用することによって、液晶ディスプレイ装置の製造コストを低減させると共に、体積及び重量を減少させることができるが、液晶パネルの左側と右側のベゼル (b e z e l) サイズが増加するという短所がある。

【 0 0 1 8 】

図 3 に示されたように、ベゼルサイズの増加を減少させるために、グラウンドリンク領域 2 4 をシーラント 3 0 とオーバーラップさせている。しかし、共通電圧リンク領域 2 2 が 1 mm 前後の幅を有するように形成され、G I P のシフトレジスタロジック領域 2 6 が 5 mm ~ 6 mm の幅を有するように形成されているため、左右側のベゼルの幅が 7 mm ~ 8 mm に形成されて、サイズを減少させるのに限界があり、デザイン上、美感が劣るとい

10

【 0 0 1 9 】

G I P のラインの幅及びライン間の間隔を一定水準以下に減少させることに限界があるため、ナロー (n a r r o w) ベゼルを具現するのに困難がある。ベゼルサイズを減少させるためにラインの幅及び間隔を減らす場合、ライン抵抗が増加して信号の歪みが発生し、シフトレジスタロジックが誤作動されるという問題点がある。

【 0 0 2 0 】

特に、G I P のラインは削除が不可能であるため、理想的なナローベゼルを具現しにくく、さらに、ボーダーレスパネル (b o r d e r l e s s p a n e l) の具現が不可能であるという問題点がある。

20

【 0 0 2 1 】

このような問題点を改善するための方案として、T F T アレイ基板とカラーフィルタアレイ基板の位置を変えて、T F T アレイ基板を上側に配置する構造が提案された。しかし、T F T アレイ基板に形成された多数のラインによって外部光が反射されて、画像の視認性が低下するという他の問題が発生する。

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 2 2 】

本発明は、上述した問題点を解決するためのもので、液晶パネルの外郭に形成されるベゼルのサイズが減少した液晶ディスプレイ装置を提供することを技術的課題とする。

30

【 0 0 2 3 】

本発明は、上述した問題点を解決するためのもので、デザイン上、美感の高い液晶ディスプレイ装置を提供することを技術的課題とする。

【 0 0 2 4 】

本発明は、上述した問題点を解決するためのもので、パッド領域のサイズが減少した液晶ディスプレイ装置を提供することを技術的課題とする。

【 0 0 2 5 】

本発明は、上述した問題点を解決するためのもので、製造コストが低減された液晶ディスプレイ装置を提供することを技術的課題とする。

【 0 0 2 6 】

上記で言及した本発明の技術的課題以外にも、本発明の他の特徴及び利点が、以下に記述され、かかる技術及び説明から本発明の属する技術分野における通常の知識を有する者に明確に理解されるであろう。

40

【 課題を解決するための手段 】

【 0 0 2 7 】

本発明の実施例に係る液晶ディスプレイ装置は、液晶パネルに形成された複数の第 1 ゲートライン及び複数のデータラインと；前記複数の第 1 ゲートラインと異なるレイヤに形成された複数の第 2 ゲートラインと；前記液晶パネルの上側または下側の非表示領域に配置された複数のドライブ IC と；を含み、前記複数のドライブ IC は、前記複数の第 1 ゲートラインと接続されてスキャン信号を供給及び前記複数のデータラインと接続されてデ

50

ータ電圧を供給し、前記複数の第1ゲートラインと前記複数の第2ゲートラインは、電氣的に接続されたことを特徴とする。

【発明の効果】

【0028】

本発明の実施例に係る液晶ディスプレイ装置は、液晶パネルの外郭に形成されるベゼルのサイズを減少させることができる。

【0029】

本発明の実施例に係る液晶ディスプレイ装置は、デザイン上、美感を向上させることができる。

【0030】

本発明の実施例に係る液晶ディスプレイ装置は、液晶パネルの下側、左側及び右側の機構部分が前面にあらわれないようにしてナローベゼル及びボーダーレスを具現することができる。

【0031】

本発明の実施例に係る液晶ディスプレイ装置は、ピクセルの開口率を高め、ピクセルに供給される信号の充電時間 (charging time) が十分に確保されるようにして、駆動の安定性を確保することができる。

【0032】

本発明の実施例に係る液晶ディスプレイ装置は、パッド領域のサイズを減少させることができる。

【0033】

本発明の実施例に係る液晶ディスプレイ装置は、製造コストを低減させることができる。

【0034】

その外にも、本発明の実施例を通じて本発明の更に他の特徴及び利点が新しく把握されることもあるだろう。

【図面の簡単な説明】

【0035】

【図1】従来技術による液晶ディスプレイ装置を概略的に示す図である。

【図2】従来技術による液晶ディスプレイ装置のピクセル構造を示す図である。

【図3】従来技術による液晶パネルの非表示領域を示す断面図である。

【図4】本発明の実施例に係る液晶ディスプレイ装置を概略的に示す図である。

【図5】本発明の実施例に係る液晶ディスプレイ装置のドライバICを示す図である。

【図6】本発明の第1実施例に係る液晶ディスプレイ装置のピクセル構造を示す図である。

【図7】本発明の実施例に係る液晶ディスプレイ装置の左側及び右側ベゼルのサイズを説明するための図である。

【図8】本発明の他の実施例であって、液晶パネルが垂直方向に長く形成されたことを示す図である。

【図9】本発明の第2実施例に係る液晶ディスプレイ装置のピクセル構造を示す図である。

【図10】本発明の第3実施例に係る液晶ディスプレイ装置のピクセル構造を示す図である。

【図11】本発明の実施例に係るDRDピクセル構造において、ピクセルに供給される信号の充電時間 (charging time) を説明するための図である。

【図12】本発明の第4実施例に係る液晶ディスプレイ装置のピクセル構造を示す図である。

【図13】本発明の実施例に係る液晶ディスプレイ装置のピクセル構造を具体的に示す図である。

【図14】本発明の実施例に係る液晶ディスプレイ装置のピクセル構造を具体的に示す図

10

20

30

40

50

である。

【図 1 5】図 1 3 及び図 1 4 に示されたピクセルの断面図である。

【図 1 6】第 5 実施例に係る液晶ディスプレイ装置のピクセル構造を示す図である。

【発明を実施するための形態】

【0036】

本明細書において各図面の構成要素に参照符号を付加するにあたって、同一の構成要素に限っては、たとえ他の図面上に表示されても可能なかぎり同一の符号を付加した。

【0037】

一方、本明細書で述べられる用語の意味は、次のように理解すべきである。単数の表現は、文脈上明らかに他の意味として定義しない限り、複数の表現を含むものと理解しなければならず、「第 1」、「第 2」などの用語は、一つの構成要素を他の構成要素から区別するためのもので、これら用語によって権利範囲が限定されない。

【0038】

「含む」または「有する」などの用語は、一つまたはそれ以上の他の特徴や数字、段階、動作、構成要素、部品、又はこれらを組み合わせたものの存在または付加可能性をあらかじめ排除しないものと理解しなければならない。

【0039】

「少なくとも一つ」という用語は、一つ以上の関連項目から提示可能な全ての組み合わせを含むものと理解すべきである。例えば、「第 1 項目、第 2 項目、及び第 3 項目のうち少なくとも一つ」の意味は、第 1 項目、第 2 項目、または第 3 項目のそれぞれだけでなく、第 1 項目、第 2 項目、及び第 3 項目の中から 2 個以上から提示できる全ての項目の組み合わせを意味する。

【0040】

本発明の実施例を説明するにおいて、ある構造物（電極、ライン、配線、レイヤ、コンタクト）が、他の構造物の「上部に又は上に」及び「下部に又は下に」形成されると記載された場合、このような記載は、この構造物が互いに接触されている場合はもとより、これら構造物の間に第 3 の構造物が介在されている場合も含むものと解釈しなければならない。

【0041】

液晶ディスプレイ装置は、液晶層の配列を調節する方式によって、TN (Twisted Nematic) モード、VA (Vertical Alignment) モード、IPS (In Plane Switching) モード、FFS (Fringe Field Switching) モードなど多様に開発されてきた。

【0042】

そのうち、IPS モードと FFS モードは、下部基板上にピクセル電極 (Pixel ITO) と共通電極 (Vcom) を配置して、ピクセル電極と共通電極との間の電界により液晶層の配列を調節する水平電界方式である。本発明の実施例に係る液晶ディスプレイ装置は、モードに関係なく適用できるが、IPS モードを一例として説明する。

【0043】

以下、添付の図面を参照して、本発明の実施例に係る液晶ディスプレイ装置について説明する。

【0044】

本発明は、液晶ディスプレイ装置のベゼルサイズを減少させることを主要内容とする。したがって、ベゼルと関連のない機構部分及び液晶パネルに光を供給するバックライトユニットに対する詳細な説明及び図面は省略することができる。

【0045】

図 4 は、本発明の実施例に係る液晶ディスプレイ装置を概略的に示す図である。

【0046】

図 4 を参照すると、本発明の実施例に係る液晶ディスプレイ装置は、複数のピクセル (Pixel) がマトリクス状に配列された液晶パネル 100 と、液晶パネル 100 を駆動

10

20

30

40

50

するための複数のドライブIC400と、前記複数のドライブIC400を駆動させるための制御信号を供給する制御部及び駆動電源を生成する電源部が実装された印刷回路基板300(PCB)と、を含む。また、液晶ディスプレイ装置は、液晶パネルに光を供給するバックライトユニット、液晶パネルと駆動回路部を囲むように形成されたベゼル、及び外部ケースを含む。

【0047】

図5は、本発明の実施例に係る液晶ディスプレイ装置のドライブICを示す図である。図5では、複数のドライブIC400のうち一つのドライブIC400を示している。複数のドライブIC400は、COG(Chip On Glass)またはCOF(Chip On Flexible Printed Circuit、Chip On Film)方式で形成することができる。

10

【0048】

図5(A)を参照すると、本発明の実施例に係る液晶ディスプレイ装置のドライブIC400は、ゲートドライバロジックとデータドライバロジックが一つのチップ(one chip)として統合(merged)されて形成されている。

【0049】

一方、図5(B)を参照すると、本発明の実施例に係る液晶ディスプレイ装置のドライブIC400は、データドライブIC420とゲートドライブIC430が一つのチップとして統合されている。

【0050】

20

前記データドライバロジックまたはデータドライブIC420は、印刷回路基板300に実装された制御部から印加されるデータ制御信号及びデジタル映像データを用いて、ピクセルに供給されるアナログデータ電圧を生成する。

【0051】

前記ゲートドライバロジックまたはゲートドライブIC430は、印刷回路基板300に実装された制御部から印加されるゲート制御信号を用いて、ピクセルに形成されたTFTをスイッチングさせるためのスキャン信号(ゲート信号)を生成する。

【0052】

このようなドライブIC400の両側には複数のリンクライン410が形成されている。ここで、複数のリンクライン410は、複数のゲートリンクライン412と複数のデータリンクライン414とを含む。

30

【0053】

ドライブIC400は、複数のゲートリンクライン412を介して制御部からゲート信号が供給され、ゲート信号に基づいてスキャン信号を生成する。ドライブIC400は、生成されたスキャン信号を液晶パネルに形成されたピクセルに供給する。

【0054】

また、ドライブIC400は、複数のデータリンクライン414を介して制御部からデータ制御信号及びデジタル映像データが供給され、前記データ制御信号及びデジタル映像データに基づいてアナログデータ電圧を生成する。ドライブIC400は、生成されたアナログデータ電圧を液晶パネルに形成されたピクセルに供給する。

40

【0055】

液晶パネル100に形成されたデータラインDLと複数の第1ゲートラインVGL(垂直ゲートライン)の個数が必ずしも同一であるとは限らない。したがって、ゲートリンクライン412と複数のデータリンクライン414が同一の個数で交互に形成されるわけではない。ピクセルのピッチ(pitch)と解像度によって、1個のゲートリンクライン412と2個のデータリンクライン414の単位で形成されてもよい。

【0056】

以下、図面を参照して、本発明の液晶パネル100の構造について詳細に説明する。

【0057】

図6は、本発明の第1実施例に係る液晶ディスプレイ装置のピクセル構造を示す図で、

50

図 7 は、本発明の実施例に係る液晶ディスプレイ装置の左側及び右側ベゼルのサイズを説明するための図である。

【 0 0 5 8 】

図 6 及び図 7 を参照すると、液晶パネル 1 0 0 は、上部基板 1 1 0 (カラーフィルタアレイ基板) と下部基板 1 2 0 (T F T アレイ基板) 、及び両基板間に介在された液晶層を含む。上部基板 1 1 0 と下部基板 1 2 0 はシーラント 1 3 0 を介して貼り合わされている。

【 0 0 5 9 】

液晶パネル 1 0 0 の上部基板 1 1 0 は、カラー画像を表示するためのレッド (r e d) 、グリーン (g r e e n) 及びブルー (b l u e) のカラーフィルタと、カラーフィルタ間に形成されてピクセルを区分させるブラックマトリクス (B M) とを含む。図 7 では、液晶パネル 1 0 0 の左側の非表示領域を示しており、アクティブ領域に形成されたカラーフィルタが示されていない。

10

【 0 0 6 0 】

液晶パネル 1 0 0 の下部基板は、画像を表示するための複数のピクセルが形成された表示領域 (アクティブ領域) と、複数のドライブ I C 4 0 0 とピクセルを連結させるリンクが形成された非表示領域と、を含む。

【 0 0 6 1 】

下部基板 1 2 0 のアクティブ領域には、複数の第 1 ゲートライン V G L (垂直ゲートライン) 、複数の第 2 ゲートライン H G L (水平ゲートライン) 、及び複数のデータライン D L が形成されている。

20

【 0 0 6 2 】

複数の第 1 ゲートライン V G L 、複数の第 2 ゲートライン H G L 、及び複数のデータライン D L によって複数のピクセルが定義される。複数のピクセルのそれぞれには、共通電圧 (V c o m) が印加される共通電極、データ電圧 (V d a t a) が印加されるピクセル電極、ストレージキャパシタ (C s t) 、及びスイッチング素子として T F T が形成されている。

【 0 0 6 3 】

ここで、T F T のアクティブ層は、非晶質シリコン (a - S i) 、低温ポリシリコン (L T P S : L o w T e m p e r a t u r e P o l y S i l i c o n) 、または酸化物半導体 (I G Z O : I n d i u m G a l l i u m Z i n c O x i d e) 物質で形成されてもよい。

30

【 0 0 6 4 】

上述した構成を含む液晶ディスプレイ装置は、ピクセル電極と共通電極との間に形成された電界によってピクセル別に液晶の配列状態を変化させ、液晶の配列を通じて、バックライトユニットから供給される光の透過率を調節することによって画像を表示するようになる。

【 0 0 6 5 】

図 4 及び図 5 に示されたように、ゲートドライブ I C (またはゲートドライブロジック) 及びデータドライブ I C (またはデータドライブロジック) が一つのチップ (o n e c h i p) として統合されたドライブ I C 4 0 0 が、液晶パネル 1 0 0 の上側 (または下側) に形成されている。

40

【 0 0 6 6 】

これによって、本発明では、液晶パネル 1 0 0 のピクセルにスキャン信号を供給するために、新しいゲートラインの構造を適用した。図 4 では、ドライブ I C 4 0 0 が液晶パネル 1 0 0 の上側に配置されている場合を示しているが、これに限定されず、ドライブ I C 4 0 0 は液晶パネル 1 0 0 の下側にも配置可能である。

【 0 0 6 7 】

図 6 に示されたように、複数の第 1 ゲートライン V G L と複数のデータライン D L は、液晶パネル 1 0 0 内において垂直方向に並んで形成されている。すなわち、複数のデータ

50

ライン D L と同一の方向に並んで複数の第 1 ゲートライン V G L が形成されている。

【 0 0 6 8 】

複数の第 2 ゲートライン H G L は、前記複数の第 1 ゲートライン V G L 及び複数のデータライン D L と交差するように形成されている。すなわち、複数のゲートライン H G L は水平方向に形成されている。

【 0 0 6 9 】

再び説明すると、複数の第 1 ゲートライン V G L 及び複数のデータラインは、液晶パネル 1 0 0 の短軸方向を横切るように、垂直方向に上側から下側まで形成されている。そして、複数の第 2 ゲートライン H G L は、液晶パネル 1 0 0 の長軸方向を横切るように、水平方向に左側から右側まで（または右側から左側まで）形成されている。

10

【 0 0 7 0 】

本発明の第 1 実施例に係る液晶ディスプレイ装置は、垂直方向に形成された複数の第 1 ゲートライン V G L と水平方向に形成された複数の第 2 ゲートライン H G L とが同一の個数で、1 : 1 対応するように形成されている。

【 0 0 7 1 】

ここで、水平方向に形成された複数の第 2 ゲートライン H G L は第 1 レイヤに形成され、垂直方向に形成された複数の第 1 ゲートライン V G L 及び複数のデータライン D L は第 2 レイヤに形成されている。

【 0 0 7 2 】

垂直方向に形成された複数の第 1 ゲートライン V G L と複数の第 2 ゲートライン H G L は、絶縁層を挟んで互いに異なるレイヤに形成されている。しかし、前記複数の第 1 ゲートライン V G L と複数の第 2 ゲートライン H G L とが互いに重なる領域で、コンタクト C N T を通じて選択的にコンタクトされる。すなわち、複数の第 1 ゲートライン V G L と前記複数の第 2 ゲートライン H G L は互いに重なる領域で、1 ラインずつ対をなしてコンタクト C N T を通じて電氣的に接続される。

20

【 0 0 7 3 】

具体的に、垂直方向に形成された 1 番目の第 1 ゲートライン V G L 1 と水平方向に形成された 1 番目の第 2 ゲートライン H G L 1 は互いに重なる領域で、第 1 個コンタクト C N T 1 を通じて電氣的に接続される。

【 0 0 7 4 】

このように、一对の垂直ゲートラインと水平ゲートライン、すなわち、1 番目の垂直ゲートライン V G L 1 と 1 番目の水平ゲートライン H G L 1 とが第 1 コンタクト C N T 1 を通じて電氣的に接続される。

30

【 0 0 7 5 】

そして、垂直方向に形成された 2 番目の第 1 ゲートライン V G L 2 と水平方向に形成された 2 番目の第 2 ゲートライン H G L 2 は互いに重なる領域で、第 2 コンタクト C N T 2 を通じて電氣的に接続される。

【 0 0 7 6 】

このように、一对の垂直ゲートラインと水平ゲートライン、すなわち、2 番目の垂直ゲートライン V G L 2 と 2 番目の水平ゲートライン H G L 2 とが第 2 コンタクト C N T 2 を通じて電氣的に接続される。

40

【 0 0 7 7 】

そして、垂直方向に形成された 3 番目の第 1 ゲートライン V G L 3 と水平方向に形成された 3 番目の第 2 ゲートライン H G L 3 は互いに重なる領域で、第 3 コンタクト C N T 3 を通じて電氣的に接続される。

【 0 0 7 8 】

このように、一对の垂直ゲートラインと水平ゲートライン、すなわち、3 番目の垂直ゲートライン V G L 3 と 3 番目の水平ゲートライン H G L 3 とが第 3 コンタクト C N T 3 を通じて電氣的に接続される。

【 0 0 7 9 】

50

上述と同一の構造であって、 n 個の第1ゲートラインVGLと n 個の第2ゲートラインHGLのそれぞれは、対をなしてコンタクトを通じて電氣的に接続される。

【0080】

上記の説明に記載された1番目、2番目、3番目という表現は、複数のライン間の順序及び関係を説明するためのもので、前記1番目という表現が全体ラインの中から1番目であることを表示するものではなく、図面を参照して本発明を説明するためのものである。以下、明細書の内容においても前記1番目、2番目、3番目という表現の意味は同一に適用される。

【0081】

垂直方向に形成された複数の第1ゲートラインVGLは、図5に示された複数のゲートリンクライン412とそれぞれ接続される。これによって、ドライバIC400から出力されたスキャン信号が複数の第1ゲートラインVGLに印加される。前記スキャン信号が、複数の第1ゲートラインVGLと接続された複数の第2ゲートラインHGLを経て、液晶パネル100に形成された複数のピクセルのTFTに供給されて、TFTをターンオン(turn-on)させる。このとき、スキャン信号は液晶パネルのピクセル全体に供給され、スキャン信号は1水平ライン単位で順次供給される。

10

【0082】

一方、垂直方向に形成された複数のデータラインDLは、図5に示された複数のデータリンクライン414とそれぞれ接続される。これによって、ドライバIC400から出力されたデータ電圧(Vdata)が複数のデータラインDLに印加される。

20

【0083】

データ電圧(Vdata)が、データラインDLを経て、液晶パネル100に形成されたTFTのソース電極に供給され、TFTがターンオンする時、ソース電極に供給されたデータ電圧(Vdata)がドレイン電極を経てピクセル電極に供給されるようになる。

【0084】

本発明の実施例に係る液晶ディスプレイ装置は、ゲートドライバIC(またはゲートドライバロジック)及びデータドライバIC(またはデータドライバロジック)が一つのチップ(one chip)として統合されたドライバIC400が、液晶パネル100の上側に配置される。

【0085】

30

垂直方向に形成された第1ゲートラインを介してスキャン信号がピクセルに印加されるようにし、垂直方向に形成されたデータラインを介してデータ電圧(Vdata)がピクセルに印加されるようにすることで、従来技術において液晶パネルの左側及び右側の非表示領域に形成されていたリンクライン及びGIPロジックを削除することができる。

【0086】

これによって、図7に示されたように、液晶パネル100の左側及び右側の非表示領域には、共通電圧リンク領域122及びグラウンドリンク領域124のみを形成して、ベゼルの幅を1.0mm~1.6mmに減少させることができる。

【0087】

40

ここで、図7(A)に示されたように、共通電圧リンク領域122をシーラント130とオーバーラップさせてグラウンドリンク領域124の外側に形成することができる。一方、図7(B)に示されたように、グラウンドリンク領域124をシーラント130とオーバーラップさせて共通電圧リンク領域122の外側に形成することもできる。また、上部基板110と下部基板120との貼り合せに必要な最小限のベゼル幅マージンを有するように形成して、ナローベゼルを具現することができる。

【0088】

図8は、本発明の他の実施例であって、液晶パネルが垂直方向に長く形成された場合を示す図である。

【0089】

図8を参照すると、図4に示された構造を90度回転させて、垂直方向に長く画面が表

50

示されるようにすることができる。このとき、複数のドライブＩＣ４００は、液晶パネル１００の上側に配置される。

【００９０】

ここで、複数の第１ゲートラインＶＧＬ及び複数のデータラインＤＬが液晶パネル１００の長軸方向を横切るように、垂直方向に上側から下側まで形成される。そして、複数の第２ゲートラインＨＧＬは液晶パネル１００の短軸方向を横切るように、水平方向に左側から右側まで（または右側から左側まで）形成されている。

【００９１】

垂直方向に形成された複数の第１ゲートラインＶＧＬと水平方向に形成された複数の第２ゲートラインＨＧＬとのコンタクトは、図６を参照して、上述と同一になされ得る。

10

【００９２】

図８に示された本発明の他の実施例に係る液晶ディスプレイ装置も、上述した実施例と同様に、従来技術において液晶パネルの左側及び右側の非表示領域に形成されていたリンクライン及びＧＩＰロジックを削除することができる。

【００９３】

これによって、液晶パネル１００の左側及び右側の非表示領域には、共通電圧リンク領域１２２及びグラウンドリンク領域１２４のみを形成して、ベゼルの幅を１．０ｍｍ～１．６ｍｍに減少させることができる。

【００９４】

図９は、本発明の第２実施例に係る液晶ディスプレイ装置のピクセル構造を示す図である。

20

【００９５】

図９を参照すると、液晶パネル１００に形成されたピクセルを駆動させるための複数の第１ゲートラインＶＧＬ、複数の第２ゲートラインＨＧＬ、及び複数のデータラインＤＬの配置構造を変更した。

【００９６】

上述した第１実施例では、垂直方向に形成された複数の第１ゲートラインＶＧＬと複数のデータラインＤＬを同一の個数で、１：１対応するように形成した。図９に示された本発明の第２実施例では、複数の第１ゲートラインＶＧＬを、複数のデータラインＤＬ対比１／２に形成した。

30

【００９７】

具体的に、１番目のデータラインＤＬ１の横に並んで１番目の垂直ゲートラインＶＧＬ１が形成され、３番目のデータラインＤＬ３の横に並んで２番目の垂直ゲートラインＶＧＬ２が形成されている。また、５番目のデータラインＤＬ５の横に並んで３番目の垂直ゲートラインＶＧＬ３が形成されている。このように、２Ｄ１Ｇ（２Ｄａｔａｌｉｎｅ、１Ｇａｔｅｌｉｎｅ）ピクセル構造で複数の第１ゲートラインＶＧＬと複数のデータラインＤＬを形成した。

【００９８】

ここで、水平方向に形成された複数の第２ゲートラインＨＧＬは第１レイヤに形成され、垂直方向に形成された複数の第１ゲートラインＶＧＬ及び複数のデータラインＤＬは第２レイヤに形成されている。

40

【００９９】

垂直方向に形成された複数の第１ゲートラインＶＧＬと水平方向に形成された複数の第２ゲートラインＨＧＬは、絶縁層を挟んで互いに異なるレイヤに形成されている。一方、前記複数の第１ゲートラインＶＧＬと複数の第２ゲートラインＨＧＬとが互いに重なる領域で、コンタクトＣＮＴを通じて選択的にコンタクトされる。

【０１００】

具体的に、１番目の垂直ゲートラインＶＧＬ１と１番目の水平ゲートラインＨＧＬ１は、互いに重なる領域で、第１コンタクトＣＮＴ１を通じて電氣的に接続される。

【０１０１】

50

このように、一对の垂直ゲートラインと水平ゲートライン、すなわち、1番目の垂直ゲートラインVGL1と1番目の水平ゲートラインHGL1とが第1コンタクトCNT1を通じて電氣的に接続される。

【0102】

そして、2番目の垂直ゲートラインVGL2と2番目の水平ゲートラインHGL2は互いに重なる領域で、第2コンタクトCNT2を通じて電氣的に接続される。

【0103】

このように、一对の垂直ゲートラインと水平ゲートライン、すなわち、2番目の垂直ゲートラインVGL2と2番目の水平ゲートラインHGL2とが第2コンタクトCNT2を通じて電氣的に接続される。

10

【0104】

そして、3番目の垂直ゲートラインVGL3と3番目の水平ゲートラインHGL3は互いに重なる領域で、第3コンタクトCNT3を通じて電氣的に接続される。

このように、一对の垂直ゲートラインと水平ゲートライン、すなわち、3番目の垂直ゲートラインVGL3と3番目の水平ゲートラインHGL3とが第3コンタクトCNT3を通じて電氣的に接続される。

【0105】

上述と同一の構造であって、n個の第1ゲートラインVGLとn個の第2ゲートラインHGLのそれぞれは、対をなしてコンタクトを通じて電氣的に接続される。

20

【0106】

垂直方向に形成された複数の第1ゲートラインVGLは、図5に示された複数のゲートリンクライン412とそれぞれ接続される。これによって、ドライブIC400から出力されたスキャン信号が複数の第1ゲートラインVGLに印加される。

【0107】

そして、垂直方向に形成された複数のデータラインDLは、図5に示された複数のデータリンクライン414とそれぞれ接続される。これによって、ドライブIC400から出力されたデータ電圧(Vdata)が複数のデータラインDLに印加される。

【0108】

図9に示された本発明の第2実施例に係る液晶ディスプレイ装置は、液晶パネル100の左側及び右側の非表示領域に共通電圧リンク領域122及びグラウンドリンク領域124のみを形成して、ベゼルの幅を1.0mm~1.6mmに減少させることができる。

30

【0109】

図6に示された本発明の第1実施例と同様に、垂直方向に形成された複数の第1ゲートラインVGLと複数のデータラインDLを1:1の割合で形成する場合、ピクセルの開口率が一部減少することがある。

【0110】

一方、図9に示されたように、2D1G(2Data line、1Gate line)ピクセル構造で複数の第1ゲートラインVGLと複数のデータラインDLを形成すれば、図6に示された液晶ディスプレイ装置の長所は全て含むことができると共に、液晶パネル100のピクセル構造と比較して、開口率を高めることができるという効果をさらに提供することができる。

40

【0111】

図10は、本発明の第3実施例に係る液晶ディスプレイ装置のピクセル構造を示す図である。

【0112】

図10を参照すると、液晶パネル100に形成されたピクセルを駆動させるための複数の第1ゲートラインVGL、複数の第2ゲートラインHGL、及び複数のデータラインDLの配置構造を変更した。

【0113】

50

図10に示された本発明の第3実施例では、DRD(double reduced data)ピクセル構造において垂直ゲートラインVGLを適用して、液晶パネル100の左側及び右側ベゼルの幅を減少させた。

【0114】

DRDピクセル構造は、一つのデータラインで2列に配列されたピクセルにデータ電圧を供給するものであって、2ピクセルが一つのデータラインを共有するので、2ピクセルを個別駆動させるために2個のゲートラインを適用、すなわち、ゲートラインを垂直解像度対比2倍に形成する。

【0115】

ここで、データラインDLが形成されていないピクセル間に垂直方向に複数の第1ゲートラインVGLを形成した。

【0116】

具体的に、第1データラインDL1と第2データラインDL2との間に1番目の第1ゲートラインVGL1が形成され、第2データラインDL2と第3データラインDL3との間に2番目の第1ゲートラインVGL2が形成されている。また、第3データラインDL3と第4データラインDL4との間に3番目の第1ゲートラインVGL3が形成されている。

【0117】

このように、DRDピクセル構造において、垂直方向に形成された複数の第1ゲートラインVGLを形成し、複数の第1ゲートラインVGLと複数の第2ゲートラインHGLとを選択的にコンタクトさせて、各ピクセルにスキャン信号が供給されるようにした。

【0118】

ここで、水平方向に形成された複数の第2ゲートラインHGLは第1レイヤに形成され、垂直方向に形成された複数の第1ゲートラインVGL及び複数のデータラインDLは第2レイヤに形成されている。

【0119】

垂直方向に形成された複数の第1ゲートラインVGLと複数の第2ゲートラインHGLは、絶縁層を挟んで互いに異なるレイヤに形成されている。一方、前記複数の第1ゲートラインVGLと複数の第2ゲートラインHGLとが互いに重なる領域で、コンタクトCNTを通じて選択的にコンタクトされる。

【0120】

上述した実施例と同一又は類似した方式で、n個の第1ゲートラインVGLとn個の第2ゲートラインHGLのそれぞれは、対をなしてコンタクトを通じて電氣的に接続される。

【0121】

垂直方向に形成された複数の第1ゲートラインVGLは、図5に示された複数のゲートリンクライン412とそれぞれ接続される。これによって、ドライバIC400から出力されたスキャン信号が複数の第1ゲートラインVGLに印加される。

【0122】

そして、垂直方向に形成された複数のデータラインDLは、図5に示された複数のデータリンクライン414とそれぞれ接続される。これによって、ドライバIC400から出力されたデータ電圧(Vdata)が複数のデータラインDLに印加される。

【0123】

図10に示された本発明の第3実施例に係る液晶ディスプレイ装置は、液晶パネル100の左側及び右側の非表示領域に共通電圧リンク領域122及びグラウンドリンク領域124のみを形成して、ベゼルの幅を1.0mm~1.6mmに減少させることができる。

【0124】

図10に示されたように、DRDピクセル構造において、複数の第1ゲートラインVGLと複数のデータラインDLを形成すると、既存のDRDピクセル構造と比較して、開口率を損なうことなく液晶パネル100の左側及び右側ベゼルの幅を減少させることができ

10

20

30

40

50

る。

【0125】

図11は、本発明の実施例に係るDRDピクセル構造において、ピクセルに供給される信号の充電時間(charging time)を説明するための図である。

【0126】

図11を参照すると、図10に示されたDRDピクセル構造において、垂直ゲートラインVGLを形成して、ピクセルの開口率を損なうことなく、ナローベゼルの液晶ディスプレイ装置を提供することができる。

【0127】

反面、DRDピクセル構造の駆動特性のため、一般的に1水平(1H)期間の間に行われていたピクセルの充電時間(pixel charging time)及びゲート立ち下がり時間(falling time)が1/2に短縮されて、充電比率(charging ratio)が減少する現象がある。

【0128】

充電比率及びゲート立ち下がり時間の減少を補償するために、垂直ゲートラインVGLの線幅を広く形成することはできるが、これは、ピクセルの開口率の減少をもたらすことがあるため、適用に困難がある。

【0129】

図12は、本発明の第4実施例に係る液晶ディスプレイ装置のピクセル構造を示す図である。

【0130】

図12を参照すると、液晶パネル100に形成されたピクセルを駆動させるための複数の第1ゲートラインVGL、複数の第2ゲートラインHGL、及び複数のデータラインDLの配置構造を変更した。

【0131】

図12に示された本発明の第4実施例では、図10に示されたDRD(double reduced data)ピクセル構造を改善して、ピクセルの充電時間(pixel charging time)を、DRDピクセル構造と比較して約33%増加させることができる。また、垂直ゲートラインVGLを適用して、液晶パネル100の左側及び右側ベゼルの幅を減少させた。

【0132】

図10では、2個のデータラインDL間に垂直ゲートラインVGLを形成したが、図12では、2個のデータラインDLが配置された後、1個の垂直ゲートラインVGLが配置(data-data-gate)されるようにピクセル構造を設計した。他の例として、1個の垂直ゲートラインVGLを配置した後、2個のデータラインDLを配置してもよい。

【0133】

図10に示されたDRDピクセル構造では、1列のピクセルを駆動させるために2個の水平ゲートラインHGLが配置されている。例として、図10に示されたDRDピクセル構造において総2,160個の水平ゲートラインHGLが形成された場合、図12に示されたピクセル構造は、総1,620個の水平ゲートラインHGLにより全体ピクセルを駆動させることができる。

【0134】

図12に示されたピクセル構造を適用すると、水平方向に形成された複数の第2ゲートラインHGLの個数を、図10に示されたDRDピクセル構造と比較して約1/3だけ減少させ、ピクセル充電時間を約33%さらに確保することができる。

【0135】

ここで、複数の第1ゲートラインVGLと複数の第2ゲートラインHGLとを選択的にコンタクトさせて、各ピクセルにスキャン信号が供給されるようにした。水平方向に形成された複数の第2ゲートラインHGLは第1レイヤに形成されている。そして、垂直方向

10

20

30

40

50

に形成された複数の第 1 ゲートライン V G L 及び複数のデータライン D L は第 2 レイヤに形成されている。

【 0 1 3 6 】

垂直方向に形成された複数の第 1 ゲートライン V G L と複数の第 2 ゲートライン H G L は、絶縁層を挟んで互いに異なるレイヤに形成されている。一方、前記複数の第 1 ゲートライン V G L と複数の第 2 ゲートライン H G L とが互いに重なる領域で、コンタクト C N T を通じて選択的にコンタクトされる。

【 0 1 3 7 】

上述した実施例と同一又は類似した方式で、n 個の第 1 ゲートライン V G L と n 個の第 2 ゲートライン H G L のそれぞれは、対をなしてコンタクトを通じて電氣的に接続される。

10

【 0 1 3 8 】

垂直方向に形成された複数の第 1 ゲートライン V G L は、図 5 に示された複数のゲートリンクライン 4 1 2 とそれぞれ接続される。これによって、ドライブ I C 4 0 0 から出力されたスキャン信号が複数の第 1 ゲートライン V G L に印加される。

【 0 1 3 9 】

そして、垂直方向に形成された複数のデータライン D L は、図 5 に示された複数のデータリンクライン 4 1 4 とそれぞれ接続される。これによって、ドライブ I C 4 0 0 から出力されたデータ電圧 (V d a t a) が複数のデータライン D L に印加される。

【 0 1 4 0 】

20

図 1 2 に示された本発明の第 4 実施例に係る液晶ディスプレイ装置は、液晶パネル 1 0 0 の左側及び右側の非表示領域に共通電圧リンク領域 1 2 2 及びグラウンドリンク領域 1 2 4 のみを形成して、ベゼルの幅を 1 . 0 m m ~ 1 . 6 m m に減少させることができる。

【 0 1 4 1 】

前記図 6 乃至図 1 2 を参照して説明した本発明の第 1 乃至第 4 実施例では、垂直ゲートライン V G L 、水平ゲートライン H G L 、及びデータライン D L の構造に焦点を当ててピクセル構造を説明した。

【 0 1 4 2 】

したがって、垂直ゲートライン V G L 、水平ゲートライン H G L 、及びデータライン D L を除外した他の構成は簡略に示し、本発明の核心と関連のない部分に対しては詳細な説明を省略した。

30

【 0 1 4 3 】

図 1 3 及び図 1 4 は、本発明の実施例に係る液晶ディスプレイ装置のピクセル構造を具体的に示す図で、図 1 5 は、図 1 3 及び図 1 4 に示されたピクセルの断面図である。

【 0 1 4 4 】

図 1 3 及び図 1 4 では、ピクセルがシングルドメイン (s i n g l e d o m a i n) 及び正方形や長方形の形状である場合を一例として示しているが、これに限定されず、ピクセルはマルチドメイン (m u l t i d o m a i n) で形成されてもよい。

【 0 1 4 5 】

まず、図 1 3 及び図 1 5 (A) を参照すると、液晶パネルの各ピクセル内には、共通電圧 (V c o m) が供給される共通電極 1 8 0 、及びデータ電圧 (V d a t a) が供給されるピクセル電極 1 9 0 が形成されている。図 1 5 (A) では、共通電極 1 8 0 のみが示されており、その上に形成されるピクセル電極 1 9 0 の図示は省略した。

40

【 0 1 4 6 】

図 1 3 では、F F S モードで駆動されるピクセル構造を示しているので、共通電極 1 8 0 とピクセル電極 1 9 0 は互いに異なるレイヤに形成されている。

【 0 1 4 7 】

共通電極 1 8 0 とピクセル電極 1 9 0 のうちの電極は、複数のスリット (s l i t) を含んだ形状にパターンニングされており、残りの電極は、フラット (f l a t) な板形状に形成することができる。図 1 3 では、共通電極 1 8 0 がスリットを含んだ形状にパタ

50

ーニングされた場合を一例として示している。

【0148】

水平ゲートライン140は横方向(X軸方向)に形成され、データライン160と垂直ゲートライン150は縦方向(Y軸方向)に形成されている。

【0149】

図15(A)に示されたように、データライン160及び垂直ゲートライン150は同一のレイヤに形成され、水平ゲートライン140は、垂直ゲートライン150と互いに異なるレイヤに形成されている。

【0150】

再び図13を参照すると、ピクセルの共通電極180に共通電圧(Vcom)を印加させるための共通電圧ライン170が、垂直ゲートライン150とデータライン160のサイドに垂直方向に並んで形成されている。

【0151】

垂直ゲートライン150のサイドには第1共通電圧ライン170aが形成され、データライン160のサイドには第2共通電圧ライン170bが形成されている。

【0152】

このような第1共通電圧ライン170aと第2共通電圧ライン170bは互いに分離されているが、水平ゲートライン140と同一の方向に並んで形成された共通ライン(図示せず)にコンタクトされて、第1共通電圧ライン170aと第2共通電圧ライン170bには同一の共通電圧(Vcom)が供給される。

【0153】

ここで、共通電圧ライン170と垂直ゲートライン150及びデータライン160とは絶縁層145を挟んで互いに異なるレイヤに形成されている。

【0154】

図13及び図15(A)のピクセル構造において、ドライブIC400から垂直ゲートライン150に印加されるスキャン信号のゲート駆動電圧は、-5V~+30Vに印加され得る。このとき、高電圧のスキャン信号によって、ピクセルの長軸方向で、データライン160に印加されるデータ電圧(Vdata)による電場(Electric Field)よりも強いカップリング(coupling)が形成されることがある。

【0155】

これによって、ピクセルで光漏れが発生することがあり、特に、ブラック画像を正確に表示できないため、明暗比(contrast)が低下することがある。このような問題を改善するために、図14に示されたように、ピクセル構造を変更した。

【0156】

図14及び図15(B)を参照すると、ピクセルの共通電極180に共通電圧(Vcom)を印加させるための共通電圧ライン170が、垂直ゲートライン150及びデータライン160と垂直方向に並んで形成されている。

【0157】

垂直ゲートライン150のサイドには第1共通電圧ライン170aが形成され、データライン160のサイドには第2共通電圧ライン170bが形成されている。また、垂直ゲートライン150とデータライン160との間に第3共通電圧ライン170cが形成されている。すなわち、図13に示されたピクセル構造において、垂直ゲートライン150とデータライン160との間に第3共通電圧ライン170cをさらに形成した。

【0158】

このような第1共通電圧ライン170a、第2共通電圧ライン170b、及び第3共通電圧ライン170cは互いに分離されているが、水平ゲートライン140と同一の方向に並んで形成された共通ライン(図示せず)にコンタクトされて、第1共通電圧ライン170a、第2共通電圧ライン170b、及び第3共通電圧ライン170cに同一の共通電圧(Vcom)が供給される。

【0159】

10

20

30

40

50

ここで、共通電圧ライン 170 と垂直ゲートライン 150 及びデータライン 160 とは、絶縁層 145 を挟んで互いに異なるレイヤに形成されている。

【0160】

形成されたレイヤは異なるが、垂直ゲートライン 150 とデータライン 160 との間に第 3 共通電圧ライン 170 c が形成されると、 $-2\text{V} \sim +2\text{V}$ に供給される共通電圧 (Vcom) によって、高電圧のスキャン信号によってピクセルの長軸方向で電場のカップリングが形成されることを防止することができる。

【0161】

すなわち、前記複数の第 1 ゲートライン VGL と前記複数のデータライン DL との間に形成された第 3 共通電圧ライン 170 c を用いて、前記複数の第 1 ゲートライン VGL に印加された高電圧のスキャン信号による電場を相殺させることができる。

10

【0162】

ここで、垂直ゲートライン 150 とデータライン 160 の下には TFT を形成する工程中、アクティブ (active) のパターンが残存している。これは、TFT のソース電極 / ドレイン電極と垂直ゲートライン 150 及びデータライン 160 が単一工程で形成されるためである。以下、実施例においても特定のラインの下に TFT のアクティブパターンが残存し得る。

【0163】

上述した図 6、図 13 及び図 14 に示されたピクセル構造は、垂直方向に形成された複数の第 1 ゲートライン VGL によってピクセルの開口率が一部減少することがある。この

20

ような問題点を改善するために、図 16 に示されたように、ピクセル構造を変更した。

【0164】

図 16 は、第 5 実施例に係る液晶ディスプレイ装置のピクセル構造を示す図である。

【0165】

図 16 を参照すると、図 6、図 13 及び図 14 に示されたピクセル構造を 90 度回転させて、各ピクセルの全体面積において垂直ゲートライン VGL が占める比率を減少させて開口率を確保した。

【0166】

複数の第 1 ゲートライン VGL 及び複数のデータライン DL が垂直方向に上側から下側まで形成されている。そして、複数の第 2 ゲートライン HGL は水平方向に左側から右側

30

まで (または右側から左側まで) 形成されている。

【0167】

垂直方向に形成された複数の第 1 ゲートライン VGL と水平方向に形成された複数の第 2 ゲートライン HGL とのコンタクトは、図 6 を参照して、上述と同一になされ得る。

【0168】

上述した第 1 乃至第 4 実施例のピクセル構造は、縦 (Y 軸) が長く、横 (X 軸) が短く形成されているが、図 16 に示された第 5 実施例では、縦を短くし、横を長くしてピクセル構造を形成した。すなわち、ピクセルの縦を短軸として形成し、横を長軸として形成してピクセル内で垂直ゲートライン VGL が占める面積を減少させた。

【0169】

40

液晶パネル 100 に形成された複数のピクセルは、横軸が縦軸よりも長く形成され、複数の第 1 ゲートライン VGL 及び複数のデータライン DL はピクセルの短軸に沿って垂直方向に形成されている。

【0170】

図 16 に示された本発明の第 5 実施例に係る液晶ディスプレイ装置も、上述した実施例と同様に、従来技術において液晶パネルの左側及び右側の非表示領域に形成されていたリ

【0171】

これによって、液晶パネル 100 の左側及び右側の非表示領域には共通電圧リンク領域 122 及びグラウンドリンク領域 124 のみを形成して、ベゼルの幅を減少させることが

50

できる。

【0172】

本発明の第1乃至第4実施例において、液晶パネル100の左側及び右側の非表示領域のベゼルの幅を1.0mm～1.6mmに減少させて、ナローベゼルを具現した。

【0173】

一方、図16に示された本発明の第5実施例に係る液晶ディスプレイ装置は、ピクセルを90度回転させ、既存にパネル100の左側及び右側に形成されていた共通電圧リンク領域122及びグラウンドリンク領域124を、液晶パネル100の下側または上側の非表示領域に形成する。

【0174】

これによって、共通電圧リンク領域122及びグラウンドリンク領域124が占めていた左側及び右側ベゼルの幅を0.8mm～1.0mmに減少させ、上部基板と下部基板の貼り合せに必要な最小限のベゼルの幅を形成して、ナローベゼルを具現することができる。

【0175】

ここで、液晶パネル100の左側及び右側ベゼルの幅は、基板の貼り合せに用いられるシーラント(sealant)の線幅によって決定されるもので、現在の技術水準でシーラントの線幅を1mm未満に具現することができるので、本発明の実施例に係る液晶ディスプレイ装置の左側及び右側ベゼルの幅を1mm以下に十分に減少させることができる。

【0176】

今後、シーラントの線幅制御の技術がさらに発展する場合、これに伴って、本発明の実施例に係る液晶ディスプレイ装置の左側及び右側ベゼルの幅も減少することができる。

【0177】

上述したように、本発明の様々な実施例に係る液晶ディスプレイ装置は、液晶パネルの非表示領域を囲むように形成されたベゼルの左側及び右側サイズを減少させることができる。本発明のようにベゼルサイズを1mm前後に減少させると、使用者に相対的に広い表示画面を提供することができ、液晶ディスプレイ装置のデザイン上、美感を高めることができる。

【0178】

本発明の属する技術分野における当業者は、上述した本発明がその技術的思想や必須の特徴を変更せずに他の具体的な形態で実施できるということを理解できるはずである。したがって、上記記述した実施例は、すべての面で例示的なものであり、限定的なものではないと理解しなければならない。

【0179】

本発明の範囲は、前記詳細な説明よりは、後述する特許請求の範囲によって示され、特許請求の範囲の意味及び範囲、そしてその等価概念から導かれるすべての変更又は変形された形態が本発明の範囲に属するものと解釈しなければならない。

【符号の説明】

【0180】

100	液晶パネル
110	上部基板
120	下部基板
130	シール
140	水平ゲートライン
150	垂直ゲートライン
160	データライン
170	共通電圧ライン
300	印刷回路基板
400	ドライブIC

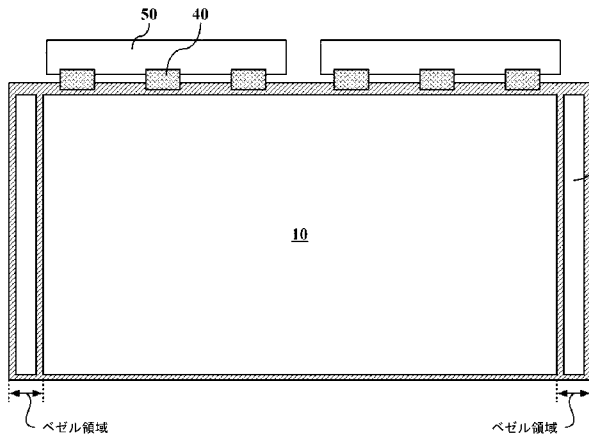
10

20

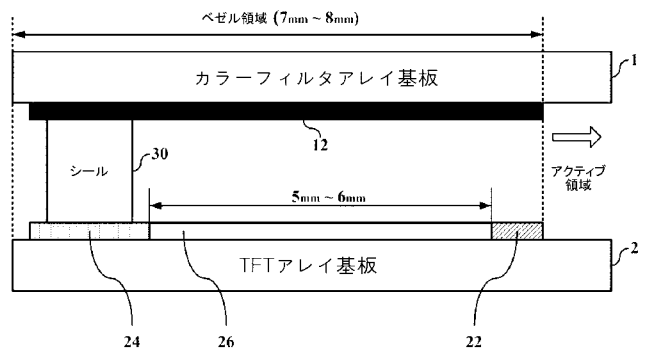
30

40

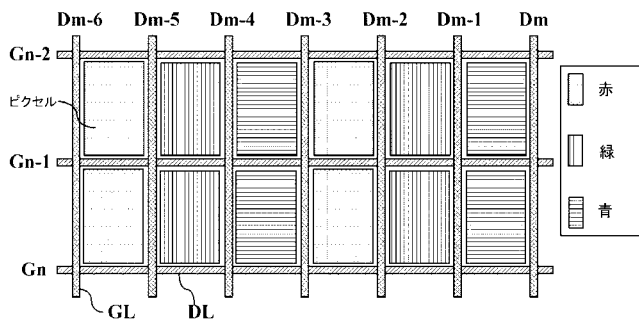
【図 1】



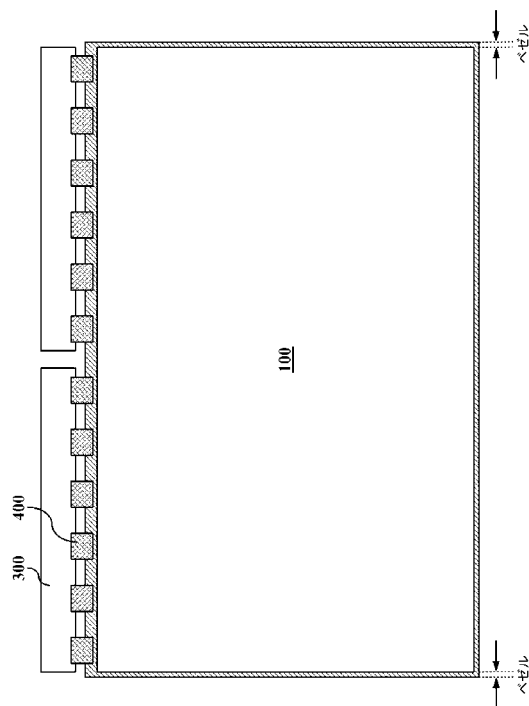
【図 3】



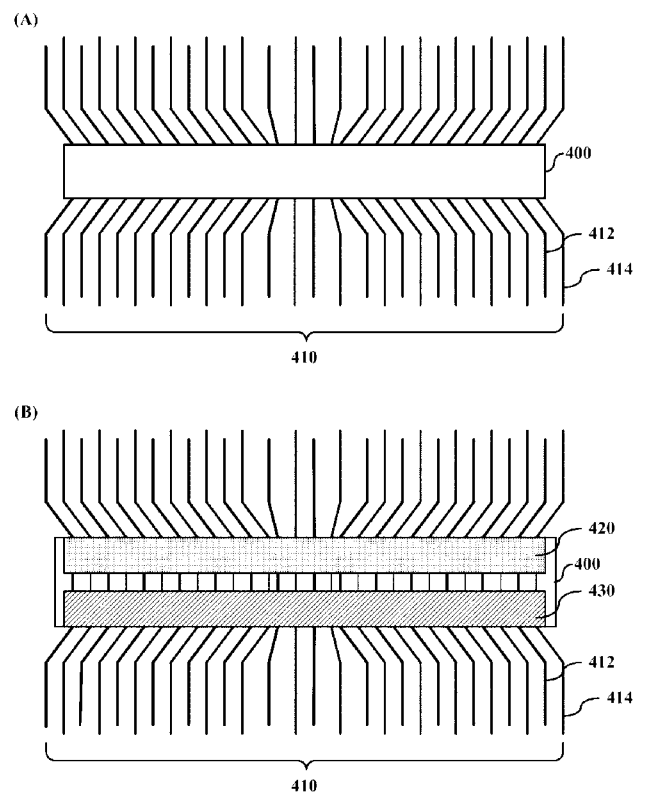
【図 2】



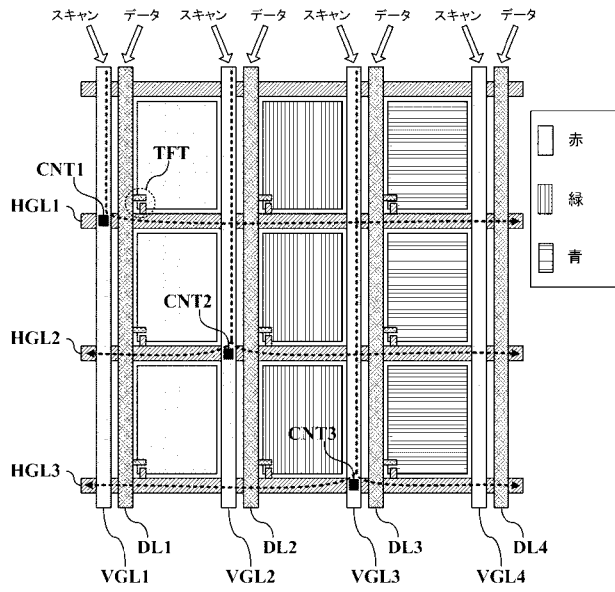
【図 4】



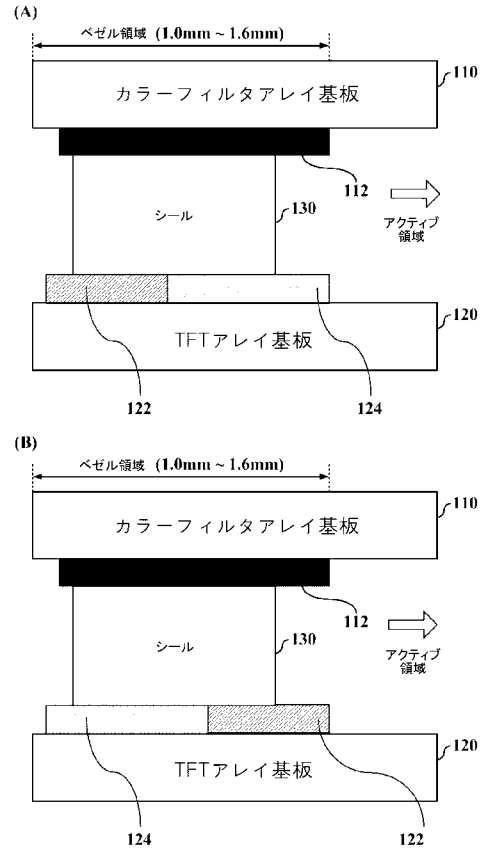
【図 5】



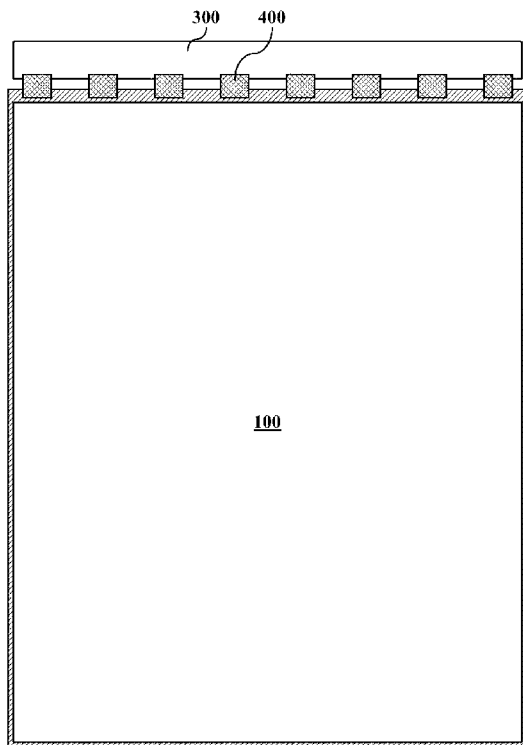
【図 6】



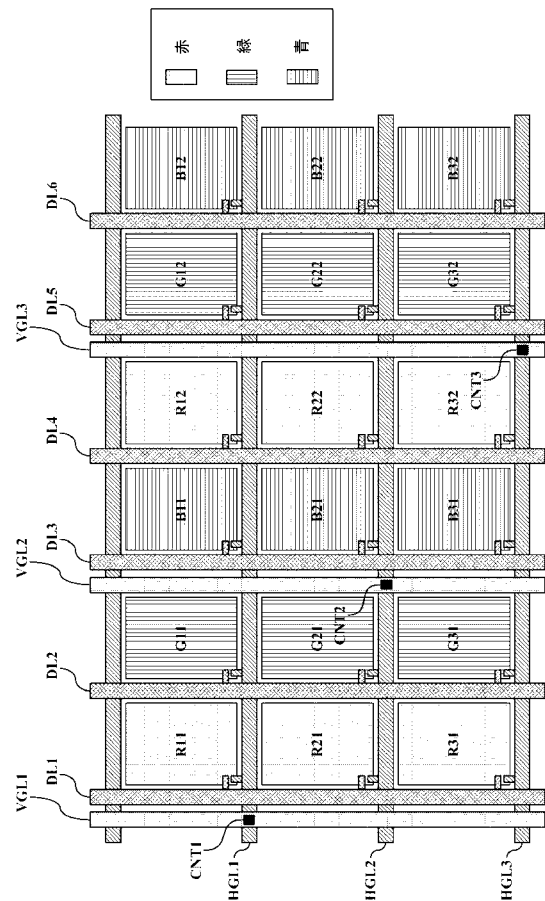
【図 7】



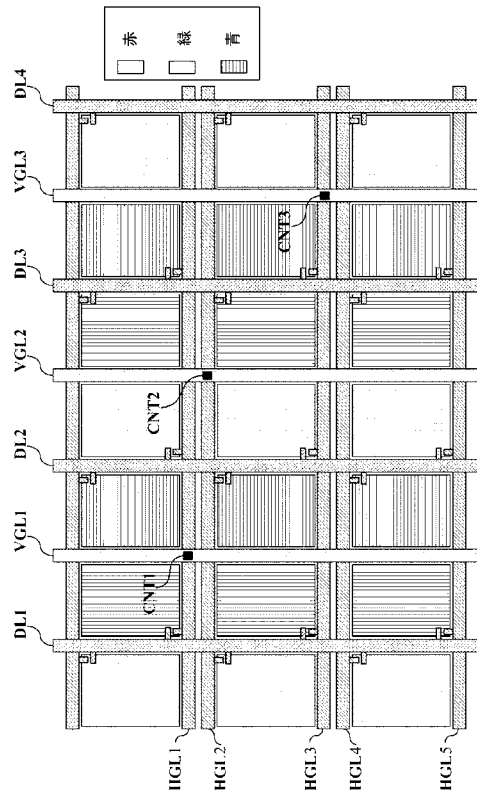
【図 8】



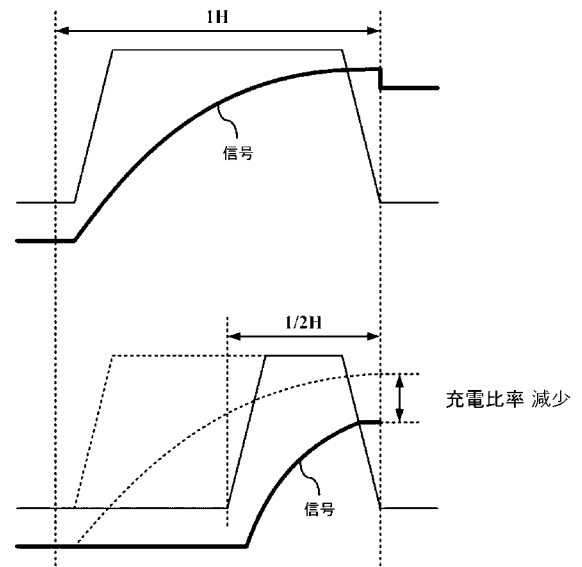
【図 9】



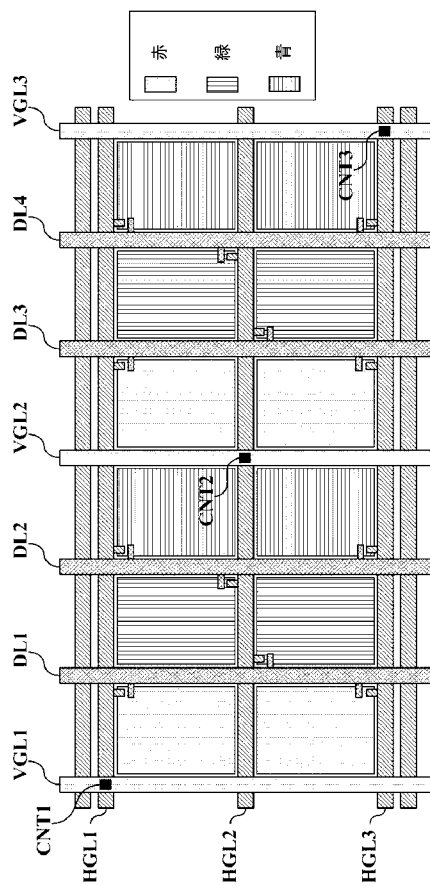
【図 10】



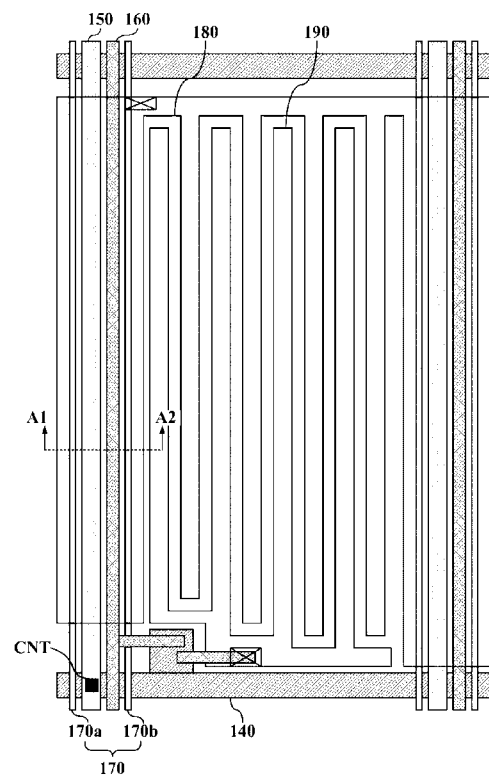
【図 11】



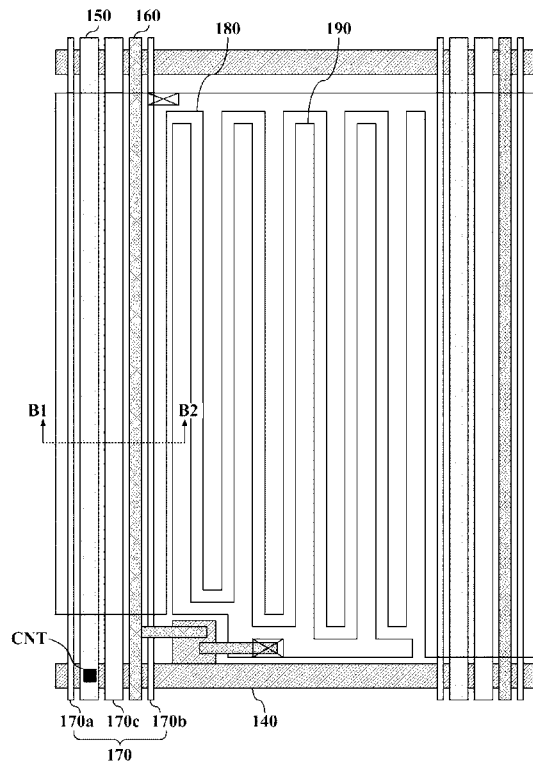
【図 12】



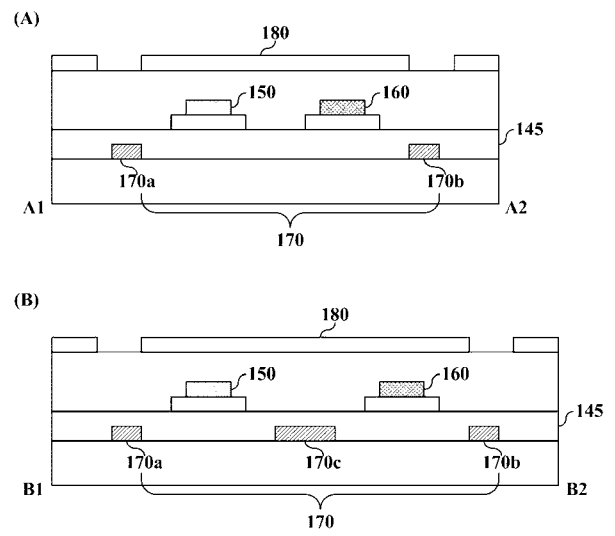
【図 13】



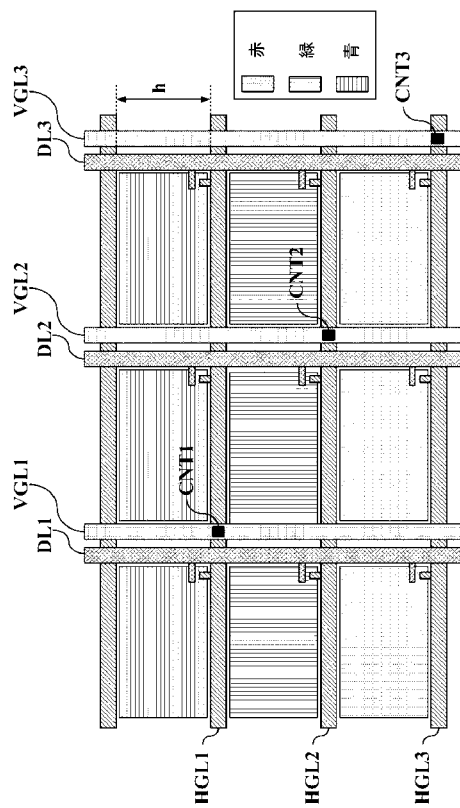
【図 14】



【図 15】



【図 16】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 0 9 G 3/20 6 1 1 C
 G 0 9 G 3/20 6 1 1 J
 G 0 9 G 3/20 6 7 0 E
 G 0 9 G 3/20 6 4 1 C
 G 0 9 F 9/30 3 3 8

(72)発明者 ナム, チョル

大韓民国 1 3 5 - 5 2 1, ソウル, カンナムグ, スソドン, スソ サムスン アパート
メント, 1 1 2 - 9 0 3

(72)発明者 チョ, ジェヒョン

大韓民国 6 1 2 - 7 6 0, プサン, ヘウンデグ, チャドン, ドゥサン ドングク アパ
ートメント, 1 3 9 4 (3 / 1), 1 0 8 - 1 8 0 1

F ターム(参考) 2H192 AA24 BB03 BB12 BB73 BC31 CB35 CC16 CC22 CC24 CC33
 CC62 EA22 EA43 FA42 FA73 FB62 JA32
 5C006 AA16 AA22 AC25 AF35 AF50 AF51 AF83 BA19 BB16 BB21
 BC02 BC12 BF26 BF42 EB05 FA12 FA25 FA32 FA41 FA42
 FA43 FA51 FA54 FA59 GA03
 5C080 AA10 BB05 CC03 DD03 DD08 DD09 DD10 DD12 DD23 DD25
 DD27 EE28 EE29 FF03 FF11
 5C094 AA15 AA44 BA43 DA09 DA13 EA10 FA01 FA10

专利名称(译)	液晶显示装置		
公开(公告)号	JP2014119754A	公开(公告)日	2014-06-30
申请号	JP2013248921	申请日	2013-12-02
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	パクジョンシン ナムチョル チョジェヒョン		
发明人	パク, ジョンシン ナム, チョル チョ, ジェヒョン		
IPC分类号	G02F1/1368 G09G3/36 G09G3/20 G09F9/30		
FI分类号	G02F1/1368 G09G3/36 G09G3/20.621.M G09G3/20.680.G G09G3/20.624.C G09G3/20.611.C G09G3/20.611.J G09G3/20.670.E G09G3/20.641.C G09F9/30.338 G02F1/133.550 G02F1/1343 G02F1/1345		
F-TERM分类号	2H192/AA24 2H192/BB03 2H192/BB12 2H192/BB73 2H192/BC31 2H192/CB35 2H192/CC16 2H192/CC22 2H192/CC24 2H192/CC33 2H192/CC62 2H192/EA22 2H192/EA43 2H192/FA42 2H192/FA73 2H192/FB62 2H192/JA32 5C006/AA16 5C006/AA22 5C006/AC25 5C006/AF35 5C006/AF50 5C006/AF51 5C006/AF83 5C006/BA19 5C006/BB16 5C006/BB21 5C006/BC02 5C006/BC12 5C006/BF26 5C006/BF42 5C006/EB05 5C006/FA12 5C006/FA25 5C006/FA32 5C006/FA41 5C006/FA42 5C006/FA43 5C006/FA51 5C006/FA54 5C006/FA59 5C006/GA03 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD03 5C080/DD08 5C080/DD09 5C080/DD10 5C080/DD12 5C080/DD23 5C080/DD25 5C080/DD27 5C080/EE28 5C080/EE29 5C080/FF03 5C080/FF11 5C094/AA15 5C094/AA44 5C094/BA43 5C094/DA09 5C094/DA13 5C094/EA10 5C094/FA01 5C094/FA10 2H193/ZA04 2H193/ZA07 2H193/ZA08 2H193/ZB02 2H193/ZB07 2H193/ZD13 2H193/ZF22 2H193/ZF36 2H193/ZF42 2H193/ZF43 2H193/ZQ16		
优先权	1020120145533 2012-12-13 KR		
其他公开文献	JP5745601B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，该液晶显示装置可以减小边框尺寸并在设计方面增强美观性。形成多条第一栅极线VGL1，VGL2，VGL3，VGL4以及形成在液晶面板上的多条数据线DL1，DL2，DL3，DL4以及与多条第一栅极线不同的层。多个第二栅极线HGL1，HGL2，HGL3以及布置在液晶面板的上侧或下侧的非显示区域中的多个驱动IC，其中，多个驱动IC为一个栅极线被连接以提供扫描信号，并且多个数据线被连接以提供数据电压，并且多个第一栅极线和多个第二栅极线彼此电连接。有。[选择图]图6

