

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-242796

(P2012-242796A)

(43) 公開日 平成24年12月10日(2012.12.10)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1343 (2006.01)	G02F 1/1343	2H092
G02F 1/1333 (2006.01)	G02F 1/1333	2H189
G02F 1/1368 (2006.01)	G02F 1/1368	5B068
G06F 3/041 (2006.01)	G06F 3/041 330A	5B087
G06F 3/044 (2006.01)	G06F 3/044 E	

審査請求 未請求 請求項の数 5 O L (全 12 頁)

(21) 出願番号 特願2011-116125 (P2011-116125)
(22) 出願日 平成23年5月24日 (2011.5.24)

(71) 出願人 302020207
株式会社ジャパンディスプレイセントラル
埼玉県深谷市幡羅町一丁目9番地2
(74) 代理人 100108855
弁理士 蔵田 昌俊
(74) 代理人 100159651
弁理士 高倉 成男
(74) 代理人 100091351
弁理士 河野 哲
(74) 代理人 100088683
弁理士 中村 誠
(74) 代理人 100109830
弁理士 福原 淑弘
(74) 代理人 100075672
弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 液晶表示装置

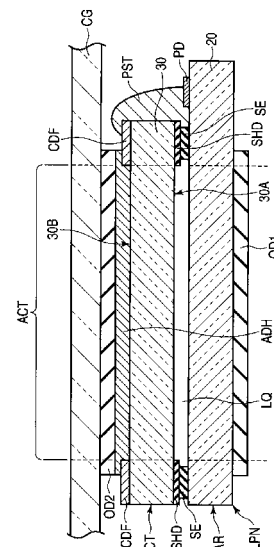
(57) 【要約】

【課題】 タッチセンシング機能と外部電界に対するシールド機能とを兼ね備えた液晶表示装置を提供する。

【解決手段】 複数の画素に亘って形成された共通電極と、前記共通電極を覆う絶縁膜と、前記絶縁膜の上において各画素に形成され前記共通電極と向かい合うとともにスリットが形成された画素電極と、静電容量タッチセンシング用配線と、を備えた第1基板と、絶縁基板の前記第1基板と対向する内面とは反対側の外面において前記アクティブエリアの外側に形成された導電膜と、を備えた第2基板と、前記絶縁基板の外面側に配置された偏光板を含む光学素子と、前記アクティブエリアに配置されるとともに前記導電膜に接触し前記絶縁基板の外面と前記光学素子とを接着する導電性接着剤と、前記第2基板の端部よりも外方に延在した前記第1基板の延在部に形成された接地電位のパッドと、前記導電膜と前記パッドとを電気的に接続する接続部材と、を備えた液晶表示装置。

【選択図】 図5

図5



【特許請求の範囲】**【請求項 1】**

画像を表示するアクティブエリアにおいて、複数の画素に亘って形成された共通電極と、前記共通電極を覆う絶縁膜と、前記絶縁膜の上において各画素に形成され前記共通電極と向かい合うとともにスリットが形成された画素電極と、静電容量タッチセンシング用配線と、を備えた第 1 基板と、

絶縁基板と、前記絶縁基板の前記第 1 基板と対向する内面とは反対側の外面において前記アクティブエリアの外側に形成された導電膜と、を備えた第 2 基板と、

前記第 1 基板と前記第 2 基板との間に保持された液晶分子を含む液晶層と、

前記絶縁基板の外面側に配置された偏光板を含む光学素子と、

前記アクティブエリアに配置されるとともに前記導電膜に接触し前記絶縁基板の外面と前記光学素子とを接着する導電性接着剤と、

前記第 2 基板の端部よりも外方に延在した前記第 1 基板の延在部に形成された接地電位のパッドと、

前記導電膜と前記パッドとを電氣的に接続する接続部材と、を備え

前記導電性接着剤は、前記導電膜よりも高抵抗であることを特徴とする液晶表示装置。

【請求項 2】

前記導電膜は、アクティブエリアを囲む枠状に形成され、前記導電性接着剤と四方で接触することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記導電膜は、さらに、アクティブエリアを横切り前記導電性接着剤によって覆われた横断部を含むことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記導電膜は、透明な導電材料によって形成されたことを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 5】

前記導電性接着剤の表面抵抗値は、 $1\text{ M} \sim 10\text{ G} (\Omega / \square)$ であることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の液晶表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明の実施形態は、液晶表示装置に関する。

【背景技術】**【0002】**

液晶表示装置は、軽量、薄型、低消費電力などの特徴を生かして、パーソナルコンピュータなどの OA 機器やテレビなどの表示装置として各種分野で利用されている。近年では、液晶表示装置は、携帯電話などの携帯端末機器や、カーナビゲーション装置、ゲーム機などの表示装置としても利用されている。

【0003】

近年では、画像を表示する液晶表示パネルにタッチセンシング機能を兼ね備えた構成が開示されている。

【先行技術文献】**【特許文献】****【0004】**

【特許文献 1】特開 2011-054199 号公報

【特許文献 2】特開 2009-003043 号公報

【発明の概要】**【発明が解決しようとする課題】****【0005】**

本実施形態の目的は、タッチセンシング機能と外部電界に対するシールド機能とを兼ね

10

20

30

40

50

備えた液晶表示装置を提供することにある。

【課題を解決するための手段】

【0006】

本実施形態によれば、

画像を表示するアクティブエリアにおいて、複数の画素に亘って形成された共通電極と、前記共通電極を覆う絶縁膜と、前記絶縁膜の上において各画素に形成され前記共通電極と向かい合うとともにスリットが形成された画素電極と、静電容量タッチセンシング用配線と、を備えた第1基板と、絶縁基板と、前記絶縁基板の前記第1基板と対向する内面とは反対側の外面において前記アクティブエリアの外側に形成された導電膜と、を備えた第2基板と、前記第1基板と前記第2基板との間に保持された液晶層と、前記絶縁基板の外面側に配置された偏光板を含む光学素子と、前記アクティブエリアに配置されるとともに前記導電膜に接触し前記絶縁基板の外面と前記光学素子とを接着する導電性接着剤と、前記第2基板の端部よりも外方に延在した前記第1基板の延在部に形成された接地電位のパッドと、前記導電膜と前記パッドとを電氣的に接続する接続部材と、を備え、前記導電性接着剤は、前記導電膜よりも高抵抗であることを特徴とする液晶表示装置が提供される。

10

【図面の簡単な説明】

【0007】

【図1】図1は、本実施形態の液晶表示装置を構成する液晶表示パネルの構成及び等価回路を概略的に示す図である。

【図2】図2は、図1に示したアレイ基板における画素の構造を対向基板の側から見た概略平面図である。

20

【図3】図3は、図2に示した画素をA - B線で切断した液晶表示パネルの断面構造を概略的に示す図である。

【図4】図4は、図1に示した液晶表示パネルの構成を概略的に示す平面図である。

【図5】図5は、図4に示した液晶表示パネルのパッドを含む断面を概略的に示す断面図である。

【図6】図6は、本実施形態の液晶表示装置における他の液晶表示パネルの構成を概略的に示す平面図である。

【発明を実施するための形態】

【0008】

30

以下、本実施形態について、図面を参照しながら詳細に説明する。なお、各図において、同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する説明は省略する。

【0009】

図1は、本実施形態の液晶表示装置を構成する液晶表示パネルLPNの構成及び等価回路を概略的に示す図である。

【0010】

すなわち、液晶表示装置は、アクティブマトリクスタイプの液晶表示パネルLPNを備えている。液晶表示パネルLPNは、アレイ基板（第1基板）ARと、アレイ基板ARに対向配置された対向基板（第2基板）CTと、これらのアレイ基板ARと対向基板CTとの間に保持された液晶層LQと、を備えて構成されている。このような液晶表示パネルLPNは、画像を表示するアクティブエリアACTを備えている。このアクティブエリアACTは、 $m \times n$ 個のマトリクス状に配置された複数の画素PXによって構成されている（但し、 m 及び n は正の整数）。

40

【0011】

アレイ基板ARは、アクティブエリアACTにおいて、第1方向Xに沿ってそれぞれ延出した n 本のゲート配線G（ $G_1 \sim G_n$ ）及び n 本の容量線C（ $C_1 \sim C_n$ ）、第1方向Xに交差する第2方向Yに沿ってそれぞれ延出した m 本のソース配線S（ $S_1 \sim S_m$ ）、各画素PXにおいてゲート配線G及びソース配線Sと電氣的に接続された $m \times n$ 個のスイッチング素子SW、各画素PXにおいてスイッチング素子SWに各々電氣的に接続された

50

$m \times n$ 個の画素電極 P E、容量線 C の一部であり画素電極 P E と向かい合う共通電極 C E などを備えている。保持容量 C s は、容量線 C と画素電極 P E との間に形成される。

【 0 0 1 2 】

各ゲート配線 G は、アクティブエリア A C T の外側に引き出され、第 1 駆動回路 G D に接続されている。各ソース配線 S は、アクティブエリア A C T の外側に引き出され、第 2 駆動回路 S D に接続されている。各容量線 C は、アクティブエリア A C T の外側に引き出され、第 3 駆動回路 C D に接続されている。これらの第 1 駆動回路 G D、第 2 駆動回路 S D、及び、第 3 駆動回路 C D は、アレイ基板 A R に形成され、駆動 I C チップ 2 と接続されている。図示した例では、駆動 I C チップ 2 は、液晶表示パネル L P N のアクティブエリア A C T の外側において、アレイ基板 A R に実装されている。

10

【 0 0 1 3 】

本実施形態において、駆動 I C チップ 2 は、アクティブエリア A C T に画像を表示する画像表示モードにおいて各画素 P X の画素電極 P E に画像信号を書き込むのに必要な制御を行う画像信号書込回路 2 A と、検出面において物体の接触を検出するタッチセンシングモードにおいて静電容量タッチセンシング用配線の静電容量（ここに示した例では、容量線 C とソース配線 S との間の静電容量）の変化を検出する検出回路 2 B と、を備えている。

【 0 0 1 4 】

また、図示した例の液晶表示パネル L P N は、アレイ基板 A R に画素電極 P E 及び共通電極 C E を備え、これらの間に形成される横電界（特に、フリンジ電界のうちの基板の主面にほぼ平行な電界）を主に利用して液晶層 L Q を構成する液晶分子をスイッチングする F r i n g e F i e l d S w i t c h i n g (F F S) モードを適用している。

20

【 0 0 1 5 】

図 2 は、図 1 に示したアレイ基板 A R における画素 P X の構造を対向基板 C T の側から見た概略平面図である。

【 0 0 1 6 】

ゲート配線 G は、第 1 方向 X に沿って延出している。ソース配線 S は、第 2 方向 Y に沿って延出している。スイッチング素子 S W は、ゲート配線 G とソース配線 S との交差部近傍に配置され、例えば、薄膜トランジスタ (T F T) によって構成されている。このスイッチング素子 S W は、半導体層 S C を備えている。この半導体層 S C は、例えば、ポリシリコンやアモルファスシリコンなどによって形成可能であり、ここではポリシリコンによって形成されている。

30

【 0 0 1 7 】

スイッチング素子 S W のゲート電極 W G は、半導体層 S C の直上に位置し、ゲート配線 G に電氣的に接続されている（図示した例では、ゲート電極 W G は、ゲート配線 G と一体的に形成されている）。スイッチング素子 S W のソース電極 W S は、ソース配線 S に電氣的に接続されている（図示した例では、ソース電極 W S は、ソース配線 S と一体的に形成されている）。スイッチング素子 S W のドレイン電極 W D は、画素電極 P E に電氣的に接続されている。

【 0 0 1 8 】

容量線 C は、第 1 方向 X に沿って延在している。すなわち、容量線 C は、各画素 P X に配置されるとともにソース配線 S の上方に延在し、第 1 方向 X に隣接する複数の画素 P X に亘って共通に形成されている。この容量線 C は、各画素 P X に対応して形成された共通電極 C E を含んでいる。

40

【 0 0 1 9 】

各画素 P X の画素電極 P E は、共通電極 C E の上方に配置されている。各画素電極 P E は、各画素 P X において画素形状に対応した島状、例えば、略四角形に形成されている。このような各画素電極 P E には、共通電極 C E と向かい合う複数のスリット P S L が形成されている。

【 0 0 2 0 】

50

図 3 は、図 2 に示した画素 P X を A - B 線で切断した液晶表示パネル L P N の断面構造を概略的に示す図である。

【 0 0 2 1 】

すなわち、アレイ基板 A R は、ガラス基板などの光透過性を有する第 1 絶縁基板 2 0 を用いて形成されている。このアレイ基板 A R は、第 1 絶縁基板 2 0 の内面（すなわち対向基板 C T に対向する面）にスイッチング素子 S W を備えている。ここに示したスイッチング素子 S W は、トップゲート型の薄膜トランジスタである。半導体層 S C は、第 1 絶縁基板 2 0 の上に形成されている。このような半導体層 S C は、ゲート絶縁膜 2 1 によって覆われている。また、ゲート絶縁膜 2 1 は、第 1 絶縁基板 2 0 の上にも配置されている。

【 0 0 2 2 】

スイッチング素子 S W のゲート電極 W G は、ゲート絶縁膜 2 1 の上に形成され、半導体層 S C の直上に位置している。このようなゲート電極 W G は、第 1 層間絶縁膜 2 2 によって覆われている。また、第 1 層間絶縁膜 2 2 は、ゲート絶縁膜 2 1 の上にも配置されている。

【 0 0 2 3 】

スイッチング素子 S W のソース電極 W S 及びドレイン電極 W D は、第 1 層間絶縁膜 2 2 の上に形成されている。これらのソース電極 W S 及びドレイン電極 W D は、ゲート絶縁膜 2 1 及び第 1 層間絶縁膜 2 2 を貫通するコンタクトホールを介して半導体層 S C にコンタクトしている。ソース電極 W S 及びドレイン電極 W D は、第 2 層間絶縁膜 2 3 によって覆われている。また、この第 2 層間絶縁膜 2 3 は、第 1 層間絶縁膜 2 2 の上にも配置されている。

【 0 0 2 4 】

容量線 C あるいは共通電極 C E は、第 2 層間絶縁膜 2 3 の上に形成されている。容量線 C あるいは共通電極 C E は、第 3 層間絶縁膜 2 4 によって覆われている。また、この第 3 層間絶縁膜 2 4 は、第 2 層間絶縁膜 2 3 の上にも配置されている。

【 0 0 2 5 】

画素電極 P E は、第 3 層間絶縁膜 2 4 の上に形成されている。この画素電極 P E は、第 2 層間絶縁膜 2 3 及び第 3 層間絶縁膜 2 4 を貫通するコンタクトホールを介してドレイン電極 W D に接続されている。容量線 C あるいは共通電極 C E と、画素電極 P E とは、ともに透明な導電材料、例えば、インジウム・ティン・オキサイド（ I T O ）やインジウム・ジ
ンク・オキサイド（ I Z O ）などによって形成されている。第 3 層間絶縁膜 2 4 を介して向かい合う画素電極 P E と共通電極 C E とは保持容量 C S を形成する。また、この画素電極 P E には、スリット P S L が形成されている。スリット P S L は、共通電極 C E の直上に位置している。画素電極 P E は、第 1 配向膜 2 5 によって覆われている。この第 1 配向膜 2 5 は、アレイ基板 A R の液晶層 L Q に接する面に配置されている。

【 0 0 2 6 】

なお、ソース配線 S は、第 1 層間絶縁膜 2 2 の上に形成され、第 2 層間絶縁膜 2 3 によって覆われている。ソース配線 S の直上には、容量線 C が位置している。

【 0 0 2 7 】

一方、対向基板 C T は、ガラス基板などの光透過性を有する第 2 絶縁基板 3 0 を用いて形成されている。この対向基板 C T は、第 2 絶縁基板 3 0 の内面（すなわちアレイ基板 A R に対向する面）に、各画素 P X を区画するブラックマトリクス 3 1、カラーフィルタ 3 2、オーバーコート層 3 3 などを備えている。

【 0 0 2 8 】

ブラックマトリクス 3 1 は、第 2 絶縁基板 3 0 上において、アレイ基板 A R に設けられたゲート配線 G やソース配線 S、さらにはスイッチング素子 S W などの配線部に対向するように形成されている。カラーフィルタ 3 2 は、第 2 絶縁基板 3 0 の上に形成され、互いに異なる複数の色、例えば赤色、青色、緑色といった 3 原色にそれぞれ着色された樹脂材料によって形成されている。赤色に着色された樹脂材料は赤色画素に対応して配置され、同様に、青色に着色された樹脂材料は青色画素に対応して配置され、緑色に着色された樹

10

20

30

40

50

脂材料は緑色画素に対応して配置されている。

【 0 0 2 9 】

オーバーコート層 3 3 は、ブラックマトリクス 3 1 及びカラーフィルタ 3 2 の上に形成されている。このオーバーコート層 3 3 は、ブラックマトリクス 3 1 及びカラーフィルタ 3 2 の表面の凹凸を平坦化する。オーバーコート層 3 3 は、第 2 配向膜 3 4 によって覆われている。この第 2 配向膜 3 4 は、対向基板 C T の液晶層 L Q に接する面に配置されている。

【 0 0 3 0 】

上述したようなアレイ基板 A R と対向基板 C T とは、第 1 配向膜 2 5 及び第 2 配向膜 3 4 が向かい合うように配置されている。このとき、アレイ基板 A R と対向基板 C T との間には、図示しないスペーサ（例えば、樹脂材料によって一方の基板に一体的に形成された柱状スペーサ）が配置され、これにより、所定のギャップが形成される。アレイ基板 A R と対向基板 C T とは、所定のギャップが形成された状態でシール材によって貼り合わせられている。液晶層 L Q は、これらのアレイ基板 A R の配向膜 2 5 と対向基板 C T の配向膜 3 4 との間に形成されたギャップに封入された液晶組成物によって構成されている。

10

【 0 0 3 1 】

このような構成の液晶表示パネル L P N に対して、その背面側にはバックライト B L が配置されている。液晶表示パネル L P N の一方の外面、すなわちアレイ基板 A R を構成する第 1 絶縁基板 2 0 の外面には、第 1 偏光板 P L 1 を含む第 1 光学素子 O D 1 が配置されている。また、液晶表示パネル L P N の他方の外面、すなわち対向基板 C T を構成する第 2 絶縁基板 3 0 の外面には、第 2 偏光板 P L 2 を含む第 2 光学素子 O D 2 が配置されている。図示した例においては、第 1 光学素子 O D 1 の上方に配置されたカバーガラス C G の表面が検出面となる。なお、第 2 絶縁基板 3 0 と第 2 光学素子 O D 2 との間には、後述する導電性接着剤が介在しているが、ここではその図示を省略している。

20

【 0 0 3 2 】

次に、上述した構成の液晶表示パネル L P N を備えた液晶表示装置における画像表示モード及びタッチセンシングモードの一例について簡単に説明する。

【 0 0 3 3 】

画素表示モードでは、画像信号書込回路 2 A は、第 1 駆動回路 G D を制御して各ゲート配線 G に対して各画素 P X のスイッチング素子 S W をオン状態とする制御信号を出力する。また、画像信号書込回路 2 A は、第 2 駆動回路 S D を制御して各ソース配線 S に対して画像信号を出力する。ソース配線 S に出力された画像信号は、オン状態のスイッチング素子 S W を介して画素電極 P E に書き込まれる。一方で、画像信号書込回路 2 A は、第 3 駆動回路 C D を制御して各容量線 C に対してコモン電圧を印加する。

30

【 0 0 3 4 】

これにより、画素電極 P E と容量線 C の共通電極 C E との間の液晶層 L Q に対し、画像信号相当の電圧が印加される。液晶層 L Q では、印加された電圧に応じて液晶分子が配向し、液晶層 L Q を透過する光に対する変調率が変化する。すなわち、画素電極 P E と共通電極 C E との間に電界が形成されていない状態では、液晶分子は、第 1 配向膜 2 5 及び第 2 配向膜 3 4 の配向規制力により、基板主面と略平行な面内の所定の方位に初期配向している。画素電極 P E と共通電極 C E との間にフリンジ電界が形成された状態では、液晶分子は、基板主面と略平行な面内で初期配向とは異なる方位に配向する。液晶層 L Q を透過する光に対する変調率は、このような液晶分子の配向方位によって変化する。このため、バックライト B L から出射され液晶表示パネル L P N に入射したバックライト光は、画素電極 P E - 共通電極 C E 間の電圧に依存して選択的に偏光板 P L 2 を透過する。これにより、表示面に画像信号に対応した画像が表示される。

40

【 0 0 3 5 】

本実施形態では、タッチセンシングモードの一例として、容量線 C とソース配線 S とを静電容量タッチセンシング用配線として利用している。すなわち、タッチセンシングモードでは、検出回路 2 B は、第 3 駆動回路 C D を制御して容量線 C に対して検出信号を書き

50

込む。ここでは、検出信号は、例えば交流信号である。一方で、検出回路 2 B は、第 2 駆動回路 S D を制御して各ソース配線 S をプリチャージする。容量線 C には交流の検出信号が書き込まれるため、ソース配線 S の電位が変動する。検出回路 2 B は、このときのソース配線 S の電位変動を読み取る。検出面に物体が接近または接触した場合には、容量線 C とソース配線 S との間の静電容量が変化する。このような静電容量の変化に伴って、ソース配線 S の電位変動も変化する。このため、検出回路 2 B では、ソース配線 S の電位変動の変化もしくは電流値の変化をモニタすることにより、容量線 C とソース配線 S との間の静電容量の変化、つまり、検出面への物体の接近または接触が検出される。

【 0 0 3 6 】

なお、ここでは、容量線 C に検出信号を書き込み、ソース配線 S から静電容量の変化に伴った電位変動を読み取ったが、ソース配線 S に検出信号を書き込み、容量線 C から静電容量の変化に伴った電位変動を読み取っても良い。また、タッチセンシングモードにおいて、複数本の容量線 C に同時に検出信号を書き込んで、複数本の容量線 C からなる静電容量タッチセンシング用配線のブロックを形成しても良いし、複数本のソース配線 S から同時に電位変動もしくは電流値変動を読み取り、複数本のソース配線 S からなる静電容量タッチセンシング用配線のブロックを形成してもよい。また、ここでは、静電容量タッチセンシング用配線として、容量線 C 及びソース配線 S を利用したが、この組み合わせに限られるものではなく、液晶表示パネル L P N を構成する他の配線を利用しても良いし、静電容量タッチセンシング用配線として他の配線を設けても良い。

【 0 0 3 7 】

図 4 は、図 1 に示した液晶表示パネル L P N の構成を概略的に示す平面図である。

【 0 0 3 8 】

液晶表示パネル L P N を構成するアレイ基板 A R は、対向基板 C T の端部 C T E よりも外方に延在した延在部 A R E を有している。この延在部 A R E には、駆動 I C チップ 2 やフレキシブル・プリントド・サーキット (F P C) 基板 3 などが実装されている。また、この延在部 A R E には、接地電位のパッド P D が形成されている。このパッド P D は、詳述しないが、駆動 I C チップ 2 や F P C 基板 3 などを介して接地されている。

【 0 0 3 9 】

対向基板 C T は、その外面においてアクティブエリア A C T の外側に導電膜 C D F を備えている。図示した例では、導電膜 C D F は、周辺エリア P R P において、アクティブエリア A C T を囲む枠状に形成されている。このような導電膜 C D F は、接続部材 P S T によりパッド P D と電氣的に接続されている。

【 0 0 4 0 】

図 5 は、図 4 に示した液晶表示パネル L P N のパッド P D を含む断面を概略的に示す断面図である。

【 0 0 4 1 】

アレイ基板 A R について、対向基板 C T と向かい合う内面側の構造については詳細な説明を省略するが、延在部 A R E においては、パッド P D が形成されている。アレイ基板 A R を構成する第 1 絶縁基板 2 0 の外面には、第 1 光学素子 O D 1 が接着されている。なお、第 1 光学素子 O D 1 を第 1 絶縁基板 2 0 に接着するための接着剤の図示は省略している。

【 0 0 4 2 】

対向基板 C T について、アレイ基板 A R と向かい合う内面側の構造については詳細な説明を省略するが、第 2 絶縁基板 3 0 の周辺にはアクティブエリア A C T を囲む枠状の周辺遮光層 S H D が形成されている。この周辺遮光層 S H D は、例えば、上記したブラックマトリクス B M と同一材料によって形成されている。

【 0 0 4 3 】

これらのアレイ基板 A R と対向基板 C T とはシール材 S E によって貼り合わせされており、これらの間に液晶層 L Q が保持されている。

【 0 0 4 4 】

10

20

30

40

50

第2絶縁基板30の内面30Aとは反対側の外面30Bにおいては、アクティブエリアA C Tの外側に導電膜C D Fが形成されている。この導電膜C D Fは、例えば、周辺遮光層S H Dの直上に形成されている。このような導電膜C D Fは、その表面抵抗値が例えば $10 \sim 1000 (\Omega / \square)$ 程度の範囲の材料によって形成されることが望ましく、例えば、I T OやI Z Oなどの酸化物導電材料、有機導電材料、アルミニウムなどの導電材料によって形成されている。

【0045】

導電膜C D FとパッドP Dとを接続する接続部材P S Tは、例えば、銀などの導電粒子を含む導電ペーストや、導電性シールなどによって形成されている。

【0046】

導電性接着剤A D Hは、第2光学素子O D 2を第2絶縁基板30の外面30Bに接着している。すなわち、この導電性接着剤A D Hは、外面30BにおいてアクティブエリアA C Tの全体に亘って配置され、しかも、アクティブエリアA C Tの外側に配置された導電膜C D Fに接触している。図4に示したように、導電膜C D Fが矩形枠状に形成されている場合、導電性接着剤A D Hは、導電膜C D Fと四方で接触している。このような導電性接着剤A D Hは、その表面抵抗値が例えば $1 M \sim 10 G (\Omega / \square)$ 程度の範囲の材料によって形成されることが望ましい。

【0047】

このような構成によれば、カバーガラスC Gの表面で放電が生じた際に、侵入した電荷は、導電性接着剤A D HにおいてアクティブエリアA C Tの面内に拡散し、その周囲で接触している導電膜C D Fに流れ、さらに、導電膜C D Fから接続部材P S Tを介して接地電位のパッドP Dに流れ込む。このため、液晶表示パネルL P Nへの電荷の侵入を抑制することが可能となる。

【0048】

本実施形態で説明したF F Sモードなど対向基板C T側に電極などの導電膜が形成されていない構成では、不所望な電荷が液晶表示パネルL P Nに入り込みやすい。電荷の侵入により液晶層L Qに不所望な電圧が印加されると、表示ムラとして視認されるおそれがある。

【0049】

本実施形態によれば、液晶表示パネルL P Nとその前面側に配置される第2光学素子O D 2とが導電性接着剤A D Hによって接着されているため、外部から液晶表示パネルL P Nに向かって侵入してきた電荷が導電性接着剤A D Hによってある程度シールドされる、あるいは、たとえ液晶表示パネルL P Nの内部に電荷が侵入したとしても導電性接着剤A D Hを介して放電されるため、視認される表示ムラを短時間で解消することが可能となる。

【0050】

発明者は以下の検討を行った。すなわち、本実施形態の一例として、 $10^{10} \Omega / \square$ の表面抵抗値を有する導電性接着剤A D Hを適用したサンプルと、比較例として $10^{13} \Omega / \square$ の表面抵抗値を有する非導電性の接着剤を適用したサンプルとを用意し、それぞれのサンプルについて、カバーガラスの表面で放電を生じさせ、表示ムラが解消するまでの時間を測定した。本実施形態によれば、表示ムラ解消時間は、比較例の約 $1/3$ に低減できることが確認された。

【0051】

また、本実施形態によれば、導電性接着剤A D Hは、導電膜C D Fよりも高抵抗である。すなわち、アクティブエリアA C Tにおいて静電容量の変化を利用してタッチセンシングを行う機能を備えた液晶表示パネルL P Nでは、十分な感度を維持するために、アクティブエリアA C Tを覆う導電性接着剤A D Hが高抵抗であることが望ましい。これに対して、導電膜C D Fは、導電性接着剤A D Hよりも低抵抗な材料によって形成されているため、導電性接着剤A D Hに侵入した電荷を速やかに収集し、接続部材P S Tを介してパッドP Dに放電することが可能となる。

10

20

30

40

50

【 0 0 5 2 】

このような知見から、導電性接着剤 A D H の表面抵抗値は、導電性を確保する観点からその上限値を $10\text{ G}\Omega/\square$ とし、静電容量タッチセンシング機能の感度を維持する観点からその下限値を $1\text{ M}\Omega/\square$ とした。

【 0 0 5 3 】

また、本実施形態によれば、導電膜 C D F は、アクティブエリア A C T を囲む枠状に形成されている。このため、導電性接着剤 A D H が比較的高抵抗であったとしても、アクティブエリア A C T の外側で全周に亘って比較的低抵抗な導電膜 C D F と接触しているため、導電性接着剤 A D H に侵入した電荷を速やかに導電膜 C D F に流すことが可能となる。

【 0 0 5 4 】

本実施形態では、導電膜 C D F の形状は、図 4 に示したような矩形枠状に限定されるものではない。

【 0 0 5 5 】

図 6 は、本実施形態の液晶表示装置における他の液晶表示パネルの構成を概略的に示す平面図である。

【 0 0 5 6 】

図 6 に示した例では、導電膜 C D F は、アクティブエリア A C T を囲む枠状に形成されているのに加えて、さらに、アクティブエリア A C T を横切る横断部 C D F C を含んでいる。この横断部 C D F C は、その全体が導電性接着剤 A D H によって覆われる。このため、導電性接着剤 A D H と導電膜 C D F との接触面積を拡大することが可能となり、より速やかに導電性接着剤 A D H から導電膜 C D F に電荷を逃がすことが可能となる。

【 0 0 5 7 】

このような構成においては、横断部 C D F C が画像を表示するアクティブエリア A C T と重なるため、導電膜 C D F は、透明な導電材料、例えば、ITO や IZO などの酸化物導電材料、有機導電材料によって形成される。

【 0 0 5 8 】

発明者は以下の検討を行った。すなわち、本実施形態の一例として、 $10^{10}\Omega/\square$ の表面抵抗値を有する導電性接着剤 A D H を図 4 に示したような矩形枠状に形成した第 1 構成例に相当するサンプルと、 $10^{10}\Omega/\square$ の表面抵抗値を有する導電性接着剤 A D H を図 6 に示したような矩形枠状に形成し且つ横断部 C D F C を付加した第 2 構成例に相当するサンプルとを用意し、それぞれのサンプルについて、カバーガラスの表面で放電を生じさせ、表示ムラが解消するまでの時間を測定した。第 2 構成例によれば、表示ムラ解消時間は、第 1 構成例の約 $1/3 \sim 1/7$ に低減できることが確認された。

【 0 0 5 9 】

以上説明したように、本実施形態によれば、タッチセンシング機能と外部電界に対するシールド機能とを兼ね備えた液晶表示装置を提供することができる。

【 0 0 6 0 】

なお、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これらの新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これらの実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【 符号の説明 】

【 0 0 6 1 】

L P N ... 液晶表示パネル A R ... アレイ基板 C T ... 対向基板
A C T ... アクティブエリア P X ... 画素
P E ... 画素電極 P S L ... スリット
C E ... 共通電極
L Q ... 液晶層

10

20

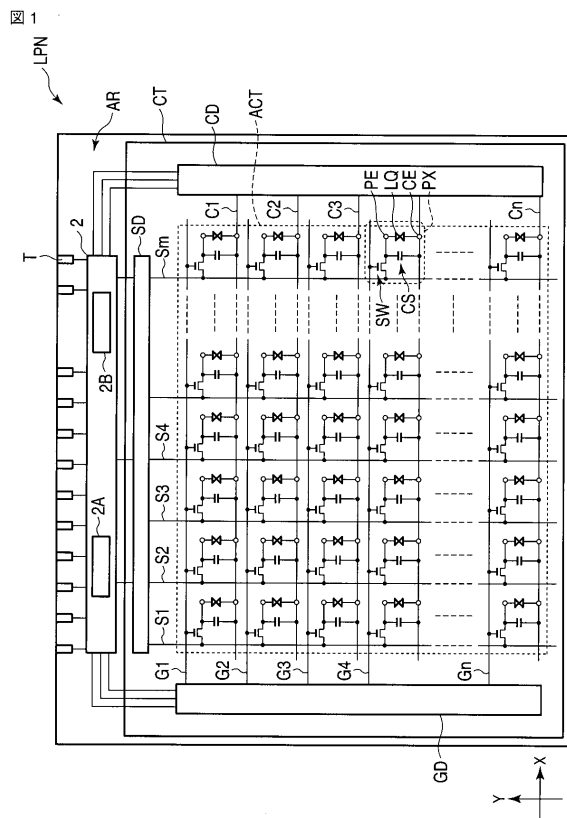
30

40

50

OD 1 ... 第 1 光学素子 OD 2 ... 第 2 光学素子
 PD ... パッド PST ... 接続部材
 CDF ... 導電膜 ADH ... 導電性接着剤

【図 1】



【図 2】

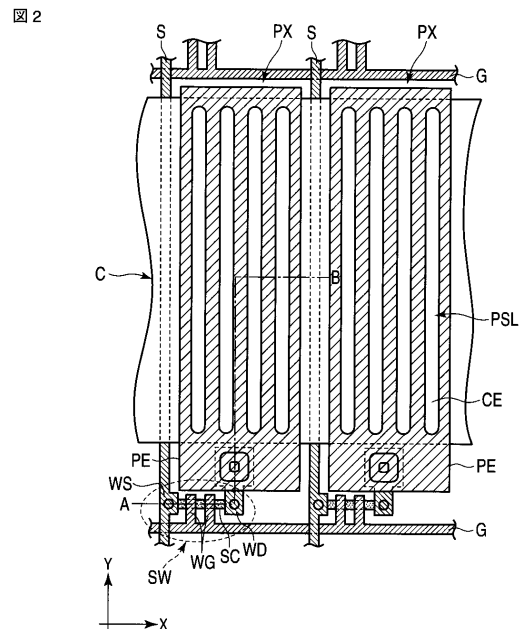


図 3

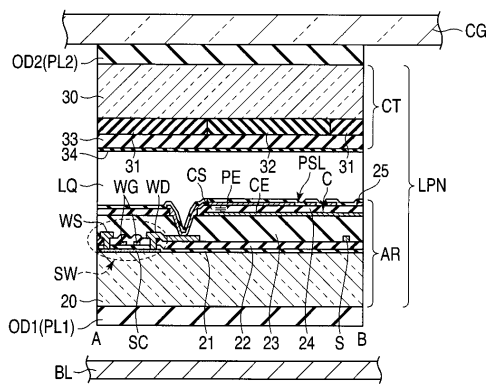


图 4

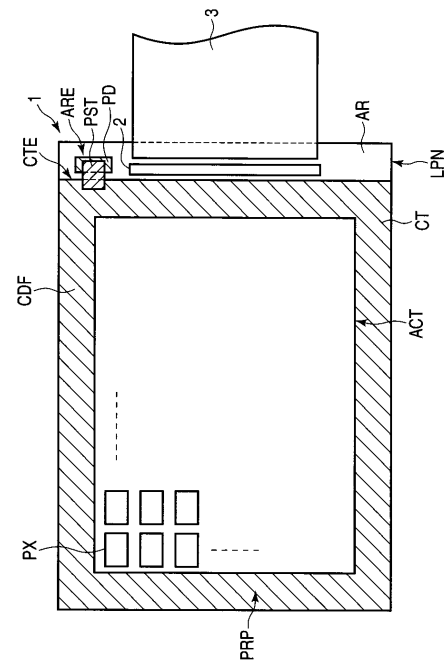


図 5

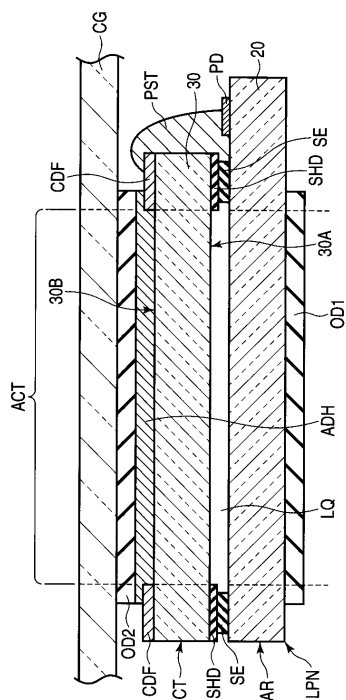
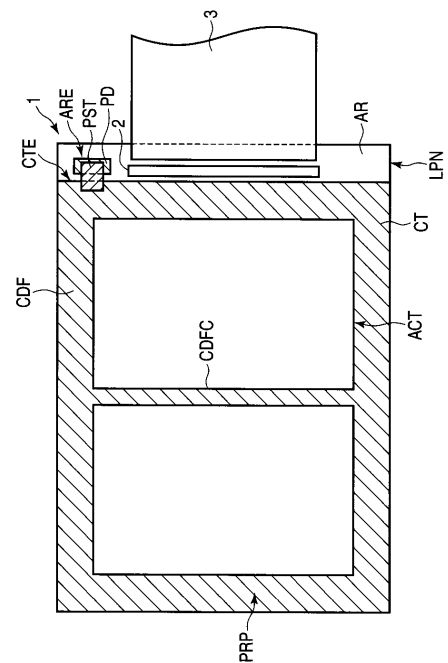


Figure 6



フロントページの続き

(74)代理人 100095441
弁理士 白根 俊郎

(74)代理人 100084618
弁理士 村松 貞男

(74)代理人 100103034
弁理士 野河 信久

(74)代理人 100119976
弁理士 幸長 保次郎

(74)代理人 100153051
弁理士 河野 直樹

(74)代理人 100140176
弁理士 砂川 克

(74)代理人 100158805
弁理士 井関 守三

(74)代理人 100124394
弁理士 佐藤 立志

(74)代理人 100112807
弁理士 岡田 貴志

(74)代理人 100111073
弁理士 堀内 美保子

(74)代理人 100134290
弁理士 竹内 将訓

(72)発明者 三本 高志
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

(72)発明者 上天 一浩
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

F ターム(参考) 2H092 GA14 GA29 GA38 GA44 GA50 GA60 GA62 JA25 JB14 JB69
JB79 KA04 NA14
2H189 AA17 DA07 FA25 HA10 JA14 LA28 LA31
5B068 AA22 BB08 BC07 CD06
5B087 CC02 CC11 CC13 CC14 CC16 CC39

[选择图]图5

