

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2012-173469
(P2012-173469A)

(43) 公開日 平成24年9月10日(2012.9.10)

(51) Int.Cl.			F I			テーマコード (参考)	
G09G	3/36	(2006.01)	G09G	3/36		2H092	
G09G	3/20	(2006.01)	G09G	3/20	624C	2H189	
G02F	1/133	(2006.01)	G09G	3/20	623R	2H193	
G02F	1/1368	(2006.01)	G09G	3/20	622G	5C006	
G02F	1/1333	(2006.01)	G09G	3/20	623C	5C080	
審査請求 有 請求項の数 6 O L (全 16 頁) 最終頁に続く							

(21) 出願番号	特願2011-34512 (P2011-34512)	(71) 出願人	302020207
(22) 出願日	平成23年2月21日 (2011. 2. 21)		株式会社ジャパンディスプレイセントラル
			埼玉県深谷市幡羅町一丁目9番地2
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100159651
			弁理士 高倉 成男
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100075672
			弁理士 峰 隆司
		最終頁に続く	

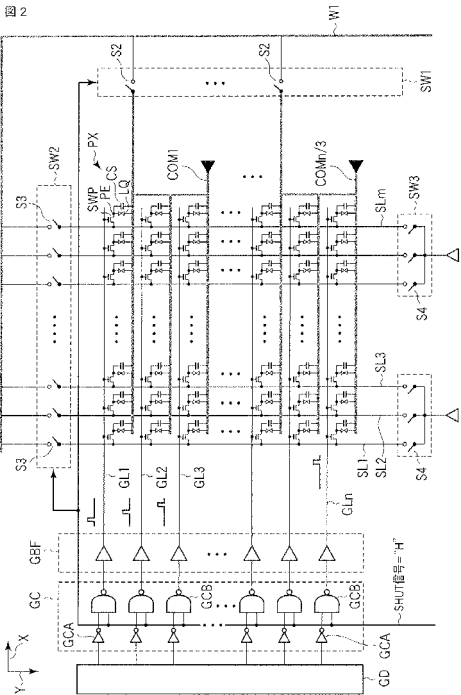
(54) 【発明の名称】 液晶表示装置及び液晶表示装置の駆動方法

(57) 【要約】

【課題】 電源がオフされた際の残像の発生を回避することができる液晶表示装置及び液晶表示装置の駆動方法を提供する。

【解決手段】 液晶表示装置は、第1基板と、第2基板と、液晶層LQと、複数の走査線GLと、複数の信号線SLと、複数の画素スイッチSWPと、複数の第1電極と、走査線駆動回路GDと、第2電極と、電圧供給配線W1と、制御機構と、第1切替え機構と、第2切替え機構と、出力タイミング切替え機構と、を備える。第1切替え機構及び第2切替え機構は、制御機構から与えられる制御信号を基に、導通状態及び非導通状態の何れかに切替え可能である。出力タイミング切替え機構は、上記制御信号を基に、画素スイッチSWPを導通状態に切替える第2走査信号を複数の走査線GLに同時に出力可能である。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

第 1 基板と、
前記第 1 基板に対向配置された第 2 基板と、
前記第 1 基板及び第 2 基板間に保持された液晶層と、
前記第 1 基板上に形成され、行方向に延在した複数の走査線と、
前記第 1 基板上に形成され、列方向に延在した複数の信号線と、
前記第 1 基板上に形成され、前記複数の走査線及び複数の信号線に電氣的に接続された複数の画素スイッチと、
前記第 1 基板上にマトリクス状に配置され、前記複数の画素スイッチに電氣的に接続された複数の第 1 電極と、
前記複数の走査線に対応付けて第 1 走査信号を順番に出力可能な走査線駆動回路と、
前記第 1 基板又は第 2 基板上に形成され、前記複数の第 1 電極との間に形成される電界を前記液晶層に印加する第 2 電極と、
共通電圧を供給可能な電圧供給配線と、
制御信号を出力可能な制御機構と、
前記第 2 電極及び電圧供給配線間に接続され、前記制御機構から与えられる前記制御信号を基に、前記第 2 電極及び電圧供給配線を導通状態及び非導通状態の何れかに切替え可能な第 1 切替え機構と、
前記複数の信号線及び電圧供給配線間に接続され、前記制御機構から与えられる前記制御信号を基に、前記複数の信号線及び電圧供給配線を導通状態及び非導通状態の何れかに切替え可能な第 2 切替え機構と、
前記複数の走査線及び走査線駆動回路間に接続され、前記走査線駆動回路から前記第 1 走査信号が入力され、前記制御機構から前記制御信号が入力され、前記制御信号を基に、前記画素スイッチを導通状態に切替える第 2 走査信号を前記複数の走査線に同時に出力可能な出力タイミング切替え機構と、を備えたことを特徴とする液晶表示装置。

【請求項 2】

電源がオフされた際、前記制御機構は前記制御信号を出力し、前記制御信号を基に、前記駆動モード切替え機構は前記第 2 走査信号を前記複数の走査線に同時に出力し、前記第 1 切替え機構は前記第 2 電極及び電圧供給配線を導通状態に切替え、前記第 2 切替え機構は前記複数の信号線及び電圧供給配線を導通状態に切替え、前記複数の第 1 電極及び第 2 電極に前記共通電圧を供給させることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

電源がオンしている間、前記制御機構は第 1 レベルの制御信号を出力し、前記第 1 レベルの制御信号を基に、前記駆動モード切替え機構は前記第 2 走査信号を前記複数の走査線に順番に出力し、前記第 1 切替え機構は前記第 2 電極及び電圧供給配線を非導通状態に切替え、前記第 2 切替え機構は前記複数の信号線及び電圧供給配線を非導通状態に切替え、
電源がオフされた際、前記制御機構は第 2 レベルの制御信号を出力し、前記第 2 レベルの制御信号を基に、前記駆動モード切替え機構は前記第 2 走査信号を前記複数の走査線に同時に出力し、前記第 1 切替え機構は前記第 2 電極及び電圧供給配線を導通状態に切替え、前記第 2 切替え機構は前記複数の信号線及び電圧供給配線を導通状態に切替え、前記複数の第 1 電極及び第 2 電極に前記共通電圧を供給させることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記複数の信号線に接続され、前記複数の信号線に映像信号を出力するかどうかを切替え可能な第 3 切替え機構をさらに備え、
前記第 1 切替え機構は、前記第 2 電極及び電圧供給配線間に接続され、前記制御信号を基に、前記第 2 電極及び電圧供給配線を導通状態及び非導通状態の何れかに切替え可能な複数の第 1 スwitching 素子を有し、
前記第 2 切替え機構は、前記複数の信号線及び電圧供給配線間に接続され、前記制御信

号を基に、前記複数の信号線及び電圧供給配線を導通状態及び非導通状態の何れかに切替え可能な複数の第2スイッチング素子を有し、

前記第3切替え機構は、前記複数の信号線に接続され、前記制御信号を基に、前記複数の信号線に映像信号を出力可能な導通状態及び非導通状態の何れかに切替え可能な複数の第3スイッチング素子を有し、

前記出力タイミング切替え機構は、前記走査線駆動回路から前記第1走査信号が入力される否定回路と、前記制御信号及び前記否定回路を通った前記第1走査信号が入力される否定論理積回路と、を有し、

電源がオンしている間、前記制御機構は第1レベルの制御信号を出力し、前記第1レベルの制御信号を基に、前記複数の第1スイッチング素子及び複数の第2スイッチング素子の全てを非導通状態に切替え、前記第2走査信号を前記複数の走査線に順番に出力させ、前記映像信号を前記複数の信号線に順次出力させ、

電源がオフされた際、前記制御機構は第2レベルの制御信号を出力し、前記第2レベルの制御信号を基に、前記複数の第1スイッチング素子及び複数の第2スイッチング素子の全てを導通状態に切替え、前記複数の第3スイッチング素子の全てを非導通状態に切替え、

前記第2走査信号を前記複数の走査線に同時に出力させることを特徴とする請求項1に記載の液晶表示装置。

【請求項5】

前記第1レベルの制御信号は、ハイレベルの制御信号であり、

前記第2レベルの制御信号は、ローレベルの制御信号であることを特徴とする請求項3又は4に記載の液晶表示装置。

【請求項6】

第1基板と、前記第1基板に対向配置された第2基板と、前記第1基板及び第2基板間に保持された液晶層と、前記第1基板上に形成され、行方向に延在した複数の走査線と、前記第1基板上に形成され、列方向に延在した複数の信号線と、前記第1基板上に形成され、前記複数の走査線及び複数の信号線に電気的に接続された複数の画素スイッチと、前記第1基板上にマトリクス状に配置され、前記複数の画素スイッチに電気的に接続された複数の第1電極と、前記複数の走査線に対応付けて第1走査信号を順番に出力可能な走査線駆動回路と、前記第1基板又は第2基板上に形成され、前記複数の第1電極との間に形成される電界を前記液晶層に印加する第2電極と、共通電圧を供給可能な電圧供給配線と、制御信号を出力可能な制御機構と、前記第2電極及び電圧供給配線間に接続され、前記制御機構から与えられる前記制御信号を基に、前記第2電極及び電圧供給配線を導通状態及び非導通状態の何れかに切替え可能な第1切替え機構と、前記複数の信号線及び電圧供給配線間に接続され、前記制御機構から与えられる前記制御信号を基に、前記複数の信号線及び電圧供給配線を導通状態及び非導通状態の何れかに切替え可能な第2切替え機構と、前記複数の走査線及び走査線駆動回路間に接続され、前記走査線駆動回路から前記第1走査信号が入力され、前記制御機構から前記制御信号が入力され、前記制御信号を基に、前記画素スイッチを導通状態に切替える第2走査信号を前記複数の走査線に同時に出力可能な出力タイミング切替え機構と、を備えた液晶表示装置の駆動方法において、

電源がオフされた際、

前記制御機構は前記制御信号を出力し、

前記制御信号を基に、前記駆動モード切替え機構は前記第2走査信号を前記複数の走査線に同時に出力し、前記第1切替え機構は前記第2電極及び電圧供給配線を導通状態に切替え、前記第2切替え機構は前記複数の信号線及び電圧供給配線を導通状態に切替え、前記複数の第1電極及び第2電極に前記共通電圧を供給させる、ことを特徴とする液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

10

20

30

40

50

本発明の実施形態は、液晶表示装置及び液晶表示装置の駆動方法に関する。

【背景技術】

【0002】

液晶表示装置は、軽量、薄型、低消費電力等の利点から注目を集めている。アクティブマトリクス型の液晶表示装置は、互いに対向する一对の基板と、この一对の基板間に挟持された液晶層と、マトリクス状に配置された複数の画素からなる表示部と、を備えている。上記一对の基板の一方は、表示部において、複数の画素が配列する行に沿って配置された走査線と、複数の画素が配列する列に沿って配置された信号線と、を備えている。液晶層に含まれる液晶分子は、液晶層に印加される電界によって、その配向状態が制御される。

10

【0003】

なかでも、一对の基板の一方にマトリクス状に配置された複数の第1電極（画素電極）と、複数の第1電極と対向する第2電極（コモン電極）とを有し、第1電極と第2電極との間に生じる横電界によって液晶層に含まれる液晶分子の配向状態を制御するIPS（In-Plane Switching）方式やFFS（Fringe Field Switching）方式の液晶表示装置は、広視野角や低消費電力などの優れた特徴を有し、テレビや携帯電話などのディスプレイ用途などに広く適用されている。

【0004】

また、とりわけ近年においては、操作性を向上させる為のユーザーインターフェースを表示面に備える要求が強くなっており、上記液晶表示装置の表示面に接触感知要素を備えた製品が市場に拡がりつつある。

20

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2004-45785号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

特許文献1の液晶表示装置において、突発的な電源断時に、対向電極（第2電極）の電位がグラウンドレベルになる前提のもとに、全画素のTFEを一斉にアクティブ状態に切替え、信号線の電位をグラウンドレベルに設定している。これにより、突発的に電源がオフした際の残像の発生を回避を図っている。

30

【0007】

ところで、液晶表示装置では、第2電極に供給される電圧と、第1電極に順次書き込まれる映像信号とにより液晶層に含まれる液晶分子の配向が制御される。第2電極は、表示面の接触による静電容量の変化を検出するための配線を兼ねる場合がある。上記のように第2電極が形成された場合、電源がオフした際に第2電極の電位はグラウンドレベルとはならない。

【0008】

電源がオフした際、各第2電極はそれぞれの時定数に応じて独立して電位が収束するため、仮に、電源がオフした際に全ての第1電極の電位を第2電極の電位と同電位にする処理をしたとしても、面内に均一な残像消去を瞬間的に実行することはできない。

40

【0009】

この発明は以上の点に鑑みなされたもので、その目的は、電源がオフされた際の残像の発生を回避することができる液晶表示装置及び液晶表示装置の駆動方法を提供することにある。

【課題を解決するための手段】

【0010】

一実施形態に係る液晶表示装置は、
第1基板と、

50

前記第 1 基板に対向配置された第 2 基板と、
前記第 1 基板及び第 2 基板間に保持された液晶層と、
前記第 1 基板上に形成され、行方向に延在した複数の走査線と、
前記第 1 基板上に形成され、列方向に延在した複数の信号線と、
前記第 1 基板上に形成され、前記複数の走査線及び複数の信号線に電氣的に接続された
複数の画素スイッチと、

前記第 1 基板上にマトリクス状に配置され、前記複数の画素スイッチに電氣的に接続さ
れた複数の第 1 電極と、

前記複数の走査線に対応付けて第 1 走査信号を順番に出力可能な走査線駆動回路と、

前記第 1 基板又は第 2 基板上に形成され、前記複数の第 1 電極との間に形成される電界
を前記液晶層に印加する第 2 電極と、

共通電圧を供給可能な電圧供給配線と、

制御信号を出力可能な制御機構と、

前記第 2 電極及び電圧供給配線間に接続され、前記制御機構から与えられる前記制御信
号を基に、前記第 2 電極及び電圧供給配線を導通状態及び非導通状態の何れかに切替え可
能な第 1 切替え機構と、

前記複数の信号線及び電圧供給配線間に接続され、前記制御機構から与えられる前記制
御信号を基に、前記複数の信号線及び電圧供給配線を導通状態及び非導通状態の何れかに
切替え可能な第 2 切替え機構と、

前記複数の走査線及び走査線駆動回路間に接続され、前記走査線駆動回路から前記第 1
走査信号が入力され、前記制御機構から前記制御信号が入力され、前記制御信号を基に、
前記画素スイッチを導通状態に切替える第 2 走査信号を前記複数の走査線に同時に出力可
能な出力タイミング切替え機構と、を備えたことを特徴としている。

【 0 0 1 1 】

また、一実施形態に係る液晶表示装置の駆動方法は、

第 1 基板と、前記第 1 基板に対向配置された第 2 基板と、前記第 1 基板及び第 2 基板間
に保持された液晶層と、前記第 1 基板上に形成され、行方向に延在した複数の走査線と、
前記第 1 基板上に形成され、列方向に延在した複数の信号線と、前記第 1 基板上に形成さ
れ、前記複数の走査線及び複数の信号線に電氣的に接続された複数の画素スイッチと、前
記第 1 基板上にマトリクス状に配置され、前記複数の画素スイッチに電氣的に接続された
複数の第 1 電極と、前記複数の走査線に対応付けて第 1 走査信号を順番に出力可能な走査
線駆動回路と、前記第 1 基板又は第 2 基板上に形成され、前記複数の第 1 電極との間に形
成される電界を前記液晶層に印加する第 2 電極と、共通電圧を供給可能な電圧供給配線と
、制御信号を出力可能な制御機構と、前記第 2 電極及び電圧供給配線間に接続され、前記
制御機構から与えられる前記制御信号を基に、前記第 2 電極及び電圧供給配線を導通状態
及び非導通状態の何れかに切替え可能な第 1 切替え機構と、前記複数の信号線及び電圧供
給配線間に接続され、前記制御機構から与えられる前記制御信号を基に、前記複数の信号
線及び電圧供給配線を導通状態及び非導通状態の何れかに切替え可能な第 2 切替え機構と
、前記複数の走査線及び走査線駆動回路間に接続され、前記走査線駆動回路から前記第 1
走査信号が入力され、前記制御機構から前記制御信号が入力され、前記制御信号を基に、
前記画素スイッチを導通状態に切替える第 2 走査信号を前記複数の走査線に同時に出力可
能な出力タイミング切替え機構と、を備えた液晶表示装置の駆動方法において、

電源がオフされた際、

前記制御機構は前記制御信号を出力し、

前記制御信号を基に、前記駆動モード切替え機構は前記第 2 走査信号を前記複数の走査
線に同時に出力し、前記第 1 切替え機構は前記第 2 電極及び電圧供給配線を導通状態に切
替え、前記第 2 切替え機構は前記複数の信号線及び電圧供給配線を導通状態に切替え、前
記複数の第 1 電極及び第 2 電極に前記共通電圧を供給させる、ことを特徴としている。

【図面の簡単な説明】

【 0 0 1 2 】

10

20

30

40

50

【図 1】図 1 は、一実施形態に係る液晶表示装置を示す平面図である。

【図 2】図 2 は、上記液晶表示装置の回路構成を示す図であり、通常駆動時の動作の一例を説明するための図である。

【図 3】図 3 は、上記液晶表示装置の 1 画素を概略的に示す平面図であり、画素電極及び共通電極の構造を概略的に示す図である。

【図 4】図 4 は、上記液晶表示装置の断面構造を概略的に示す図である。

【図 5】図 5 は、上記液晶表示装置のアレイ基板の断面構造を概略的に示す図であり、入力手段による入力動作により、共通電極に静電容量結合の強弱を生じさせようとしている状態を示す図である。

【図 6】図 6 は、上記液晶表示装置の駆動方法の一例を説明するためのタイミングチャートである。

10

【図 7】図 7 は、上記液晶表示装置の回路構成を示す図であり、オフ駆動時の動作の一例を説明するための図である。

【発明を実施するための形態】

【0013】

以下、図面を参照しながら一実施形態に係る液晶表示装置および液晶表示装置の駆動方法について詳細に説明する。本実施形態において、液晶表示装置は、入力位置情報を検出する機能を有し、一方の基板に画素電極及び共通電極を備え、これらの間に形成される横電界を利用して液晶分子をスイッチングする液晶表示モードとして、FFS (Fringe Field Switching) モードを採り、ノーマリブラックである。

20

【0014】

図 1 乃至図 5 に示すように、液晶表示装置は、アクティブマトリクスタイプの液晶表示装置であって、液晶表示パネル LPN を備えている。液晶表示パネル LPN は、第 1 基板としてのアレイ基板 AR と、第 2 基板としての対向基板 CT と、液晶層 LQ とを備えている。対向基板 CT は、アレイ基板 AR に所定の隙間を置いて対向配置されている。液晶層 LQ は、アレイ基板 AR と対向基板 CT との間に保持されている。液晶表示装置は、画像を表示する表示領域 R1 と、表示領域 R1 に重なった入力領域 R2 とを備えている。表示領域 R1 には、 $m \times n$ 個のマトリクス状に配置された複数の画素 PX が形成されている。

【0015】

アレイ基板 AR は、ガラス板や石英板などの光透過性を有する絶縁基板 20 を用いて形成されている。表示領域 R1 において、絶縁基板 20 上には、画素 PX 毎に配置された $m \times n$ 個の画素電極 PE と、各画素 PX の行方向 X にそれぞれ延在した n 本の走査線 GL (GL1 ~ GLn) と、各画素 PX の列方向 Y にそれぞれ延在した m 本の信号線 SL (SL1 ~ SLm) と、走査線 GL と信号線 SL とが交差する位置近傍に配置された $m \times n$ 個の画素スイッチ SWP と、画素電極 PE と第 2 絶縁層 14 を介して対向配置された共通電極 ET などが形成されている。この実施形態において、画素電極 PE は第 1 電極であり、共通電極 ET は第 2 電極である。

30

【0016】

画素スイッチ SWP は、スイッチング素子として薄膜トランジスタ (TFT: Thin Film Transistor) を備えている。画素スイッチ SWP のゲート電極 WG は、対応する走査線 GL に電氣的に接続されている (あるいは一体に形成されている)。画素スイッチ SWP のソース電極 WS は、対応する信号線 SL に電氣的に接続されている (あるいは一体に形成されている)。画素スイッチ SWP のドレイン電極 WD は、対応する画素電極 PE に電氣的に接続されている (あるいは一体に形成されている)。

40

【0017】

画素スイッチ SWP のゲート電極 WG にオン電圧が印加されると、ソース電極 WS とドレイン電極 WD との間が導通し、対応する信号線 SL から画素電極 PE に映像信号が供給される。画素電極 PE に印加される映像信号と共通電極 ET に印加されるコモン電圧とにより液晶容量が形成される。

【0018】

50

画素電極 P E には例えば所定の間隔を置いてスリット S T が設けられ、第 2 絶縁層 1 4 を介して配置された共通電極 E T との間に横電界が生じる。この横電界が液晶層 L Q に印加されることによって、液晶層 L Q に含まれる液晶分子の配向状態が制御される。各画素 P X は液晶容量と結合する補助容量 C S をさらに備えている。液晶容量は、液晶層 L Q に印加される電界によって液晶層に蓄えられる。補助容量 C S は、画素電極 P E と共通電極 E T との間に生じる容量である。

【 0 0 1 9 】

ここで、上記画素 P X の構成について説明する。

絶縁基板 2 0 上に、アンダーコート絶縁膜 1 が成膜されている。アンダーコート絶縁膜 1 上には、ポリシリコンからなる半導体層 S C が形成され、アンダーコート絶縁膜及び半導体層上に、ゲート絶縁膜 2 が成膜されている。ゲート絶縁膜 2 上に、走査線 G L、ゲート電極 W G 及び第 1 電極 3 が配設されている。ゲート電極 W G は、ゲート絶縁膜 2 を介して半導体層 S C に対向している。

10

【 0 0 2 0 】

ゲート絶縁膜 2、走査線 G L、ゲート電極 W G 及び第 1 電極 3 上に、層間絶縁膜 6 が形成されている。層間絶縁膜 6 は、パシベーション膜の機能を有する第 1 層間絶縁膜 4 及び第 2 層間絶縁膜 5 が積層して形成されている。第 1 層間絶縁膜 4 及び第 2 層間絶縁膜 5 は、ゲート絶縁膜 2 上に順に成膜されている。

【 0 0 2 1 】

層間絶縁膜 6 上には、信号線 S L、ソース電極 W S、ドレイン電極 W D 及び第 2 電極 7 が形成されている。ソース電極 W S は、ゲート絶縁膜 2 及び層間絶縁膜 6 に形成されたコンタクトホールを通して半導体層 S C のソース領域 R S に電氣的に接続されている。ドレイン電極 W D は、ゲート絶縁膜 2 及び層間絶縁膜 6 に形成されたコンタクトホールを通して半導体層 S C のドレイン領域 R D に電氣的に接続されている。

20

【 0 0 2 2 】

第 2 電極 7 は、ゲート絶縁膜 2 及び層間絶縁膜 6 に形成されたコンタクトホールを通して第 1 電極 3 に電氣的に接続されている。なお、第 1 電極 3 及び第 2 電極 7 は、後述するコモン配線 C O M を形成している。

【 0 0 2 3 】

層間絶縁膜 6、画素スイッチ S W P、信号線 S L 及び第 2 電極 7 上には、第 1 絶縁層 1 1 が形成されている。第 1 絶縁層 1 1 は、ドレイン電極 W D に重なったコンタクトホール 1 1 h 及び第 2 電極 7 に重なったコンタクトホールを有している。

30

【 0 0 2 4 】

第 1 絶縁層 1 1 上には、I T O (インジウム・ティン・オキサイド) 等の透明な導電材料により共通電極 E T が形成されている。共通電極 E T はマトリクス状に設けられている。共通電極 E T は、コンタクトホールを通して第 2 電極 7 に電氣的に接続されている。第 1 絶縁層 1 1 及び共通電極 E T 上には、第 2 絶縁層 1 4 が形成されている。第 2 絶縁層 1 4 は、ドレイン電極 W D に重なった他のコンタクトホール 1 4 h を有している。

【 0 0 2 5 】

第 2 絶縁層 1 4 上には、I T O 等の透明な導電材料により画素電極 P E が形成されている。画素電極 P E は、マトリクス状に設けられている。画素電極 P E は、共通電極 E T と対向し、コンタクトホール 1 4 h を通ってドレイン電極 W D に電氣的に接続されている。第 2 絶縁層 1 4 及び画素電極 P E 上には、配向膜 2 2 が成膜されている。配向膜 2 2 は、アレイ基板 A R の液晶層 L Q に接触する面に配置されている。

40

【 0 0 2 6 】

一方、対向基板 C T は、ガラス板や石英板などの光透過性を有する絶縁基板 3 0 を用いて形成されている。特に、カラー表示タイプの液晶表示装置においては、対向基板 C T は、絶縁基板 3 0 上に、各画素 P X を区画するブラックマトリクス 3 2、ブラックマトリクス 3 2 によって囲まれた各画素に配置されたカラーフィルタ層 3 4 などを備えている。また、対向基板 C T は、さらに、外部電界の影響を緩和するためのシールド電極や、カラー

50

フィルタ層 3 4 の表面の凹凸を平坦化するように比較的厚い膜厚で配置されたオーバコート層などを備えて構成してもよい。

【 0 0 2 7 】

ブラックマトリクス 3 2 は、絶縁基板 3 0 上において、アレイ基板 A R に設けられた走査線 G L や信号線 S L、さらには画素スイッチ S W P などの配線部に対向するように配置されている。カラーフィルタ層 3 4 は、互いに異なる複数の色、例えば赤色、緑色、青色といった 3 原色にそれぞれ着色された着色樹脂によって形成されている。赤色着色樹脂、青色着色樹脂、及び緑色着色樹脂は、それぞれ赤色画素、青色画素、及び緑色画素に対応して配置されている。対向基板 C T の液晶層 L Q に接触する面には、配向膜 3 6 が配置されている。

10

【 0 0 2 8 】

上記アレイ基板 A R と対向基板 C T とをそれぞれの配向膜 2 2 及び配向膜 3 6 が対向するように配置したとき、両者の間に配置された図示しないスペーサにより、所定のギャップが形成される。アレイ基板 A R 及び対向基板 C T の周縁部同士は、シール材 5 1 により接合されている。液晶層 L Q は、アレイ基板 A R、対向基板 C T 及びシール材 5 1 で囲まれたスペースに封入された液晶組成物によって形成されている。シール材 5 1 の一部に形成された液晶注入口 5 2 は封止材 5 3 で封止されている。

【 0 0 2 9 】

さらに、液晶表示装置は、液晶表示パネル L P N の一方の外面（すなわちアレイ基板 A R の液晶層 L Q と接する面とは反対の外面）に設けられた光学素子 O D 1 と、液晶表示パネル L P N の他方の外面（すなわち対向基板 C T の液晶層 L Q と接する面とは反対の外面）に設けられた光学素子 O D 2 とを備えている。これらの光学素子 O D 1 及び O D 2 は、それぞれ偏光板を含み、例えば、液晶層 L Q に電圧が印加されていない状態において液晶表示パネル L P N の透過率が最低となる（つまり黒を表示する）ノーマリーブラックモードを実現している。

20

【 0 0 3 0 】

このような構成により、液晶表示パネル L P N に対してアレイ基板 A R 側に配置されたバックライトユニットからのバックライトを液晶表示パネル L P N で選択的に透過し、画像を表示する。画素電極 P E に形成されたスリット S T は、概ね行方向 X に沿って延在しており、しかも、行方向 X に対して鋭角に交差するように形成されている。また、複数のスリット S T は、列方向 Y に互いに隙間を置いて並んでいる。

30

【 0 0 3 1 】

具体的には、1つの画素電極 P E は、少なくとも 2 方向に延在するスリットを有しており、例えば、第 1 方向に長軸 A X 1 を有する複数のスリット S T 1 と、第 1 方向とは異なる第 2 方向に長軸 A X 2 を有する複数のスリット S T 2 とを有している。長軸 A X 1 は、行方向 X に対して 7 度程度の角度 $\theta 1$ をなすように傾いている。また、長軸 A X 2 は、行方向 X に対して 7 度程度の角度 $\theta 2$ をなすように傾いている。つまり、これらの長軸 A X 1 及び A X 2 は、行方向 X に対して略線対称となるように配置されている。複数のスリット S T 1 は、互いに平行に配置されている。複数のスリット S T 2 は、互いに平行に配置されている。なお、配向膜 2 2 及び配向膜 3 6 のラビング方向は、行方向 X と平行に設定されている。

40

【 0 0 3 2 】

このような構成において、画素電極 P E と共通電極 E T との間に電界が形成されていない場合には、液晶層 L Q に含まれる液晶分子は、配向膜 2 2 及び配向膜 3 6 による規制力によって、ラビング方向に平行に配向されている。この状態では、バックライトは、液晶表示パネル L P N を透過した後、光学素子 O D 2 に含まれる偏光板に吸収される（つまり、黒表示となる）。

【 0 0 3 3 】

一方、画素電極 P E と共通電極 E T との間に電位差が形成された場合、スリット S T を介して、スリット S T のエッジに対して直交する方向に電界 E が形成される。このような

50

電界 E により、液晶分子がスイッチングされる（つまり、液晶分子は電界 E と平行な方向に配向するように駆動される）。このとき、スリット S T 1 付近においては左回り（反時計回り）に液晶分子が回転し、スリット S T 2 付近においては右回り（時計回り）に液晶分子が回転する。この状態では、バックライトは、液晶表示パネル L P N を透過した際に液晶分子の複屈折の影響を受けて変調され、その少なくとも一部の成分が光学素子 O D 2 に含まれる偏光板を透過する（つまり、白表示となる）。

【 0 0 3 4 】

上記液晶表示装置は、さらに複数のコモン配線 C O M と、電圧供給配線 W 1 と、図示しない制御機構としての制御回路と、第 1 切替え機構としての第 1 スwitching 回路 S W 1 と、第 2 切替え機構としての第 2 スwitching 回路 S W 2 と、第 3 切替え機構としての第 3 スwitching 回路 S W 3 と、出力タイミング切替え機構としてのゲートオープン回路 G C と、ゲートバッファ回路 G B F と、走査線駆動回路 G D と、を備えている。

10

【 0 0 3 5 】

複数のコモン配線 C O M (C O M 1 ~ C O M n / 3) は、絶縁基板 2 0 上に、それぞれ電氣的に独立して形成されている。ここでは、各コモン配線 C O M は、3 行の複数の画素 P X の複数の共通電極 E T に接続されている。コモン配線 C O M は、共通電極 E T とともに、入力手段 6 0 での表示面への入力（接触）による静電容量の変化を検出するための配線を兼ねている。この実施形態において、表示面は光学素子 O D 1 の表面である。

【 0 0 3 6 】

電圧供給配線 W 1 は、表示領域 R 1 の外側の絶縁基板 2 0 上に形成されている。電圧供給配線 W 1 には D C の共通電圧が印加されるため、電圧供給配線 W 1 は外部に共通電圧を供給可能である。

20

制御回路は、S H U T 信号（制御信号）を出力し、通常駆動と電源オフ駆動とを切替える駆動切替手段として機能する。

【 0 0 3 7 】

第 1 スwitching 回路 S W 1 は、複数のコモン配線 C O M の一端部及び電圧供給配線 W 1 間に接続された複数の第 1 スwitching 素子 S 2 を有している。第 1 スwitching 素子 S 2 は、制御回路から出力される S H U T 信号を基に、コモン配線 C O M 及び電圧供給配線 W 1 を導通状態及び非導通状態の何れかに切替え可能である。

【 0 0 3 8 】

第 2 スwitching 回路 S W 2 は、複数の信号線 S L の一端部及び電圧供給配線 W 1 間に接続された複数の第 2 スwitching 素子 S 3 を有している。第 2 スwitching 素子 S 3 は、制御回路から出力される S H U T 信号を基に、信号線 S L 及び電圧供給配線 W 1 を導通状態及び非導通状態の何れかに切替える。

30

【 0 0 3 9 】

第 3 スwitching 回路 S W 3 は、複数の信号線 S L の他端部及び信号線駆動回路 4 0 間に接続された複数の第 3 スwitching 素子 S 4 を有している。第 3 スwitching 素子 S 4 は、制御回路から出力される S H U T 信号を基に、信号線 S L に映像信号を出力可能な導通状態及び非導通状態の何れかに切替え可能である。

【 0 0 4 0 】

複数の走査線 G L の一端は、ゲートオープン回路 G C とゲートバッファ回路 G B F を介して走査線駆動回路 G D に接続されている。走査線駆動回路 G D は、複数の走査線 G L に対応付けて第 1 走査信号を順番に出力可能である。

40

【 0 0 4 1 】

ゲートオープン回路 G C は、ゲートバッファ回路 G B F 及び走査線駆動回路 G D 間に接続されている。ゲートオープン回路 G C は、走査線駆動回路 G D から第 1 走査信号が入力される否定回路としての N O T 回路 G C A と、制御回路から出力される S H U T 信号及び N O T 回路 G C A を通った第 1 走査信号が入力される否定論理積回路としての N A N D 回路 G C B と、を備えている。

【 0 0 4 2 】

50

ゲートオープン回路 G C は、N A N D 回路 G C B から画素スイッチ S W P を導通状態に切替える第 2 走査信号を出力する。ゲートオープン回路 G C は、走査線駆動回路 G D から入力される第 1 走査信号及び制御回路から入力される S H U T 信号を基に、第 2 走査信号を出力するタイミングを切替えている。第 2 走査信号は、ゲートバッファ回路 G B F のバッファに供給され、バッファを介して走査線 G L に出力される。

【 0 0 4 3 】

図 2 に示すように、電源がオンし、画素電極 P E に映像信号を供給する通常表示駆動を行っている間、制御回路は、第 1 レベルであるハイ (H) レベルの S H U T 信号を出力する。この表示期間において、複数のコモン配線 C O M には、それぞれ共通である D C のコモン電圧が供給される。また、表示面の接触 (入力位置情報) を検出する期間においては、複数のコモン配線 C O M には、それぞれ独立した検出信号が供給される。

10

【 0 0 4 4 】

なお、1 フレームの中で、液晶表示の書き換えは通常の液晶表示装置と同様に順次行スキャンにおいて行い、表示面の接触の検出は垂直ブランキング期間において行うことで、画像の表示と、表示面の接触の検出とを、両立させることができる。表示面の接触の検出は、入力手段 6 0 による入力動作に応じて共通電極 E T (第 1 電極) に生じる静電容量結合の強弱に起因した情報を検出することにより行われる。

【 0 0 4 5 】

詳しくは、第 1 スイッチング回路 S W 1 の複数の第 1 スイッチング素子 S 2 及び第 2 スイッチング回路 S W 2 の複数の第 2 スイッチング素子 S 3 は、H レベルの S H U T 信号により全て非導通状態 (オフ) に切替えられる。N A N D 回路 G C B には、第 1 走査信号及び H レベルの S H U T 信号が入力されるため、N A N D 回路 G C B は、第 1 走査信号と同様のタイミングで第 2 走査信号を出力する。これにより、第 2 走査信号はゲートバッファ回路 G B F を介して走査線 G L に出力される。

20

そして、図 6 に示すように、走査線 G L が一水平期間毎に順番に駆動される。

【 0 0 4 6 】

第 3 スイッチング回路 S W 3 の複数の第 3 スイッチング素子 S 4 は、1 水平期間において順次オンされて、信号線駆動回路 4 0 の 1 つの出力端子から出力された映像信号を 3 つの信号線 S L に供給する。信号線 S L に供給された映像信号は、画素スイッチ S W P を介して画素電極 P E に供給される。画素電極 P E に充電される電位の極性を、D C のコモン電圧に対し、1 フレーム毎に正負交互に入れ替えることにより、液晶の交流駆動が可能である。

30

【 0 0 4 7 】

図 6 及び図 7 に示すように、電源がオフされ、液晶表示装置がオフ駆動を行う際、制御回路は、オフ駆動を開始し、第 2 レベルであるロー (L) レベルの S H U T 信号を出力する。制御回路は、電源がオフされたタイミング T 1 からオフ駆動を開始し、例えば所定時間が経過したタイミング T 2 で制御回路への電源供給ライン (図示せず) に挿入されたスイッチをオフする。なお、通常駆動時には、電源供給ラインには電源電圧 V D D が供給されている。

【 0 0 4 8 】

第 1 スイッチング回路 S W 1 の複数の第 1 スイッチング素子 S 2 及び第 2 スイッチング回路 S W 2 の複数の第 2 スイッチング素子 S 3 は、L レベルの S H U T 信号により全て導通状態 (オン) に切替えられる。第 3 スイッチング回路 S W 3 のスイッチング素子 S 4 は、S H U T 信号により全てオフされる。第 3 スイッチング回路 S W 3 の複数の第 3 スイッチング素子 S 4 は、L レベルの S H U T 信号により全て非導通状態 (オフ) に切替えられる。従って、電圧供給配線 W 1 に導通状態となった全てのコモン配線 C O M 及び信号線 S L には、電圧供給配線 W 1 から共通電圧が供給される。

40

【 0 0 4 9 】

N A N D 回路 G C B には、L レベルの S H U T 信号が入力されるため、N A N D 回路 G C B は、ゲートバッファ回路 G B F を介し、全ての走査線 G L に第 2 走査信号を同時に出力する。

50

力する。これにより、全ての画素スイッチ S W P が一斉に導通状態（オン）に切替えられる。

【 0 0 5 0 】

従って、全ての画素電極 P E 及び全ての共通電極 E T には、同一の共通電圧が供給される。画素電極 P E の電位及び共通電極 E T の電位は同じ値となるため、液晶分子の配向状態を制御するための画素電極 P E 及び共通電極 E T の電位差の値はゼロとなり、表示部は黒表示状態となる。

【 0 0 5 1 】

上記のように構成された一実施形態に係る液晶表示装置および液晶表示装置の駆動方法によれば、液晶表示装置がオフ駆動を行うと、黒表示に対応する信号を複数の画素電極 P E に一斉に供給することができ、画素電極 P E の充電に要する時間（タイミング T 1 からタイミング T 2 までの時間）を短縮することができる。また、複数のコモン配線 C O M は、それぞれが電氣的に独立した配線であるが、これらの全てに第 1 スイッチング回路 S W 1 によって共通電圧が供給されるため、電源電圧 V D D の供給がオフされた後における全てのコモン配線 C O M の放電時間が略等しくなる。

10

【 0 0 5 2 】

そのため、電源電圧 V D D がオフされる前に黒表示に対応する信号の書き込みが完了し、電源電圧 V D D の供給がオフされた後に残像が表示されることが無くなる。さらに、液晶表示装置の電源が突発的にオフされた場合であっても、電源供給ラインからの電源電圧 V D D の供給がオフされる前に画素電極 P E および共通電極 E T への信号書き込みを終了

20

【 0 0 5 3 】

このため、突発的に電源がオフされた場合であっても、第 2 電極の電位の前提を考慮すること無しに、残像なく黒表示を行うことができる。

上記したことから、電源がオフされた際の残像の発生を回避することができる液晶表示装置及び液晶表示装置の駆動方法を得ることができる。

【 0 0 5 4 】

なお、この発明は上記実施の形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化可能である。また、上記実施の形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。

30

【 0 0 5 5 】

本発明の液晶表示装置及び液晶表示装置の駆動方法は、上述した実施形態の液晶表示装置及び液晶表示装置の駆動方法に限らず、各種の液晶表示装置及び液晶表示装置の駆動方法に適用可能である。

【 0 0 5 6 】

例えば、上記実施形態に係る液晶表示装置は F F S 方式の液晶表示装置であったが、コモン電圧を D C として、画素電極 P E の電位をフレーム毎に変化させることにより液晶層 L Q に印加する電位の極性を反転させる液晶表示装置であってもよい。

【 0 0 5 7 】

第 2 電極は、共通電極 E T に限らず、種々変形可能であり、対向基板 C T に形成されていてもよく、複数の第 1 電極（画素電極 P E ）との間に形成される電界を液晶層 L Q に印加することができるものであればよい。

40

【 0 0 5 8 】

制御機構は、上記制御回路に限らず、種々変形可能であり、制御信号を出力可能であればよい。例えば、制御機構は、電源装置（電池パック）用のソケットであってもよい。この場合、電源装置がソケットから取り外された際、ソケットは、制御信号を出力するように形成されていればよい。

液晶表示装置は、ノーマリブラックに限らず、ノーマリホワイトであってもよい。

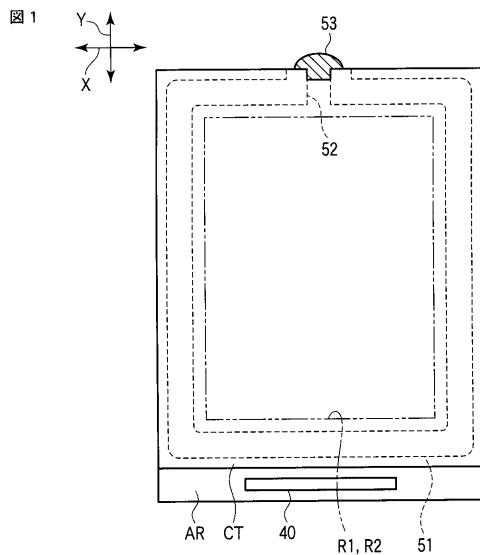
【 符号の説明 】

50

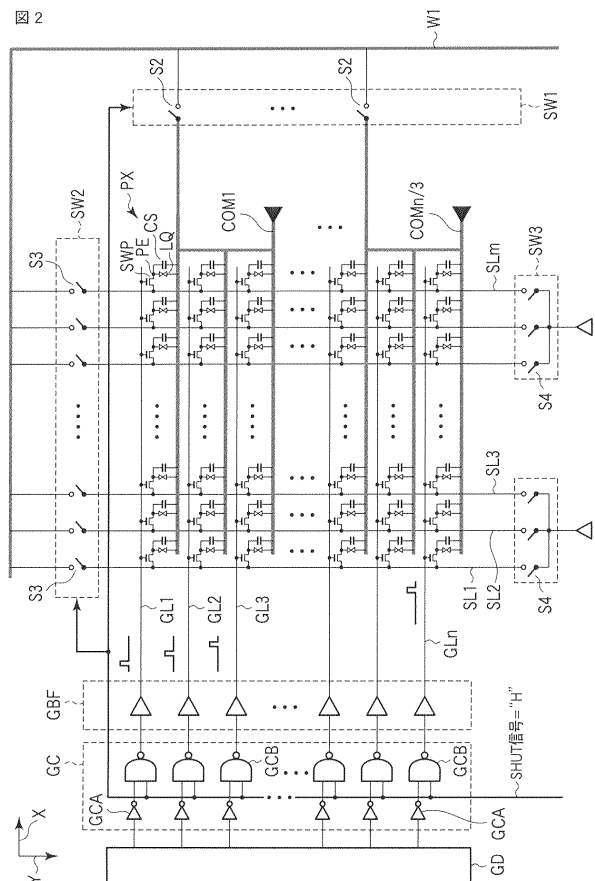
【 0 0 5 9 】

2 0 ... 絶縁基板、3 0 ... 絶縁基板、4 0 ... 信号線駆動回路、6 0 ... 入力手段、L P N ... 液晶表示パネル、A R ... アレイ基板、C T ... 対向基板、L Q ... 液晶層、R 1 ... 表示領域、R 2 ... 入力領域、P X ... 画素、G L ... 走査線、S L ... 信号線、C O M ... コモン配線、S W P ... 画素スイッチ、P E ... 画素電極、E T ... 共通電極、C S ... 補助容量、W 1 ... 電圧供給配線、S W 1 ... 第 1 スイッチング回路、S W 2 ... 第 2 スイッチング回路、S W 3 ... 第 3 スイッチング回路 S 2 ... 第 1 スイッチング素子、S 3 ... 第 2 スイッチング素子、S 4 ... 第 3 スイッチング素子、G D ... 走査線駆動回路、G C ... ゲートオープン回路、G C A ... N O T 回路、G C B ... N A N D 回路、X ... 行方向、Y ... 列方向。

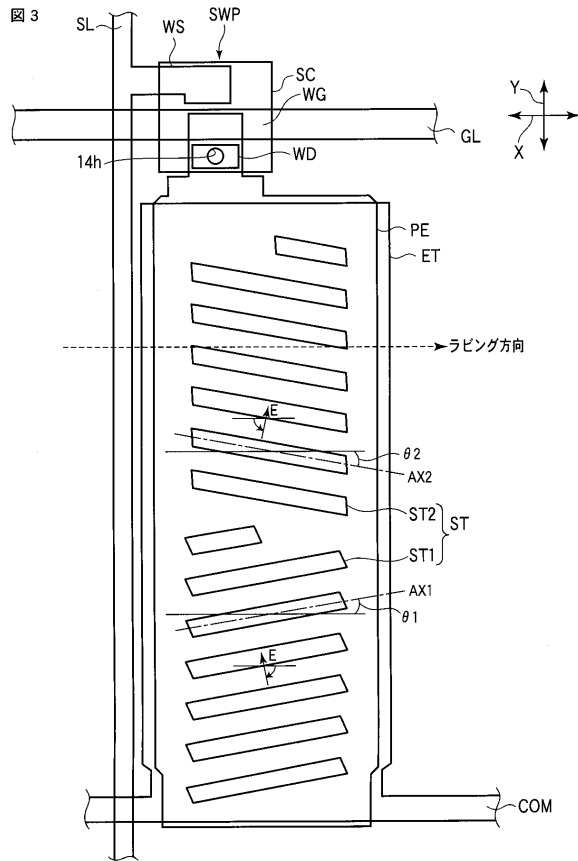
【 図 1 】



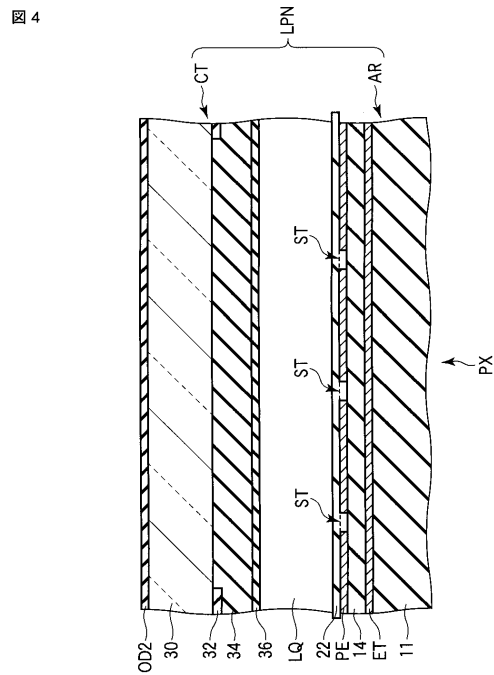
【 図 2 】



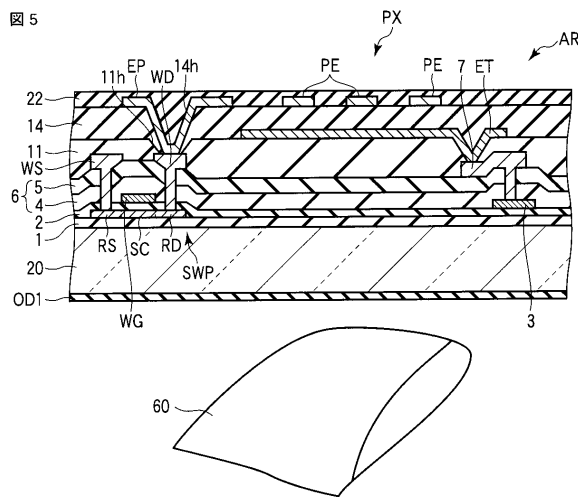
【図 3】



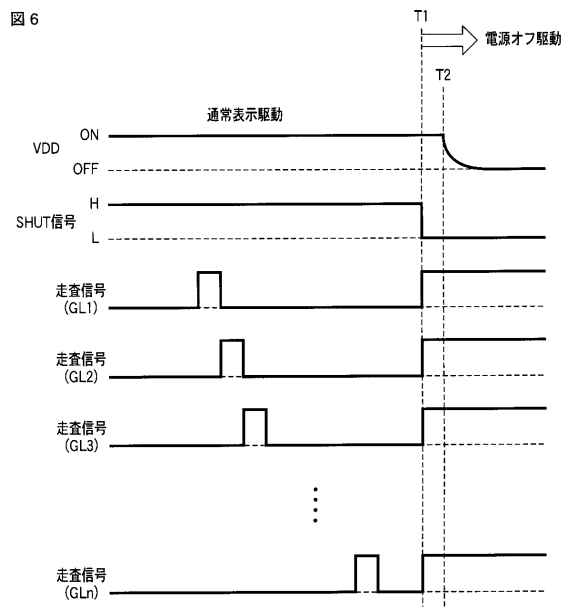
【図 4】



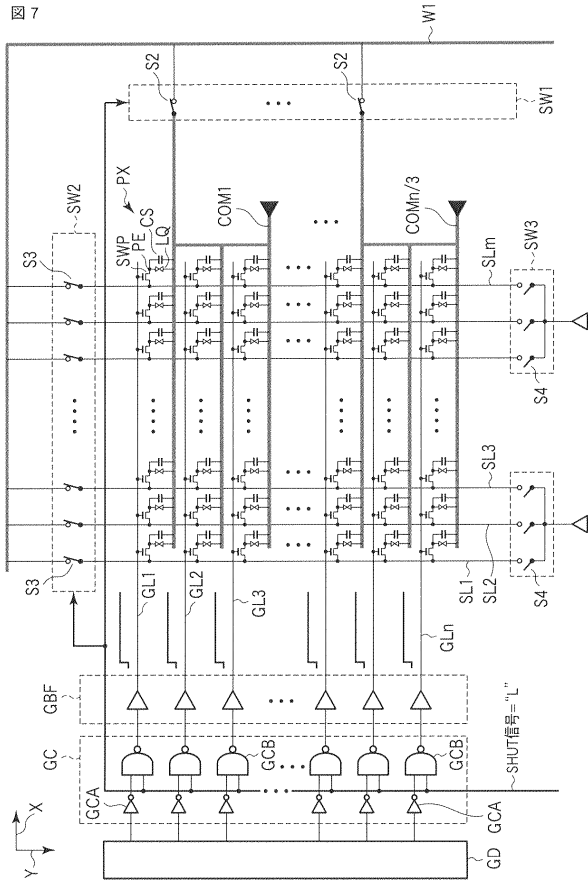
【図 5】



【図 6】



【図 7】



フロントページの続き

(51) Int.Cl. F I テーマコード (参考)

G 0 9 G 3/20 6 2 2 C
 G 0 9 G 3/20 6 2 3 D
 G 0 9 G 3/20 6 2 2 D
 G 0 9 G 3/20 6 2 4 E
 G 0 9 G 3/20 6 2 4 D
 G 0 9 G 3/20 6 7 0 D
 G 0 9 G 3/20 6 1 2 G
 G 0 9 G 3/20 6 2 1 K
 G 0 2 F 1/133 5 5 0
 G 0 2 F 1/1368
 G 0 2 F 1/1333

(74)代理人 100095441
 弁理士 白根 俊郎
 (74)代理人 100084618
 弁理士 村松 貞男
 (74)代理人 100103034
 弁理士 野河 信久
 (74)代理人 100119976
 弁理士 幸長 保次郎
 (74)代理人 100153051
 弁理士 河野 直樹
 (74)代理人 100140176
 弁理士 砂川 克
 (74)代理人 100158805
 弁理士 井関 守三
 (74)代理人 100124394
 弁理士 佐藤 立志
 (74)代理人 100112807
 弁理士 岡田 貴志
 (74)代理人 100111073
 弁理士 堀内 美保子
 (74)代理人 100134290
 弁理士 竹内 将訓

(72)発明者 原田 賢治
 埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内
 (72)発明者 藤本 貴光
 埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内
 (72)発明者 大沼 高裕
 埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

F ターム(参考) 2H092 GA13 JA24 JA28 JA34 JA37 JA41 JB05 JB22 JB31 NA25
 PA06
 2H189 AA14 LA28 LA31
 2H193 ZA04 ZA09 ZC25 ZD02 ZD12 ZD23 ZE38 ZF21 ZF23 ZF31
 ZJ02 ZJ14 ZP03 ZQ16
 5C006 AA01 AA16 AA22 AC11 AC21 AC23 AC24 AC25 AC28 AF33
 AF42 AF43 AF51 AF53 AF64 AF67 AF71 AF73 BB16 BC03

	BC11	BC20	BC22	BC23	BF24	BF25	BF26	BF27	BF42	BF45
	EC02	FA12	FA16	FA26	FA31	FA34	FA38	FA42		
5C080	AA10	BB05	CC03	DD05	DD08	DD12	DD14	DD17	DD23	DD25
	DD29	EE25	EE26	FF03	FF11	GG06	GG08	JJ02	JJ03	JJ04
	JJ06	KK07	KK43							

专利名称(译)	液晶显示装置和液晶显示装置的驱动方法		
公开(公告)号	JP2012173469A	公开(公告)日	2012-09-10
申请号	JP2011034512	申请日	2011-02-21
申请(专利权)人(译)	有限公司日本展示中心		
[标]发明人	原田賢治 藤本貴光 大沼高裕		
发明人	原田 賢治 藤本 貴光 大沼 高裕		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 G02F1/1368 G02F1/1333		
CPC分类号	G09G3/3655 G09G3/3614 G09G3/3677 G09G3/3688 G09G2300/0434 G09G2310/0297 G09G2310/063		
FI分类号	G09G3/36 G09G3/20.624.C G09G3/20.623.R G09G3/20.622.G G09G3/20.623.C G09G3/20.622.C G09G3/20.623.D G09G3/20.622.D G09G3/20.624.E G09G3/20.624.D G09G3/20.670.D G09G3/20.612.G G09G3/20.621.K G02F1/133.550 G02F1/1368 G02F1/1333		
F-TERM分类号	2H092/GA13 2H092/JA24 2H092/JA28 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JB05 2H092/JB22 2H092/JB31 2H092/NA25 2H092/PA06 2H189/AA14 2H189/LA28 2H189/LA31 2H193/ZA04 2H193/ZA09 2H193/ZC25 2H193/ZD02 2H193/ZD12 2H193/ZD23 2H193/ZE38 2H193/ZF21 2H193/ZF23 2H193/ZF31 2H193/ZJ02 2H193/ZJ14 2H193/ZP03 2H193/ZQ16 5C006/AA01 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC21 5C006/AC23 5C006/AC24 5C006/AC25 5C006/AC28 5C006/AF33 5C006/AF42 5C006/AF43 5C006/AF51 5C006/AF53 5C006/AF64 5C006/AF67 5C006/AF71 5C006/AF73 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BC20 5C006/BC22 5C006/BC23 5C006/BF24 5C006/BF25 5C006/BF26 5C006/BF27 5C006/BF42 5C006/BF45 5C006/EC02 5C006/FA12 5C006/FA16 5C006/FA26 5C006/FA31 5C006/FA34 5C006/FA38 5C006/FA42 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD08 5C080/DD12 5C080/DD14 5C080/DD17 5C080/DD23 5C080/DD25 5C080/DD29 5C080/EE25 5C080/EE26 5C080/FF03 5C080/FF11 5C080/GG06 5C080/GG08 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK43 2H192/AA24 2H192/BB13 2H192/BB53 2H192/CB02 2H192/CC04 2H192/EA22 2H192/EA43 2H192/FA46 2H192/FB03 2H192/FB09 2H192/GA01 2H192/GD61 2H192/JA32		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置及其驱动方法，其中可以避免在电源关闭时出现残留图像。解决方案：液晶显示装置包括第一基板，第二基板，液晶层LQ，多条扫描线GL，多条信号线SL，多个像素开关SWP，多个第一电极，a扫描线驱动电路GD，第二电极，电压供应线W1，控制机构，第一切换机构，第二切换机构和输出定时切换机构。基于从控制机构给出的控制信号，第一切换机构和第二切换机构中的每一个可以切换到导电状态或非导电状态。输出定时切换机构可以基于控制信号将像素开关SWP切换到导通状态的第二扫描信号同时输出到扫描线GL。

