

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-107730

(P2011-107730A)

(43) 公開日 平成23年6月2日(2011.6.2)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	5C006
G09G 3/20 (2006.01)	G09G 3/20 621B	5C080
	G09G 3/20 622C	
	G09G 3/20 621L	
	G09G 3/20 622E	
審査請求 有 請求項の数 6 O L (全 14 頁) 最終頁に続く		

(21) 出願番号	特願2011-47546 (P2011-47546)	(71) 出願人	501426046
(22) 出願日	平成23年3月4日 (2011.3.4)		エルジー ディスプレイ カンパニー リ
(62) 分割の表示	特願2006-304674 (P2006-304674)		ミテッド
	の分割		大韓民国 ソウル, ヨンドゥンポーク, ヨ
原出願日	平成18年11月10日 (2006.11.10)		イドードン 20
(31) 優先権主張番号	10-2006-0049819	(74) 代理人	100094112
(32) 優先日	平成18年6月2日 (2006.6.2)		弁理士 岡部 譲
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100064447
			弁理士 岡部 正夫
		(74) 代理人	100104352
			弁理士 朝日 伸光
		(72) 発明者	朴 鍾 振
			大韓民国 京畿道 安養市 東安区 飛山
			1洞 459-1番地 三星 レミアン
			アパート 141-701号
			最終頁に続く

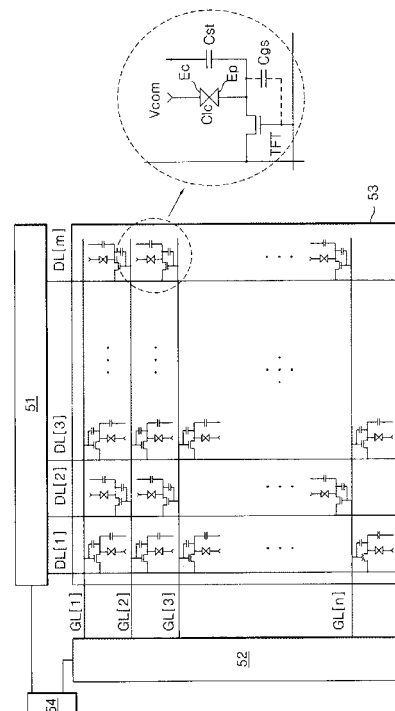
(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【要約】

【課題】本発明は、反転駆動方式において、正極性駆動時のフィードスルー電圧と負極性駆動時のフィードスルー電圧との間の電圧差を減少させること。

【解決手段】液晶表示装置は、水平に隣接する前記液晶セルに対して同一な極性を有し、垂直に隣接する前記液晶セルに対して、互いに反対極性を有するデータを前記データラインに供給するデータ駆動回路及び前記データの極性により、互いに異なるスイング幅を有するスキャン信号を前記ゲートラインに供給するゲート駆動回路を備え、スイッチ素子は、第1液晶セルを駆動するための複数の第1スイッチ素子、第1液晶セルと水平に隣接する第2液晶セルを駆動し、第1スイッチ素子と交互に配置される複数の第2スイッチ素子を含み、第1スイッチ素子は $n-1$ (n は、2以上の正の整数) 番目のゲートラインに接続され、第2スイッチ素子は n 番目のゲートラインに接続される。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

複数のデータライン；前記データラインと交差する複数のゲートライン；前記データラインと前記ゲートラインにより定義される画素領域に配置される複数の液晶セル；前記データラインと前記ゲートラインとの間に配置され、前記液晶セルのそれぞれを駆動する複数のスイッチ素子；水平に隣接する前記液晶セルに対して同一な極性を有し、垂直に隣接する前記液晶セルに対して、互いに反対極性を有するデータを前記データラインに供給するデータ駆動回路；及び前記データの極性によって、互いに異なるスイング幅を有するスキュン信号を前記ゲートラインに供給するゲート駆動回路を備え；前記スイッチ素子は、第 1 液晶セルを駆動するための複数の第 1 スwitch素子、前記第 1 液晶セルと水平に隣接する第 2 液晶セルを駆動する複数の第 2 スwitch素子を含み、前記第 1 スwitch素子は $n-1$ (n は、2 以上の正の整数) 番目の前記ゲートラインに接続され、第 2 スwitch素子は n 番目の前記ゲートラインに接続されることを特徴とする液晶表示装置。

10

【請求項 2】

前記スキュン信号は、前記正極性のデータに対応する第 1 スイング幅の第 1 スキュン信号；及び前記負極性のデータに対応する第 2 スイング幅の第 2 スキュン信号を含み；前記第 2 スイング幅は前記第 1 スイング幅より狭いことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 スキュン信号は、前記スイッチング素子の臨界電圧以上の第 1 ゲートハイ電圧と、前記スイッチング素子の臨界電圧未満のゲートロー電圧との間の第 1 スイング幅を有し；前記第 2 スキュン信号は、第 2 ゲートハイ電圧と前記ゲートロー電圧との間の第 2 スイング幅を有し；前記第 2 ゲートハイ電圧は、前記スイッチング素子の臨界電圧と前記第 1 ゲートハイ電圧との間の電圧であることを特徴とする請求項 2 に記載の液晶表示装置。

20

【請求項 4】

前記ゲート駆動回路は、シフトパルスを発生し、前記シフトパルスを前記ゲートライン単位で順次シフトさせるシフトレジスタ；及び前記シフトパルスのスイング幅を、前記データの極性によって前記第 1 スイング幅及び前記第 2 スイング幅のうち、何れか 1 つに調整して前記ゲートラインに供給するレベルシフタを備えることを特徴とする請求項 3 に記載の液晶表示装置。

30

【請求項 5】

複数のデータライン、前記データラインと交差する複数のゲートライン、前記データラインと前記ゲートラインにより定義される画素領域に配置される複数の液晶セル、前記データラインと前記ゲートラインとの間に配置され、第 1 液晶セルを駆動するための複数の第 1 スwitch素子、前記第 1 液晶セルと水平に隣接する第 2 液晶セルを駆動する複数の第 2 スwitch素子を含み、前記第 1 スwitch素子は $n-1$ (n は、2 以上の正の整数) 番目の前記ゲートラインに接続され、第 2 スwitch素子は n 番目の前記ゲートラインに接続される液晶表示装置の駆動方法において、水平に隣接する前記液晶セルに対して同一な極性を有し、垂直に隣接する前記液晶セルに対して、互いに反対極性を有するデータを発生して前記データラインに供給する段階；及び前記データの極性によって、互いに異なるスイング幅を有するスキュン信号を前記ゲートラインに供給する段階を含むことを特徴とする液晶表示装置の駆動方法。

40

【請求項 6】

前記スキュン信号を供給する段階において、前記スキュン信号は、正極性のデータに対応する第 1 スイング幅の第 1 スキュン信号と、前記負極性のデータに対応する第 2 スイング幅の第 2 スキュン信号とを含み；前記第 2 スイング幅は前記第 1 スイング幅より狭いことを特徴とする請求項 5 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

50

本発明は、液晶表示装置及びその駆動方法に関し、特に、ドット反転駆動方式において、正極性駆動時のフィードスルー電圧と、負極性駆動時のフィードスルー電圧との電圧の差を減少させることにより表示品質を向上させることのできる液晶表示装置と、その駆動方法に関する。

【背景技術】

【0002】

通常の液晶表示装置は、電界を用いて液晶の光透過率を調節することによって画像を示す。このような液晶表示装置は、液晶セルがマトリクス状に配列された液晶表示パネルと、この液晶表示パネルを駆動するための駆動回路とを備える。

【0003】

液晶表示パネルには、図1に示すように、ゲートラインGLとデータラインDLとが交差し、そのゲートラインGLとデータラインDLとの交差部に液晶セルC1cを駆動するための薄膜トランジスタ(TFT)が形成される。薄膜トランジスタTFTは、ゲートラインGLを通じて供給されるスキャン信号に応じて、データラインを通じて供給されるデータ電圧Vdを液晶セルC1cの画素電極Epに供給する。このために、薄膜トランジスタTFTのゲート電極はゲートラインGLに接続され、ソース電極はデータラインDLに接続され、ドレイン電極は液晶セルC1cの画素電極に接続される。液晶セルC1cは、画素電極Epに供給されるデータ電圧Vdと共通電極Ecに供給される共通電圧Vcomとの電位差で充電され、この電位差で形成される電界によって液晶分子の配列が変わることにより、透過される光の光量を調節するか、光を遮るようになる。共通電極Ecは、液晶セルC1cに電界を印加する方式によって、液晶表示パネルの上部基板、または下部基板に形成され、共通電極Ecと液晶セルC1cの画素電極Epの間には、液晶セルC1cの充電電圧を維持させるためのストレージキャパシタ(Cst)が形成される。

【0004】

このような液晶表示パネルは、液晶セルC1cの劣化を防ぐために、データ電圧Vdの極性を一定周期ごとに反転させる反転方式で駆動される。反転方式には、ドット反転(Dot Inversion)方式、ライン反転(Line Inversion)方式、カラム反転(Column Inversion)方式及びフレーム反転(Frame Inversion)方式がある。

【0005】

図2は、ライン反転方式で駆動される液晶表示パネルに供給される駆動電圧を示す図面である。図2において、「Vg」はゲートラインGLに供給されるスキャン信号、「Vd」はデータラインDLに供給されるデータ電圧、「Vcom」は液晶セルC1cの共通電極Ecに供給される共通電圧、「Vlc」は液晶セルC1cから充放電されるデータ電圧である。

【0006】

図2を参照すると、ライン反転方式の駆動において、共通電圧Vcomは一定な直流電圧で共通され、データ電圧Vdは約1水平周期1Hごとに共通電圧Vcomを基準として極性が反転される。ノーマリブラック(Normally Black)モードを仮定すると、データ電圧Vdと共通電圧Vcomとの電位差が大きいほど、液晶層を透過する光の透過率が増加し、データ電圧Vdと共通電圧Vcomとの電位差が小さいほど、液晶層を透過する光の透過率が減少する。スキャン信号Vgは、薄膜トランジスタTFTをターンオン(Turn-on)させるための電圧で設定されるゲートハイ電圧Vghと、薄膜トランジスタTFをターンオフ(Turn-off)させるための電圧で設定されるゲートロー電圧Vglとの間でスイングされる。このスキャン信号Vgがゲートハイ電圧Vghを維持するスキニング期間の間、液晶セルC1cはガンマ電圧で供給されるデータ電圧Vdを充電し、充電された電圧を一定時間維持する。

【0007】

一方、薄膜トランジスタTFTのターンオン状態を維持するスキニング期間の間、液晶セルC1c及びストレージキャパシタCstに充電された電圧は、薄膜トランジスタT

10

20

30

40

50

FTがターンオフ状態に転換された後にも持続されるべきであるが、薄膜トランジスタFTのゲート電極とドレイン電極との間の寄生キャパシタCgdにより、液晶セルC1cの充電電圧はΔVpほどの電圧シフトが発生される。このようなΔVpをキックバック電圧(Kickback Voltage)またはフィードスルー電圧(Feed Through Voltage)といい、フィードスルー電圧ΔVpは、一般的に下記の数式1のように求められる。

【数1】

$$\frac{C_{gd}}{C_{gd} + C_{1c} + C_{st}} \Delta V_p = \Delta V_g$$

10

【0008】

ここで、「ΔVp」はフィードスルー電圧、「Cgd」は薄膜トランジスタFTのゲート電極とドレイン電極との間の寄生キャパシタCgdのキャパシタンス、「C1c」は液晶セルC1cに等価的に形成されたキャパシタンス、「Cst」はストレージキャパシタCstのキャパシタンス、「ΔVg」はゲートハイ電圧Vghとゲートロー電圧Vglとの電圧差を示す。

【0009】

フィードスルー電圧ΔVpにより、液晶セルC1cはビデオデータに対応するデータ電圧VdよりΔVpほど低くなった電圧で充電されるが、即ち、正極性(+)駆動時には、共通電圧Vcomに対して、データ電圧VdよりΔVpほど小さな電位差を有する電圧で充電され、負極性(-)駆動時には、共通電圧Vcomに対して、データ電圧VdよりΔVpほど大きな電位差を有する電圧で充電されるが、このような共通電圧Vcomに対する電圧オフセット(Voltage Offset)により、液晶表示パネルの画面にはフリッカー(Flicker)または残像が生じるという問題が発生する。このような問題に対して、既存にはフィードスルー電圧ΔVpによる電圧オフセットほど共通電圧Vcomを調整することにより、その問題を解決しようとした。

20

【0010】

ところで、同一階調を表現する正極性(+)及び負極性(-)のデータ電圧Vdに対して、正極性(+)駆動時のゲートハイ電圧Vghとデータ電圧Vdとの差Vgdと、負極性(-)駆動時のゲートハイ電圧Vghとデータ電圧Vdとの差Vgdとが互いに異なるため、薄膜トランジスタFTのゲート電極とドレイン電極との間の寄生キャパシタCgdに充電される電荷量は、正極性(+)駆動時と負極性(-)駆動時とが互いに異なり、これによって、正極性(+)駆動時と負極性(-)駆動時のフィードスルー電圧ΔVpも互いに異なる。例えば、-5Vのゲートロー電圧Vglと25Vのゲートハイ電圧Vghとの間をスイングするスキャン信号、7Vの共通電圧、0Vないし14Vの間をスイングする14Vのデータ電圧Vdで駆動される液晶表示パネルの場合、正極性(+)駆動時、ゲートハイ電圧Vghとデータ電圧Vdとの差Vgdは11Vであるが、負極性(-)駆動時、ゲートハイ電圧Vghとデータ電圧Vdとの差Vgdは25Vになる。この場合、正極性(+)及び負極性(-)駆動において、それぞれホワイト(white)階調を示す14Vと0Vに対してフィードスルー電圧ΔVpをそれぞれ模擬実験した結果、正極性(+)駆動でのフィードスルー電圧ΔVpは1.121Vである反面、負極性(-)駆動でのフィードスルー電圧ΔVpは1.531Vであった。即ち、正極性(+)駆動時のフィードスルー電圧ΔVpと負極性(-)駆動時のフィードスルー電圧ΔVpは、約400mVほどの差異を示した。このように、正極性(+)駆動時のフィードスルー電圧ΔVpと負極性(-)駆動時のフィードスルー電圧ΔVpとが異なる場合、その差異が大きいほど、フリッカーと残像が激しくなり、このような問題は、正極性と負極性の反転周期を指示する反転方式のうち、ドット反転方式による場合より、ライン反転方式による場合に更に大きく発生される。

30

40

【発明の概要】

【発明が解決しようとする課題】

50

【0011】

従って、本発明の目的は、正極性駆動時のフィードスルー電圧と負極性駆動時のフィードスルー電圧との間の電圧差を減少させることにより、表示品質を向上させることのできる液晶表示装置及びその駆動方法を提供することにある。

【0012】

また、本発明の目的は、ピクセルの配列構造を変更し、水平／垂直に隣接する液晶セルに対して、互いに異なる極性のデータが供給されるようにすることにより、表示品質を向上させることのできる液晶表示装置及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0013】

10

前記目的の達成のため、本発明の実施の形態に係る液晶表示装置は、複数のデータライン；前記データラインと交差する複数のゲートライン；前記データラインと前記ゲートラインにより定義される画素領域に配置される複数の液晶セル；前記データラインと前記ゲートラインとの間に配置され、前記液晶セルのそれぞれを駆動する複数のスイッチ素子；水平に隣接する前記液晶セルに対して同一な極性を有し、垂直に隣接する前記液晶セルに対して、互いに反対極性を有するデータを前記データラインに供給するデータ駆動回路；及び前記データの極性によって、互いに異なるスイング幅を有するスキャン信号を前記ゲートラインに供給するゲート駆動回路を備え；前記スイッチ素子は、第1液晶セルを駆動するための複数の第1スイッチ素子、前記第1液晶セルと水平に隣接する第2液晶セルを駆動する複数の第2スイッチ素子を含み、前記第1スイッチ素子は $n-1$ （ n は、2以上の正の整数）番目の前記ゲートラインに接続され、第2スイッチ素子は n 番目の前記ゲートラインに接続される。

20

【0014】

前記スキャン信号は、前記正極性のデータに対応する第1スイング幅の第1スキャン信号；及び前記負極性のデータに対応する第2スイング幅の第2スキャン信号を含み；前記第2スイング幅は前記第1スイング幅より狭く設定される。

【0015】

前記第1スキャン信号は、前記スイッチング素子の臨界電圧以上の第1ゲートハイ電圧と、前記スイッチング素子の臨界電圧未満のゲートロー電圧との間の第1スイング幅を有し；前記第2スキャン信号は、第2ゲートハイ電圧と前記ゲートロー電圧との間の第2スイング幅を有し；前記第2ゲートハイ電圧は、前記スイッチング素子の臨界電圧と前記第1ゲートハイ電圧との間の電圧である。

30

【0016】

前記ゲート駆動回路は、シフトパルスが発生し、前記シフトパルスを前記ゲートライン単位で順次シフトさせるシフトレジスタ；及び前記シフトパルスのスイング幅を、前記データの極性によって前記第1スイング幅及び前記第2スイング幅のうち、何れか1つに調整して前記ゲートラインに供給するレベルシフタを備える。

【0017】

また、複数のデータライン、前記データラインと交差する複数のゲートライン、前記データラインと前記ゲートラインにより定義される画素領域に配置される複数の液晶セル、前記データラインと前記ゲートラインとの間に配置され、第1液晶セルを駆動するための複数の第1スイッチ素子、前記第1液晶セルと水平に隣接する第2液晶セルを駆動する複数の第2スイッチ素子を含み、前記第1スイッチ素子は n （ n は、2以上の正の整数）番目の前記ゲートラインに接続され、第2スイッチ素子は $n-1$ 番目の前記ゲートラインに接続される液晶表示装置の駆動方法において、水平に隣接する前記液晶セルに対して同一な極性を有し、垂直に隣接する前記液晶セルに対して、互いに反対極性を有するデータを発生して前記データラインに供給する段階；及び前記データの極性によって、互いに異なるスイング幅を有するスキャン信号を前記ゲートラインに供給する段階を含む。

40

【0018】

前記スキャン信号を供給する段階において、前記スキャン信号は、正極性のデータに対

50

応する第 1 スイニング幅の第 1 スキャン信号と、前記負極性のデータに対応する第 2 スイニング幅の第 2 スキャン信号とを含み；前記第 2 スイニング幅は前記第 1 スイニング幅より狭い。

【発明の効果】

【0019】

前述のように、本発明に係る液晶表示装置とその駆動方法は、負極性（－）駆動時のゲートオン電圧を正極性（＋）駆動時のゲートオン電圧に比べ低く設定し、正極性（＋）駆動時と負極性（－）駆動時のフィードスルー電圧 ΔV_p 差を減少させることにより、フリッカーと残像とを防いで、表示品質を向上させることが可能になる。

【0020】

更に、本発明に係る液晶表示装置とその駆動方法は、ピクセルの配列構造を変更し、ライン反転方式によってデータが液晶パネルに供給されても、実際に液晶パネルから発現されるデータの極性を水平／垂直に隣接する液晶セルに対して、互いに異にすることによって、垂直クロストークと残像とを防いで、表示品質を向上させることが可能になる。

【図面の簡単な説明】

【0021】

【図 1】従来の液晶表示パネルに含まれた画素セルを示す図面である。

【図 2】図 1 の画素セルに対する駆動電圧を示す図面である。

【図 3】本発明の実施の形態に係る液晶表示装置を示す図面である。

【図 4 A】ライン反転方式によって液晶パネルに供給されるデータの極性を示す図面である。

【図 4 B】実際の液晶パネルから発現されるデータの極性はドット反転形態を示すことを説明するための図面である。

【図 5】図 3 に示すゲート駆動回路の詳細な構成を示す図面である。

【図 6】図 5 に示すゲート駆動回路において、シフトレジスタの第 1 及び第 2 ステージと第 1 及び第 2 レベルシフタの回路構成を示す図面である。

【図 7】図 6 に示す回路の駆動信号波形を示す図面である。

【図 8 A】ライン反転の際、駆動信号波形を示す図面である。

【図 8 B】ライン反転の際、駆動信号波形を示す図面である。

【発明を実施するための形態】

【0022】

以下、図 3 ないし図 8 B を参照して、本発明の好ましい実施の形態について説明する。

【0023】

図 3 は、本発明の実施の形態に係る液晶表示装置を示す図面であり、図 4 A は、ライン反転方式で液晶パネルに供給されるデータの極性を示す図面であり、図 4 B は、実際の液晶パネルから具現されるデータの極性はドット反転形態を示すことを説明するための図面であり、図 5 は、図 3 に示すゲート駆動回路の詳細な構成を示す図面である。

【0024】

まず、図 3 を参照すると、本発明の実施の形態に係る液晶表示装置は、複数のゲートライン $GL[1] \sim GL[n]$ （ n は、正の整数）と複数のデータライン $DL[1] \sim DL[m]$ （ m は、正の整数）とが互いに交差し、その交差に定義される画素領域に形成された液晶セル $C1c$ 及びゲートライン $GL[1] \sim GL[n]$ とデータライン $DL[1] \sim DL[m]$ の交差部ごとに形成され、それぞれ液晶セル $C1c$ を駆動する薄膜トランジスタ TFT を含む液晶表示パネル 53 と；データライン $DL[1] \sim DL[m]$ にビデオ信号を供給するデータ駆動回路 51 と；ゲートライン $GL[1] \sim GL[n]$ にスキャン信号を供給するゲート駆動回路 52 と；データ駆動回路 51 及びゲート駆動回路 52 を制御するタイミングコントローラ 54 を備える。

【0025】

液晶表示パネル 53 は、上部基板と下部基板とが合着された構造に形成される。液晶表示パネル 53 の下部基板には、ゲートライン $GL[1] \sim GL[n]$ とデータライン $DL[1] \sim DL[m]$ とが互いに交差するように形成される。ゲートライン $GL[1] \sim G$

10

20

30

40

50

L[n]とデータラインDL[1]～DL[m]との交差部ごとに形成された薄膜トランジスタTFTのそれぞれは、第kゲートラインGL[k] ($1 \leq k \leq n$)からのスキャン信号Vg[k]に応じて、第jデータラインDL[j] ($1 \leq j \leq m$)からのデータ電圧Vdを液晶セルClcの画素電極Epに供給する。この薄膜トランジスタTFTは、第1液晶セルを駆動するための複数の第1薄膜トランジスタ、第1液晶セルと水平に隣接する第2液晶セルを駆動し、第1薄膜トランジスタと交互配置される複数の第2薄膜トランジスタを含む。ここで、第1薄膜トランジスタは、n-1 (nは、2以上の正の整数)番目のゲートラインに接続され、第2薄膜トランジスタは、n番目のゲートラインに接続され、ピクセルの配置がジグザグ状を示し、これによって、図4Aに示すように、ライン反転方式によって、データが液晶パネル53に供給されても、実際に液晶パネル53から発現されるデータの極性は、図4Bに示すように、ドット反転形態を示す。本発明に係る液晶表示装置とその駆動方法は、下記で説明するデータの極性によってゲートハイ電圧Vghのレベルを異に制御することに付加して、前述のドット反転駆動を通じて、垂直クロストーク(Crosstalk)除去、残像除去及び素子信頼性確保等に有効である。薄膜トランジスタTFTのゲート電極のそれぞれはゲートラインGL[1]～GL[n]に接続され、ドレイン電極のそれぞれはデータラインDL[1]～DL[m]に接続され、ソース電極のそれぞれは液晶セルClcの画素電極Epに接続される。液晶セルClcは、画素電極Epに供給されるデータ電圧Vdと、共通電極Ecに供給される共通電圧Vcomとの電位差で充電され、この電位差で形成される電界によって液晶分子の配列が変わることにより、透過される光の光量が調節される。共通電極Ecは、液晶セルClcに電界を印加する方式によって、上部基板または下部基板に形成される。液晶セルClcの画素電極Epと共通電極Ecとの間には、液晶セルClcの充電電圧を維持させるためのストレージキャパシタCstが形成される。ストレージキャパシタCstは、液晶セルClcの画素電極Epと前段ゲートラインGL[k-1]との間に形成されることもある。液晶表示パネル53の上部基板には、色を具現するためのカラーフィルタ、隣接した画素間の光干渉を低減するためのブラックマトリクス等が形成される。また、上部基板及び下部基板には、互いに光軸が直交する偏光板がそれぞれ付着され、基板の内面には、液晶のプレチルト角を設定するための配向膜が形成される。

【0026】

タイミングコントローラ54は、未図示のシステムインタフェース回路から、デジタルビデオデータRGB、垂直／水平同期信号及びクロック信号等の供給を受け、ゲート駆動回路52を制御するためのゲート制御信号GDC及びデータ駆動回路51を制御するためのデータ制御信号DDCを発生すると共に、デジタルビデオデータをクロック信号に合わせて再整列してデータ駆動回路51に供給する。ここで、ゲート制御信号GDCは、ゲートスタートパルスGSP、ゲートシフトクロックGSC、ゲート出力信号GOE等を含み、データ制御信号DDCは、ソーススタートパルスSSP、ソースシフトクロックSSC、ソース出力信号SOE、極性制御信号POL等を含む。

【0027】

データ駆動回路51は、タイミングコントローラ54から供給されるデジタルビデオデータをアナログガンマ補償電圧、即ち、データ電圧Vdに変換してデータラインDL[1]～DL[m]に供給する。このようなデータ駆動回路51は、クロック信号をサンプリングするためのシフトレジスタ、デジタルビデオデータを一時貯蔵するためのレジスタ、シフトレジスタからのクロック信号に応じてデータを1ライン分ずつ貯蔵し、貯蔵された1ライン分のデータを同時出力するためのラッチ、ラッチからのデジタルデータ値に対応して、正極性／負極性のガンマ電圧を選択するためのデジタル／アナログ変換器、正極性／負極性のガンマ電圧により変換されたアナログデータが供給されるデータラインDL[j]を選択するためのマルチプレックスサ及びマルチプレックスサとデータラインDL[j]との間に接続された出力バッファ等を含む。

【0028】

ゲート駆動回路52は、データ電圧Vdが供給される液晶表示パネル53の水平ライン

を選択するスキャン信号 $Vg[1] \sim Vg[n]$ を、ゲートライン $GL[1] \sim GL[n]$ に順次供給する。このようなゲート駆動回路 52 は、図 5 に示すように、ゲートスタートパルス GSP を順次シフトさせ、シフト出力信号 $Vs[1] \sim Vs[n]$ を発生するシフトレジスタ 61 と、シフトレジスタ 61 からのシフト出力信号 $Vs[1] \sim Vs[n]$ を薄膜トランジスタ TFT 駆動に適する電圧レベルのスキャン信号 $Vg[1] \sim Vg[n]$ に変換してゲートライン $GL[1] \sim GL[n]$ に供給するレベルシフタ $LS[1] \sim LS[n]$ と、レベルシフタ $LS[1] \sim LS[n]$ の電圧レベル変換に必要な参照電圧を供給する電圧選択器 62 とを備える。

【0029】

シフトレジスタ 61 は、従属的に接続された複数のステージ $S[1] \sim S[n]$ を含む。各ステージ $S[1] \sim S[n]$ は、シフトされる入力信号として、ゲートスタートパルス GSP または以前ステージ $S[1] \sim S[n-1]$ のシフト出力信号 $Vs[1] \sim Vs[n-1]$ の供給を受け、1 クロックほど、即ち、1 水平期間ほどシフトされたシフト出力信号 $Vs[1] \sim Vs[n]$ を出力する。即ち、第 1 ステージ $S[1]$ には、シフトされる入力信号として、ゲートスタートパルス GSP が供給され、第 2 ないし第 n ステージ $S[2] \sim S[n]$ には、シフトされる入力信号として、以前ステージ $S[1] \sim S[n-1]$ のシフト出力信号 $Vs[1] \sim Vs[n-1]$ がそれぞれ供給される。このために、第 1 ステージ $S[1]$ を除いた第 k ステージ $S[k]$ のシフトされる入力信号入力段は、第 $k-1$ ステージ $S[k-1]$ のシフト出力信号 $Vs[k-1]$ の出力段に接続される。

【0030】

レベルシフタ $LS[1] \sim LS[n]$ のそれぞれは、シフトレジスタ 61 の各ステージ $S[1] \sim S[n]$ から出力されるシフト出力信号 $Vs[1] \sim Vs[n]$ を、ゲートロー電圧 Vgl と電圧選択器 62 により選択された第 1 及び第 2 ゲートハイ電圧 $Vgh1$ 、 $Vgh2$ のうちの何れか 1 つの間をスイングするスキャン信号 $Vg[1] \sim Vg[n]$ に変換してゲートライン $GL[1] \sim GL[n]$ に供給する。ここで、第 1 及び第 2 ゲートハイ電圧 $Vgh1$ 、 $Vgh2$ は、液晶表示パネル 53 の薄膜トランジスタ TFT の臨界電圧以上の電圧、即ち、ゲートオン電圧であり、ゲートロー電圧 Vgl は、薄膜トランジスタ TFT の臨界電圧未満の電圧、即ち、ゲートオフ電圧である。一方、ゲートロー電圧 Vgl は外部電圧源から供給される。

【0031】

電圧選択器 62 は、外部電圧源から第 1 及び第 2 ゲートハイ電圧 $Vgh1$ 、 $Vgh2$ の供給を受け、タイミングコントローラ 51 からの極性信号 POL によって、第 1 ゲートハイ電圧 $Vgh1$ または第 2 ゲートハイ電圧 $Vgh2$ のうちの何れか 1 つを選択し、レベルシフタ $LS[1] \sim LS[n]$ に供給する。ここで、第 1 ゲートハイ電圧 $Vgh1$ と第 2 ゲートハイ電圧 $Vgh2$ は、互いに異なる電圧レベルを有する。第 1 ゲートハイ電圧 $Vgh1$ が第 2 ゲートハイ電圧 $Vgh2$ より高い電圧レベルを有する場合を仮定すると、電圧選択器 62 は、正極性 (+) の極性信号 POL に応じて第 1 ゲートハイ電圧 $Vgh1$ を選択し、負極性 (-) の極性信号 POL に応じて第 2 ゲートハイ電圧 $Vgh2$ を選択する。

【0032】

下記の表 1 は、第 1 ゲートハイ電圧 $Vgh1$ の電圧レベルを固定し、第 2 ゲートハイ電圧 $Vgh2$ の電圧レベルを変更してフィードスルー電圧 ΔVp を模擬実験した結果である。表 1 を参照すると、第 1 及び第 2 ゲートハイ電圧 $Vgh1$ 、 $Vgh2$ を 2.5 V で同一に設定した場合、正極性 (+) 駆動時と負極性 (-) 駆動時のフィードスルー電圧 ΔVp 差が 410 mV である反面、第 1 ゲートハイ電圧 $Vgh1$ を 2.5 V に、第 2 ゲートハイ電圧 $Vgh2$ を 1.7.7 V に設定した場合、正極性 (+) 駆動時と負極性 (-) 駆動時のフィードスルー電圧 ΔVp 差は 6 mV として、その差が顕著に減少されたことが分かる。このように、本発明に係る液晶表示装置とその駆動方法は、正極性 (+) 駆動時のゲートオン電圧と負極性 (-) 駆動時のゲートオン電圧とを異にすることにより、即ち、負極性 (-) 駆動時のゲートオン電圧を正極性 (+) 駆動時のゲートオン電圧に比べ低く設定するこ

10

20

30

40

50

とにより、正極性（＋）駆動時と負極性（－）駆動時のフィードスルー電圧 ΔV_p 差を低減することができる。一方、液晶表示装置は、種類別、サイズ別に、その駆動に必要な電圧レベルが異なるため、第2ゲートハイ電圧 V_{gh2} は、その対象に適するように、実験的に最適化した値に設定されるべきである。

【表1】

極性信号 POL	V_{gk}		V_d	V_{gd} ($V_{gh} - V_d$)	ΔV_p	正極性（＋）駆動時の ΔV_p と 負極性（－）駆動時の ΔV_p と の差
	V_{gl}	V_{gh}				
正極性 （＋）	-5V	25V	14V	11V	1.121V	-
負極性 （－）	-5V	25V	0V	25V	1.531V	410mV
	-5V	22V	0V	22V	1.3697V	248mV
	-5V	20V	0V	20V	1.2525V	131mV
	-5V	18V	0V	18V	1.1443V	23mV
	-5V	17.7V	0V	17.7V	1.1275V	6mV

10

【0033】

図6は、図5に示すゲート駆動回路52において、シフトレジスタ61の第1及び第2ステージS[1]、S[2]と、第1及び第2レベルシフタLS[1]、LS[2]の回路構成を示し、図7は、その駆動信号の波形を示し、図8A及び図8Bは、ライン反転時の駆動信号波形を示す図面である。

20

【0034】

以下、図6乃至図8Bを参照して、ゲート駆動回路52の動作を説明する。一方、シフトレジスタ61の第2ないし第nステージS[2]～S[n]は、シフト入力信号として、ゲートスタートパルスGSPの代わり、以前ステージS[1]～S[n-1]のシフト出力信号Vs[1]～Vs[n-1]の供給を受けることのほか、第1ステージS[1]と同一な回路構成を有し、第2ないし第nレベルシフタLS[1]～LS[n]も第1レベルシフタLS[1]と同一な回路構成を有するため、動作説明はシフトレジスタ61の第1ステージS[1]及び第1レベルシフタLS[1]を基準とし、その以下の構成に対しては省略する。

30

【0035】

まず、図6及び図7を参照すると、第1及び第2クロック信号C1、C2がロー論理電圧を維持するt1期間の間、ゲートスタートパルスGSPがハイ論理電圧で第1及び第4トランジスタT1、T4のゲート電極に供給され、第1及び第4トランジスタT1、T4をターンオンさせる。この際、第1ノードN1上の電圧 V_{N1} が中間電圧Vmに上昇することによって第5トランジスタT5をターンオンさせるが、第1クロック信号C1がロー論理電圧に維持されているため、第3ノードN3上の電圧、即ち、第1シフト出力信号Vs[1]はロー論理電圧を維持する。そして、第4トランジスタT4のターンオンにより、第2ノードN2上の電圧 V_{N2} が低下されることにより、第2トランジスタT2と第6トランジスタT6がターンオフされ、第1及び第3ノードN1、N3の放電経路を遮る。

40

【0036】

t2期間の間、ゲートスタートパルスGSPのがロー論理電圧に反転される反面、第1クロック信号C1はハイ論理電圧に反転される。この際、第1トランジスタT1と第4トランジスタT4がターンオフされ、第1ノードN1上の電圧 V_{N1} は第1クロック信号C1のハイ論理電圧が供給される第5トランジスタT5のドレイン電極とゲート電極との間の寄生キャパシタに充電される電圧が印加されることによって、第5トランジスタT5の臨界電圧以上に上昇する。即ち、第1ノードN1上の電圧 V_{N1} は、ブートストラッピング（Bootstrap）により、t1期間より更に高い電圧Vhに上昇する。従

50

って、 t_2 期間の間、第 5 トランジスタ T_5 はターンオンされ、第 1 シフト出力信号 $V_{s[1]}$ は第 5 トランジスタ T_5 の道通により供給される第 1 クロック信号 C_1 の電圧により上昇してハイ論理電圧に反転される。第 1 ステージ S_1 のシフト出力信号 $V_{s[1]}$ がハイ論理電圧に反転されると、第 1 レベルシフタ $L_{S[1]}$ の第 7 トランジスタ T_7 がターンオンされ、第 1 ゲートライン $GL[1]$ に第 1 ゲートハイ電圧 V_{gh1} または第 2 ゲートハイ電圧 V_{gh2} が供給される。このように、第 1 ゲートライン $GL[1]$ に供給される第 1 ゲートハイ電圧 V_{gh1} または第 2 ゲートハイ電圧 V_{gh2} は、第 1 ゲートライン $GL[1]$ にゲート電極が接続された薄膜トランジスタ TFT をターンオンさせ、液晶セル C_{lc} にデータ電圧 V_d が供給されるようにする。ここで、第 1 ゲートライン $GL[1]$ に供給されるゲートオン電圧は、前述のように、極性信号 POL に応じて電圧選択器 62 により選択されるが、極性信号 POL は反転方式によって、その反転周期が異なる。ライン反転方式においては、図 4 A に示すように、極性信号 POL の極性が 1 水平期間ごとに反転され、フレーム期間ごとに反転され、とくに薄膜トランジスタとゲートラインとの接続がジグザグ状を示す本発明においては、実際に、垂直／水平に隣接する液晶セルに供給されるデータの極性が、図 4 B に示すように、1 ドットごとに反転される。このように、極性が反転される極性信号 POL に応じて、電圧選択器 62 は第 1 ゲートハイ電圧 V_{gh1} または第 2 ゲートハイ電圧 V_{gh2} を選択し、図 8 A 及び図 8 B に示すようなスキャン信号 $V_{g[1]} \sim V_{g[n]}$ がゲートライン $GL[1] \sim GL[n]$ に順次供給されるようにする。一方、フレーム期間というのは、フィールド期間 (Field Period) ともいい、一画面の全ピクセルにデータが印加される一画面の表示期間を指し、このフレーム期間は、NTSC 方式の場合には $1/60$ 秒であり、PAL 方式の場合には $1/50$ 秒に標準化されている。

【0037】

t_3 期間の間、第 1 クロック信号 C_1 はロー論理電圧に反転され、第 2 クロック信号 C_2 はハイ論理電圧に反転される。この際、第 2 クロック信号 C_2 に応じてターンオンされる第 3 トランジスタ T_3 を経由して、高電位電源電圧 V_{dd} が第 2 ノード N_2 に供給され、第 2 ノード N_2 上の電圧 V_{N_2} を上昇させる。このように上昇する第 2 ノード N_2 上の電圧 V_{N_2} は、第 2 トランジスタ T_2 をターンオンさせ、第 1 ノード N_1 上の電圧 V_{N_1} を基底電圧 V_{ss} まで放電させると共に、第 6 トランジスタ T_6 をターンオンさせ、第 3 ノード N_3 上の電圧を基底電圧 V_{ss} まで放電させる。第 3 ノード N_3 上の電圧が基底電圧 V_{ss} まで放電されると、即ち、第 1 ステージ S_1 のシフト出力信号 $V_{s[1]}$ がロー論理電圧に反転されると、第 1 レベルシフタ $L_{S[1]}$ の第 7 トランジスタ T_7 がターンオフされる。この際、第 2 クロック信号 C_2 により第 1 レベルシフタ $L_{S[1]}$ の第 8 トランジスタ T_8 がターンオンされ、第 1 ゲートライン $GL[1]$ にはゲートロー電圧 V_{gl} が供給される。このように、第 1 ゲートライン $GL[1]$ に供給されるゲートロー電圧 V_{gl} は、第 1 ゲートライン $GL[1]$ にゲートラインが接続された薄膜トランジスタ TFT をターンオフさせる。

【0038】

t_4 期間の間、第 2 クロック信号 C_2 がロー論理電圧に反転されると、第 3 トランジスタ T_3 がターンオンされる。この際、第 2 ノード N_2 上にはハイ論理電圧がフローティング (Floating) される。第 2 ノード N_2 上にフローティングされたハイ論理電圧は、次のフレーム期間にゲートスタートパルス GSP により第 4 トランジスタ T_4 がターンオンされ、第 2 ノード N_2 の電圧が放電される際まで維持される。

【0039】

一方、図 5 に示すゲート駆動回路 52 において、シフトレジスタ 61 及びレベルシフタ $L_{S[1]} \sim L_{S[n]}$ は、図 6 に示す回路の外にも、公知の他のシフトレジスタ及びレベルシフタに替わることができる。

【符号の説明】

【0040】

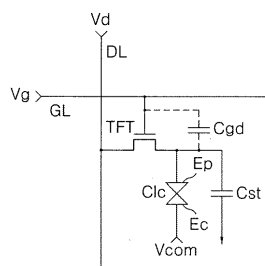
51：データ駆動回路

5 2 : ゲート駆動回路
 5 3 : 液晶表示パネル
 5 4 : タイミングコントローラ
 6 1 : シフトレジスタ
 6 2 : 電圧選択器
 C g d : ゲート・ドレイン寄生キャパシタ
 C l c : 液晶セル
 C s t : ストレージキャパシタ
 E c : 共通電極
 E p : 画素電極
 T F T : 薄膜トランジスタ
 G L [1] ~ G L [n] : ゲートライン
 D L [1] ~ D L [m] : データライン
 S [1] ~ S [n] : ステージ
 L S [1] ~ L S [n] : レベルシフタ

10

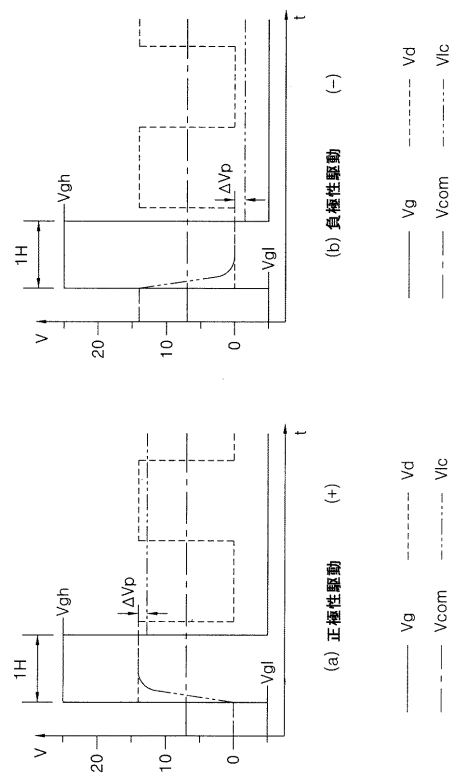
【図 1】

従来技術

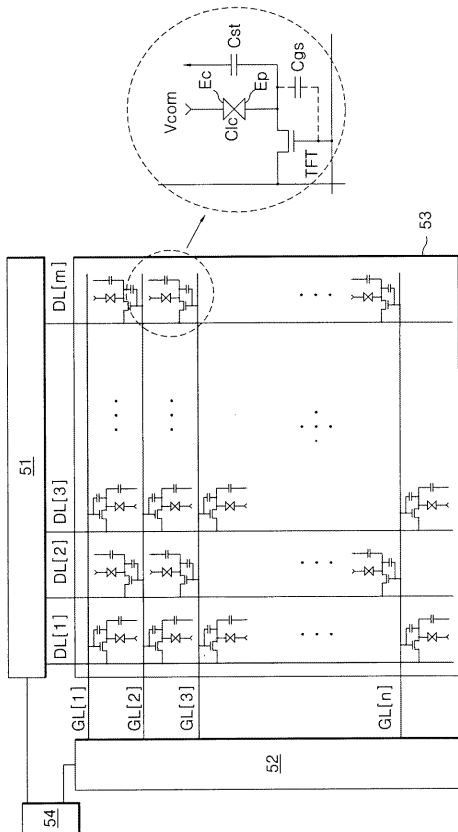


【図 2】

従来技術



【図 3】



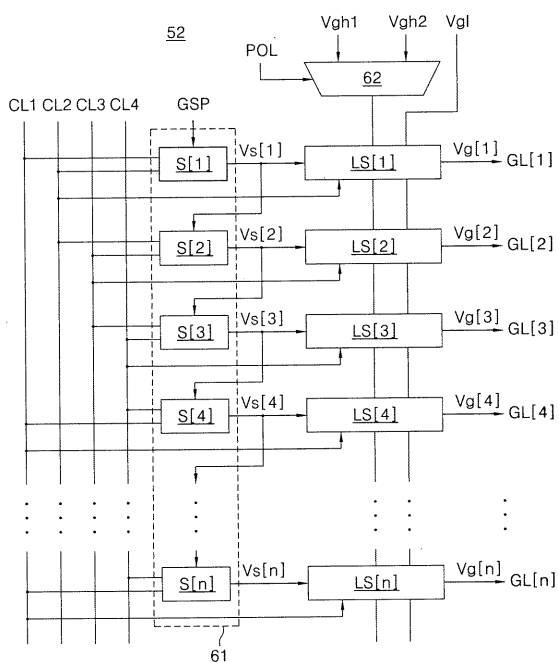
【図 4 A】

+	+	+	+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-	-	-	-

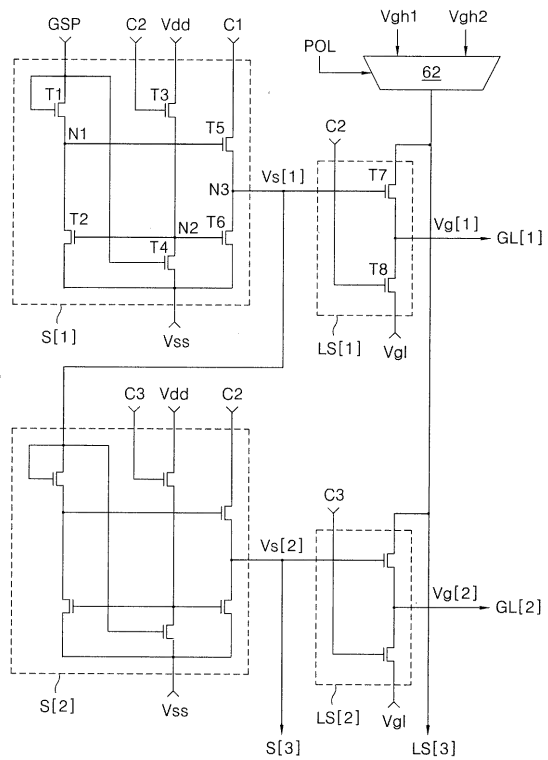
【図 4 B】

+	-	+	-	+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+	-	+	-	+

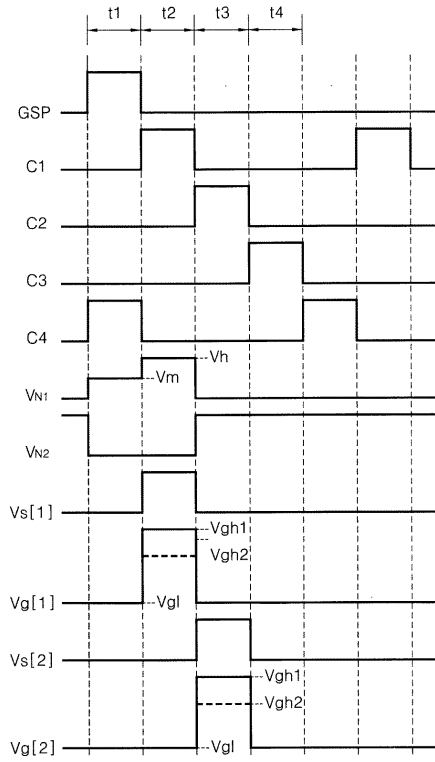
【図 5】



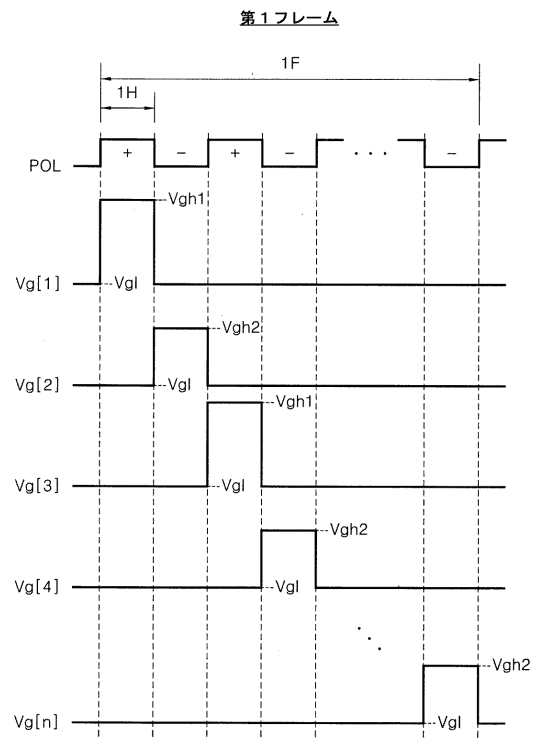
【図 6】



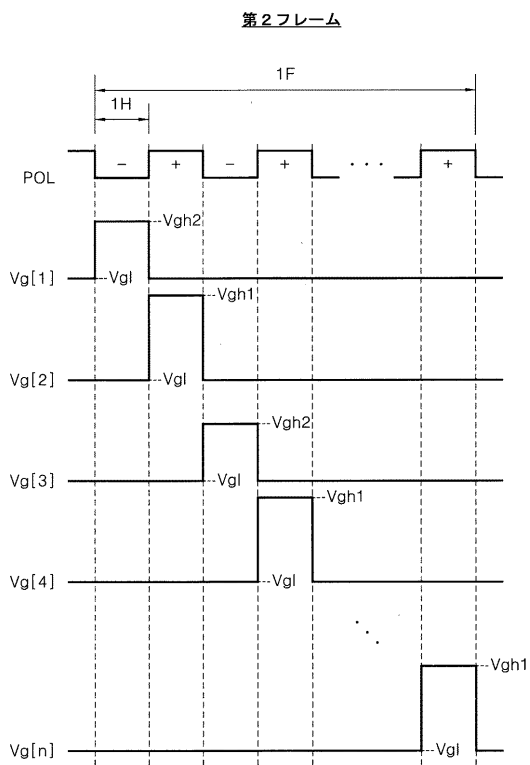
【図 7】



【図 8 A】



【図 8 B】



フロントページの続き

(51)Int.Cl. F I テーマコード (参考)
G 0 9 G 3/20 6 4 1 C

(72)発明者 李 相 ▲ヨブ▼
大韓民国 京畿道 儀旺市 内▲ソン▼洞 6 4 6 大宇 社員住宅 5 7 - 3 0 2 号

(72)発明者 鄭 聖 勲
大韓民国 ソウル特別市 東大門区 里門3洞 1 6 3 - 8 8 (2 0 / 6) 3 層

F ターム (参考) 5C006 AA16 AA21 AC26 BB16 BF03
5C080 AA10 BB05 CC03 EE29 EE30 JJ02 JJ03 JJ04 JJ05

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2011107730A	公开(公告)日	2011-06-02
申请号	JP2011047546	申请日	2011-03-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	朴鍾振 李相ヨブ 鄭聖勲		
发明人	朴 鍾 振 李 相 ▲ヨブ▼ 鄭 聖 勲		
IPC分类号	G09G3/36 G09G3/20		
CPC分类号	G09G3/3614 G09G3/3648 G09G3/3677 G09G3/3688 G09G3/3696 G09G2300/0439 G09G2320/0209 G09G2320/0219 G09G2320/0247		
FI分类号	G09G3/36 G09G3/20.621.B G09G3/20.622.C G09G3/20.621.L G09G3/20.622.E G09G3/20.641.C		
F-TERM分类号	5C006/AA16 5C006/AA21 5C006/AC26 5C006/BB16 5C006/BF03 5C080/AA10 5C080/BB05 5C080/CC03 5C080/EE29 5C080/EE30 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05		
代理人(译)	朝日 伸光		
优先权	1020060049819 2006-06-02 KR		
外部链接	Espacenet		

摘要(译)

在反转驱动系统中，为了减小正极性驱动期间的馈通电压和负极性驱动期间的馈通电压之间的电压差。液晶显示装置将具有相反极性的数据提供给在水平方向上彼此相邻并具有相同极性并且彼此垂直相邻的液晶单元，并向数据线提供具有相反极性的数据。一种栅极驱动电路，其根据数据驱动电路和数据的极性向栅极线提供具有不同摆动宽度的扫描信号，其中，开关元件包括多个第一开关元件多个第二开关元件，通过驱动与第一液晶单元水平相邻的第二液晶单元，与第一开关元件交替排列，其中第一开关元件为 $n-1$ （ n 为2）或更多）栅极线，第二开关元件连接到第 n 栅极线。点域

