

【特許請求の範囲】

【請求項 1】

基板上にマトリクス状に配置された複数の第 1 電極と、
前記複数の第 1 電極の配列する行に沿って延びる走査線と、
前記複数の第 1 電極の配列する列に沿って延びる信号線と、
前記走査線と前記信号線との交差部近傍に配置され、前記走査線に供給された信号により前記信号線と前記第 1 電極との接続を切り替える画素スイッチと、
前記走査線を順次駆動する走査線駆動回路と、
前記行方向に並ぶ複数の前記第 1 電極と絶縁層を介して対向するように配置された第 2 電極と、

10

前記第 2 電極に第 1 電圧を供給する第 1 供給配線および第 2 電圧を供給する第 2 供給配線と、

前記第 1 供給配線および前記第 2 供給配線と前記第 2 電極との間に配置され、制御手段から出力された信号により、前記第 1 供給配線と前記第 2 電極との接続および前記第 2 供給配線と前記第 2 電極との接続を切り替える第 1 切替手段と、

前記第 1 供給配線と前記信号線との間に配置され、前記制御手段から出力された信号により前記第 1 供給配線と前記信号線との接続を切り替える第 2 切替手段と、

前記走査線駆動回路および前記制御手段から出力された信号が供給され、前記走査線に前記画素スイッチをオンする信号を供給可能に構成されたゲートオープン手段と、を備えた液晶表示装置。

20

【請求項 2】

前記制御手段は、前記液晶表示装置の電源がオフされた時に、前記第 1 切替手段を制御して、前記第 1 供給配線と前記第 2 電極とを接続させ、前記第 2 切替手段を制御して前記第 1 供給配線と前記信号線とを接続させ、前記ゲートオープン手段に全ての前記走査線に前記画素スイッチをオンする信号を、前記第 1 切替手段、前記第 2 切替手段、および前記ゲートオープン手段に供給するように構成された請求項 1 記載の液晶表示装置。

【請求項 3】

前記第 1 切替手段は、前記制御回路から出力された制御信号により動作を制御され、前記第 1 供給配線と前記第 2 電極との接続を切り替える第 1 スイッチング素子と、前記第 2 供給配線と前記第 2 電極との接続を切り替える第 2 スイッチング素子と、を備え、

30

前記第 2 切替手段は、前記制御信号により動作を制御され、前記第 1 供給配線と前記信号線との接続を切り替える第 3 スイッチング素子を備え、

前記ゲートオープン手段は、前記走査線駆動回路から出力された信号が入力される否定回路と、前記否定回路から出力された信号と前記制御手段から出力された制御信号とが入力される否定論理積回路とを備え、

前記制御手段は、前記液晶表示装置の電源がオフされたときに、前記制御信号をローレベルとし、前記第 1 スイッチング素子をオンさせ、前記第 2 スイッチング素子をオフさせ、前記第 3 スイッチング素子をオンさせるように構成されている請求項 1 記載の液晶表示装置。

40

【請求項 4】

基板上にマトリクス状に配置された複数の第 1 電極と、
前記複数の第 1 電極の配列する行に沿って延びる走査線と、
前記複数の第 1 電極の配列する列に沿って延びる信号線と、
前記走査線と前記信号線との交差部近傍に配置され、前記走査線に供給された信号により前記信号線と前記第 1 電極との接続を切り替える画素スイッチと、
前記走査線を順次駆動する走査線駆動回路と、
前記行方向に並ぶ複数の前記第 1 電極と絶縁層を介して対向するように配置された第 2 電極と、

前記第 2 電極に電圧を供給する第 1 供給配線および第 2 供給配線と、

前記第 1 供給配線および前記第 2 供給配線と前記第 2 電極との間に配置され、前記第 1

50

供給配線と前記第 2 電極との接続および前記第 2 供給配線と前記第 2 電極との接続を切り替える第 1 切替手段と、

前記第 1 供給配線と前記信号線との間に配置され、前記第 1 供給配線と前記信号線との接続を切り替える第 2 切替手段と、

前記走査線駆動回路から出力された信号が供給され、前記走査線に前記画素スイッチをオンする信号を供給可能に構成されたゲートオープン手段と、を備えた液晶表示装置の駆動方法であって、

前記液晶表示装置の電源がオフされた時に、前記第 1 切替手段を制御して、前記第 1 供給配線と前記走査線とを接続させ、

前記第 2 切替手段を制御して前記第 1 供給配線と前記信号線とを接続させ、

前記ゲートオープン手段に全ての前記走査線に前記画素スイッチをオンする信号を供給させる液晶表示装置の駆動方法。

【請求項 5】

前記第 1 切替手段は、前記制御回路から出力された制御信号により動作を制御され、前記第 1 供給配線と前記第 2 電極との接続を切り替える第 1 スイッチング素子と、前記第 2 供給配線と前記第 2 電極との接続を切り替える第 2 スイッチング素子と、を備え、

前記第 2 切替手段は、前記制御信号により動作を制御され、前記第 1 供給配線と前記信号線との接続を切り替える第 3 スイッチング素子を備え、

前記ゲートオープン手段は、前記走査線駆動回路から出力された信号が入力される否定回路と、前記否定回路から出力された信号と前記制御手段から出力された制御信号とが入力される否定論理積回路とを備えた液晶表示装置の駆動方法であって、

前記液晶表示装置の電源がオフされたときに、前記制御信号をローレベルとし、前記第 1 スイッチング素子をオンさせ、前記第 2 スイッチング素子をオフさせ、前記第 3 スイッチング素子をオンさせるように構成されている請求項 4 記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置および液晶表示装置の駆動方法に関し、特に、アクティブマトリクス型の液晶表示装置およびその駆動方法に関する。

【背景技術】

【0002】

アクティブマトリクス型の液晶表示装置は、互いに対向する一対の基板と、この一対の基板間に挟持された液晶層と、マトリクス状に配置された複数の表示画素からなる表示部と、を備えている。上記一対の基板の一方は、表示部において、複数の表示画素が配列する行に沿って配置された走査線と、複数の表示画素が配列する列に沿って配置された信号線と、を備えている。液晶層に含まれる液晶分子は、液晶層に印加される電界によって、その配向状態が制御される。

【0003】

一対の基板の一方にマトリクス状に配置された複数の第 1 電極と、複数の第 1 電極と対向する第 2 電極とを有し、第 1 電極と第 2 電極との間に生じる横電界によって液晶層に含まれる液晶分子の配向状態を制御する IPS (In-Plane Switching) 方式や FFS (Fringe Field Switching) 方式の液晶表示装置が提案されている。

【0004】

液晶表示装置ではフリッカ対策として、走査ライン毎に液晶印加電圧の極性を反転させる交番反転駆動が提案されている。IPS 方式や FFS 方式の液晶表示装置で交番電界駆動を行う場合、第 2 電極を走査ライン毎に配置し、1 フレーム期間毎に第 2 電極に供給する電圧をハイ (H) レベルとロー (L) レベルとのいずれかに切り替えて、液晶層に印加される電圧の極性を反転させる。この構成では、第 2 電極に供給される 2 種類の電圧と、第 1 電極に順次書き込まれる映像信号とにより液晶層に含まれる液晶分子の配向が制御される。

10

20

30

40

50

【 0 0 0 5 】

例えばノーマリブラックモードの液晶表示装置において電源がオフされた時には、あらかじめ規定されたオフシーケンスに従って、黒データ（黒表示に対応する映像信号）を、全表示画素に書き込んで黒表示を行うことによって画面の乱れをなくし、しかる後に電源供給ラインに挿入された電源スイッチをオフすることによって、液晶パネルへの電源供給を遮断する場合がある。

【 0 0 0 6 】

しかしながら、第2電極に供給される電圧が、正極と負極との2種類存在する場合、仮に全表示画素に黒データを書き込んだとしても、電源オフ後はハイレベルのコモン電位とローレベルのコモン電位の放電にかかる時間が異なるため、ヨコスジ状の残像が発生してしまうことがあった。

10

【 0 0 0 7 】

また、黒データの書き込みは、通常の表示データの書き込みと同様にスキャン動作によって行単位で順次行われるため、黒データを1画面分書き込むのに最低1フィールド期間の時間を要する。このため、瞬間的な出来事である突発的な電源断には対応できず残像が生じることを避けることが困難であった。

【 0 0 0 8 】

信号線に供給する信号の振幅を小さくするために、画素容量と結合する補助容量と、この補助容量に電圧を供給する補助容量線とを備える液晶表示装置が提案されている。従来、補助容量線にローレベルの電圧を供給する低電圧配線と、補助容量にハイレベルの電圧を供給する高電圧配線と、補助容量配線と低電圧配線および高電圧配線のいずれかを接続する開閉回路とを備える液晶表示装置が提案されている（特許文献1参照。）

20

【 先行技術文献 】

【 特許文献 】

【 0 0 0 9 】

【 特許文献1 】 特開 2 0 0 9 - 1 0 4 0 5 0 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 0 】

本発明は上記事情に鑑みて成されたものであって、電源がオフされた後に残像が生じることを回避し、表示品位の良好な液晶表示装置および液晶表示装置の駆動方法を提供することを目的とする。

30

【 課題を解決するための手段 】

【 0 0 1 1 】

本発明の第1態様による液晶表示装置は、基板上にマトリクス状に配置された複数の第1電極と、前記複数の第1電極の配列する行に沿って延びる走査線と、前記複数の第1電極の配列する列に沿って延びる信号線と、前記走査線と前記信号線との交差部近傍に配置され、前記走査線に供給された信号により前記信号線と前記第1電極との接続を切り替える画素スイッチと、前記走査線を順次駆動する走査線駆動回路と、前記行方向に並ぶ複数の前記第1電極と絶縁層を介して対向するように配置された第2電極と、前記第2電極に第1電圧を供給する第1供給配線および第2電圧を供給する第2供給配線と、前記第1供給配線および前記第2供給配線と前記第2電極との間に配置され、制御手段から出力された信号により、前記第1供給配線と前記第2電極との接続および前記第2供給配線と前記第2電極との接続を切り替える第1切替手段と、前記第1供給配線と前記信号線との間に配置され、前記制御手段から出力された信号により前記第1供給配線と前記信号線との接続を切り替える第2切替手段と、前記走査線駆動回路および前記制御手段から出力された信号が供給され、前記走査線に前記画素スイッチをオンする信号を供給可能に構成されたゲートオープン手段と、を備えた液晶表示装置である。

40

【 0 0 1 2 】

本発明の第2態様による液晶表示装置の駆動方法は、基板上にマトリクス状に配置され

50

た複数の第 1 電極と、前記複数の第 1 電極の配列する行に沿って延びる走査線と、前記複数の第 1 電極の配列する列に沿って延びる信号線と、前記走査線と前記信号線との交差点近傍に配置され、前記走査線に供給された信号により前記信号線と前記第 1 電極との接続を切り替える画素スイッチと、前記走査線を順次駆動する走査線駆動回路と、前記行方向に並ぶ複数の前記第 1 電極と絶縁層を介して対向するように配置された第 2 電極と、前記第 2 電極に電圧を供給する第 1 供給配線および第 2 供給配線と、前記第 1 供給配線および前記第 2 供給配線と前記第 2 電極との間に配置され、前記第 1 供給配線と前記第 2 電極との接続および前記第 2 供給配線と前記第 2 電極との接続を切り替える第 1 切替手段と、前記第 1 供給配線と前記信号線との間に配置され、前記第 1 供給配線と前記信号線との接続を切り替える第 2 切替手段と、前記走査線駆動回路から出力された信号が供給され、前記走査線に前記画素スイッチをオンする信号を供給可能に構成されたゲートオープン手段と、を備えた液晶表示装置の駆動方法であって、前記液晶表示装置の電源がオフされた時に、前記第 1 切替手段を制御して、前記第 1 供給配線と前記走査線とを接続させ、前記第 2 切替手段を制御して前記第 1 供給配線と前記信号線とを接続させ、前記ゲートオープン手段に全ての前記走査線に前記画素スイッチをオンする信号を供給させる液晶表示装置の駆動方法である。

10

【発明の効果】

【0013】

本発明によれば、電源がオフされた後に残像が生じることを回避し、表示品位の良好な液晶表示装置および液晶表示装置の駆動方法を提供することができる。

20

【図面の簡単な説明】

【0014】

【図 1】本発明の一実施形態に係る液晶表示装置の通常駆動時の動作の一例を説明するための図である。

【図 2】本発明の一実施形態に係る液晶表示装置のオフ駆動時の動作の一例を説明するための図である。

【図 3】本発明の一実施形態に係る液晶表示装置の駆動方法の一例を説明するためのタイミングチャートである。

【発明を実施するための形態】

【0015】

30

以下、本発明の一実施形態に係る液晶表示装置および液晶表示装置の駆動方法について、図面を参照して説明する。本実施形態に係る液晶表示装置は、ノーマリブラックであって FFS 方式の液晶表示装置である。

【0016】

図 1 および図 2 に示すように、本実施形態に係る液晶表示装置は、互いに対向した一対の基板、アレイ基板（図示せず）および対向基板（図示せず）と、アレイ基板と対向基板との間に挟持された液晶層 LQ と、マトリクス状に配置された表示画素 PX からなる表示部（図示せず）とを備えている。

【0017】

40

アレイ基板は、透明絶縁性基板（図示せず）と、この透明絶縁性基板上において、各表示画素 PX に配置された画素電極 PE と、画素電極 PE の配列する行に沿って延びる走査線 GL（GL1、GL2、GL3...）と、画素電極 PE の配列する列に沿って延びる信号線 SL（SL1、SL2、SL3...）と、走査線 GL と信号線 SL とが交差する位置近傍に配置された画素スイッチ SWP と、絶縁層（図示せず）を介して複数の画素電極 PE と対向するように配置されたコモン電極 COM（COM1、COM2、COM3...）と、を備えている。

【0018】

画素スイッチ SWP は、スイッチング素子として薄膜トランジスタ（TFT：Thin Film Transistor）を備えている。薄膜トランジスタのゲート電極は、対応する走査線 GL に電氣的に接続されている（あるいは一体に形成されている）。薄膜トランジスタのソース

50

電極は、対応する信号線 S L に電氣的に接続されている（あるいは一体に形成されている）。薄膜トランジスタのドレイン電極は、対応する画素電極 P E に電氣的に接続されている（あるいは一体に形成されている）。

【 0 0 1 9 】

薄膜トランジスタのゲート電極にオン電圧が印加されると、ソース電極とドレイン電極との間が導通し、対応する信号線 S L から画素電極 P E に映像信号が供給される。画素電極 P E に印加される映像信号とコモン電極 C O M に印加されるコモン電圧とにより液晶容量が形成される。

【 0 0 2 0 】

画素電極 P E には例えば所定の間隔を置いてスリットが設けられ、絶縁層を介して配置されたコモン電極 C O M との間に横電界が生じる。この横電界によって、液晶層 L Q に含まれる液晶分子の配向状態が制御される。各表示画素 P X は液晶容量と結合する補助容量 C S をさらに備えている。液晶容量は、液晶層に印加される電界によって液晶層に蓄えられる。補助容量 C S は、画素電極 P E とコモン電極 C O M との間に生じる容量である。

【 0 0 2 1 】

コモン電極 C O M は、走査線 G L と略平行に延びて配置され、各コモン電極 C O M は、行方向に並ぶ画素電極 P E と対向している。アレイ基板は、コモン電極 C O M にコモン電圧を供給する第 2 供給配線 W 2 および第 1 供給配線 W 1 を備えている。第 2 供給配線 W 2 には、ハイレベルのコモン電圧（C S H）が印加される。第 1 供給配線 W 1 には、ローレベルのコモン電圧（C S L）が印加される。なお、本実施形態では、ローレベルのコモン電圧（C S L）はグランド電圧と略等しくなるように設定されている。

【 0 0 2 2 】

コモン電極 C O M の一端部は、第 1 スイッチング回路 S W 1 に接続されている。第 1 スイッチング回路 S W 1 は、コモン電極 C O M と第 2 供給配線 W 2 との間の接続を切り替えるスイッチング素子 S 1、および、コモン電極 C O M と第 1 供給配線 W 1 との間の接続を切り替えるスイッチング素子 S 2 を備えている。スイッチング素子 S 1 およびスイッチング素子 S 2 は、図示しない制御回路から出力される S H U T 信号によって通常駆動と電源オフ駆動とを切り替える駆動切替手段によりオンあるいはオフが制御される。

【 0 0 2 3 】

信号線 S L の一端部は、第 2 スイッチング回路 S W 2 に接続されている。第 2 スイッチング回路 S W 2 は、信号線 S L と第 1 供給配線 W 1 との間の接続を切り替えるスイッチング素子 S 3 を備えている。スイッチング素子 S 3 は、図示しない制御回路から出力される S H U T 信号によって、オンあるいはオフが制御される。

【 0 0 2 4 】

信号線 S L の他端部は、第 3 スイッチング回路 S W 3 に接続されている。第 3 スイッチング回路 S W 3 は、図示しない信号線駆動回路の出力端子と、信号線 S L との接続を切り替えるスイッチング素子 S 4 を備えている。スイッチング回路 S W 3 は、信号線駆動回路の 1 つの出力端子から出力される映像信号を、3 つの信号線 S L のいずれかに供給するように構成されている。

【 0 0 2 5 】

走査線 G L の一端は、ゲートオープン回路 G C とゲートバッファ回路 G B F を介して走査線駆動回路 G D に接続されている。ゲートオープン回路 G C は、走査線駆動回路 G D から出力された走査信号が入力される N O T 回路（否定回路）G C A と、N O T 回路 G C A から出力された信号と、図示しない制御回路から出力された S H U T 信号とが入力される N A N D 回路（否定論理積回路）G C B と、を備えている。ゲートオープン回路 G C の N A N D 回路 G C B から出力された信号は、ゲートバッファ回路 G B F のバッファに供給され、バッファを介して走査線 G L に供給される。

【 0 0 2 6 】

図 1 には、画素電極 P E に映像信号を供給する通常表示駆動を行っているときの液晶表示装置の一構成例を示している。図 1 に示す場合では、S H U T 信号はハイ（H）レベル

10

20

30

40

50

である。このとき、コモン電極COM1はスイッチング素子S1により第2供給配線W2に接続され、コモン電極COM2はスイッチング素子S2により第1供給配線W1に接続され、コモン電極COM3はスイッチング素子S1により第2供給配線W2に接続される。つまり、隣合うコモン電極COMには異なるレベルの電圧が供給される。

【0027】

1フレーム期間後には、コモン電極COM1はスイッチング素子S2により第1供給配線W1に接続され、コモン電極COM2はスイッチング素子S1により第2供給配線W2に接続され、コモン電極COM3はスイッチング素子S2により第1供給配線W1に接続される。このように1フレーム期間毎に、コモン電極COMに供給される電圧レベルが変化する。

10

【0028】

第2スイッチ回路SW2のスイッチング素子S3は、SHUT信号によりオフされる。ゲートオープン回路GCのNAND回路GCBは、NOT回路GCAから出力された信号とSHUT信号とから、走査線駆動回路GDから出力された走査信号と同様の信号を出力する。NAND回路GCBから出力された信号はゲートバッファ回路GBFを介して走査線GLに供給され、図3に示すように走査線GLが一水平期間毎に順次駆動される。

【0029】

第3スイッチ回路SW3のスイッチング素子S4は、1水平期間において順次オンされて、信号線駆動回路の1つの出力端子から出力された映像信号を3つの信号線SLに供給する。信号線SLに供給された映像信号は、画素スイッチSWPを介して画素電極PEに供給される。

20

【0030】

図2には、液晶表示装置がオフ駆動を行っているときの一構成例を示している。液晶表示装置の電源がオフされると、制御手段はオフ駆動を開始する。図3に示すように、制御手段は、電源がオフされたタイミングT1からオフ駆動を開始し、例えば所定時間が経過したタイミングT2で制御手段への電源供給ライン（図示せず）に挿入されたスイッチをオフする。なお、通常駆動時には、電源供給ラインには電源電圧VDDが供給されている。

【0031】

図2に示す場合では、SHUT信号はロー（L）レベルである。このとき、全てのコモン電極COMがスイッチング素子S2により第1供給配線W1に接続される。つまり、全てのコモン電極COMには第1供給配線W1からローレベルのコモン電圧（CSL）が供給される。

30

【0032】

第2スイッチ回路SW2のスイッチング素子S3は、SHUT信号によりオンされる。ゲートオープン回路GCのNAND回路GCBは、NOT回路GCAから出力された信号とSHUT信号とから、画素スイッチSWPをオンする走査信号を出力する。NAND回路GCBから出力された信号はゲートバッファ回路GBFを介して走査線GLに供給され、図3に示すように一斉に走査線GLに画素スイッチSWPをオンする走査信号が供給される。

40

【0033】

第3スイッチ回路SW3のスイッチング素子S4は、SHUT信号により全てオフされる。したがって、信号線SLには、第1供給配線W1からローレベルのコモン電圧（CSL）が供給され、画素スイッチSWPを介して全ての画素電極PEにローレベルのコモン電圧（CSL）が供給される。

【0034】

したがって、画素電極PEに供給される電圧と、コモン電極COMに供給される電圧とが同じ値となるため、液晶分子の配向状態を制御するための電位差の値はゼロとなり、表示部は黒表示状態となる。

【0035】

50

上記のように、液晶表示装置がオフ駆動を行うと、黒表示に対応する信号を複数の画素電極に一斉に供給することができ、画素電極の充電に要する時間（タイミングT1からタイミングT2までの時間）を短縮することができる。また、すべてのコモン電極COMに共通のコモン電圧が供給されるため、電源電圧VDDの供給がオフされた後における隣合うコモン電極COMの放電時間が略等しくなる。

【0036】

そのため、電源電圧VDDがオフされる前に黒表示に対応する信号の書き込みが完了し、電源電圧VDDの供給がオフされた後に残像が表示されることが無くなる。さらに、液晶表示装置の電源が突発的にオフされた場合であっても、電源供給ラインからの電源電圧VDDの供給がオフされる前に画素電極PEおよびコモン電極COMへの信号書き込みを終了することが可能であって、突発的に電源オフされた場合であっても、残像なく黒表示を行うことができる。

【0037】

さらに、本実施形態に係る液晶表示装置によれば、液晶表示装置の電源がオフされたときに、信号線SLとコモン電極COMと同じ電圧を供給する際に、コモン電圧を供給する第1供給配線W1を用いているため、新たに供給配線を設ける必要がない。

【0038】

すなわち、本実施形態に係る液晶表示装置および液晶表示装置の駆動方法によれば、表示品位の良好な液晶表示装置および液晶表示装置の駆動方法を提供することができる。

【0039】

なお、この発明は、上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。

【0040】

例えば、上記実施形態に係る液晶表示装置では、液晶表示装置の電源がオフされたときに、第1スイッチング回路SW1にコモン電極COMと第1供給配線W1とを接続させるとともに、第2スイッチング回路SW2に信号線SLと第1供給配線W1とを接続させるように構成されていたが、液晶表示装置の電源がオフされたときに、第1スイッチング回路SW1にコモン電極COMと第2供給配線W2とを接続させるとともに、第2スイッチング回路SW2に信号線SLと第2供給配線W2とを接続させるように構成されていても良い。

【0041】

いずれの場合であっても、コモン電極COMと信号線SLと同じ電圧が供給されるため、上述の実施形態に係る液晶表示装置と同様の効果を得ることができる。

【0042】

また、上記の実施形態に係る液晶表示装置はFFS方式の液晶表示装置であったが、コモン電圧を変化させることにより1又は複数の走査ライン毎に液晶層LQに印加する電位の極性を反転させる液晶表示装置であれば、本発明を適用することにより上述の実施形態に係る液晶表示装置と同様の効果を得ることができる。

【0043】

また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合わせてもよい。

【符号の説明】

【0044】

LQ...液晶層、PX...表示画素、PE...画素電極（第1電極）、GL...走査線、SL...信号線、SWP...画素スイッチ、COM...コモン電極（第2電極）、W1...第1供給配線、W2...第2供給配線、S1...第1スイッチング素子、S2...第2スイッチング素子、S3...第3スイッチング素子、S4...第4スイッチング素子、GC...ゲートオープン回路（ゲートオープン手段）、GD...走査線駆動回路、SW1...第1スイッチング回路（第1切替手段）SW2...第2スイッチング回路（第2切替手段）

10

20

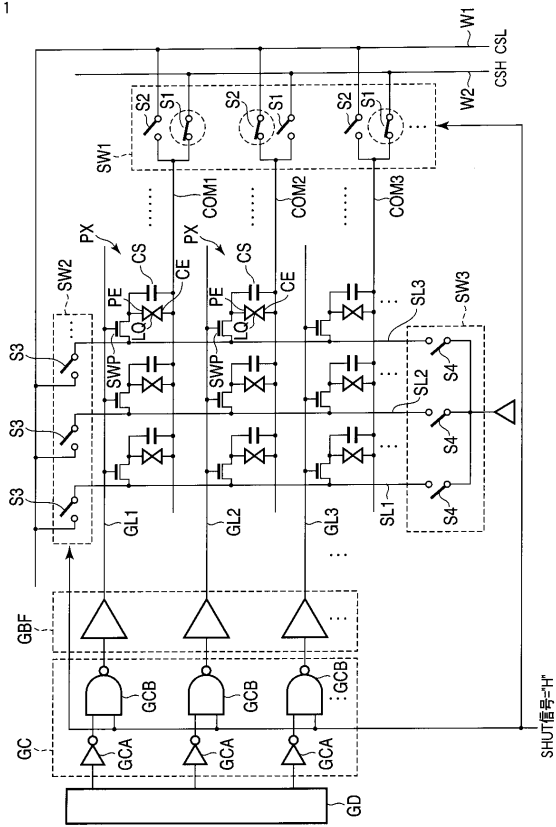
30

40

50

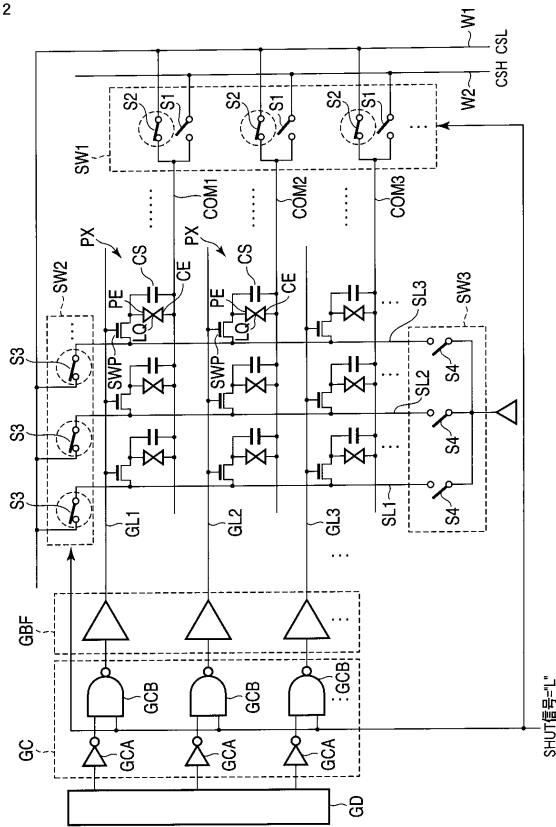
【 図 1 】

図 1



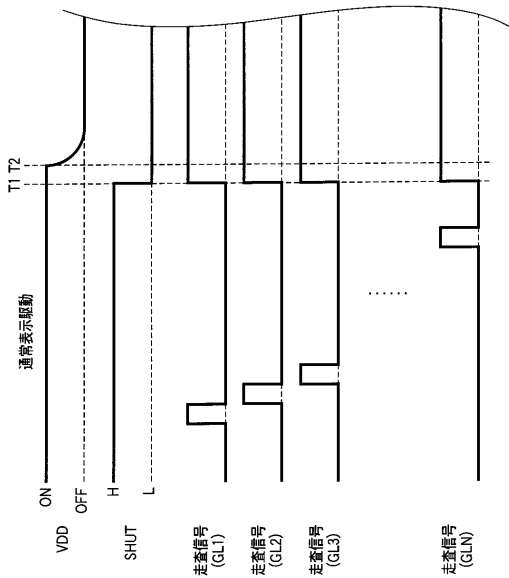
【 図 2 】

図 2



【 図 3 】

図 3



フロントページの続き

(51) Int.Cl. F I テーマコード (参考)

G 0 9 G	3/20	6 2 4 E
G 0 9 G	3/20	6 1 2 G
G 0 9 G	3/20	6 7 0 K
G 0 9 G	3/20	6 2 2 B
G 0 9 G	3/20	6 2 2 D

(74)代理人 100084618
 弁理士 村松 貞男

(74)代理人 100103034
 弁理士 野河 信久

(74)代理人 100119976
 弁理士 幸長 保次郎

(74)代理人 100153051
 弁理士 河野 直樹

(74)代理人 100140176
 弁理士 砂川 克

(74)代理人 100101812
 弁理士 勝村 紘

(74)代理人 100070437
 弁理士 河井 将次

(74)代理人 100124394
 弁理士 佐藤 立志

(74)代理人 100112807
 弁理士 岡田 貴志

(74)代理人 100111073
 弁理士 堀内 美保子

(74)代理人 100134290
 弁理士 竹内 将訓

(74)代理人 100127144
 弁理士 市原 卓三

(74)代理人 100141933
 弁理士 山下 元

(72)発明者 原田 賢治

東京都港区港南四丁目 1 番 8 号 東芝モバイルディスプレイ株式会社内

F ターム(参考) 2H092 GA14 GA17 JA24 JB05 JB22 JB57 JB69 NA05 NA25 PA06
 QA09
 2H193 ZA04 ZA07 ZA09 ZB08 ZB14 ZC16 ZC24 ZD02 ZD23 ZE38
 ZF22 ZF23 ZF36 ZF52 ZF59 ZF60 ZH21 ZH52 ZJ14 ZP03
 ZQ16
 5C006 AC09 AC24 AC25 AF67 BB16
 5C080 AA10 BB05 DD09 FF11 FF12 JJ02 JJ03 JJ04

专利名称(译)	液晶显示装置和液晶显示装置的驱动方法		
公开(公告)号	JP2011095622A	公开(公告)日	2011-05-12
申请号	JP2009251250	申请日	2009-10-30
[标]申请(专利权)人(译)	东芝移动显示器有限公司		
申请(专利权)人(译)	东芝移动显示器有限公司		
[标]发明人	原田 賢治		
发明人	原田 賢治		
IPC分类号	G02F1/133 G02F1/1368 G09G3/20 G09G3/36		
CPC分类号	G02F1/13306 G09G3/3655 G09G3/3677 G09G3/3688 G09G2310/0245 G09G2310/0297		
FI分类号	G02F1/133.550 G02F1/1368 G09G3/20.670.D G09G3/36 G09G3/20.624.C G09G3/20.624.E G09G3/20.612.G G09G3/20.670.K G09G3/20.622.B G09G3/20.622.D		
F-TERM分类号	2H092/GA14 2H092/GA17 2H092/JA24 2H092/JB05 2H092/JB22 2H092/JB57 2H092/JB69 2H092/NA05 2H092/NA25 2H092/PA06 2H092/QA09 2H193/ZA04 2H193/ZA07 2H193/ZA09 2H193/ZB08 2H193/ZB14 2H193/ZC16 2H193/ZC24 2H193/ZD02 2H193/ZD23 2H193/ZE38 2H193/ZF22 2H193/ZF23 2H193/ZF36 2H193/ZF52 2H193/ZF59 2H193/ZF60 2H193/ZH21 2H193/ZH52 2H193/ZJ14 2H193/ZP03 2H193/ZQ16 5C006/AC09 5C006/AC24 5C006/AC25 5C006/AF67 5C006/BB16 5C080/AA10 5C080/BB05 5C080/DD09 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H192/AA24 2H192/BB13 2H192/BB91 2H192/CC04 2H192/DA12 2H192/FB03 2H192/FB09 2H192/GD61 2H192/JA33		
代理人(译)	河野 哲 中村 诚 河野直树 冈田 隆 山下 元		
其他公开文献	JP4883729B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其在电源关闭后避免出现偶然图像并具有高显示质量，以及液晶显示装置的驱动方法。解决方案：该液晶显示装置包括用于向第二电极COM提供电压的第一供电线W1和第二供电线W2，设置在第一供电线W1和第二供电线W2之间的第一开关装置SW1，以及第二供电线W2。电极COM，并且在第一电源线W1和第二电极COM之间的连接与第二电源线W2和第二电极COM之间的连接之间切换，具有从控制装置输出的信号，第二开关装置SW2被布置在第一电源线W1和信号线SL之间，利用从控制装置输出的信号改变第一电源线W1和信号线SL之间的连接，以及接收从扫描线输出的信号的栅极打开装置GC驱动电路SD和控制装置可以将用于导通像素开关SWP的信号提供给扫描线GL。

