

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-266738

(P2010-266738A)

(43) 公開日 平成22年11月25日(2010.11.25)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H092
G02F 1/133 (2006.01)	G02F 1/133 550	2H193
G09G 3/36 (2006.01)	G09G 3/36	5C006
G09G 3/20 (2006.01)	G09G 3/20 611A	5C080
G09F 9/30 (2006.01)	G09G 3/20 621M	5C094
審査請求 未請求 請求項の数 8 O L (全 27 頁) 最終頁に続く		

(21) 出願番号	特願2009-118613 (P2009-118613)	(71) 出願人	302020207 東芝モバイルディスプレイ株式会社
(22) 出願日	平成21年5月15日 (2009. 5. 15)		埼玉県深谷市幡羅町一丁目9番地2
		(74) 代理人	100108855 弁理士 蔵田 昌俊
		(74) 代理人	100091351 弁理士 河野 哲
		(74) 代理人	100088683 弁理士 中村 誠
		(74) 代理人	100109830 弁理士 福原 淑弘
		(74) 代理人	100075672 弁理士 峰 隆司
		(74) 代理人	100095441 弁理士 白根 俊郎

最終頁に続く

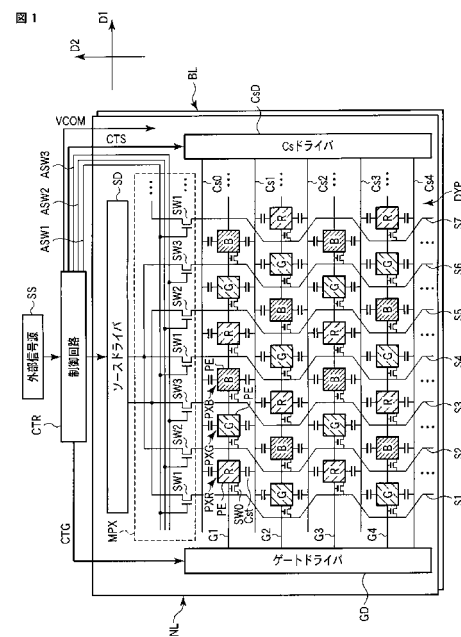
(54) 【発明の名称】 液晶表示装置および液晶表示装置の駆動方法

(57) 【要約】

【課題】良好な表示品位であって、低消費電力化および狭額縁化を実現するデルタ配列を採用した液晶表示装置および液晶表示装置の駆動方法を提供する。

【解決手段】対向して配置された一対の基板と、一対の基板間に挟持された液晶層と、デルタ配列の複数の表示画素PXからなる表示部DYPと、を備え、一対の基板の一方の基板は、複数の表示画素PXのそれぞれに配置された複数の画素電極PEと、第1方向D1に延びる複数の走査線Gと、複数の走査線Gと交差するように配置された複数の信号線Sと、複数の画素電極PEのそれぞれに対応して走査線Gと信号線Sとが交差する位置近傍に配置された画素スイッチSW0と、を備え、複数の信号線Sは、画素電極PE間の領域を蛇行するように第1方向D1と略直交する第2方向D2に延び、複数の画素電極PEは、第1方向D1における一方側に配置された信号線Sに画素スイッチSW0を介して接続された液晶表示装置。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

対向して配置された一对の基板と、前記一对の基板間に挟持された液晶層と、デルタ配列の複数の表示画素からなる表示部と、を備え、

前記一对の基板の一方の基板は、複数の表示画素のそれぞれに配置された複数の画素電極と、第 1 方向に延びる複数の走査線と、前記複数の走査線と交差するように配置された複数の信号線と、前記複数の画素電極のそれぞれに対応して前記走査線と前記信号線とが交差する位置近傍に配置された画素スイッチと、を備え、

前記複数の信号線は、前記複数の画素電極間の領域を蛇行するように前記第 1 方向と略直交する第 2 方向に延び、

前記複数の画素電極は、前記第 1 方向における一方側に配置された信号線と前記画素スイッチを介して接続された液晶表示装置。

【請求項 2】

前記複数の走査線および前記複数の信号線を駆動する駆動手段をさらに備え、

前記駆動手段は、前記第 1 方向に並ぶ複数の表示画素に供給する信号の極性を 1 表示画素毎に反転するとともに、前記画素スイッチを介して前記信号線から複数の表示画素に供給する信号の極性を、共通の信号線に接続され前記共通の信号線に沿って隣接して並ぶ 2 以上の表示画素毎に反転する極性反転手段を備える請求項 1 記載の液晶表示装置。

【請求項 3】

前記第 1 方向と略平行に延びる複数の補助容量線をさらに備え、

前記複数の表示画素は、前記画素電極と前記補助容量線とに印加される電圧により生じる補助容量を備え、

前記補助容量線は、前記補助容量を介して、正極性および負極性のいずれか一方の信号が書込まれる複数の画素電極と接続されている請求項 2 記載の液晶表示装置。

【請求項 4】

記複数の走査線および前記複数の信号線を駆動する駆動手段と、前記駆動手段の一出力端子から出力された出力信号を、2 以上の信号線に時間的に振り分ける選択手段と、前記駆動手段および前記選択手段の動作を制御する制御手段と、さらに備え、

前記複数の表示画素は、複数種類の色表示画素を含み、

前記選択手段は、同一種類の色表示画素であって、同一極性の信号が供給される複数の表示画素に、前記一出力端子からの出力信号を振り分けるように構成され、

前記制御手段は、1 水平期間において、前記 2 以上の信号線のうちの少なくとも一方に同一の信号が 2 回以上供給されるように前記駆動手段および前記選択手段を制御する選択駆動制御手段を備える請求項 1 記載の液晶表示装置。

【請求項 5】

記複数の走査線および前記複数の信号線を駆動する駆動手段と、前記駆動手段の出力端子から出力された出力信号を、2 以上の信号線に時間的に振り分ける選択手段と、前記駆動手段と前記選択手段とを制御する制御手段と、をさらに備え、

前記複数の表示画素は、複数種類の色表示画素を含み、

前記選択手段は、前記複数種類の色表示画素の同一極性の信号が供給される表示画素に、前記出力端子からの出力信号を振り分けるように構成され、

前記制御手段は、1 水平期間の第 1 期間において前記表示画素にリセット信号を振り分けるとともに、前記 1 水平期間の第 2 期間において前記表示画素に映像信号を供給するように前記駆動手段および前記選択手段を制御する選択駆動制御手段を備える請求項 1 記載の液晶表示装置。

【請求項 6】

対向して配置された一对の基板と、前記一对の基板間に挟持された液晶層と、デルタ配列の複数の表示画素からなる表示部と、を備え、

前記一对の基板の一方の基板は、複数の表示画素のそれぞれに配置された複数の画素電極と、第 1 方向に延びる複数の走査線と、前記複数の走査線と交差するように配置された

10

20

30

40

50

複数の信号線と、複数の画素電極のそれぞれに対応して前記走査線と前記信号線とが交差する位置近傍に配置された画素スイッチと、を備え、

前記複数の信号線は、前記画素電極間の領域を蛇行するように前記第 1 方向と略直交する第 2 方向に延び、

前記複数の画素電極は、前記第 1 方向における一方側に配置された信号線に前記画素スイッチを介して接続された液晶表示装置の駆動方法であって、

複数の走査線を駆動する走査線駆動手段を制御して、前記複数の走査線を順次駆動させ、駆動された走査線により画素スイッチを導通させるステップと、

複数の信号線を駆動する信号線駆動手段を制御して、前記画素スイッチを介して、前記複数の信号線から画素電極に信号を書き込む信号書き込みステップと、を備え、

前記信号書き込みステップは、前記画素電極に書き込む信号の極性を、前記第 1 方向に並ぶ複数の表示画素の 1 表示画素毎に反転するとともに、共通の信号線に接続され前記共通の信号線に沿って隣接して並ぶ 2 以上の表示画素毎に反転する極性反転ステップを備える液晶表示装置の駆動方法。

【請求項 7】

前記信号線駆動手段の出力端子から出力された出力信号を、同一種類の色表示画素であって、同一極性の信号が供給される表示画素に信号を供給する複数の信号線に振り分ける選択手段をさらに備え、前記複数の信号線は第 1 スwitch を介して前記出力端子と接続された第 1 信号線と、第 2 スwitch を介して前記出力端子と接続された第 2 信号線と、第 3 スwitch を介して前記出力端子と接続された第 3 信号線と、を備えた液晶表示装置の駆動方法であって、

前記選択手段を制御して、1 フレーム期間において、前記第 1 スwitch、前記第 2 スwitch、および前記第 3 スwitch を導通させるステップと、

前記第 2 スwitch および前記第 3 スwitch を導通させた状態とし、前記第 1 スwitch を非導通とするステップと、

前記第 3 スwitch を導通させた状態とし、前記第 1 スwitch および前記第 2 スwitch を非導通とするステップと、

前記第 1 スwitch、前記第 2 スwitch、および前記第 3 スwitch を非導通とするステップと、を備える請求項 6 記載の液晶表示装置の駆動方法。

【請求項 8】

前記信号線駆動手段の出力端子から出力された出力信号を、複数種類の色表示画素であって、同一極性の信号が供給される表示画素に信号を供給する複数の信号線に振り分ける選択手段をさらに備え、前記複数の信号線は第 1 スwitch を介して前記出力端子と接続された第 1 信号線と、第 2 スwitch を介して前記出力端子と接続された第 2 信号線と、第 3 スwitch を介して前記出力端子と接続された第 3 信号線と、を備えた液晶表示装置の駆動方法であって、

前記選択手段を制御して、1 水平期間の第 1 期間において前記第 1 スwitch、前記第 2 スwitch、および前記第 3 スwitch を導通させ、前記出力端子から前記複数の信号線にリセット信号を供給させるステップと、

1 水平期間の第 2 期間において、前記複数種類の信号線に一定の順に信号が振り分けられるように前記第 1 スwitch、前記第 2 スwitch、および前記第 3 スwitch を順次導通させるステップと、を備える請求項 6 記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置および液晶表示装置の駆動方法に関し、特に、画素配列としてデルタ配列を採用した液晶表示装置およびその駆動方法に関する。

【背景技術】

【0002】

液晶表示装置は、一对の基板と、この一对の基板間に挟持された液晶層と、複数の表示

10

20

30

40

50

画素からなる表示部とを備えている。カラー表示タイプの液晶表示装置の場合、複数の表示画素は複数種類の色表示画素から構成される。

【0003】

複数の表示画素が、例えば、赤色を表示する赤表示画素と、緑色を表示する緑表示画素と、青色を表示する青色表示画素とから構成される場合、赤表示画素と緑表示画素と青表示画素とを色毎に並べてストライプ状に配置する場合がある。

【0004】

表示画素を色毎のストライプ状に配置する場合、ストライプ状のラインが延びる方向と略平行な表示部の端に配置される表示画素は、同一色の表示画素となる。そのため、表示部の端に単一色のラインが視認されることがあった。また、ストライプ状に並ぶ表示画素のライン間の領域が視認されることがあった。

10

【0005】

他に、隣接する行に配置された各色表示画素を行方向に1.5画素だけずらして配置する画素配列（以下、デルタ配列という）が提案されている（例えば特許文献1参照）。表示画素をデルタ配列で配置すると、表示部の端に同一色の表示画素が並ぶことがないため、表示部の端に単一色のラインが視認されることがなくなる。また、列方向に表示画素が並ばないため、表示画素のエッジが直線状に視認されることがなく、表示画像の品位を低下することがなくなる。

【0006】

また、液晶表示装置では交番電界駆動を実施しており、フリッカ対策のため走査ライン毎に液晶印加電圧の極性を反転させている。走査線毎の極性反転、または、信号線毎の極性反転のいずれか一方だけでは、走査線が延びる方向または信号線が延びる方向に沿ってフリッカが見えることがあり、高画質液晶表示装置では、走査線毎と信号線毎との両方で極性反転するドット反転駆動を採用することがある。

20

【0007】

一方、信号電圧振幅を低減する方法として、容量結合駆動（CC駆動）が提案されている。容量結合駆動では、補助容量を通して、補助容量信号を画素電極に重畳することで所定の電圧に到達させる。容量結合駆動を採用すると、補助容量と画素容量とを略等しくする場合、信号電圧振幅を概略半減できる。

【0008】

また、液晶表示装置では、動画を表示させた場合の表示ボケを防止するために、黒表示に対応する信号を供給する駆動方法（黒挿入駆動方法）が知られている。また、選択駆動を用いることで、ソースドライバ個数低減によるコスト削減、あるいは周辺配線面積縮小による狭額縁化などの利点が得られる。

30

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開2000-194017号公報

【発明の概要】

【発明が解決しようとする課題】

40

【0010】

画素配列としてデルタ配列を採用した液晶表示装置においても、低消費電力化や狭額縁化を実現するために、容量結合駆動（CC駆動）、容量結合ドット反転駆動（CCDI駆動）、選択駆動、黒挿入駆動等を採用することが考えられる。

【0011】

しかしながら、上記文献に開示された画素配列をデルタ配列とした液晶表示装置では、複数の表示画素に映像信号を供給するための信号線のパターンが複雑であって、上記の駆動方法を適用して低消費電力化、狭額縁化等を実現することが困難であった。

【0012】

本発明は上記事情に鑑みて成されたものであって、良好な表示品位の液晶表示装置およ

50

びその駆動方法であって、低消費電力化および狭額縁化を実現するデルタ配列を採用した液晶表示装置および液晶表示装置の駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0013】

本発明の第1態様による液晶表示装置は、対向して配置された一对の基板と、前記一对の基板間に挟持された液晶層と、デルタ配列の複数の表示画素からなる表示部と、を備え、前記一对の基板の一方の基板は、複数の表示画素のそれぞれに配置された複数の画素電極と、第1方向に延びる複数の走査線と、前記複数の走査線と交差するように配置された複数の信号線と、複数の画素電極のそれぞれに対応して前記走査線と前記信号線とが交差する位置近傍に配置された画素スイッチと、を備え、前記複数の信号線は、前記画素電極間の領域を蛇行するように前記第1方向と略直交する第2方向に延び、前記複数の画素電極は、前記第1方向における一方側に配置された信号線に前記画素スイッチを介して接続された液晶表示装置である。

10

【0014】

本発明の第2態様による液晶表示装置の駆動方法は、対向して配置された一对の基板と、前記一对の基板間に挟持された液晶層と、デルタ配列の複数の表示画素からなる表示部と、を備え、前記一对の基板の一方の基板は、複数の表示画素のそれぞれに配置された複数の画素電極と、第1方向に延びる複数の走査線と、前記複数の走査線と交差するように配置された複数の信号線と、複数の画素電極のそれぞれに対応して前記走査線と前記信号線とが交差する位置近傍に配置された画素スイッチと、を備え、前記複数の信号線は、前記画素電極間の領域を蛇行するように前記第1方向と略直交する第2方向に延び、前記複数の画素電極は、前記第1方向における一方側に配置された信号線に前記画素スイッチを介して接続された液晶表示装置の駆動方法であって、複数の走査線を駆動する走査線駆動手段を制御して、前記複数の走査線を順次駆動させ、駆動された走査線により画素スイッチを導通させるステップと、複数の信号線を駆動する信号線駆動手段を制御して、前記画素スイッチを介して、前記複数の信号線から画素電極に信号を書き込む信号書き込みステップと、を備え、前記信号書き込みステップは、前記画素電極に書き込む信号の極性を、前記第1方向に並ぶ複数の表示画素の1表示画素毎に反転するとともに、共通の信号線に接続された前記第2方向に並ぶ2以上の表示画素毎に反転する極性反転ステップを備える液晶表示装置の駆動方法である。

20

30

【発明の効果】

【0015】

本発明によれば、良好な表示品位の液晶表示装置およびその駆動方法であって、低消費電力化および狭額縁化を実現するデルタ配列を採用した液晶表示装置および液晶表示装置の駆動方法を提供することができる。

【図面の簡単な説明】

【0016】

【図1】本発明の第1実施形態に係る液晶表示装置の構成の一例を概略的に示す図である。

【図2】画素配列としてデルタ配列を採用したときの信号線パターンの一例を説明するための図である。

40

【図3】画素配列としてデルタ配列を採用したときの信号線パターンの他の例を説明するための図である。

【図4】図3に示す信号線パターンで画素電極に映像信号を供給する場合の交番電界駆動の一例について説明するための図である。

【図5】図3に示す信号線パターンで画素電極に映像信号を供給する場合の交番電界駆動の他の例について説明するための図である。

【図6】図5に示すように交番電界駆動を行い、かつ、CC駆動を行う場合の表示部の一構成例を説明するための図である。

【図7】図6に示すように画素電極に補助容量を結合させた場合の駆動方法の一例を説明

50

するためのタイミングチャート。

【図 8】CC 駆動を行った際の効果を説明するための図である。

【図 9】図 5 に示すように交番電界駆動を行い、かつ、CC 駆動を行う場合の表示部の他の構成例を説明するための図である。

【図 10】図 9 に示すように画素電極に補助容量を結合させた場合の駆動方法の一例を説明するためのタイミングチャートである。

【図 11】図 5 に示すように交番電界駆動を行い、かつ、選択駆動を行う場合の表示部および選択手段の一構成例を説明するための図である。

【図 12】図 11 に示すように選択駆動を行う場合の駆動方法の一例を説明するためのタイミングチャートである。

【図 13】図 5 に示すように交番電界駆動を行い、かつ、選択駆動を行う場合の表示部および選択手段の他の構成例を説明するための図である。

【図 14】図 13 に示すように選択駆動を行う場合の駆動方法の一例を説明するためのタイミングチャートである。

【図 15】図 13 に示すように選択駆動を行う場合の、走査線の駆動波形の一例について説明するための図である。

【発明を実施するための形態】

【0017】

以下、本発明の第1実施形態に係る液晶表示装置および液晶表示装置の駆動方法について、詳細に説明する。図 1 に示すように、本実施形態に係る液晶表示装置は複数の表示画素 PX からなる表示部 DYP を備えた液晶表示パネル PNL と、液晶表示パネル PNL の表示部 DYP を照明するように配置されたバックライト BL と、液晶表示パネル PNL とバックライト BL とを制御する制御回路 CTR と、を備えている。

【0018】

液晶表示パネル PNL は一対の基板、すなわち、アレイ基板（図示せず）および対向基板（図示せず）と、アレイ基板および対向基板間に挟持された液晶層（図示せず）と、を有している。本実施形態に係る液晶表示装置では、画素配列としてデルタ配列を採用している。

【0019】

本実施形態に係る液晶表示装置はカラー表示タイプの液晶表示装置であって、複数の表示画素 PX は、複数の色表示画素を含んでいる。図 1 に示す液晶表示装置は、赤色を表示する赤色表示画素 PX R、緑色を表示する緑色表示画素 PX G、および、青色を表示する青色表示画素 PX B を含む。

【0020】

複数の表示画素 PX は、第 1 方向 D1 に並ぶ複数の色表示画素からなる画素行を含んでいる。各画素行において、複数の色表示画素は所定の順に並んで配置されている。隣接する画素行に配置された各色表示画素は、行方向（第 1 方向 D1）に 1.5 画素だけずらして配置されている。

【0021】

アレイ基板は、例えばガラス等の透明絶縁基板を有している。この透明絶縁基板には、各表示画素 PX に対応する複数の画素電極 PE が配置されている。さらに、アレイ基板は、複数の画素電極 PE が配列する行に沿って配置された複数の走査線 G（G1 ~ Gm）、複数の画素電極 PE 間を蛇行するように第 2 方向 D2 に延びる複数の信号線 S（S1 ~ Sn）、走査線 G と略平行に延びる補助容量線 Cs（Cs0 ~ Cs m - 1）および、これら走査線 G および信号線 S の交差位置近傍に配置された複数の画素スイッチ SW0 を有している。

【0022】

各画素スイッチ SW0 は、例えば、スイッチング素子として薄膜トランジスタを含む。画素スイッチ SW0 のゲートが走査線 G に接続され、ソース・ドレインパスが信号線 S および画素電極 PE 間に接続されている。各画素スイッチ SW0 は、各々対応走査線 G を介

10

20

30

40

50

して駆動されたときに対応信号線 S および対応画素電極 $P E$ 間で導通する。

【0023】

液晶表示パネル $P N L$ は、さらに複数の画素スイッチ $S W 0$ を行単位に導通させるように複数の走査線 $G 1 \sim G m$ を順次駆動するゲートドライバ $G D$ 、各行の画素スイッチ $S W 0$ が対応走査線 G の駆動によって導通する期間において映像信号あるいは非映像信号を複数の信号線 $S 1 \sim S n$ にそれぞれ出力するソースドライバ $S D$ 、複数の補助容量線 $C s 0 \sim C s m - 1$ を駆動する $C s$ ドライバ $C s D$ 、および、ソースドライバ $S D$ から出力された信号を複数の信号線に振り分ける選択回路 $M P X$ を備えている。

【0024】

ゲートドライバ $G D$ 、ソースドライバ $S D$ 、および $C s$ ドライバ $C s D$ は、外付けの $I C$ 形状にする場合や、アレイ基板上に内蔵回路として造りこむ場合がある。本実施形態に係る液晶表示装置では、ゲートドライバ $G D$ 、ソースドライバ $S D$ 、および選択回路 $M P X$ は、表示部 $D Y P$ の周囲に配置され、制御回路 $C T R$ により制御される。

【0025】

対向基板 2 は、例えば、ガラス等の透明絶縁基板上に配置された赤、緑、青の着色層からなるカラーフィルタ（図示せず）、および複数の画素電極 $P E$ に対向してカラーフィルタ上に配置される対向電極（図示せず）等を有している。

【0026】

各画素電極 $P E$ および対向電極は、例えば $I T O$ 等の透明電極材料からなるとともに、互いに平行な方向にラビング処理される配向膜（図示せず）でそれぞれ覆われている。各画素電極 $P E$ および対向電極は、画素電極 $P E$ および対向電極からの電界に対応した液晶分子配列に制御される液晶層の一部である画素領域と共に表示画素 $P X$ を構成する。

【0027】

複数の色表示画素は、それぞれに配置された着色層の色に応じて分類される。赤色表示画素 $P X R$ は赤の着色層を含む。緑色表示画素 $P X G$ は緑の着色層を含む。青色表示画素 $P X B$ は青の着色層を含む。

【0028】

複数の表示画素 $P X$ は各々画素電極 $P E$ および対向電極 $C E$ 間に保持される液晶層によって構成される液晶容量（図示せず）を有する。液晶容量は、液晶材料の比誘電率、画素電極面積、液晶セルギャップによって決まる。

【0029】

ソースドライバ $S D$ によって信号線 S に印加された電圧（以下、ソース電圧という）は、対応する画素スイッチ $S W 0$ を介して選択行の表示画素 $P X$ の画素電極 $P E$ に印加される。画素電極 $P E$ に印加された電圧（画素電位）と対向電極 $C E$ に印加された対向電圧 $V c o m$ との電位差が液晶容量保持される。

【0030】

また、絶縁膜を介して積層される画素電極 $P E$ の一部と、走査線 G と略平行に延びるように配置された補助容量線 $C s$ （ $C s 0 \sim C s m - 1$ ）とによって、補助容量 $C s t$ が構成される。画素電極 $P E$ への信号書き込み後の保持期間において、補助容量 $C s t$ は液晶容量に結合される。

【0031】

制御回路 $C T R$ は、外部信号源 $S S$ から入力される同期信号に基づいて発生される制御信号 $C T G$ をゲートドライバ $G D$ に出力し、外部信号源 $S S$ から入力される同期信号に基づいて発生される制御信号 $C T S$ 、および外部信号源 $S S$ から入力される映像信号または黒挿入用の逆転移防止信号をソースドライバ $S D$ に出力する。さらに、制御回路 $C T R$ は、対向電極に印加される対向電圧 $V c o m$ を対向基板の対向電極に対して出力する。

【0032】

ソースドライバ $S D$ は、並列的に複数の映像信号あるいは逆転移防止信号を出力する。ソースドライバ $S D$ から出力された信号は、選択回路 $M P X$ によって信号線 $S 1 \sim S n$ に振り分けられる。

10

20

30

40

50

【 0 0 3 3 】

選択回路 M P X は、第 1 制御信号 A S W 1 によりオン / オフを制御される第 1 スイッチ S W 1、第 2 制御信号 A S W 2 によりオン / オフを制御される第 2 スイッチ S W 2、および、第 3 制御信号 A S W 3 によりオン / オフを制御される第 3 スイッチ S W 3 を備えている。ソースドライバ S D から出力された信号は、第 1 スイッチ S W 1、第 2 スイッチ S W 2、および第 3 スイッチ S W 3 のいずれかを介して対応する信号線 S に供給される。

【 0 0 3 4 】

本実施形態では、C C D I (容量結合ドット反転) 駆動を採用している。C C D I 駆動は信号線 S から画素に書き込みを行った後に画素電位に容量結合カップリングによる重畳電圧を与えて振幅増大効果を得るものである。

10

【 0 0 3 5 】

具体的には、第 1 方向 D 1 に延びる補助容量線 C s と、補助容量線 C s と画素電極 P E との間に形成された補助容量 C s t を用いて、C s ドライバ C s D から図 2 に示すような電圧を印加して動作させる。

【 0 0 3 6 】

走査線 G を選択直後に補助容量線 C s の電位を、例えば、正極性側電位 V c (+) から負極性側電位 V c (-) に、あるいは、負極性側電位 V c (-) から正極性側電位 V c (+) に変化させることで画素電極 P E に補助容量を介したカップリング電圧が印加され、信号線 S から画素電極 P E に与える信号電圧のレンジ (映像信号振幅) よりも大きな画素保持電圧振幅を得ることができる。

20

【 0 0 3 7 】

これにより電圧振幅の小さなソースドライバ S D を用いることができ、ドライバコスト削減、および消費電力の低減というメリットが得られる。なお、共通の走査線 G により選択される表示画素 P X について、その補助容量 C s t を接続する先の補助容量線 C s を、紙面に向かって画素電極 P E の上側、あるいは下側の補助容量線 C s のいずれか一方に統一した場合、画素電極 P E に重畳される電圧の極性は、1 行全体にわたって同一極性となる。従って、ドット反転のように共通の走査線 G により選択される表示画素 P X の行内で正負両極性が混在するような場合には対応できない。

【 0 0 3 8 】

ドット反転駆動にも対応できるようにするには、補助容量 C s t が接続された補助容量線 C s を、例えば正極性の信号が供給される画素電極 P E に対しては上側の補助容量線 C s との間に補助容量 C s t を形成し、負極性の信号が供給される画素電極 P E に対しては下側の補助容量線 C s との間に補助容量 C s t を形成する。

30

【 0 0 3 9 】

したがって、図 1 に示す液晶表示装置でも、共通の走査線 G により選択される表示画素 P X には、上側の補助容量線 C s と画素電極 P E との間に補助容量 C s t が形成される表示画素 P X と、下側の補助容量線 C s と画素電極 P E との間に補助容量 C s t が形成される表示画素 P X とが混在している。このようにドット反転駆動に対応した C C (容量結合) 駆動を特に C C D I (容量結合ドット反転) 駆動と呼ぶ。

【 0 0 4 0 】

一行全体が同一極性の C C 駆動 (ライン反転、あるいはフレーム反転駆動) では信号線 S から対向電極や補助容量線 C s 等へのカップリングに起因して横クロストークが発生する課題があったが、C C D I 駆動では正負極性が混在するのでカップリングが正負極性で相殺され、横クロストークが改善できるという利点が見られる。

40

【 0 0 4 1 】

また、ライン反転駆動では対向電極電位がずれた場合などにラインフリッカが見えることがあるが、ドット反転では対向電極電位がずれてもラインフリッカが見えにくいというメリットもある。

【 0 0 4 2 】

本実施形態に係る液晶表示装置では、選択回路 M P X を用いた選択駆動を採用している

50

。選択回路 M P X はマルチプレクサを備えている。選択駆動は、ソースドライバ S D の 1 出力端子 S S (図 1 1 および図 1 3 に示す) からの出力信号を、複数の信号線 S に時分割的に振り分けるものである。

【 0 0 4 3 】

図 1 の選択回路 M P X においては、ソースドライバ S D の出力端子 S S と各信号線 S との間に第 1 スイッチ S W 1、第 2 スイッチ S W 2、および第 3 スイッチ S W 3 として薄膜トランジスタ (T F T : Thin Film Transistor) を挿入し、制御回路 C T R から選択回路 M P X に延びる制御信号配線 A S W (A S W 1 ~ A S W 3) の電位により、T F T のオン (導通) / オフ (非導通) を制御するようになっている。

【 0 0 4 4 】

図 1 に示す液晶表示装置では、ソースドライバ S D の 1 出力端子 S S から 3 本の信号線 S に振り分ける方式 (3 選択方式) を採用している。選択回路 M P X による選択駆動を用いることで、ソースドライバ S D の個数低減によるコスト削減、あるいは表示部 D Y P の周辺配線面積縮小による狭額縁化を実現することができる。

10

【 0 0 4 5 】

以下、本実施形態に係る液晶表示装置についてさらに詳細に説明する。

【 0 0 4 6 】

まず、デルタ配列された表示画素 P X における画素スイッチ S W 0 の配置について説明する。各信号線 S は、例えば図 3 に示すように同種の色表示画素に接続してもよい。例えば信号線 S a は、画素スイッチ S W 0 を介して緑色表示画素 P X G に接続される。この場合、例えば緑色表示画素 P X G A と緑色表示画素 P X G B とに同極性の信号を供給する場合、信号線 S a の充電に要する時間が短縮され書き込み不足が改善される。

20

【 0 0 4 7 】

しかし、図 3 に示すように各信号線 S に同種の色表示画素を接続すると、寄生容量の大きさの違いにより、例えば緑色表示画素 P X G A と緑色表示画素 P X G B とに保持される電位の大きさが異なり、表示品位が低下することがある。

【 0 0 4 8 】

すなわち、緑色表示画素 P X G A の画素電極 P E は、信号線 S a と信号線 S a - 1 との間に配置されている。走査線 G b - 1 が選択されているタイミングでは、信号線 S a - 1 には、隣に配置された赤色表示画素 P X R の画素電極 P E に供給される信号が印加される。このとき緑色表示画素 P X G A の画素電極 P E と信号線 S a - 1 との間に容量が生じ、この容量は画素容量に結合して保持される。同様に緑色表示画素 P X G B についても、画素電極 P E と信号線 S a + 1 との間に容量が生じ、この容量は画素容量に結合して保持される。

30

【 0 0 4 9 】

緑色表示画素 P X G A の画素容量に結合される寄生容量と、緑色表示画素 P X G B の画素容量に結合される寄生容量との大きさが異なる場合、緑色表示画素 P X G A と緑色表示画素 P X G B とに表示される画像が異なり、表示品位が低下することになる。すなわち、偶数番目の行に配置された緑色表示画素 P X G と、奇数番目の行に配置された緑色表示画素 P X G との輝度が異なり、明暗の横スジが視認される場合がある。

40

【 0 0 5 0 】

図 1 に示す液晶表示装置では、上記のように表示品位が低下することを改善するために、図 4 に示すように画素電極 P E と信号線 S とを接続する。例えば、信号線 S a には、赤色表示画素 P X R の画素電極 P E と青色表示画素 P X B の画素電極 P E とが、画素スイッチ S W 0 を介して接続されている。

【 0 0 5 1 】

例えば緑色表示画素 P X G A の画素電極 P E は、信号線 S a と信号線 S a - 1 との間に配置されている。走査線 G b - 1 が選択されているタイミングでは、信号線 S a には、隣に配置された青色表示画素 P X B の画素電極 P E に供給される信号が印加される。このとき緑色表示画素 P X G A の画素電極 P E と信号線 S a との間に容量が生じ、この容量は画

50

素容量に結合して保持される。

【 0 0 5 2 】

同様に、緑色表示画素 $P \times G B$ の画素電極 $P E$ は、信号線 $S a + 1$ と信号線 $S a + 2$ との間に配置されている。走査線 $G b$ が選択されているタイミングでは、信号線 $S a + 2$ には、隣に配置された青色表示画素 $P \times B$ の画素電極 $P E$ に供給される信号が印加される。このとき緑色表示画素 $P \times G B$ の画素電極 $P E$ と信号線 $S a + 2$ との間に容量が生じ、この容量は画素容量に結合して保持される。

【 0 0 5 3 】

したがって、緑色表示画素 $P \times G A$ の画素容量に結合される容量と、緑色表示画素 $P \times G B$ の画素容量に結合される容量との大きさが略等しくなり、表示品位が低下することを抑制することができる。

10

【 0 0 5 4 】

次に、本実施形態に係る液晶表示装置において、各画素電極 $P E$ に供給される信号の極性について説明する。一般に、液晶に直流 (DC) バイアスを長時間印加すると、液晶がチャージアップして焼き付き等の課題が発生する。この焼き付き等を防ぐために、1フレーム毎に液晶印加電圧の極性を反転させて交流化し、液晶に印加される電圧の直流成分平均をほぼ0にしている。

【 0 0 5 5 】

しかし、全画素電極 $P E$ に供給する信号の極性を統一して極性反転させると (フレーム反転駆動)、1フレーム毎に明暗の差が生じてフリッカが発生する。そこで、1行毎に極性を反転させたり (ライン反転駆動)、1列毎に極性を反転させたり (カラム反転駆動)、あるいは両者を組み合わせて市松状に極性を反転させたり (ドット反転駆動) している。

20

【 0 0 5 6 】

このうち、ライン反転駆動およびドット反転駆動においては、保持期間に1H (1水平周期) 毎に信号線 S に供給する信号の極性を反転させるため、信号線電位のDC平均値がほぼ0になり、画素電極 $P E$ と信号線 S との間に寄生容量 ($C s d$) があっても画素電位 $V d$ に余計なカップリング電圧を与えることなく、縦クロストーク等の不具合の発生が抑制される。

【 0 0 5 7 】

一方、フレーム反転駆動やカラム反転駆動では、保持期間の信号線電位の直流成分の平均値が0ではなく、同一列の他行の表示に依存するため、寄生容量 ($C s d$) があると画素電極 $P E$ の保持電位が同一列他行の表示の影響をうけることとなり、縦クロストーク等が発生することがある。

30

【 0 0 5 8 】

そこで、本実施形態に係る液晶表示装置では、極性反転方式としてドット反転駆動を採用している。画素電極 $P E$ に供給される信号の極性は、例えば図5に示すように、1水平期間 (1H) 毎に画素電極 $P E$ に供給する信号の極性を反転させる。

【 0 0 5 9 】

したがって、第1方向 $D 1$ において隣接して配置された画素電極 $P E$ には、互いに異なる極性の信号が供給されている。また、共通の信号線 S に接続された画素電極 $P E$ には、正極性の信号と負極性の信号とが交互に供給されている。

40

【 0 0 6 0 】

このように、同じ信号線 S に接続された画素電極 $P E$ に、極性が反転した信号を交互に供給すると、例えば信号線 $S a$ に接続された青色表示画素 $P \times B$ の画素電極 $P E$ には、1フレーム期間において同じ極性の信号が供給される。図4に示す場合では、信号線 $S a$ に接続された青色表示画素 $P \times B$ の画素電極 $P E$ には、正極性の信号が供給される。

【 0 0 6 1 】

しかしながら図5に示す方式では、グレイ表示などでは縦クロストークの発生はなかったが、黄色等のカラー表示で縦クロストークが発生した。この原因は次のように考えられる。例えば、黄色表示をする場合には、赤色表示画素 $P \times R$ には白表示に対応する信号を

50

供給し、緑色表示画素 P X G には白表示に対応する信号を供給し、青色表示画素 P X B には黒表示に対応する信号を供給する。

【 0 0 6 2 】

このときに、例えば信号線 S a に供給される電位は保持期間に、正極性の黒表示に対応する電位から負極性の白表示に対応する電位に変化し、再び正極性の黒表示に対応する電位に変化する。すると、正極性の信号電位は常に黒電位、負極性の信号電位は常に白電位となり、信号線 S a の電位の直流 (D C) 成分平均が 0 でなくなる。これにより、画素スイッチ S W 0 のソース電極とドレイン電極との間に生じる容量 C s d を介したカップリング電圧が、画素電極 P E に重畳されて画素電位が変動し、縦クロストークになったものと考えられる。

10

【 0 0 6 3 】

そこで、図 6 に示すように、2 水平期間 (1 H) 毎に画素電極 P E に供給する信号を反転させる。ゲートドライバ G D およびソースドライバ S D は、制御回路 C T R によって制御され、第 1 方向 D 1 に並ぶ複数の表示画素 P X に供給する信号の極性を 1 表示画素 P X 毎に反転するとともに、画素スイッチ S W 0 を介して一信号線 S から複数の表示画素 P X に供給する信号の極性を、共通の信号線 S に接続され、かつ、共通の信号線 S に沿って隣接して並ぶ 2 以上の表示画素 P X 毎に反転するように構成されている。

【 0 0 6 4 】

すなわち、同一信号線 S に接続された画素電極 P E に供給される信号の極性を 1 行ごとに、正極 (+)、負極 (-)、負極 (-)、正極 (+)、正極 (+)、負極 (-)、負極 (-)、正極 (+)、とする方式である。

20

【 0 0 6 5 】

この方式で黄色表示をした場合、信号線 S a の電位は保持期間に、正極性の黒表示に対応した電位から負極性の白表示に対応した電位に変化し、さらに、負極性の黒表示に対応した電位へと変化し、正極性の白表示に対応した電位へと変化する。

【 0 0 6 6 】

ここで赤色表示画素 P X R に注目すると、正極性の白表示に対応した電位と負極性の白表示に対応した電位とが供給されることにより電位の直流 (D C) 成分が相殺される。同様に、青色表示画素 P X B に注目すると、正極性の黒表示に対応した電位と負極性の黒表示に対応した電位とが供給されることにより電位の直流 (D C) 成分が相殺される。この結果として、トータルでの信号線電位の直流平均が 0 になり、縦クロストークが改善される。

30

【 0 0 6 7 】

このような色表示での縦クロストーク改善の効果は、一つの信号線 S に繋がる表示画素 P X の極性が、各色別に見たときに正負相殺されていれば、得ることができる。従って、3 水平期間 (3 H) 毎、4 水平期間 (4 H) 毎、... に反転する方式でも同様の効果は得られる。

【 0 0 6 8 】

しかしながら、3 水平期間 (3 H) 毎以上の反転では特に対向電極電位がずれた場合などに荒いピッチの明暗の横縞模様が見える場合があるため、2 水平期間 (2 H) 毎の反転方式がより好ましい。

40

【 0 0 6 9 】

次に、本実施形態に係る表示装置における C C D I 駆動について説明する。C C D I 駆動においては、画素電極 P E に供給する信号は列 (カラム) 毎に極性が異なるため、先にも述べたように、共通の走査線 G によって選択される表示画素 P X について、補助容量 C s t の接続先を、紙面に向かって画素電極 P E の上側の補助容量線 C s と下側の補助容量線 C s とに分配する必要がある。

【 0 0 7 0 】

例えば、図 7 に示すように、画素スイッチ S W 0 を介して共通の信号線 S に接続された画素電極 P E を、奇数列と偶数列で分けて、例えば奇数列 (S 1、S 3、S 5、...) は画

50

素電極 P E の下側に配置された補助容量線 C s に接続し、偶数列 (S 2、S 4、S 6、...) は画素電極 P E の上側に配置された補助容量線 C s に接続するという方法がとられる。

【 0 0 7 1 】

この場合、図 6 に示すように 2 水平周期毎の極性反転に適用すると、補助容量電位の制御波形が複雑になり、C s ドライバ C s D での駆動が難しくなる。これを以下に説明する。図 7 に示すように補助容量 C s t を配置したときの、走査線 G および補助容量線 C s の駆動波形を図 8 に示す。走査線 G は、ゲートドライバ G D により、1 水平期間 (1 H) 毎に G 1、G 2、G 3、G 4、... の順に選択され、それに応じて該当する行の表示画素 P X の画素電極 P E に、ソースドライバ S D から出力された映像信号が書き込まれる。

【 0 0 7 2 】

画素電極 P E へのカップリング電圧の重置は、補助容量電位 V c を制御することにより行われる。図 7 に示すように、画素電極 P E への信号書き込みが行われているタイミングの、補助容量電位 (V c 1 または V c 2) から、画素電極 P E にソース電位が保持される保持期間の補助容量電位 (V c 0) への変化に対応したカップリング電圧が印加される。

【 0 0 7 3 】

例えば走査線 G b - 4 により選択される表示画素 P X の行であって、S a - 2 により映像信号が供給される赤色表示画素 P X R には正極性の映像信号が書き込まれる。この赤色表示画素 P X R の補助容量 C s t は、紙面に向かって下側の補助容量線 C s k - 4 に接続され、画素電極 P E には補助容量線 C s k - 4 からカップリング電圧が印加される。

【 0 0 7 4 】

図 8 に示すように、走査線 G b - 4 が選択されているタイミングの、補助容量線 C s k - 4 の電位は V c 2 であり、画素電極 P E にソース電位が保持される保持期間における、補助容量線 C s k - 4 電位は V c 0 であるため、画素電極 P E には電位 V c 0 と電位 V c 2 との差の大きさに対応した正のカップリング電圧が重畳される。

【 0 0 7 5 】

同様に、走査線 G b - 4 により選択される表示画素 P X であって、信号線 S a - 1 により映像信号が供給される緑色表示画素 P X G には負極性の映像信号が書き込まれる。この緑色表示画素 P X G の補助容量 C s t は、紙面に向かって上側に配置された補助容量線 C s k - 5 に接続され、画素電極 P E には補助容量線 C s k - 5 からカップリング電圧が印加される。

【 0 0 7 6 】

走査線 G b - 4 が選択されているタイミングの補助容量線 C s k - 5 の電位は V c 1 であり、画素電極 P E にソース電位が保持される保持期間の、補助容量線 C s k - 5 の電位は V c 0 である。したがって、画素電極 P E には、電位 V c 0 と電位 V c 1 との差に対応した負のカップリング電圧が重畳される。

【 0 0 7 7 】

このように、画素電極 P E に供給される映像信号の極性と、同じ極性のカップリング電圧が画素電極 P E に印加されるため、画素保持電圧振幅増大を実現することができる。

【 0 0 7 8 】

すなわち、所望の振幅増大効果を得るためには、各行の走査線 G が選択されているタイミングにおいて、その走査線 G により選択される表示画素 P X の行内の、正極性の信号が供給される画素電極 P E との間の補助容量 C s t を介して接続される補助容量線 C s の電位は電位 V c 2 とし、負極性の信号が供給される画素電極 P E との間の補助容量 C s t を介して接続される補助容量線 C s の電位は電位 V c 1 と設定しておくべきである。上記のように各補助容量線 C s の電位を設定すると、図 8 に示すような補助容量線電位波形となる。

【 0 0 7 9 】

しかし、図 8 に示すような補助容量線電位波形は、C s k - 5、C s k - 3、C s k - 1、... は補助容量線電位が 3 値 (V c 0、V c 1、V c 2) で変化するのに対し、C s k - 4、C s k - 2、C s k、... は補助容量線電位が 2 値で変化し、その駆動波形は偶数番

10

20

30

40

50

目の補助容量線 C_s と奇数番目の補助容量線 C_s で全く異なったものになってしまう。

【0080】

この波形では、偶数番目の補助容量線 C_s と、奇数番目の補助容量線 C_s とで異なった駆動制御をする必要があるため、 C_s ドライバ $C_s D$ の回路が複雑化し、コスト上昇、および額縁面積増大につながることもある。

【0081】

また、補助容量線 C_{sk-5} 、 C_{sk-3} 、 C_{sk-1} 、... は、1段階目から2段階目に移行する際に、電位 V_{c1} から電位 V_{c2} 、または、電位 V_{c2} から電位 V_{c1} に電位を変化させる必要があり、補助容量線 C_s の時定数が大きいと2段階目の1水平期間 ($1H$) 内に電位が安定化しないことがある。その場合、電位を変化させる必要がない C_{sk-4} 、 C_{sk-2} 、 C_{sk} 、... との間で補助容量線電位に差が生じ、横スジ等の表示不良が出ることもある。

10

【0082】

そこで、本実施形態に係る液晶表示装置においては、図9に示すような補助容量 C_{st} を配置した。すなわち、各補助容量線 C_s について、補助容量 C_{st} を介して接続される画素電極 P_E に供給される信号の極性が統一されている。したがって、各共通の信号線 S から映像信号が供給される画素電極 P_E を備える表示画素 P_X であっても、補助容量 C_{st} が接続される補助容量線 C_s は、紙面に向かって上側の補助容量線 C_s の場合と下側の補助容量線 C_s の場合とが混在することになる。

20

【0083】

例えば、走査線 G_{b-4} により選択される表示画素 P_X の行において、正極性の映像信号が書き込まれる画素電極 P_E は、補助容量 C_{st} を介して、紙面に向かって下側に配置された補助容量線 C_{sk-4} に接続される。

【0084】

また、走査線 G_{b-4} により選択される表示画素 P_X の行において、負極性の信号が書き込まれる画素電極 P_E は、補助容量 C_{st} を介して、紙面に向かって上側に配置された補助容量線 C_{sk-5} に接続される。

【0085】

ここで、走査線 G_{b-3} により選択される表示画素 P_X の行において、補助容量 C_{st} を介して補助容量線 C_{sk-4} に、正極性の映像信号が書き込まれる画素電極 P_E を接続するためには、正極性の画素電極 P_E は、補助容量 C_{st} を介して、紙面に向かって上側に配置された補助容量線 C_{sk-4} に接続される。

30

【0086】

また、走査線 G_{b-3} により選択される表示画素 P_X の行において、負極性の信号が書き込まれる画素電極 P_E は、補助容量 C_{st} を介して、紙面に向かって下側に配置された補助容量線 C_{sk-3} に接続される。

【0087】

図9に示すように補助容量 C_{st} を配置した場合の、走査線 G および補助容量線 C_s の駆動波形図を図10に示す。図10に示すように、走査線 G により表示画素 P_X が行毎に選択されているタイミングにおいて、選択された表示画素 P_X の行における、正極性の信号が書き込まれる画素電極 P_E と接続される補助容量線 C_s の電位は電位 V_{c2} に、負極性の信号が書き込まれる画素電極 P_E と接続される補助容量線 C_s の電位は電位 V_{c1} に設定される。

40

【0088】

図10に示す補助容量線 C_s の駆動波形は、全ての補助容量線 C_s について、その電位が2値で変化している。例えば、補助容量線 C_{sk-3} に補助容量 C_s を介して接続される画素電極 P_E に書き込まれる信号の極性は、いずれも負極性である。

【0089】

したがって、いずれの画素電極 P_E に対しても負側へのカップリング電圧を重畳する必要があり、紙面に向かって上側に配置された走査線 G_{b-3} が選択されているタイミング

50

も、紙面に向かって下側に配置された走査線 G b - 2 が選択されているタイミングも、補助容量線 C s k - 3 の電位を電位 V c 1 にしておく必要がある。

【 0 0 9 0 】

なお、本実施形態に係る液晶表示装置では、映像信号の極性は走査線 G の 2 行毎に反転する (4 行周期) のに対し、補助容量線 C s の電位変化パターンは 1 行おきの反転 (2 行周期) となる。

【 0 0 9 1 】

図 1 0 に示すように補助容量線 C s を駆動すると、補助容量線 C s の駆動波形がすべて 2 段階になり、しかもその周期が 4 行周期から 2 行周期となることで C s ドライバ C s D の回路が簡単になり、コスト低減、額縁面積低減という効果が得られる。また、先に述べたような、補助容量線 C s の電位収束不良に起因する横スジ等の表示不良もなくすることができる。

10

【 0 0 9 2 】

次に、本実施形態に係る液晶表示装置における、選択回路 M P X を用いた選択駆動について説明する。ソースドライバ S D の 1 出力端子からの出力信号を複数の信号線 S に時分割的に振り分ける駆動である。図 1 1 に示す場合では、例えばソースドライバ S D の 6 つの出力端子 S S (S S 0 ~ S S 5) から 1 8 の信号線 S 1 ~ S 1 8 に出力信号を振り分けている。なお、図 1 1 では、説明を容易にするため、信号線 S の数を 1 8 本として記載している。信号線 S の数は、解像度に応じて変更させる必要がある。

20

【 0 0 9 3 】

図 1 1 では、選択回路 M P X は、同一種類の色表示画素であって、同一極性の信号が供給される複数の表示画素 P X に、ソースドライバ S D の一出力端子 S S からの出力信号を振り分けるように構成されている。

【 0 0 9 4 】

制御回路 C T R は、1 水平期間 (1 H) において、一出力端子 S S からの出力信号が振り分けられる 2 以上の信号線 S のうちの少なくとも一方に、同一の信号が 2 回以上供給されるようにソースドライバ S D および選択回路 M P X を制御する選択駆動制御手段 (図示せず) を備えている。

【 0 0 9 5 】

同時に選択される信号線 S の組み合わせとして、同色同極性の信号線を選択する場合、図 1 1 に示すようにソースドライバ S D から出力信号が振り分けられる。ここではソースドライバ S D の 1 出力端子からの出力信号を、3 本の信号線 S に振り分ける場合 (3 選択方式) についての例を示してある。なお、図 1 1 では、走査線 G 1 ~ G 1 0 は図示しないが、行番号のみ示している。これに伴い、図 1 1 では画素スイッチ S W 0 も簡略化して示している。

30

【 0 0 9 6 】

例えば、走査線 G 1 により選択される表示画素 P X の行の 1 つに注目したとき、画素配列は左側から順 (信号線 S の昇順方向) に、正極性の赤色表示画素 P X R (R +)、負極性の緑色表示画素 P X G (G -)、正極性の青色表示画素 P X B (B +)、負極性の赤色表示画素 P X R (R -)、正極性の緑色表示画素 P X G (G +)、負極性の青色表示画素 P X B (B -)、正極性の赤色表示画素 P X R (R +)、負極性の緑色表示画素 P X G (G -) ... の周期配列となっていて、同色同極性の表示画素 P X は 6 画素おきに現れる。

40

【 0 0 9 7 】

従って、図 1 1 に示す場合、信号線 S 1、S 7、S 1 3 には、ソースドライバ S D の出力端子 S S 0 からの出力信号が振り分けられる。信号線 S 2、S 8、S 1 4 にはソースドライバ S D の出力端子 S S 1 からの出力信号が振り分けられる。このように、6 本おきの信号線 S に、ソースドライバ S D の 1 つの出力端子からの出力信号が振り分けられる。

【 0 0 9 8 】

ここで、例えばソースドライバ S D の出力端子 S S 1 からの出力は、第 2 スイッチ S W 2 を介して信号線 S 2 に接続され、第 1 スイッチ S W 1 を介して信号線 S 8 に接続され、

50

第3スイッチSW3を介して信号線S13に接続されている。第1スイッチSW1、第2スイッチSW2、および第3スイッチSW3は、制御回路CTRからの制御信号ASW1、ASW2、ASW3によって、オン/オフの制御がされる。

【0099】

図11に示す液晶表示装置の駆動方法について図12を用いて説明する。図12には、走査線G1～G4により選択される表示画素PXに映像信号を供給する駆動方法について示している。図12に示す駆動方法では、走査線Gにより選択される表示画素PXの2行ごとに極性反転をし、表示画素PXの2行目、4行目、...が極性反転の最初の行に対応する。

【0100】

図12に示すように、1水平期間(1H)において、まず第1スイッチSW1、第2スイッチSW2、および第3スイッチSW3を同時にオンして、全ての信号線Sに映像信号の書き込みを行う。次に、第1スイッチSW1をオフして、その次に第2スイッチSW2をオフし、最後に第3スイッチSW3をオフする。

【0101】

各1水平期間(1H)において、対応する行の走査線Gに画素スイッチSW0のオン電圧が印加されており、ソースドライバSDから信号線Sに供給された映像信号は、画素スイッチSW0を介して画素電極PEに書き込まれる。これにより各画素電極PEには図10に示したような色と極性との映像信号が保持されることになる。

【0102】

このような液晶表示装置を駆動することにより、隣接する信号線Sに接続された画素スイッチSW0が切り替えられるときに、画素電極PEと信号線Sとの間に生じる寄生容量の影響を除去することができる。このことにより、画素電極PEの保持電位が変化することによる表示品位の低下を改善できる。

【0103】

例えば、走査線G1により選択される表示画素PXの行において、画素スイッチSW0を介して信号線S1に接続された赤色表示画素PX_Rと、画素スイッチSW0を介して信号線S2に接続された緑色表示画素PX_Gと、画素スイッチSW0を介して信号線S3に接続された青色表示画素PX_Bとに注目する。

【0104】

まず、1水平期間(1H(G1))の最初のタイミングにおいて、第1スイッチSW1～第3スイッチSW3が導通する。このとき、信号線S1に映像信号R+が供給され、画素スイッチSW0を介して画素電極PEに映像信号R+が書込まれる。また、信号線S2に映像信号G-が供給され、画素スイッチSW0を介して緑色表示画素PX_Gの画素電極PEに映像信号G-が書込まれる。

【0105】

なお、一旦信号線Sに書き込みが行われると、次にその信号線Sが選択されるまでは書き込まれた信号が保持される。図12中で例えば(G+)、(R-)などと括弧付で示してあるのが、保持されている信号電位を表わす。

【0106】

1水平期間(1H(G1))の次のタイミングでは、第1スイッチSW1はオフされ、第2スイッチSW2および第3スイッチSW3がオンされる。したがって、赤色表示画素PX_Rの画素電極PEには、映像信号(R+)が保持される。また、信号線S2には、映像信号(G-)が再び供給され、画素スイッチSW0を介して緑色表示画素PX_Gの画素電極PEに映像信号(G-)が書込まれる。信号線S3には、映像信号(B+)が供給され、画素スイッチSW0を介して、青色表示画素PX_Bの画素電極PEに映像信号(B+)が書込まれる。

【0107】

ここで、信号線SがソースドライバSDの出力端子SSから切り離されている状態(フローティング状態)で、隣接する信号線Sの電位が変動すると、隣接する信号線Sとの間

10

20

30

40

50

に生じる寄生容量（カップリング）の変化により、フローティング状態の信号線 S の電位が変動する。

【0108】

しかし、本実施形態では、信号線 S 1 の電位は保持され、信号線 S 1 に隣接する信号線 S 2 には再び映像信号（G - ）が書込まれている。信号線 S 2 には前回と同じ信号が書込まれていて、信号線 S 2 の電位が変化することがないため、信号線 S 1 と信号線 S 2 との間に生じるカップリングが変化しない。

【0109】

同様に、1 水平期間（1 H（G 1））の最後のタイミングでは、第 1 スイッチ S W 1 および第 2 スイッチ S W 2 はオフされ、第 3 スイッチ S W 3 がオンされる。したがって、緑色表示画素 P X G の画素電極 P E には、映像信号（G - ）が保持される。また、信号線 S 2 には、映像信号（B + ）が供給され、画素スイッチ S W 0 を介して青色表示画素 P X B の画素電極 P E に映像信号（B + ）が書込まれる。

【0110】

ここで、信号線 S 2 の電位は保持され、信号線 S 2 に隣接する信号線 S 3 には再び映像信号（B + ）が書込まれている。しかし、信号線 S 3 には前回と同じ信号が書込まれていて、信号線 S 3 の電位が変化することがないため、信号線 S 2 と信号線 S 3 との間に生じるカップリングが変化しない。

【0111】

さらに、走査線 G 1 が選択される 1 水平期間（1 H（G 1））と、走査線 G 2 が選択される 1 水平期間（1 H（G 2））とでは、信号線 S に供給する信号の極性が反転する。このように信号の極性が反転するタイミングでは、信号線 S の時定数が大きい場合には、信号線 S に信号を書込む時間が長くなる。

【0112】

しかし、上記のように、信号線 S に、複数回、映像信号を書込むことによって、信号線 S への信号書き込み不足を改善することができ、良好な表示品位の液晶表示装置を得ることができる。

【0113】

ここで、例えば、1 水平期間において、最初に第 1 スイッチ S W 1 を導通させ、次に第 1 スイッチ S W 1 を非導通とするとともに第 2 スイッチ S W 2 を導通させ、さらに次に第 2 スイッチ S W 2 を非導通とするとともに第 3 スイッチ S W 3 を導通させる場合について検討する。

【0114】

例えば 1 水平期間（1 H（G 1））の最初に第 1 スイッチ S W 1 が導通するときに、信号線 S 1、S 9、S 14 には、ソースドライバ S D の出力端子 S S 0、S S 1、S S 2 からの出力信号が書込まれる。

【0115】

その次に、第 2 スイッチ S W 2 が導通すると、信号線 S 2、S 7、S 15 には、ソースドライバ S D の出力端子 S S 0、S S 1、S S 2 からの出力信号が書込まれる。

【0116】

信号線 S がソースドライバ S D の出力端子 S S から切り離されている状態（フローティング状態）で、隣接する信号線 S の電位が変動すると、カップリングによりフローティング状態の信号線 S の電位が変動する。例えば 1 水平期間（1 H（G 3））で映像信号 G + の信号が書き込まれる信号線 S 2、S 8、S 14 に注目する。

【0117】

信号線 S 8 については、当該 1 水平期間（1 H（G 3））の最後のタイミングで、第 3 スイッチ S W 3 が導通し、映像信号 G + が書き込まれるため、その後にカップリングを受けることはない。

【0118】

しかし、信号線 S 2 に関しては、第 2 スイッチ S W 2 が導通して映像信号 G + が書き込

10

20

30

40

50

まれた後に第3スイッチSW3が導通して、隣に配置された信号線S3の電位が変化する。この信号線S3の電位変化により、信号線S2と信号線S3との間のカップリングが変化し、信号線S2の電位が変動する。

【0119】

また、信号線S14に関しては、第1スイッチSW1が導通して映像信号G+が書込まれた後に第2スイッチSW2が導通して、隣に配置された信号線S15の電位が変化する。この信号線S15の電位変化により、信号線S14と信号線S15との間のカップリングが変化し、信号線S14の電位が変化する。さらに、続いて第3スイッチSW3が導通して、もう一方の隣に配置された信号線S13の電位が変化する。この信号線S13の電位変化により、信号線S14と信号線S13との間のカップリングが変化し、信号線S14の電位が再び変化する。

10

【0120】

これらにより、信号線S2、S8、S14に保持される信号電圧レベルがそれぞれ僅かずつ異なることになる。そのため、画素電極PEに保持される画素電位も僅かずつとなり、これが輝度の明暗のパターンとなって横スジや縦スジとして視認されることがある。これは、グレイ表示を行っている場合にはそれほど問題にはならないが、黄色等の色表示を行う場合に特に顕著に現れる。

【0121】

これに対し、図12に示すように液晶表示装置を駆動すると、画素電極PEに保持される電圧が、隣接する信号線Sの電位変化の影響を受けず、良好な表示品位の液晶表示装置を得ることができる。

20

【0122】

上記のように、本実施形態に係る液晶表示装置によれば、良好な表示品位の液晶表示装置およびその駆動方法であって、低消費電力化、狭額縁化を実現するデルタ配列を採用した液晶表示装置および液晶表示装置の駆動方法を提供することができる。

【0123】

本発明の第2実施形態に係る液晶表示装置および液晶表示装置の駆動方法について図面を参照して以下に説明する。なお、本実施形態に係る液晶表示装置において、上述の第1実施形態に係る液晶表示装置と同様の構成については、同一の符号を付して説明を省略する。

30

【0124】

本実施形態に係る液晶表示装置において、液晶層は、例えば、ノーマリホワイトの表示動作のために、予めスプレイ配向からベンド配向に転移されるOCBモード液晶を液晶材料として含む。本実施形態では、液晶のベンド配向からスプレイ配向への逆転移は、周期的に高電圧、例えば非映像信号として黒表示に対応した駆動電圧（以下、黒挿入電圧と言う）を液晶層に印加することにより阻止される。

【0125】

また、制御回路CTRは、電源投入時に対向電圧Vcomを変化させて比較的大きな駆動電圧を液晶層に印加することにより液晶分子をスプレイ配向からベンド配向に転移させる初期化処理を行うように構成されている。

40

【0126】

本実施形態に係る液晶表示装置は、図13に示すように、ソースドライバSDの出力端子SS0～SS5と、信号線Sとの組合せが上記第1実施形態に係る液晶表示装置と異なっている。

【0127】

選択回路MPXは、複数種類の色表示画素PX_R、PX_G、PX_Bの同一極性の信号が供給される表示画素PXに、一出力端子SSからの出力信号を振り分けるように構成されている。

【0128】

制御回路CTRは、1水平期間（1H）の第1期間において表示画素PXにリセット信

50

号を振り分けるとともに、1 水平期間 (1 H) の第 2 期間において表示画素 P X に映像信号を供給するようにソースドライバ S D および選択回路 M P X を制御する選択駆動制御手段 (図示せず) を備えている。

【 0 1 2 9 】

本実施形態に係る液晶表示装置では、同極性の赤色表示画素 P X R、緑色表示画素 P X G、青色表示画素 P X B に対応する 3 本の信号線 S をセットで選択している。例えば、ソースドライバ S D の出力端子 S S 0 からの出力信号は、信号線 S 1、S 3、S 5、に供給され、ソースドライバ S D の出力端子 S S 1 からの出力信号は、信号線 S 2、S 4、S 6 に供給され、ソースドライバ S D の出力端子 S S 2 からの出力信号は、信号線 S 7、S 9、S 11 に供給される。

10

【 0 1 3 0 】

例えば、走査線 G 2 により表示画素 P X が選択されるときには、ソースドライバ S D の出力端子 S S 0 からの出力信号が、信号線 S 1、S 3、S 5、に振り分けられ、信号線 S 1 には緑色表示画素 P X G への負極性の映像信号 (G -)、信号線 S 3 には赤色表示画素 P X R への負極性の映像信号 (R -)、信号線 S 5 には青色表示画素 P X B への負極性の映像信号 (B -) が供給される。

【 0 1 3 1 】

ソースドライバ S D の出力端子 S S 1 からの出力信号は、信号線 S 2、S 4、S 6、に振り分けられ、信号線 S 2 には青色表示画素 P X B への正極性の映像信号 (B +)、信号線 S 4 には緑色表示画素 P X G への正極性の映像信号 (G +)、信号線 S 6 には赤色表示画素 P X R への正極性の映像信号 (R +) が供給される。

20

【 0 1 3 2 】

ソースドライバ S D の出力端子 S S 2 からの出力信号は、信号線 S 7、S 9、S 11、に振り分けられ、信号線 S 7 には緑色表示画素 P X G への負極性の映像信号 (G -)、信号線 S 9 には赤色表示画素 P X R への負極性の映像信号 (R -)、信号線 S 11 には青色表示画素 P X B への負極性の映像信号 (B -) が供給される。

【 0 1 3 3 】

上記のように、1 水平期間において、ソースドライバ S D の出力端子 S S 0 ~ S S 5 のそれぞれから出力される信号は、同極性の赤表示画素、緑表示画素、および青表示画素への信号となっている。それぞれの出力端子から出力される信号は、2 水平期間毎に極性が反転する。

30

【 0 1 3 4 】

図 1 3 に示すようにソースドライバ S D の出力端子 S S 0 ~ S S 5 からの信号を信号線 S に振り分ける場合の、液晶表示装置の駆動タイミングチャートを図 1 4 に示す。図 1 4 に示すように、1 水平期間の先頭のタイミングで、リセット信号を書き込んでいる。本実施形態に係る液晶表示装置では、リセット信号は、黒表示に対応する信号である。

【 0 1 3 5 】

すなわち、1 水平期間の先頭のタイミングで、第 1 スイッチ S W 1、第 2 スイッチ S W 2 および第 3 スイッチ S W 3 が同時に導通し、走査線 G により選択された全ての表示画素 P X にリセット信号が供給される。

40

【 0 1 3 6 】

リセット信号の書き込み後に、ソースドライバ S D の出力端子 S S 0 ~ S S 5 のそれぞれから、赤色表示画素 P X R への映像信号 (R + または R -)、緑色表示画素 P X G への映像信号 (G + または G -)、青色表示画素 P X B への映像信号 (B + または B -) の順に信号が出力される。一方で、第 1 スイッチ S W 1、第 2 スイッチ S W 2、および第 3 スイッチ S W 3 が導通する順番は、各水平期間において必ずしも同じではない。

【 0 1 3 7 】

上記の液晶表示装置を駆動した場合の信号線 S の電位変化について説明する。例えば、1 水平期間 (1 H (G 2)) に注目すると、図 1 4 に示すように、最初に、第 1 スイッチ S W 1、第 2 スイッチ S W 2、および第 3 スイッチ S W 3 が同時に導通してソースドライ

50

バ S D の出力端子 S S 0 ~ S S 5 から対応する信号線 S にリセット信号 K + またはリセット信号 K - が書き込まれる。

【 0 1 3 8 】

例えば出力端子 S S 0 からは信号線 S 1、S 3、S 5 に、リセット信号 K - が書き込まれ、出力端子 S S 1 からは信号線 S 2、S 4、S 6 に、リセット信号 K + が書き込まれる。次に、第 3 スイッチ S W 3 が導通して、対応する信号線 S 3、S 6、... が選択状態になる。このときは、出力端子 S S 0 から、赤表示画素 P E R に供給する負極性の映像信号 (R -) が信号線 S 3 に書込まれ、出力端子 S S 1 から、赤色表示画素 P X R に供給する正極性の映像信号 (R +) が信号線 S 6 に書込まれる。

【 0 1 3 9 】

次に、第 1 スイッチ S W 1 が導通して、対応する信号線 S 1、S 4、... が選択状態になる。このときは、出力端子 S S 0 から、緑色表示画素 P X G に供給する負極性の映像信号 (G -) が信号線 S 1 に書込まれ、出力端子 S S 1 から、緑色表示画素 P X G に供給する正極性の映像信号 (G +) が信号線 S 4 に書込まれる。

【 0 1 4 0 】

最後に、第 2 スイッチ S W 2 が導通して、対応する信号線 S 2、S 5、... が選択状態になる。このときは、出力端子 S S 0 から、青色表示画素 P X B に供給する負極性の映像信号 (B -) が信号線 S 5 に書込まれ、出力端子 S S 1 から、青色表示画素 P X B に供給する正極性の映像信号 (B +) が信号線 S 2 に書込まれる。

【 0 1 4 1 】

1 水平期間 (1 H (G 2)) では走査線 G 2 がオン電圧 V g o n となっているため、走査線 G 2 により選択された表示画素 P X には、図 1 3 に示すように、所望の色と極性との映像信号が書込まれる。他の 1 水平期間においても、同様に、表示画素 P X に映像信号が供給される。なお、図 1 4 では、走査線 G 1 ~ G 4 にオン電圧 V g o n が供給される期間の一部を示しているが、図示しない期間も図 1 4 に示す場合と同様に駆動される。

【 0 1 4 2 】

この図において、ある信号線 S に映像信号およびリセット信号の書き込みを行って電位が変動したときに、隣接して配置された表示画素 P X の液晶容量にカップリングの影響が及ぶ箇所を矢印で示す。なお、図 1 4 に記載した矢印は、信号線 S の電位が変化するタイミングにおいて、電位が変化する信号線 S から、その信号線 S の電位変化によって影響を受ける信号線 S 側に向かって延びている。

【 0 1 4 3 】

例えば、1 水平期間 (1 H (G 2)) 期間で第 2 スイッチ S W 2 のみが選択されるときに信号線 S 2 に書き込みが行われて、信号線 S 2 の電位が、正極性のリセット信号 K + から、正極性の青表示に対応する映像信号 B + へと変動する。このとき、隣接する信号線 S 1 および信号線 S 3 にカップリングの影響を及ぼすので、これを矢印で示してある。

【 0 1 4 4 】

但し、カップリングが生じて 1 H 期間内で再度その列に書き込みが行われる場合は、カップリングの影響は打ち消されるので表示していない。例えば、1 水平期間 (1 H (G 2)) 期間で第 3 スイッチ S W 3 のみが選択されるときに、信号線 S 3 に書き込みが行われて、信号線 S 3 の電位が負極性のリセット信号 K - から、負極性の赤表示に対応する映像信号 R - へと変動する。

【 0 1 4 5 】

隣接する信号線 S 2 および信号線 S 4 にカップリングの影響を及ぼすが、その後、信号線 S 2 には、第 2 スイッチ S W 2 が選択されるときに正極性の青表示に対応する映像信号 B + が書込まれ、信号線 S 4 には、第 1 スイッチ S W 1 が選択されるときに負極性の緑表示に対応する映像信号 G - が書込まれる。そのため、信号線 S 3 の電位の変化によるカップリングの影響はなくなってしまう。

【 0 1 4 6 】

上記のように、信号線 S がカップリングをうけて電位が僅かにシフトすると、該当する

10

20

30

40

50

行の画素電極 P E にもその電圧が書き込まれ、最終的に各画素電極 P E に保持されることになる。

【 0 1 4 7 】

図 1 3 に示すように、画素電極 P E に信号を書込む場合、各信号線 S がどのようなカップリングを受けるか検討すると、全ての 1 H 期間、全ての信号線 S において以下のようになっていることがわかる。

【 0 1 4 8 】

すなわち、正極性の赤表示に対応する映像信号 R + が書込まれた信号線 S は、負極性のリセット信号 K - から、負極性の緑表示に対応する映像信号 G - への電位変化、および、負極性のリセット信号 K - から、負極性の青表示に対応する映像信号 B - への電位変化の影響を受ける。

10

【 0 1 4 9 】

負極性の赤表示に対応する映像信号 R - が書込まれた信号線 S は、正極性のリセット信号 K + から、正極性の緑表示に対応する映像信号 G + への電位変化、および、正極性のリセット信号 K + から、正極性の青表示に対応する映像信号 B + への電位変化の影響を受ける。

【 0 1 5 0 】

正極性の緑表示に対応する映像信号 G + が書込まれた信号線 S は、負極性のリセット信号 K - から、負極性の青表示に対応する映像信号 B - への電位変化の影響を受ける。

【 0 1 5 1 】

負極性の緑表示に対応する映像信号 G - が書込まれた信号線 S は、正極性のリセット信号 K + から、正極性の青表示に対応する映像信号 B + への電位変化の影響を受ける。

20

【 0 1 5 2 】

正極性の青表示に対応する映像信号 B + が書込まれた信号線 S は、隣接する信号線 S の電位変化の影響を受けない。負極性の青表示に対応する映像信号 B - は、隣接する信号線 S の電位変化の影響を受けない。

【 0 1 5 3 】

上記のように、同極性であって同色表示に対応する信号が書込まれる映像信号は、影響を受ける電位変化が共通である。

【 0 1 5 4 】

なお、画素電極 P E に供給される信号が 1 フレーム毎に極性反転される場合、例えば、正極性の赤表示に対応する信号の書き込みと、負極性の赤表示に対応する信号の書き込みとは、1 フレーム期間毎に行われる。すなわち、全ての赤表示に対応する映像信号書き込まれた信号線 S および画素電極 P E に対して、影響する電位変化は平均化される。

30

【 0 1 5 5 】

よって、ベタ表示をする場合には、仮に隣接する信号線 S の電位変化の影響で保持電位が微小にシフトしたとしても、そのシフト量は全画面で一定のため、縦スジ、横スジ等の不具合が生じることはなく、均一な表示を得ることができる。これはグレイ、単色（赤、青、緑）表示だけでなく黄色、シアン、マゼンタ等全ての表示においても同様である。

【 0 1 5 6 】

上記のような効果が得られるのは、各水平期間（1 H）での信号書き込みの順序が、正極性のリセット信号 K +、赤表示に対応する映像信号 R +、緑表示に対応する映像信号 G +、青表示に対応する映像信号 B + の順、あるいは、負極性のリセット信号 K - 赤表示に対応する映像信号 R -、緑表示に対応する映像信号 G -、青表示に対応する映像信号 B - の順で一貫しているからである。

40

【 0 1 5 7 】

なお、図 1 3 に示す場合、ソースドライバ S D の 1 出力端子 S S から信号が振り分けられる信号線 S のセットは、同極性の赤表示に対応する映像信号 R、緑表示に対応する映像信号 G、青表示に対応する映像信号 B としたが、それ以外にも、例えば隣接する 3 つの信号線 S をセットにしてもよい。

50

【 0 1 5 8 】

その場合には、1 水平期間において、ソースドライバ S D の 1 出力端子 S S から出力される信号の極性が統一されず、信号線 S の時定数が大きい場合には、信号線 S への信号書き込み不足となることがある。また、ソースドライバ S D からの出力信号の極性を頻繁に反転させなければならず、消費電力量が増大することがある。

【 0 1 5 9 】

また、本実施形態では、1 水平期間内で、同極性の赤表示に対応する映像信号 R、緑表示に対応する映像信号 G、青表示に対応する映像信号 B の順で、ソースドライバ S D から出力する場合について説明したが、他の順序、例えば同極性の緑表示に対応する映像信号 G、赤表示に対応する映像信号 R、青表示に対応する映像信号 B、あるいは、同極性の青表示に対応する映像信号 B、緑表示に対応する映像信号 G、赤表示に対応する映像信号 R などであってもかまわない。

10

【 0 1 6 0 】

また、リセット信号 K +、K - は、それぞれ全画面で一定の信号であればどのような電圧であってもかまわない。本実施形態では、リセット信号 K +、K - は、黒表示に対応する電圧であったが、例えば白表示に対応する電圧であってもかまわない。

【 0 1 6 1 】

また、本実施形態では、リセット信号 K +、K - は、赤色表示画素 P X R、緑色表示画素 P X G、青色表示画素 P X B の違いに関わらず一定電圧としたが、リセット信号 K +、K - は色表示画素毎に異なる電圧としてもよい。

20

【 0 1 6 2 】

例えば、リセット信号を書き込む期間をさらに 3 分割し、それぞれの期間で僅かにソースドライバ出力電圧値を変えることで、赤色表示画素 P X R、緑色表示画素 P X G、青色表示画素 P X B それぞれに接続された信号線 S に対して僅かに異なったリセット電圧 K +、K - を書き込むこともできる。これらの場合も、上記の実施形態に係る液晶表示装置および液晶表示装置の駆動方法と同様に、縦スジ、横スジ等のない均一表示が得られる。

【 0 1 6 3 】

ところで液晶表示装置の駆動方法として、黒挿入駆動が知られている。これは 1 フレーム期間中にある比率で黒表示を挿入して、動画視認性を改善しようとするものである。黒挿入駆動を行うためには例えば O C B 液晶のように高速応答が可能な液晶を使用することが多いが、O C B モード液晶の場合には逆転移防止という意味においてもこの黒挿入駆動が適していることが知られている。

30

【 0 1 6 4 】

黒挿入駆動においては、1 フレーム期間内に黒表示に対応した信号と映像信号との 2 回の信号書き込みを行う必要がある。図 1 4 に示す駆動タイミングは、この黒挿入駆動に非常に適したものになっている。

【 0 1 6 5 】

すなわち、1 水平期間を第 1 期間（リセット信号 K +、K - 書き込み）と第 1 期間に続く第 2 期間（映像信号 R ±、G ±、B ± 書き込み）とに分割し、リセット信号 K +、K - を黒挿入信号とすることにより、黒挿入駆動を実現することができる。

40

【 0 1 6 6 】

図 1 5 に、走査線 G の電位もあわせたタイミングチャートを示す。1 水平期間の第 1 期間、すなわち、リセット信号 K + またはリセット信号 K - に対応する期間のみを用いて G N + 1 ~ G N + 6 行に黒信号書き込み走査を行い、1 水平期間の第 2 期間、すなわち、映像信号 R ±、G ±、B ± に対応する期間のみを用いて、G 1 ~ G 6 ... 行に映像信号書き込み走査を行っている。

【 0 1 6 7 】

以上のように、図 1 4 に示す駆動タイミングは、黒挿入駆動と組み合わせることが可能であり、これにより動画視認性が向上できるという利点が見られる。

【 0 1 6 8 】

50

上記のように、本実施形態に係る液晶表示装置および液晶表示装置の駆動方法によれば、上述の第1実施形態に係る液晶表示装置および液晶表示装置の駆動方法と同様の効果が得られるとともに、さらに動画視認性を向上させることが可能である。

【0169】

なお、この発明は、上記実施の形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。

【0170】

また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合わせてもよい。

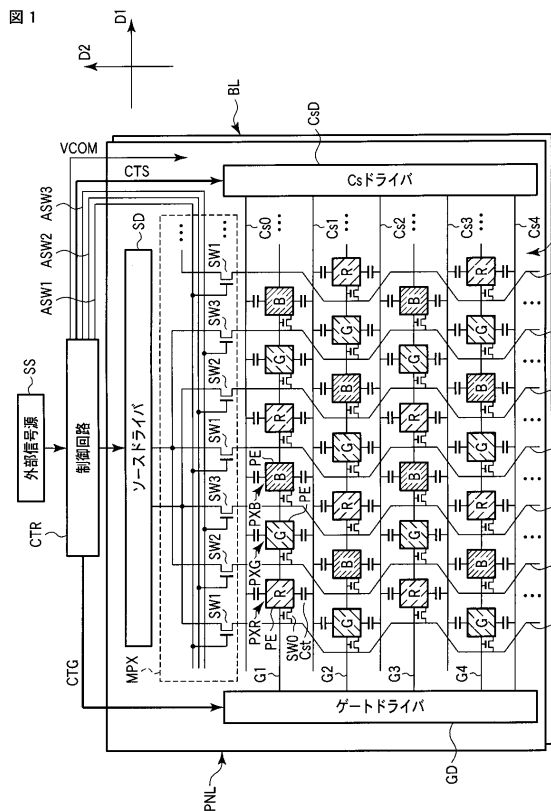
10

【符号の説明】

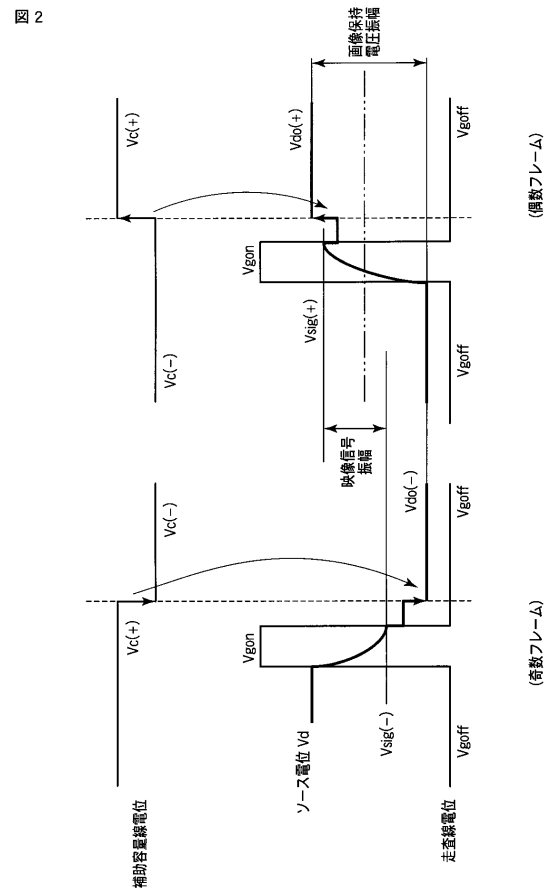
【0171】

P X ... 表示画素、D Y P ... 表示部、P N L ... 液晶表示パネル、C T R ... 制御回路、P E ... 画素電極、D 1 ... 第1方向、D 2 ... 第2方向、G 1 ~ G m ... 走査線、G D ... ゲートドライバ、S 1 ~ S n ... 信号線、S D ... ソースドライバ、S W 0 ... 画素スイッチ。

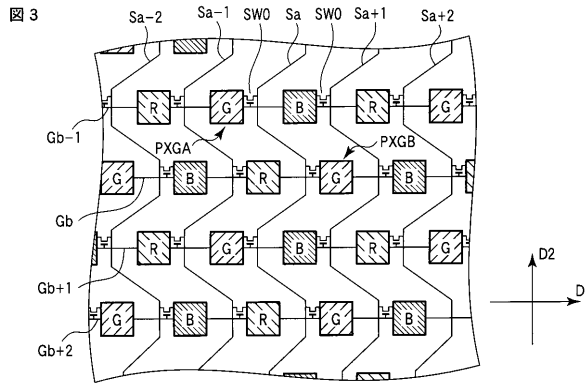
【図1】



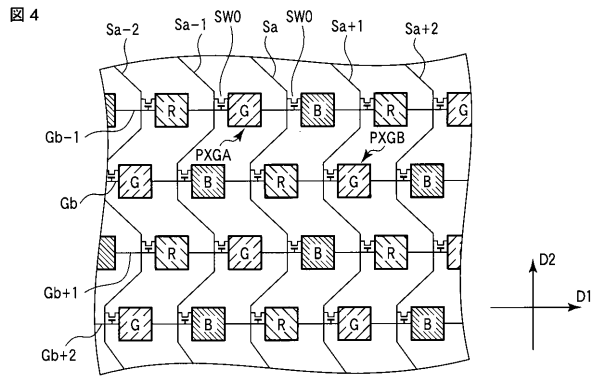
【図2】



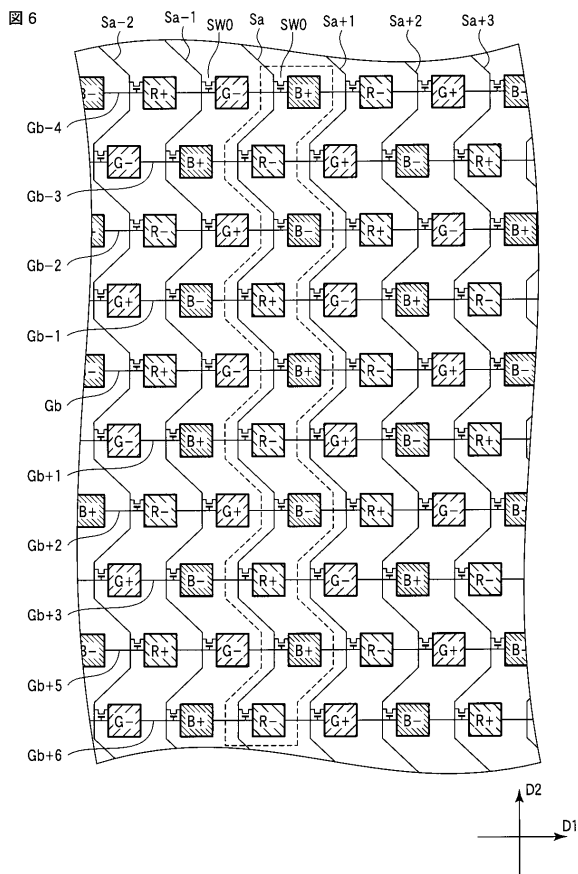
【 図 3 】



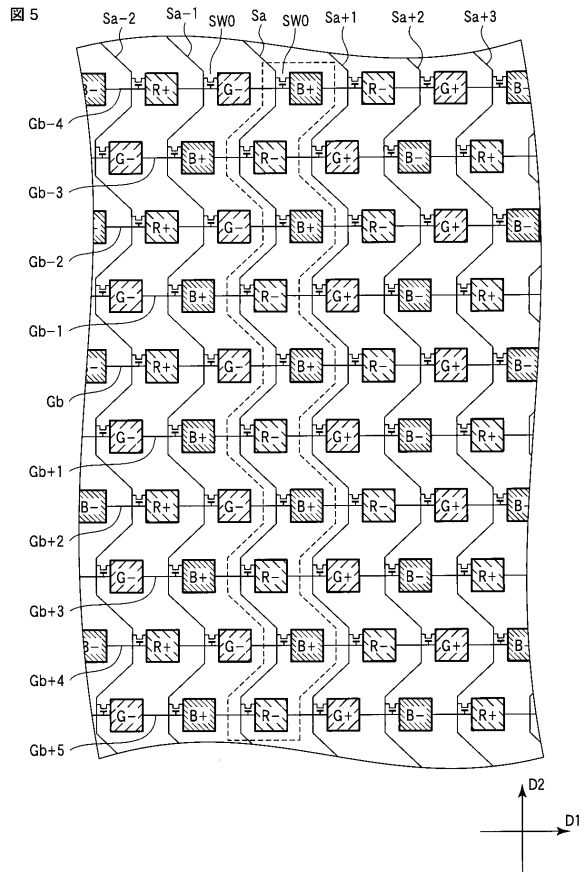
【 図 4 】



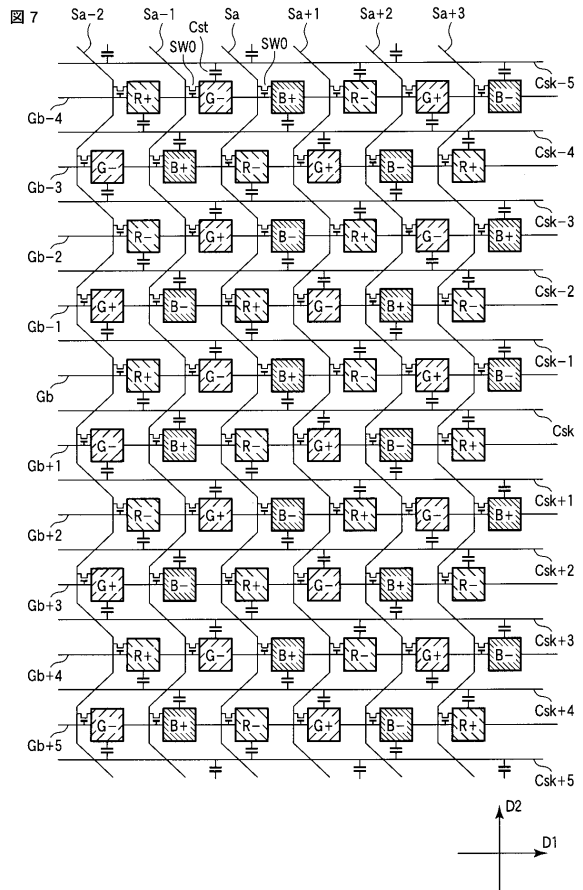
【 図 6 】



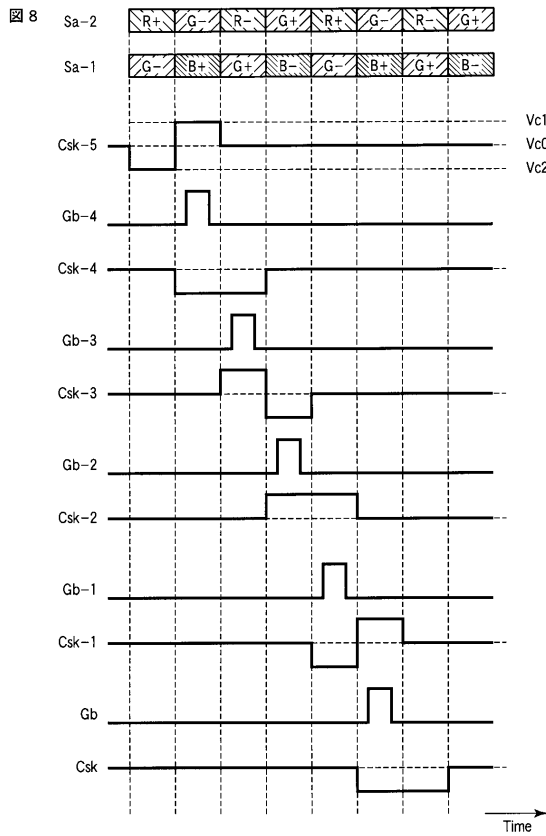
【 図 5 】



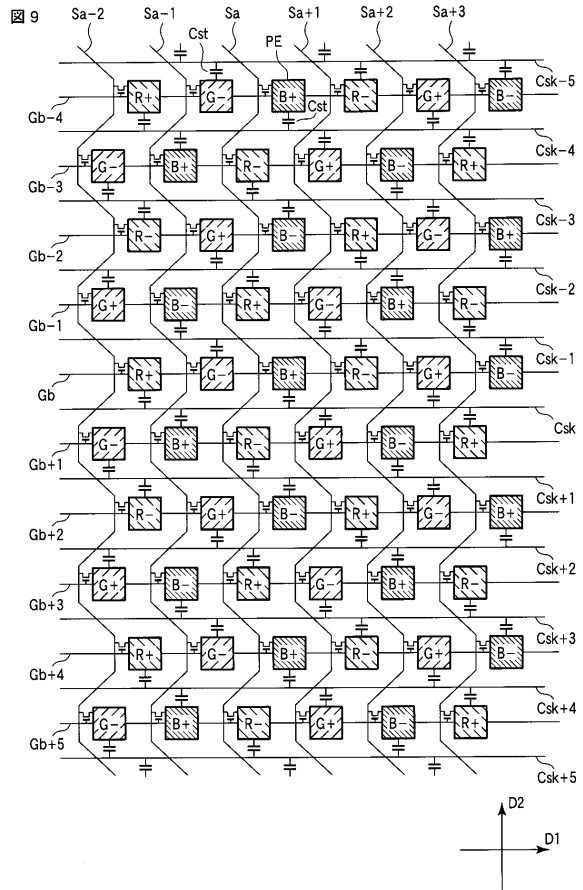
【 図 7 】



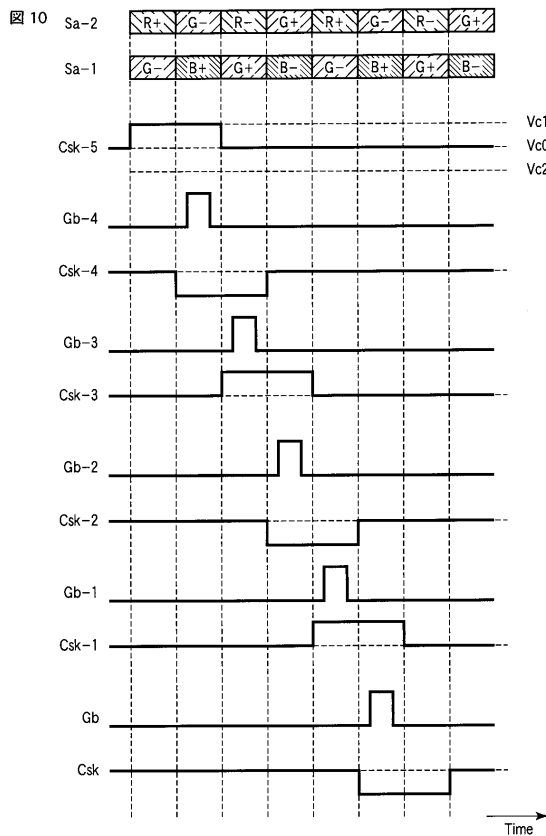
【 図 8 】



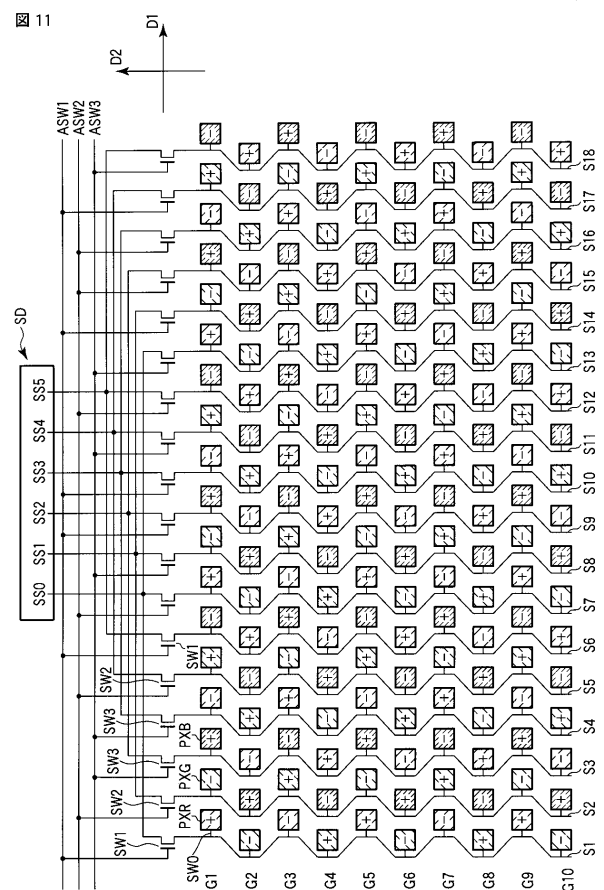
【 図 9 】



【 図 10 】

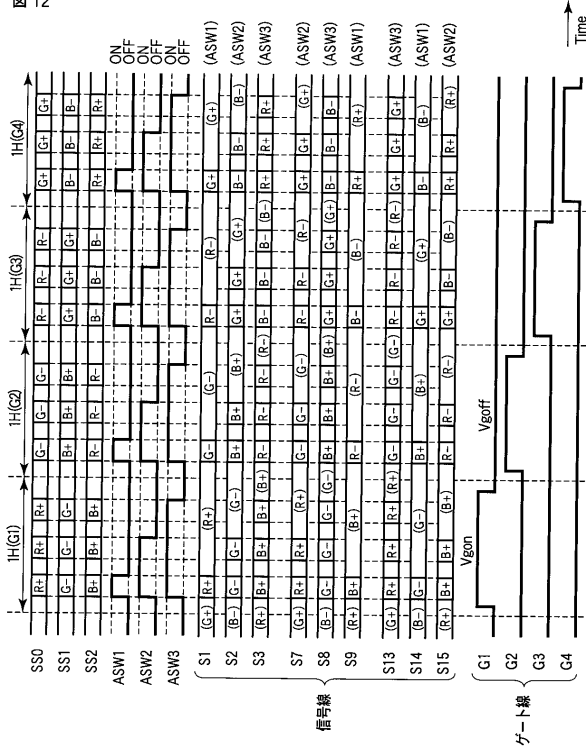


【 図 11 】



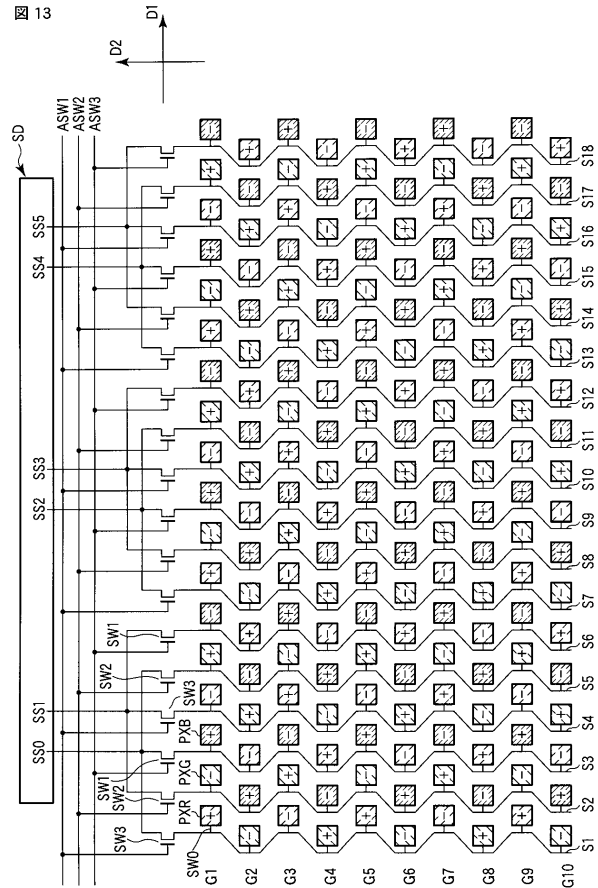
【図 1 2】

図 12



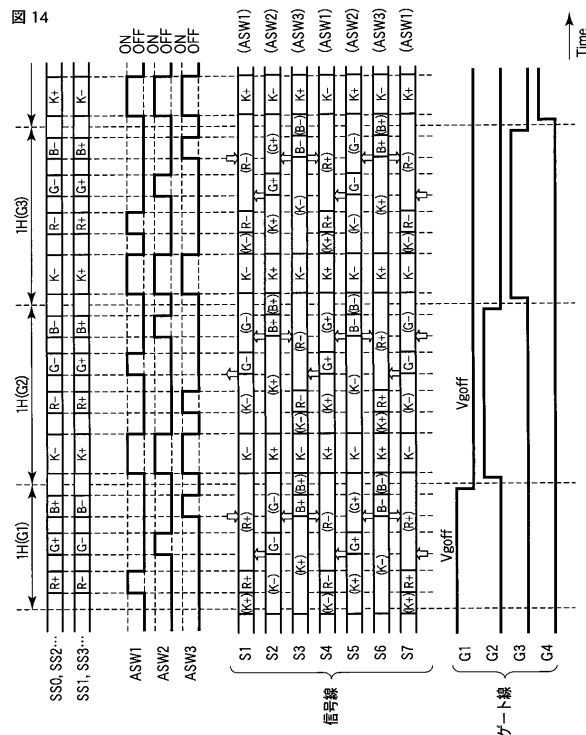
【図 1 3】

図 13



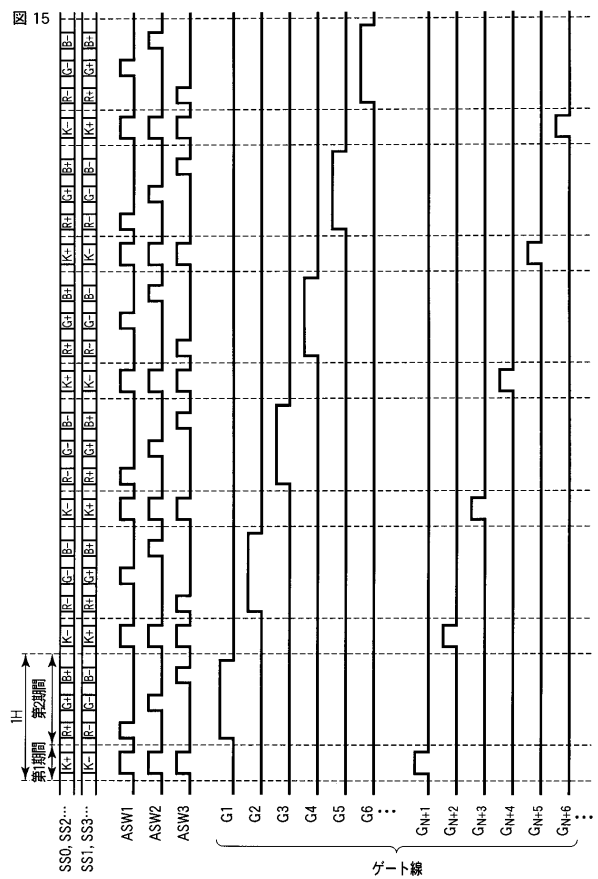
【図 1 4】

図 14



【図 1 5】

図 15



フロントページの続き

(51) Int.Cl. F I テーマコード (参考)

G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/20	6 4 2 K
G 0 9 G	3/20	6 4 1 C
G 0 9 F	9/30	3 3 8

(74)代理人 100084618
弁理士 村松 貞男

(74)代理人 100103034
弁理士 野河 信久

(74)代理人 100119976
弁理士 幸長 保次郎

(74)代理人 100153051
弁理士 河野 直樹

(74)代理人 100140176
弁理士 砂川 克

(74)代理人 100100952
弁理士 風間 鉄也

(74)代理人 100101812
弁理士 勝村 紘

(74)代理人 100070437
弁理士 河井 将次

(74)代理人 100124394
弁理士 佐藤 立志

(74)代理人 100112807
弁理士 岡田 貴志

(74)代理人 100111073
弁理士 堀内 美保子

(74)代理人 100134290
弁理士 竹内 将訓

(74)代理人 100127144
弁理士 市原 卓三

(74)代理人 100141933
弁理士 山下 元

(72)発明者 田中 幸生
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 深海 徹夫
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 日向野 絵美
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 新木 盛右
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 椎葉 賢
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

F ターム(参考) 2H092 GA11 JA24 JB22 JB31 NA01 NA25 PA06
2H193 ZA04 ZC12 ZF22 ZF36 ZP03
5C006 AA16 AA22 BB12 FA41 FA47
5C080 AA10 BB05 CC03 DD22 DD26 EE29 EE30 JJ02 JJ04 JJ06

5C094 AA02 AA15 AA22 BA03 BA43 CA19 EA10 GA10

专利名称(译)	液晶显示装置和液晶显示装置的驱动方法		
公开(公告)号	JP2010266738A	公开(公告)日	2010-11-25
申请号	JP2009118613	申请日	2009-05-15
[标]申请(专利权)人(译)	东芝移动显示器有限公司		
申请(专利权)人(译)	东芝移动显示器有限公司		
[标]发明人	田中幸生 深海徹夫 日向野絵美 新木盛右 椎葉賢		
发明人	田中 幸生 深海 徹夫 日向野 絵美 新木 盛右 椎葉 賢		
IPC分类号	G02F1/1368 G02F1/133 G09G3/36 G09G3/20 G09F9/30		
CPC分类号	G09G3/3648 G09G3/3607 G09G3/3614 G09G3/3688 G09G2300/0426 G09G2300/0452 G09G2300/0491 G09G2300/0876 G09G2310/0297 G09G2310/061 G09G2320/0209		
FI分类号	G02F1/1368 G02F1/133.550 G09G3/36 G09G3/20.611.A G09G3/20.621.M G09G3/20.680.G G09G3/20.642.K G09G3/20.641.C G09F9/30.338		
F-TERM分类号	2H092/GA11 2H092/JA24 2H092/JB22 2H092/JB31 2H092/NA01 2H092/NA25 2H092/PA06 2H193/ZA04 2H193/ZC12 2H193/ZF22 2H193/ZF36 2H193/ZP03 5C006/AA16 5C006/AA22 5C006/BB12 5C006/FA41 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD22 5C080/DD26 5C080/EE29 5C080/EE30 5C080/JJ02 5C080/JJ04 5C080/JJ06 5C094/AA02 5C094/AA15 5C094/AA22 5C094/BA03 5C094/BA43 5C094/CA19 5C094/EA10 5C094/GA10 2H192/AA24 2H192/AA45 2H192/BC02 2H192/DA12 2H192/DA65 2H192/EA43 2H192/FB02 2H192/FB09 2H192/GD61 2H193/ZA07 2H193/ZA08 2H193/ZB14 2H193/ZC14 2H193/ZC23 2H193/ZC36 2H193/ZD14 2H193/ZE02 2H193/ZQ14		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆 山下 元		
其他公开文献	JP2010266738A5 JP5025025B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种使用三角形排列的液晶显示装置，能够实现低功耗和具有适当显示质量的小帧，并提供一种用于液晶显示装置的驱动方法。ZSOLUTION：液晶显示装置包括一对彼此相对设置的基板;保持在一对基板之间的液晶层;显示部分DYP，具有三角形排列的多个显示像素PX。所述一对基板中的一个包括设置在每个显示像素PX上的多个像素电极PE，沿第一方向D1延伸的多条扫描线G，设置在所述多条扫描线G上的多条信号线S，像素开关SW0，对应于设置在位置附近的各个像素电极PE，扫描线G和信号线S相互交叉。多条信号线S使得它们在与第一方向D1基本正交的第二方向D2上延伸，以便在像素电极PE之间的区域中弯曲，并且多个像素电极PE连接到信号线S经由像素开关SW0设置在第一方向D1的一侧。Z

図 1

