

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-191476

(P2010-191476A)

(43) 公開日 平成22年9月2日(2010.9.2)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	

審査請求 有 請求項の数 23 O L (全 11 頁)

(21) 出願番号 特願2010-131531 (P2010-131531) (22) 出願日 平成22年6月8日 (2010.6.8) (62) 分割の表示 特願2003-186142 (P2003-186142) の分割 原出願日 平成15年6月30日 (2003.6.30) (31) 優先権主張番号 2002-036979 (32) 優先日 平成14年6月28日 (2002.6.28) (33) 優先権主張国 韓国 (KR)	(71) 出願人 390019839 三星電子株式会社 SAMSUNG ELECTRONICS CO., LTD. 大韓民国京畿道水原市靈通区梅灘洞416 416, Maetan-dong, Yeongtong-gu, Suwon-si, Gyeonggi-do 442-742 (KR) (74) 代理人 100094145 弁理士 小野 由己男 (74) 代理人 100106367 弁理士 稲積 朋子
---	--

最終頁に続く

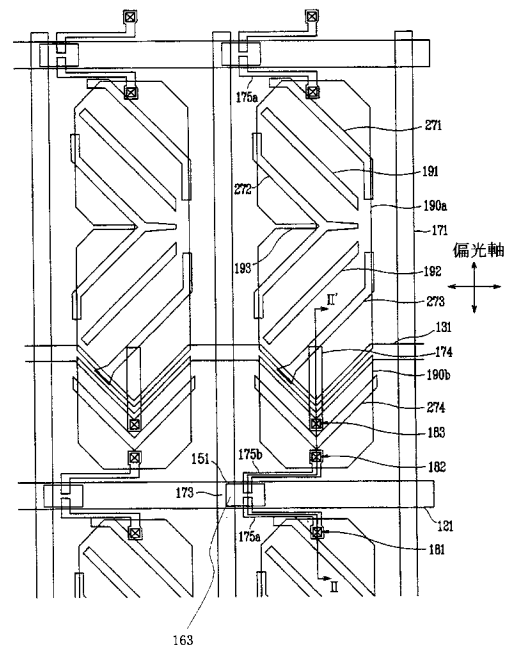
(54) 【発明の名称】 液晶表示装置及びそれに用いられる薄膜トランジスタ基板

(57) 【要約】

【課題】視認性に優れた多重ドメイン液晶表示装置を実現する。

【解決手段】第1絶縁基板と、第1絶縁基板上の同一層に配列される第1及び第2画素電極をそれぞれ含む複数の画素電極と、第1絶縁基板上に配列される複数の第1導電線と、第1絶縁基板に対応する第2絶縁基板と、第1絶縁基板と第2絶縁基板の間に挿入される液晶層であって、液晶層は電界が印加される時の液晶分子の配向方向によりそれぞれのドメインが定義される複数のドメインに分割され、複数の画素に対して1つの電界が印加される場合に、第1画素電極の電界は前記第2画素電極の電界と異なり、ドメインの液晶分子の方向は第1導電線に対して傾斜している液晶表示装置を提供する。

【選択図】図1



【特許請求の範囲】

【請求項 1】

第 1 絶縁基板と、
前記第 1 絶縁基板上の同一層に配列される第 1 及び第 2 画素電極をそれぞれ含む複数の画素電極と、
前記第 1 絶縁基板上に配列される複数の第 1 導電線と、
前記第 1 絶縁基板に対応する第 2 絶縁基板と、
前記第 1 絶縁基板と第 2 絶縁基板の間に挿入される液晶層であって、前記液晶層は電界が印加される時の液晶分子の配向方向によりそれぞれのドメインが定義される複数のドメインに分割され、前記複数の画素に対して 1 つの電界を印加する場合に、前記第 1 画素電極の電界は前記第 2 画素電極の電界と異なり、
前記ドメインの液晶分子の方向は前記第 1 導電線に対して傾斜している、液晶表示装置。

10

【請求項 2】

前記第 1 画素電極は、第 1 薄膜トランジスタとともに第 1 導電線と電気的に接続され、前記第 2 画素電極は第 2 薄膜トランジスタとともに第 1 導電線と電気的に接続される、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 薄膜トランジスタ及び第 2 薄膜トランジスタがオフである場合に、前記第 1 画素電極の電界は前記第 2 画素電極の電界と異なる、請求項 2 に記載の液晶表示装置。

20

【請求項 4】

隣接する 2 つの第 1 導電線の間に配列される第 2 導電線をさらに含む、請求項 1 に記載の液晶表示装置。

【請求項 5】

前記第 2 導電線は、前記第 1 画素電極の電界が前記第 2 画素電極の電界と異なるように、前記第 1 画素電極と容量結合する、請求項 4 に記載の液晶表示装置。

【請求項 6】

前記第 2 導電線は、さらに前記第 2 画素電極と容量結合する構成である、請求項 5 に記載の液晶表示装置。

【請求項 7】

前記第 2 導電線は第 1 画素の前記第 2 画素電極の一部と重畳し、前記第 2 導電線の第 2 部分は第 2 画素の前記第 1 画素電極の一部と重畳する、請求項 6 に記載の液晶表示装置。

30

【請求項 8】

前記液晶層のドメインはドメイン分割手段によって定義される、請求項 1 に記載の液晶表示装置。

【請求項 9】

前記ドメイン分割手段は、前記第 1 絶縁基板上に形成されている、請求項 8 に記載の液晶表示装置。

【請求項 10】

前記ドメイン分割手段は前記第 1 画素電極に形成された複数のスリットである、請求項 9 に記載の液晶表示装置。

40

【請求項 11】

前記スリットの幅は約 2 μm ~ 約 5 μm である、請求項 10 に記載の液晶表示装置。

【請求項 12】

ドメインの液晶分子は前記第 1 基板の垂直方向に初期配向する、請求項 1 に記載の液晶表示装置。

【請求項 13】

前記液晶層のドメインはドメイン分割手段により定義される、請求項 12 に記載の液晶表示装置。

【請求項 14】

50

前記ドメイン分割手段は前記第 1 基板上に形成されている、請求項 1 3 に記載の液晶表示装置。

【請求項 1 5】

前記ドメイン分割手段は前記第 1 画素電極上の複数のスリットである、請求項 1 4 に記載の液晶表示装置。

【請求項 1 6】

前記スリットの幅は約 $2\ \mu\text{m}$ ~ $5\ \mu\text{m}$ である、請求項 1 5 に記載の液晶表示装置。

【請求項 1 7】

4 つのドメインを有する、請求項 1 に記載の液晶表示装置。

【請求項 1 8】

前記第 1 画素電極の領域は前記第 2 画素電極の領域と異なる、請求項 1 7 に記載の液晶表示装置。

【請求項 1 9】

前記第 1 画素電極の境界形状は、前記第 2 画素電極の境界形状と異なる、請求項 1 8 に記載の液晶表示装置。

【請求項 2 0】

前記第 1 画素電極及び前記第 2 画素電極の境界は多角形状である、請求項 1 9 に記載の液晶表示装置。

【請求項 2 1】

前記第 1 画素電極の境界形状は、前記第 2 画素電極の境界形状と異なる、請求項 1 7 に記載の液晶表示装置。

【請求項 2 2】

前記第 1 画素電極及び前記第 2 画素電極の境界形状は多角形である、請求項 2 1 に記載の液晶表示装置。

【請求項 2 3】

前記第 1 画素電極と前記第 2 画素電極は互いに電氣的に絶縁されている、請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は液晶表示装置及びそれに用いる基板に関し、特に液晶駆動方式としてドット反転方式あるいはライン反転方式を採用した液晶表示装置の視野角を拡張できる液晶表示装置及びそれに用いられる基板に関する。

【背景技術】

【0 0 0 2】

液晶表示装置は一般に基準電極とカラーフィルタなどが形成されている上部基板と薄膜トランジスタと画素電極などが形成されている下部基板の間に液晶物質を注入しておいて画素電極と基準電極に互いに異なる電圧を印加することによって電界を形成し液晶分子の配列を変更させ、これにより光の透過率を調節することによって画像を表現する装置である。

【0 0 0 3】

しかし、液晶表示装置は視野角が狭いことが重大な短所である。このような短所を克服するために、視野角を広くする様々な方法が開発されているが、その中でも液晶分子を上下基板に対して垂直に配向し画素電極とその対向電極である基準電極に一定の切除パターンを形成したり突起を形成する方法が有力視されている。

【0 0 0 4】

切除パターンを形成する方法としては画素電極と基準電極に各々切除パターンを形成して、これら切除パターンによって形成されるフリンジフィールドを利用して液晶分子が横になる方向を調節することによって視野角を広くする方法がある。

【0 0 0 5】

10

20

30

40

50

突起を形成する方法は、上下基板上に形成されている画素電極と基準電極上の各々に誘電体又は導体の突起を形成しておくことによって突起によって歪曲される電場を利用して液晶分子の横になる方向を調節する方式である。ただし、突起を形成する材料が誘電体であれば、その誘電率が液晶の誘電率より十分に大きいか、或いは、十分に小さいことが望ましく、導体は突起部分で対向電極と短絡しないように注意する必要がある。

【0006】

他の方法としては切除と突起の組み合わせがあり、下部基板上に形成されている画素電極には切除パターンを形成し、上部基板に形成されている基準電極上には突起を形成して切除パターンと突起によって形成されるフリンジフィールドを利用して液晶の横になる方向を調節してドメインを形成する方式がある。

【0007】

このような多重ドメイン液晶表示装置は1:10のコントラスト比を基準にするコントラスト比基準視野角や、入力信号の大小と画面の明暗が対応しなくなる階調間輝度反転の限界角度で定義される階調反転基準視野角が前方向80°以上となることから非常に優れている。しかし、正面のガンマ曲線と側面のガンマ曲線が一致しない側面ガンマ曲線歪曲現象が発生して、TNモード液晶表示装置に比べても、左右側面から見る場合に視認性が悪くなる。例えば、ドメイン分割手段として切除部を形成するPVA(patterned vertically aligned)モードの場合には側面に行くほど全体的に画面が明るい側に、色が白色側に移動する傾向があり、この傾向が激しくなると、明るい画面の階調間輝度差がなくなって絵が崩れるように見える場合も発生する。しかし最近の利用状況を考えると、液晶表示装置がテレビ受像機などに用いられて絵や動映像を見ることが増加しているので、視認性が益々重要な問題になって来ている。

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明が目的とする技術的課題は、視認性に優れた多重ドメイン液晶表示装置を実現することである。

【課題を解決するための手段】

【0009】

このような課題を解決するために本発明では、第1絶縁基板と、前記第1絶縁基板上の同一層に配列される第1及び第2画素電極をそれぞれ含む複数の画素電極と、前記第1絶縁基板上に配列される複数の第1導電線と、前記第1絶縁基板に対応する第2絶縁基板と、前記第1絶縁基板と第2絶縁基板の間に挿入される液晶層であって、前記液晶層は電界が印加される時の液晶分子の配向方向によりそれぞれのドメインが定義される複数のドメインに分割され、前記複数の画素に対して1つの電界が印加される場合に、前記第1画素電極の電界は前記第2画素電極の電界と異なり、前記ドメインの液晶分子の方向は前記第1導電線に傾斜している液晶表示装置を提供する。

【発明の効果】

【0010】

本発明では、視認性に優れた多重ドメイン液晶表示装置を実現することができる。

【図面の簡単な説明】

【0011】

【図1】本発明の実施例による液晶表示装置の配置図である。

【図2】図1のII-II'線による断面図である。

【図3】本発明の実施例による液晶表示装置の回路図である。

【図4】電圧シフトとドメイン比率による視認性歪曲量を示すグラフである。

【図5】従来の液晶表示装置の側面でのガンマ曲線歪曲を示すグラフである。

【図6】本発明によって側面からのガンマ曲線歪曲が減少することを示すグラフである。

【図7】従来のPVA(Patterned Vertically Aligned)モード液晶表示装置を実測したガンマ曲線である。

10

20

30

40

50

【図 8】本発明の実施例による液晶表示装置を実測したガンマ曲線である。

【発明を実施するための形態】

【0012】

以下、図面を参照して本発明の実施例による液晶表示装置について説明する。

【0013】

図 1 は本発明の実施例による液晶表示装置用基板の導体配置図（平面図）であり、図 2 は図 1 のII-II'線による液晶表示装置用基板組立体の断面図である。

【0014】

本発明の実施例による液晶表示装置は、互いに対向している 2 枚の基板、つまり、薄膜トランジスタ基板及び色フィルター基板と、それらの間に注入されている液晶層からなる。薄膜トランジスタ基板には薄膜トランジスタと切開部を有する画素電極が行列形式で反復配置されており、色フィルター基板には色フィルターと切開部を有する基準電極が形成されている。液晶層の液晶分子は電界が印加されない状態で二つの基板に対して垂直になるように配向されている。次に、これら各々について図 1 と図 2 を参考として、さらに具体的に説明する。なお、説明中に上あるいは下と記されている場合、考慮している基板から見て液晶層のある方向を上とする。

【0015】

まず、薄膜トランジスタ基板について説明する。

【0016】

ガラスなどの透明な絶縁基板 110 上に横方向にのびているゲート線 121 が形成されており、ゲート線 121 がゲート電極 123 として示されている。

【0017】

また、絶縁基板 110 上には維持電極線 131 が形成されている。維持電極線 131 は全体的に横方向にのびているが、部分的に屈曲している。

【0018】

ゲート関連の導体であるゲート配線 121、123 と維持電極線 131 の上にはゲート絶縁膜 140 が形成されており、ゲート電極 123 上部のゲート絶縁膜 140 上には非晶質シリコン層 151 が形成されている。非晶質シリコン層 151 はゲート電極 123 と重なって薄膜トランジスタのチャンネル部を構成する。非晶質シリコン層 151 の上にはリン(P)などのN型不純物が高濃度でドーピングされている非晶質シリコンからなるドレイン部抵抗性接触層 165a、165b が形成されている。断面図には示さないが、ドレイン部抵抗性接触層 165a、165b と対向するソース部抵抗性接触層 163 も形成されている。

【0019】

抵抗性接触層 163、165a、165b 及びゲート絶縁膜 140 の上には、データ信号に関連する導体として、データ配線 171、173、175a、175b 及び結合電極 174 が形成されている。データ配線 171、173、175a、175b は縦方向にのびているデータ線 171 とその一部であるソース電極 173 及びこれらと分離されている第 1、第 2 ドレイン電極 175a、175b を含む。ソース電極 173 はゲート電極 123 上部で第 1、第 2 ドレイン電極 175a、175b と対向しており、第 1、第 2 ドレイン電極 175a、175b の一端は各々ゲート 123（つまりゲート線 121）を中心にして両側に位置する第 1 及び第 2 画素領域の内側にのびており、両画素電極はゲート線 121 を通じて同時に駆動される。結合電極 174 は後述するように、前記第 2 画素電極 190b と隣接ゲート線で次に駆動される第 1 画素電極 190a とを静電的に容量結合している。ここで、抵抗性接触層 163、165a、165b は非晶質シリコン層 151 とデータ配線 171、173、175a、175b が重なる部分にのみ形成されている。

【0020】

データ配線 171、173、175a、175b の上には保護膜 180 が形成されている。この時、保護膜 180 は第 1 及び第 2 ドレイン電極 171、173、175a、175b の一端を各々露出する第 1 及び第 2 接触孔 181、182 と結合電極 174 の一端を露出

10

20

30

40

50

する第3接触孔183を有している。

【0021】

保護膜180の上には第1接触孔181と第2接触孔182を通じて第1ドレーン電極175a及び第2ドレーン電極175bと各々連結されている第1及び第2画素電極190a、190bが形成されている。ここで、第2画素電極190bは結合電極174と第3接触孔183を通じて連結されており、第1画素電極190aは結合電極174と重なって静電的に結合（容量性結合）されている。結局、第1画素電極190aと第2画素電極190bは結合電極174を媒介として容量性結合をしている。また、第1、第2画素電極190a、190bは維持電極線131と重なって維持容量を形成する。第1、第2画素電極190a、190bはITOまたはIZOなどの透明な導電物質で作られる。一方、第1画素電極190aは第1乃至第3下側切開部191、192、193を有する。第3下側切開部193は第1画素電極190aの上下中央に位置し、左から右に掘り込む模様で形成されており、第1及び第2下側切開部191、192は各々第3下側切開部193によって上下に区分された第1画素電極190aの上部及び下部に斜線方向に形成されている。第1下側切開部191と第2下側切開部192は第3下側切開部193を中心にして互いに対称をなしている。第1画素電極190aと第2画素電極190bが隣接する辺はV字型に折れている。この時、第1画素電極190aの辺は膨らんだV字型であり、第2画素電極190bの辺は凹んだV字型である。

10

【0022】

次に、色フィルター基板について説明する。

20

【0023】

ガラスなどの透明な絶縁基板210上にブラックマトリックス220が形成されており、ブラックマトリックス220によって定義される各画素領域には赤、緑、青色の色フィルター230が反復的に形成されている。ブラックマトリックス220と色フィルター230の上にはオーバーコート膜250が形成されており、オーバーコート膜250の上にはITOなどの透明な導電物質からなる基準電極270が形成されている。基準電極270は第1乃至第4上側切開部271、272、273、274を有する。第1乃至第3上側切開部271、272、273は第1画素電極190aと重なる位置に配置されて第1乃至第3下側切開部191、192、193と共に第1画素電極190aの領域を複数の小ドメインに分割しており、第4上側切開部274は第2画素電極190bの領域を上下に両分して4個の小ドメインに分割している。

30

【0024】

この時、下側切開部191、192、193と上側切開部271、272、273、274によって分割される各小ドメインは実質的に四角形をなし、その二つの長辺はゲート線121とデータ線171に対して約45°をなす。

【0025】

二つの基板110、210の外側には下部及び上部偏光板12、22が付着されている。この時、これら偏光板12、22の偏光軸はゲート線121またはデータ線171と平行しており、互いに直交するように配置される。

【0026】

40

このような構造の液晶表示装置で第1画素電極190aと第2画素電極190bは互いに異なる薄膜トランジスタによってスイッチングされるので互いに異なる電圧の印加を受けることができる。また、画素行別に上から下に順次に駆動する場合には第1画素電極190aに印加される電圧が第2画素電極190bに印加される電圧より所定値だけ低く維持される。この電圧差が両電極を容量性結合する原因である。したがって、各階調によって第1画素電極190aに印加する電圧は第2画素電極190bに印加する電圧より所定値だけ低く設定するため電圧シフトされ、これによってガンマ曲線の歪曲が減少する。この時、第1画素電極190aと第2画素電極190bの面積比と電圧シフトの大きさによって視認性が大きく変わる。したがって、これらの値を慎重に決定する必要がある。

【0027】

50

次に、第 1 画素電極 190a の電圧が第 2 画素電極 190b の電圧より高く維持される理由を図 3 を参照して説明する。

【0028】

一つの画素領域内（例えば、n 番目ゲート線 121 の上側および下側で m 番目および m+1 番目データ線に挟まれた領域）に配置されている二つの画素電極 [P(n)-a、P(n)-b] の電圧 {V[P(n)-a]、V[P(n)-b]} の間の関係を導出する。

【0029】

まず静電容量を定義するため、図 3 の上側画素電極 P(n)-a において、上側薄膜トランジスタのドレインと基準電圧 Vcom の間に接続された Clca を画素電極 P(n)-a と基準電極の間に形成される液晶層の容量、Csta を上側維持電極線と画素電極 P(n)-a の間に形成される維持容量とする。また、下側画素電極 P(n)-b において、下側薄膜トランジスタのドレインと基準電圧 Vcom の間に接続された Clcb を画素電極 P(n)-b と基準電極の間に形成される液晶層の容量、Cstb を下側維持電極線 131 と画素電極 P(n)-b の間に形成される維持容量、Cpp を画素電極 P(n)-b と次回駆動の上側画素電極 P(n+1)-a との間に形成される結合容量とする。

10

【0030】

図 3 の見方を変えれば、同じゲート線と同じデータ線に第 1 及び第 2 薄膜トランジスタが連結されており、第 1 及び第 2 薄膜トランジスタには各々第 1 画素電極と第 2 画素電極が連結されていて、維持電極線 131 により隔てられている第 2 画素電極と次回駆動の第 1 画素電極は互いに容量性結合 (Cpp) をしている、と説明できる。

20

【0031】

また現象を考えると、一つのデータ線 171 を基準にして眺める時、n 番目ゲート線 121 がオンになれば、ゲート線の上下にある 2 個の薄膜トランジスタチャンネルが導通し、これを通じて第 1 及び第 2 画素電極 [P(n)-a、P(n)-b] に電圧 Vd(n) が印加される。しかし、P(n)-b は次回走査で駆動される P(n+1)-a と容量性結合されているので P(n+1)-a が駆動される時、P(n)-b が影響を受ける。したがって P(n+1)-a が駆動された後、P(n)-a と P(n)-b に保持される電圧は次のようになる。

$$V[P(n)-a] = Vd(n) \quad \dots (1)$$

$$V[P(n)-b] = Vd(n) + ([Vd(n+1) - V'd(n+1)] Cpp) / (Clcb + Cstb + Cpp) \quad \dots (2)$$

式 1 及び 2 で Vd(n) は画素 P(n)-a と P(n)-b を駆動するためにデータ線に印加された電圧を意味し、Vd(n+1) は P(n+1)-a と P(n+1)-b を駆動するために印加されるデータ線電圧を意味する。また、V'd(n+1) は直前フレームにおいて画素 P(n+1)-a と P(n+1)-b に印加された電圧を意味する。

30

【0032】

式 1 及び 2 に示したように、P(n)-b 画素に保持される電圧と P(n)-a 画素に保持される電圧は互いに異なる。特に、ドット反転駆動またはライン反転駆動をし、その後、当該画素行に直前画素行と同じ階調を表示させる場合（実際に大部分の画素がこのような場合に該当する時間が多い。）には Vd(n) = -Vd(n+1)、Vd(n) = -V'd(n)（基準電極電圧は接地電圧と仮定する）であるので式 2 は次のように整理することができる。

$$V[P(n)-b] = Vd(n) - (2Vd(n) Cpp) / (Clcb + Cstb + Cpp)$$

40

$$= Vd(n) (Clcb + Cstb - Cpp) / (Clcb + Cstb + Cpp)$$

$$= TVd(n) \quad \dots (3)$$

ただし、 $T = (Clcb + Cstb - Cpp) / (Clcb + Cstb + Cpp)$

式 3 によれば、P(n)-b には P(n)-a より低い電圧が保持される。したがって、P(n+1) 画素に P(n) 画素と同じ階調を表示させる場合には、P(n)-b（第 2 画素電極に対応）には P(n+1)-a（次回駆動の第 1 画素電極に対応）に印加される電圧より低い電圧が保持される。

【0033】

図 4 は電圧シフトとドメイン比率による視認性歪曲量を示すグラフである。

【0034】

図 4 で縦軸は視認性歪曲量を定量化した値であり、横軸は第 1 画素電極 190a と第 2

50

画素電極 190bの面積比と電圧シフトの大きさを示す。

【0035】

視認性歪曲量が0.1~0.2であれば、CRTと同レベルの極めて優れた視認性を示すことを意味し、0.2~0.25であれば、非常に優れた視認性を示すことであり、0.25~0.3であれば視認性に優れたほうであり、0.3~0.35であれば良好な程度である。0.35以下は視認性が悪く表示品質が良くない。

【0036】

図4に基づいて判断する時、第1画素電極と第2画素電極の面積比が50:50~80:20である時、優れた視認性を示し、第1画素電極を第2画素電極に比べて大きく設計するのが好ましい。また、電圧シフト量はVth付近で0.4から1.0Vである時、優れた視認性を示す。しかし、キックバック(kick-back)電圧などの問題のため第1画素電極が第2画素電極より大きく、特に80%以上になればフリッカーなどの様々な問題が発生して好ましくない。また、第1画素電極のVth電圧が第2画素電極のVth電圧より0.4V~1.0V低くなれば視認性が向上する。第1画素電極と第2画素電極の電圧差は高階調へ行くほどさらに大きくなる。

10

【0037】

次に、本発明による液晶表示装置で視認性が改善される理由を図5と図6を参照して説明する。

【0038】

図5は従来の液晶表示装置のガンマ曲線歪曲を示すグラフであり、図6は本発明によるガンマ曲線歪曲を示すグラフである。

20

【0039】

図5を見れば、従来のように一つの画素電極だけを形成する場合には正面ガンマ曲線C1に比べて側面のガンマ曲線C2が上側に大きく歪曲されることが分かる。しかし、本発明のように、画素電極を二つの小電極(第1画素電極及び第2画素電極)に分割して各小領域に画素電極と薄膜トランジスタを配置し、今回駆動の第1画素電極と直前駆動の第2画素電極を容量結合させることによって全方向での視認性を改善する。これを説明すると、第2画素電極に保持される電圧が通常の階調電圧より低くなるように画像信号電圧を設定すれば、低階調の所定範囲で第2画素電極の電圧がしきい電圧(Vth:明暗分岐点)以下に維持されるので第2画素電極部分はブラック状態に維持され、第1画素電極部分だけが輝度増加に寄与する。しかし、第2画素電極部分の面積が小さいので輝度影響も少ない(図6のA領域:第1画素電極だけonである領域)。一定の階調以上になれば、第2画素電極の電圧もしきい電圧以上に上がるので第2画素電極も輝度増加に寄与し輝度増加が大きくなる(図6のB領域:第1画素電極と第2画素電極onの領域)。したがって、図6に示したように、正面ガンマ曲線C3と側面ガンマ曲線C4によるガンマ曲線の歪曲が減少する。

30

【0040】

図7は従来のPVA(Patterned Vertically Aligned)モード液晶表示装置を実測したガンマ曲線であり、図8は本発明の実施例による液晶表示装置を実測したガンマ曲線である。

40

【0041】

図7と図8を比較すると本発明の実施例による液晶表示装置のガンマ曲線歪曲が全ての方向で従来の液晶表示装置に比べて少ないことが分かる。

【産業上の利用可能性】

【0042】

本発明は、多重ドメイン液晶表示装置に適用することができ、視認性に優れた液晶表示装置を実現することができる。

【符号の説明】

【0043】

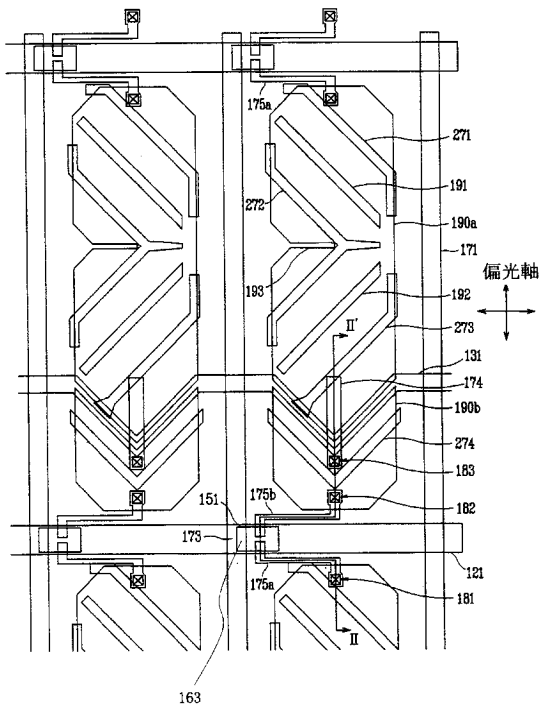
12: 偏光板

50

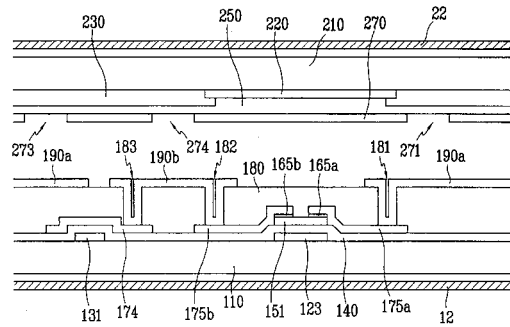
- 22 : 偏光板
- 110 : 絶縁基板
- 121 : ゲート線
- 123 : ゲート電極
- 131 : 維持電極線
- 140 : ゲート絶縁膜
- 171 : データ線
- 173 : ソース電極
- 175a、175b : ドレイン電極
- 174 : 結合電極
- 180 : 保護膜
- 190a、190b : 画素電極
- 191、192、193 : 下側切開部
- 270 : 基準電極
- 271、272、273、274 : 上側切開部

10

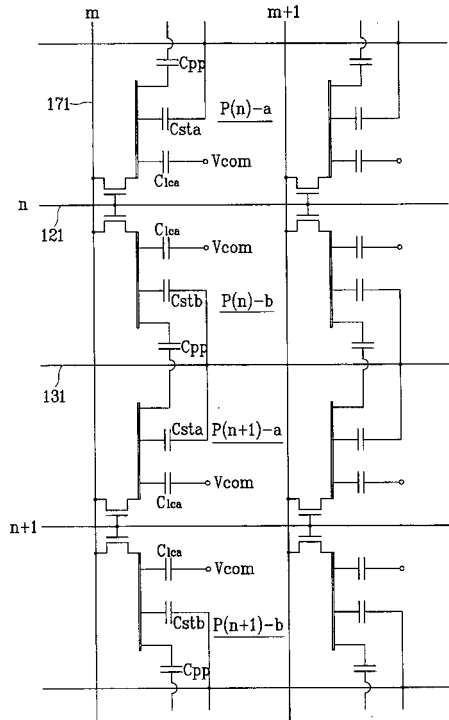
【図1】



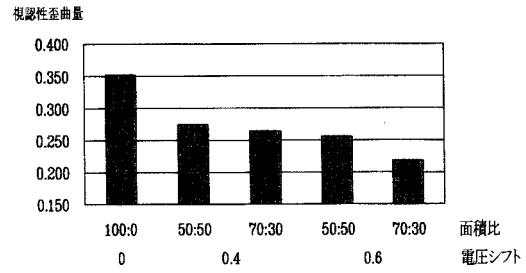
【図2】



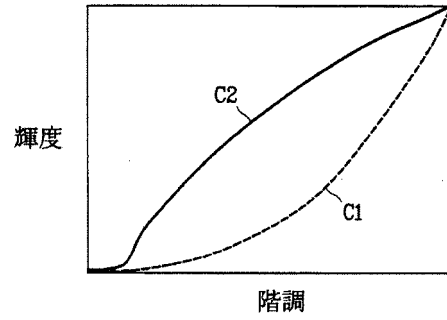
【図 3】



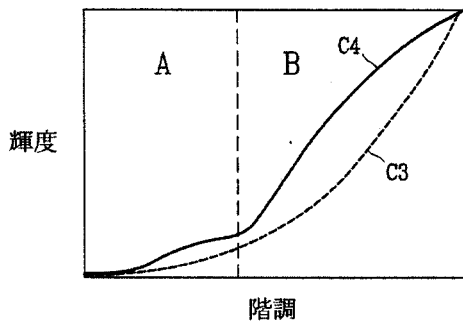
【図 4】



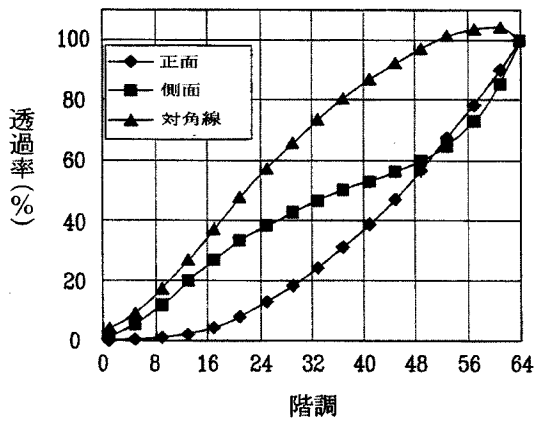
【図 5】



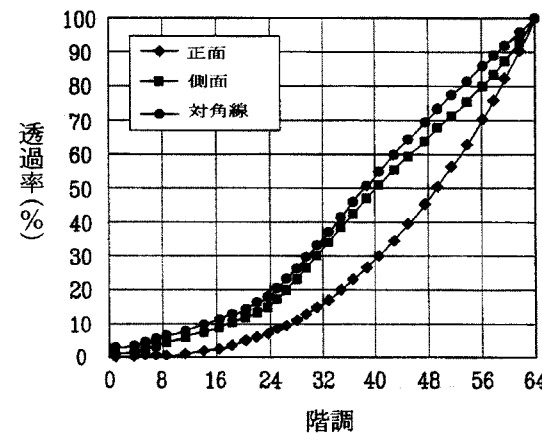
【図 6】



【図 7】



【図 8】



フロントページの続き

(72)発明者 宋 長 根

大韓民国ソウル市瑞草区瑞草4洞三益アパート5棟201号

Fターム(参考) 2H092 GA13 GA29 JA26 JA46 JB05 JB69 KA05 NA01

专利名称(译)	液晶显示装置和用于其的薄膜晶体管基板		
公开(公告)号	JP2010191476A	公开(公告)日	2010-09-02
申请号	JP2010131531	申请日	2010-06-08
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	宋長根		
发明人	宋 長 根		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1333 G02F1/1362		
CPC分类号	G02F1/133707 G02F1/136213 G02F1/13624 G02F2001/134318 G02F1/133345 G02F1/133514 G02F1/133528 G02F1/134309 G02F1/13439 G02F1/136286 G02F1/1368 G02F2001/133531 G02F2001/134345 G02F2201/121 G02F2201/123		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1337.505		
F-TERM分类号	2H092/GA13 2H092/GA29 2H092/JA26 2H092/JA46 2H092/JB05 2H092/JB69 2H092/KA05 2H092/NA01 2H192/AA24 2H192/BA13 2H192/BA16 2H192/BA25 2H192/BC23 2H192/BC24 2H192/BC31 2H192/CB05 2H192/CB35 2H192/CC22 2H192/DA12 2H192/EA22 2H192/EA43 2H192/JA13 2H290/AA33 2H290/BB44 2H290/BB73 2H290/BC03 2H290/CA51		
优先权	1020020036979 2002-06-28 KR		
其他公开文献	JP5680343B2 JP2010191476A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了实现具有高可见度的多路域液晶显示装置。解决方案：该液晶显示装置包括第一绝缘基板，多个像素电极，包括在同一层上排列的第一和第二像素电极。第一绝缘基板，布置在第一绝缘基板上的多个第一导线，对应于第一绝缘基板的第二绝缘基板，以及插入第一绝缘基板和第二绝缘基板之间的液晶层。液晶层被分成多个畴，每个畴在施加电场时由液晶分子的取向方向限定。当一个电场施加到多个像素时，第一像素电极的电场不同于第二像素电极的电场，并且畴的液晶分子的方向相对于第一导线倾斜。

