

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-176137

(P2010-176137A)

(43) 公開日 平成22年8月12日(2010.8.12)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H189
G02F 1/133 (2006.01)	G02F 1/133 550	2H193
G02F 1/1333 (2006.01)	G02F 1/133 525	5C006
G09G 3/20 (2006.01)	G02F 1/1333	5C080
	G09G 3/20 624C	

審査請求 有 請求項の数 25 O L 外国語出願 (全 49 頁) 最終頁に続く

(21) 出願番号	特願2010-36612 (P2010-36612)	(71) 出願人	503260918
(22) 出願日	平成22年2月2日 (2010.2.2)		アップル インコーポレイテッド
(31) 優先権主張番号	61/149, 291		アメリカ合衆国 95014 カリフォルニア州 クパチーノ インフィニット ループ 1
(32) 優先日	平成21年2月2日 (2009.2.2)	(74) 代理人	100092093
(33) 優先権主張国	米国 (US)		弁理士 辻居 幸一
(31) 優先権主張番号	12/545, 763	(74) 代理人	100082005
(32) 優先日	平成21年8月21日 (2009.8.21)		弁理士 熊倉 禎男
(33) 優先権主張国	米国 (US)	(74) 代理人	100067013
			弁理士 大塚 文昭
		(74) 代理人	100086771
			弁理士 西島 孝喜
		(74) 代理人	100109070
			弁理士 須田 洋之

最終頁に続く

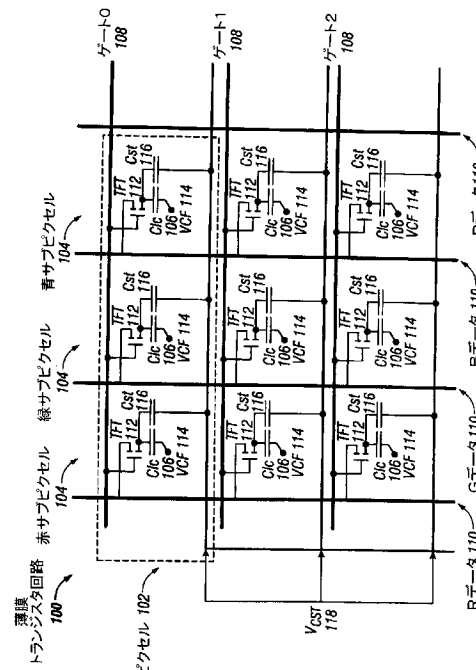
(54) 【発明の名称】 液晶ディスプレイの並べ替え反転

(57) 【要約】

【課題】液晶表示デバイス、特に、液晶表示デバイスにおけるピクセル行の更新の方法を提供する。

【解決手段】液晶表示デバイス内に配置されたピクセルの電極に供給される電圧を切り換える方法及び装置。第1の組の液晶電極に供給される交流電圧に関連する周波数を低下させることにより、液晶表示デバイスを駆動するのに必要な電力を低減することができる。同時に、液晶表示デバイス内のピクセルの行を更新するための並べ替えられたスケジュールは、改善された画像品質を提供することができる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

ディスプレイパネル内のピクセルの行を更新する方法であって、
シーケンスにおける各行が少なくとも 1 つの行だけ該シーケンスにおける次の行から分離されているような行のシーケンスを各組が含む複数の更新組の 1 つに、ディスプレイパネル内のピクセルの各行を割り当てる段階と、
一定周波数で 2 つの電圧レベル間で切り換わるようになった共通電圧を前記ディスプレイパネル内の 1 組の電極に印加する段階と、
前記電極に印加された前記電圧が電圧レベルを切り換える度に更新組の前記行のピクセルを更新する段階と、
を含むことを特徴とする方法。

10

【請求項 2】

各更新組が、同じ数の行を有することを特徴とする請求項 1 に記載の方法。

【請求項 3】

各更新組が、全て偶数行又は全て奇数行のいずれかのシーケンスを含むことを特徴とする請求項 1 に記載の方法。

【請求項 4】

各更新組が全て偶数行又は全て奇数行のいずれかのシーケンスを含む第 1 及び第 2 の更新組だけを割り当てる段階と、
一方の更新組の前記行の前記ピクセルを他方の更新組の前記行の前記ピクセルを更新する前に更新する段階と、
を更に含むことを特徴とする請求項 3 に記載の方法。

20

【請求項 5】

前記ディスプレイパネルのゲートパルスシーケンスを修正することによって更新組の前記行の前記ピクセルを更新する段階を更に含むことを特徴とする請求項 1 に記載の方法。

【請求項 6】

ディスプレイ駆動チップ内で前記ゲートパルスシーケンスを修正する段階を更に含むことを特徴とする請求項 5 に記載の方法。

【請求項 7】

ゲート駆動回路を通じて前記ゲートパルスシーケンスを修正する段階を更に含むことを特徴とする請求項 5 に記載の方法。

30

【請求項 8】

ディスプレイパネル内のピクセルの行を更新する方法であって、
ディスプレイパネル内の全ての行のピクセルが更新されるまで、複数の偶数行のピクセルを更新する段階と複数の奇数行のピクセルを更新する段階の間に交替させる段階、
を含むことを特徴とする方法。

【請求項 9】

前記複数の偶数行及び奇数行の前記ピクセルを各更新する段階は、同じ数の行を更新する段階を含むことを特徴とする請求項 8 に記載の方法。

【請求項 10】

全ての奇数行の前記ピクセルを更新する前に全ての偶数行の前記ピクセルを更新する段階を更に含むことを特徴とする請求項 8 に記載の方法。

40

【請求項 11】

前記ディスプレイパネルのゲートパルスシーケンスを修正することによって前記複数の偶数行及び奇数行の前記ピクセルを更新する段階を更に含むことを特徴とする請求項 8 に記載の方法。

【請求項 12】

ディスプレイ駆動チップ内で前記ゲートパルスシーケンスを修正する段階を更に含むことを特徴とする請求項 11 に記載の方法。

【請求項 13】

50

ゲート駆動回路を通じて前記ゲートパルスシーケンスを修正する段階を更に含むことを特徴とする請求項 1 1 に記載の方法。

【請求項 1 4】

共通交流電圧供給源に結合された共通電極と個々にアドレス可能なピクセル電極とを各ピクセルが含む、複数の行に配列されたピクセルのアレイと、

前記ピクセルのアレイに接続され、かつ交替する偶数行の群及び奇数行の群が更新されるように行更新シーケンスを並べ替えるようになった第 1 のモジュールと、

前記ピクセルのアレイに接続され、かつ前記並べ替えられた行更新シーケンスに対応する群内の行を選択するようになったゲートパルスシーケンスを並べ替えるようになった第 2 のモジュールと、

10

を含むことを特徴とする表示装置。

【請求項 1 5】

前記第 1 のモジュールは、部分フレームバッファを含む液晶ディスプレイ駆動モジュール内に配置されることを特徴とする請求項 1 4 に記載の装置。

【請求項 1 6】

前記第 1 のモジュールは、ホストビデオドライバ内に配置されることを特徴とする請求項 1 4 に記載の装置。

【請求項 1 7】

前記第 2 のモジュールは、液晶ディスプレイ駆動モジュール内に配置されることを特徴とする請求項 1 4 に記載の装置。

20

【請求項 1 8】

前記第 2 のモジュールは、電気絶縁基板上に配置された 1 組のゲート駆動回路を含むことを特徴とする請求項 1 4 に記載の装置。

【請求項 1 9】

前記共通交流電圧供給源は、一定周波数で電圧を切り換えるようになっており、

前記周波数は、望ましいレベルの画像品質を達成するように選択される、

ことを特徴とする請求項 1 4 に記載の装置。

【請求項 2 0】

タッチセンサパネルが、コンピュータシステム内に組み込まれることを特徴とする請求項 1 4 に記載の装置。

30

【請求項 2 1】

液晶表示デバイスにおいて反転を実行する方法であって、

液晶表示デバイス内のピクセルの行を漸進的に更新するようになったビデオフィールドを受け取る段階と、

奇数行と同じ数の偶数行を収容する指定された量の行がメモリバッファ内に最初に格納され、かつ該偶数行が該奇数行の前に更新されるように前記ビデオフィールドが並べ替えられるように、該ビデオフィールドを並べ替える段階と、

前記並べ替えられたビデオフィールドに対応する行を選択するようになったゲートパルスシーケンスを作成する段階と、

を含むことを特徴とする方法。

40

【請求項 2 2】

行の前記量は、前記ピクセルの各々に関連する電極に結合された電圧供給源に関連する周波数に対応するように選択されることを特徴とする請求項 2 1 に記載の方法。

【請求項 2 3】

前記周波数は、前記液晶表示デバイスを駆動するのに必要な全電力量を低減するように選択されることを特徴とする請求項 2 2 に記載の方法。

【請求項 2 4】

行の前記量は、前記液晶表示デバイス上で前記ビデオフィールドを表示することに関連する画像破れのレベルを低減するように選択されることを特徴とする請求項 2 1 に記載の方法。

50

【請求項 25】

タッチセンサパネル、携帯電話、メディアプレーヤ、又はパーソナルコンピュータにおいて実行されることを特徴とする請求項 21 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の開示の実施形態は、一般的に液晶表示デバイスの分野に関する。より詳細には、本発明の開示の実施形態は、一例示的態様では、液晶表示デバイスにおけるピクセル行の更新の方法に向けられている。

【背景技術】

10

【0002】

従来型の液晶ディスプレイは、多くの場合に、液晶分子が充填されて光源（バックライトのような）又は反射板の前に配列された多数のカラー又はモノクロのピクセルから成る。ディスプレイの各アドレス可能ピクセルは、2つの電極の近くに配置された液晶素子を含む。2つの電極間に電圧を設定することにより、2つの電極間の電界の強度が変えられる。この電界の強度は、液晶素子内の分子に電界に対して特定の向き（すなわち、電界に対して平行又は垂直のいずれか、又はその間の何らかの角度）を持たせる。適切に配向された偏光板と組み合わせられると、液晶素子は、実質的にシャッターとして作用し、それぞれのピクセルにおいてある一定量の光をディスプレイから退出させる。すなわち、2つの電極間の電圧を調節することにより、ディスプレイは、様々なレベルの灰色（又は、カラーの場合、様々なレベルの赤、緑、又は青色）を生成することができる。

20

【0003】

2つの電極間の電圧が長期間一定に保たれた場合、「画像膠着」として公知の現象が発生する可能性がある。画像膠着は、電極に印加された電圧が変更された後で液晶がその通常状態に戻るのを妨げる液晶内の寄生電荷蓄積の結果である。これは、特定のサブピクセルの下部又は上部における荷電結晶アライメント、又は更にサブピクセルの縁部に向う結晶移動を引き起こす可能性がある。画像膠着の正味の影響は、先に表示された画像のかすかな輪郭が、画像が変わった後でさえも表示画面上に残る可能性があることである。この影響は、従って望ましくない。

【発明の概要】

30

【発明が解決しようとする課題】

【0004】

従来の反転技術は、2つの電極間に印加された電圧の極性を周期的に切り換えることによってこの現象を補正する。しかし、これらの反転技術の一部は、画像劣化及び／又はちらつきをもたらし、一方、他の技術は、大きな出力電圧範囲を供給することができるハードウェアを必要とするか、又はそうでなければ高周波数の交流電圧を必要とする。この理由のために、従来の反転技術は、実施するのに多くの場合に大量の電力を必要とする。

【課題を解決するための手段】

【0005】

本発明の開示の様々な実施形態は、液晶表示デバイス内に配置されたピクセルの電極に供給される電圧を切り換える方法に関する。第1の組の液晶電極に供給される交流電圧に関連する周波数を低下させることにより、液晶表示デバイスを駆動するのに必要な電力を低減することができる。同時に、液晶表示デバイス内のピクセル行を更新するための並べ替えたスケジュールは、画像品質を改善することができる（すなわち、知覚可能なちらつき及び／又は画像の破れがない）。

40

【図面の簡単な説明】

【0006】

【図1】本発明の開示の実施形態による例示的薄膜トランジスタ回路の一部分を示す図である。

【図2】本発明の開示の実施形態による例示的液晶コンデンサの略図である。

50

【図 3 A】本発明の開示の実施形態による 2 行並べ替え反転方法に関連する例示的共通電圧波形を示す略図である。

【図 3 B】本発明の開示の実施形態による 2 行並べ替え反転方法に関連する例示的データ電圧波形を示す略図である。

【図 3 C】本発明の開示の実施形態による 2 行並べ替え反転方法に関連する例示的ゲートパルスシーケンスを示す略図である。

【図 3 D】本発明の開示の実施形態による 2 行並べ替え反転方法に関連するブラックデータソースに対する例示的相対電圧波形を示す略図である。

【図 3 E】本発明の開示の実施形態による 2 行並べ替え反転方法に関連するホワイトデータソースに対する例示的相対電圧波形を示す略図である。

【図 3 F】本発明の開示の実施形態による 2 行並べ替え反転方法の間の液晶コンデンサの例示的相対電圧の表を示す略図である。

【図 4 A】従来の 1 行反転に対する例示的行シーケンスを示す表である。

【図 4 B】本発明の開示の実施形態による 2 行並べ替え反転に対する例示的行シーケンスを示す表である。

【図 4 C】本発明の開示の実施形態による 4 行並べ替え反転に対する例示的行シーケンスを示す表である。

【図 4 D】本発明の開示の実施形態による 8 行反転に対する例示的行シーケンスを示す表である。

【図 5】本発明の開示の実施形態による並べ替え反転を利用するタッチセンサパネル及びディスプレイモジュールを含む例示的コンピュータシステムを示す図である。

【図 6】本発明の開示の実施形態による並べ替え反転を利用するタッチ画面を含む例示的コンピュータシステムを示す図である。

【図 7】本発明の開示の実施形態による並べ替え反転を利用する例示的タッチ画面の一部を示す図である。

【図 8】本発明の開示の実施形態による並べ替え反転を利用する別の例示的タッチ画面の一部を示す図である。

【図 9】本発明の開示の実施形態による図 8 の例示的タッチ画面の更なる詳細を示す図である。

【図 10】本発明の開示の実施形態による並べ替え反転を利用する液晶ディスプレイパネルを含むことができる例示的携帯電話を示す図である。

【図 11】本発明の開示の実施形態による並べ替え反転を利用する液晶ディスプレイパネルを含むことができる例示的デジタルメディアプレーヤを示す図である。

【図 12】本発明の開示の実施形態による並べ替え反転を利用する液晶ディスプレイパネルを含むことができる例示的パーソナルコンピュータを示す図である。

【発明を実施するための形態】

【0007】

例示の実施形態の以下の説明では、本発明の開示の実施形態を実施することができる特定のな実施形態の例示として示す添付図面を参照する。本発明の開示の実施形態の範囲から逸脱することなく他の実施形態が使用され、かつ構造的な変更を行うことができることは理解されるものとする。

本発明の様々な実施形態は、液晶表示デバイス内に配置されたピクセルの電極に供給される電圧を切り換える方法に関する。液晶電極の第 1 の組に供給された交流電圧に関連する周波数を低下させることにより、液晶表示デバイスを駆動するのに必要とされる電力を低減することができる。同時に、液晶表示デバイス内のピクセルの行を更新するための並べ替えスケジュールは、改善された画像品質を提供することができる（すなわち、知覚可能な画像のちらつき及び / 又は破れがない）。

【0008】

本発明の開示の実施形態は、ディスプレイパネル内の行更新の並べ替えシーケンスを作成する観点から本明細書に説明して示すことができるが、本発明の開示の実施形態がその

10

20

30

40

50

ように制限されるものではなく、更に、予め指定された順序によりディスプレイパネル内で最初に行を更新する方法に対して適用可能であることを理解すべきである。換言すれば、本発明の一部の実施形態は、不連続な行更新スケジュールに適合するように並べ替えられる連続行更新スケジュールに対応するデータストリームを必要としない。代替的に、最初に不連続行更新スケジュールに従ってデータストリームを出力する論理を利用することができ、それによって別々の並べ替え論理が不要になる。

【0009】

更に、本発明の開示の実施形態は、ホストビデオドライバ内で実施される論理の観点から本明細書に説明して示すことができるが、本発明の開示の実施形態がそのように制限されるものではなく、ディスプレイサブアセンブリ、液晶ディスプレイ駆動チップ内で、又はソフトウェア、ファームウェア、及び/又はハードウェアのあらゆる組合せにおいて別のモジュール内でも実施することができることを理解すべきである。

10

【0010】

図1は、本発明の開示の実施形態による例示的薄膜トランジスタ回路100の一部分を示している。図示のように、薄膜トランジスタ回路100は、各ピクセル102が1組のカラーサブピクセル104（それぞれ赤、緑、及び青）を収容する行に配列された複数のピクセル102を含む。液晶ディスプレイによって再現可能な各色は、すなわち、特定の1組のカラーサブピクセル104から発する3つのレベルの光の組合せとすることができる。

各カラーサブピクセル104は、誘電体として役立つ液晶を有するコンデンサを形成する2つの電極を含むことができる。これは、図1に液晶コンデンサ106（本明細書では C_{lc} と表される）として示される。2つの電極間に位置を定められた液晶モジュールは、電圧の存在下で回転してバックライトから第1の偏光板まで入ってくる入射偏光光線の偏光角を変える挟れた分子構造を形成することができる。偏光の正味変化量は、第2の偏光板の偏光角に対して入射光線の偏光角のアライメントの角度を変えるように調節することができる電圧のマグニチュードに依存する。液晶ディスプレイの種類に応じて、電極にわたって電圧が印加された時に、液晶分子を電界に対して平行又は垂直に並べるようにトルクが作用する。要するに、電極にわたって印加される電圧を制御することにより、特定カラーサブピクセル104を通して様々な量で光線を通過させることができる。

20

【0011】

従来の薄膜トランジスタアクティブマトリックス型ディスプレイでは、複数の走査線（ゲート線108と呼ばれる）と複数のデータ線110をそれぞれ水平方向と垂直方向に形成することができる。各サブピクセルは、ゲート線108の1つ及びデータ線110の1つの各交点に提供された薄膜トランジスタ（TFT）112を含むことができる。1行のサブピクセルは、その行のゲート線108にゲート信号を印加することにより（その行のTFT上でオンにするように）、かつその行内のサブピクセルに必要とされる放射光の量に対応する電圧をデータ線110に供給することによってアドレス可能である。各データ線110の電圧レベルは、各サブピクセル内の記憶コンデンサに記憶され、カラーフィルタ電圧供給源114（本明細書では V_{cf} と表される）に対して液晶コンデンサ106に関連する2つの電極にわたって望ましい電圧レベルを維持することができる。関連するカラーサブピクセル104が面内スイッチング（IPS）デバイスの場合、カラーフィルタ電圧供給源114は、例えば、共通電圧線に接続したフリンジ電界電極によって提供することができることに注意されたい。代替的に、関連するカラーサブピクセル104が面内スイッチングを利用しない（非IPS）場合、カラーフィルタ電圧供給源114は、例えば、カラーフィルタガラス上にパターン化されたインジウム・スズ・酸化物の層によって提供することができる。

30

40

【0012】

記憶コンデンサ116（本明細書では C_{st} と表される）はまた、薄膜トランジスタ112の特性変化が原因の又は液晶コンデンサ106に関連した液晶素子の変化によるサブピクセルの望ましい電圧レベル変動を低減するのに役立たせることができる。薄膜トランジ

50

スタ回路 100 にわたって水平にかつゲート線 108 に平行に実施される 1 組のコンデンサ電圧線 118 (本明細書では V_{cs1} と表される) は、記憶コンデンサ 116 の各々を充電するのに使用することができる。コンデンサ電圧線 118 は、一般的に、互いにかつカラーフィルタ電圧供給源 114 に結合される。

【0013】

図 2 は、本発明の開示の実施形態による例示的液晶コンデンサ 106 の略図である。図で示すように、液晶コンデンサ 106 は、2 つの電極間に位置を定められた液晶素子 204 (例えば、一連の液晶モジュールを含むことができる) を収容することができる。通常の作動中に、上部電極 (図 2 にピクセル電極 202 と表された) と下部電極 (図 2 に共通電極 206 と表された) 間の相対電圧に基づいて電界 208 を生成することができる。液晶素子 204 が回転する (捩れの有無に関わらず) 量は、電界 208 の強度に依存し、次に電極 202 と 206 間の相対電圧に依存する。

10

【0014】

2 つの電極間の電圧が長時間にわたって一定に保たれると (例えば、DC バイアスにより)、「画像膠着」として公知の現象が発生する可能性がある。画像膠着は、電極に印加された電圧が変わった後に液晶が通常状態に戻るのを妨げる液晶内の寄生電荷蓄積 (偏光) の結果である。これは、サブピクセル 104 の下部又は上部における荷電結晶アライメント、又は更にサブピクセル 104 の縁部に向う結晶移動を引き起こす可能性がある。画像膠着の正味の影響は、画像が変更された後でも先に表示された画像の輪郭のぼやけが表示画面上に残る可能性があることである。すなわち、この影響は望ましくない。

20

【0015】

液晶表示デバイスの画像膠着の影響を低減する 1 つの一般的な戦略は、液晶コンデンサの電極間の相対電圧極性を周期的に切り換えることにより、液晶コンデンサ 106 にわたって平均 DC 電圧をゼロボルトに維持することである。例えば、液晶素子 204 に対してある一定量の捩れを生成するために 3 ボルトの全相対電圧のマグニチュードが要求される場合、これは、引き続いて起こるビデオフレーム間に電極 202 と 206 間の相対電圧が正の 3 ボルトと負の 3 ボルトの間で交替するように電極 202 及び 206 の電圧を切り換えるによって達成することができる。

【0016】

残念なことに、そのような電圧切換、すなわち、反転の戦略の多くの従来型の実施は、画像品質 (ちらつき) 対電力消費の 2 つの競合する設計のトレードオフに行き当たる。例えば、共通電極 206 に印加される電圧が各連続ビデオフレームに伴って切り換えられるフレーム反転の従来方法の場合を考えてみる。

30

一方では、フレーム反転は、各フレーム更新あたりに単なる 1 つの電圧移行を必要とするので比較的低い電力しか消費しないとすることができる。他方では、連続ビデオフレーム間での電圧切換は、LCD 駆動チップの些細な誤差、薄膜トランジスタの非対称性、無目的充電のために、及び薄膜トランジスタスイッチがそれ以外の不完全な特性に有するために、光学的非対称性をもたらすことがある。多くの場合、連続ビデオフレーム内で同じピクセルが異なる輝度レベルで出現する可能性がある (例えば、最初のビデオフレーム中には、ディスプレイのいずれかとえられたピクセルの輝度の百分率が 50 % になる一方、次のフレーム中には、同じピクセルの輝度の百分率が 52 % になることがある)。連続するフレーム間で同じピクセルによって生成された輝度レベル間の差が比較的小さい限り、ディスプレイの各ピクセルがより明るいレベルと暗いレベルの間で迅速に交替するので (すなわち、 V_{com} の電圧レベルに従って)、人間の目ではいずれにせよちらつきを知覚できない。

40

【0017】

ちらつきの問題は、電極に加えられる電圧レベルが切り換えられる前に隣接するピクセルの行が更新される反転方法において起こる可能性がある。従来のフレーム反転方法では、例えば、所定ビデオフレーム中にピクセル行の全てが第 1 の電圧に維持され、次のビデオフレーム中に全てが第 2 の電圧に切り換えられる。

50

従来の 1 行反転方法では、隣接するピクセル行が異なる電圧レベルに維持されて次のフレームで切り換えられ、ちらつきが少ないより良い画像品質を提供することができる。特に、連続した行の更新及び各行の V_{com} を反転は、表示画面上のピクセル行の半分があらゆる所定ビデオフレーム行の別の半分とは異なる挙動をするために光学的非対称性を軽減することができる。より詳細には、次のビデオフレームを反転させる関係で、単一ビデオフレーム中に偶数行が僅かに明るくなる一方で奇数行が僅かに暗くなることがある。すなわち、平均表示強度が全てのフレームにわたって一定に維持されるために人間の目がちらつきを知覚できない。

【0018】

しかし、ディスプレイパネルの各行が更新されるように V_{com} を反転すると、例えば、従来のフレーム反転法と比較した時に比較的大きな電力量を消費する可能性がある。これは、電力が電流と直接関連する一方で、電流は、周波数と直接関連するためである。より詳細には、以下ようになる。

$$P = I \cdot V、かつ$$

$$I = C_{TOT} \cdot f \cdot V_{PP}$$

すなわち、行の更新に関連する周波数 f を上げることによって電流 I が増加し、より高い電力出力 P をもたらす。1 行反転では、例えば、所定フレームがディスプレイパネル内のピクセル行の全数に等しい間に V_{com} 回数が切り換えられる。対照的に、フレーム反転は、フレームあたり 1 回だけ V_{com} が切り換えられることを必要とし、結果的に電力量が実質的に小さくなる。

【0019】

すなわち、ちらつき対電力消費の設計トレードオフが、例えば、従来のフレーム反転と 1 行反転の間に存在する。ちらつき対電力消費の設計トレードオフが他の従来型反転技術も同様に拘束することに注意されたい。例えば、従来型の 2 行反転では、電圧レベル V_{com} が切り換えられる前にピクセルの 2 つの行を更新することができる。すなわち、2 行反転の周波数は、1 行反転の周波数の半分として有意により小さな割合の電力消費をもたらすことができる。

【0020】

より低い周波数で電力が節約されるにも関わらず、ビデオフィールド内に非対称の目に見えるアーチファクトを知覚する可能性がある。これは、隣接する行の組が V_{com} の各移行で更新されるためである。換言すれば、いずれか所定行に隣接する全ての行が特定行よりも暗い（又は明るい）輝度のレベルを呈することができる 1 行反転の場合と異なり、2 行反転の場合は、隣接する行の組が同時により明るく及びより暗くなる。すなわち、ちらつき効果が 2 行反転で 1 行反転よりも知覚可能になることにも注意されたい。 V_{com} の電圧レベルが切り換えられる前により多くの行が更新されるので（例えば、4 つの行の組が更新される 4 行反転、8 つの行の組が更新される 8 行反転などである）、反転を実施するのに必要な電力の量が徐々により小さくなる一方、知覚可能なちらつきの量が徐々により目に見えるようになる。

すなわち、本発明の様々な実施形態は、1 行反転の空間的特性を維持するのを容易にし（知覚可能なちらつきがない高画像品質の保存）、同時に電力を節約するために V_{com} 反転周波数を低くする。一部の実施形態では、複数の V_{com} を独立に切り換える代わりに、ディスプレイパネルの共通電極 206 の全てを駆動するために単一の電圧供給源を使用してこれを達成することができる。

【0021】

本発明の開示の実施形態は、様々な方法で実施することができる。例えば、一実施形態によれば、ディスプレイパネル内のピクセルの各行は、その組のいずれか所定行がその組の次の行から少なくとも 1 つの行だけ分離されるように更新組に割り当てることができる。共通電圧は、ディスプレイパネル内の電極に印加することができ、印加された電圧は、一定の周波数で 2 つの電圧レベルの間で切り換えるようになっている。更新組の行内のピクセルは、次に電極に印加された電圧が電圧レベルを切り換える度に更新することができ

10

20

30

40

50

る。

このようにして、 V_{com} の単一移行中に更新される隣接行のクラスターがないので、ちらつきの影響を軽減することができる。更に、 V_{com} 反転周波数が従来の1行反転に関連する反転周波数よりも小さいので、必要とされる電力を従来の1行反転よりも低減することができる。

【0022】

図3A～3Eは、本発明の開示の実施形態による並べ替え反転の例示的方法に関連する様々な波形を示す略図である。並べ替え反転の2行の方法が図3A～3Eに関連して概略示されているが、この処理が本発明の開示の実施形態によるより多くの行（以下に限定されるものではないが、4行並べ替え方法、8行並べ替え方法、16行並べ替え方法、32行並べ替え方法、64行並べ替え方法を含む）を利用するように容易に拡大することができることに注意されたい。

10

【0023】

図3Aは、本発明の開示の実施形態による共通電極に印加される電圧（ V_{com} ）を切り換える例示的方法に関連する波形を示す略図である。図で示すように、ピクセルの2行は、 V_{com} の各移行につき更新することができる。従来の1行反転の場合のように V_{com} の各移行で2倍多い行を更新することができるので、ディスプレイ内の行の全てを更新するのに必要な V_{com} 移行の数は、従って、従来の1行反転に必要な移行の数の半分とすることができる。すなわち、反転周波数は、従来の1行反転に関連する周波数の半分のマグニチュードになり、従って、ディスプレイを駆動するのに必要な電力をより低減することができる。

20

【0024】

図3Bは、ピクセル電極202に印加される電圧に関連する1組の波形を示す略図である。第1の波形は、時間関数とする第1のデータ線110（データ（ブラック））にわたって印加された電圧を示し、一方で第2の波形は、時間関数とする第2のデータ線110（データ（ホワイト））にわたって印加された電圧を示している。薄膜トランジスタ回路100内の特定ピクセル102は、ブラック及びホワイトサブピクセルにตอบสนองしてピクセル電極202に印加された電圧レベルに基づいて特定レベルの輝度を生成することができる。図3A～3Eに示す例では、ブラックサブピクセルに対してマグニチュード0.5ボルトであり、ホワイトサブピクセルに対してマグニチュード3.5ボルトの相対電圧を達成することにより、各ピクセルに対して特定輝度出力が生成される。

30

【0025】

ブラック及びホワイトデータ線110に対する特定電圧設定値は、特定瞬間におけるピクセル電極202と共通電極206の間の望ましい相対電圧に基づいて判断することができる。すなわち、 V_{com} の電圧レベルが+0.5ボルト（対接地）に等しい時に+0.5ボルトのターゲット相対電圧が望ましい場合、対応するデータ線110に印加される電圧は、+1.0ボルトとすることができる。同様に、 V_{com} の電圧レベルが+0.5ボルト（対接地）に等しい時に+3.5ボルトのターゲット相対電圧が望ましい場合、対応するデータ線110に印加される電圧は、+4.0ボルトとすることができる。

【0026】

たとえ V_{com} の各移行で2行が更新することができる場合であっても（従来の2行反転の場合のように）、行が選択される順序は、本発明の開示の実施形態により不連続とすることができることに注意されたい。より詳細には、 V_{com} の同じ移行中に更新される隣接行のクラスターの数を最小にするように不連続の順序で行を選択することができる。例えば、図3Aに示すように、選択された第1の組の行（更新組）が行0と行2とを含む一方で、第2の更新組は、行1と行3とを含むことができる。すなわち、更新された組の各行は、 V_{com} の電圧レベルが切り換えられた後に更新された通常の隣接する行によってその組の次の行から分離することができる。

40

【0027】

この特定シーケンスで行を選択するために、本発明の開示の実施形態によりゲートバル

50

スシーケンスを並べ替えることができる。例えば、図 3 C は、第 1 の更新組内で行 0 及び行 2、及び第 2 の更新組内で行 1 及び行 3 を選択するのに使用することができるゲートパルスシーケンスの並べ替えられた組を示している。ゲート指標は、ディスプレイパネル内で特定行に対応することができる。すなわち、行 0 を選択するためにゲート 0 に電圧を印加することができる。図 3 に示すように、行 (0、2 ; 1、3) の並べ替えられたシーケンスを達成するために、ゲート 0 に、その後にゲート 2、ゲート 1、及びゲート 3 に電圧を印加することができる。

【 0 0 2 8 】

図 3 B に示すデータ線の電圧設定値は、次に、ある一定の期間にわたる V_{com} の電圧設定値 (図 3 A に示すように) 及び行がゲート制御された順序 (図 3 C に示すように) により設定することができる。ある一定の瞬間におけるピクセル電極 2 0 2 と共通電極 2 0 6 の間の相対電圧は、図 3 D 及び図 3 E に示されており、ブラック及びホワイトサブピクセルに関連する 1 組の波形を示す略図になっている。特定行がゲート制御された後のサブピクセルの相対電圧は、対応するデータ線の電圧レベルから V_{com} の電圧レベルを引いた差として与えられる。例えば、行 1 がゲート制御された後、ホワイトサブピクセルの相対電圧は、1 . 0 ボルト - 4 . 5 ボルト = - 3 . 5 ボルトとすることができる。

【 0 0 2 9 】

図 3 A ~ 3 E に示すように、並べ替え反転の 2 行法の V_{com} 反転周波数は、関連する従来の 2 行反転と同じ周波数になる可能性がある。すなわち、2 行並べ替え反転を実施するのに必要な電力は、従来の 2 行反転と同等と考えられる。しかし、知覚可能なちらつき量は、 V_{com} の同じ移行中にピクセルの隣接行が全く更新されなかったので、従来の 1 行反転の量に類似するであろう。

この反転技術の正味の効果は、各ビデオフレームの場合、偶数行が奇数行とは異なるレベルの輝度を依然として呈するので、従来の 1 行反転に同等の方法でちらつきの影響を軽減することができるということである。これは、液晶ディスプレイパネルの 4 行の各ピクセルの相対電圧を収録している図 3 F の表が最適に証明している。これらの電圧が図 3 D 及び図 3 E に示す相対電圧波形の数値表現であり、 V_{com} の電圧レベルと、特定行がゲート制御された後に対応するデータ線 1 1 0 に対して印加された電圧レベルとの差として導出することができることに注意されたい。

【 0 0 3 0 】

偶数行又は奇数行の更新された組を選択することにより、隣接行のクラスターは、従って、同時により明るくなっているか又はより暗くなっているとして容易に知覚されない。同時に、 V_{com} の周波数は、従来の 1 行反転に関連する周波数の半分のマグニチュードのレベルまで低下させることができる。これは、電流が周波数と直接関連して電力が電流と直接関連するので、より小さな電力出力をもたらす (既に上述したように) 。

【 0 0 3 1 】

図 4 A ~ 4 D は、行更新シーケンス及び対応する V_{com} 電圧設定値の表であり、本発明の開示の実施形態による 2 行並べ替え反転の上述の処理を拡張することができる方法を共に示している。図 4 A は、従来の 1 行反転を示す表である。図 4 B は、2 行並べ替え反転を示し、図 4 C は、4 行並べ替え反転を示し、かつ図 4 D は、8 行並べ替え反転を示している。各表の上部部分は、時間を関数とする V_{com} の電圧設定値を表す一方、下部部分は、更新されている現在行の指標を収録している。各表内に 1 6 の行 (すなわち、行 0 ~ 1 5) が示されており、実質的にはディスプレイパネル内の行の実際の数が多いが、行更新の順序は、表内に示すのと同じパターンを追従することになることに注意されたい。

【 0 0 3 2 】

図 4 B ~ 4 D のシーケンスに関連する並べ替え反転の方法は、いくつかの方法で実施することができる。例えば、一部の実施形態では、ディスプレイパネル内のピクセルの各行は、組内の各行が少なくとも 1 つの行だけ分離されるように更新組に割り当てることができる。ディスプレイパネル内の 1 組の電極に印加される共通電圧は、一定周波数の 2 つの電圧レベルの間で切り換えることができる。更新組に存在する行は、次に、共通電圧の各

移行に伴って更新することができる。

図 4 B は、本発明の開示の実施形態による 2 行並べ替え反転の例示的シーケンスを示している。図 4 B で示すように、 V_{com} 移行の数 (8) は、従来の 1 行反転で利用された V_{com} 移行の数 (図 4 A に示すように、16) の半分とすることができる。同様に、更新組内の行の数は、従来の 1 行反転で更新される行の数の 2 倍とすることができる。

【 0 0 3 3 】

図 4 C は、本発明の開示の実施形態による 4 行並べ替え反転の例示的シーケンスを示している。図 4 C で示すように、 V_{com} 移行の数 (4) は、従来の 1 行反転の V_{com} 移行の数 (16) の 4 分の 1 とすることができる。同様に、更新組内の行の数は、従来の 1 行反転で更新される行の数の 4 倍とすることができる。

図 4 D は、本発明の開示の実施形態による 8 行並べ替え反転の例示的シーケンスを示している。図 4 D で示すように、 V_{com} 移行の数 (2) は、従来の 1 行反転の V_{com} 移行の数 (16) の 8 分の 1 とすることができる。同様に、更新組内の行の数は、従来の 1 行反転で更新される行の数の 8 倍とすることができる。

図 4 B ~ 4 D で示すように、 V_{com} の周波数が半分になるので各更新組の行の数が 2 倍になる。電流が周波数と直接関連して電力が電流と直接関連するので、 V_{com} の周波数が徐々に小さくなる時に、ディスプレイを駆動するのに必要な電力の量も徐々に小さくなる。

【 0 0 3 4 】

一実施形態によれば、 V_{com} が切り換えられる前に偶数行の全てを更新し、続いて奇数行の全てを更新することができる。多くの場合に、この設定は、従来の 1 行反転に関連するちらつきの特性を依然として維持する V_{com} の最小周波数をもたらす。

更新組が徐々に大きくなる時に、「フレームの破れ」として公知の望ましくない画像効果がより知覚可能になる可能性があることに注意すべきである。フレームの破れは、2 つの連続フレームにわたってディスプレイ上に呈示される個別の画像の部分が同時に別々の位置に出現する原因になる。知覚可能な破れのレベル及び破れた画像が画面上に留まる時間の両方が更新組内の行の数に依存するので、本発明の一部の実施形態は、電力節約と高い視覚的品質との均衡を取るために 8 から 64 行のどこかで更新する。

【 0 0 3 5 】

並べ替え行反転を実施することができるようゲートパルスシーケンスと行更新シーケンスとを修正するために、本発明の開示の実施形態によるいくつかの技術を利用することができる。例えば、ゲートパルスシーケンスは、有意な面積的又は性能的ペナルティなしに、液晶ディスプレイ駆動チップ内で又は電気絶縁性基板 (例えば、ガラス) 上に配置されたゲート駆動回路を通じて並べ替えることができる。

【 0 0 3 6 】

一部の実施形態によれば、行更新シーケンスは、そのシーケンスがホストビデオドライバから連続して伝達された後に液晶ディスプレイ駆動チップ内で並べ替えることができる。一部の実施形態では、この並べ替えを達成するために液晶ディスプレイ駆動チップが部分フレームバッファを利用することができる。一実施形態では、例えば、部分フレームバッファは、更新組内の行数に対応するメモリサイズを収容する。

【 0 0 3 7 】

他の実施形態では、行更新シーケンスは、ホストビデオドライバ自体内で並べ替えることができる。ホストビデオドライバは、次に、液晶ディスプレイドライバ行更新の並べ替えシーケンスを伝達することができる。このようにして、液晶ディスプレイ駆動チップ内に収容された論理は、並べ替え処理から殆ど隔離することができる。更に、液晶ディスプレイ駆動チップは、付加的なメモリを必要としない場合があり、それによってコスト節約をもたらす。

【 0 0 3 8 】

図 5 は、タッチセンサパネル 524 と上述の本発明の開示の実施形態の 1 つ又はそれよりも多くを含むことができるディスプレイモジュール 538 とを含む例示的コンピュータ

10

20

30

40

50

システム 500 を示している。タッチセンサ機能性に関して、例示的コンピュータシステム 500 は、1 つ又はそれよりも多くのタッチプロセッサ 502 及び周辺機器 504、及びタッチサブシステム 506 を含むことができる。周辺機器 504 は、以下に限定されるものではないが、ランダムアクセスメモリ (RAM)、又は他の形式のメモリ又はストレージ、及び監視タイマなどを含むことができる。タッチサブシステム 506 は、以下に限定されるものではないが、1 つ又はそれよりも多くの感知チャンネル 508、チャンネル走査論理 510、及び駆動論理 514 を含むことができる。チャンネル走査論理 510 は、RAM 512 にアクセスして感知チャンネルからデータを自律的に読み取り、感知チャンネルを制御することができる。更に、チャンネル走査論理 510 は、駆動論理 514 を制御して様々な周波数及び位相で刺激信号 516 を発生し、タッチセンサパネル 524 の駆動線に選択的に印加することができる。一部の実施形態では、タッチサブシステム 506、タッチプロセッサ 502、及び周辺機器 504 は、単一の特定用途向け IC (ASIC) に一体化することができる。

【0039】

タッチセンサパネル 524 は、複数の駆動線及び複数の感知線を有する容量性感知媒体を含むことができるが、他の感知媒体を使用することもできる。駆動及び感知線の各交差点は、容量性感知ノードを表し、タッチセンサパネル 524 がタッチの「画像」を捕捉したと見られる時に特に有用とすることができるタッチピクセル 526 として見ることができる。(換言すれば、パネルサブシステム 506 が、タッチセンサパネル内の各タッチセンサにおいてタッチイベントが検出されたか否かを判断した後に、タッチイベントが発生したマルチタッチパネル内のタッチセンサのパターンは、タッチの「画像」(例えば、パネルをタッチする指のパターン)として見ることができる。)タッチセンサパネル 524 の各感知線は、タッチサブシステム 506 において感知チャンネル 508 (本明細書ではイベント検出及び復調回路とも呼ぶ)を駆動することができる。

【0040】

コンピュータシステム 500 はまた、タッチプロセッサ 502 から出力を受け取り、この出力に基づいてアクションを実行するホストプロセッサ 528 を含むことができ、このアクションは、以下に限定されるものではないが、カーソル又はポインタのような物体を移動させ、スクロール又はパンし、制御設定を調節し、ファイル又は文書を開き、メニューを見て、選択を行い、命令を実行し、ホストデバイスに連結された周辺デバイスを開き、電話に出て、電話を掛け、電話を終了し、音量又はオーディオ設定を変え、アドレス、頻繁にダイヤルした番号、受信コール、不在着信コールのような電話通信に関連する情報を格納し、コンピュータ又はコンピュータネットワークにログオンし、コンピュータ又はコンピュータネットワークの制限された領域に対して認証された個人アクセスを許可し、コンピュータデスクトップのユーザの好みに関連するユーザプロフィールをロードし、ウェブコンテンツへのアクセスを許可し、特定プログラムを起動し、及び/又はメッセージを暗号化又は復号するなどを含むことができる。ホストプロセッサ 528 はまた、タッチパネルの処理に関連しないことがある追加機能を実施することができ、プログラムストレージ 532 及びディスプレイモジュール 538 に連結することができる。部分的に又は全体的にタッチセンサパネル 524 の下に設けられると、液晶表示デバイス 530 は、タッチセンサパネル 524 と共にタッチ画面を形成することができる。

【0041】

上述の機能の 1 つ又はそれよりも多くは、メモリ (図 5 の周辺デバイス 504 の 1 つ) 内に格納されてパネルプロセッサ 502 によって実行されるか、又はプログラムストレージ 532 内に格納されてホストプロセッサ 528 によって実行されるファームウェアによって実施することができることに注意されたい。ファームウェアはまた、コンピュータベースのシステム、プロセッサを収容するシステム、又は命令実行システム、装置、又はデバイスから命令をフェッチしてその命令を実行することができる他のシステムのような命令実行システム、装置、又はデバイスによって又はそれに関連して使用するためのあらゆるコンピュータ可読媒体内で格納及び/又はトランスポートすることができる。本明細書

の関連では、「コンピュータ可読媒体」は、命令実行システム、装置、又はデバイスによって又はそれに関連して使用するために収容又は格納するあらゆる媒体とすることができる。コンピュータ可読媒体は、以下に限定されるものではないが、電子、磁気、光学、電磁気、赤外線、又は半導体システム、装置、又はデバイス、持ち運びすることができるコンピュータディスク（磁気）、ランダムアクセスメモリ（RAM）（磁気）、読取専用メモリ（ROM）（磁気）、消去可能プログラマブル読取専用メモリ（EPROM）（磁気）、CD、CD-R、CD-RW、DVD、DVD-R、又はDVD-RWのような持ち運びすることができる光学ディスク、又はコンパクトフラッシュ（登録商標）カード、担保付きデジタルカードのようなフラッシュメモリ、USBメモリデバイス、及びメモリスティックなどを含むことができる。

10

【0042】

ファームウェアはまた、コンピュータベースのシステム、プロセッサを収容するシステム、又は命令実行システム、装置、又はデバイスから命令をフェッチしてその命令を実行することができる他のシステムのような命令実行システム、装置、又はデバイスによって又はそれに関連して使用するためのあらゆるトランスポート媒体内で伝播させることができる。本明細書の関連では、トランスポート媒体は、命令実行システム、装置、又はデバイスによって又はそれに関連して使用するためにプログラムを通信、伝播、又はトランスポートするあらゆる媒体とすることができる。トランスポート可読媒体は、以下に限定されるものではないが、電子、磁気、光学、電磁気、又は赤外線有線又は無線伝播媒体を含むことができる。

20

表示機能性に関連して、ディスプレイモジュール538は、液晶デバイス530にビデオフィードを流すようになったホストビデオモジュール529を含むことができる。ビデオフィードは、液晶表示デバイス530内に常駐している液晶ディスプレイ駆動モジュール534によって受け取ることができる。

【0043】

一部の実施形態によれば、ホストビデオモジュール529は、行が連続して更新されるように行更新に対応する信号を出力することができる。液晶ディスプレイ駆動モジュール534は、これらの信号を受け取ったすぐ後に、上述のようにシーケンスを並べ替えることができる。一部の実施形態では（図5で示すように）、液晶ディスプレイ駆動モジュールは、シーケンス外の信号データを一時的に格納するための部分的なフレームバッファを収容することができる。

30

【0044】

他の実施形態では、並べ替え論理は、ホストビデオモジュール529が、並べ替えられたビデオフィードを液晶ディスプレイ駆動モジュール534に呈示することができるホストビデオモジュール529内に収容される。更に他の実施形態では、ホストビデオモジュール529は、指定された行の更新シーケンスを最初に出力し、それによって並べ替え論理が不要になるように適応させることができる。

一部の実施形態では、ディスプレイ及びタッチ機能が一体化され、そのためにピクセル102の少なくとも一部分がタッチセンサパネル内で容量性タッチセンサとして機能するように適応させることができる。例えば、図6は、本発明の開示の実施形態による並べ替えられた反転を利用するタッチ画面620を含む例示的コンピュータシステム600のブロック図である。

40

【0045】

タッチ画面620は、複数の駆動線622及び複数の感知線623を有する容量性感知媒体を含むことができる。駆動線622は、駆動インタフェース624を通じて駆動論理614からの刺激信号616によって駆動され、感知線623で発生した結果的な感知信号617は、感知インタフェース625を通じて感知チャンネル608（イベント検出及び復調回路とも呼ばれる）に伝送することができる。その後、信号617は、駆動線及び感知線を有するタッチ画面上又はその付近のタッチ物体との相互作用から生じるタッチ情報を搬送することができる。このようにして、駆動線及び感知線は、相互作用してタッチ

50

ピクセル 6 2 6 及び 6 2 7 のような容量性感知ノードを形成することができる。

【0046】

図 7 は、本発明の開示の実施形態による駆動線及び感知線の例示的構成を示す更に詳細な図である。図 7 に示すように、各駆動線 6 2 2 は、接続部 7 0 5 において駆動線リンク 7 0 3 によって電気接続した複数の駆動線部分 7 0 1 で形成される。駆動線リンク 7 0 3 は、感知線 6 2 3 に電気接続されていない場合があり、むしろ、駆動線リンクは、バイパス 7 0 7 を通じて感知線をバイパスすることができる。駆動線 6 2 2 及び感知線 6 2 3 は、容量的に相互作用してタッチピクセル 6 2 6 及び 6 2 7 のようなタッチピクセルを形成することができる。駆動線 6 2 2 (すなわち、駆動線部分 7 0 1 及び駆動線リンク 7 0 3) 及び感知線 6 2 3 は、タッチ画面 6 2 0 において導電性構造体で形成することができる。

10

【0047】

導電性構造体は、例えば、従来の液晶ディスプレイに存在する構造体を含むことができる。図 8 は、共通電極 2 0 6 が接地されて本発明の開示の実施形態によるタッチ感知システムの一部を形成する例示的構成を示している。共通電極 2 0 6 は、インジウム・スズ・酸化物のような半透明導電材料で形成することができる。この例では、共通電極 2 0 6 は、タッチ画面上に画像を表示するためにタッチ画面 6 2 0 の表示相中には、従来の高速電界スイッチング (FFS) ディ스플레이の共通電極のように作動する。タッチ相中には、共通電極 2 0 6 は、共に接地されて、タッチ画面 6 2 0 の駆動線部分 7 0 1 及び感知線 6 2 3 に対応する駆動部分領域 8 0 3 及び感知領域 8 0 5 を形成することができる。

20

【0048】

図 9 は、共通電極 2 0 6 を図 8 に示す構成にまとめ、駆動部分領域を連結して本発明の開示の実施形態による駆動線を形成するのに使用することができる導電線の例示的構成を示している。図 9 は、x 方向に沿った $x V_{com}$ 線 8 0 1 と y 方向に沿った $y V_{com}$ 線 9 0 3 とを含む。各駆動部分領域 8 0 3 は、以下でより詳細に説明するように、各共通電極を駆動部分領域内の $x V_{com}$ 線 9 0 1 の 1 つと $y V_{com}$ 線 9 0 3 の 1 つとに接続することができる接続部 9 0 5 を通じて共に接続した共通電極 8 0 1 の群として形成することができる。 $y V_{com}$ 線 9 0 3 a のような駆動部分領域 8 0 3 を通って延びる $y V_{com}$ 線 9 0 3 は、各駆動部分領域を他の駆動部分領域から上下に電気的分離をする断続部 9 0 9 を含むことができる。

30

【0049】

各感知領域 8 0 5 は、各共通電極を $y V_{com}$ 線 9 0 3 の 1 つに接続する接続部 9 0 7 を通じて共に接続した共通電極 2 0 6 の群として形成することができる。追加接続部 (図示せず) は、各感知領域 8 0 5 の $y V_{com}$ 線を共に接続することができる。例えば、付加的な接続部は、作動のタッチ相中に各感知領域の $y V_{com}$ 線を接続するタッチ画面 6 2 0 の境界部にスイッチを含むことができる。 $y V_{com}$ 線 9 0 3 b のような駆動部分領域 8 0 5 を通って延びる $y V_{com}$ 線 9 0 3 は、全ての共通電極 8 0 1 を y 方向に電気接続することができ、すなわち、感知領域の $y V_{com}$ 線は、断続部を含まない。

駆動線 9 1 1 は、 $x V_{com}$ 線 9 0 1 を使用して感知領域 8 0 5 にわたって駆動部分領域 8 0 3 を接続することによって形成することができる。 $x V_{com}$ 線は、バイパス 9 1 3 を使用して感知領域の $y V_{com}$ 線をバイパスすることができる。

40

【0050】

本発明の開示の実施形態は、幅広い電子デバイスに利用することができることを注意することが重要である。例えば、図 10 は、本発明の一実施形態による並べ替え行反転を利用する液晶ディスプレイパネル 1 0 0 2 を含むことができる携帯電話 1 0 0 0 を示している。図 11 は、本発明の別の実施形態による並べ替え行反転を利用する液晶ディスプレイパネル 1 1 0 2 を含むことができる例示的デジタルメディアプレーヤ 1 1 0 0 を示している。図 12 は、本発明の更に別の実施形態による並べ替え行反転を利用する液晶ディスプレイパネル 1 2 0 2 を含むことができる例示的パーソナルコンピュータ 1 2 0 0 を示している。様々な他の電子デバイスも、本発明の範囲に入るものと考えられる。

50

【 0 0 5 1 】

本発明の一実施形態は、各ピクセルが共通交流電圧供給源に結合された共通電極及び個々にアドレス可能なピクセル電極を含む複数の行に配置されたピクセルのアレイと、ピクセルのアレイに接続されて、交替する偶数行の群及び奇数行の群が更新されるように行更新シーケンスを並べ替えるようになった第1のモジュールと、ピクセルのアレイに接続されてゲートパルスシーケンスを並べ替えるようになった第2のモジュールとを含み、ゲートパルスシーケンスが、並べ替えられた行更新シーケンスに対応する群内の行を選択するようになっており、ピクセルの少なくとも一部分が、タッチセンサパネル内で容量性タッチセンサとして機能するようになって表示装置とすることができる。

【 0 0 5 2 】

本発明の別の実施形態は、液晶表示デバイス内で反転を実施する方法とすることができ、本方法は、液晶表示デバイス内でピクセルの行を漸進的に更新するようになったビデオフィードを受け取る段階と、指定された量の行が、メモリバッファ内に最初に格納され、指定された量の行が、奇数行と同じ数の偶数行を収容し、かつ偶数行が奇数行の前に更新されるようにビデオフィードが並べ替えられているように、ビデオフィードを並べ替える段階と、並べ替えられたビデオフィードに対応する行を選択するようになったゲートパルスシーケンスを作成する段階とを含み、上述のビデオフィードを並べ替える段階は、ホストビデオモジュール内で実施される。ビデオフィードはまた、ディスプレイサブアセンブリ内で実施することができる。

【 0 0 5 3 】

本発明の更に別の実施形態は、表示装置を含む携帯電話とすることができ、表示装置は、各ピクセルが共通交流電圧供給源に結合された共通電極及び個々にアドレス可能なピクセル電極を含む複数の行に配置されたピクセルのアレイと、ピクセルのアレイに接続されて、交替する偶数行の群及び奇数行の群が更新されるように行更新シーケンスを並べ替えるようになった第1のモジュールと、ピクセルのアレイに接続されてゲートパルスシーケンスを並べ替えるようになった第2のモジュールとを含み、ゲートパルスシーケンスは、並べ替えられた行更新シーケンスに対応する群内の行を選択するようになっている。

【 0 0 5 4 】

本発明の更に別の実施形態は、表示装置を含むメディアプレーヤとすることができ、表示装置は、各ピクセルが共通交流電圧供給源に結合された共通電極及び個々にアドレス可能なピクセル電極を含む複数の行に配置されたピクセルのアレイと、ピクセルのアレイに接続されて、交替する偶数行の群及び奇数行の群が更新されるように行更新シーケンスを並べ替えるようになった第1のモジュールと、ピクセルのアレイに接続されてゲートパルスシーケンスを並べ替えるようになった第2のモジュールとを含み、ゲートパルスシーケンスは、並べ替えられた行更新シーケンスに対応する群内の行を選択するようになっている。

【 0 0 5 5 】

本発明の付加的な実施形態は、表示装置を含むパーソナルコンピュータを含むことができ、表示装置は、各ピクセルが共通交流電圧供給源に結合された共通電極及び個々にアドレス可能なピクセル電極を含む複数の行に配置されたピクセルのアレイと、ピクセルのアレイに接続されて、交替する偶数行の群及び奇数行の群が更新されるように行更新シーケンスを並べ替えるようになった第1のモジュールと、ピクセルのアレイに接続されてゲートパルスシーケンスを並べ替えるようになった第2のモジュールとを含み、ゲートパルスシーケンスは、並べ替えられた行更新シーケンスに対応する群内の行を選択するようになっている。

本発明の開示の実施形態を添付図面を参照して完全に説明したが、様々な変更及び修正が当業者には明らかになることに注意されたい。そのような変更及び修正は、特許請求の範囲によって定められる本発明の開示の実施形態の範囲内に含まれるように理解されるものとする。

【 符号の説明 】

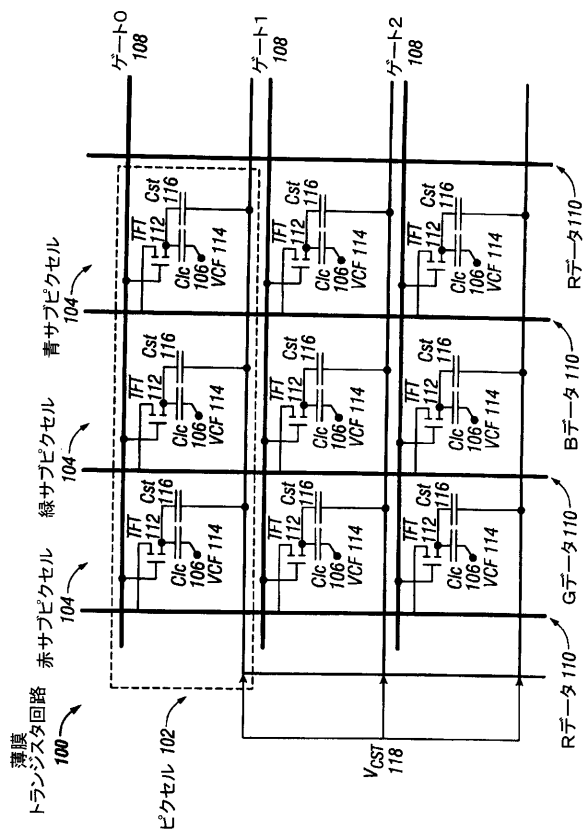
【 0 0 5 6 】

1 0 0 薄膜トランジスタ回路

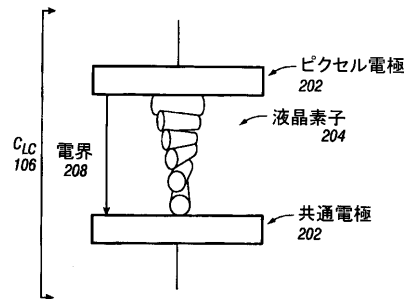
1 0 2 ピクセル

1 0 4 カラーサブピクセル

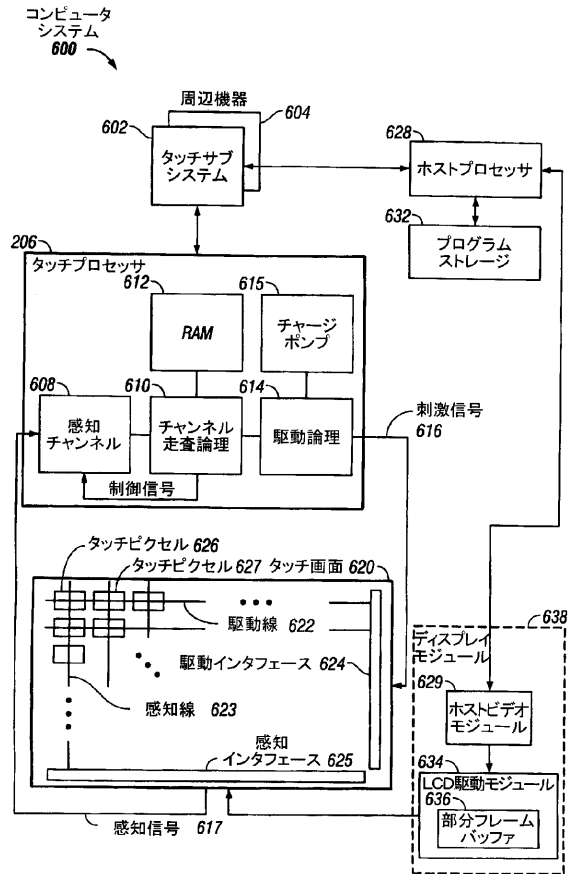
【 図 1 】



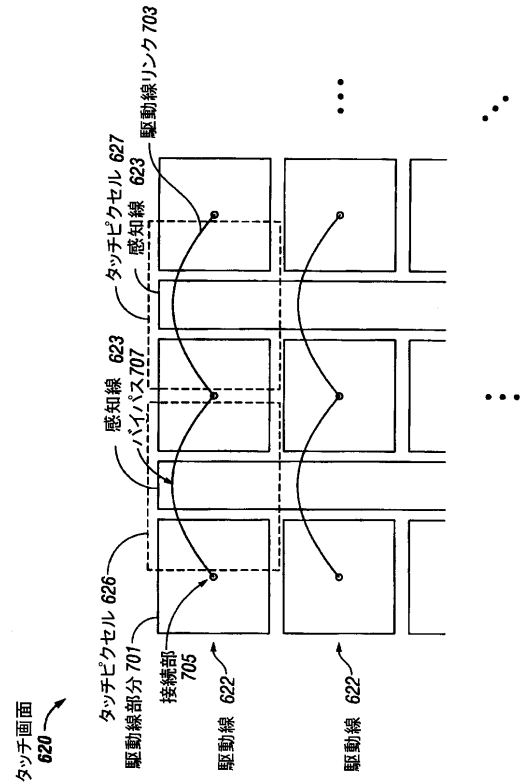
【 図 2 】



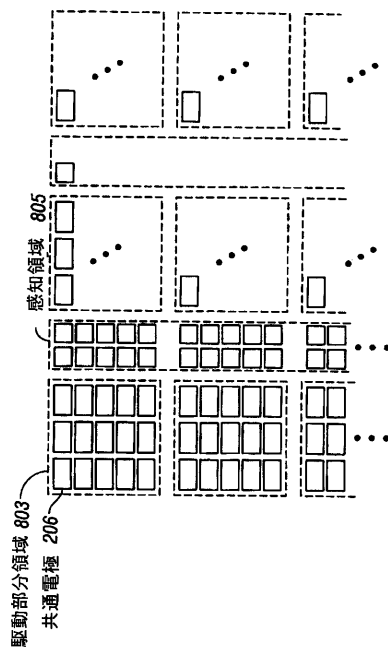
【図 6】



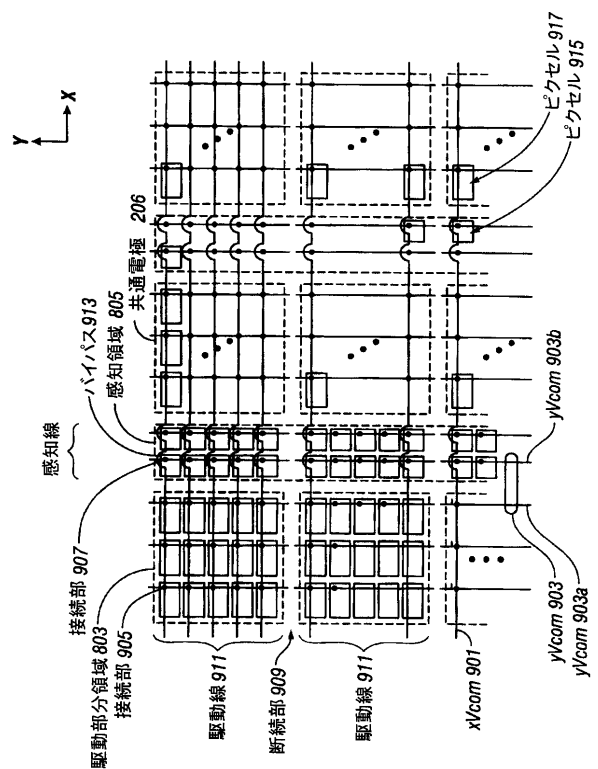
【図 7】



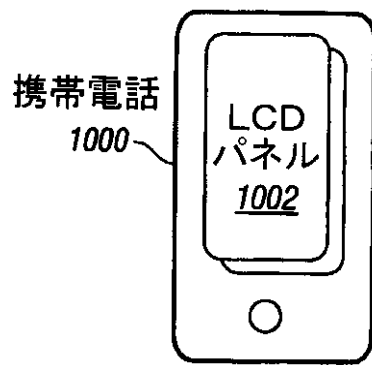
【図 8】



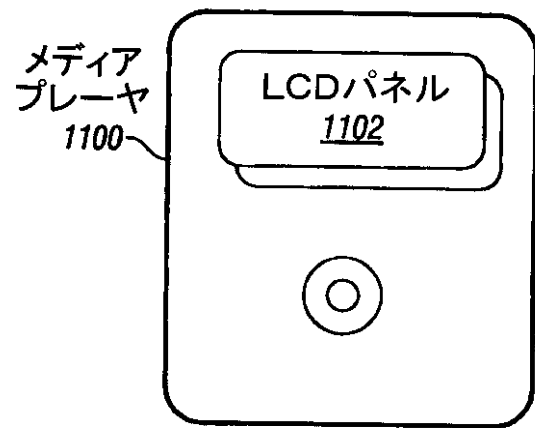
【図 9】



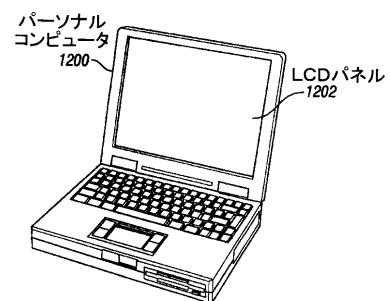
【図 10】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 0 9 G	3/20	6 2 2 Q
G 0 9 G	3/20	6 2 2 M
G 0 9 G	3/20	6 9 1 D
G 0 9 G	3/20	6 3 1 H
G 0 9 G	3/20	6 8 0 S
G 0 9 G	3/20	6 1 1 E
G 0 9 G	3/20	6 1 1 A
G 0 9 G	3/20	6 2 4 B

(74)代理人 100109335

弁理士 上杉 浩

(74)代理人 100120525

弁理士 近藤 直樹

(72)発明者 スティーヴ ポーター ホテリング

アメリカ合衆国 9 5 0 1 4 カリフォルニア州 クパチーノ インフィニット ループ 1 ア
ップル インコーポレイテッド内

F ターム(参考) 2H189 HA16 LA10 LA27 LA31

2H193 ZA04 ZA07 ZB07 ZB14 ZC05 ZC16 ZC24 ZD12 ZD23 ZF16

ZF17 ZF43 ZJ04 ZQ06 ZQ16

5C006 AA22 AC22 AC26 AF42 AF69 BB16 BC03 BC06 BC22 BF50

EC05 FA23 FA47 FA56

5C080 AA10 BB05 CC03 DD06 DD26 EE30 FF07 FF11 GG12 JJ01

JJ02 JJ03 JJ04 JJ06

【 外国語明細書 】

LIQUID CRYSTAL DISPLAY REORDERED INVERSION

Field of the Disclosure

Embodiments of the present disclosure relate generally to the field of liquid crystal display devices. More particularly, embodiments of the present disclosure are directed in one exemplary aspect to methods of updating rows of pixels in liquid crystal display devices.

Background of the Disclosure

Conventional liquid crystal displays are often made up of a number of color or monochrome pixels filled with liquid crystal molecules and arranged in front of a light source (such as a backlight) or a light reflector. Each addressable pixel of the display includes a liquid crystal element arranged proximate to two electrodes. By setting a voltage between the two electrodes, the strength of an electric field between the electrodes is changed. The strength of this electric field causes molecules within a liquid crystal element to assume a specific orientation relative to the electric field (i.e., either parallel or perpendicular to the electric field, or at some angle in between). When combined with suitably oriented polarizers, a liquid crystal element effectively acts as a shutter, allowing a certain amount of light to pass out of the display at a respective pixel. Thus, by adjusting the voltage between the two electrodes, the display can produce various levels of grey (or in the case of color, various levels of red, green, or blue).

If the voltage between the two electrodes is held constant for an extended period of time, a phenomenon known as “image sticking” can occur. Image sticking is a result of a parasitic charge build-up within liquid crystals that prevents the liquid crystals from returning to their normal state after the voltage applied to the electrodes is changed. This can cause charged crystal alignment at the bottom or top of a particular sub-pixel, or even a crystal migration toward the edge of the sub-pixel. The net effect of image sticking is that a faint outline of a previously displayed image can remain on the display screen even after the image is changed. This effect is therefore undesirable.

Conventional inversion techniques correct this phenomenon by periodically switching the polarity of the voltage applied between the two electrodes. However, some of these inversion techniques yield image degradation and/or flicker, while others require hardware capable of supplying large output voltage ranges or otherwise require a high frequency of alternating voltage. For this reason, conventional inversion techniques often require a large amount of power to implement.

Summary of the Disclosure

Various embodiments of the present disclosure are directed to methods for switching the voltages supplied to the electrodes of pixels disposed within a liquid crystal display device. By reducing the frequency associated with an alternating voltage supplied to a first set of liquid crystal electrodes, the power required to drive the liquid crystal display device can be reduced. At the same time, a reordered schedule for updating rows of pixels in the liquid crystal display device can provide improved image quality (i.e., without perceptible flicker and/or image tearing).

Brief Description of the Drawings

FIG. 1 illustrates a portion of an exemplary thin film transistor circuit according to embodiments of the present disclosure.

FIG. 2 is a diagram of an exemplary liquid crystal capacitor according to embodiments of the present disclosure.

FIG. 3A is a diagram illustrating an exemplary common voltage waveform associated with a two row reordered method of inversion according to embodiments of the disclosure.

FIG. 3B is a diagram illustrating exemplary data voltage waveforms associated with a two row reordered method of inversion according to embodiments of the disclosure.

FIG. 3C is a diagram illustrating exemplary gate pulse sequences associated with a two row reordered method of inversion according to embodiments of the disclosure.

FIG. 3D is a diagram illustrating exemplary relative voltage waveforms with respect to a black data source associated with a two row reordered method of inversion according to embodiments of the disclosure.

FIG. 3E is a diagram illustrating exemplary relative voltage waveforms with respect to a white data source associated with a two row reordered method of inversion according to embodiments of the disclosure.

FIG. 3F is a diagram illustrating tables of exemplary relative voltages of liquid crystal capacitors during a two row reordered method of inversion according to embodiments of the disclosure.

FIG. 4A is a table illustrating an exemplary row sequence for conventional 1 row inversion.

FIG. 4B is a table illustrating an exemplary row sequence for a two row reordered inversion according to embodiments of the disclosure.

FIG. 4C is a table illustrating an exemplary row sequence for a four row reordered inversion according to embodiments of the disclosure.

FIG. 4D is a table illustrating an exemplary row sequence for an eight row inversion according to embodiments of the disclosure.

FIG. 5 illustrates an exemplary computing system including a touch sensor panel and a display module utilizing reordered inversion according to embodiments of the disclosure.

FIG. 6 illustrates an exemplary computing system including a touch screen utilizing reordered inversion according to embodiments of the disclosure.

FIG. 7 illustrates a portion of an example touch screen utilizing reordered inversion according to embodiments of the disclosure.

FIG. 8 illustrates a portion of another example touch screen utilizing reordered inversion according to embodiments of the disclosure.

FIG. 9 illustrates further details of the exemplary touch screen of FIG. 8 according to embodiments of the present disclosure.

FIG. 10 illustrates an example mobile telephone that can include a liquid crystal display panel utilizing reordered row inversion according to embodiments of the present disclosure.

FIG. 11 illustrates an example digital media player that can include a liquid crystal display panel utilizing reordered row inversion according to embodiments of the present disclosure.

FIG. 12 illustrates an example personal computer that can include a liquid crystal display panel utilizing reordered row inversion according to embodiments of the present disclosure.

Detailed Description of the Exemplary Embodiments

In the following description of exemplary embodiments, reference is made to the accompanying drawings in which it is shown by way of illustration specific embodiments in which embodiments of the disclosure can be practiced. It is to be understood that other embodiments can be used and structural changes can be made without departing from the scope of the embodiments of the disclosure.

Various embodiments of the present disclosure are directed to methods for switching the voltages supplied to the electrodes of pixels disposed within a liquid crystal display device. By reducing the frequency associated with an alternating voltage supplied to a first set of liquid crystal electrodes, the power required to drive the liquid crystal display device can be reduced. At the same time, a reordered schedule for updating rows of pixels in the liquid crystal display device can provide improved image quality (i.e., without perceptible flicker and/or image tearing).

Although embodiments of the disclosure may be described and illustrated herein in terms of methods for creating a reordered sequence of row updates within a display panel, it should be understood that embodiments of the disclosure are not so limited, but are additionally applicable to methods for initially updating the rows within a display panel according to a pre-specified order. That is to say, some embodiments of the present disclosure do not require a stream of data corresponding to a sequential row update schedule to be reordered so as to match a non-sequential row update schedule. Instead, logic can be utilized which initially

outputs the stream of data according to the non-sequential row update schedule, thereby obviating the need for separate reordering logic.

Furthermore, although embodiments of the disclosure may be described and illustrated herein in terms of logic performed within a host video driver, it should be understood that embodiments of the disclosure are not so limited, but can also be performed within a display subassembly, liquid crystal display driver chip, or within another module in any combination of software, firmware, and/or hardware.

FIG. 1 illustrates a portion of an exemplary thin film transistor circuit 100 according to embodiments of the present disclosure. As shown by the figure, the thin-film transistor circuit 100 includes a plurality of pixels 102 arranged into rows, with each pixel 102 containing a set of color sub-pixels 104 (red, green, and blue, respectively). Each color reproducible by the liquid crystal display can therefore be a combination of three levels of light emanating from a particular set of color sub-pixels 104.

Each color sub-pixel 104 may include two electrodes that form a capacitor with the liquid crystal serving as a dielectric. This is shown as a liquid crystal capacitor 106 (denoted here as C_{lc}) in FIG. 1. Liquid crystal molecules situated between the two electrodes may rotate in the presence of a voltage to form a twisted molecular structure that can change the polarization angle of incident polarized light coming from the backlight to a first polarizer, for example. The net amount of change in polarization depends on the magnitude of the voltage, which can be adjusted to vary the degree of alignment of the polarization angle of the incident light with respect to a polarization angle of a second polarizer. Depending on the type of liquid crystal display, when a voltage is applied across the electrodes, a torque acts to align (twist or untwist) the liquid crystal molecules in a direction parallel or perpendicular to the electric field. In sum, by controlling the voltage applied across the electrodes, light can be allowed to pass through a particular color sub-pixel 104 in varying amounts.

In conventional thin film transistor active matrix-type displays, a plurality of scan lines (called gate lines 108) and a plurality of data lines 110 may be formed in the horizontal and vertical directions, respectively. Each sub-pixel may include a thin film transistor (TFT) 112 provided at the respective intersection of one

of the gate lines 108 and one of the data lines 110. A row of sub-pixels may be addressed by applying a gate signal on the row's gate line 108 (to turn on the TFTs of the row), and by applying voltages on the data lines 110 corresponding to the amount of emitted light desired for each sub-pixel in the row. The voltage level of each data line 110 may be stored in a storage capacitor 116 in each sub-pixel to maintain the desired voltage level across the two electrodes associated with the liquid crystal capacitor 106 relative to a color filter voltage source 114 (denoted here as V_{cf}). Note that if the associated color sub-pixel 104 is an in-plane switching (IPS) device, the color filter voltage source 114 can be provided, for example, by a fringe field electrode connected to a common voltage line. Alternatively, if the associated color sub-pixel 104 does not utilize in-plane switching (non-IPS), the color filter voltage source 114 can be provided, for example, through a layer of indium tin oxide patterned upon a color filter glass.

Storage capacitor 116 (denoted here as C_{st}) may also help to reduce the variability in the desired voltage level of the sub-pixels caused by variations in the characteristics of thin film transistors 112 or due to variations in liquid crystal elements associated with the liquid crystal capacitors 106. A set of capacitor voltage lines 118 (denoted here as V_{cst}) running horizontally across the thin film transistor circuit 100 and parallel to the gate lines 108 may be used to charge each of the storage capacitors 116. The capacitor voltage lines 118 are typically tied together and to the color filter voltage source 114.

FIG. 2 is a diagram of an exemplary liquid crystal capacitor 106 according to embodiments of the present disclosure. As shown by the figure, the liquid crystal capacitor 106 can contain a liquid crystal element 204 (which may include, for example, a series of liquid crystal molecules) situated between two electrodes. During normal operation, an electric field 208 may be generated based upon the relative voltage between the top electrode (denoted in FIG. 2 as pixel electrode 202) and the bottom electrode (denoted in FIG. 2 as common electrode 206). The amount that a liquid crystal element 204 rotates (twist or untwist) depends on the strength of the electric field 208, which in turn depends upon the relative voltage between the electrodes 202 and 206.

If the voltage between the two electrodes is held constant for an extended period of time (for example, as by a DC bias), a phenomenon known as

“image sticking” can occur. Image sticking is a result of a parasitic charge build-up (polarization) within the liquid crystals that prevents the liquid crystals from returning to their normal state after the voltage applied to the electrodes is changed. This can cause charged crystal alignment at the bottom or top of a sub-pixel 104, or even a crystal migration toward the edge of the sub-pixel 104. The net effect of image sticking is that a faint outline of a previously displayed image can remain on the display screen even after the image is changed. This effect is therefore undesirable.

One general strategy for reducing the effects of image sticking in liquid crystal display devices is to maintain an average DC voltage of zero volts across a liquid crystal capacitor 106 by periodically switching the polarity of the relative voltage between the electrodes of the liquid crystal capacitor. For example, if a total relative voltage magnitude of three volts is required to produce a certain amount of twist to a liquid crystal element 204, this might be achieved by switching voltages of the electrodes 202 and 206 so that the relative voltage between the electrodes 202 and 206 alternates between positive three volts and negative three volts during subsequent video frames.

Unfortunately, many conventional implementations of such voltage switching, i.e., inversion, strategy run into the two competing design tradeoffs of image quality (flicker) versus power consumption. For example, consider the case of the conventional method of frame inversion where the voltage applied to the common electrodes 206 is switched with each successive video frame.

On the one hand, frame inversion can consume relatively low power since only a single voltage transition is required per each frame update. On the other hand, voltage switching between successive video frames may yield optical asymmetries due to minute errors in the LCD driver chip, asymmetries in the thin film transistors, charge indirection, and due to the thin film transistor switches otherwise possessing imperfect properties. In many cases, the same pixels within successive video frames can appear at different brightness levels (for example, during a first video frame, the percentage of brightness for any given pixel of the display may be 50%, while during the next frame, the percentage of brightness for the same pixel may be 52%). While the difference between brightness levels produced by the same pixel between successive frames may be relatively small, the human eye can nevertheless

perceive flicker since each pixel of the display is rapidly alternating between brighter and darker levels (i.e., according to the voltage level of V_{com}).

The problem of flicker can occur in inversion methods in which adjacent rows of pixels are updated before the voltage level applied to the electrodes is switched. In conventional frame inversion methods, for example, all of the pixel rows are maintained at a first voltage during a given video frame, and all are switched to a second voltage during the next video frame.

Conventional one row inversion methods, in which adjacent pixel rows are maintained at different voltage levels and switched in subsequent frames, can provide better image quality with reduced flicker. In particular, updating the rows sequentially and inverting V_{com} for each row may mitigate optical asymmetries because half of the rows of pixels on the display screen are behaving differently than the other half of the rows for any given video frame. More specifically, during a single video frame, the even rows may become slightly brighter, while the odd rows may become slightly darker, with the relationship reversing for the next video frame. Thus, the human eye may not perceive flicker since the average display intensity remains constant across all video frames.

However, inverting V_{com} as each row of the display panel is updated can consume a relatively large amount of power when compared, for example, with a conventional frame inversion method. This is because power is directly related to current, while current is directly related to frequency. More specifically:

$$P = I \cdot V, \text{ and}$$

$$I = C_{TOT} \cdot f \cdot V_{PP}$$

Thus, by increasing the frequency f associated with row updates, the current I is therefore increased resulting in a higher power output P . In one row inversion, for example, the number of times V_{com} is switched during a given frame is equal to the total number of pixel rows within the display panel. In contrast, frame inversion requires V_{com} to be switched only once per frame and therefore requires substantially less power.

Thus, a design tradeoff of flicker versus power consumption exists between, for example, conventional frame inversion and one row inversion. Note that

this design tradeoff of flicker versus power consumption constrains other conventional inversion techniques as well. For example, in conventional two row inversion, two rows of pixels may be updated before the voltage levels of V_{com} are switched. Thus, the frequency of two row inversion may be one-half of the frequency of one row inversion, resulting in a significantly smaller rate of power consumption.

Despite the power savings associated with the lower frequency, however, asymmetrical visual artifacts can be perceptible within the video feed. This is because pairs of adjacent rows are updated with each transition of V_{com} . That is to say, unlike the case of one row inversion where all rows that are adjacent to any given row may exhibit a level of brightness that is darker (or lighter) than that particular row, in the case of two row inversion, pairs of adjacent rows become brighter and darker simultaneously. Thus, the flicker-effect may be more perceptible with two row inversion than it is with one row inversion. Note also that as more rows are updated before the voltage level of V_{com} is switched (for example, four row inversion where sets of four rows are updated, eight row inversion where sets of eight rows are updated, etc.), the amount of power necessary to implement the inversion becomes progressively smaller, while the amount of flicker perceptible may become progressively more noticeable.

Various embodiments of the present disclosure therefore serve to maintain the spatial characteristics of one row inversion (i.e., preserve high image quality without perceptible flicker) while simultaneously reducing the V_{com} inversion frequency in order to conserve power. In some embodiments this may be accomplished using a single voltage source for driving all of the common electrodes 206 of the display panel instead of independently switching multiple V_{coms} .

Embodiments of the present disclosure may be implemented in a wide variety of ways. For example, according to one embodiment, each row of pixels in the display panel may be assigned to an update set such that any given row in the set is separated from a subsequent row in the set by at least one row. A common voltage may be applied electrodes in the display panel, wherein the applied voltage is adapted to switch between two voltage levels at a constant frequency. Pixels in the rows of an update set may then be updated each time the voltage applied to the electrodes switches voltage levels.

In this manner, the effects of flicker may be mitigated since there are no clusters of adjacent rows updated during a single transition of V_{com} . Additionally, since the V_{com} inversion frequency is smaller than the inversion frequency associated with conventional one row inversion, less power may be required than that necessary for conventional one row inversion.

FIGS. 3A-3E are diagrams illustrating various waveforms associated with an exemplary method of implementing reordered inversion according to embodiments of the present disclosure. Note that while a two row method of reordered inversion is shown generally with respect to FIGS. 3A-3F, this process can be readily extended to utilize a larger number of rows according to embodiments of the present disclosure (including, without limitation, a four row reordered method, an eight row reordered method, a sixteen row reordered method, a thirty-two row reordered method, and a sixty-four row reordered method).

FIG. 3A is a diagram illustrating a waveform associated with an exemplary method of switching the voltages applied to common electrodes (V_{com}) according to embodiments of the present disclosure. As shown by the figure, two rows of pixels may be updated per each transition of V_{com} . Since twice as many rows may be updated with each transition of V_{com} as in the case of conventional one row inversion, the number of V_{com} transitions necessary to update all of the rows within the display may therefore be one-half of the number of transitions necessary for conventional one row inversion. Thus, the inversion frequency may be one-half as large as the frequency associated with conventional one row inversion, and therefore less power may be necessary to drive the display.

FIG. 3B is a diagram illustrating a set of waveforms associated with voltages applied to pixel electrodes 202. A first waveform illustrates the voltage applied over a first data line 110 (DATA (black)) as a function of time, while a second waveform illustrates the voltage applied over a second data line 110 (DATA (white)) as a function of time. A particular pixel 102 within the thin film transistor circuit 100 may produce a specific level of brightness based upon the voltage levels applied to the pixel electrodes 202 in corresponding black and white sub-pixels. In the example illustrated in FIGS. 3A-3E, the particular brightness output for each pixel is generated by achieving a relative voltage with a magnitude of 0.5 volts with respect to a black sub-pixel, and 3.5 volts with respect to a white sub-pixel.

The particular voltage settings for the black and white data lines 110 may be determined based upon the desired relative voltage between the pixel electrodes 202 and the common electrodes 206 at a particular moment in time. Thus, if a target relative voltage of +0.5 volts is desired when the voltage level of V_{com} is equal to +0.5 volts (relative to ground), then the voltage applied to the corresponding data line 110 may be +1.0 volts. Similarly, if a target relative voltage of +3.5 volts is desired when the voltage level of V_{com} is equal to +0.5 volts (relative to ground), then the voltage applied to the corresponding data line 110 the data line may be +4.0 volts.

Note that even though two rows may be updated with each transition of V_{com} (as in the case of conventional two row inversion), the order in which the rows are selected may be non-sequential according to embodiments of the disclosure. More specifically, the rows may be selected in a non-sequential order so as to minimize the number of clusters of adjacent rows that are updated during the same transition of V_{com} . For example, as shown in FIG. 3A, the first set of rows selected (the update set) may contain row zero and row two, while the second update set may contain row one and row three. Thus, each row in the update set may be separated from the next row in the set by a commonly adjacent row that updated after the voltage level of V_{com} is switched.

In order to select the rows in this particular sequence, the gate pulse sequences may be reordered according to embodiments of the present disclosure. For example, FIG. 3C illustrates a reordered set of gate pulse sequences which may be used to select row zero and row two within the first update set, and row one and row three in the second update set. The gate indices may correspond to a particular row within the display panel. Thus, to select row zero, a voltage may be applied to gate zero. As shown by the FIG. 3C, in order to achieve the reordered sequence of rows (0,2; 1,3), a voltage may be applied to gate zero, followed by gate two, gate one, and gate three.

The voltage settings for the data lines illustrated in FIG. 3B may then be set according to the voltage setting of V_{com} over time (as shown in FIG. 3A) and the order in which the rows are gated (as shown in FIG. 3C). The relative voltage between a pixel electrode 202 and a common electrode 206 at a particular instant in time is shown in FIG. 3D and FIG. 3E, which is a diagram illustrating a set of waveforms associated with black and white sub-pixels. The relative voltage for a sub-

pixel after a particular row has been gated is given as the difference between the voltage level the corresponding data line minus the voltage level of V_{com} . For example, after row one has been gated, the relative voltage for a white sub-pixel may be 1.0 volt minus 4.5 volts = -3.5 volts.

As FIGS. 3A-3E illustrate, the V_{com} inversion frequency of a two row method of reordered inversion can be the same frequency as that associated with conventional two row inversion. Thus, the amount of power necessary to implement two row reordered inversion can be comparable to that of conventional two row inversion. However, the amount of perceptible flicker may approximate that of conventional one row inversion since adjacent rows of pixels are never updated during the same transition of V_{com} .

The net effect of this inversion scheme is that for each video frame, the even rows may still present a different level of brightness than the odd rows, thus mitigating the effects of flicker in a manner comparable to that of conventional one row inversion. This is best demonstrated in FIG. 3F, which is a table containing the relative voltages of pixels for each of the four rows of the liquid crystal display panel. Note that these voltages are numeric representations of the relative voltage waveforms shown in FIG. 3D and FIG. 3E, which can be derived as the difference between the voltage level of V_{com} and the voltage level applied to a corresponding data line 110 after a particular row has been gated.

By selecting update sets of even rows or odd rows, clusters of adjacent rows are therefore not readily perceived as becoming brighter or darker simultaneously. At the same time, the frequency of V_{com} may be reduced to a level that is one-half as large as the frequency associated with conventional one row inversion. This results in a smaller power output since current is directly related to frequency, and power is directly related to current (as already stated above).

FIGS. 4A-4D are tables of row update sequences and corresponding V_{com} voltage settings which together illustrate how the aforementioned process of two row reordered inversion may be extended according to embodiments of the present disclosure. FIG. 4A is a table illustrating conventional one row inversion. FIG. 4B illustrates two row reordered inversion, FIG. 4C illustrates four row reordered inversion, while FIG. 4D illustrates eight row reordered inversion. The top portion of

each table denotes the voltage setting of V_{com} as a function of time, while the bottom portion contains an index of the present row of pixels being updated. Note that while sixteen rows are illustrated within each table (i.e., rows 0-15), the actual number of rows within a display panel may be substantially larger, but the order of row updates will still generally follow the same pattern as illustrated within the tables.

The methods of reordered inversion associated with the sequences shown in FIGS. 4B-4D may be implemented in a number of ways. For example, in some embodiments, each row of pixels in the display panel may be assigned to an update set so that each row in the set is separated by at least one row. A common voltage applied to a set of electrodes within the display panel may be switched between two voltage levels at a constant frequency. The rows existing within an update set may then be updated with each transition of the common voltage.

FIG. 4B illustrates an exemplary sequence of two row reordered inversion according to embodiments of the disclosure. As shown by FIG. 4B, the number of V_{com} transitions (eight) may be one-half the number of V_{com} transitions utilized in conventional one row inversion (sixteen, as shown in FIG. 4A). Likewise, the number of rows within an update set may be double the number of rows updated in conventional one row inversion.

FIG. 4C illustrates an exemplary sequence of four row reordered inversion according to embodiments of the disclosure. As shown by FIG. 4C, the number of V_{com} transitions (four) may be one-fourth the number of V_{com} transitions as conventional one row inversion (sixteen). Likewise, the number of rows within an update set may be four times the number of rows updated in conventional one row inversion.

FIG. 4D illustrates an exemplary sequence of eight row reordered inversion according to embodiments of the disclosure. As shown by FIG. 4D, the number of V_{com} transitions (two) may be one-eighth the number of V_{com} transitions as conventional one row inversion (sixteen). Likewise, the number of rows within an update set may be eight times the number of rows updated in conventional one row inversion.

As shown by FIGS. 4B-4D, as the frequency of V_{com} is halved, the number of rows in each update set may double. Since current is directly related to

frequency and power is directly related to current, as the frequency of V_{com} becomes progressively smaller, the amount of power necessary to drive the display also becomes progressively smaller.

According to one embodiment, all of the even rows may be updated before V_{com} is switched, followed by updates to all of the odd rows. In many cases, this setting provides the minimal frequency of V_{com} which still preserves the characteristics of flicker associated with conventional one row inversion.

It should be noted, however, that an undesirable image effect known as “frame tearing” can become more perceptible as the update set becomes progressively larger. Frame tearing may cause portions of a discrete image presented upon the display over two successive frames to appear in separate locations at the same time. Since both the level of perceptible tear and the time at which a torn image remains on the screen depend upon the number of rows within the update set, some embodiments of the present disclosure update anywhere from eight to sixty-four rows in order to balance power savings with high visual quality.

In order to modify the gate pulse sequence and the row update sequence so that reordered row inversion can be implemented, a number of techniques may be utilized according to embodiments of the present disclosure. For example, the gate pulse sequence can be reordered within a liquid crystal display driver chip or via gate driver circuits disposed upon an electrically insulative substrate (e.g., glass) without a significant area or performance penalty.

According to some embodiments, the row update sequence can be reordered within a liquid crystal display driver chip after that sequence has been sequentially transmitted from a host video driver. In some embodiments, the liquid crystal display driver chip may utilize a partial frame buffer in order to accomplish this reordering. In one embodiment, for example, the partial frame buffer contains a memory size corresponding to the number of rows within an update set.

In other embodiments, the row update sequence can be reordered within the host video driver itself. The host video driver can then transmit the reordered sequence of row updates to the liquid crystal display driver. In this manner, the logic contained within the liquid crystal display driver chip can be largely

insulated from the reordering process. Additionally, the liquid crystal display driver chip may not require additional memory, thereby resulting in a cost savings.

FIG. 5 illustrates exemplary computing system 500 including a touch sensor panel 524 and a display module 538 that can include one or more of the embodiments of the disclosure described above. With respect to touch sensing functionality, exemplary computing system 500 can include one or more touch processors 502 and peripherals 504, and touch subsystem 506. Peripherals 504 can include, but are not limited to, random access memory (RAM) or other types of memory or storage, watchdog timers and the like. Touch subsystem 506 can include, but is not limited to, one or more sense channels 508, channel scan logic 510 and driver logic 514. Channel scan logic 510 can access RAM 512, autonomously read data from the sense channels and provide control for the sense channels. In addition, channel scan logic 510 can control driver logic 514 to generate stimulation signals 516 at various frequencies and phases that can be selectively applied to drive lines of touch sensor panel 524. In some embodiments, touch subsystem 506, touch processor 502 and peripherals 504 can be integrated into a single application specific integrated circuit (ASIC).

Touch sensor panel 524 can include a capacitive sensing medium having a plurality of drive lines and a plurality of sense lines, although other sensing media can also be used. Each intersection of drive and sense lines can represent a capacitive sensing node and can be viewed as touch pixel 526, which can be particularly useful when touch sensor panel 524 is viewed as capturing an "image" of touch. (In other words, after panel subsystem 506 has determined whether a touch event has been detected at each touch sensor in the touch sensor panel, the pattern of touch sensors in the multi-touch panel at which a touch event occurred can be viewed as an "image" of touch (e.g. a pattern of fingers touching the panel).) Each sense line of touch sensor panel 524 can drive sense channel 508 (also referred to herein as an event detection and demodulation circuit) in touch subsystem 506.

Computing system 500 can also include host processor 528 for receiving outputs from touch processor 502 and performing actions based on the outputs that can include, but are not limited to, moving an object such as a cursor or pointer, scrolling or panning, adjusting control settings, opening a file or document, viewing a menu, making a selection, executing instructions, operating a peripheral

device coupled to the host device, answering a telephone call, placing a telephone call, terminating a telephone call, changing the volume or audio settings, storing information related to telephone communications such as addresses, frequently dialed numbers, received calls, missed calls, logging onto a computer or a computer network, permitting authorized individuals access to restricted areas of the computer or computer network, loading a user profile associated with a user's preferred arrangement of the computer desktop, permitting access to web content, launching a particular program, encrypting or decoding a message, and/or the like. Host processor 528 can also perform additional functions that may not be related to touch panel processing, and can be coupled to program storage 532 and display module 538. When located partially or entirely under the touch sensor panel 524, liquid crystal display device 530 together with touch sensor panel 524 can form a touch screen.

Note that one or more of the functions described above can be performed by firmware stored in memory (e.g. one of the peripherals 504 in FIG. 5) and executed by panel processor 502, or stored in program storage 532 and executed by host processor 528. The firmware can also be stored and/or transported within any computer-readable medium for use by or in connection with an instruction execution system, apparatus, or device, such as a computer-based system, processor-containing system, or other system that can fetch the instructions from the instruction execution system, apparatus, or device and execute the instructions. In the context of this document, a "computer-readable medium" can be any medium that can contain or store the program for use by or in connection with the instruction execution system, apparatus, or device. The computer readable medium can include, but is not limited to, an electronic, magnetic, optical, electromagnetic, infrared, or semiconductor system, apparatus or device, a portable computer diskette (magnetic), a random access memory (RAM) (magnetic), a read-only memory (ROM) (magnetic), an erasable programmable read-only memory (EPROM) (magnetic), a portable optical disc such as CD, CD-R, CD-RW, DVD, DVD-R, or DVD-RW, or flash memory such as compact flash cards, secured digital cards, USB memory devices, memory sticks, and the like.

The firmware can also be propagated within any transport medium for use by or in connection with an instruction execution system, apparatus, or device, such as a computer-based system, processor-containing system, or other system that can fetch the instructions from the instruction execution system, apparatus, or device

and execute the instructions. In the context of this document, a "transport medium" can be any medium that can communicate, propagate or transport the program for use by or in connection with the instruction execution system, apparatus, or device. The transport readable medium can include, but is not limited to, an electronic, magnetic, optical, electromagnetic or infrared wired or wireless propagation medium.

With respect to display functionality, display module 538 can include host video module 529 adapted to stream a video feed to liquid crystal device 530. The video feed may be received by a liquid crystal display driver module 534 resident within the liquid crystal display device 530.

According to some embodiments, host video module 529 may output signals corresponding to row updates such that the rows are updated sequentially. The liquid crystal display driver module 534, upon receiving these signals, may then reorder the sequence in the manner described above. In some embodiments (such as that depicted by FIG. 5), the liquid crystal display driver module may contain a partial frame buffer for temporarily storing out-of-sequence signaling data.

In other embodiments, reordering logic may be contained within host video module 529, where host video module 529 may present a reordered video feed to the liquid crystal display driver module 534. In still other embodiments, host video module 529 may be adapted to initially output a designated row update sequence, thereby obviating the need for reordering logic.

In some embodiments, the display and touch sensing functionality may be integrated so that at least a portion of the pixels 102 may be adapted to function as capacitive touch sensors within a touch sensor panel. For instance, FIG. 6 is a block diagram of an exemplary computing system 600 including a touch screen 620 utilizing reordered inversion according to embodiments of the disclosure.

Touch screen 620 can include a capacitive sensing medium having a plurality of drive lines 622 and a plurality of sense lines 623. Drive lines 622 can be driven by stimulation signals 616 from driver logic 614 through a drive interface 624, and resulting sense signals 617 generated in sense lines 623 are transmitted through a sense interface 625 to sense channels 608 (also referred to as an event detection and demodulation circuit) in touch subsystem 606. Since signals 617 can carry touch information resulting from interaction of a touch object on or near touch screen 620

with the drive and sense lines. In this way, drive lines and sense lines can interact to form capacitive sensing nodes such as touch pixels 626 and 627.

FIG. 7 is a more detailed view of touch screen 620 showing an example configuration of drive lines 622 and sense lines 623 according to embodiments of the disclosure. As shown in FIG. 7, each drive line 622 is formed of multiple drive line portions 701 electrically connected by drive line links 703 at connections 705. Drive line links 703 may not be electrically connected to sense lines 623; rather, the drive line links may bypass the sense lines through bypasses 707. Drive lines 622 and sense lines 623 may interact capacitively to form touch pixels such as touch pixels 626 and 627. Drive lines 622 (i.e., drive line portions 701 and drive line links 703) and sense lines 623 can be formed of electrically conductive structures in touch screen 620.

The electrically conductive structures can include, for example, structures that exist in conventional liquid crystal displays. FIG. 8 illustrates an example configuration in which common electrodes 206 are grouped to form portions of a touch sensing system according to embodiments of the disclosure. The common electrodes 206 may be formed of a semitransparent conductive material such as indium tin oxide. In this example, common electrodes 206 operate like common electrodes of a conventional fast field switching (FFS) display during a display phase of touch screen 620 to display an image on the touch screen. During a touch phase, common electrodes 206 may be grouped together to form drive portion regions 803 and sense regions 805 corresponding to drive line portions 701 and sense lines 623 of touch screen 620.

FIG. 9 illustrates an example configuration of conductive lines that can be used to group common electrodes 206 into the configuration shown in FIG. 8 and to link drive portion regions to form drive lines according to embodiments of the disclosure. FIG. 9 includes xV_{com} lines 801 along the x-direction and yV_{com} lines 903 along the y-direction. Each drive portion region 803 may be formed as a group of common electrodes 801 connected together through connections 905, which may connect each common electrode to one of the xV_{com} lines 901 and to one of the yV_{com} lines 903 in the drive portion region, as described in more detail below. The yV_{com} lines 903 running through the drive portion regions 803, such as yV_{com} line

903a, may include breaks 909 that provide electrical separation of each drive portion region from other drive portion regions above and below.

Each sense region 805 may be formed as a group of common electrodes 206 connected together through connections 907, which may connect each common electrode to one of the yV_{com} lines 903. Additional connections (not shown) may connect together the yV_{com} lines of each sense region 805. For example, the additional connections can include switches in the border of touch screen 620 that connect the yV_{com} lines of each sense region during the touch phase of operation. The yV_{com} lines 903 running through the sense regions 805, such as yV_{com} line 903b, may electrically connect all of the common electrodes 801 in the y-direction; therefore, the yV_{com} lines of the sense regions do not include breaks.

Drive lines 911 may be formed by connecting drive portion regions 803 across sense regions 805 using xV_{com} lines 901. The xV_{com} lines may bypass the yV_{com} lines in the sense region using bypasses 913.

It is important to note that embodiments of the disclosure may be utilized within a wide variety of electronic devices. For example, FIG. 10 illustrates a mobile telephone 1000 that can include a liquid crystal display panel 1002 utilizing reordered row inversion according to one embodiment of the present disclosure. FIG. 11 illustrates an example digital media player 1100 that can include a liquid crystal display panel 1102 utilizing reordered row inversion according to another embodiment of the present disclosure. FIG. 12 illustrates an example personal computer 1200 that can include a liquid crystal display panel 1202 according to still another embodiment of the present disclosure. Various other electronic devices are also contemplated as being within the scope of the present disclosure.

One embodiment of the present invention may be a display apparatus including an array of pixels arranged into a plurality of rows, each pixel including a common electrode and an individually addressable pixel electrode, the common electrodes tied to a common alternating voltage source; a first module connected to the array of pixels and adapted to reorder a row update sequence such that alternating groups of even rows and groups of odd rows are updated; and a second module connected to the array of pixels and adapted to reorder a gate pulse sequence, wherein the gate-pulse sequence is adapted to select the rows in a group corresponding to the

reordered row update sequence, wherein at least a portion of the pixels are adapted to function as capacitive touch sensors in a touch sensor panel.

Another embodiment of the present invention may be a method of performing inversion in a liquid crystal display device, the method including receiving a video feed adapted to progressively update rows of pixels within the liquid crystal display device; reordering the video feed such that a designated quantity of rows is first stored within a memory buffer, the designated quantity of rows containing the same number of even rows as odd rows, and the video feed being reordered so that the even rows are updated before the odd rows; and creating a gate pulse sequence adapted to select the rows corresponding to the reordered video feed, wherein said reordering the video feed is performed within a host video module. The video feed may also be performed within a display subassembly.

Still another embodiment of the present invention may be a mobile telephone including a display apparatus, the display apparatus including an array of pixels arranged into a plurality of rows, each pixel including a common electrode and an individually addressable pixel electrode, the common electrodes tied to a common alternating voltage source; a first module connected to the array of pixels and adapted to reorder a row update sequence such that alternating groups of even rows and groups of odd rows are updated; and a second module connected to the array of pixels and adapted to reorder a gate pulse sequence, wherein the gate-pulse sequence is adapted to select the rows in a group corresponding to the reordered row update sequence.

Yet another embodiment of the present invention may be a media player including a display apparatus, the display apparatus including an array of pixels arranged into a plurality of rows, each pixel including a common electrode and an individually addressable pixel electrode, the common electrodes tied to a common alternating voltage source; a first module connected to the array of pixels and adapted to reorder a row update sequence such that alternating groups of even rows and groups of odd rows are updated; and a second module connected to the array of pixels and adapted to reorder a gate pulse sequence, wherein the gate-pulse sequence is adapted to select the rows in a group corresponding to the reordered row update sequence.

An additional embodiment of the present invention may include a personal computer including a display apparatus, the display apparatus including an array of pixels arranged into a plurality of rows, each pixel including a common electrode and an individually addressable pixel electrode, the common electrodes tied to a common alternating voltage source; a first module connected to the array of pixels and adapted to reorder a row update sequence such that alternating groups of even rows and groups of odd rows are updated; and a second module connected to the array of pixels and adapted to reorder a gate pulse sequence, wherein the gate-pulse sequence is adapted to select the rows in a group corresponding to the reordered row update sequence.

Although embodiments of this disclosure have been fully described with reference to the accompanying drawings, it is to be noted that various changes and modifications will become apparent to those skilled in the art. Such changes and modifications are to be understood as being included within the scope of embodiments of this disclosure as defined by the appended claims.

WHAT IS CLAIMED IS:

1. A method of updating rows of pixels in a display panel, the method comprising:
assigning each row of pixels in the display panel to one of a plurality of update sets each update set including a sequence of rows such that each row in the sequence is separated from a next row in the sequence by at least one row;
applying a common voltage to a set of electrodes in the display panel, the applied voltage adapted to switch between two voltage levels at a constant frequency;
and
updating the pixels in the rows of an update set each time the voltage applied to the electrodes switches voltage levels.
2. The method of claim 1, each update set having a same number of rows.
3. The method of claim 1, each update set including a sequence of either all even rows or all odd rows.
4. The method of claim 3, further comprising:
assigning only first and second update sets, each update set including a sequence of either all even rows or all odd rows; and
updating the pixels in the rows of one update set before updating the pixels in the rows of the other update set.
5. The method of claim 1, further comprising updating the pixels in the rows of an update set by modifying a gate pulse sequence of the display panel.
6. The method of claim 5, further comprising modifying the gate pulse sequence within a display driver chip.
7. The method of claim 5, further comprising modifying the gate pulse sequence via a gate driver circuit.

8. A method of updating rows of pixels in a display panel, the method comprising:

alternating between updating the pixels in a plurality of even rows and updating the pixels in a plurality of odd rows until the pixels in all rows in the display panel have been updated.

9. The method of claim 8, each updating of the pixels in the plurality of even rows and odd rows comprising updating a same number of rows.

10. The method of claim 8, further comprising updating the pixels in all even rows before updating the pixels in all odd rows.

11. The method of claim 8, further comprising updating the pixels in the plurality of even rows and odd rows by modifying a gate pulse sequence of the display panel.

12. The method of claim 11, further comprising modifying the gate pulse sequence within a display driver chip.

13. The method of claim 11, further comprising modifying the gate pulse sequence via a gate driver circuit.

14. A display apparatus comprising:
an array of pixels arranged into a plurality of rows, each pixel including a common electrode and an individually addressable pixel electrode, the common electrodes tied to a common alternating voltage source;
a first module connected to the array of pixels and adapted to reorder a row update sequence such that alternating groups of even rows and groups of odd rows are updated; and
a second module connected to the array of pixels and adapted to reorder a gate pulse sequence, wherein the gate-pulse sequence is adapted to select the rows in a group corresponding to the reordered row update sequence.

15. The apparatus of claim 14, wherein the first module is disposed within a liquid crystal display driver module that includes a partial frame buffer.

16. The apparatus of claim 14, wherein the first module is disposed within a host video driver.

17. The apparatus of claim 14, wherein the second module is disposed within a liquid crystal display driver module.

18. The apparatus of claim 14, wherein the second module comprises a set of gate driver circuits disposed upon an electrically insulative substrate.

19. The apparatus of claim 14, wherein the common alternating voltage source is adapted to switch voltages at a constant frequency, and wherein the frequency is selected so as to attain a desired level of image quality.

20. The apparatus of claim 14, wherein the touch sensor panel is incorporated within a computing system.

21. A method of performing inversion in a liquid crystal display device, the method comprising:

receiving a video feed adapted to progressively update rows of pixels within the liquid crystal display device;

reordering the video feed such that a designated quantity of rows is first stored within a memory buffer, the designated quantity of rows containing the same number of even rows as odd rows, and the video feed being reordered so that the even rows are updated before the odd rows; and

creating a gate pulse sequence adapted to select the rows corresponding to the reordered video feed.

22. The method of claim 21, wherein the quantity of rows is selected so as to correspond with a frequency associated with a voltage source tied to electrodes associated with each of the pixels.

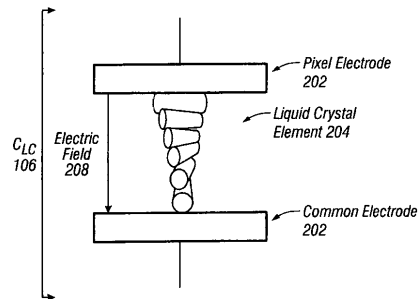
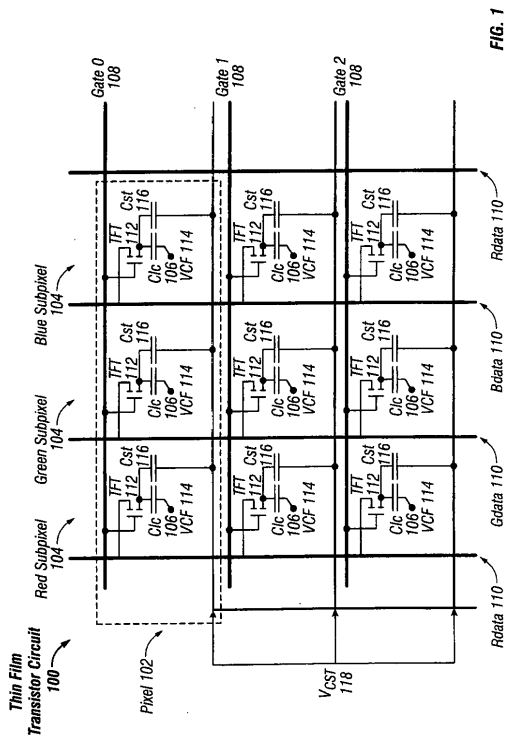
23. The method of claim 22, wherein the frequency is selected in order to reduce a total amount of power required to drive the liquid crystal display device.

24. The method of claim 21, wherein the quantity of rows is selected so as to reduce a level of image tearing associated with displaying the video feed on the liquid crystal display device.

25. The method of claim 21, wherein the method is performed in a touch sensor panel, a mobile telephone, a media player, or a personal computer.

ABSTRACT

Methods and apparatus for switching the voltages supplied to the electrodes of pixels disposed within a liquid crystal display device. By reducing the frequency associated with an alternating voltage supplied to a first set of liquid crystal electrodes, the power required to drive the liquid crystal display device can be reduced. At the same time, a reordered schedule for updating rows of pixels in the liquid crystal display device can provide improved image quality.



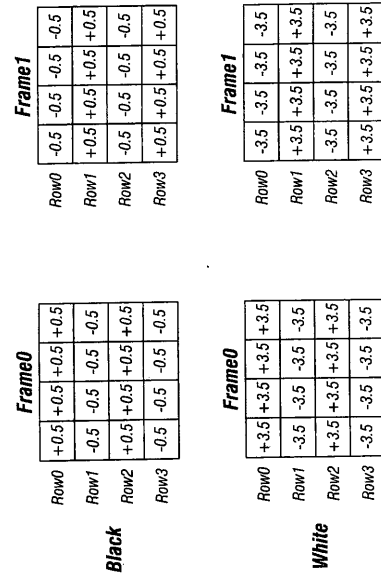
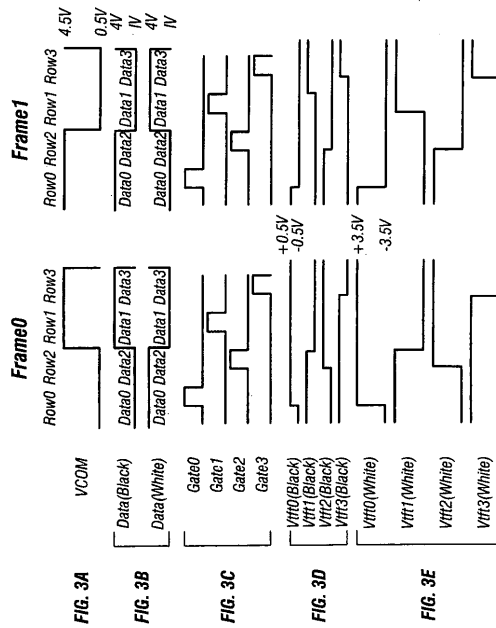


FIG. 3F

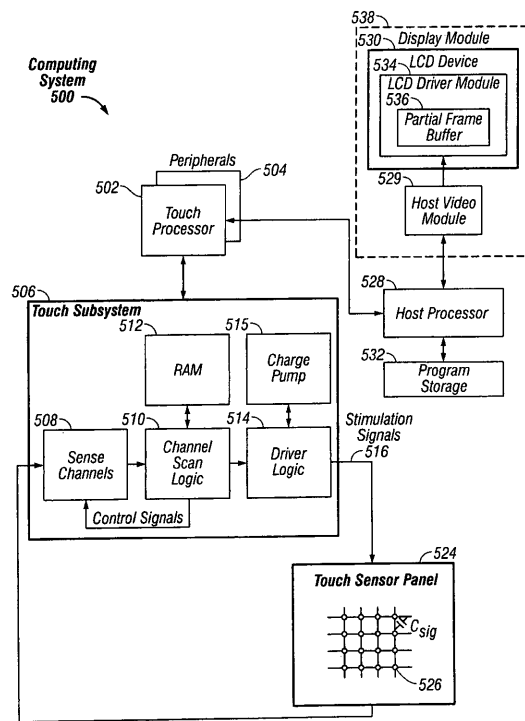
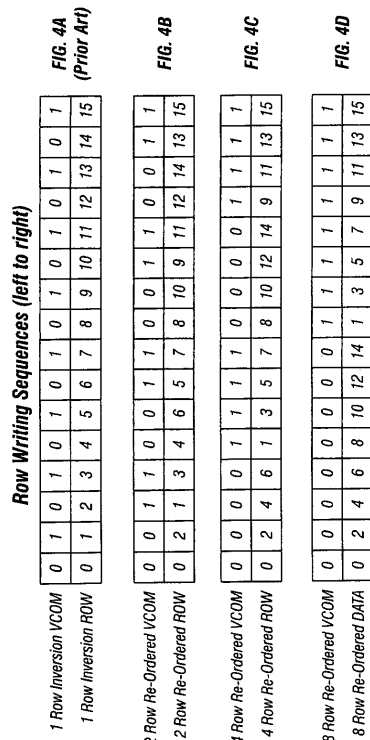


FIG. 5

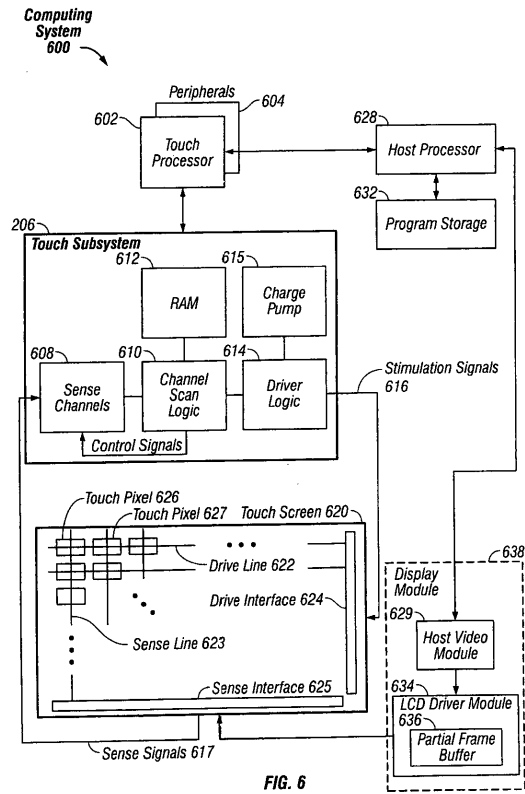


FIG. 6

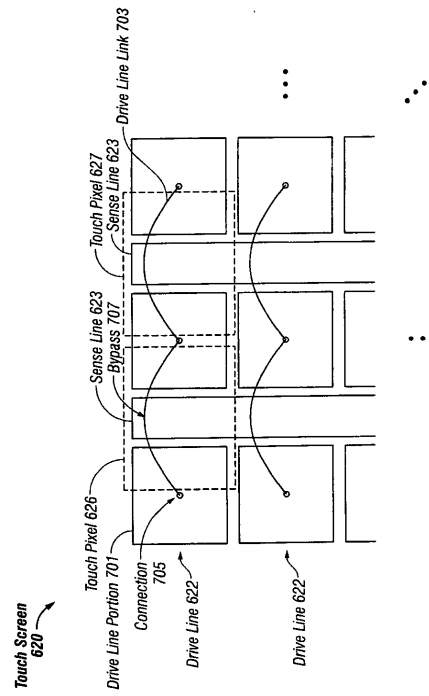


FIG. 7

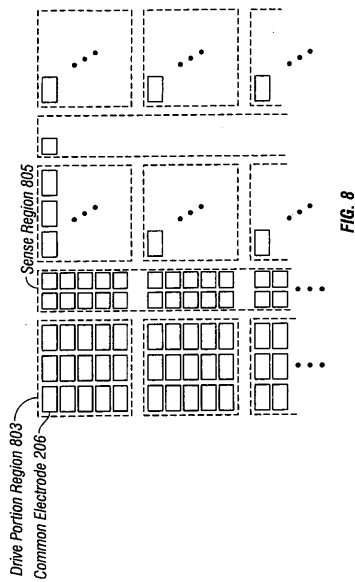


FIG. 8

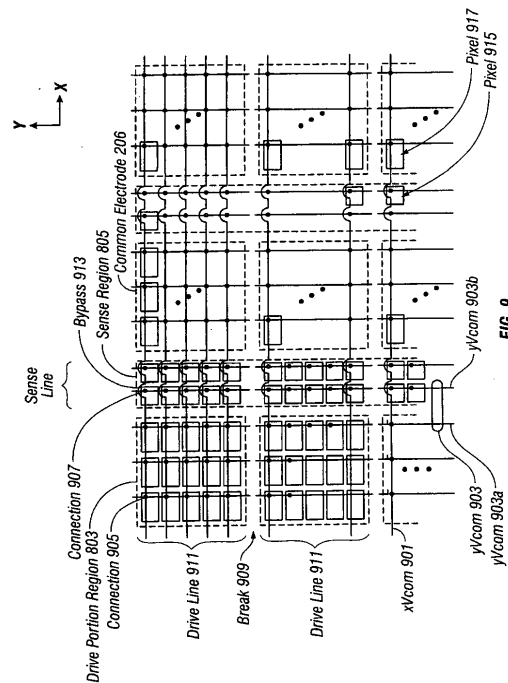


FIG. 9

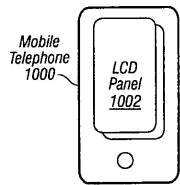


FIG. 10

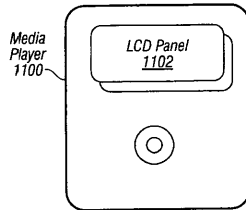


FIG. 11

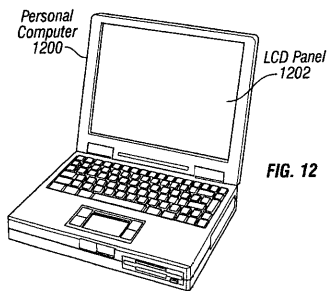


FIG. 12

专利名称(译)	液晶显示器的反向分选		
公开(公告)号	JP2010176137A	公开(公告)日	2010-08-12
申请号	JP2010036612	申请日	2010-02-02
[标]申请(专利权)人(译)	苹果公司		
申请(专利权)人(译)	苹果公司		
[标]发明人	スティーヴポーターホテリング		
发明人	スティーヴ ポーター ホテリング		
IPC分类号	G09G3/36 G02F1/133 G02F1/1333 G09G3/20		
CPC分类号	G09G3/3614 G09G2310/0213 G09G2310/04 G09G2320/0204 G09G2320/0247 G09G2330/021		
FI分类号	G09G3/36 G02F1/133.550 G02F1/133.525 G02F1/1333 G09G3/20.624.C G09G3/20.622.Q G09G3/20.622.M G09G3/20.691.D G09G3/20.631.H G09G3/20.680.S G09G3/20.611.E G09G3/20.611.A G09G3/20.624.B		
F-TERM分类号	2H189/HA16 2H189/LA10 2H189/LA27 2H189/LA31 2H193/ZA04 2H193/ZA07 2H193/ZB07 2H193/ZB14 2H193/ZC05 2H193/ZC16 2H193/ZC24 2H193/ZD12 2H193/ZD23 2H193/ZF16 2H193/ZF17 2H193/ZF43 2H193/ZJ04 2H193/ZQ06 2H193/ZQ16 5C006/AA22 5C006/AC22 5C006/AC26 5C006/AF42 5C006/AF69 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC22 5C006/BF50 5C006/EC05 5C006/FA23 5C006/FA47 5C006/FA56 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD06 5C080/DD26 5C080/EE30 5C080/FF07 5C080/FF11 5C080/GG12 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06		
代理人(译)	西岛隆义 须田博之 上杉 浩 近藤直树		
优先权	61/149291 2009-02-02 US 12/545763 2009-08-21 US		
其他公开文献	JP5340201B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，特别是一种更新液晶显示装置中的像素行的方法。解决方案：方法和装置切换提供给设置在液晶显示装置内的像素的电极的电压。通过降低与提供给第一组液晶电极的交流电压相关的频率，可以降低驱动液晶显示装置所需的功率。同时，用于更新液晶显示装置中的像素行的重新排序的时间表可以提供改善的图像质量。

