

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6472066号
(P6472066)

(45) 発行日 平成31年2月20日(2019.2.20)

(24) 登録日 平成31年2月1日(2019.2.1)

(51) Int.Cl.

F I

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

請求項の数 7 (全 10 頁)

(21) 出願番号	特願2017-545378 (P2017-545378)	(73) 特許権者	515203228
(86) (22) 出願日	平成27年5月13日 (2015.5.13)		深▲せん▼市華星光電技術有限公司
(65) 公表番号	特表2018-508043 (P2018-508043A)		中華人民共和国廣東省深▲せん▼市光明新
(43) 公表日	平成30年3月22日 (2018.3.22)		區塘明大道9-2號518132
(86) 国際出願番号	PCT/CN2015/078827	(74) 代理人	100143720
(87) 国際公開番号	W02016/149995		弁理士 米田 耕一郎
(87) 国際公開日	平成28年9月29日 (2016.9.29)	(74) 代理人	100080252
審査請求日	平成29年8月25日 (2017.8.25)		弁理士 鈴木 征四郎
(31) 優先権主張番号	201510129863.3	(72) 発明者	徐洪遠
(32) 優先日	平成27年3月23日 (2015.3.23)		中華人民共和国廣東省深▲せん▼市光明新
(33) 優先権主張国	中国 (CN)		區塘明大道9-2號518132
		審査官	横井 亜矢子

最終頁に続く

(54) 【発明の名称】 電気容量分圧式低い色ずれ画素回路

(57) 【特許請求の範囲】

【請求項1】

列方向に沿って延在する配線である複数のデータ信号線と、前記列方向に交差する方向である行方向に沿って延在する配線である複数の走査信号線と、がマトリックス状に配線され、

それぞれの前記データ信号線は直列接続された第一キャパシタと第二キャパシタを介して共通電極線に電気的に接続されているとともに、それぞれの前記データ信号線ごとに一つの引き回し線が前記第一キャパシタと第二キャパシタとの間から引き出され、前記引き回し線が前記データ信号線と平行に配線されており、

さらに、複数のサブ画素がマトリックス状に配列され、

前記サブ画素は、それぞれ、メイン領域とサブ領域とに分けられており、

それぞれのサブ画素において、前記メイン領域と前記サブ領域とは前記列方向に並び

、

一つの前記サブ画素を構成する前記メイン領域と前記サブ領域とは同一の前記走査信号線に接続されていて、前記走査信号線から前記メイン領域と前記サブ領域に走査信号が提供され、

同じ列に並んだ複数の前記サブ画素は、同一の前記データ信号線からデータ信号電圧の提供を受け、

前記同じ列に並んだ複数の前記サブ画素の前記メイン領域は、前記同一の前記データ信号線に接続されてメインデータ信号電圧を受け、

10

20

かつ、前記同じ列に並んだ複数の前記サブ画素の前記サブ領域は、前記同一の前記データ信号線と平行に配線された前記引き回し線に接続されて前記メインデータ信号電圧とは異なるサブデータ信号電圧を受ける

ことを特徴とする画素回路。

【請求項 2】

請求項 1 に記載の画素回路において、

前記メイン領域内には第一薄膜トランジスタと、第一液晶キャパシタと、第一ストレージキャパシタが含まれ、

前記第一薄膜トランジスタのゲート電極は前記走査線に電氣的に接続され、ソース電極は前記データ信号線に電氣的に接続され、

前記第一液晶キャパシタと前記第一ストレージキャパシタは並列に連結された後、一端は前記第一薄膜トランジスタのドレイン電極に電氣的に接続され、他端は定電圧に電氣的に接続され、

前記サブ領域内には第二薄膜トランジスタと、第二液晶キャパシタと、第二ストレージキャパシタが含まれ、

前記第二薄膜トランジスタのゲート電極は前記走査線に電氣的に接続され、ソース電極は前記引き回し線に電氣的に接続され、

前記第二液晶キャパシタと第二ストレージキャパシタは並列に連結された後、一端は前記第二薄膜トランジスタのドレイン電極に電氣的に接続され、他端は前記定電圧に電氣的に接続される

ことを特徴とする画素回路。

【請求項 3】

請求項 2 に記載の画素回路において、

前記第一キャパシタと第二キャパシタの分圧作用により、前記メインデータ信号電圧とサブデータ信号電圧の関係は、

$V_{sub} = (C1 / (C1 + C2)) \times (V_{main} - V_{com}) + V_{com}$ で表わされる

ことを特徴とする画素回路。

ただし、

V_{sub} はサブデータ信号電圧を表し、

V_{main} はメインデータ信号電圧を表し、

$C1$ は第一キャパシタの容量を表し、

$C2$ は第二キャパシタの容量を表し、

V_{com} は共通電極電圧を表す。

【請求項 4】

請求項 3 に記載の画素回路において、

前記第一キャパシタの容量 $C1$ と、第二キャパシタの容量 $C2$ の大きさはそれぞれ前記第一キャパシタおよび第二キャパシタの面積によって決まり、

前記第一キャパシタと前記第二キャパシタの面積を変えることによって、

前記メインデータ信号電圧と前記サブデータ信号電圧との差が変えられる

ことを特徴とする画素回路。

【請求項 5】

請求項 2 から請求項 4 のいずれかに記載の画素回路において、

前記第一キャパシタ及び前記第二キャパシタは、前記第一薄膜トランジスタおよび前記第二薄膜トランジスタを構成している第一金属層と第二金属層を用いて構成されている

ことを特徴とする画素回路。

【請求項 6】

請求項 2 から請求項 4 のいずれかに記載の画素回路において、

前記第一キャパシタ及び前記第二キャパシタは、前記第一薄膜トランジスタおよび前記第二薄膜トランジスタを構成している金属層のうちの一つである第一金属層と、ITO画

素電極と、を用いて構成されている

ことを特徴とする画素回路。

【請求項 7】

請求項 1 から請求項 6 のいずれかに記載の画素回路において、
前記メイン領域と前記サブ領域はそれぞれ 4 個のドメインを含む
ことを特徴とする画素回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はディスプレイ技術分野に関し、特に電気容量分圧式低い色ずれ画素回路に関する。

10

【背景技術】

【0002】

液晶ディスプレイ (Liquid Crystal Display, LCD) は、本体が薄く、省エネ、放射線が無いなどの利点を有し、幅広く応用されている。例えば、液晶テレビ、携帯電話、携帯情報端末 (PDA)、デジタルカメラ、計算機のディスプレイやノートパソコンのスクリーンなど、フラットパネルディスプレイの分野において、主導的な地位を占めている。

【0003】

従来マーケットの液晶ディスプレイの大部分は、バックライト型液晶ディスプレイであり、筐体と、筐体に設けられた液晶ディスプレイパネルと、筐体に設けられたバックライトモジュールとからなる。液晶ディスプレイパネルは液晶ディスプレイの主な部品であるが、液晶ディスプレイパネル自体は発光せず、バックライトモジュールによる光源を借りる必要があり、それによって正常に映像を表示することができる。

20

【0004】

通常、液晶ディスプレイパネルは、一つのカラーフィルター基板 (Color Filter, CF) と、一つの薄膜トランジスタアレイ基板 (Thin Film Transistor Array Substrate, TFT Array Substrate) と、二つの基板の間に設けられた一つの液晶層 (Liquid Crystal Layer) とから構成され、二つの基板の向かい合った内側に画素電極と、共通電極が設けられ、電圧コントロールを施すことによって液晶分子の方向を変え、バックライトモジュールの光線を屈折させて画面に映し出すことができる。

30

【0005】

液晶ディスプレイは、ねじれネマティック (Twisted Nematic, TN) モードと、電界制御複屈折 (Electrically Controlled Birefringence, ECB) モードと、垂直配向 (Vertical Alignment, VA) など多種類のディスプレイモードがあり、その中で VA 方式は高コントラスト、広視野角、配向の摩擦が必要ないなどの利点を有し、よく使われているディスプレイモードである。しかし、VA 方式が採用した垂直に配向された液晶は、液晶分子の複屈折率がより大きく、大きな視覚のもとでは、色ずれ (color shift) を引き起こし、問題がより大きい。

40

【0006】

色ずれを引き下げることは、VA 方式液晶ディスプレイの発展において必要である。今のところ VA 方式液晶ディスプレイの色ずれを解決している主な方法は、マルチドメイン (multi domain) であり、例えば 8 ドメイン液晶の画素設計は、同一のサブ画素内メイン領域 (main) の 4 つのドメインと、サブ領域 (sub) の 4 つのドメインの液晶分子の回転角度が異なることで、それによって色ずれを改善する。色ずれを改善した技術は主に容量結合 (CC) 技術、電荷共有 (CS) 技術、共通電極電圧 (Vcom) 調整技術、2D1G / 2G1D などの技術がある。

【0007】

50

図1を参照する。図1は、従来の2D1G技術を採用した画素構造図である。図1に示すように、液晶パネル内には、アレイ状に配列された複数のサブ画素を呈するとともに、各サブ画素は面積の異なるメイン領域Mainとサブ領域Subに分けられ、同じ行にあるメイン領域Mainとサブ領域Subは一本の走査線Gnを共用し、同じ列にあるサブ画素は二本の異なる電圧のデータ信号線Data1、Data2を採用し、メイン領域Mainとサブ領域Subに分けられデータ信号を入力する。図2を参照する。図2は図1で示した構造の内、一つのサブ画素の電子回路図である。図2に示すように、メイン領域Mainは第一薄膜トランジスタT1と、第一液晶キャパシタC1c1と、第一ストレージキャパシタCst1とからなる。サブ領域Subは第二薄膜トランジスタT2と、第二液晶キャパシタC1c2と、第二ストレージキャパシタCst2とからなる。メイン領域Main内には、前記薄膜トランジスタT1のゲート電極は走査線Gnに電氣的に接続され、ソース電極は第一データ信号線Data1に電氣的に接続される。第一液晶キャパシタC1c1と第一ストレージキャパシタCst1は並列に連結された後、一端は第一薄膜トランジスタT1のドレイン電極に電氣的に接続され、他端は定電圧に電氣的に接続される。サブ領域Sub内には、前記第二薄膜トランジスタT2のゲート電極は走査線Gnに電氣的に接続され、ソース電極は第二データ信号線Data2に電氣的に接続される。第二液晶キャパシタC1c2と第二ストレージキャパシタCst2は並列に連結された後、一端は第二薄膜トランジスタT2のドレイン電極に電氣的に接続され、他端は定電圧に電氣的に接続される。図1、図2に示すように、従来の画素回路設計はマルチドメイン表示を実現し、色ずれを改善することができるが、この設計はデータ信号線の本数を倍に増やす必要があり、同様にデータ信号線のチップオンフィルム(Chip on Film, COF)の数をも倍に増やす必要があり、パネルのコストが高くなる。

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明は、データ信号線の本数とCOFの数目を増加させない前提において、VA方式液晶ディスプレイの色ずれ問題を改善し、液晶パネルの製造コストを引き下げることができる電気容量分圧式低い色ずれ画素回路を提供することを目的とする。

【課題を解決するための手段】

【0009】

以上の目的を実現するために、本発明による電気容量分圧式低い色ずれ画素回路は、複数のサブ画素が、液晶パネルにアレイ状に配列され、各サブ画素はいずれも、メイン領域とサブ領域に分けられ、一つの走査線が、前記メイン領域とサブ領域に電氣的に接続されるとともに、走査信号を前記メイン領域とサブ領域に提供し、一つのデータ信号線が、前記メイン領域に電氣的に接続されるとともに、メインデータ信号電圧を前記メイン領域に提供し、且つ前記データ信号線は、直列接続された第一キャパシタと第二キャパシタによって、共通電極線に電氣的に接続され、一つの引き回し線が、前記第一キャパシタと第二キャパシタとの間から引き出され、且つ前記サブ領域に電氣的に接続されるとともに、メインデータ信号電圧とは異なるサブデータ信号電圧を前記サブ領域に提供する。

【0010】

前記メイン領域内には第一薄膜トランジスタと、第一液晶キャパシタと、第一ストレージキャパシタが含まれ、前記第一薄膜トランジスタのゲート電極は走査線に電氣的に接続され、ソース電極はデータ信号線に電氣的に接続され、前記第一液晶キャパシタと第一ストレージキャパシタは並列に連結された後、一端は第一薄膜トランジスタのドレイン電極に電氣的に接続され、他端は定電圧に電氣的に接続される。

【0011】

前記サブ領域内には第二薄膜トランジスタと、第二液晶キャパシタと、第二ストレージキャパシタが含まれ、前記第二薄膜トランジスタのゲート電極は走査線に電氣的に接続され、ソース電極は引き回し線に電氣的に接続され、前記第二液晶キャパシタと第二ストレージキャパシタは並列に連結された後、一端は第二薄膜トランジスタのドレイン電極に電

氣的に接続され、他端は定電圧に電氣的に接続される。

【0012】

前記メイン領域とサブ領域はそれぞれ4個のドメインを含む。

【0013】

前記データ信号線はメイン領域内の4個のドメインへメインデータ信号電圧を提供し、前記引き回し線はサブ領域内の4個のドメインへサブデータ信号電圧を提供し、前記第一キャパシタと第二キャパシタの分圧作用により、前記メインデータ信号電圧とサブデータ信号電圧の関係は、

$$V_{sub} = (C_1 / (C_1 + C_2)) \times (V_{main} - V_{com}) + V_{com}$$

になる。

10

【0014】

その内、 V_{sub} はサブデータ信号電圧を表し、 V_{main} はメインデータ信号電圧を表し、 C_1 は第一キャパシタを表し、 C_2 は第二キャパシタを表し、 V_{com} は共通電極電圧を表す。

【0015】

第二金属層と第一金属層によって前記第一キャパシタ及び第二キャパシタを形成させる。

【0016】

ITO画素電極と第一金属層によって前記第一キャパシタ及び第二キャパシタを形成させる。

20

【0017】

前記第一キャパシタと、第二キャパシタの大きさはそれぞれ前記第一キャパシタと第二キャパシタの面積によって決まる。

【0018】

前記電気容量分圧式低い色ずれ画素回路は、第一キャパシタと第二キャパシタの面積を変えることによって、メイン領域とサブ領域のデータ信号電圧の差が変えられる。

【0019】

また、本発明による電気容量分圧式低い色ずれ画素回路は、複数のサブ画素が、液晶パネルにアレイ状に配列され、各サブ画素はいずれも、メイン領域とサブ領域に分けられ、一つの走査線が、前記メイン領域とサブ領域に電氣的に接続されるとともに、走査信号を前記メイン領域とサブ領域に提供し、一つのデータ信号線が、前記メイン領域に電氣的に接続されるとともに、メインデータ信号電圧を前記メイン領域に提供し、且つ前記データ信号線は、直列接続された第一キャパシタと第二キャパシタによって、共通電極線に電氣的に接続され、一つの引き回し線が、前記第一キャパシタと第二キャパシタとの間から引き出され、且つ前記サブ領域に電氣的に接続されるとともに、メインデータ信号電圧とは異なるサブデータ信号電圧を前記サブ領域に提供する。

30

【0020】

その内、前記メイン領域内には第一薄膜トランジスタと、第一液晶キャパシタと、第一ストレージキャパシタが含まれ、前記第一薄膜トランジスタのゲート電極は走査線に電氣的に接続され、ソース電極はデータ信号線に電氣的に接続され、前記第一液晶キャパシタと第一ストレージキャパシタは並列に連結された後、一端は第一薄膜トランジスタのドレイン電極に電氣的に接続され、他端は定電圧に電氣的に接続される。

40

【0021】

その内、前記サブ領域内には第二薄膜トランジスタと、第二液晶キャパシタと、第二ストレージキャパシタが含まれ、前記第二薄膜トランジスタのゲート電極は走査線に電氣的に接続され、ソース電極は引き回し線に電氣的に接続され、前記第二液晶キャパシタと第二ストレージキャパシタは並列に連結された後、一端は第二薄膜トランジスタのドレイン電極に電氣的に接続され、他端は定電圧に電氣的に接続される。

【発明の効果】

【0022】

50

本発明による電気容量分圧式低い色ずれ画素回路は、一つのデータ信号線によって、サブ画素のメイン領域に電氣的に接続されるとともに、メインデータ信号電圧がサブ画素のメイン領域に提供され、前記データ信号線は直列接続された第一キャパシタと第二キャパシタを経由して共通電極線に電氣的に接続され、一つの引き回し線を設けて前記第一キャパシタと第二キャパシタの間から引き出すことにより、サブ画素のサブ領域に電氣的に接続されるとともに、サブデータ信号電圧がサブ画素のサブ領域に提供される。前記第一キャパシタと第二キャパシタの分圧作用により、前記サブデータ信号電圧はメインデータ信号電圧と異なるため、一本のデータ信号線を設けることによってサブ画素のメイン領域とサブ領域に異なるデータ信号電圧を入力することができ、それによりマルチドメイン表示を可能にし、VA方式液晶ディスプレイの色ずれ問題を改善するとともに、データ信号線の本数とCOFの数目を増加する必要がないため、液晶ディスプレイパネルの製造コストを引き下げることができる。

10

【0023】

本発明の特徴及び技術内容を更に理解するために、以下の本発明に関する詳細説明と図を参照する。図は参考と説明に用いるのみで、本発明に制限を加えるためではない。

【図面の簡単な説明】

【0024】

以下では、図を併せながら、本発明の具体的実施例の詳細説明を行い、本発明の技術案及びその他有益な効果を明らかにする。

【図1】従来の2D1G技術を採用した画素の構造図である。

20

【図2】従来の2D1G技術を採用した画素の回路図である。

【図3】本発明による電気容量分圧式低い色ずれ画素回路の回路図である。

【発明を実施するための形態】

【0025】

本発明による技術手段及びその効果をさらに理解するために、以下に、本発明の好ましい実施例及び図を用いて詳細の説明を行う。

【0026】

図3を参照する。本発明は電気容量分圧式低い色ずれ画素回路を提供する。複数のサブ画素が液晶パネルにアレイ状に配列され、各サブ画素は、いずれも、メイン領域Mainとサブ領域Subに分けられる。一つの走査線Gnが、前記メイン領域Mainとサブ領域Subに電氣的に接続されると同時に、一つの走査線Gnは走査信号を前記メイン領域Mainとサブ領域Subに提供する。一つのデータ信号線Dataが、前記メイン領域Mainに電氣的に接続されるとともに、一つのデータ信号線Dataは、メインデータ信号電圧を前記メイン領域Mainに提供し、且つ前記データ信号線Dataは、直列接続された第一キャパシタC1と第二キャパシタC2によって、共通電極線Comに電氣的に接続される。一つの引き回し線Lが前記第一キャパシタC1と第二キャパシタC2の間から引き出され、且つ、一つの引き回し線Lは、前記サブ領域Subに電氣的に接続されるとともにサブデータ信号電圧を前記サブ領域Subに提供する。

30

【0027】

具体的には、液晶ディスプレイパネルの薄膜トランジスタアレイ基板は、第一金属層と、第二金属層と、酸化インジウムスズ(Indium Tin Oxide, ITO)画素電極とからなるため、前記第一キャパシタC1及び第二キャパシタC2は、第二金属層と第一金属層によって形成させることができ、また、ITO画素電極と第一金属層によって形成させることもできる。具体的には第一金属層と、第二金属層と、画素電極の構造及び位置は従来の技術であり、詳しく説明しない。前記第一キャパシタC1と、第二キャパシタC2のサイズ領域は、それぞれ、前記第一キャパシタC1と、第二キャパシタC2の面積によって決まる。

40

【0028】

前記メイン領域Main内には、第一薄膜トランジスタT1と、第一液晶キャパシタC1c1と、第一ストレージキャパシタCst1が含まれる。前記第一薄膜トランジスタT

50

1のゲート電極は走査線G_nに電氣的に接続され、ソース電極はデータ信号線Dataに電氣的に接続される。前記第一液晶キャパシタC_{1c1}と第一ストレージキャパシタC_{st1}は並列に連結された後、一端は第一薄膜トランジスタT₁のドレイン電極に電氣的に接続され、他端は定電圧に電氣的に接続される。

【0029】

前記サブ領域Sub内には、第二薄膜トランジスタT₂と、第二液晶キャパシタC_{1c2}と、第二ストレージキャパシタC_{st2}が含まれる。前記第二薄膜トランジスタT₂のゲート電極は走査線G_nに電氣的に接続され、ソース電極は引き回し線Lに電氣的に接続される。前記第二キャパシタC_{1c2}と第二ストレージキャパシタC_{st2}は並列に連結された後、一端は第二薄膜トランジスタT₂のドレイン電極に電氣的に接続され、他端は定電圧に電氣的に接続される。

10

【0030】

更には、前記メイン領域Mainとサブ領域Subはそれぞれマルチドメインを含む。例えば、前記メイン領域Mainとサブ領域Subはそれぞれ4個のドメインを含み、前記データ信号線Dataはメイン領域Main内の4個のドメインに向けてメインデータ信号電圧を提供し、前記引き回し線Lはサブ領域Sub内の4個のドメインに向けてサブデータ信号電圧を提供し、前記第一キャパシタC₁と第二キャパシタC₂の分圧作用により、前記メインデータ信号電圧とサブデータ信号電圧の関係は、

$$V_{sub} = (C_1 / (C_1 + C_2)) \times (V_{main} - V_{com}) + V_{com} \quad (1)$$

になる。

20

【0031】

その内、V_{sub}はサブデータ信号電圧を表し、V_{main}はメインデータ信号電圧を表し、C₁は第一キャパシタを表し、C₂は第二キャパシタを表し、V_{com}は共通電極電圧を表す。

【0032】

以上からわかるように、前記サブデータ信号電圧はメインデータ信号電圧と異なり、前記画素回路には一本のデータ信号線Dataを設けるだけで、サブ画素のメイン領域Mainとサブ領域Subに向けて異なるデータ信号電圧を入力させることができ、それにより、マルチドメイン表示を可能にし、VA方式の液晶ディスプレイの色ずれ問題を改善するとともに、データ信号線の本数とCOFの数を増やすことがないため、液晶ディスプレイパネルの製造コストを引き下げることができる。

30

【0033】

注意が必要なのは以下の点である。前記第一キャパシタC₁と、第二キャパシタC₂の大きさはそれぞれ前記第一キャパシタC₁と、第二キャパシタC₂の面積によって決まり、(1)式からわかるように、前記メインデータ信号電圧とサブデータ信号電圧の差は、即ち、メイン領域Mainとサブ領域Subのデータ信号電圧の差は、第一キャパシタC₁と第二キャパシタC₂の大きさによって影響され、第一キャパシタC₁と第二キャパシタC₂の面積が変わることによって、メイン領域Mainとサブ領域Subのデータ信号電圧の差が変わることができる。

【0034】

40

以上をまとめると、本発明による電気容量分圧式低い色ずれ画素回路は、一つのデータ信号線によって、サブ画素のメイン領域に電氣的に接続されるとともに、メインデータ信号電圧がサブ画素のメイン領域に提供され、前記データ信号線は直列接続された第一キャパシタと第二キャパシタを経由して共通電極線に電氣的に接続され、一つの引き回し線を設けて前記第一キャパシタと第二キャパシタの間から引き出すことにより、サブ画素のサブ領域に電氣的に接続されるとともに、サブデータ信号電圧がサブ画素のサブ領域に提供される。前記第一キャパシタと第二キャパシタの分圧作用により、前記サブデータ信号電圧はメインデータ信号電圧と異なるため、一本のデータ信号線を設けることによってサブ画素のメイン領域とサブ領域に異なるデータ信号電圧を入力することができ、それによりマルチドメイン表示を可能にし、VA方式液晶ディスプレイの色ずれ問題を改善するとと

50

もに、データ信号線の本数とC O F の数目を増加する必要がないため、液晶ディスプレイパネルの製造コストを引き下げることができる。

【 0 0 3 5 】

以上の内容に関し、本技術分野の一般的な技術者は、本発明の技術案と技術構想に基づいて、各種の相応する改良と修正を行うことができ、これらの改良と修正はいずれも本発明の特許請求の保護範囲と見なす。

【符号の説明】

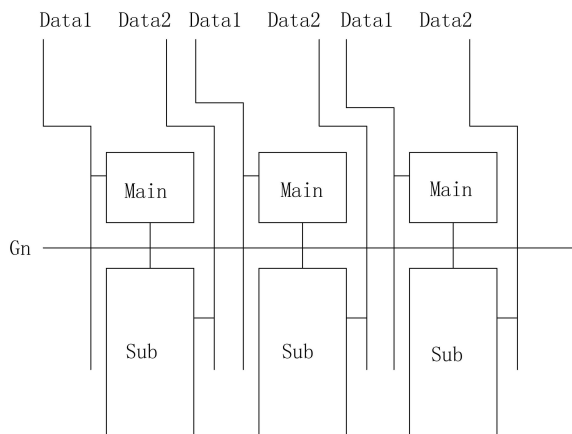
【 0 0 3 6 】

M a i n メイン領域
S u b サブ領域
G n 走査線
D a t a 1、D a t a 2 データ信号線
T 1 第一薄膜トランジスタ
C 1 c 1 第一液晶キャパシタ
C s t 1 第一ストレージキャパシタ
T 2 第二薄膜トランジスタ
C 1 c 2 第二液晶キャパシタ
C s t 2 第二ストレージキャパシタ

10

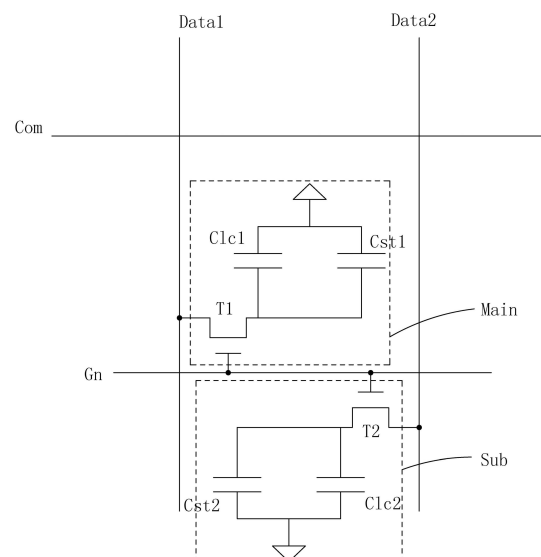
【 図 1 】

【図1】



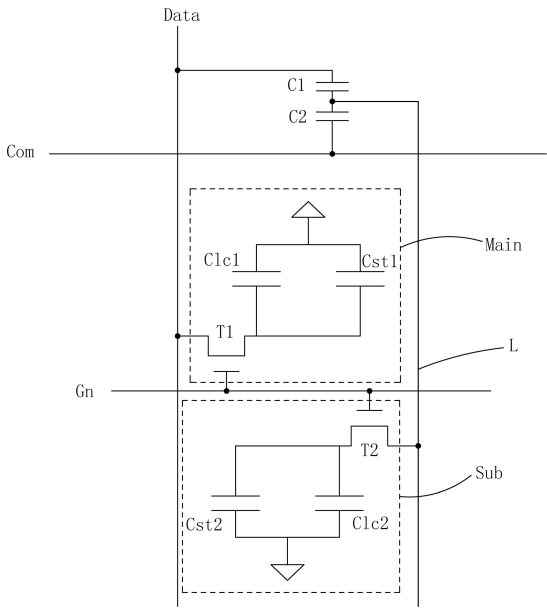
【 図 2 】

【図2】



【図3】

【図3】



フロントページの続き

(56)参考文献 中国特許出願公開第103744208(CN,A)
中国特許出願公開第103399439(CN,A)
特開平09-054341(JP,A)
特開2006-039290(JP,A)
米国特許出願公開第2008/0309600(US,A1)

(58)調査した分野(Int.Cl.,DB名)
G02F 1/136-1/1368
G02F 1/1343-1/1345
Japio-GPG/FX

专利名称(译)	电容分度型低色移像素电路		
公开(公告)号	JP6472066B2	公开(公告)日	2019-02-20
申请号	JP2017545378	申请日	2015-05-13
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
当前申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
[标]发明人	徐洪遠		
发明人	徐洪遠		
IPC分类号	G02F1/1368		
CPC分类号	G02F1/13306 G09G3/3607 G09G3/3648 G09G2300/0426 G09G2300/0447 G09G2300/0876 G02F1/133 G02F1/1362 G02F1/1368 G09G3/2003 G09G2320/0242		
FI分类号	G02F1/1368		
代理人(译)	铃木 征四郎		
优先权	201510129863.3 2015-03-23 CN		
其他公开文献	JP2018508043A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够解决VA型液晶显示器的色偏问题的电容分割型低色偏像素电路。 的数据信号线（数据）被电连接到主数据信号电压被提供给主要区域，其中，所述数据信号线串联连接的第一电容器的子像素的主区域（主），（C1）和电连接到通过第二电容器（C2）（COM）的公共电极线，通过从第一电容器和第二电容器引线（L）之间绘制设置，子电连接到像素的子区域（Sub），并且子数据信号电压被提供给子像素的子区域。通过用于将所述第一电容器和所述第二电容器的效果，对于不同的主数据信号电压的子数据信号电压，可通过提供一数据信号线至主区和子像素的子区域中输入不同的数据信号电压，从而实现多域显示。点域

(19) 日本国特許庁 (JP)	(12) 特 許 公 報 (B2)	(11) 特許番号 特許第6472066号 (P6472066)
(45) 発行日 平成31年2月20日 (2019. 2. 20)		(24) 登録日 平成31年2月1日 (2019. 2. 1)
(51) Int. Cl. G02F 1/1368 (2006.01)	F I G02F 1/1368	
請求項の数 7 (全 10 頁)		
(21) 出願番号 特願2017-545378 (P2017-545378)	(73) 特許権者 515203228 深▲せん▼市華星光電技術有限公司 中華人民共和國廣東省深▲せん▼市光明新 區塘明大道9-2號518132	
(86) (22) 出願日 平成27年5月13日 (2015. 5. 13)		
(65) 公表番号 特表2018-508043 (P2018-508043A)		
(43) 公表日 平成30年3月22日 (2018. 3. 22)		
(86) 国際出願番号 PCT/CN2015/078827	(74) 代理人 100143720 弁理士 米田 耕一郎	
(87) 国際公開番号 W02016/149995	(74) 代理人 100080252 弁理士 鈴木 征四郎	
(87) 国際公開日 平成28年9月29日 (2016. 9. 29)	(72) 発明者 徐洪遠 中華人民共和國廣東省深▲せん▼市光明新 區塘明大道9-2號518132	
審査請求日 平成28年8月25日 (2017. 8. 25)		
(31) 優先権主張番号 201510129863.3		
(32) 優先日 平成27年3月23日 (2015. 3. 23)		
(33) 優先権主張国 中国 (CN)	審査官 横井 直矢子	
最終頁に続く		
(54) 【発明の名称】 電気容量分圧式低色ずれ画素回路		