

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5922984号
(P5922984)

(45) 発行日 平成28年5月24日 (2016. 5. 24)

(24) 登録日 平成28年4月22日 (2016. 4. 22)

(51) Int. Cl.

F I

G O 2 F 1/133 (2006. 01)

G O 2 F 1/133 5 3 0

G O 2 F 1/1333 (2006. 01)

G O 2 F 1/1333

G O 2 F 1/1343 (2006. 01)

G O 2 F 1/1343

G O 9 G 3/36 (2006. 01)

G O 2 F 1/133 5 5 0

G O 9 G 3/20 (2006. 01)

G O 9 G 3/36

請求項の数 9 (全 13 頁) 最終頁に続く

(21) 出願番号 特願2012-105191 (P2012-105191)
 (22) 出願日 平成24年5月2日 (2012. 5. 2)
 (65) 公開番号 特開2013-231932 (P2013-231932A)
 (43) 公開日 平成25年11月14日 (2013. 11. 14)
 審査請求日 平成27年4月27日 (2015. 4. 27)

(73) 特許権者 502356528
 株式会社ジャパンディスプレイ
 東京都港区西新橋三丁目7番1号
 (74) 代理人 110000154
 特許業務法人はるか国際特許事務所
 (74) 代理人 100083552
 弁理士 秋田 収喜
 (74) 代理人 100103746
 弁理士 近野 恵一
 (72) 発明者 土井 宏治
 千葉県茂原市早野3300番地 株式会社
 ジャパンディスプレイイースト内
 (72) 発明者 早川 浩二
 千葉県茂原市早野3300番地 株式会社
 ジャパンディスプレイイースト内
 最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

第1基板と、

第2基板と、

前記第1基板と前記第2基板との間に挟持される液晶とを有する液晶表示パネルを備え、
 マトリクス状に配置された複数の画素を有する液晶表示装置であって、

前記第2基板は、タッチパネルの検出電極を有し、

前記各画素は、画素電極と対向電極とを有し、

前記対向電極は、複数のブロックに分割されており、

前記分割された各ブロックの対向電極は、連続する複数の表示ラインの各画素に対して
 共通に設けられており、

前記分割された各ブロックの対向電極は、前記タッチパネルの走査電極を兼用し、

前記分割された各ブロックの対向電極に対して、対向電圧とタッチパネル走査電圧を供給し、
 前記画素に駆動信号を供給する駆動回路を有し、

前記駆動回路は、1水平走査期間に前記画素に走査電圧を出力し、

Nを2以上の整数とするとき、前記駆動回路は、前記液晶表示パネルに画像を表示するための
 前記駆動信号が変動していない期間に、前記分割された各ブロックの対向電極に対して
 タッチパネル走査電圧をN個の水平走査期間連続して供給し、

前記N個の水平走査期間のそれぞれの期間に、タッチパネル走査電圧を前記分割された
 各ブロックの対向電極に対して供給するタイミングが、前記N個の水平走査期間毎にそれ

10

20

ぞれ異なっていることを特徴とする液晶表示装置。

【請求項 2】

第 1 基板と、

第 2 基板と、

前記第 1 基板と前記第 2 基板との間に挟持される液晶とを有する液晶表示パネルを備え、マトリクス状に配置された複数の画素を有する液晶表示装置であって、

前記第 2 基板は、タッチパネルの検出電極を有し、

前記各画素は、画素電極と対向電極とを有し、

前記対向電極は、複数のブロックに分割されており、

前記分割された各ブロックの対向電極は、連続する複数の表示ラインの各画素に対して共通に設けられており、

前記分割された各ブロックの対向電極は、前記タッチパネルの走査電極を兼用し、

前記分割された各ブロックの対向電極に対して、対向電圧とタッチパネル走査電圧を供給し、前記画素に駆動信号を供給する駆動回路を有し、

前記駆動回路は、1 水平走査期間に前記画素に走査電圧を出力し、

N を 2 以上の整数とするとき、前記駆動回路は、前記液晶表示パネルに画像を表示するための前記駆動信号が変動していない期間に、前記分割された各ブロックの対向電極に対してタッチパネル走査電圧を N 個の水平走査期間連続して供給し、

前記 N 個の水平走査期間のそれぞれの期間に、基準時点から、タッチパネル走査電圧を前記分割された各ブロックの対向電極に対して供給する時点までの期間が、前記 N 個の水平走査期間毎にそれぞれ異なっていることを特徴とする液晶表示装置。

【請求項 3】

第 1 基板と、

第 2 基板と、

前記第 1 基板と前記第 2 基板との間に挟持される液晶とを有する液晶表示パネルを備え、マトリクス状に配置された複数の画素を有する液晶表示装置であって、

前記第 2 基板は、タッチパネルの検出電極を有し、

前記各画素は、画素電極と対向電極とを有し、

前記対向電極は、複数のブロックに分割されており、

前記分割された各ブロックの対向電極は、連続する複数の表示ラインの各画素に対して共通に設けられており、

前記分割された各ブロックの対向電極は、前記タッチパネルの走査電極を兼用し、

前記分割された各ブロックの対向電極に対して、対向電圧とタッチパネル走査電圧を供給し、前記画素に駆動信号を供給する駆動回路を有し、

前記駆動回路は、1 水平走査期間に前記画素に走査電圧を出力し、

N を 2 以上の整数とするとき、前記駆動回路は、前記液晶表示パネルに画像を表示するための前記駆動信号が変動していない期間に、前記分割された各ブロックの対向電極に対してタッチパネル走査電圧を N 水平走査期間連続して供給し、

t_{txdly} を単位遅延時間、 t_{txwait} を所定の待ち時間、 n を 1 以上 N 以下の整数、 $deley = (n-1) \times t_{txdly}$ とするとき、前記駆動回路は、 n 番目の水平走査期間に、前記分割された各ブロックの対向電極に対してタッチパネル走査電圧を供給するとき、基準時点から ($t_{txwait} + deley$) 期間経過後に、タッチパネル走査電圧を供給することを特徴とする液晶表示装置。

【請求項 4】

前記第 1 基板は、前記各画素に前記走査電圧を入力する複数の走査線を有し、

前記基準時点は、前記走査電圧の立ち上がり時点、あるいは、前記走査電圧の立ち下がり時点であることを特徴とする請求項 2 または請求項 3 に記載の液晶表示装置。

【請求項 5】

前記駆動回路は、前記単位遅延時間 (t_{txdly}) が格納されるレジスタ A を有することを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 6】

t_{txmaxd} を最大遅延時間とするとき、遅延時間 $deley$ が、 t_{txmaxd} 以上となったときに、 $deley$ の遅延時間を、 $(deley - (n-1) \times t_{txdly})$ の遅延時間に置き換えることを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 7】

前記駆動回路は、前記最大遅延時間 (t_{txmaxd}) が格納されるレジスタ B を有することを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 8】

前記駆動回路は、シーケンサと、

前記シーケンサの制御の下に前記タッチパネル走査電圧を生成するタッチパネル走査電圧生成回路と、 10

前記シーケンサの制御の下に前記タッチパネル走査電圧生成回路から出力されるタッチパネル走査電圧を、所望の遅延時間だけ遅延させる遅延回路とを有することを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 9】

前記第 1 基板は、前記各画素に映像電圧を入力する複数の映像線と、

前記第 1 基板は、前記各画素に前記走査電圧を入力する複数の走査線とを有し、

前記液晶表示パネルに画像を表示するための前記駆動信号が変動していない期間は、前記映像線上の映像電圧の電圧遷移タイミング時点、あるいは、前記走査電圧の立ち上がり時点、あるいは、前記走査電圧の立ち下がり時点以外の期間であることを特徴とする請求項 1 または請求項 2 に記載の液晶表示装置。 20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係わり、特に、タッチパネルを内蔵したインセル方式の液晶表示装置に適用して有効な技術に関する。

【背景技術】

【0002】

表示画面に使用者の指またはペンなどを用いてタッチ操作（接触押圧操作、以下、単にタッチと称する）して情報を入力する装置（以下、タッチセンサ又はタッチパネルとも称する）を備えた表示装置は、PDA や携帯端末などのモバイル用電子機器、各種の家電製品、現金自動預け払い機（Automated Teller Machine）等に用いられている。 30

このようなタッチパネルとして、タッチされた部分の容量変化を検出する静電容量方式が知られている。

この静電容量方式タッチパネルとして、タッチパネル機能を液晶表示パネルに内蔵した、所謂、インセル方式のタッチパネルを有する液晶表示装置が知られている。

インセル方式のタッチパネルでは、タッチパネルの走査電極を、液晶表示パネルを構成第 1 基板（所謂、TFT 基板）上に形成される対向電極（コモン電極ともいう）を分割して使用している。 40

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2010 - 86038 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

通常のタッチパネルでは、タッチパネルが搭載される端末のノイズ源が、タッチ検出に与える影響を低減するため、タッチパネルの電極（走査電極、検出電極）を駆動する周波数の調整を行っている。 50

一方、タッチパネル機能を液晶表示パネルに内蔵した、インセル方式のタッチパネルにおいては、液晶表示パネルから生じるノイズの影響を避けるため、液晶表示パネルの同期信号を参照し、液晶表示パネルが駆動されていないタイミングを使用して、タッチパネルの走査を行っている。

このため、タッチパネルの駆動周波数は、液晶表示パネルの駆動周波数に依存したものとなり、自由に調整することができない。

本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、タッチパネル機能を内蔵した液晶表示装置において、タッチパネルの駆動周波数を、液晶表示パネルの駆動周波数に依存せず、自由に調整することが可能となる技術を提供することにある。

10

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかにする。

【課題を解決するための手段】

【0005】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

(1) 第1基板と、第2基板と、前記第1基板と前記第2基板との間に挟持される液晶とを有する液晶表示パネルを備え、マトリクス状に配置された複数の画素を有する液晶表示装置であって、前記第2基板は、タッチパネルの検出電極を有し、前記各画素は、画素電極と対向電極とを有し、前記対向電極は、複数のブロックに分割されており、前記分割された各ブロックの対向電極は、連続する複数の表示ラインの各画素に対して共通に設けられており、前記分割された各ブロックの対向電極は、前記タッチパネルの走査電極を兼用し、前記分割された各ブロックの対向電極に対して、対向電圧とタッチパネル走査電圧を供給する駆動回路を有し、 N を2以上の整数とすると、前記駆動回路は、前記液晶表示パネルに画像を表示するための駆動パルスが変動していない期間に、前記分割された各ブロックの対向電極に対してタッチパネル走査電圧を N 個の水平走査期間連続して供給し、前記 N 個の水平走査期間のそれぞれの期間に、前記分割された各ブロックの対向電極に対して供給されるタッチパネル走査電圧の駆動周波数が、前記 N 個の水平期間毎にそれぞれ異なっている。

20

【0006】

(2) 第1基板と、第2基板と、前記第1基板と前記第2基板との間に挟持される液晶とを有する液晶表示パネルを備え、マトリクス状に配置された複数の画素を有する液晶表示装置であって、前記第2基板は、タッチパネルの検出電極を有し、前記各画素は、画素電極と対向電極とを有し、前記対向電極は、複数のブロックに分割されており、前記分割された各ブロックの対向電極は、連続する複数の表示ラインの各画素に対して共通に設けられており、前記分割された各ブロックの対向電極は、前記タッチパネルの走査電極を兼用し、前記分割された各ブロックの対向電極に対して、対向電圧とタッチパネル走査電圧を供給する駆動回路を有し、 N を2以上の整数とすると、前記駆動回路は、前記液晶表示パネルに画像を表示するための駆動パルスが変動していない期間に、前記分割された各ブロックの対向電極に対してタッチパネル走査電圧を N 個の水平走査期間連続して供給し、前記 N 個の水平走査期間のそれぞれの期間に、タッチパネル走査電圧を前記分割された各ブロックの対向電極に対して供給するタイミングが、前記 N 個の水平期間毎にそれぞれ異なっている。

30

40

【0007】

(3) 第1基板と、第2基板と、前記第1基板と前記第2基板との間に挟持される液晶とを有する液晶表示パネルを備え、マトリクス状に配置された複数の画素を有する液晶表示装置であって、前記第2基板は、タッチパネルの検出電極を有し、前記各画素は、画素電極と対向電極とを有し、前記対向電極は、複数のブロックに分割されており、前記分割された各ブロックの対向電極は、連続する複数の表示ラインの各画素に対して共通に設けられており、前記分割された各ブロックの対向電極は、前記タッチパネルの走査電極を兼用

50

し、前記分割された各ブロックの対向電極に対して、対向電圧とタッチパネル走査電圧を供給する駆動回路を有し、 N を2以上の整数とすると、前記駆動回路は、前記液晶表示パネルに画像を表示するための駆動パルスが変動していない期間に、前記分割された各ブロックの対向電極に対してタッチパネル走査電圧を N 個の水平走査期間連続して供給し、前記 N 個の水平走査期間のそれぞれの期間に、基準時点から、タッチパネル走査電圧を前記分割された各ブロックの対向電極に対して供給する時点までの期間が、前記 N 個の水平期間毎にそれぞれ異なっている。

【0008】

(4) 第1基板と、第2基板と、前記第1基板と前記第2基板との間に挟持される液晶とを有する液晶表示パネルを備え、マトリクス状に配置された複数の画素を有する液晶表示装置であって、前記第2基板は、タッチパネルの検出電極を有し、前記各画素は、画素電極と対向電極とを有し、前記対向電極は、複数のブロックに分割されており、前記分割された各ブロックの対向電極は、連続する複数の表示ラインの各画素に対して共通に設けられており、前記分割された各ブロックの対向電極は、前記タッチパネルの走査電極を兼用し、前記分割された各ブロックの対向電極に対して、対向電圧とタッチパネル走査電圧を供給する駆動回路を有し、 N を2以上の整数とすると、前記駆動回路は、前記液晶表示パネルに画像を表示するための駆動パルスが変動していない期間に、前記分割された各ブロックの対向電極に対してタッチパネル走査電圧を N 水平走査期間連続して供給し、 t_{txdly} を単位遅延時間、 t_{txwait} を所定の待ち時間、 n を1以上 N 以下の整数、 $deley = (n-1) \times t_{txdly}$ とすると、前記駆動回路は、 n 番目の水平走査期間に、前記分割された各ブロックの対向電極に対してタッチパネル走査電圧を供給するとき、基準時点から $(t_{txwait} + deley)$ 期間経過後に、タッチパネル走査電圧を供給する。

【0009】

(5) (3) または (4) において、前記第1基板は、前記各画素に走査電圧を入力する複数の走査線を有し、前記基準時点は、前記走査電圧の立ち上がり時点、あるいは、前記走査電圧の立ち下がり時点である。

(6) (4) において、 t_{txmaxd} を最大遅延時間とすると、遅延時間 $deley$ が、 t_{txmaxd} 以上となったときに、 $deley$ の遅延時間を、 $(deley - (n-1) \times t_{txdly})$ の遅延時間に置き換える。

(7) (1) ないし (4) の何れかにおいて、前記第1基板は、前記各画素に映像電圧を入力する複数の映像線と、前記第1基板は、前記各画素に走査電圧を入力する複数の走査線とを有し、前記液晶表示パネルに画像を表示するための駆動パルスが変動していない期間は、前記映像線上の映像電圧の電圧遷移タイミング時点、あるいは、前記走査電圧の立ち上がり時点、あるいは、前記走査電圧の立ち下がり時点以外の期間である。

【発明の効果】

【0010】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

本発明のタッチパネル機能を内蔵した液晶表示装置によれば、タッチパネルの駆動周波数を、液晶表示パネルの駆動周波数に依存せず、自由に調整することが可能となる。

【図面の簡単な説明】

【0011】

【図1】タッチパネル内蔵液晶表示装置の概略構成を示す分解斜視図である。

【図2】図1に示すタッチパネル内蔵液晶表示装置における、対向電極と検出電極を説明する図である。

【図3】図1に示すタッチパネル内蔵液晶表示装置の表示部の断面の一部を拡大して示す概略断面図である。

【図4】本発明の実施例のタッチパネルの全体概略構成を示すブロック図である。

【図5】本発明の実施例のタッチパネルの検出原理を説明するための図である。

【図6】本発明の実施例のタッチパネルのタッチ検出動作のタイミング図である。

【図 7】タッチパネル内蔵液晶表示装置における、タッチパネル検出時と、画素書込み時のタイミングを説明するための図である。

【図 8】本発明の実施例の液晶表示装置における、液晶表示パネル駆動およびセンサ電極駆動のタイミング図である。

【図 9】本発明の実施例のレジスタ 1051 とレジスタ 1052 の仕様を示す図である。

【図 10】本発明の実施例のタッチパネル走査タイミングを示す図である。

【発明を実施するための形態】

【0012】

以下、図面を参照して本発明の実施例を詳細に説明する。

なお、実施例を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。また、以下の実施例は、本発明の特許請求の範囲の解釈を限定するためのものではない。

図 1 は、液晶表示パネルの内部にタッチパネルを内蔵したタッチパネル内蔵液晶表示装置の概略構成を示す分解斜視図である。

図 1 において、2 は第 1 基板（以下、TFT 基板という）、3 は第 2 基板（以下、CF 基板という）と、21 は対向電極（共通電極ともいう）、5 は液晶ドライバ IC、MFP C はメインフレキシブル配線基板、40 はフロントウィンドウ、53 は接続用フレキシブル配線基板である。

図 1 に示す液晶表示装置では、CF 基板 3 上の裏面側透明導電膜（CD）を、帯状のパターンに分割して、タッチパネルの検出電極 31 とし、TFT 基板 2 の内部に形成される対向電極 21 を帯状のパターンに分割、即ち、複数のブロックに分割して、タッチパネルの走査電極として兼用することにより、通常のタッチパネルで使用されるタッチパネル基板を削減している。また、図 1 に示す液晶表示装置では、タッチパネル駆動用の回路が、液晶ドライバ IC 5 の内部に設けられる。

【0013】

次に、図 2 を用いて、図 1 に示す液晶表示装置の対向電極 21 と検出電極 31 について説明する。

前述したように、対向電極 21 は TFT 基板 2 上に設けられているが、複数本の（例えば 32 本程度）対向電極 21 が両端で共通に接続され、対向電極信号線 22 と接続されている。

図 2 に示す液晶表示装置では、束状の対向電極 21 が走査電極（Tx）を兼用し、また、検出電極 31 が検出電極（Rx）を構成する。

したがって、対向電極信号には、画像表示に用いられる対向電圧と、タッチ位置の検出に用いられるタッチパネル走査電圧とが含まれる。タッチパネル走査電圧が対向電極 21 に印加されると、対向電極 21 と一定の間隔を持って配置され容量を構成する検出電極 31 に検出信号が生じる。この検出信号は検出電極用端子 36 を介して外部に取り出される。

なお、検出電極 31 の両側にはダミー電極 33 が形成されている。検出電極 31 は一方の端部でダミー電極 33 側に向かい広がり T 字状の検出電極用端子 36 を形成している。また、TFT 基板 2 には対向電極信号線 22 以外にも駆動回路用入力端子 25 のような様々な配線、端子等が形成される。

【0014】

図 1 に示す液晶表示装置における、表示部の断面の一部を拡大した概略断面図を図 3 に示す。

図 3 に示すように TFT 基板 2 には画素部 200 が設けられており、対向電極 21 は画素の一部として画像表示に用いられる。また、TFT 基板 2 とカラーフィルタ基板 3 との間には液晶組成物 4 が挟持されている。カラーフィルタ基板 3 に設けられた検出電極 31 と TFT 基板に設けられた対向電極 21 とは容量を形成しており、対向電極 21 に駆動信号が印加されると検出電極 31 の電圧が変化する。

この時、図 3 に示すように、フロントウィンドウ 40 を介して指 502 等の導電体が近

10

20

30

40

50

接または接触すると、容量に変化が生じ検出電極 3 1 に生じる電圧に、近接・接触が無い場合に比較して変化が生じる。

このように、液晶表示パネルに形成した対向電極 2 1 と検出電極 3 1 との間に生じる容量の変化を検出することで、液晶表示パネルにタッチパネルの機能を備えることが可能となる。

【0015】

図 4 は、本発明の実施例のタッチパネルの全体概略構成を示すブロック図である。

図 4 において、101 は LCD ドライバ、102 はシーケンサ、103 はタッチパネル走査電圧生成回路、104 は遅延回路、106 はデコード回路、107 はタッチパネル、108 は検出回路、1051、1052 はレジスタである。

10

タッチパネル 107 には、ユーザのタッチを検出するためのセンサ端子である電極パターン (Tx1 ~ Tx5 の走査電極、Rx1 ~ Rx5 の検出電極) が形成されている。

本実施例は、タッチパネル機能を液晶表示パネルに内蔵した、インセル方式のタッチパネルであるため、図 2 に示す束状の対向電極 2 1 が走査電極 (Tx) を兼用し、また、検出電極 3 1 が検出電極 (Rx) を構成する。

LCD ドライバ 101 は、液晶表示パネルに画像を表示するための同期信号 (垂直同期信号 (Vsync) 及び水平同期信号 (Hsync)) をシーケンサ 102 へ送出する。

シーケンサ 102 は、タッチパネル走査電圧生成回路 103、遅延回路 104、デコード回路 106、及び検出回路 108 を制御して、タッチ検出動作のタイミングを制御する。

20

タッチパネル走査電圧生成回路 103 は、Tx1 ~ Tx5 の走査電極を駆動するためのタッチパネル走査電圧 (Vstc) を生成して出力する。

【0016】

遅延回路 104 は、タッチパネル走査電圧生成回路 103 から入力されたタッチパネル走査電圧 (Vstc) を、シーケンサ 102 から指示された遅延量だけ遅延させる。シーケンサ 102 は、レジスタ (1051, 1052) に格納されたパラメータに基づき、遅延量を決定する。

レジスタ 1051 は、単位遅延時間を格納するレジスタであり、レジスタ 1052 は、最大遅延時間を格納するレジスタである。レジスタ 1051 に格納される単位遅延時間は、タッチパネル走査電圧 (Vstc) を遅延させる単位時間であり、タッチパネル走査電圧 (Vstc) の駆動周期を決定するパラメータとなる。

30

レジスタ 1052 に格納される最大遅延時間は、タッチパネル走査電圧 (Vstc) を遅延させる最大時間であり、タッチパネル走査電圧 (Vstc) のタイミングを変動させる許容範囲を規定するパラメータとなる。

デコード回路 106 は、シーケンサ 102 から入力される選択信号に基づいて、タッチパネル走査電圧 (Vstc) を、Tx1 ~ Tx5 の走査電極の中 1 つの走査電極へ出力するアナログスイッチ (デマルチプレクサ) である。

検出回路 108 は、Tx1 ~ Tx5 の走査電極の中で、タッチパネル走査電圧 (Vstc) が供給されている 1 つの走査電極と、Rx1 ~ Rx5 の各検出電極との交点における電極間容量 (相互容量) を検出する。

40

【0017】

図 5 は、本発明の実施例のタッチパネルの検出原理を説明するための図である。

図 6 は、本発明の実施例のタッチパネルのタッチ検出動作のタイミング図である。

シーケンサ 102 は、タッチパネル走査電圧生成回路 103 等を制御し、垂直同期信号 (Vsync) 及び水平同期信号 (Hsync) に同期しながら、Tx1 ~ Tx5 の走査電極へ順次タッチパネル走査電圧 (Vstc) を供給する。ここで、図 5、図 6 に示すように、各走査電極には、タッチパネル走査電圧 (Vstc) が複数回 (図 6 では 8 回) 供給される。

図 6 に示すように、検出回路 108 は、Rx1 ~ Rx5 の各検出電極に生じる検出電圧を積算し (図 6 では負方向への積算)、到達した電圧値 (Va, Vb) を記録する。

50

走査電極 (Tx) と検出電極 (Rx) との交点付近を、指 (導体) がタッチしている場合、指へも電流が流れるため、積算結果の電圧値に変化が生じる。

例えば、図 6 では、送信電極 (Tx1) と検出電極 (RxN) との交点付近に指が存在しないため (図 6 の NA に示すタッチ無しの状態)、検出電圧を積算した電圧は、非タッチレベル (LA) となる。

これに対して、送信電極 (Tx2) と検出電極 (RxN) との交点付近には指が存在するため (図 6 の NB に示すタッチ有りの状態)、指へも電流が流れ、検出電圧を積算した電圧は、非タッチレベル (LA) よりも高電位の電圧となる。この変化量 (タッチ信号) によりタッチ位置を検出することができる。

【0018】

10

図 7 は、タッチパネル内蔵液晶表示装置における、タッチパネル検出時と、画素書込み時のタイミングを説明するための図である。なお、図 7 において、T3 は帰線期間、VSYNC は垂直同期信号、HSYNC は水平同期信号である。

図 7 の A は、1 フレームの画素書込み期間 (T4) に、1 番目の表示ラインから 1280 表示ラインまでの画素書込みタイミングを示し、図 7 の B が、20 ブロックに分割された各ブロックの対向電極 (CT1 ~ CT20) におけるタッチパネル検出タイミングを示す。

図 7 に示すように、任意の表示ラインの対向電極を走査電極 (Tx) として機能させ、タッチパネル検出時のスキャン動作は、画素書き込みを行うゲートスキャンとは異なる箇所で行う。

20

図 7 で説明したように、ゲートスキャンと、タッチパネル走査は異なる表示ラインで実施しているが、映像線と対向電極 (CT) との間、および、走査線と対向電極 (CT) との間には寄生容量があるため、映像線上の電圧 (VDL) の変動、あるいは、走査電圧 (VGL) の立ち上がり、あるいは、立ち下り時に生じるノイズにより、タッチパネル検出時の検出感度が低下する。

そこで、本実施例では、タッチ位置検出動作は、映像線上の電圧 (VDL) の変動、あるいは、走査電圧 (VGL) の立ち上がり、あるいは、立ち下りがない期間に実行される。

【0019】

30

図 8 は、本発明の実施例の液晶表示装置における、液晶表示パネル駆動およびセンサ電極駆動のタイミング図である。

図 8 において、VGL は走査線上の走査電圧、VDL は映像線上の映像電圧、Vcom は対向電極に供給される対向電圧 (コモン電圧ともいう)、Vstc はタッチパネル走査電圧、1H は 1 水平走査期間、Tx s は、タッチパネル走査開始待ち期間である。

本実施例の液晶表示装置は、交流化駆動法として、ドット反転を採用しているため、対向電圧は、一定の電位の Vcom の電圧である。

タッチパネル機能を液晶表示パネルに内蔵した、インセル方式のタッチパネルでは、図 2 に示す束状の対向電極 21 を、タッチ検出用の送信電極 (Tx) としても動作させるため、液晶表示パネルの表示動作 (図 8 の A) と、タッチ位置検出動作 (図 8 の B) とは完全に時分割し、同期制御する必要がある。

40

前述したように、本実施例では、タッチ位置検出動作は、映像線上の電圧 (VDL) の変動、あるいは、走査電圧 (VGL) の立ち上がり、あるいは、立ち下りがない期間に実行 (図 8 の TA の期間、あるいは、TB の期間) に実行される。

【0020】

図 9 は、本発明の実施例のレジスタ 1051 とレジスタ 1052 の仕様を示す図である。

図 9 に示すレジスタ名が、「TCP_TXDLY」のレジスタが、図 4 に示すレジスタ 1051 であり、パラメータは「単位遅延時間 (t_txdlly)」で、単位遅延時間が、0.286 us 刻みで 0 ~ 18.0 us まで設定される。

また、図 9 に示す「TCP_TXMAXD」のレジスタが、図 4 に示すレジスタ 1052 であり、

50

パラメータは「最大遅延時間 (t_{txmaxd})」で、最大遅延時間が、 $0.286 \mu s$ 刻みで $0 \sim 18.0 \mu s$ まで設定される。但し、 $t_{txdly} < t_{txmaxd}$ の条件を満たす必要がある。

図 10 は、本発明の実施例のタッチパネル走査タイミングを示す図である。なお、図 10 において、 $1H$ は 1 水平走査期間、 $T \times H$ はタッチパネル走査期間である。

本実施例では、同じ走査電極 (Tx) に、タッチパネル走査電圧 ($Vstc$) を複数の水平走査期間に亘って複数回 (例えば、32 回) に供給する際に、1 水平走査期間毎に、タッチパネル走査電圧 ($Vstc$) を走査電極 (Tx) に供給するタイミングを、レジスタ 1051 に格納された単位遅延時間ずつ遅らせる。但し、レジスタ 1052 に格納される最大遅延時間を超えないものとする。

10

【0021】

本実施例では、図 10 に示すように、1 番目の水平走査期間では、タッチパネル走査電圧 ($Vstc$) を走査電極 (Tx) に供給するタイミングは、水平同期信号 ($Hsync$) の立ち上がり時点から所定の待ち時間 (t_{txwait}) 経過後の時点であるが、2 番目の水平走査期間では、タッチパネル走査電圧 ($Vstc$) を走査電極 (Tx) に供給するタイミングは、水平同期信号 ($Hsync$) の立ち上がり時点から所定の待ち時間 (t_{txwait}) に単位遅延時間 (t_{txdly}) を加算した期間経過後の時点 ($t_{txwait} + t_{txdly}$) となり、 n ($0 \leq n \leq 31$) 番目の水平走査期間では、タッチパネル走査電圧 ($Vstc$) を走査電極 (Tx) に供給するタイミングは、水平同期信号 ($Hsync$) の立ち上がり時点から所定の待ち時間 (t_{txwait}) に $n \times$ 単位遅延時間 ($n \times t_{txdly}$) を加算した期間経

20

このように、本実施例において、同じ走査電極 (Tx) に、タッチパネル走査電圧 ($Vstc$) を複数の水平走査期間に亘って複数回 (例えば、32 回) に供給する際に、 n ($0 \leq n \leq 31$) 番目の水平走査期間に、タッチパネル走査電圧 ($Vstc$) を走査電極 (Tx) に供給するタイミングは、($t_{txwait} + deley$; $deley = n \times t_{txdly}$) で表される。そして、($n \times t_{txdly}$) が、最大遅延時間 (t_{txmaxd}) 以上 ($n \times t_{txdly} \geq t_{txmaxd}$) となった場合は、($deley = deley - n \times t_{txdly}$) とされる。

【0022】

以下、本実施例のレジスタ (TPC_TXDLY) 1051 とレジスタ (TPC_TXMAXD) 1052 の設定例について説明する。

30

タッチパネル走査期間 ($T \times H$) $>$ 1 水平走査期間 ($1H$) の場合

[例 1]

レジスタ (TPC_TXDLY) = 1, レジスタ (TPC_TXMAXD) = 5

Delay 数 = 0, 1, 2, 3, 4, 0, 1, ...

[例 2]

レジスタ (TPC_TXDLY) = 2, レジスタ (TPC_TXMAXD) = 5

Delay 数 = 0, 2, 4, 1, 3, 0, 2, ...

タッチパネル走査期間 ($T \times H$) $<$ 1 水平走査期間 ($1H$) の場合

[例 3]

レジスタ (TPC_TXDLY) = 9, レジスタ (TPC_TXMAXD) = 10

Delay 数 = 0, 9, 8, 7, 6, 5, 4, 3, 2, 1, 0, 9, ...

40

以上、本発明者によってなされた発明を、前記実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【符号の説明】

【0023】

2 第 1 基板

3 第 2 基板

4 液晶組成物

5 液晶ドライバ IC

50

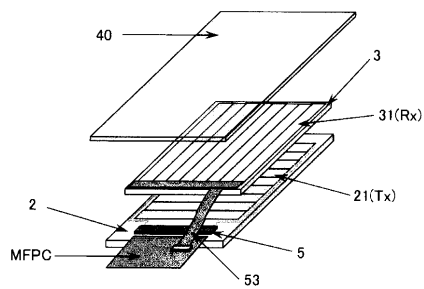
- 2 1 対向電極
- 2 2 対向電極信号線
- 2 5 駆動回路用入力端子
- 3 1 検出電極
- 3 3 ダミー電極
- 3 6 検出電極用端子
- 4 0 フロントウィンドウ（又は、保護フィルム）
- 5 3 接続用フレキシブル配線基板
- 1 0 1 L C Dドライバ
- 1 0 2 シーケンサ
- 1 0 3 タッチパネル走査電圧生成回路
- 1 0 4 遅延回路
- 1 0 6 デコーダ回路
- 1 0 7 タッチパネル
- 1 0 8 検出回路
- 1 0 5 1 , 1 0 5 2 レジスタ
- 2 0 0 画素部
- 5 0 2 指
- T x タッチパネルの走査電極
- R x タッチパネルの検出電極
- M F P C メインフレキシブル配線基板

10

20

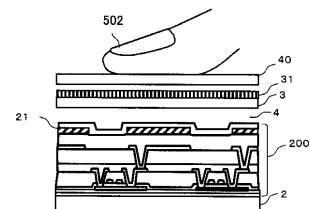
【図 1】

図1



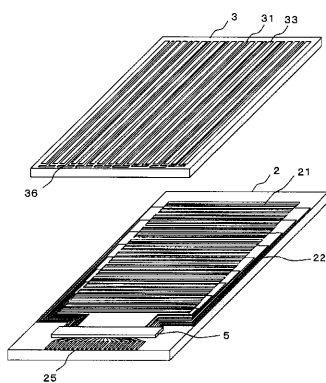
【図 3】

図3



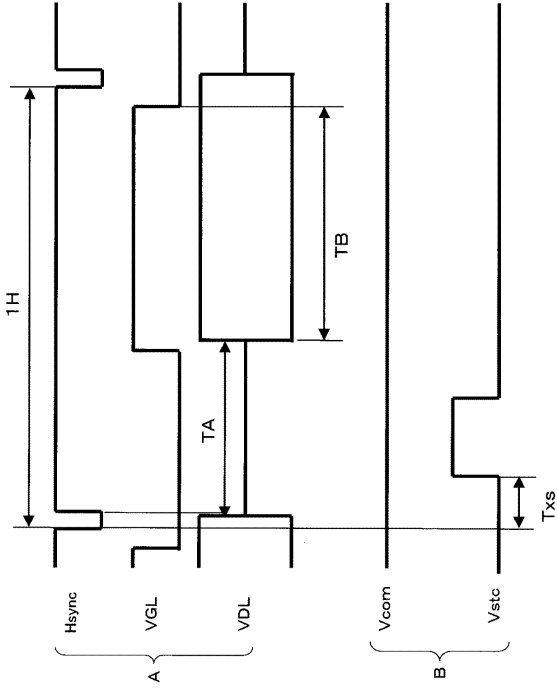
【図 2】

図2



【 図 8 】

図8



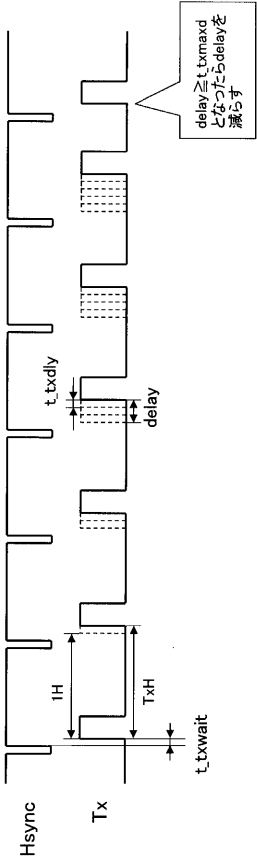
【 図 9 】

図9

レジスタ名	パラメータ	値の範囲／刻み
TPC_TXDLY[5:0]	t_txdly	0 ~ 18.00us (0.286us刻み)
TPC_TXMAXD[5:0]	t_txmaxd	0 ~ 18.00us (0.286us刻み) ただし t_txdly < t_txmaxd

【 図 10 】

図10



フロントページの続き

(51) Int.Cl.

F I

G 0 9 F	9/00	(2006.01)	G 0 9 G	3/20	6 9 1 D
G 0 6 F	3/044	(2006.01)	G 0 9 G	3/20	6 3 3 L
G 0 6 F	3/041	(2006.01)	G 0 9 G	3/20	6 2 1 E
			G 0 9 G	3/20	6 1 1 F
			G 0 9 G	3/20	6 2 1 A
			G 0 9 G	3/20	6 2 4 E
			G 0 9 G	3/20	6 2 2 D
			G 0 9 G	3/20	6 1 1 C
			G 0 9 G	3/20	6 8 0 H
			G 0 9 G	3/20	6 2 1 M
			G 0 9 G	3/20	6 8 0 G
			G 0 9 F	9/00	3 6 6 A
			G 0 6 F	3/044	1 2 0
			G 0 6 F	3/041	5 1 0
			G 0 6 F	3/041	4 1 0
			G 0 6 F	3/041	5 1 2

審査官 小林 俊久

(56) 参考文献 特開 2 0 1 1 - 2 3 3 0 1 9 (J P , A)

特開 2 0 0 9 - 2 5 8 1 8 2 (J P , A)

特開平 0 4 - 3 7 1 9 1 6 (J P , A)

(58) 調査した分野 (Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 3

G 0 6 F 3 / 0 4 1

专利名称(译)	液晶表示装置		
公开(公告)号	JP5922984B2	公开(公告)日	2016-05-24
申请号	JP2012105191	申请日	2012-05-02
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
当前申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	土井宏治 早川浩二		
发明人	土井 宏治 早川 浩二		
IPC分类号	G02F1/133 G02F1/1333 G02F1/1343 G09G3/36 G09G3/20 G09F9/00 G06F3/044 G06F3/041		
CPC分类号	G02F1/13338 G06F3/0412 G06F3/04166 G06F3/0446 G09G3/3655 G06F3/041 G09G3/36 G06F3/0416 G06F3/044 G09G3/3674 G09G2300/0404		
FI分类号	G02F1/133.530 G02F1/1333 G02F1/1343 G02F1/133.550 G09G3/36 G09G3/20.691.D G09G3/20.633.L G09G3/20.621.E G09G3/20.611.F G09G3/20.621.A G09G3/20.624.E G09G3/20.622.D G09G3/20.611.C G09G3/20.680.H G09G3/20.621.M G09G3/20.680.G G09F9/00.366.A G06F3/044.120 G06F3/041.510 G06F3/041.410 G06F3/041.512 G06F3/041.320.B G06F3/041.330.D G06F3/041.380.H G06F3/041.412 G06F3/044.E G06F3/044.128		
F-TERM分类号	2H092/GA13 2H092/GA50 2H092/GA60 2H092/JA24 2H092/JB14 2H092/JB46 2H092/NA25 2H092/PA06 2H189/AA14 2H189/CA35 2H189/HA16 2H189/LA28 2H189/LA31 2H193/ZA04 2H193/ZB02 2H193/ZB03 2H193/ZB06 2H193/ZC13 2H193/ZF21 2H193/ZF31 2H193/ZF59 2H193/ZJ02 5B068/AA22 5B068/BB08 5B068/BC13 5B068/BE04 5B087/AA02 5B087/AA09 5B087/BC26 5B087/CC39 5B087/DJ05 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC22 5C006/AC25 5C006/AC27 5C006/AF13 5C006/AF42 5C006/AF51 5C006/AF52 5C006/AF64 5C006/AF71 5C006/AF78 5C006/BB16 5C006/BB27 5C006/BC02 5C006/BC03 5C006/BC22 5C006/BF07 5C006/BF24 5C006/BF38 5C006/BF42 5C006/EB05 5C006/EC05 5C006/FA16 5C006/FA31 5C080/AA10 5C080/BB06 5C080/CC03 5C080/DD09 5C080/DD12 5C080/DD13 5C080/DD25 5C080/EE29 5C080/FF11 5C080/FF13 5C080/GG06 5C080/GG11 5C080/JJ02 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK30 5G435/AA16 5G435/AA17 5G435/BB12 5G435/CC09		
其他公开文献	JP2013231932A5 JP2013231932A		
外部链接	Espacenet		

摘要(译)

在液晶显示装置中，第二基板具有触摸板的检测电极，每个像素具有像素电极和分成多个块的对电极。各个块的对电极共同设置用于多个连续显示线的各个像素，各个块的对电极，触摸板的双扫描电极，以及施加反电压和触摸板扫描电压的驱动电路。提供了相应块的对电极。驱动电路多次将触摸面板扫描电压依次施加到各个块的对电极，而不改变用于在液晶显示面板上显示图像的驱动脉冲，以及各个触摸面板扫描电压的驱动频率彼此不同。

(21) 出願番号	特願2012-105191 (P2012-105191)	(73) 特許権者	502356528
(22) 出願日	平成24年5月2日 (2012.5.2)		株式会社ジャパンディスプレイ
(65) 公開番号	特開2013-231932 (P2013-231932A)		東京都港区西新橋三丁目7番1号
(43) 公開日	平成25年11月14日 (2013.11.14)	(74) 代理人	110000154
審査請求日	平成27年4月27日 (2015.4.27)		特許業務法人はるか国際特許事務所
		(74) 代理人	100083652
			弁理士 秋田 収喜
		(74) 代理人	100103746
			弁理士 近野 恵一
		(72) 発明者	土井 宏治
			千葉県茂原市早野3300番地 株式会社
			ジャパンディスプレイイースト内
		(72) 発明者	早川 浩二
			千葉県茂原市早野3300番地 株式会社
			ジャパンディスプレイイースト内
			最終頁に続く