

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5579842号
(P5579842)

(45) 発行日 平成26年8月27日 (2014. 8. 27)

(24) 登録日 平成26年7月18日 (2014. 7. 18)

(51) Int. Cl.

F I

G O 2 F 1/1345 (2006. 01)

G O 2 F 1/1345

G O 2 F 1/1368 (2006. 01)

G O 2 F 1/1368

G O 9 G 3/36 (2006. 01)

G O 9 G 3/36

G O 9 G 3/20 (2006. 01)

G O 9 G 3/20 6 7 O A

G O 9 G 3/20 6 7 O Q

請求項の数 13 (全 21 頁)

(21) 出願番号 特願2012-518446 (P2012-518446)
 (86) (22) 出願日 平成23年6月2日 (2011. 6. 2)
 (86) 国際出願番号 PCT/JP2011/062671
 (87) 国際公開番号 W02011/152483
 (87) 国際公開日 平成23年12月8日 (2011. 12. 8)
 審査請求日 平成24年12月12日 (2012. 12. 12)
 (31) 優先権主張番号 特願2010-127297 (P2010-127297)
 (32) 優先日 平成22年6月2日 (2010. 6. 2)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町2番2号
 (74) 代理人 100101683
 弁理士 奥田 誠司
 (74) 代理人 100155000
 弁理士 喜多 修市
 (74) 代理人 100139930
 弁理士 山下 亮司
 (74) 代理人 100125922
 弁理士 三宅 章子
 (72) 発明者 正楽 明大
 大阪府大阪市阿倍野区長池町2番2号
 シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置および表示欠陥修正方法

(57) 【特許請求の範囲】

【請求項 1】

複数の行および複数の列を含むマトリクス状に配列された複数の画素を有し、 n (n は 4 以上の偶数) 個の画素がカラー表示画素を構成する液晶表示装置であって、

行方向に延びる複数の走査線および列方向に延びる複数の信号線を有するアクティブマトリクス基板と、

前記複数の信号線のそれぞれに、正極性または負極性の階調電圧を表示信号として供給する信号線駆動回路と、を備え、

前記カラー表示画素内で、前記 n 個の画素は p 行 q 列 (p は 1 以上の整数、 q は n 以下の偶数) に配列されており、

前記複数の信号線は、他の信号線に交差しない第 1 のタイプの信号線と、隣接する信号線に表示領域外で絶縁膜を介して交差する第 2 のタイプの信号線とを含み、

前記アクティブマトリクス基板は、前記第 2 のタイプの信号線が隣接する信号線に交差している交差領域の近傍に、信号線同士が短絡した経路に代えて前記交差領域を迂回する経路を形成するための修正用配線であって、前記複数の信号線とは電氣的に分離され、浮動電位にある修正用配線をさらに有し、

前記修正用配線は、基板面法線方向から見たときに、前記第 2 のタイプの信号線に部分的に重なるように設けられており、

前記修正用配線は、前記複数の走査線の表示領域内に位置する部分と同一の導電膜から形成されているか、または、前記複数の信号線の表示領域内に位置する部分と同一の導電

膜から形成されている液晶表示装置。

【請求項 2】

前記アクティブマトリクス基板は、前記修正用配線を指し示すマーカをさらに有する請求項 1 に記載の液晶表示装置。

【請求項 3】

前記アクティブマトリクス基板は、前記複数の画素のそれぞれに設けられた薄膜トランジスタを含み、

前記マーカは、前記複数の走査線の表示領域内に位置する部分と同一の導電膜から形成されているか、前記複数の信号線の表示領域内に位置する部分と同一の導電膜から形成されているか、または、前記薄膜トランジスタの半導体層と同一の半導体膜から形成されている請求項 2 に記載の液晶表示装置。

10

【請求項 4】

行方向に沿って隣接する任意の 2 個のカラー表示画素のうち一方のカラー表示画素を構成する n 個の画素のそれぞれは、前記第 1 のタイプの信号線を介して階調電圧を供給され、他方のカラー表示画素を構成する n 個の画素のそれぞれは、前記第 2 のタイプの信号線を介して階調電圧を供給される請求項 1 から 3 のいずれかに記載の液晶表示装置。

【請求項 5】

前記複数の画素は、行方向に沿って前記カラー表示画素を構成する前記 n 個の画素のうちの q 個の画素が同じ順で繰り返し並びように配列されている請求項 1 から 4 のいずれかに記載の液晶表示装置。

20

【請求項 6】

前記信号線駆動回路は、行方向に沿って並び複数の出力端子を有し、

前記複数の出力端子のうちの互いに隣接する任意の 2 個の出力端子は、互いに逆の極性の階調電圧を出力する請求項 1 から 5 のいずれかに記載の液晶表示装置。

【請求項 7】

行方向に沿って隣接する任意の 2 個のカラー表示画素において、同じ色を表示する画素には、互いに逆の極性の階調電圧が対応する信号線を介して供給される請求項 1 から 6 のいずれかに記載の液晶表示装置。

【請求項 8】

前記カラー表示画素内で、行方向に沿って互いに隣接する任意の 2 個の画素には、互いに逆の極性の階調電圧が対応する信号線を介して供給される請求項 1 から 7 のいずれかに記載の液晶表示装置。

30

【請求項 9】

前記カラー表示画素を構成する前記 n 個の画素は、互いに異なる色を表示する請求項 1 から 8 のいずれかに記載の液晶表示装置。

【請求項 10】

前記カラー表示画素を構成する前記 n 個の画素は、赤を表示する赤画素、緑を表示する緑画素、青を表示する青画素および黄を表示する黄画素を含む請求項 1 から 9 のいずれかに記載の液晶表示装置。

【請求項 11】

請求項 1 から 10 のいずれかに記載の液晶表示装置の表示欠陥を修正する表示欠陥修正方法であって、

40

前記複数の信号線のうちから、隣接する信号線と前記交差領域で短絡している前記第 2 のタイプの信号線を特定する工程 (A) と、

前記特定された第 2 のタイプの信号線に供給される表示信号が前記交差領域を迂回するように、前記修正用配線を用いて迂回経路を形成する工程 (B) と、を包含する表示欠陥修正方法。

【請求項 12】

前記工程 (B) は、

前記特定された第 2 のタイプの信号線を、前記交差領域よりも上流側と下流側とで切断

50

する工程（Ｂ１）と、

前記特定された第２のタイプの信号線の一部と前記修正用配線の一端部とを接続し、前記特定された第２のタイプの信号線の他の一部と前記修正用配線の他端部とを接続する工程（Ｂ２）と、を含む請求項１１に記載の表示欠陥修正方法。

【請求項１３】

前記工程（Ｂ１）および前記工程（Ｂ２）は、レーザ光の照射により行われる、請求項１２に記載の表示欠陥修正方法。

【発明の詳細な説明】

【技術分野】

【０００１】

10

本発明は、液晶表示装置に関し、特に、４個以上の偶数個の画素によってカラー表示画素が構成される液晶表示装置に関する。また、本発明は、そのような液晶表示装置の表示欠陥を修正する表示欠陥修正方法にも関する。

【背景技術】

【０００２】

現在、液晶表示装置が様々な用途に利用されている。一般的な液晶表示装置では、光の三原色である赤、緑、青を表示する３個の画素によって１個のカラー表示画素が構成されており、そのことによってカラー表示が可能になっている。

【０００３】

しかしながら、従来の液晶表示装置は、表示可能な色の範囲（「色再現範囲」と呼ばれる。）が狭いという問題を有している。そこで、液晶表示装置の色再現範囲を広くするために、表示に用いる原色の数を増やす手法が提案されている。

20

【０００４】

例えば、特許文献１には、図１４に示すように、赤を表示する赤画素Ｒ、緑を表示する緑画素Ｇおよび青を表示する青画素Ｂに加えて黄を表示する黄画素Ｙを含む４個の画素によって１個のカラー表示画素ＣＰが構成された液晶表示装置８００が開示されている。この液晶表示装置８００では、４個の画素Ｒ、Ｇ、Ｂ、Ｙによって表示される赤、緑、青、黄の４つの原色を混色することにより、カラー表示が行われる。

【０００５】

４つ以上の原色を用いて表示を行うことにより、三原色を用いて表示を行う従来の液晶表示装置よりも色再現範囲を広くすることができる。本願明細書では、４つ以上の原色を用いて表示を行う液晶表示装置を「多原色液晶表示装置」と称し、三原色を用いて表示を行う液晶表示装置を「三原色液晶表示装置」と称する。

30

【０００６】

また、特許文献２には、図１５に示すように、赤画素Ｒ、緑画素Ｇおよび青画素Ｂに加えて白を表示する白画素Ｗを含む４個の画素によって１個のカラー表示画素ＣＰが構成された液晶表示装置９００が開示されている。この液晶表示装置９００では、追加された画素が白画素Ｗであるので、色再現範囲を広くすることはできないものの、表示輝度を高くすることができる。

【０００７】

40

しかしながら、図１４に示した液晶表示装置８００および図１５に示した液晶表示装置９００のように１個のカラー表示画素ＣＰが偶数個の画素から構成されていると、ドット反転駆動を行った場合に、横シャドーと呼ばれる現象が発生し、表示品位が低下してしまう。ドット反転駆動は、表示のちらつき（フリッカと呼ばれる。）の発生を抑制する手法であり、印加電圧の極性を１画素ごとに反転させる駆動方法である。

【０００８】

図１６に、三原色液晶表示装置にドット反転駆動を行った場合の各画素への印加電圧の極性を示し、図１７および図１８に、液晶表示装置８００および９００にドット反転駆動を行った場合の各画素への印加電圧の極性を示す。

【０００９】

50

三原色液晶表示装置では、図 1 6 に示すように、同色の画素への印加電圧の極性が、行方向に沿って反転する。例えば図 1 6 中の 1 行目、3 行目、5 行目の画素行では、左側から右側に向かうにつれて、赤画素 R への印加電圧の極性は正 (+)、負 (-)、正 (+) となり、緑画素 G への印加電圧の極性は負 (-)、正 (+)、負 (-) となり、青画素 B への印加電圧の極性は正 (+)、負 (-)、正 (+) となる。

【 0 0 1 0 】

これに対し、液晶表示装置 8 0 0 および 9 0 0 では、1 個のカラー表示画素 C P が偶数個 (4 個) の画素から構成されているので、図 1 7 および図 1 8 に示すように、各画素行で同色の画素への印加電圧の極性が全て同じになってしまう。例えば図 1 7 中の 1 行目、3 行目、5 行目の画素行では、赤画素 R および黄画素 Y への印加電圧の極性は全て正 (+) であり、緑画素 G および青画素 B への印加電圧の極性は全て負 (-) である。また、図 1 8 中の 1 行目、3 行目、5 行目の画素行では、赤画素 R および青画素 B への印加電圧の極性は全て正 (+) であり、緑画素 G および白画素 W への印加電圧の極性は全て負 (-) である。

【 0 0 1 1 】

このように、行方向で同色の画素への印加電圧の極性が全て同じになってしまうと、単色でウィンドウパターンを表示したときに横シャドーが発生してしまう。以下、図 1 9 を参照しながら横シャドーが発生する原因を説明する。

【 0 0 1 2 】

図 1 9 (a) に示すように、低輝度の背景 B G に囲まれるように単色で高輝度のウィンドウ W D を表示するとき、ウィンドウ W D の左右に、本来の表示よりも高輝度となる横シャドー S D が発生することがある。

【 0 0 1 3 】

図 1 9 (b) には、一般的な液晶表示装置の 2 個の画素に対応する領域の等価回路を示している。図 1 9 (b) に示すように、各画素には薄膜トランジスタ (T F T) 1 4 が設けられている。T F T 1 4 のゲート電極、ソース電極およびドレイン電極には、それぞれ走査線 1 2、信号線 1 3 および画素電極 1 1 が電氣的に接続されている。

【 0 0 1 4 】

画素電極 1 1 と、画素電極 1 1 に対向するように設けられた対向電極 2 1 と、画素電極 1 1 と対向電極 2 1 との間に位置する液晶層とによって、液晶容量 C_{LC} が構成される。また、画素電極 1 1 に電氣的に接続された補助容量電極 1 7 と、補助容量電極 1 7 に対向するように設けられた補助容量対向電極 1 5 a と、補助容量電極 1 7 と補助容量対向電極 1 5 a との間に位置する誘電体層 (絶縁膜) とによって、補助容量 C_{CS} が構成される。

【 0 0 1 5 】

補助容量対向電極 1 5 a は、補助容量線 1 5 に電氣的に接続されており、補助容量対向電圧 (C S 電圧) を供給される。図 1 9 (c) および (d) に、C S 電圧およびゲート電圧の時間変化を示す。なお、図 1 9 (c) と図 1 9 (d) とでは、書き込み電圧 (信号線 1 3 を介して画素電極 1 1 に供給される階調電圧) の極性が互いに異なっている。

【 0 0 1 6 】

ゲート電圧がオン状態となり、画素への充電が開始されると、画素電極 1 1 の電位 (ドレイン電圧) が変化し、この際、図 1 9 (c) および (d) に示すように、ドレイン・C S 間の寄生容量を介して C S 電圧にリップル電圧が重畳される。図 1 9 (c) と図 1 9 (d) との比較からわかるように、リップル電圧の極性は、書き込み電圧の極性に依りて反転する。

【 0 0 1 7 】

C S 電圧に重畳されたリップル電圧は時間とともに減衰する。書き込み電圧の振幅が小さい場合、つまり、背景 B G を表示する画素では、ゲート電圧がオフ状態となる時にリップル電圧はほぼゼロとなる。一方、書き込み電圧の振幅が大きい場合、つまり、ウィンドウ W D を表示する画素では、リップル電圧が背景 B G を表示する画素に比べて高くなるので、図 1 9 (c) および (d) に示しているように、ゲート電圧がオフ状態になる時に C

10

20

30

40

50

S 電圧に重畳されたリップル電圧は減衰しきっておらず、ゲート電圧がオフ状態になった後もリップル電圧は減衰する。そのため、C S 電圧の影響を受けるドレイン電圧（画素電極電位）は残存しているリップル電圧 V_{α} に起因して本来のレベルからずれる。

【0018】

同じ画素行内で、逆の極性のリップル電圧同士は相殺するように働くが、同じ極性のリップル電圧は重畳してしまう。そのため、図17および図18に示したように、行方向で同色画素への印加電圧の極性が全て同じになってしまうと、単色でウィンドウパターンを表示したときに横シャドーが発生してしまう。

【0019】

横シャドーの発生を防止する技術が、特許文献3に開示されている。図20に、特許文献3に開示されている液晶表示装置1000を示す。

10

【0020】

液晶表示装置1000は、図20に示すように、赤画素R、緑画素G、青画素Bおよび白画素Wによって構成されるカラー表示画素CPを有する液晶表示パネル1001と、液晶表示パネル1001に設けられた複数の信号線1013に表示信号を供給するソースドライバ1003とを備える。

【0021】

ソースドライバ1003は、それぞれが複数の信号線1013のそれぞれに一对一で対応する複数の個別ドライバ1003aを有する。複数の個別ドライバ1003aは、行方向に沿って並び、互いに隣接する2個の個別ドライバ1003aは、互いに逆の極性の階調電圧を出力する。

20

【0022】

図20に示す液晶表示装置1000では、一部の信号線13の配列順序が、表示領域外で逆転している。例えば、図中の左側から5番目の信号線1013と6番目の信号線1013とは、表示領域外で絶縁膜を介して交差するように設けられており、そのことにより、5番目の信号線1013は6番目の個別ドライバ1003aに接続され、6番目の信号線1013は5番目の個別ドライバ1003aに接続されている。このような構成により、液晶表示装置1000では、行方向に沿って隣接する2個のカラー表示画素CPにおいて、同じ色を表示する画素には、互いに逆の極性の階調電圧が供給される。そのため、行方向に沿って同色画素への印加電圧の極性が揃うことがなく、横シャドーの発生を防止することができる。

30

【先行技術文献】

【特許文献】

【0023】

【特許文献1】特表2004-529396号公報

【特許文献2】特開平11-295717号公報

【特許文献3】国際公開第2007/063620号

【発明の概要】

【発明が解決しようとする課題】

【0024】

40

しかしながら、特許文献3に開示されているような構成を採用すると、信号線が隣接している信号線と交差している領域において、信号線同士の短絡が発生する。他の信号線と短絡した信号線は、画素に対して本来供給すべき表示信号を供給することができないので、表示欠陥の原因となる。そのため、歩留まりが低下してしまう。

【0025】

本発明は、上記問題に鑑みてなされたものであり、その目的は、4個以上の偶数個の画素からカラー表示画素が構成される液晶表示装置において、横シャドーの発生を防止するとともに、歩留まりの低下を抑制することにある。

【課題を解決するための手段】

【0026】

50

本発明による液晶表示装置は、複数の行および複数の列を含むマトリクス状に配列された複数の画素を有し、 n (n は 4 以上の偶数) 個の画素がカラー表示画素を構成する液晶表示装置であって、行方向に延びる複数の走査線および列方向に延びる複数の信号線を有するアクティブマトリクス基板と、前記複数の信号線のそれぞれに、正極性または負極性の階調電圧を表示信号として供給する信号線駆動回路と、を備え、前記カラー表示画素内で、前記 n 個の画素は p 行 q 列 (p は 1 以上の整数、 q は n 以下の偶数) に配列されており、前記複数の信号線は、他の信号線に交差しない第 1 のタイプの信号線と、隣接する信号線に表示領域外で絶縁膜を介して交差する第 2 のタイプの信号線とを含み、前記アクティブマトリクス基板は、前記第 2 のタイプの信号線が隣接する信号線に交差している交差領域の近傍に、前記複数の信号線とは電氣的に分離され、浮動電位にある修正用配線をさらに有する。

10

【0027】

ある好適な実施形態において、前記修正用配線は、基板面法線方向から見たときに、前記第 2 のタイプの信号線に部分的に重なるように設けられている。

【0028】

ある好適な実施形態において、前記修正用配線は、前記複数の走査線の表示領域内に位置する部分と同一の導電膜から形成されているか、または、前記複数の信号線の表示領域内に位置する部分と同一の導電膜から形成されている。

【0029】

ある好適な実施形態において、前記アクティブマトリクス基板は、前記修正用配線を指し示すマーカをさらに有する。

20

【0030】

ある好適な実施形態において、前記アクティブマトリクス基板は、前記複数の画素のそれぞれに設けられた薄膜トランジスタを含み、前記マーカは、前記複数の走査線の表示領域内に位置する部分と同一の導電膜から形成されているか、前記複数の信号線の表示領域内に位置する部分と同一の導電膜から形成されているか、または、前記薄膜トランジスタの半導体層と同一の半導体膜から形成されている。

【0031】

ある好適な実施形態において、行方向に沿って隣接する任意の 2 個のカラー表示画素のうち一方のカラー表示画素を構成する n 個の画素のそれぞれは、前記第 1 のタイプの信号線を介して階調電圧を供給され、他方のカラー表示画素を構成する n 個の画素のそれぞれは、前記第 2 のタイプの信号線を介して階調電圧を供給される。

30

【0032】

ある好適な実施形態において、前記複数の画素は、行方向に沿って前記カラー表示画素を構成する前記 n 個の画素のうちの q 個の画素が同じ順で繰り返し並ぶように配列されている。

【0033】

ある好適な実施形態において、前記信号線駆動回路は、行方向に沿って並ぶ複数の出力端子を有し、前記複数の出力端子のうちの互いに隣接する任意の 2 個の出力端子は、互いに逆の極性の階調電圧を出力する。

40

【0034】

ある好適な実施形態において、行方向に沿って隣接する任意の 2 個のカラー表示画素において、同じ色を表示する画素には、互いに逆の極性の階調電圧が対応する信号線を介して供給される。

【0035】

ある好適な実施形態において、前記カラー表示画素内で、行方向に沿って互いに隣接する任意の 2 個の画素には、互いに逆の極性の階調電圧が対応する信号線を介して供給される。

【0036】

ある好適な実施形態において、前記カラー表示画素を構成する前記 n 個の画素は、互い

50

に異なる色を表示する。

【0037】

ある好適な実施形態において、前記カラー表示画素を構成する前記n個の画素は、赤を表示する赤画素、緑を表示する緑画素、青を表示する青画素および黄を表示する黄画素を含む。

【0038】

本発明による表示欠陥修正方法は、上記の構成を有する液晶表示装置の表示欠陥を修正する表示欠陥修正方法であって、前記複数の信号線のうちから、隣接する信号線と前記交差領域で短絡している前記第2のタイプの信号線を特定する工程(A)と、前記特定された第2のタイプの信号線に供給される表示信号が前記交差領域を迂回するように、前記修正用配線を用いて迂回経路を形成する工程(B)と、を包含する。

10

【0039】

ある好適な実施形態において、前記工程(B)は、前記特定された第2のタイプの信号線を、前記交差領域よりも上流側と下流側とで切断する工程(B1)と、前記特定された第2のタイプの信号線の一部と前記修正用配線の一端部とを接続し、前記特定された第2のタイプの信号線の他の一部と前記修正用配線他端部とを接続する工程(B2)と、を含む。

【0040】

ある好適な実施形態において、前記工程(B1)および前記工程(B2)は、レーザー光の照射により行われる。

20

【発明の効果】

【0041】

本発明によると、4個以上の偶数個の画素からカラー表示画素が構成される液晶表示装置において、横シャドウの発生を防止するとともに、歩留まりの低下を抑制することができる。

【図面の簡単な説明】

【0042】

【図1】本発明の好適な実施形態における液晶表示装置100を模式的に示す図である。

【図2】本発明の好適な実施形態における液晶表示装置100を模式的に示す図であり、1個の画素に対応した領域を示す平面図である。

30

【図3】本発明の好適な実施形態における液晶表示装置100を模式的に示す図であり、図2中の3A-3A'線に沿った断面図である。

【図4】液晶表示装置100が備える液晶表示パネル1および信号線駆動回路3を模式的に示す図である。

【図5】液晶表示パネル1のアクティブマトリクス基板10が有する複数の信号線13の、表示領域外に位置する部分を示す平面図である。

【図6】(a)および(b)は、アクティブマトリクス基板10の断面構造を示す図であり、それぞれ図5中の6A-6A'線および6B-6B'線に沿った断面図である。

【図7】(a)および(b)は、アクティブマトリクス基板10の断面構造を示す図であり、それぞれ図5中の7A-7A'線および7B-7B'線に沿った断面図である。

40

【図8】アクティブマトリクス基板10が有する複数の信号線13の、表示領域外に位置する部分を示す平面図である。

【図9】アクティブマトリクス基板10が有する複数の信号線13の、表示領域外に位置する部分を示す平面図である。

【図10】アクティブマトリクス基板10が有する複数の信号線13の、表示領域外に位置する部分を示す平面図である。

【図11】アクティブマトリクス基板10が有する予備配線44の引廻しパターンを示す図である。

【図12】本発明の好適な実施形態における液晶表示装置100Aを模式的に示す図である。

50

【図 1 3】本発明の好適な実施形態における液晶表示装置 1 0 0 B を模式的に示す図である。

【図 1 4】従来の液晶表示装置 8 0 0 を模式的に示す図である。

【図 1 5】従来の液晶表示装置 9 0 0 を模式的に示す図である。

【図 1 6】三原色液晶表示装置にドット反転駆動を行った場合の各画素への印加電圧の極性を示す図である。

【図 1 7】従来の液晶表示装置 8 0 0 にドット反転駆動を行った場合の各画素への印加電圧の極性を示す図である。

【図 1 8】従来の液晶表示装置 9 0 0 にドット反転駆動を行った場合の各画素への印加電圧の極性を示す図である。

【図 1 9】(a) ~ (d) は、横シャドーが発生する理由を説明するための図である。

【図 2 0】従来の液晶表示装置 1 0 0 0 を模式的に示す図である。

【発明を実施するための形態】

【 0 0 4 3 】

以下、図面を参照しながら本発明の実施形態を説明する。なお、本発明は以下の実施形態に限定されるものではない。

【 0 0 4 4 】

図 1 に、本実施形態における液晶表示装置 1 0 0 を示す。液晶表示装置 1 0 0 は、図 1 に示すように、複数の行および複数の列を含むマトリクス状に配列された複数の画素を有する液晶表示パネル 1 と、液晶表示パネル 1 に駆動信号を供給する走査線駆動回路（ゲートドライバ）2 および信号線駆動回路（ソースドライバ）3 とを備える。

【 0 0 4 5 】

図 2 および図 3 に、液晶表示パネル 1 の具体的な構造を示す。図 2 は、液晶表示パネル 1 の 1 個の画素に対応した領域を示す平面図であり、図 3 は、図 2 中の 3 A - 3 A ' 線に沿った断面図である。

【 0 0 4 6 】

液晶表示パネル 1 は、アクティブマトリクス基板 1 0 と、アクティブマトリクス基板 1 0 に対向する対向基板 2 0 と、アクティブマトリクス基板 1 0 と対向基板 2 0 との間に設けられた液晶層 3 0 とを有する。

【 0 0 4 7 】

アクティブマトリクス基板 1 0 は、複数の画素のそれぞれに設けられた画素電極 1 1 と、行方向に延びる複数の走査線 1 2 と、列方向に延びる複数の信号線 1 3 とを有する。画素電極 1 1 は、各画素に設けられた薄膜トランジスタ（TFT）1 4 を介し、対応する走査線 1 2 から走査信号を供給され、対応する信号線 1 3 から表示信号を供給される。

【 0 0 4 8 】

走査線 1 2 は、絶縁性を有する透明基板（例えばガラス基板）1 0 a 上に設けられている。また、透明基板 1 0 a 上には、行方向に延びる補助容量線 1 5 も設けられている。補助容量線 1 5 は、走査線 1 2 と同じ導電膜から形成されている。補助容量線 1 5 の、画素の中央付近に位置する部分 1 5 a は、他の部分よりも幅が広く、この部分 1 5 a が補助容量対向電極として機能する。補助容量対向電極 1 5 a は、補助容量線 1 5 から補助容量対向電圧（CS 電圧）を供給される。

【 0 0 4 9 】

走査線 1 2 および補助容量線 1 5 を覆うように、ゲート絶縁膜 1 6 が設けられている。ゲート絶縁膜 1 6 上に、信号線 1 3 が設けられている。また、ゲート絶縁膜 1 6 上には、補助容量電極 1 7 も設けられている。補助容量電極 1 7 は、信号線 1 3 と同じ導電膜から形成されている。補助容量電極 1 7 は、TFT 1 4 のドレイン電極に電氣的に接続されており、TFT 1 4 を介して画素電極 1 1 と同じ電圧を供給される。

【 0 0 5 0 】

信号線 1 3 および補助容量電極 1 7 を覆うように、層間絶縁膜 1 8 が設けられている。層間絶縁膜 1 8 上に、画素電極 1 1 が設けられている。

【0051】

アクティブマトリクス基板10の最表面（液晶層30側の最表面）には、配向膜19が形成されている。配向膜19としては、表示モードに応じて水平配向膜または垂直配向膜が設けられる。

【0052】

対向基板20は、画素電極11に対向する対向電極21を有する。対向電極21は、絶縁性を有する透明基板（例えばガラス基板）20a上に設けられている。対向基板20の最表面（液晶層30側の最表面）には、配向膜29が形成されている。配向膜29としては、表示モードに応じて水平配向膜または垂直配向膜が設けられる。ここでは図示していないが、対向基板20は、典型的には、カラーフィルタ層および遮光層（ブラックマトリクス）をさらに有する。

10

【0053】

液晶層30は、表示モードに応じて正または負の誘電異方性を有する液晶分子（不図示）を含み、さらに、必要に応じてカイラル剤を含む。

【0054】

上述した構造を有する液晶表示パネル1では、画素電極11と、画素電極11に対向する対向電極21と、これらの間に位置する液晶層30とによって液晶容量 C_{LC} が構成される。また、補助容量電極17と、補助容量電極17に対向する補助容量対向電極15aと、これらの間に位置するゲート絶縁膜16とによって補助容量 C_{CS} が構成される。液晶容量 C_{LC} と、液晶容量 C_{LC} に並列に設けられた補助容量 C_{CS} とによって、画素容量 C_{pix} が構成される。

20

【0055】

走査線駆動回路2は、液晶表示パネル1の複数の走査線12のそれぞれに、走査信号を供給する。これに対し、信号線駆動回路3は、液晶表示パネル1の複数の信号線13のそれぞれに、正極性または負極性の階調電圧を表示信号として供給する。

【0056】

以下、図4を参照しながら、液晶表示パネル1が有する複数の画素の配置と、信号線駆動回路3から信号線13を介して各画素に供給される階調電圧の極性との関係を説明する。なお、階調電圧の極性は、対向電極21に供給される電圧（対向電圧）を基準として決定される。

30

【0057】

図4に示すように、複数の画素は、赤を表示する赤画素R、緑を表示する緑画素G、青を表示する青画素Bおよび黄を表示する黄画素Yを含む。つまり、液晶表示パネル1の複数の画素は、互いに異なる色を表示する4種類の画素を含む。対向基板20のカラーフィルタ層は、赤画素R、緑画素G、青画素Bおよび黄画素Yに対応するように、赤色の光を透過する赤カラーフィルタ、緑色の光を透過する緑カラーフィルタ、青色の光を透過する青カラーフィルタおよび黄色の光を透過する黄カラーフィルタを含んでいる。

【0058】

これら複数の画素は、行方向に沿って4種類の画素が同じ順で繰り返し並ぶように配列されている。具体的には、複数の画素は、左側から右側に向かって黄画素Y、赤画素R、緑画素G、青画素Bの順で循環的に配列されている。行方向に沿って連続する4個の画素（黄画素Y、赤画素R、緑画素Gおよび青画素B）によって、カラー表示を行う最小の単位であるカラー表示画素CPが構成される。言い換えると、カラー表示画素CP内で、4個の画素は1行4列に配列されている。

40

【0059】

図4には、ある垂直走査期間において各画素に供給される階調電圧の極性が示されている。図4に示されているように、1個のカラー表示画素CP内で、行方向に沿って互いに隣接する任意の2個の画素には、互いに逆の極性の階調電圧が対応する信号線13を介して供給される。また、列方向に沿って互いに隣接する任意の2個の画素にも、互いに逆の極性の階調電圧が対応する信号線13を介して供給される。

50

【 0 0 6 0 】

上述したように、液晶表示装置 1 0 0 では、列方向について 1 画素ごとに階調電圧の極性が反転しており、行方向についても各カラー表示画素 C P 内で 1 画素ごとに階調電圧の極性が反転している。このように、液晶表示装置 1 0 0 ではドット反転駆動に近い反転駆動が行われる。

【 0 0 6 1 】

また、液晶表示装置 1 0 0 では、図 4 に示すように、行方向に沿って隣接する任意の 2 個のカラー表示画素 C P において、同じ色を表示する画素には、互いに逆の極性の階調電圧が対応する信号線 1 3 を介して供給される。例えば、図 4 中の一番上の画素行において、もっとも左側のカラー表示画素 C P では、黄画素 Y および緑画素 G に正極性の階調電圧が供給され、赤画素 R および青画素 B には負極性の階調電圧が供給される。これに対し、同じ画素行の左側から 2 番目のカラー表示画素 C P では、黄画素 Y および緑画素 G に負極性の階調電圧が供給され、赤画素 R および青画素 B には正極性の階調電圧が供給される。そのため、行方向に沿って同色画素への印加電圧の極性が揃うことがなく、横シャドウの発生を防止することができる。

【 0 0 6 2 】

上記の反転駆動（横シャドウの発生を防止し得る反転駆動）は、信号線駆動回路 3 に対して複数の信号線 1 3 を、図 4 に示しているように接続することによって実現することができる。なお、以下では、複数の信号線 1 3 のそれぞれを図中の左側から順に 1 番目の信号線 1 3、2 番目の信号線 1 3、3 番目の信号線 1 3、・・・と呼び、同様に、後述する複数の出力端子 3 a のそれぞれを図中の左側から順に 1 番目の出力端子 3 a、2 番目の出力端子 3 a、3 番目の出力端子 3 a、・・・と呼ぶ。

【 0 0 6 3 】

信号線駆動回路 3 は、行方向に沿って並ぶ複数の出力端子 3 a を有する。複数の出力端子 3 a のうちの互いに隣接する任意の 2 個の出力端子 3 a は、互いに逆の極性の階調電圧を出力する。信号線駆動回路 3 の複数の出力端子 3 a と、液晶表示パネル 1 の複数の信号線 1 3 とは、一対一で接続される。

【 0 0 6 4 】

本実施形態の液晶表示装置 1 0 0 では、液晶表示パネル 1 の複数の信号線 1 3 は、2 種類の信号線を含んでいる。具体的には、液晶表示パネル 1 の複数の信号線 1 3 は、図 4 に示すように、他の信号線 1 3 に交差しない第 1 のタイプの信号線 1 3 a と、隣接する信号線 1 3 に表示領域外で絶縁膜（ここでは後述するようにゲート絶縁膜 1 6）を介して交差する第 2 のタイプの信号線 1 3 b とを含んでいる。図 4 に示す例では、1 番目～4 番目および 9 番目～1 2 番目の信号線 1 3 は、第 1 のタイプの信号線 1 3 a であり、5 番目～8 番目および 1 3 番目～1 6 番目の信号線 1 3 は、第 2 のタイプの信号線 1 3 b である。

【 0 0 6 5 】

第 1 のタイプの信号線 1 3 a は、他の信号線 1 3 と交差しないので、第 1 のタイプの信号線 1 3 a と出力端子 3 a とは、順番通りに接続されている。つまり、第 1 のタイプの信号線 1 3 a である i 番目（ i は自然数）の信号線 1 3 は、 i 番目の出力端子 3 a に接続されている。例えば、図 4 に示す 1 番目の信号線 1 3 は、1 番目の出力端子 3 a に接続されており、2 番目の信号線 1 3 は、2 番目の出力端子 3 a に接続されている。また、3 番目の信号線 1 3 は、3 番目の出力端子 3 a に接続されており、4 番目の信号線 1 3 は、4 番目の出力端子 3 a に接続されている。

【 0 0 6 6 】

これに対し、第 2 のタイプの信号線 1 3 b は、隣接する信号線 1 3 に交差するので、第 2 のタイプの信号線 1 3 b と出力端子 3 a とは、順番通りに接続されておらず、接続順が逆転している。つまり、第 2 のタイプの信号線 1 3 b である j 番目（ j は i とは異なる自然数）の信号線 1 3 は、 $(j + 1)$ 番目の出力端子 3 a に接続されており、第 2 のタイプの信号線 1 3 b である $(j + 1)$ 番目の信号線 1 3 は、 j 番目の出力端子 3 a に接続されている。例えば、図 4 に示す 5 番目の信号線 1 3 は、6 番目の出力端子 3 a に接続されて

おり、6番目の信号線13は、5番目の出力端子3aに接続されている。また、7番目の信号線13は、8番目の出力端子3aに接続されており、8番目の信号線13は、7番目の出力端子3aに接続されている。

【0067】

行方向に沿って隣接する任意の2個のカラー表示画素CPのうちの一方のカラー表示画素CPを構成するn個の画素のそれぞれは、第1のタイプの信号線13aを介して階調電圧を供給される。これに対し、他方のカラー表示画素CPを構成するn個の画素のそれぞれは、第2のタイプの信号線13bを介して階調電圧を供給される。従って、一方のカラー表示画素CPにおいて、各画素に供給される階調電圧の極性が左側から順に正、負、正、負である場合、他方のカラー表示画素CPにおいては、各画素に供給される階調電圧の極性は左側から順に負、正、負、正となる。そのため、行方向に沿って隣接する任意の2個のカラー表示画素CPにおいて、同じ色を表示する画素には、互いに逆の極性の階調電圧を供給することができる。

10

【0068】

上述したように、2種類の信号線13aおよび13bを設けることにより、横シャドーの発生を防止し得る反転駆動を実現することができる。ただし、このような構成を採用した場合、第2のタイプの信号線13bが隣接する信号線13に交差している領域（以下では「交差領域」と呼ぶ）IRにおいて、信号線13同士（第2のタイプの信号線13b同士）の短絡が発生することがある。

【0069】

20

本実施形態の液晶表示装置100は、信号線13同士の短絡に起因する表示欠陥を修正することができる構造（図4には示されていない）を有する。以下、この構造を、図5、図6および図7を参照しながら具体的に説明する。図5、図6および図7は、アクティブマトリクス基板10が有する複数の信号線13の、表示領域（複数の画素によって規定される）外に位置する部分を示す図である。図5は、複数の信号線13のうちの8本の信号線13を示す平面図である。図6（a）および（b）は、アクティブマトリクス基板10の断面構造を示す図であり、それぞれ図5中の6A-6A'線および6B-6B'線に沿った断面図である。図7（a）および（b）は、アクティブマトリクス基板10の断面構造を示す図であり、それぞれ図5中の7A-7A'線および7B-7B'線に沿った断面図である。

30

【0070】

図5に示されている領域（表示領域外の領域）では、信号線13は、表示領域内とは異なる層構造を有している。表示領域内で走査線12を構成する導電層（ゲート絶縁膜16の下に設けられる配線層）を「ゲートメタル層」と呼び、表示領域内で信号線13を構成する導電層（ゲート絶縁膜16の上に設けられる配線層）を「ソースメタル層」と呼ぶとき、図5に示すように、表示領域外において、信号線13は、ゲートメタル層から構成される下層配線13Gと、ソースメタル層から構成される上層配線13Sとを含んでいる。下層配線13Gと上層配線13Sとは、交差領域IRよりも上流側と下流側のそれぞれにおいて、ゲート絶縁膜16に形成されたコンタクトホールCHで接続されている。

【0071】

40

第1のタイプの信号線13aである1番目～4番目の信号線13では、図5に示すように、上層配線13Sは上流側と下流側とで連続しておらず、上流側の上層配線13Sと下流側の上層配線13Sとが下層配線13Gを介して電氣的に接続されている。

【0072】

また、第2のタイプの信号線13bである5番目～8番目の信号線13のうち、5番目および7番目の信号線13では、図5および図6（a）に示すように、上層配線13Sは上流側と下流側とで連続している。これに対し、6番目および8番目の信号線13では、図5および図6（b）に示すように、上層配線13Sは上流側と下流側とで連続しておらず、上流側の上層配線13Sと下流側の上層配線13Sとが下層配線13Gを介して電氣的に接続されている。図5と、図6（a）および（b）とに示されているように、7番目

50

の信号線 1 3 の上層配線 1 3 S と、8 番目の信号線 1 3 の下層配線 1 3 G とが交差領域 I R においてゲート絶縁膜 1 6 を介して交差している。同様に、5 番目の信号線 1 3 の上層配線 1 3 S と、6 番目の信号線 1 3 の下層配線 1 3 G とがゲート絶縁膜 1 6 を介して交差している。

【0073】

本実施形態におけるアクティブマトリクス基板 1 0 は、図 5 に示すように、第 2 のタイプの信号線 1 3 b が隣接する信号線 1 3 に交差している交差領域 I R の近傍に、修正用配線 4 0 を有する。修正用配線 4 0 は、いずれの信号線 1 3 とも電氣的に分離され、浮動電位にある。修正用配線 4 0 は、アクティブマトリクス基板 1 0 が有する第 2 のタイプの信号線 1 3 b のそれぞれに対応して設けられている。つまり、第 2 のタイプの信号線 1 3 b 1 本につき、1 本の修正用配線 4 0 が設けられている。修正用配線 4 0 は、基板面法線方向から見たときに、対応する信号線 1 3 (第 2 のタイプの信号線 1 3 b) に部分的に重なるように設けられている。

10

【0074】

5 番目および 7 番目の信号線 1 3 用の修正用配線 4 0 は、ソースメタル層から構成されている。つまり、これらの修正用配線 4 0 は、信号線 1 3 の表示領域内に位置する部分と同一の導電膜から形成されている。7 番目の信号線 1 3 用の修正用配線 4 0 は、図 7 (a) に示すように、その一端部 4 0 a が上流側の下層配線 1 3 G にゲート絶縁膜 1 6 を介して重なり、その他端部 4 0 b が下流側の下層配線 1 3 G にゲート絶縁膜 1 6 を介して重なるように設けられている。同様に、5 番目の信号線 1 3 用の修正用配線 4 0 も、その一端部 4 0 a が上流側の下層配線 1 3 G にゲート絶縁膜 1 6 を介して重なり、その他端部 4 0 b が下流側の下層配線 1 3 G にゲート絶縁膜 1 6 を介して重なるように設けられている。

20

【0075】

6 番目および 8 番目の信号線 1 3 用の修正用配線 4 0 は、ゲートメタル層から構成されている。つまり、これらの修正用配線 4 0 は、走査線 1 2 の表示領域内に位置する部分と同一の導電膜から形成されている。8 番目の信号線 1 3 用の修正用配線 4 0 は、図 7 (b) に示すように、その一端部 4 0 a が上流側の上層配線 1 3 S にゲート絶縁膜 1 6 を介して重なり、その他端部 4 0 b が下流側の上層配線 1 3 S にゲート絶縁膜 1 6 を介して重なるように設けられている。同様に、6 番目の信号線 1 3 用の修正用配線 4 0 も、その一端部 4 0 a が上流側の上層配線 1 3 S にゲート絶縁膜 1 6 を介して重なり、その他端部 4 0 b が下流側の上層配線 1 3 S にゲート絶縁膜 1 6 を介して重なるように設けられている。

30

【0076】

本実施形態における液晶表示装置 1 0 0 では、上述したような修正用配線 4 0 が設けられているので、交差領域 I R において信号線 1 3 同士が短絡し、そのことによって表示欠陥が発生した場合でも、修正用配線 4 0 を用いて表示欠陥を修正することができる。以下、修正用配線 4 0 を用いた表示欠陥修正方法を具体的に説明する。

【0077】

まず、複数の信号線 1 3 のうちから、隣接する信号線 1 3 と交差領域 I R で短絡している第 2 のタイプの信号線 1 3 b を特定する。例えば、液晶表示装置 1 0 0 を表示動作させ、表示欠陥を呈する画素列を目視で (例えばルーペを用いて) 特定する。これにより、表示欠陥を呈する画素行に表示信号を供給するための信号線 1 3 が、短絡している第 2 のタイプの信号線 1 3 b であると特定される。

40

【0078】

次に、特定された第 2 のタイプの信号線 1 3 b に供給される表示信号が交差領域 I R を迂回するように、修正用配線 4 0 を用いて迂回経路を形成する。ここで、図 8 を参照しながらこの工程をより具体的に説明する。図 8 には、7 番目の信号線 1 3 と 8 番目の信号線 1 3 (いずれも第 2 のタイプの信号線 1 3 b である) との交差領域 I R に短絡 S H が発生している場合を示している。

【0079】

まず、特定された第 2 のタイプの信号線 1 3 b を、交差領域 I R よりも上流側と下流側

50

とで切断する。ここでは、7番目の信号線13については、その上層配線13Sを、交差領域IRを挟む2つの箇所（切断箇所Cu1、Cu2）により、7番目の信号線13は、短絡が発生している部分から電気的に分離される。また、8番目の信号線13については、その下層配線13Gを、交差領域IRを挟む2つの箇所（切断箇所Cu3、Cu4）により、8番目の信号線13は、短絡が発生している部分から電気的に分離される。

【0080】

次に、特定された第2のタイプの信号線13bの一部と修正用配線40の一端部40aとを接続し、特定された第2のタイプの信号線13bの他の一部と修正用配線40の他端部40bとを接続する。ここでは、7番目の信号線13用の修正用配線40については、その一端部40aを上流側の下層配線13Gに接続し（接続箇所Co1）、その他端部40bを下流側の下層配線13Gに接続する（接続箇所Co2）。これにより、7番目の信号線13は、修正用配線40で橋絡される。また、8番目の信号線13用の修正用配線40については、その一端部40aを上流側の上層配線13Sに接続し（接続箇所Co3）、その他端部40bを下流側の上層配線13Sに接続する（接続箇所Co4）。これにより、8番目の信号線13は、修正用配線40で橋絡される。

【0081】

信号線13の切断や、信号線13と修正用配線40との接続は、例えば、レーザ光の照射により行うことができる。なお、上記の説明では、信号線13の切断後に信号線13と修正用配線40との接続を行う例を説明したが、切断工程と接続工程とを行う順序はこれに限定されるものではない。接続工程の後に、切断工程を行ってもよい。

【0082】

上述したような切断工程および接続工程を行うことにより、修正用配線40が、交差領域IRを迂回して表示信号を伝達する迂回経路として機能する。そのため、短絡が発生していた信号線13に対応する画素列に、本来のように階調電圧の供給を行うことができるようになる。

【0083】

このように、本実施形態における液晶表示装置100では、交差領域IRにおいて信号線13同士の短絡が発生しても、それによる表示欠陥を修正することができる。そのため、歩留まりの低下を抑制することができる。

【0084】

続いて、液晶表示装置100のより好ましい構成を説明する。

【0085】

液晶表示装置100のアクティブマトリクス基板10は、図9に示すように、修正用配線40を指し示すマーカー42を有することが好ましい。このようなマーカー42が設けられていることにより、表示欠陥の修正を行う際に、修正用配線40の視認が容易となるので、手番（リードタイム）の削減を図ることができる。

【0086】

図9に示す例では、マーカー42は、ソースメタル層から構成されている。つまり、マーカー42は、信号線13の表示領域内に位置する部分と同一の導電膜から形成されている。また、マーカー42は、ゲートメタル層から構成されていてもよい。つまり、マーカー42は、走査線12の表示領域内に位置する部分と同一の導電膜から形成されていてもよい。なお、マーカー42は、必ずしもゲートメタル層やソースメタル層から構成されていなくてもよいが、余分なプロセスを付加することなくマーカー42を設けるために、既存の構成要素と同一の膜から形成されていることが好ましい。例えば、マーカー42は、TFT14の半導体層と同一の膜（半導体膜）から形成されていてもよい。

【0087】

また、図9に示す例では、マーカー42は、ホームベース状の五角形を縁取るような形状に形成されているが、マーカー42の形状は、これに限定されるものではない。マーカー42は、修正用配線40を指し示すことができる形状であればどのような形状であって

もよく、例えば、矢印状や三角形状に形成されていてもよい。

【0088】

また、アクティブマトリクス基板10は、図10に示すように、表示領域内での信号線13の断線に起因する表示欠陥を修正するための予備配線44を有することも好ましい。予備配線44は、ゲートメタル層から構成されており、図10に示されている領域では、行方向に延びている。図10に示す例では、2本の予備配線44が設けられている。それぞれの予備配線44は、複数の信号線13にゲート絶縁膜16を介して交差している。

【0089】

図11に、液晶表示パネル1全体における予備配線44の引廻しパターンを示す。予備配線44は、図11に示すように、表示領域外（つまり額縁領域内）でコの字状に引廻されている。例えば、図11中の4番目の信号線13に、表示領域内のある箇所Brで断線が発生した場合、断線箇所Brよりも下流側の画素には、表示信号が供給されなくなる。この場合、断線の発生した信号線13と予備配線44とを額縁領域の上側と下側の2つの箇所（接続箇所Co5、Co6）で接続することにより、信号線13の、断線箇所Brよりも下流側の部分に予備配線44を介して表示信号が供給されるようになる。

【0090】

なお、図10および図11に示されているように、予備配線44は、交差領域IRよりも下流側に位置するので、交差領域IRにおいて短絡が発生した場合に、予備配線44を用いて表示欠陥の修正を行うことはできない。また、仮に予備配線44の一部（額縁領域の上側に位置する部分）を交差領域IRよりも上流側に設けても、予備配線44の総本数を超える数の短絡が発生した場合には、表示欠陥を呈するすべての画素列について修正を行うことはできない。これに対し、本実施形態の液晶表示装置100のように、交差領域IRの近傍に修正用配線40が設けられていることにより、交差領域IRにおける短絡が多数発生しても、それによる表示欠陥をすべて修正することができる。

【0091】

上記の説明では、1個のカラー表示画素CPが4個の画素によって構成される場合を例示したが、本発明はこれに限定されるものではない。本発明は、 n （ n は4以上の偶数）個の画素がカラー表示画素CPを構成する液晶表示装置に広く用いられる。例えば、図12に示す液晶表示装置100Aのように、各カラー表示画素CPが、6個の画素によって構成されてもよい。図12に示す液晶表示装置100Aでは、各カラー表示画素CPは、赤画素R、緑画素G、青画素Bおよび黄画素Yに加え、シアンを表示するシアン画素Cおよびマゼンタを表示するマゼンタ画素Mを含んでいる。

【0092】

また、各カラー表示画素CPを構成する画素の種類（組み合わせ）も、上述した例に限定されるものではない。例えば、各カラー表示画素CPが4個の画素を含む場合、赤画素R、緑画素G、青画素Bおよびシアン画素Cによって各カラー表示画素CPが構成されてもよいし、赤画素R、緑画素G、青画素Bおよびマゼンタ画素Mによって各カラー表示画素CPが構成されてもよい。また、図13に示す液晶表示装置100Bのように、各カラー表示画素CPが赤画素R、緑画素G、青画素Bおよび白画素Wによって構成されてもよい。液晶表示装置100Bでは、対向基板20のカラーフィルタ層の白画素Wに対応する領域には、無色透明な（つまり白色の光を透過する）カラーフィルタが設けられる。図13に示す液晶表示装置100Bでは、追加された原色が白であるため、色再現範囲を広くするという効果は得られないが、1つのカラー表示画素CP全体の表示輝度を向上させることができる。

【0093】

さらに、各カラー表示画素CPにおける画素の配置順序も、図4、図12および図13などに示した例に限定されるものではない。例えば各カラー表示画素CPが赤画素R、緑画素G、青画素Bおよび黄画素Yによって構成される場合、図4に示す例では、各カラー表示画素CP内で4個の画素は左側から右側に向かって黄画素Y、赤画素R、緑画素G、青画素Bの順に配置されているが、他のいかなる配置を採用してもよい。例えば、各カラ

ー表示画素 C P 内で 4 個の画素が左側から右側に向かって赤画素 R、緑画素 G、青画素 B、黄画素 Y の順に配置されてもよい。

【 0 0 9 4 】

なお、図 4、図 1 2 および図 1 3 に例示した構成では、カラー表示画素 C P 内で n 個の画素が 1 行 n 列に配置されており、カラーフィルタの配列がいわゆるストライプ配列であるが、本発明はこれに限定されない。カラー表示画素 C P 内で、n 個の画素は p 行 q 列 (p は 1 以上の整数、q は n 以下の偶数) に配列されていればよい。つまり、複数の画素は、行方向に沿ってカラー表示画素 C P を構成する n 個の画素のうちの偶数個 (q 個) の画素が同じ順で繰り返し並ぶように配列されていればよい。例えば、各カラー表示画素 C P が 4 個の画素によって構成される場合、これら 4 個の画素はカラー表示画素 C P 内で 2 行 2 列に配置されてもよい。また、各カラー表示画素 C P が 6 個の画素によって構成される場合、これら 6 個の画素はカラー表示画素 C P 内で 3 行 2 列に配置されてもよい。

10

【 0 0 9 5 】

また、上記の説明では、カラー表示画素 C P を構成する n 個の画素が、互いに異なる色を表示する場合を例示したが、本発明はこれに限定されるものではない。カラー表示画素 C P を構成する n 個の画素は、同じ色を表示する複数の画素 (例えば赤を表示する赤画素 R を 2 つ) 含んでもよい。

【産業上の利用可能性】

【 0 0 9 6 】

本発明によると、4 個以上の偶数個の画素からカラー表示画素が構成される液晶表示装置において、横シャドーの発生を防止するとともに、歩留まりの低下を抑制することができる。本発明は、多原色液晶表示装置に好適に用いられ、本発明による液晶表示装置は、テレビジョン受像機の表示部として好適に用いられる。

20

【符号の説明】

【 0 0 9 7 】

- 1 液晶表示パネル
- 2 走査線駆動回路 (ゲートドライバ)
- 3 信号線駆動回路 (ソースドライバ)
- 3 a 出力端子
- 1 0 アクティブマトリクス基板
- 1 0 a、2 0 a 透明基板
- 1 1 画素電極
- 1 2 走査線
- 1 3 信号線
- 1 3 a 第 1 のタイプの信号線
- 1 3 b 第 2 のタイプの信号線
- 1 3 G 下層配線
- 1 3 S 上層配線
- 1 4 薄膜トランジスタ (T F T)
- 1 5 補助容量線
- 1 5 a 補助容量対向電極
- 1 6 ゲート絶縁膜
- 1 7 補助容量電極
- 1 8 層間絶縁膜
- 1 9、2 9 配向膜
- 2 0 対向基板
- 2 1 対向電極
- 3 0 液晶層
- 4 0 修正用配線
- 4 0 a 修正用配線の一端部

30

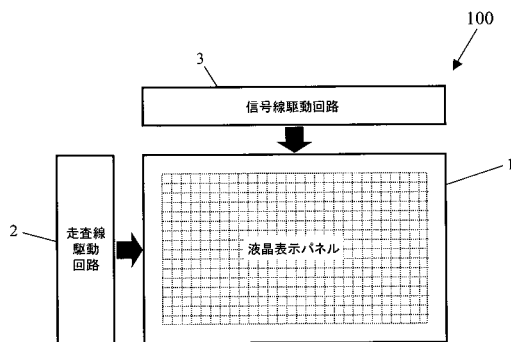
40

50

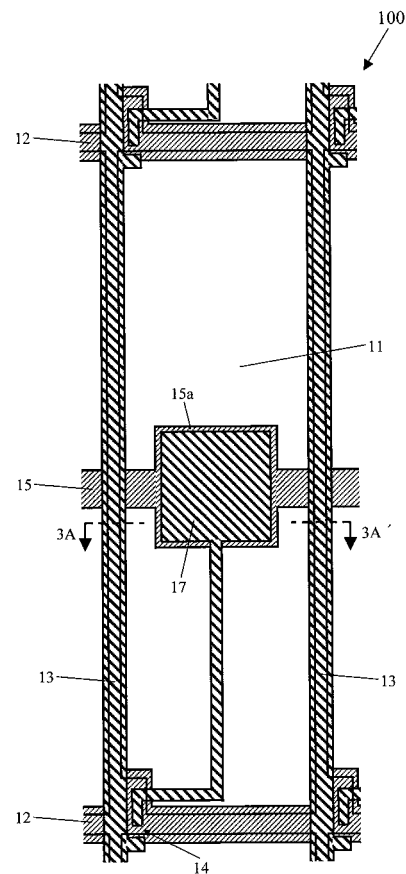
40b 修正用配線の他端部
 42 マーカ
 44 予備配線
 100、100A、100B 液晶表示装置
 CP カラー表示画素
 R 赤画素
 G 緑画素
 B 青画素
 C シアン画素
 M マゼンタ画素
 Y 黄画素
 W 白画素
 IR 交差領域
 CH コンタクトホール

10

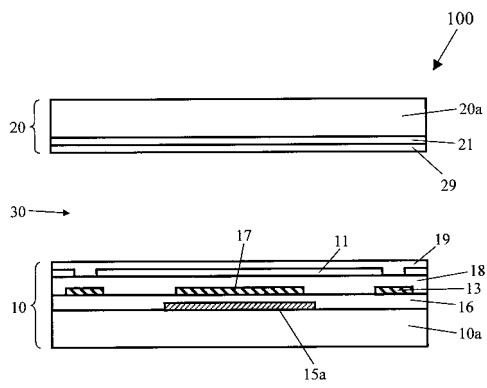
【図1】



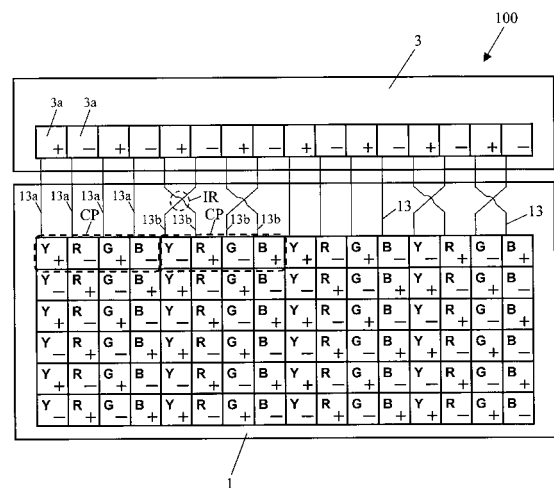
【図2】



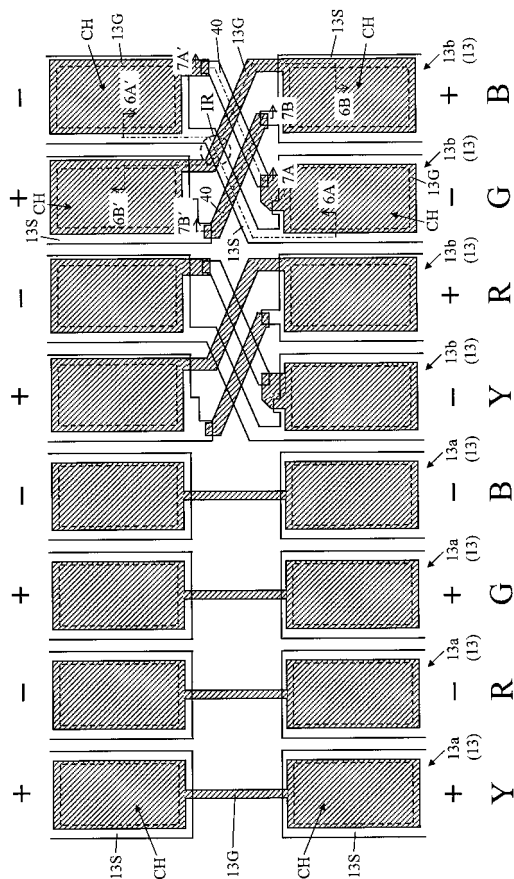
【 図 3 】



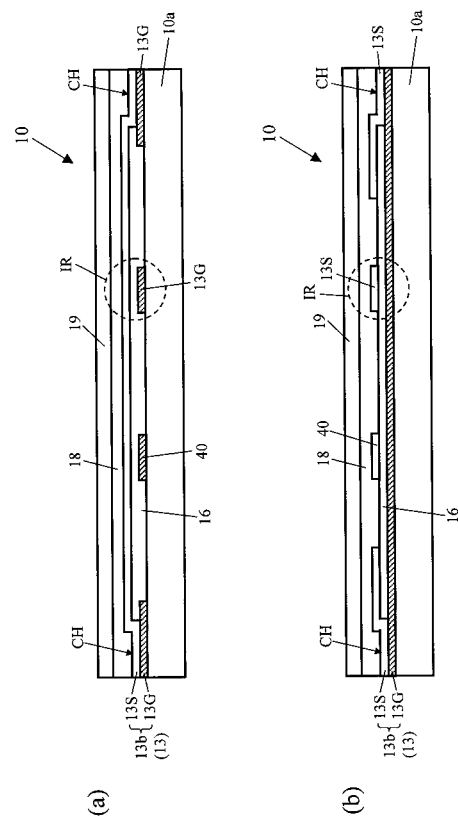
【圖 4】



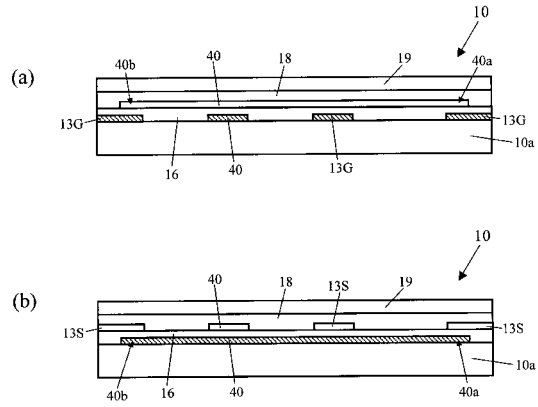
【 図 5 】



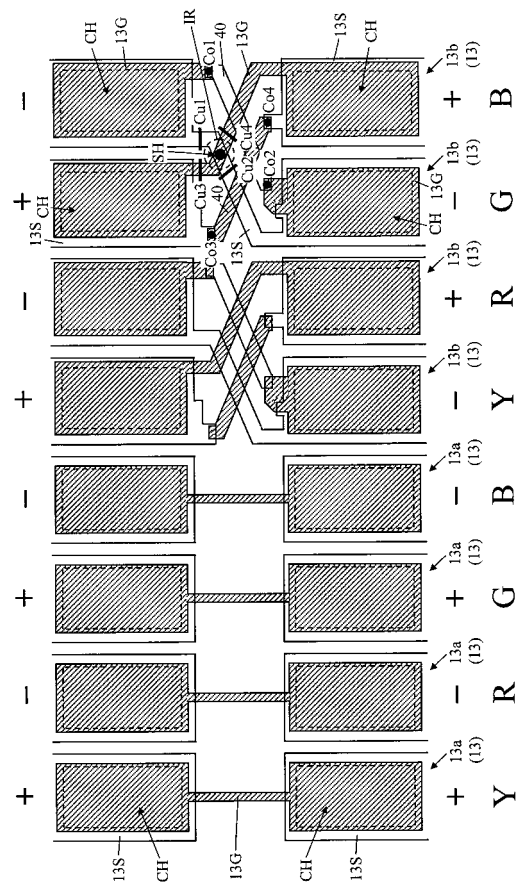
【 図 6 】



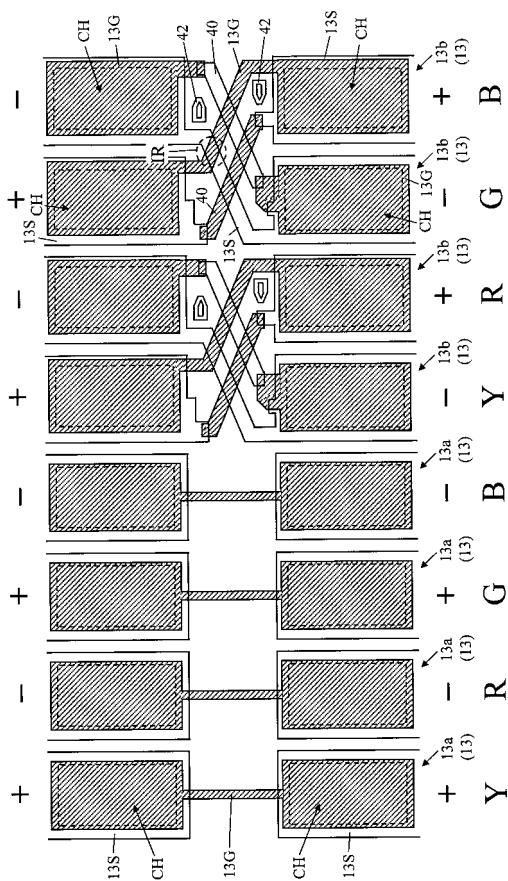
【図 7】



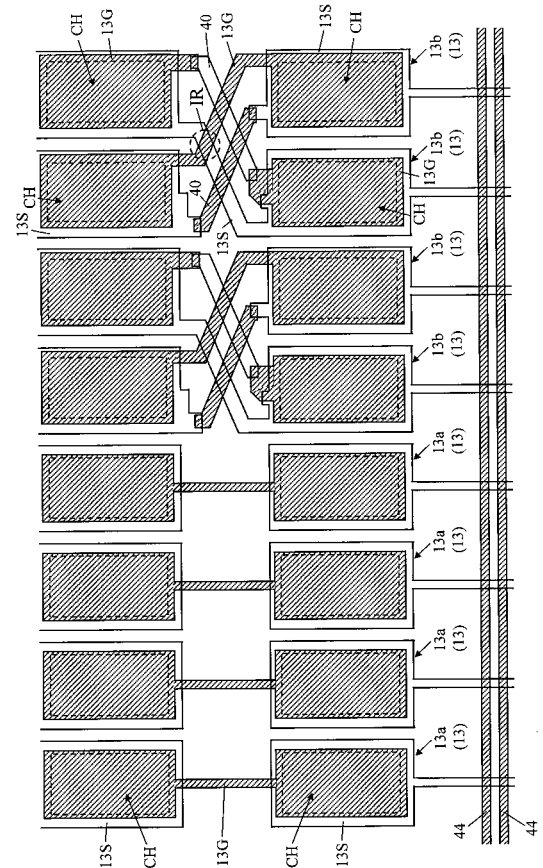
【図 8】



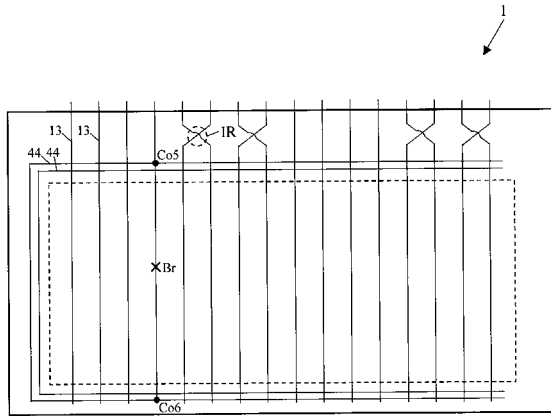
【図 9】



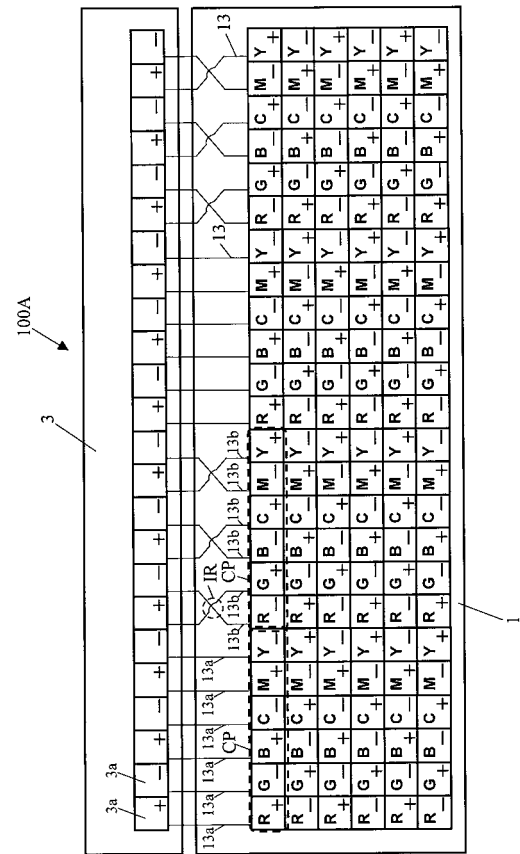
【図 10】



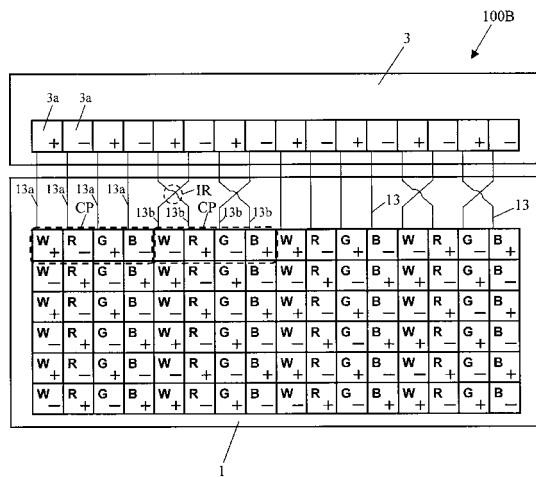
【図 1 1】



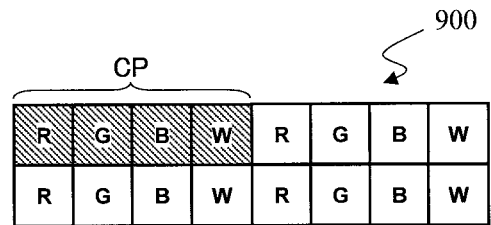
【図 1 2】



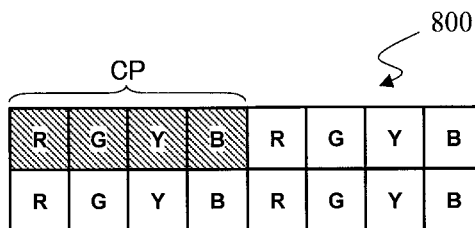
【図 1 3】



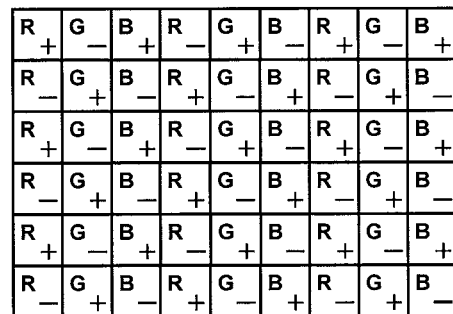
【図 1 5】



【図 1 4】



【図 1 6】



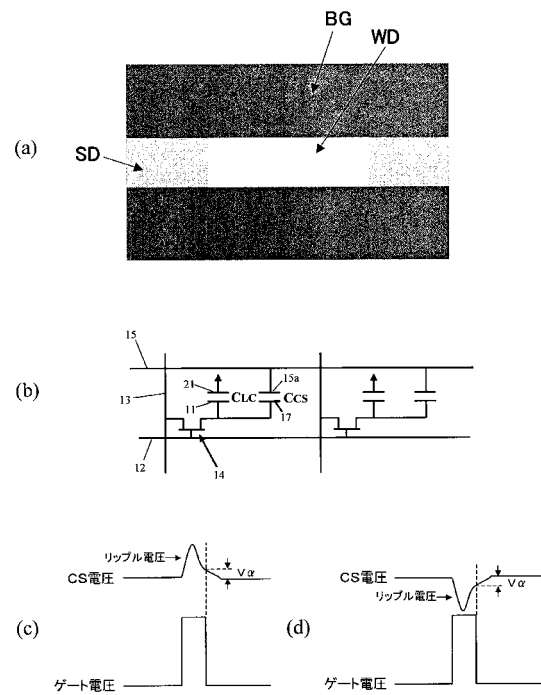
【図 17】

R	+	G	-	Y	+	B	-	R	+	G	-	Y	+	B	-
R	-	G	+	Y	-	B	+	R	-	G	+	Y	-	B	+
R	+	G	-	Y	+	B	-	R	+	G	-	Y	+	B	-
R	-	G	+	Y	-	B	+	R	-	G	+	Y	-	B	+
R	+	G	-	Y	+	B	-	R	+	G	-	Y	+	B	-
R	-	G	+	Y	-	B	+	R	-	G	+	Y	-	B	+

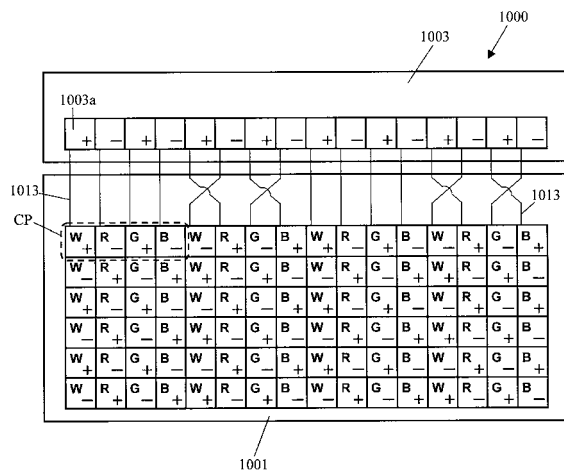
【図 18】

R	+	G	-	B	+	W	-	R	+	G	-	B	+	W	-
R	-	G	+	B	-	W	+	R	-	G	+	B	-	W	+
R	+	G	-	B	+	W	-	R	+	G	-	B	+	W	-
R	-	G	+	B	-	W	+	R	-	G	+	B	-	W	+
R	+	G	-	B	+	W	-	R	+	G	-	B	+	W	-
R	-	G	+	B	-	W	+	R	-	G	+	B	-	W	+

【図 19】



【図 20】



フロントページの続き

- (72)発明者 八木 敏文
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
- (72)発明者 松田 成裕
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
- (72)発明者 中川 英俊
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
- (72)発明者 大石 琢也
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
- (72)発明者 久保田 智文
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
- (72)発明者 宮本 和茂
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
- (72)発明者 鈴木 晴久
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

審査官 鈴木 俊光

- (56)参考文献 国際公開第2007/063620(WO, A1)
特開2007-079544(JP, A)
特開2008-165237(JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F	1 / 1 3 4 5
G 0 2 F	1 / 1 3 6 8
G 0 2 F	1 / 1 3 3
G 0 9 G	3 / 2 0
G 0 9 G	3 / 3 6

专利名称(译)	液晶显示装置和显示器缺陷校正方法		
公开(公告)号	JP5579842B2	公开(公告)日	2014-08-27
申请号	JP2012518446	申请日	2011-06-02
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	正楽明大 八木敏文 松田成裕 中川英俊 大石琢也 久保田智文 宫本和茂 鈴木晴久		
发明人	正楽 明大 八木 敏文 松田 成裕 中川 英俊 大石 琢也 久保田 智文 宮本 和茂 鈴木 晴久		
IPC分类号	G02F1/1345 G02F1/1368 G09G3/36 G09G3/20		
CPC分类号	G09G3/3607 G02F1/136286 G02F2001/136272 G09G3/3648 G09G2300/0426 G09G2330/10 G09G2330/12		
FI分类号	G02F1/1345 G02F1/1368 G09G3/36 G09G3/20.670.A G09G3/20.670.Q		
代理人(译)	奥田诚治 三宅明子		
审查员(译)	铃木俊光		
优先权	2010127297 2010-06-02 JP		
其他公开文献	JPWO2011152483A1		
外部链接	Espacenet		

摘要(译)

根据本发明的液晶显示装置 (100) 包括以矩阵排列的多个像素, n个像素 (n是4或更大的偶数) 包括在彩色显示像素 (CP) 中。该液晶显示装置包括有源矩阵基板 (10), 该有源矩阵基板 (10) 包括沿行方向延伸的多条扫描线 (12) 和沿列方向延伸的多条信号线 (13)。信号线驱动电路 (3) 向多条信号线中的每条信号线提供正或负极性的灰度电压作为显示信号。多条信号线包括不与另一条信号线交叉的第一类型的信号线 (13a), 以及在绝缘状态下与显示区域外的与其相邻的信号线相交的第二类型的信号线 (13b)。薄膜 (16) 插入其间。有源矩阵基板还包括校正线 (40), 其设置在交叉区域 (IR) 附近, 其中第二类信号线与相邻信号线相交, 与多条信号线电隔离, 并且处于浮动潜力。

