

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5552463号
(P5552463)

(45) 発行日 平成26年7月16日(2014.7.16)

(24) 登録日 平成26年5月30日(2014.5.30)

(51) Int.Cl. F I
GO2F 1/1343 (2006.01) GO2F 1/1343
GO2F 1/1368 (2006.01) GO2F 1/1368

請求項の数 1 (全 8 頁)

<p>(21) 出願番号 特願2011-156184 (P2011-156184) (22) 出願日 平成23年7月15日 (2011.7.15) (62) 分割の表示 特願2003-405123 (P2003-405123) の分割 原出願日 平成15年12月3日 (2003.12.3) (65) 公開番号 特開2011-203763 (P2011-203763A) (43) 公開日 平成23年10月13日 (2011.10.13) 審査請求日 平成23年8月1日 (2011.8.1) (31) 優先権主張番号 2002-076356 (32) 優先日 平成14年12月3日 (2002.12.3) (33) 優先権主張国 韓国 (KR)</p>	<p>(73) 特許権者 512187343 三星ディスプレイ株式会社 Samsung Display Co., Ltd. 大韓民国京畿道龍仁市器興区三星二路95 95, Samsung 2 Ro, Gih eung-Gu, Yongin-City , Gyeonggi-Do, Korea (74) 代理人 100121382 弁理士 山下 託嗣 (72) 発明者 倉 學 ▲スン▼ 大韓民国ソウル市江南区逸院洞カチマウル アパート1006棟315号</p>
---	---

最終頁に続く

(54) 【発明の名称】 液晶表示装置用薄膜トランジスタ表示板

(57) 【特許請求の範囲】

【請求項 1】

液晶表示板であって、
 基板と、
 前記基板上に形成され、画素領域の境界で屈曲し、前記画素領域に対して互いに対向する第1及び第2ゲート線と、
 前記第1及び第2ゲート線と交差し、前記第1及び第2ゲート線とともに前記画素領域を台形状に定義し、前記台形状の画素領域の上辺及び下辺に沿って延在するデータ線と、
 棒状形状を有し、前記第1ゲート線に沿って延在する第1画素電極と、
 棒状形状を有し、前記第2ゲート線に沿って延在し、前記第1画素電極に対して鋭角をなす第2画素電極と、
 前記第1画素電極と前記第2画素電極との間に形成され、維持蓄電器用第2導電パターンとなる三角形形状部と、前記三角形形状部の底辺の端部から延長して形成され前記第1画素電極及び前記第2画素電極のひとつに沿う少なくとも1つの延長部と、を有する中央画素電極と、
 前記第1画素電極の一端部、前記第2画素電極の一端部、及び前記中央画素電極の前記三角形形状部の頂上部に接続され、前記データ線に沿って前記画素領域の長さ方向に延在する第1画素電極線と、前記第1画素電極の他端部、前記第2画素電極の他端部、及び前記中央画素電極の前記三角形形状部の延長部の端部に接続され、前記データ線に沿って前記画

10

20

素領域の長さ方向に前記第 1 画素電極線に対向して延在する第 2 画素電極線と、

前記第 1 ゲート線又は前記第 2 ゲート線、前記データ線、及び前記第 1 画素電極線が接続されることにより構成される薄膜トランジスタと、

前記基板上に形成され、前記第 1 画素電極と前記第 2 画素電極と前記中央画素電極との間に電界が形成されるように前記第 1 画素電極又は前記第 2 画素電極に沿って形成されている複数の共通電極と、

前記複数の共通電極の両端部のそれぞれに接続され、前記データ線に沿って前記画素領域の長さ方向に対向して延在する第 1 及び第 2 共通電極線と、

前記中央画素電極の維持蓄電器用第 2 導電パターンと重畳して容量電極となる三角形状部を含む維持蓄電器用第 1 導電パターンと、

を備えた液晶表示板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置及びその製造方法に関し、特に液晶分子に水平電界を印加するために、電極及び電界印加手段である薄膜トランジスタが同一基板に形成されている液晶表示装置及びその製造方法に関する。

【背景技術】

【0002】

水平電界による液晶駆動方式として、従来技術が特許文献 1 に示されている。しかし、特許文献 1 に示された液晶表示装置は、水平電界を印加するための共通電極と画素電極のうち、共通電極と共通電極に連結され、共通信号を伝達する共通信号線が互いに隣接部分である画素の上部及び下部において液晶駆動の歪曲が発生する問題がある。このような歪曲を隠すためにブラックマトリックスを広く形成すると、開口率が減少する問題が生じる。

【0003】

また、画素電極に電圧を印加するデータ線とこれに平行な画素電極または共通電極との間にカップリング効果(coupling effect)または歪曲された駆動が発生し、光が漏れ、これによってクロストークが発生する問題がある。これを隠すためにデータ線に隣接した共通電極を必要以上に広く形成し、開口率を減少させる原因となる。また、共通電極と画素電極は、データ線と平行にゲート線とデータ線で囲まれた画素の長さ方向と平行に形成され、電極の数を増やすことが容易ではない。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】米国特許第 5,598,285 号

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明の課題は、水平電界駆動方式の液晶表示装置の開口率を向上させることである。本発明の他の課題は、水平電界を印加するための電極の数を容易に調節することができる液晶表示装置を提供することである。

【課題を解決するための手段】

【0006】

このような技術的課題を解決するために本発明に係る液晶表示装置においては、ゲート線及びデータ線の交差により定義される台形状の画素領域が形成されている。さらに、各画素領域において、共通電極はゲート線と互いに平行に配列され、共通電極に連結されている共通信号線はデータ線と平行に形成され、液晶分子はデータ線と垂直方向に初期配向されている。

【0007】

10

20

30

40

50

すなわち、本発明の一実施形態による液晶表示装置用薄膜トランジスタ表示板には、ゲート線及びゲート線と絶縁されて交差するデータ線が形成されている。ゲート線とデータ線との交差により定義される台形状の画素領域には、一定の間隔をおいて互いに平行に対向する線状の共通電極及び画素電極が、それぞれ少なくとも二つ以上形成されている。それぞれの画素領域には薄膜トランジスタが形成されている。薄膜トランジスタのゲート電極、ソース電極、及びドレイン電極は、ゲート線、データ線、画素電極に各々連結されている。ゲート線は画素領域の境界で屈曲し、台形状の画素領域を形成している。共通電極と前記画素電極はゲート線と平行に配列されており、共通電極と前記画素電極は画素領域の一辺と平行に配列されることが好ましい。

【0008】

10

また、共通電極と連結され、データ線と平行に形成されている共通電極線をさらに含むことができ、画素電極及び共通電極と各々連結されて互いに重なって維持蓄電器を構成する第1及び第2導電体パターンをさらに含むことが好ましい。共通電極及び画素電極により駆動される液晶分子がデータ線に対して垂直方向に配向されるようにラビングされている配向膜を含むことが好ましい。

【発明の効果】

【0009】

本発明の実施例によれば、共通電極線をデータ線と平行に画素の長さ方向に形成して開口率を向上させることができ、光漏れ現象を減らすことができる。また、台形状の画素領域の辺と共通電極及び画素電極を平行に配列することによって画素領域の角部まで画像を表示することができるので、画素の表示能力を極大化できる。また、共通電極及び画素電極を画素の長さ方向に配列することによってこれらの数を容易に調節することができる。

20

【図面の簡単な説明】

【0010】

【図1】本発明の実施例による液晶表示装置用薄膜トランジスタ表示板の構造を概略的に示した配置図である。

【図2】図1のII-II'線に沿った断面図である。

【図3】図1のIII-III'線に沿った断面図である。

【図4】本発明の第2の実施例による液晶表示装置用薄膜トランジスタ表示板の構造を示した配置図である。

30

【発明を実施するための形態】

【0011】

添付した図面を参照して本発明の実施例に対して本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は多様な形態で実現することができ、ここで説明する実施例に限定されない。

【0012】

図面は、各種層及び領域を明確に表現するために厚さを拡大して示している。明細書全体を通じて類似した部分については同一図面符号を付けている。層、膜、領域、板などの部分が他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時は、中間に他の部分がないことを意味する。

40

【0013】

以下、本発明の実施例による液晶表示装置用薄膜トランジスタ表示板について図面を参照して詳細に説明する。

【0014】

本発明による液晶表示装置用薄膜トランジスタ表示板には、台形状の画素領域を定義するゲート線とデータ線が配置され、共通電極に連結されている共通信号線はデータ線と平行に画素領域の長さ方向に延びている。また、液晶分子はデータ線及び共通信号線と垂直に初期配向され、データ線と共に画素領域を定義するゲート線は共通電極と平行に形成されている。

50

【 0 0 1 5 】

まず、本発明第 1 の実施例による液晶表示装置用薄膜トランジスタ表示板について説明する。図 1 は、本発明の第 1 の実施例による液晶表示装置用薄膜トランジスタ表示板における単位画素の構成を簡略に示した配置図で、図 2 及び図 3 は、図 1 の I I - I I ' 及び I I I - I I I ' 線に沿った断面図である。

【 0 0 1 6 】

図 1 乃至図 3 のように、絶縁基板 1 1 0 上に主に横方向に延びている複数のゲート線 1 2 1 が形成されている。ゲート線 1 2 1 は低い比抵抗の物質、例えば銀や銀合金またはアルミニウムやアルミニウム合金からなる単一膜を含むことができる。これとは異なって、ゲート線 1 2 1 は前述した物質を含む少なくとも一つの膜と他の物質との接触特性の良いパッド用の少なくとも一つの膜を含む多層膜から構成されることができる。ゲート線 1 2 1 の一端付近に位置した部分（図示せず）は、外部からのゲート信号をゲート線に伝達し、各ゲート線 1 2 1 の複数の枝は、薄膜トランジスタのゲート電極 1 2 3 を構成する。この時、ゲート線 1 2 1 は、以降形成されるデータ線 1 7 1 と交差して台形状の画素領域を定義するために、画素領域の境界で屈曲されている。図中横方向に隣り合う台形状の画素領域の隣接する辺の長さは互いに一致している。台形状の画素領域を定義する 4 辺のうち、互いに平行な 2 辺はデータ線 1 7 1 で構成され、他の 2 辺はゲート線 1 2 1 で構成される。

また、ゲート線 1 2 1 と同一層である絶縁基板 1 1 0 上部には、縦方向に平行に延びている共通電極線 1 3 8、1 3 2 が形成され、これら 1 3 8、1 3 2 を連結し、ゲート線 1 2 1 と平行に配列されている共通電極 1 3 4 が多数形成されている。この時、画素領域の最外殻に配置されている共通電極 1 3 4 と共通電極線 1 3 8、1 3 2 は梯子状のパターンを形成している。画素領域の中央には、維持蓄電器用第 1 導電体パターン 1 3 6 が形成されている。この第 1 導電体パターン 1 3 6 は、共通電極線 1 3 8、1 3 2 及び共通電極 1 3 4 と連結されている。また、第 1 導電体パターン 1 3 6 は、画素電極 1 7 4 と連結されている維持蓄電器用第 2 導電体パターン 1 7 6 と重なるように形成されている。以下、共通電極 1 3 4 と共通電極線 1 3 8、1 3 2 を一緒に説明する時はこれらを共通信号線と記載する。

【 0 0 1 7 】

窒化ケイ素 (S i N x) などからなるゲート絶縁膜 1 4 0 が、ゲート線 1 2 1 及び共通信号線 1 3 2、1 3 4、1 3 6、1 3 8 を覆っている。

【 0 0 1 8 】

ゲート電極 1 2 5 のゲート絶縁膜 1 4 0 上部には、水素化非晶質シリコンなどからなる島形半導体 1 5 0 が形成され、半導体 1 5 0 上部にはシリサイドまたは n 型不純物が高濃度にドーピングされている n+水素化非晶質シリコンなどで作製された複数の抵抗性接触体 1 6 3、1 6 5 が対となって形成されている。各対の抵抗性接触体 1 6 3、1 6 5 は、該当ゲート線 1 2 1 を中心に互いに分離されている。この時、半導体 1 5 0 と抵抗性接触体 1 6 3、1 6 5 は、以降形成されるデータ線 1 7 1 に沿って線形を有することができ、データ線 1 7 1 及びドレーン電極 1 7 5 と同一な模様を有することもできる。

【 0 0 1 9 】

抵抗性接触体 1 6 3、1 6 5 及びゲート絶縁膜 1 4 0 上には、複数のデータ線 1 7 1 及び複数のドレーン電極 1 7 5 が形成されている。データ線 1 7 1 とドレーン電極 1 7 5 は、アルミニウムまたは銀のような低抵抗の導電物質からなる導電膜を含む。データ線 1 7 1 は、主に縦方向に延びてゲート線 1 2 1 と交差して台形状の画素領域のうち互いに平行な 2 辺を定義する。データ線 1 7 1 の複数の枝 1 7 3 は、各対の抵抗性接触体 1 6 3、1 6 5 の一つ 1 6 3 の上部まで延在して、薄膜トランジスタのソース電極 1 7 3 を構成する。データ線 1 7 1 の一端付近に位置した部分（図示せず）は外部からの画像信号をデータ線 1 7 1 に伝達する。薄膜トランジスタのドレーン電極 1 7 5 は、データ線 1 7 1 と分離され、ゲート電極 1 2 3 に対してソース電極 1 7 3 の反対側抵抗性接触体 1 6 5 上部に位置する。また、ゲート絶縁膜 1 4 0 の上部には、画素電極 1 7 4、画素電極線 1 7 2、1

10

20

30

40

50

78及び維持蓄電器用第2導電体パターン176が形成されている。画素電極174は共通電極134と平行に対向している。画素電極線172、178はドレーン電極175と連結され、さらに画素領域の周囲に配置されて共通電極線132、138と重なっている。また、維持蓄電器用第2導電体パターン176は、画素電極線172に連結され、維持蓄電器用第1導電体パターン136と重なって維持蓄電器を構成する。ここでも、画素電極174及び画素電極線172、178は画素信号線と記載する。

【0020】

データ線171、ドレーン電極175及び画素信号線172、174、178と、これらにより覆われない半導体150上部には、窒化ケイ素または平坦化特性の優れた有機物質からなる下部保護膜180が形成されている。保護膜180上には液晶分子を配向するための配向膜11が形成されている。

10

【0021】

この時、ゲート電極123、ゲート絶縁膜140、半導体150、抵抗性接触制163、165、ソース及びドレーン電極173、175は薄膜トランジスタを構成する。

【0022】

ここで、共通信号線132、134、138及び画素信号線172、174、178は、各々ゲート線121またはデータ線171と同一層に配置されているが、これらは一緒に同一層に配置でき、全て保護膜180上部に配置することができる。この時、配向膜11で段差による配向不良を防止するために、共通信号線132、134、138及び画素信号線172、174、178は、2,000以下の厚さを有することが好ましい。

20

【0023】

図1に、横の矢印方向()は液晶分子を初期配向するための配向膜11のラビング方向で、この方向はデータ線171または共通電極線132と垂直であることが好ましい。勿論、配向膜11のラビング方向は矢印方向()に対して反対方向であり得る。

【0024】

このような本発明の第1の実施例による液晶表示装置用薄膜トランジスタ表示板においては、共通電極線132がデータ線171に平行に画素の長さ方向に形成され、しかもデータ線171に垂直に液晶分子が初期配向されるように配向膜11がラビングされている。そのため、データ線171と共通電極線132に電圧差が発生して液晶分子が駆動されても、液晶分子は初期配向方向と同一方向に駆動されるので、暗く表示され側面クロストークが発生しない。従って、データ線171に隣接した共通信号線24を細く形成して画素の開口率を増加させることができる。

30

【0025】

また、従来構造とは異なって、共通電極134と画素電極174を画素領域の長さ方向に並べて配列し、電極134、174の数を容易に調節する。画素領域の大きさに応じて共通電極134及び画素電極174の間隔を調節することができるので好適である。

【0026】

また、画素領域の最外殻に配置されている画素電極174及び共通電極134が、ゲート線121とデータ線171により定義される画素領域の辺と平行に配置されているので、画素領域の角部まで画像を表示することができる。また、テクスチャ(texture)によって表示不良が発生する画素領域の中央に維持蓄電器を配置して、画素の透過率が低下することを防止することができ、これを通じて画素の透過率を高めることができる。

40

【0027】

前記第1の実施例では、互いに隣接する台形状の画素領域の互いに平行な2辺のうち、隣り合う画素領域の長辺同士または短辺同士が隣接するように、各画素領域が配置されているが、画素領域の互いに平行な2辺のうち、隣り合う画素領域の長辺と短辺とが隣接するように画素領域を並べて配置することもできる。図面を参照して具体的に説明する。

【0028】

図4は、本発明の第2の実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した配置図である。本発明の第2の実施例による液晶表示装置用薄膜トランジスタ基板の

50

断面構造は、第 1 の実施例の場合と同様であるので具体的な図面は省略した。

【 0 0 2 9 】

図 4 のように、大部分の構造は第 1 の実施例の場合と同様である。しかし、互いに隣接する台形状の画素領域が並んで配列されている。

【 0 0 3 0 】

以上、本発明の好ましい実施例について詳細に説明したが、本発明の権利範囲はこれに限定されず、請求の範囲で定義している本発明の基本概念を利用した当業者の多様な変形及び改良形態も本発明の権利範囲に属するものである。

【産業上の利用可能性】

【 0 0 3 1 】

本発明は、液晶表示装置及びその製造方法に関し、特に液晶分子に水平電界を印加するために、電極及び電界印加手段である薄膜トランジスタが同一基板に形成されている液晶表示装置及びその製造方法に利用することができる。

【符号の説明】

【 0 0 3 2 】

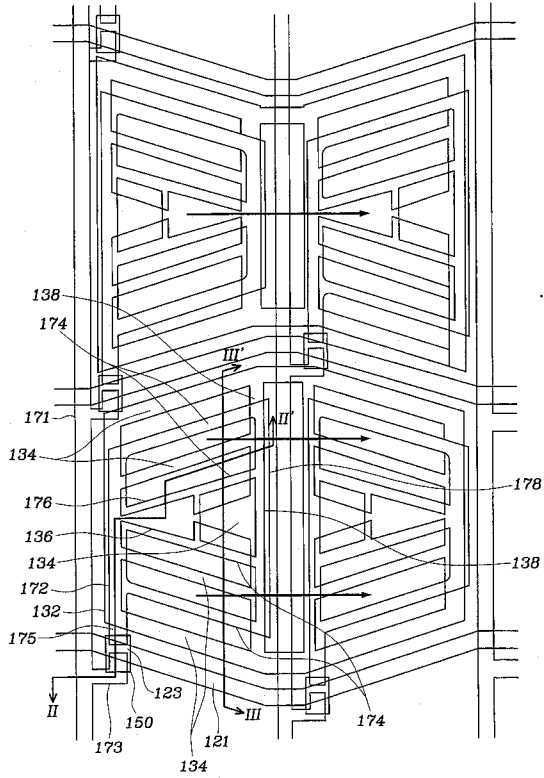
- 1 1 0 : 絶縁基板
- 1 2 1 : ゲート線
- 1 2 3 : ゲート電極
- 1 3 2、1 3 8 : 共通電極線
- 1 3 4 : 共通電極
- 1 3 2、1 3 4、1 3 8 : 共通信号線
- 1 4 0 : ゲート絶縁膜
- 1 5 0 : 半導体
- 1 6 3、1 6 5 : 抵抗性接触体
- 1 7 1 : データ線
- 1 7 3 : ソース電極
- 1 7 4 : 画素電極
- 1 7 5 : ドレイン電極
- 1 7 2、1 7 8 : 画素電極線
- 1 7 2、1 7 4、1 7 8 : 画素信号線
- 1 8 0 : 保護膜

10

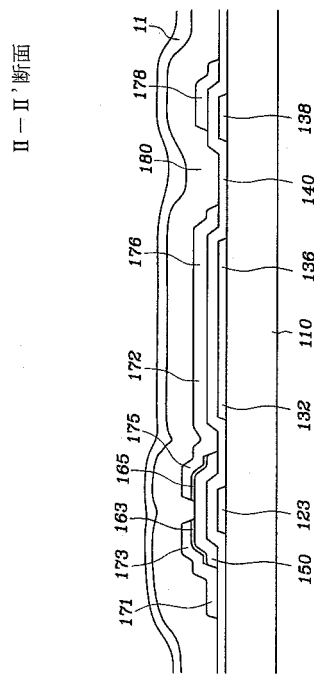
20

30

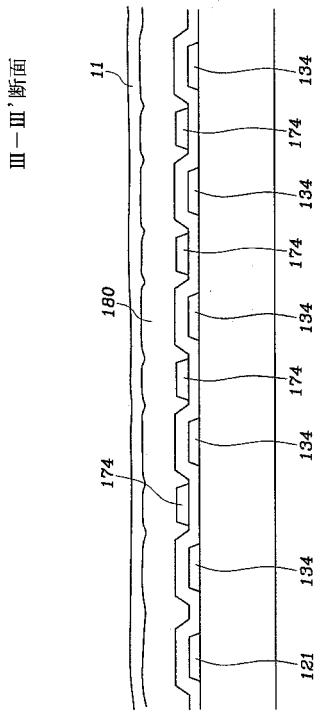
【図1】



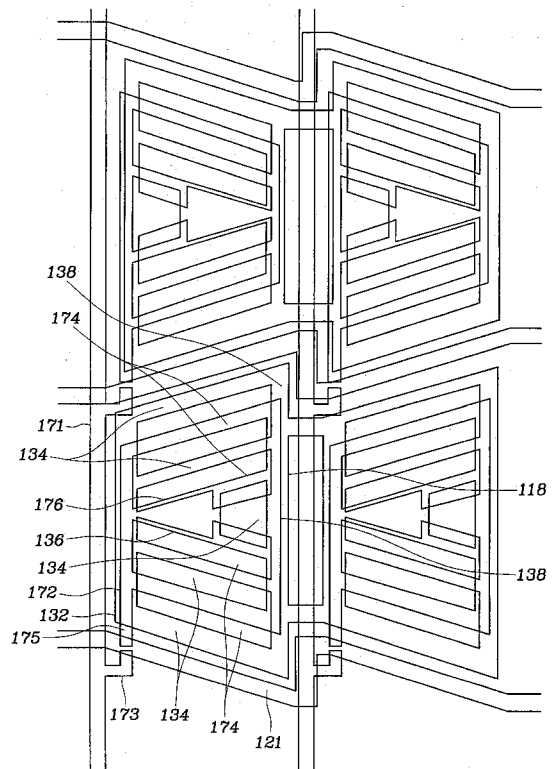
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 韓 銀 姫

大韓民国ソウル市江南区道谷1洞948-29番地302号

(72)発明者 李 昶 勳

大韓民国京畿道龍仁市器興邑書川里705番地イエヒョンマウル 現代ホームタウン104棟1205号

審査官 山口 裕之

(56)参考文献 特開2002-182230(JP,A)

特開平11-352483(JP,A)

特開2000-010110(JP,A)

特開2000-227596(JP,A)

特開2002-139735(JP,A)

特開2004-185011(JP,A)

特開平09-258269(JP,A)

特開平10-003092(JP,A)

特開平11-174481(JP,A)

特開2000-305100(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/1368

专利名称(译)	用于液晶显示装置的薄膜晶体管显示面板		
公开(公告)号	JP5552463B2	公开(公告)日	2014-07-16
申请号	JP2011156184	申请日	2011-07-15
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	倉學スン 韓銀姬 李昶勳		
发明人	倉學 ▲スン▼ 韓銀姬 李昶勳		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1337 G02F1/1362 H01L21/336 H01L29/786		
CPC分类号	G02F1/134363 G02F1/136213 G02F2201/128 G02F2201/40		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/GA17 2H092/JA26 2H092/JB05 2H092/JB23 2H092/JB69 2H092/KA05 2H092/NA07 2H092/NA23 2H092/PA02 2H192/AA24 2H192/BB02 2H192/BB52 2H192/CB05 2H192/CC15 2H192/DA42		
代理人(译)	山下大洁嗣		
审查员(译)	山口博之		
优先权	1020020076356 2002-12-03 KR		
其他公开文献	JP2011203763A		
外部链接	Espacenet		

摘要(译)

公开了一种能够获得高质量图像和明亮显示的液晶显示器。栅极信号线在液晶显示器的近开关元件处弯曲。像素区域由栅极信号线及其交叉数据信号线限定。像素电极和公共电极沿像素的纵向设置。像素信号和公共信号线分别连接到像素电极和公共电极。存储电容器可以形成在像素的纵向方向的中间，或者通常在显示期间可能出现纹理。像素的一半可以相对于存储电容器与另一半对称。公共信号线可以与数据信号线平行，并且比像素信号线更靠近数据信号线。像素可以相对于它们之间的数据信号线对称地设置。像素形状也可以在栅极信号线的方向上重复。

【图4】

