

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5370021号
(P5370021)

(45) 発行日 平成25年12月18日(2013.12.18)

(24) 登録日 平成25年9月27日(2013.9.27)

(51) Int.Cl.	F I
G02F 1/133 (2006.01)	G02F 1/133 550
G09G 3/36 (2006.01)	G02F 1/133 570
G09G 3/20 (2006.01)	G09G 3/36
	G09G 3/20 622D
	G09G 3/20 641C
請求項の数 5 (全 16 頁) 最終頁に続く	

(21) 出願番号	特願2009-205682 (P2009-205682)	(73) 特許権者	000002369
(22) 出願日	平成21年9月7日(2009.9.7)		セイコーエプソン株式会社
(65) 公開番号	特開2011-59160 (P2011-59160A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成23年3月24日(2011.3.24)	(74) 代理人	110000752
審査請求日	平成24年9月3日(2012.9.3)		特許業務法人朝日特許事務所
		(72) 発明者	保坂 宏行
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(72) 発明者	飯坂 英仁
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	右田 昌士
		最終頁に続く	

(54) 【発明の名称】 液晶表示装置、駆動方法および電子機器

(57) 【特許請求の範囲】

【請求項1】

複数本の走査線と複数本のデータ線との交差に対応して設けられ、各々は、
画素電極とコモン電極とにより液晶が挟持された液晶素子と、
前記走査線に選択電圧が印加されたときに、前記画素電極と前記データ線との間で導通状態となるスイッチング素子と、
を有する画素と、
前記複数本の走査線を、時間的に間隔をおいた映像書込期間で選択して、選択した走査線に前記選択電圧を印加し、
前記複数本の走査線のうち、一の走査線に対し、前記映像書込期間で前記選択電圧を印加するタイミングよりも所定時間前の前記間隔に含まれるセット期間で選択して、選択した走査線に前記選択電圧を印加する走査線駆動回路と、
前記映像書込期間では、前記画素に前記データ線を介して映像信号に応じた電圧のデータ信号を供給し、
前記セット期間では、前記画素に前記データ線を介して所定電圧のセット信号を供給するデータ線駆動回路と、
を有し、
前記所定時間は、前記液晶素子の透過率または反射率が0から100%に変化するとき
に要する応答時間または100から0%に変化するとき
に要する応答時間よりも短く、
前記映像書込期間は、前記映像信号の水平有効走査期間であり、

10

20

前記セット期間は、前記映像信号の水平帰線期間に含まれ、
前記データ線駆動回路は、前記セット信号および前記データ信号を、所定電位を基準とした正極性または負極性の信号として供給するものであって、

前記一の走査線に対して、前記選択電圧が前記セット期間に印加された後に、前記水平有効走査期間に印加されるとき、

当該セット期間に供給するセット信号および当該水平有効走査期間に供給する前記データ信号を同極性とする

ことを特徴とする液晶表示装置。

【請求項 2】

前記所定時間は、1 ミリ秒以下である

10

ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記セット信号は、前記液晶素子の印加電圧を光学的飽和電圧以上にさせる電圧であることを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

複数本の走査線と複数本のデータ線との交差に対応して設けられた画素を複数有し、各画素は、それぞれ

画素電極とコモン電極とにより液晶が挟持された液晶素子と、

前記走査線に選択電圧が印加されたときに、前記画素電極と前記データ線との間で導通状態となるスイッチング素子と、

20

を有する液晶表示装置の駆動方法であって、

前記複数本の走査線を、時間的に間隔をおいた映像書込期間で選択して、選択した走査線に前記選択電圧を印加し、

前記複数本の走査線のうち、一の走査線に対し、前記映像書込期間で前記選択電圧を印加するタイミングよりも所定時間前の前記間隔に含まれるセット期間で選択して、選択した走査線に前記選択電圧を印加し、

前記映像書込期間では、前記画素に前記データ線を介して映像信号に応じた電圧のデータ信号を供給し、

前記セット期間では、前記画素に前記データ線を介して所定電圧のセット信号を供給し、

30

前記所定時間は、前記液晶素子の透過率または反射率が 0 から 100 % に変化するとき
に要する応答時間または 100 から 0 % に変化するとき
に要する応答時間よりも短く、

前記映像書込期間は、前記映像信号の水平有効走査期間であり、

前記セット期間は、前記映像信号の水平帰線期間に含まれ、

前記セット信号および前記データ信号を、所定電位を基準とした正極性または負極性の信号として供給し、

前記一の走査線に対して、前記選択電圧が前記セット期間に印加された後に、前記水平有効走査期間に印加されるとき、

当該セット期間に供給するセット信号および当該水平有効走査期間に供給する前記データ信号を同極性とする

40

ことを特徴とする液晶表示装置の駆動方法。

【請求項 5】

請求項 1 乃至 3 のいずれかに記載された液晶表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置における表示上の不具合を低減する技術に関する。

【背景技術】

【0002】

液晶パネルは、一方の基板において画素毎に画素電極がマトリクス状に配列し、他方の

50

基板にコモン電極が各画素にわたって共通となるように設けられ、画素電極とコモン電極とで液晶を挟持した構成となっている。画素電極とコモン電極との間において、階調レベルに応じた電圧を印加・保持させると、液晶の配向状態が画素毎に規定され、これにより、透過率または反射率が制御される。したがって、上記構成では、液晶分子に作用する電界のうち、画素電極からコモン電極に向かう方向（またはその反対方向）、すなわち、基板面に対して垂直方向（縦方向）の成分だけが、表示制御に寄与する、ということができる。

【 0 0 0 3 】

ところで、近年のように小型化、高精細化のために画素ピッチが狭くなると、互いに隣接する画素電極同士で生じる電界、すなわち基板面に対して平行方向（横方向）の電界が生じて、その影響が無視できなくなりつつある。例えば V A（Vertical Alignment）方式や、T N（Twisted Nematic）方式などのように縦方向の電界により駆動されるべき液晶に対して、横電界が加わると、液晶が配向不良（リバースチルトドメイン）となり、表示上の不具合が発生してしまう、という問題が生じた。

10

このリバースチルトドメインの影響を低減するために、画素電極に合わせて遮光層（開口部）の形状を規定するなどして液晶パネルの構造を工夫する技術（例えば特許文献 1 参照）や、映像信号から算出した平均輝度値が閾値以下の場合にリバースチルトドメインが発生すると判断して、設定値以上の映像信号をクリップする技術（例えば特許文献 2 参照）などが提案されている。

【 先行技術文献 】

20

【 特許文献 】

【 0 0 0 4 】

【 特許文献 1 】 特開平 6 - 3 4 9 6 5 号公報（図 1）

【 特許文献 2 】 特開 2 0 0 9 - 6 9 6 0 8 号公報（図 2）

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 5 】

しかしながら、液晶パネルの構造によってリバースチルトドメインを低減する技術では、開口率が低下しやすく、また、構造を工夫しないで既に製作された液晶パネルに適用することができない、という欠点がある。一方、設定値以上の映像信号をクリップする技術では、表示される画像の明るさが設定値に制限されてしまう、という欠点もある。

30

本発明は、上述した事情に鑑みてなされたもので、その目的の一つは、これらの欠点を解消しつつ、リバースチルトドメインを低減する技術を提供することにある。

【 課題を解決するための手段 】

【 0 0 0 6 】

上記目的を達成するために、本発明に係る液晶表示装置にあっては、複数本の走査線と複数本のデータ線との交差に対応して設けられ、各々は、画素電極とコモン電極とにより液晶が挟持された液晶素子と、前記走査線に選択電圧が印加されたときに、前記画素電極と前記データ線との間で導通状態となるスイッチング素子と、を有する画素と、前記複数本の走査線を、時間的に間隔をおいた映像書込期間で選択して、選択した走査線に前記選択電圧を印加し、前記複数本の走査線のうち、一の走査線に対し、前記映像書込期間で前記選択電圧を印加するタイミングよりも所定時間前の前記間隔に含まれるセット期間で選択して、選択した走査線に前記選択電圧を印加する走査線駆動回路と、前記映像書込期間では、前記画素に前記データ線を介して映像信号に応じた電圧のデータ信号を供給し、前記セット期間では、前記画素に前記データ線を介して所定電圧のセット信号を供給するデータ線駆動回路と、を有し、前記所定時間は、前記液晶素子の透過率または反射率が 0 から 1 0 0 % に変化するとき要する応答時間または 1 0 0 から 0 % に変化するとき要する応答時間よりも短く、前記映像書込期間は、前記映像信号の水平有効走査期間であり、前記セット期間は、前記映像信号の水平帰線期間に含まれ、前記データ線駆動回路は、前記セット信号および前記データ信号を、所定電位を基準とした正極性または負極性の信号

40

50

として供給するものであって、前記一の走査線に対して、前記選択電圧が前記セット期間に印加された後に、前記水平有効走査期間に印加されるとき、当該セット期間に供給するセット信号および当該水平有効走査期間に供給する前記データ信号を同極性とすることを特徴とする。本発明によれば、リバースチルトドメインの低減を図ることが可能である。この際、開口率の低下が生じないので、構造を工夫しないで既に製作された液晶パネルに適用することも可能であり、また、表示される画像の明るさが設定値に制限されてしまうこともない。

【 0 0 0 7 】

本発明において、前記所定時間は、1ミリ秒以下であることが望ましい。この時間に設定すると、セット信号による透過率（または反射率）の変化をほとんど生じさせないで済む。また、前記セット信号は、前記液晶素子の印加電圧を光学的飽和電圧以上とさせる電圧であることが好ましい。これにより、液晶分子が、より確実に横電界の影響から脱することになる。

なお、本発明は、液晶表示装置のほか、液晶表示装置駆動方法および当該液晶表示装置を有する電子機器としても概念することが可能である。

【図面の簡単な説明】

【 0 0 0 8 】

【図1】実施形態に係る液晶表示装置を示す図である。

【図2】同液晶表示装置における液晶素子の等価回路を示す図である。

【図3】同液晶表示装置における変換回路の構成を示す図である。

【図4】同液晶表示装置における電圧 - 透過率特性を示す図である。

【図5】同液晶表示装置における光学応答特性を示す図である。

【図6】同液晶表示装置における光学応答特性を示す図である。

【図7】同液晶表示装置における変換回路等の動作を示す図である。

【図8】同液晶表示装置におけるデータ線駆動回路の動作を示す図である。

【図9】同液晶表示装置における書き込みの推移を示す図である。

【図10】応用・変形例に係る書き込みの推移を示す図である。

【図11】別の応用・変形例に係る書き込みの推移を示す図である。

【図12】液晶表示装置を適用したプロジェクターを示す図である。

【発明を実施するための形態】

【 0 0 0 9 】

以下、本発明の実施形態について図面を参照して説明する。図1は、本実施形態に係る液晶表示装置の全体構成を示すブロック図である。

この図に示されるように、液晶表示装置1は、制御回路10と、液晶パネル100と、走査線駆動回路130と、データ線駆動回路140とを有する。このうち、制御回路10には、映像信号Vid-inが上位装置から同期信号Syncに同期して供給される。映像信号Vid-inは、液晶パネル100における各画素の階調レベルをそれぞれ指定するデジタルデータであり、同期信号Syncに含まれる垂直走査信号、水平走査信号およびドットクロック信号（いずれも図示省略）にしたがった走査の順番で供給される。

【 0 0 1 0 】

制御回路10は、走査制御回路20と変換回路30とにより構成され、このうち、走査制御回路20は、各種の制御信号を生成して、同期信号Syncに同期して各部を制御する。変換回路30は、詳細については後述するが、デジタルの映像信号Vid-inを処理して、アナログのデータ信号Vxを出力するものである。

【 0 0 1 1 】

液晶パネル100は、素子基板（第1基板）100aと対向基板（第2基板）100bとが一定の間隙を保って貼り合わせられるとともに、この間隙に、縦方向の電界で駆動される液晶105が挟持された構成となっている。

素子基板100aのうち、対向基板100bとの対向面には、複数m行の走査線112が図においてX（横）方向に沿って設けられる一方、複数n列のデータ線114が、Y（

10

20

30

40

50

縦)方向に沿って、かつ、各走査線 1 1 2 と互いに電氣的に絶縁を保つように設けられている。

なお、本実施形態では、走査線 1 1 2 を区別するために、図において上から順に 1、2、3、...、(m - 1)、m 行目という呼び方をする場合がある。同様に、データ線 1 1 4 を区別するために、図において左から順に 1、2、3、...、(n - 1)、n 列目という呼び方をする場合がある。

【0012】

素子基板 1 0 0 a では、さらに、走査線 1 1 2 とデータ線 1 1 4 との交差のそれぞれに対応して、スイッチング素子として機能する n チャンネル型の薄膜型トランジスタ (thin film transistor: 以下「TFT」と略称) 1 1 6 と、矩形形状で透明性を有する画素電極 1 1 8 との組が設けられている。TFT 1 1 6 のゲート電極は走査線 1 1 2 に接続され、ソース電極はデータ線 1 1 4 に接続され、ドレイン電極が画素電極 1 1 8 に接続されている。

10

一方、対向基板 1 0 0 b のうち、素子基板 1 0 0 a との対向面には、透明性を有するコモン電極 1 0 8 が全面にわたって設けられる。そして、コモン電極 1 0 8 には、図示省略した回路によって電圧 LC com が印加される。

なお、図 1 において、素子基板 1 0 0 a の対向面は紙面裏側であるので、当該対向面に設けられる走査線 1 1 2、データ線 1 1 4、TFT 1 1 6 および画素電極 1 1 8 については、破線で示すべきであるが、見難くなるので、それぞれ実線で示している。

【0013】

20

図 2 は、液晶パネル 1 0 0 における一部を示す等価回路であり、走査線 1 1 2 とデータ線 1 1 4 との交差に対応して、画素電極 1 1 8 とコモン電極 1 0 8 とで液晶 1 0 5 を挟持した液晶素子 1 2 0 が配列した構成となる。

また、図 1 では省略したが、液晶パネル 1 0 0 における等価回路では、実際には図 2 に示されるように、液晶素子 1 2 0 に対して並列に補助容量 (蓄積容量) 1 2 5 が設けられる。この補助容量 1 2 5 は、一端が画素電極 1 1 8 に接続され、他端が容量線 1 1 5 に共通接続されている。容量線 1 1 5 は時間的に一定の電圧に保たれている。

ここで、走査線 1 1 2 が H レベルになると、当該走査線にゲート電極が接続された TFT 1 1 6 は、ソースおよびドレイン電極間が導通状態になり、画素電極 1 1 8 がデータ線 1 1 4 に接続される。このため、走査線 1 1 2 が H レベルであるときに、データ線 1 1 4 に階調に応じた電圧のデータ信号を供給すると、当該データ信号は、オンした TFT 1 1 6 を介して画素電極 1 1 8 に印加される。走査線 1 1 2 が L レベルになると、TFT 1 1 6 はオフするが、画素電極に印加された電圧は、液晶素子 1 2 0 の容量性および補助容量 1 2 5 によって保持される。

30

液晶素子 1 2 0 では、画素電極 1 1 8 およびコモン電極 1 0 8 によって生じる電界に応じて液晶 1 0 5 の分子配向状態が変化する。このため、液晶素子 1 2 0 は、透過型であれば、印加・保持電圧に応じた透過率となる。

液晶パネル 1 0 0 では、液晶素子 1 2 0 毎に透過率が変化するので、液晶素子 1 2 0 が画素に相当する。そして、この画素の配列領域が表示領域 1 0 1 となる。なお、本実施形態において、液晶 1 0 5 を VA 方式として、液晶素子 1 2 0 が電圧無印加時において黒状態となるノーマリーブラックモードとする。

40

【0014】

さて、本実施形態において、液晶素子 1 2 0 の印加電圧と透過率との関係は、ノーマリーブラックモードであれば、図 4 の (a) に示されるような V - T 特性で表される。このため、液晶素子 1 2 0 を、映像信号 Vid-in で指定された階調レベルに応じた透過率とさせるには、当該階調レベルに応じた電圧を、該液晶素子に印加すれば良いはずである。

しかしながら、液晶素子 1 2 0 の印加電圧を、映像信号 Vid-in で指定される階調レベルに応じて単に規定するだけでは、リバースチルトドメインに起因する表示上の不具合が発生してしまう場合がある。

【0015】

50

この不具合は、液晶素子 120 において挟持された液晶分子が不安定な状態にあるときに、横電界の影響を受けて乱れる結果、以後、印加電圧に応じた配向状態になりにくくなることが原因の 1 つとして考えられている。

液晶素子 120 への印加電圧が、ノーマリーブラックモードにおける黒レベルの電圧 V_{bk} 以上であって光学的閾値電圧 V_{th} を下回る電圧範囲にあると、縦電界による規制力が配向膜による規制力よりもわずかに上回る程度であるため、液晶分子の配向が乱れやすい。これが、液晶分子が不安定な状態にあるときである。

【0016】

一方、横電界の影響を受ける場合とは、互いに隣り合う画素電極同士の電位差が大きくなる場合であり、これは、表示しようとする画像において黒レベルまたは黒レベルに近い暗画素と、白レベルまたは白レベルに近い明画素と、が隣接する場合である。

10

このような暗画素および明画素のうち、暗画素とは液晶分子の配向が乱れやすい状態にあり、この暗画素に対して横電界を与えるのが明画素である。この明画素を特定するため、明画素を、印加電圧が光学的飽和電圧 V_{sat} 以上であってノーマリーブラックモードにおける白レベル電圧 V_{wt} 以下の電圧範囲にある液晶素子 120 とする。

印加電圧が光学的閾値電圧 V_{th} を下回る液晶素子が、印加電圧が光学的飽和電圧 V_{sat} 以上になる液晶素子に隣接したときに、横電界を受けてリバースチルトドメインが発生しやすい状況にあるといえることができる。

なお逆に、印加電圧が光学的飽和電圧 V_{sat} 以上の液晶素子は、縦電界の影響が支配的であるために安定状態にあるので、印加電圧が光学的閾値電圧 V_{th} を下回る液晶素子に隣接しても、リバースチルトドメインが発生することはない。

20

【0017】

このため、リバースチルトドメインの発生を抑えるためには、映像信号 V_{id-in} を解析して、印加電圧が光学的閾値電圧 V_{th} を下回る暗画素と、印加電圧が光学的飽和電圧 V_{sat} 以上になる明画素とが隣接することを検出するとともに、当該暗画素の液晶素子の印加電圧を高くなるように補正する構成が考えられる。

しかしながら、この構成では、映像信号 V_{id-in} を解析する必要があるため、回路構成が複雑化する。

そこで本実施形態では、映像信号に基づく電圧を液晶素子に印加するタイミングよりも時間 ΔT だけ前のタイミングに、強制的に光学的飽和電圧 V_{sat} 以上のセット電圧を印加して、横電界の影響を受けた液晶であれば、その影響から脱する契機を与えた上で、映像信号に基づく電圧を液晶素子に印加する構成とした。

30

【0018】

ところで、図 5 (a) に示されるように、透過率が「0」である初期状態（印加電圧がゼロ）である液晶素子に、白レベルに相当する例えば 5 ボルトの電圧を印加したとき、液晶素子の透過率（すなわち液晶分子の配向状態）は、図 5 の (b) に示されるように、直ちに变化せず、時間的に遅れて变化する。ここで、透過率が 0 % から 100 % まで変化するのに要する応答時間を T_r としたときに、セット電圧の印加から映像信号に基づく電圧の印加までの時間 ΔT について応答時間 T_r 以上となるように設定してしまうと、セット電圧の印加によって透過率が 100 % に变化した状態が応答時間 T_r を越えた分だけの期間にわたって存続することになって、セット電圧の印加による透過率の変化がユーザーに知覚されやすくなる。

40

したがって、セット電圧の印加による透過率の変化がユーザーに知覚されにくするためには、時間 ΔT について応答時間 T_r よりも短く設定することが良いということができる。

【0019】

応答時間についてさらに検討すると、図 6 に示されるように、初期状態から、すなわち印加電圧がゼロであるために配向膜のみによって液晶分子の配向が規定されている状態から、液晶分子が動き始める（透過率が変化し始める）までに、1 ミリ秒程度の時間を要することが判る。逆にいえば、5 ボルトの電圧を印加してから 1 ミリ秒の時間内であれば、

50

透過率はほとんど変化しない。

このため、時間 ΔT について1ミリ秒以下に設定すれば、セット電圧の印加によって透過率がほとんど変化しない状態で映像信号に基づく電圧が印加されることになるので、セット電圧の印加による透過率変化を発生させないことも可能となる。

【0020】

次に、本実施形態において、液晶素子に対し、セット電圧を印加するとともに、この印加から時間 ΔT だけ経過した後、映像信号に基づく電圧を印加するための構成について、特に変換回路30、走査線駆動回路130およびデータ線駆動回路140について説明する。

【0021】

10

まず、変換回路30について説明する。図3は、変換回路30の構成を示す図である。この図に示されるように、変換回路30は、セレクター32およびD/A変換回路34を有する。

このうち、セレクター32は、入力端a、b、cのうち、いずれかを走査制御回路20による制御にしたがって選択して、出力端Outから映像信号Vid-outとして出力するものである。詳細には、セレクター32では、入力端aにセット信号を指定する信号Vstが供給され、入力端bにプリチャージ信号を指定する信号Vprが供給され、入力端cに映像信号Vid-inが供給されている。

【0022】

同期信号Syncで規定される水平走査期間(H)は、水平帰線期間(Hb)と水平有効走査期間(Ha)とに分けられる。このうち、水平帰線期間(Hb)について、本実施形態では、図7に示されるように、時間的に前側のセット期間(Hs)と、後側のプリチャージ期間(Hp)とに分けて用いる。

20

セレクター32に対しては、セット期間(Hs)に入力端aを、プリチャージ期間(Hp)に入力端bを、水平有効走査期間(Ha)に入力端cを、それぞれ選択するように走査制御回路20によって制御される。

【0023】

D/A変換回路34は、映像信号Vid-outを、走査制御回路20によって指定された極性のアナログのデータ信号Vxに変換する。

液晶105に直流成分が印加されるのを防止するため、データ信号Vxの電圧は、ビデオ振幅中心である電圧Vcntに対して高位側の正極性電圧と低位側の負極性電圧とに例えば垂直走査期間毎に交互に切り替えられる。

30

なお、コモン電極108に印加される電圧LCcomは、電圧Vcntとほぼ同電圧と考えてよい。ただし、nチャネル型のTFT116のオフリーク等を考慮して、電圧Vcntよりも低位となるように調整されることがある。

【0024】

走査線駆動回路130は、走査制御回路20による制御信号Yctrにしたがって、1、2、3、...、m行目の走査線112に、走査信号Y1、Y2、Y3、...、Ymを供給するものである。

詳細には、走査線駆動回路130は、図7に示されるように、走査線112を1、2、3、...、m行目という順番で、映像信号の書き込みのために水平有効走査期間(Ha)にて選択し、選択した走査線への走査信号を選択電圧V_H(Hレベル)とする。換言すれば、走査線駆動回路130は、水平帰線期間(Hb)という間隔をおいた水平有効走査期間(Ha)を、映像信号の書き込むための映像書込期間として選択電圧を印加する、ということができる。

40

さらに、走査線駆動回路130は、走査信号Y1、Y2、Y3、...、Ymの各々について、映像信号の書き込みのためHレベルとするタイミングよりも時間 ΔT だけ先んじたセット期間(Hs)にて、セット信号の書き込みのためにHレベルとする。

ここで例えば、ある1行の走査線について着目すれば、走査線駆動回路130は、水平有効走査期間(Ha)で選択電圧を印加するタイミングよりも、時間 ΔT だけ前の水平帰

50

線期間 (Hb) に含まれるセット期間 (Hs) に選択電圧を印加する、ということができる。また、例えば走査信号 Y1 が、1 行目の映像信号 Vid-in が供給される水平有効走査期間 (Ha) において H レベルとなると、同じ水平走査期間 (H) のセット期間 (Hs) では、1 行目よりも p 行だけ下方の走査信号 Y (1 + p) が H レベルとなる。p については、上記時間 ΔT によって決まる。

【0025】

なお、走査線駆動回路 130 は、セット信号および映像信号の書き込みのために H レベルとする以外の期間では、走査信号を非選択電圧 V_L (L レベル) とする。また、図 7 において (V) は、垂直走査期間であり、垂直有効走査期間 (Va) と垂直帰線期間 (Vb) とに分けられる。

10

また、本説明において、走査信号やデータ信号の電圧については、図示省略した接地電位を電圧ゼロの基準とする。ただし、液晶素子 120 の印加電圧については、コモン電極 108 の電圧 LC com と画素電極 118 との電位差とする。

【0026】

データ線駆動回路 140 は、変換回路 30 から供給されるデータ信号 V_x を、走査制御回路 20 による制御信号 Xctr にしたがって 1 ~ n 列目のデータ線 114 にデータ信号 $X_1 \sim X_n$ として供給するものである。詳細には、データ線駆動回路 140 は、水平帰線期間 (Hb) では、セット信号またはプリチャージ信号に基づくデータ信号 V_x を、1 ~ n 列目のデータ線 114 に一斉に供給し、水平有効走査期間 (Ha) では、1 列目から n 列目までのデータ信号 V_x を、1 ~ n 列目のデータ線 114 に順番にサンプリングする。

20

【0027】

次に、液晶表示装置 1 の動作について説明する。

まず、ある行 (便宜的に i 行とする) の映像信号 Vid-in が供給される水平走査期間 (H) の動作について図 8 を参照して説明する。

水平走査期間 (H) における水平帰線期間 (Hb) のうち、時間的に前側のセット期間 (Hs) においてセレクター 32 は、入力端 a を選択する。このため、セレクター 32 から出力される映像信号 Vid-out は、セット信号を指定する信号 Vst となり、D/A 変換回路 34 によって例えば正極性の電圧 $V_w(+)$ に変換されて、データ信号 V_x として出力される。なお、電圧 $V_{wt}(+)$ は、正極性の白レベルに相当するデータ信号であり、液晶素子 120 の画素電極 118 に印加されたときに、当該液晶素子 120 の印加電圧を光学的飽和閾値 V_{sat} 以上とさせる電圧の一例である。

30

セット期間 (Hs) においてデータ線駆動回路 140 は、電圧 $V_{wt}(+)$ のデータ信号 V_x を 1 ~ n 列のデータ線 114 に一斉に供給する。

一方、i 行目の映像信号 Vid-in が供給される水平走査期間 (H) のうち、水平有効走査期間 (Ha) では、走査信号 Yi が H レベルとなるが、それに先立つセット期間 (Hs) では、p 行だけ下方の走査信号 Y (i + p) が H レベルとなる。

走査信号 Y (i + p) が H レベルであれば、(i + p) 行目の TFT 116 がオン状態になるので、データ線 114 にサンプリングされた電圧 $V_{wt}(+)$ のデータ信号は、オン状態にある TFT 116 を介して画素電極 118 に印加される。これにより、(i + p) 行 1 列 ~ (i + p) 行 n 列の液晶素子には、画素電極 118 を高位側として、電圧 $V_{wt}(+)$ と電圧 LC com との差に相当するセット電圧が印加されることになる。

40

【0028】

水平帰線期間 (Hb) において、セット期間 (Hs) の次は、時間的に後側のプリチャージ期間 (Hp) となる。プリチャージ期間 (Hp) においてセレクター 32 は、入力端 b を選択する。このため、セレクター 32 から出力される映像信号 Vid-out は、プリチャージ電圧を指定する信号 Vpr となり、D/A 変換回路 34 によって正極性のプリチャージ電圧に変換されて、データ信号 V_x として出力される。なお、本実施形態では、正極性のプリチャージ電圧として、白レベルに相当する電圧 $V_{wt}(+)$ と、正極性の黒レベルに相当する電圧 $b_k(+)$ との間の電圧が用いられている。

プリチャージ期間 (Hp) においてデータ線駆動回路 140 は、データ信号 V_x を 1 ~ n

50

列のデータ線 1 1 4 に一斉に供給する。これにより、1 ~ n 列のデータ線 1 1 4 に、データ信号 V_x の電圧にプリチャージされることになる。なお、プリチャージ期間 (Hp) では、走査信号 $Y_1 \sim Y_n$ がすべて L レベルであるので、すべての TFT 1 1 6 がオフ状態となる。このため、プリチャージ期間 (Hp) では、液晶素子 1 2 0 の印加電圧が変化することはない。

【0029】

プリチャージ期間 (Hp) の次は、水平有効走査期間 (Ha) となる。水平有効走査期間 (Ha) においてセクター 3 2 は、入力端 c を選択するので、映像信号 Vid-out は、映像信号 Vid-in とイコールである。i 行目の水平有効走査期間 (Ha) において、映像信号 Vid-in (Vid-out) は、i 行 1 列、i 行 2 列、i 行 3 列、...、i 行 n 列の画素の階調レベルを順番に規定する。映像信号 Vid-out は、D/A 変換回路 3 4 によって、図 8 に示されるように、ここでは正極性のデータ信号 V_x に変換されるとともに、データ線駆動回路 1 4 0 によって 1 ~ n 列目のデータ線 1 1 4 にデータ信号 $X_1 \sim X_n$ として順番にサンプリングされる。例えば、i 行 3 列に対応するデータ信号 V_x は、3 列目のデータ線 1 1 4 にデータ信号 X_3 としてサンプリングされる。

i 行目の水平有効走査期間 (Ha) では、走査信号 Y_i が H レベルとなるので、i 行目の TFT 1 1 6 がオン状態になる。このため、データ線 1 1 4 にサンプリングされたデータ信号は、オン状態にある TFT 1 1 6 を介して画素電極 1 1 8 に印加される。これにより、i 行 1 列 ~ i 行 n 列の液晶素子には、画素電極 1 1 8 を高位側として、データ信号と電圧 LC com との差に相当する電圧、すなわち階調レベルに応じた電圧が印加される。

【0030】

なお、図 8 におけるデータ信号 V_x の電圧波形は、本実施形態では、ノーマリーブラックモードとしているので、正極性であれば、基準電圧 V_{cnt} に対し、指定される階調レベルが明るくなるにつれて高位側の電圧になり、負極性であれば、基準電圧 V_{cnt} に対し、階調レベルが明るくなるにつれて低位側の電圧になる。

詳細には、データ信号 V_x の電圧は、正極性であれば、白に相当する電圧 $V_w(+)$ から黒に相当する電圧 $V_b(+)$ までの範囲で、一方、負極性であれば、白に相当する電圧 $V_w(-)$ から黒に相当する電圧 $V_b(-)$ までの範囲で、それぞれ基準電圧 V_{cnt} から階調に応じた分だけ偏位した電圧となる。

なお、電圧 $V_w(+)$ および電圧 $V_w(-)$ は、電圧 V_{cnt} を中心に互いに対称の関係にある。電圧 $V_b(+)$ および $V_b(-)$ についても電圧 V_{cnt} を中心に互いに対称の関係にある。

ここで、基準電圧 V_{cnt} が電圧 LC com と一致していれば、データ信号の電圧と電圧 LC com と差が液晶素子に印加されることになる。

【0031】

以上については、i 行目の映像信号 Vid-in が供給される水平走査期間 (H) についての動作である。

映像信号 Vid-in は、実際には 1、2、3、4、...、(m-1)、m 行目という順番で供給される一方、図 7 に示されるように、当該映像信号 Vid-in が供給される垂直有効走査期間 (Va) にわたって、走査信号 Y_1 、 Y_2 、 Y_3 、 Y_4 、...、 $Y_{(m-1)}$ 、 Y_m が順番に水平有効走査期間 (Ha) で H レベルとなる。これにより、1、2、3、4、...、(m-1)、m 行目の液晶素子の各々には、それぞれ映像信号 Vid-in に応じた電圧が印加される。

さらに、水平有効走査期間 (Ha) にて走査信号 Y_1 、 Y_2 、...、 $Y_{(m-1)}$ 、 Y_m がそれぞれ順番に H レベルとなる期間よりも、時間 ΔT だけ前のセット期間 (Hs) においても、それぞれ走査信号 Y_1 、 Y_2 、...、 $Y_{(m-1)}$ 、 Y_m がそれぞれ順番に H レベルになる。これにより、1、2、...、(m-1)、m 行目の液晶素子の各々には、それぞれセット信号に応じたセット電圧が印加されるので、液晶分子が動き出して、横電界の影響を受けた状態から脱することになる。

なお、本実施形態では、セット期間におけるセット信号の極性と、時間 ΔT 後における映像信号に応じたデータ信号の極性とは、同一としている。1、2、3、...、(p-1)

行目のセット期間 (H_s) は、それぞれ 1 つ前の垂直走査期間 (V) に属するが、走査制御回路 20 は、セット信号の極性について、時間 ΔT 経過したときの水平有効走査期間 (H_a) におけるデータ信号の極性に一致するように、D/A 変換回路 34 に指定する。

【0032】

各行の液晶素子について時間的な経過の順でいえば、セット信号の書き込みの後、時間 ΔT だけ経過した時点で映像信号に応じた電圧が書き込まれることになる。

この書き込みの推移を、表示領域 101 との関係で示したものが図 9 (a) および (b) である。このうち、図 9 (a) は、映像信号に基づくデータ信号を正極性で書き込む場合を示している。

この場合、正極性のセット信号を書き込むために走査線 112 がセット期間 (H_s) で選択されると、その走査線に対し p 行上の走査線 112 が、そのセット期間に続く水平有効走査期間 (H_a) で選択されて、正極性のデータ信号が書き込まれる。選択される走査線は、いずれも p 行の間隔を保って上から下方向に向かう。

なお、選択走査線の下側領域は、書き換わる前、すなわち前の選択によって書き込まれた信号の保持領域であり、選択走査線の上側領域は、選択により書き換わった信号の保持領域である。また、図において、セット信号を書き込むために選択された走査線 112 は、時間 ΔT 経過後に、映像信号が書き込まれるために再び選択される。

図 9 (b) は、映像信号に基づくデータ信号を負極性で書き込む場合を示しており、負極性のセット信号を書き込むために走査線 112 が選択されると、その走査線に対し p 行上の走査線 112 が選択されて、負極性のデータ信号が書き込まれることを示している。

【0033】

このように本実施形態において、各液晶素子は、前の垂直走査期間における映像信号に応じた電圧を印加したときに横電界の影響を受けたとしても、セット電圧の印加によって液晶分子が動き出すので、横電界の影響を受けた状態から脱する。そして、この脱した状態において次の垂直走査期間における映像信号に応じた電圧が液晶素子に印加される。したがって、本実施形態では、リバースチルトドメインに起因する表示上の不具合の発生を抑えることが可能となる。

また、本実施形態では、液晶パネル 100 の構造を変更する必要がないので、開口率の低下を招くこともないし、また、構造を工夫しないで既に製作された液晶パネルに適用することも可能である。

【0034】

くわえて、本実施形態では、セット電圧を特定の画素に対してではなく、表示すべき画像とは無関係に一律に印加するとともに、セット電圧の保持期間に相当する時間 ΔT を応答時間 T_r よりも短く設定しているので、セット電圧による透過率の変化や、表示違反の状態 (すなわち映像信号に基づかない画像が表示される状態) を、ユーザーにほとんど知覚させないことが可能である。

また、映像信号 V_{id-in} を解析する必要がないので、回路構成が複雑化することも防止できる。

【0035】

さらに、本実施形態では、セット期間におけるセット信号の極性と、時間 ΔT 後における映像信号に応じたデータ信号の極性とは同一としたので、映像信号に応じたデータ信号を書き込む直前の状態は、セット電圧が印加された状態に揃う。このため、交流駆動による極性のバランスを保ちつつ、均一な書き込みが可能となる。さらに、セット電圧は、光学的飽和電圧 V_{sat} 以上の高い電圧であるので、映像信号に応じたデータ信号の書き込みは、応答が速い放電方向になる確率が高くなって、映像信号に応じたデータ信号を十分に書き込むことが可能となる。特に、本実施形態では、セット信号をノーマリーブラックモードにおいて最高の白レベルの電圧としているので、映像信号に応じたデータ信号の書き込みは、白レベルとなる場合を除き、必ず放電方向とさせることができる。

【0036】

本発明は、上述した実施形態に限られず、様々な応用・変形が可能である。

例えば、特開 2 0 0 4 - 1 7 7 9 3 0 号公報に記載された領域走査方式、詳細には、1、 $(m/2 + 1)$ 、2、 $(m/2 + 2)$ 、3、 $(m/2 + 3)$ 、4、 $(m/2 + 4)$ 、...、行目というように m 行の半数だけ走査線を飛び越した順番で選択するとともに、このうち、例えば 1、2、3、... 行の選択によって映像信号に基づくデータ信号を正極性で書き込み、 $(m/2 + 1)$ 、 $(m/2 + 2)$ 、 $(m/2 + 3)$ 、... 行の選択により当該映像信号に基づくデータ信号を負極性で書き込む技術にも適用可能である。

【 0 0 3 7 】

例えば図 1 0 に示されるように、映像信号を正極性に変換したデータ信号を書き込むために走査線 1 1 2 を選択するとき、当該選択よりも時間 ΔT だけ前に、当該走査線 1 1 2 を選択して正極性のセット信号を書き込む一方、映像信号を負極性に変換したデータ信号を書き込むために走査線 1 1 2 を選択するとき、当該選択よりも時間 ΔT だけ前に、当該走査線 1 1 2 を選択して負極性のセット信号を書き込む構成としても良い。

この構成によって、クロストークを抑制することができるとともに、画面内の均一性を確保した上で、リバースチルトドメインに起因する表示上の不具合の発生を抑えることが可能となる。

【 0 0 3 8 】

ところで、上述したように時間 ΔT については 1 ミリ秒以下に設定すると、セット電圧の印加による透過率変化をほとんど生じさせない。しかしながら、時間 ΔT を応答時間 T_r に近い値に設定すると、ノーマリーブラックモードであれば、セット電圧が印加された液晶素子の透過率は、最終的に 1 0 0 % に近くなる（図 5 の（b）参照）。このため、画面の全体が明るく（白く）なる白化現象が生じてしまう可能性がある。

一方で、セット電圧を印加する液晶素子の比率を 1 0 0 % から下げ、セット電圧を印加しない代わりに、暗い階調の電圧を液晶素子に印加する構成にすると、白化現象の程度を下げるができるが、配列を考慮せずに比率を下げると、リバースチルトドメインの発生を抑える、という本来の効果が期待できなくなる。

【 0 0 3 9 】

ここで、セット電圧が印加されない液晶素子であっても、セット電圧が印加された（すなわち液晶分子が動き出した）状態の液晶素子と隣接していれば、横電界の影響を受けにくいとされる。このため、例えば、図 1 1 の（a）に示されるように、セット電圧を印加する液晶素子（画素）を 1 列おきとする構成、詳細には、データ線駆動回路 1 4 0 が、セット期間（ H_s ）において、例えば奇数列のデータ線のみにセット信号を印加し、偶数列のデータ線については、オフ信号（すなわちノーマリーブラックモードにおいて画素を暗くさせるデータ信号）を印加する構成としても良い。

また、図 1 1 の（b）に示されるように、セット電圧を印加する画素を 1 行おきとする構成、詳細には、データ線駆動回路 1 4 0 が、セット期間（ H_s ）に例えば奇数行の走査線が選択されたときには 1 ~ n 列のデータ線にセット信号を供給し、セット期間（ H_s ）に偶数行の走査線が選択されたときには 1 ~ n 列のデータ線にオフ信号を供給する構成としても良い。

あるいは、図 1 1 の（c）に示されるように、図 1 1 の（a）および（b）を組み合わせ、セット電圧を印加する画素を 1 画素おきの市松模様とする構成、詳細には、データ線駆動回路 1 4 0 が、セット期間（ H_s ）に例えば奇数行の走査線が選択されたときには奇数列のデータ線にセット信号を供給し、偶数列のデータ線にオフ信号を供給するとともに、セット期間（ H_s ）に偶数行の走査線が選択されたときには奇数列のデータ線にオフ信号を供給し、偶数列のデータ線にセット信号を供給する構成としても良い。

これらの三構成によれば、いずれも時間 ΔT を応答時間 T_r に近い値に設定したときであっても、ノーマリーブラックモードの白化現象の抑制とリバースチルトドメインの低減とを両立させることが可能となる。

なお、図 1 1 の（a）、（b）または（c）を、図 1 0 に示した領域走査方式に適用しても良いのはもちろんである。

【 0 0 4 0 】

各実施形態において、液晶素子 120 は、透過型に限られず、反射型であっても良い。さらに、液晶素子 120 は、ノーマリーブラックモードに限られず、例えば TN 方式として、電圧無印加時において液晶素子 120 が白状態となるノーマリーホワイモードとしてもよい。ノーマリーホワイモードとしたとき、液晶素子 120 の印加電圧と透過率（反射率）との関係は、図 4 の（b）に示されるような V-T 特性で表され、印加電圧が高くなるにつれて透過率が減少する。また、ノーマリーホワイモードとしたとき、液晶素子 120 の応答特性は、図 5 の（c）に示されるようなものとなる。

なお、ノーマリーブラックモードにおける白化現象は、ノーマリーホワイモードとしたときには、黒化現象となる。ただし、オフ信号が画素を明るくするデータ信号となるので、図 11 の（a）～（c）を採用すると、黒化現象の低減が可能となる。

10

【0041】

< 電子機器 >

次に、上述した実施形態に係る液晶表示装置を用いた電子機器の一例として、液晶パネル 100 をライトバルブとして用いた投射型表示装置（プロジェクター）について説明する。図 12 は、このプロジェクターの構成を示す平面図である。

この図に示されるように、プロジェクター 2100 の内部には、ハロゲンランプ等の白色光源からなるランプユニット 2102 が設けられている。このランプユニット 2102 から射出された投射光は、内部に配置された 3 枚のミラー 2106 および 2 枚のダイクロイックミラー 2108 によって R（赤）色、G（緑）色、B（青）色の 3 原色に分離されて、各原色に対応するライトバルブ 100R、100G および 100B にそれぞれ導かれる。なお、B 色の光は、他の R 色や G 色と比較すると、光路が長いので、その損失を防ぐために、入射レンズ 2122、リレーレンズ 2123 および出射レンズ 2124 からなるリレーレンズ系 2121 を介して導かれる。

20

【0042】

このプロジェクター 2100 では、液晶パネル 100 を含む液晶表示装置が、R 色、G 色、B 色のそれぞれに対応して 3 組設けられる。ライトバルブ 100R、100G および 100B の構成は、上述した液晶パネル 100 と同様である。R 色、G 色、B 色のそれぞれの原色成分の階調レベルを指定するに映像信号がそれぞれ外部上位回路から供給されて、ライトバルブ 100R、100G および 100B がそれぞれ駆動される構成となっている。ライトバルブ 100R、100G、100B によってそれぞれ変調された光は、ダイクロイックプリズム 2112 に 3 方向から入射する。そして、このダイクロイックプリズム 2112 において、R 色および B 色の光は 90 度に屈折する一方、G 色の光は直進する。したがって、各原色の画像が合成された後、スクリーン 2120 には、投射レンズ群 2114 によってカラー画像が投射されることとなる。

30

【0043】

なお、ライトバルブ 100R、100G および 100B には、ダイクロイックミラー 2108 によって、R 色、G 色、B 色のそれぞれに対応する光が入射するので、カラーフィルタを設ける必要はない。また、ライトバルブ 100R、100B の透過像は、ダイクロイックプリズム 2112 により反射した後に投射されるのに対し、ライトバルブ 100G の透過像はそのまま投射されるので、ライトバルブ 100R、100B による水平走査方向は、ライトバルブ 100G による水平走査方向と逆向きにして、左右を反転させた像を表示する構成となっている。

40

【0044】

電子機器としては、図 12 を参照して説明したプロジェクターの他にも、テレビジョンや、ビューファインダー型・モニタ直視型のビデオテープレコーダー、カーナビゲーション装置、ページャー、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、デジタルスチルカメラ、携帯電話機、タッチパネルを備えた機器などが挙げられる。そして、これらの各種の電子機器に対して、上記液晶表示装置が適用可能なのは言うまでもない。

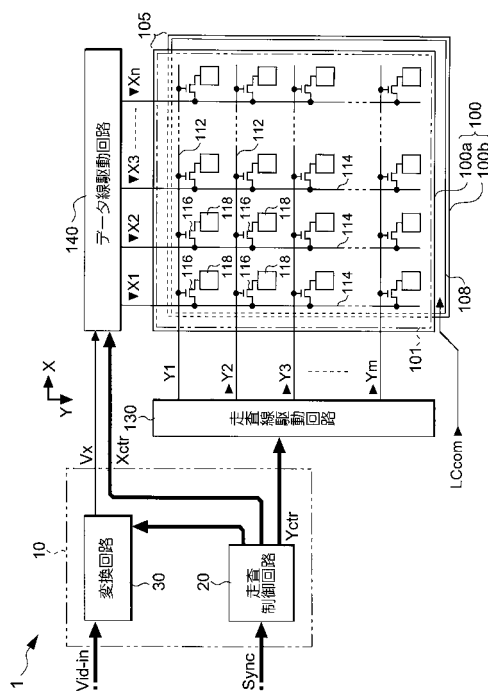
【符号の説明】

50

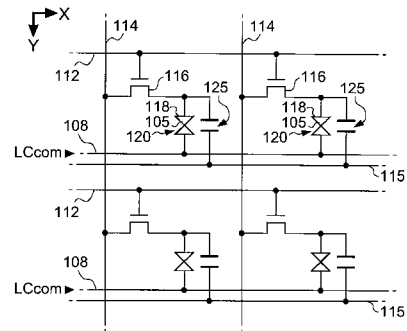
【 0 0 4 5 】

1 ... 液晶表示装置、30 ... 変換回路、32 ... セレクター、34 ... D/A変換回路、100 ... 液晶パネル、100a ... 素子基板、100b ... 対向基板、105 ... 液晶、108 ... コモン電極、118 ... 画素電極、120 ... 液晶素子、130 ... 走査線駆動回路、140 ... データ線駆動回路、2100 ... プロジェクター

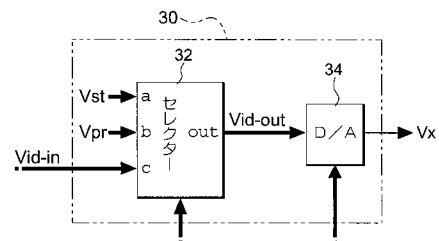
【 図 1 】



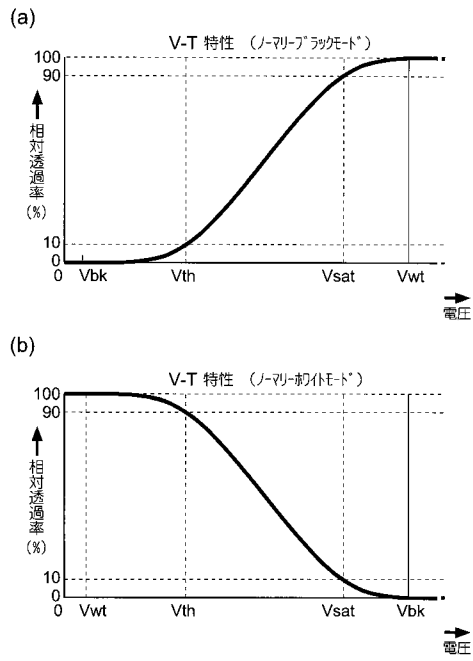
【 図 2 】



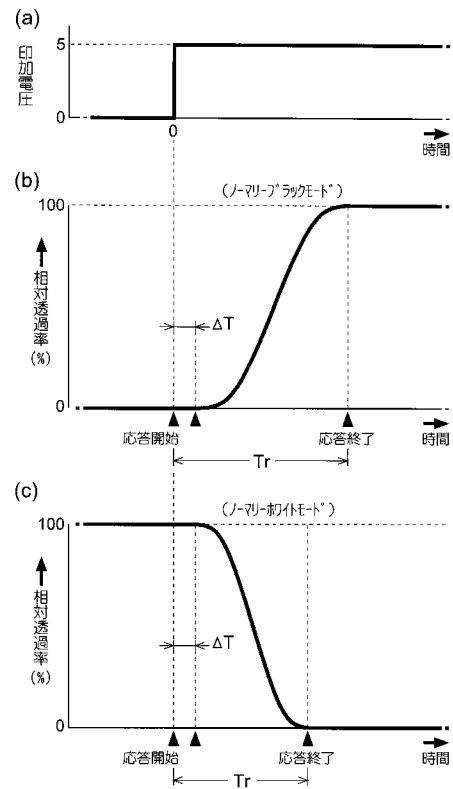
【 図 3 】



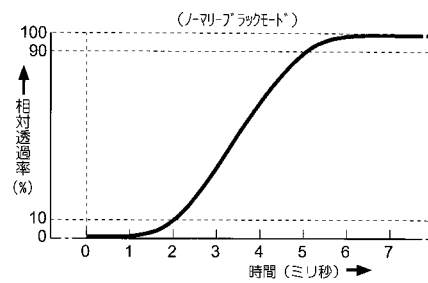
【図 4】



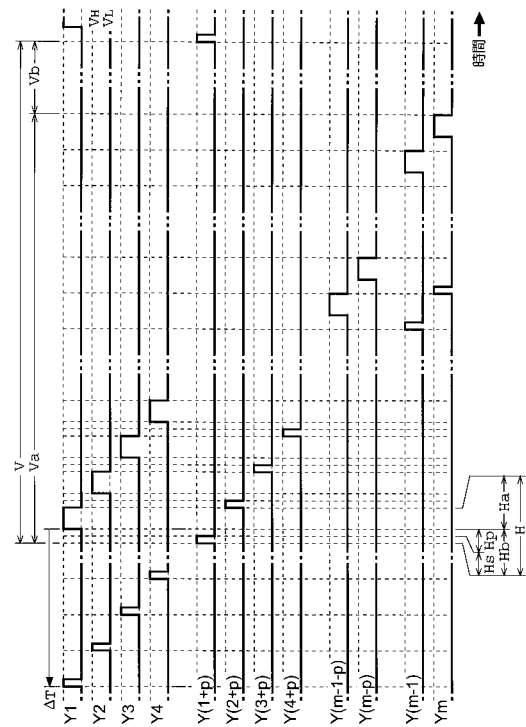
【図 5】



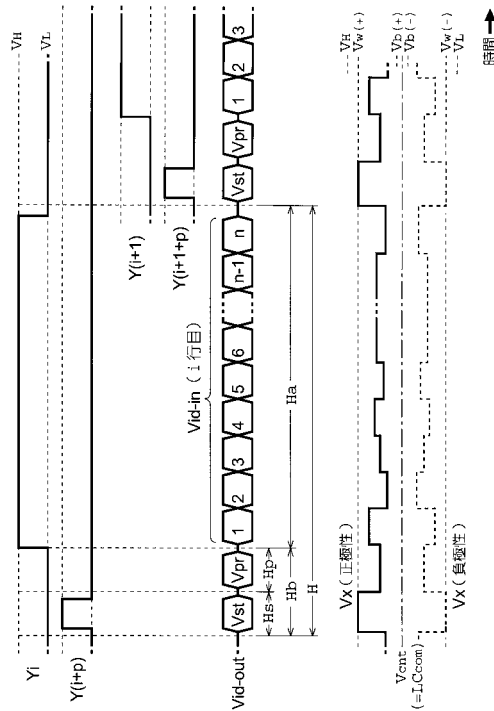
【図 6】



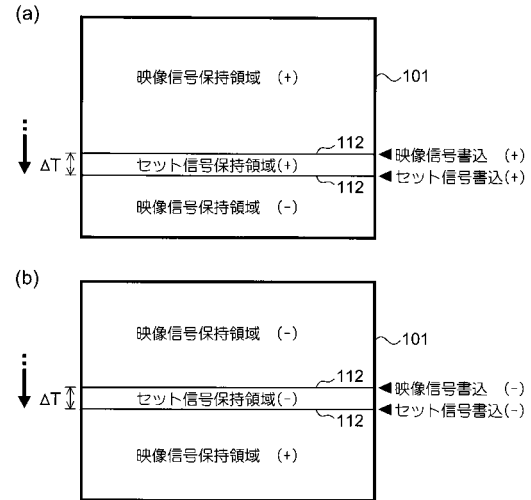
【図 7】



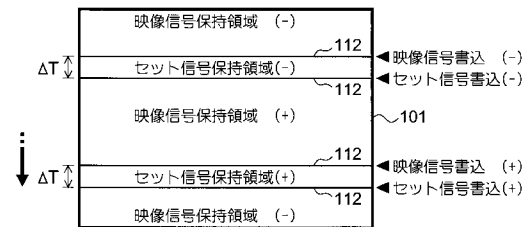
【図 8】



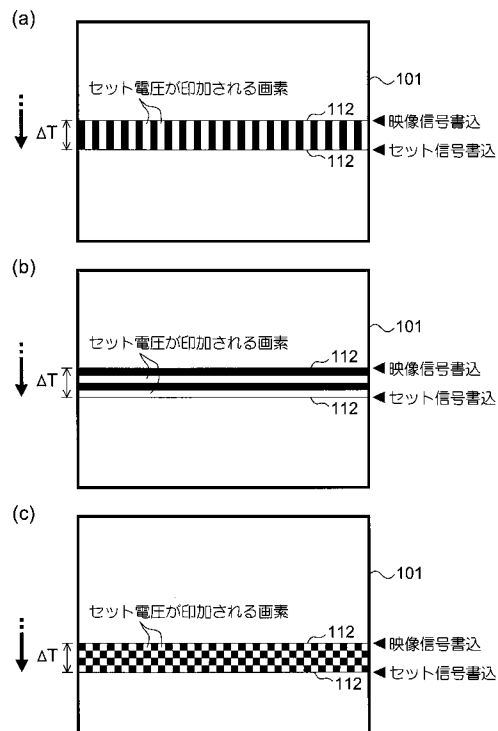
【図 9】



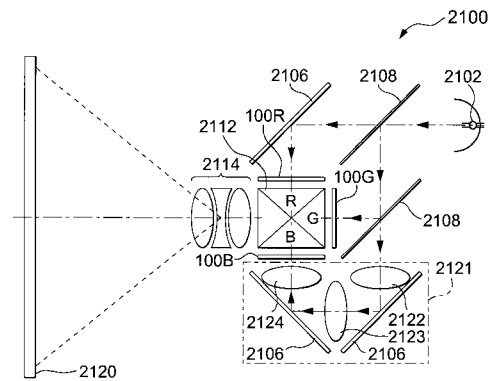
【図 10】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 3 U
G 0 9 G 3/20 6 2 3 C
G 0 9 G 3/20 6 2 3 D
G 0 9 G 3/20 6 2 1 B
G 0 9 G 3/20 6 4 2 E
G 0 9 G 3/20 6 2 3 Y
G 0 9 G 3/20 6 7 0 A

(56)参考文献 特開 2 0 0 8 - 2 7 5 9 6 8 (J P , A)
国際公開第 0 2 / 0 9 7 5 2 3 (W O , A 1)
特開 2 0 0 3 - 1 3 1 2 6 5 (J P , A)
特開 2 0 0 4 - 2 7 9 7 4 1 (J P , A)
特開 2 0 0 3 - 1 4 0 1 1 3 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 2 F 1 / 1 3 3
G 0 9 G 3 / 2 0
G 0 9 G 3 / 3 6

专利名称(译)	液晶显示装置，驱动方法和电子设备		
公开(公告)号	JP5370021B2	公开(公告)日	2013-12-18
申请号	JP2009205682	申请日	2009-09-07
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
当前申请(专利权)人(译)	精工爱普生公司		
[标]发明人	保坂宏行 飯坂英仁		
发明人	保坂 宏行 飯坂 英仁		
IPC分类号	G02F1/133 G09G3/36 G09G3/20		
CPC分类号	G09G3/3648 G09G2310/08 H04N9/3105 H04N9/312		
FI分类号	G02F1/133.550 G02F1/133.570 G09G3/36 G09G3/20.622.D G09G3/20.641.C G09G3/20.623.U G09G3/20.623.C G09G3/20.623.D G09G3/20.621.B G09G3/20.642.E G09G3/20.623.Y G09G3/20.670.A		
F-TERM分类号	2H193/ZA04 2H193/ZA07 2H193/ZB06 2H193/ZC16 2H193/ZC25 2H193/ZC36 2H193/ZD01 2H193/ZD02 2H193/ZD23 2H193/ZF18 2H193/ZQ06 2H193/ZQ11 2H193/ZR04 5C006/AA01 5C006/AA16 5C006/AA22 5C006/AB01 5C006/AC11 5C006/AC24 5C006/AC28 5C006/AC29 5C006/AF22 5C006/AF42 5C006/AF43 5C006/AF51 5C006/AF71 5C006/AF73 5C006/AF75 5C006/AF82 5C006/BB16 5C006/BC03 5C006/BC13 5C006/BF11 5C006/BF24 5C006/BF42 5C006/EC11 5C006/FA12 5C006/FA16 5C006/FA23 5C006/FA36 5C006/FA38 5C006/FA54 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD03 5C080/DD06 5C080/DD08 5C080/DD22 5C080/EE23 5C080/EE28 5C080/EE29 5C080/FF11 5C080/GG08 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/KK07 5C080/KK43		
其他公开文献	JP2011059160A		
外部链接	Espacenet		

摘要(译)

要解决的问题：抑制由于横向电场的影响而导致的显示质量下降。A具有多个设置成对应于扫描线112和数据线114，液晶元件120的各像素的交点像素，液晶105由相应的像素电极118和共用电极108夹有。扫描线驱动电路130，扫描线112，由水平有效扫描期间选择在时间上间隔开的时间间隔，扫描线中的一个，设定周期只从在有效水平扫描期间选择 ΔT 的定时的时刻之前在选择。数据线驱动电路140，水平有效扫描期间，并将具有对应于该视频信号，所设定的周期的电压的数据信号，以及用于将一组电压提供给液晶元件到所述数据线提供了一组信号。时间 ΔT 短于液晶元件的响应时间 T_r ，或者设定电压高于液晶元件的光学饱和电压。点域1

图 1

