

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5353784号
(P5353784)

(45) 発行日 平成25年11月27日 (2013.11.27)

(24) 登録日 平成25年9月6日 (2013.9.6)

(51) Int.Cl.

F I

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

G O 2 F 1/133 (2006.01)

G O 2 F 1/133 5 5 0

G O 9 G 3/36 (2006.01)

G O 2 F 1/133 5 7 5

G O 9 G 3/20 (2006.01)

G O 9 G 3/36

G O 9 G 3/20 6 4 1 C

請求項の数 14 (全 30 頁) 最終頁に続く

(21) 出願番号 特願2010-64865 (P2010-64865)
 (22) 出願日 平成22年3月19日 (2010.3.19)
 (65) 公開番号 特開2011-197454 (P2011-197454A)
 (43) 公開日 平成23年10月6日 (2011.10.6)
 審査請求日 平成23年2月14日 (2011.2.14)

(73) 特許権者 000001443
 カシオ計算機株式会社
 東京都渋谷区本町 1 丁目 6 番 2 号
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100091351
 弁理士 河野 哲
 (74) 代理人 100088683
 弁理士 中村 誠
 (74) 代理人 100109830
 弁理士 福原 淑弘
 (74) 代理人 100075672
 弁理士 峰 隆司
 (74) 代理人 100095441
 弁理士 白根 俊郎

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

データ信号線に沿うようにして隣接配置された第一の画素及び第二の画素と、
 前記第一の画素と前記第二の画素との間に配置された補助電極と、
 を備え、

前記第一の画素は、互いに異なる薄膜トランジスタを介して第一の走査信号線に接続された2つの画素電極を有しているとともに、該第一の画素における前記2つの画素電極が互いの間に前記第一の走査信号線が介在するように配置され、

前記第二の画素は、互いに異なる薄膜トランジスタを介して第二の走査信号線に接続された2つの画素電極を有しているとともに、該第二の画素における前記2つの画素電極が互いの間に前記第二の走査信号線が介在するように配置され、

前記補助電極は、前記第一の走査信号線と前記第二の走査信号線とに対して平行に延伸するように設けられているとともに、該補助電極の電圧が、共通電極との間に、前記第一の画素における前記2つの画素電極と前記共通電極との間の電位差よりも大きく、且つ、前記第二の画素における前記2つの画素電極と前記共通電極との間の電位差よりも大きい電位差を生じさせる値の直流電圧に設定されている、

ことを特徴とする液晶表示装置。

【請求項 2】

前記補助電極の電圧は、前記第一の走査信号線または前記第二の走査信号線に供給されるゲートオフ電圧と等しい電圧に設定されていることを特徴とする請求項1に記載の液晶

10

20

表示装置。

【請求項 3】

前記第一の画素における前記 2 つの画素電極のうち的一方のみに重なるように配置されるとともに、前記共通電極とは異なる電圧に設定される第一の降圧用容量電極と、

前記第二の画素における前記 2 つの画素電極のうち的一方のみに重なるように配置されるとともに、前記第一の降圧用容量電極と等しい電圧に設定される第二の降圧用容量電極と、

を備えていることを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 4】

前記第一の画素における前記 2 つの画素電極は、互いに異なる薄膜トランジスタを介して前記データ信号線に接続され、

前記第二の画素における前記 2 つの画素電極は、互いに異なる薄膜トランジスタを介して前記データ信号線に接続されていることを特徴とする請求項 1 乃至 3 のいずれかに記載の液晶表示装置。

【請求項 5】

前記データ信号線は、前記補助電極が延伸する方向に対して直交する方向に延伸していることを特徴とする請求項 1 乃至 4 のいずれかに記載の液晶表示装置。

【請求項 6】

前記共通電極は、前記第一の画素における前記 2 つの画素電極と前記第二の画素における前記 2 つの画素電極とに液晶層を介して対向するように配置されていることを特徴とする請求項 1 乃至 5 のいずれかに記載の液晶表示装置。

【請求項 7】

第一の薄膜トランジスタに接続された第一の画素電極と第二の薄膜トランジスタに接続された第二の画素電極とが画素毎に形成され、

前記第一の薄膜トランジスタと前記第二の薄膜トランジスタとが、互いに同じデータ信号線及び走査信号線に接続され、

前記第一の画素電極と共通電極との間及び前記第二の画素電極と前記共通電極との間に液晶層が形成された液晶表示装置であって、

前記第一の画素電極と前記第二の画素電極との間を延伸するように前記走査信号線が配置されると共に、

前記第一の画素電極との間に第一誘電層が介在されて第一補償容量を形成する第一容量電極と、

前記第二の画素電極との間に第二誘電層が介在されて第二補償容量を形成する第二容量電極と、

前記第二容量電極との間に所定の間隔をあけて配置され、前記第二の画素電極との間に第三誘電層が介在されて第三補償容量を形成する第三容量電極と、

前記走査信号線の延伸方向に対して交差する方向に隣接する画素のうち一方の画素の前記第一の画素電極と他方の画素の前記第二の画素電極との間の領域に、前記共通電極と対向させて、前記第一の画素電極と前記第二の画素電極の隣り合う辺に沿う方向に延伸するように配置された補助電極と、

前記第一容量電極と前記第二容量電極とに前記共通電極への印加電圧と同じ第一の電圧を印加し、前記第三容量電極に前記第一の電圧とは異なる第二の電圧を印加し、前記補助電極に、前記共通電極との電位差が、前記第一の画素電極及び前記第二の画素電極と前記共通電極との間に印加する電圧の最大値よりも大きい値の直流電圧である補助電圧を印加する手段と、

を備える、

ことを特徴とする液晶表示装置。

【請求項 8】

前記補助電圧は、前記共通電極との電位差が、液晶分子を最大チルト角で立ち上がり配向させる電圧値以上の電圧であることを特徴とする請求項 7 に記載の液晶表示装置。

【請求項 9】

前記補助電圧は、前記走査信号線に印加する走査信号のうちの前記第一の薄膜トランジスタ及び前記第二の薄膜トランジスタをオフさせる電圧値の電圧であることを特徴とする請求項 7 又は 8 に記載の液晶表示装置。

【請求項 10】

前記補助電極は、前記一方の画素の第一の画素電極と前記他方の画素の第二の画素電極との間隔よりも狭幅な形状に形成され、前記第一の画素電極との間隔と、前記第二の画素電極との間隔とが等しくなるように配置されていることを特徴とする請求項 7 乃至 9 のいずれかに記載の液晶表示装置。

【請求項 11】

10

前記補助電極は、前記一方の画素の第一の画素電極と前記他方の画素の第二の画素電極との間隔全体にわたる幅を有する形状に形成され、前記第一の画素電極との重なり幅と、前記第二の画素電極との重なり幅とが等しくなるように配置されていることを特徴とする請求項 7 乃至 9 のいずれかに記載の液晶表示装置。

【請求項 12】

前記第一の画素電極及び前記第二の画素電極を覆って形成された第一配向膜と、前記共通電極を覆って形成された第二配向膜がそれぞれ、前記補助電極の延伸方向に対して交差する方向にラビングされていることを特徴とする請求項 7 乃至 11 のいずれかに記載の液晶表示装置。

【請求項 13】

20

前記第一容量電極は、前記第一の画素電極の全ての辺に重なるように形成されていることを特徴とする請求項 7 乃至 12 のいずれかに記載の液晶表示装置。

【請求項 14】

前記第二容量電極と前記第三容量電極は、その一方の容量電極が、前記第二画素電極の所定の一边に沿う方向に延伸し、且つ、前記所定の一边に重なるように形成され、他方の容量電極が、前記一方の容量電極との間に所定の間隔をあけて、前記第二画素電極の前記所定の一边を除く他の辺に重なるように形成されていることを特徴とする請求項 7 乃至 13 のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

30

【0001】

この発明は、液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、表示の視野角を広くすることが望まれている。そのために、画素を二つの領域に区分し、その一方の領域と他方の領域とで液晶に印加される電圧値を異ならせることにより、前記 2 つの領域の視野角特性を互いに異ならせ、その両方の視野角特性が相乗した広い視野角を得ることが考えられている。

【0003】

この種の液晶表示装置としては、例えば、第一の薄膜トランジスタに接続された第一の画素電極と第二の薄膜トランジスタに接続された第二の画素電極とを画素毎に形成したものがあ

40

【0004】

この液晶表示装置において、前記第一の薄膜トランジスタと前記第二の薄膜トランジスタは、互いに同じデータ信号線及び走査信号線に接続されている。なお、前記走査信号線は、前記第一の画素電極と前記第二の画素電極との間を延伸するように配線されている。

【0005】

そして、この液晶表示装置では、前記第一の薄膜トランジスタの充電能力と、前記第二の薄膜トランジスタの充電能力とを異ならせることにより、前記一方の領域の液晶と他方の領域の液晶とに、異なる値の電圧を印加するようにしている。

50

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開平7-152013号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

ところで、上記従来の液晶表示装置は、第一画素電極及び第二画素電極と共通電極との間に電圧を印加したときに、前記第二画素電極と、隣接する画素の第一画素電極との何れか一方の電極の辺部付近の液晶分子が、配向膜のラビング処理方向によって規定されたブレチルト方向とは異なる方向に向かってチルトし、ディスクリネーションを発生する。

10

【0009】

このディスクリネーションの発生は、遮光膜（ブラックマスク）により隠されて見えないが、表示面に部分的に荷重が加わると、ディスクリネーションを発生した部分が周囲に押し広げられて画素の開口部内に入り込み、異常表示を生じさせる。そして、上記従来の液晶表示装置は、表示面に加えられた荷重が開放されても、ある程度の時間、前記ディスクリネーションによる異常表示が見える。

【0010】

この発明は、広視野角構造としつつも、表示面に荷重が加わったときの異常表示を、荷重の開放と殆んど同時に解消することができる液晶表示装置を提供することを目的としている。

20

【課題を解決するための手段】

【0011】

前記課題を解決するため、本発明の液晶表示装置の一態様は、データ信号線に沿うようにして隣接配置された第一の画素及び第二の画素と、前記第一の画素と前記第二の画素との間に配置された補助電極と、を備え、前記第一の画素は、互いに異なる薄膜トランジスタを介して第一の走査信号線に接続された2つの画素電極を有しているとともに、該第一の画素における前記2つの画素電極が互いの間に前記第一の走査信号線が介在するように配置され、前記第二の画素は、互いに異なる薄膜トランジスタを介して第二の走査信号線に接続された2つの画素電極を有しているとともに、該第二の画素における前記2つの画素電極が互いの間に前記第二の走査信号線が介在するように配置され、前記補助電極は、前記第一の走査信号線と前記第二の走査信号線とに対して平行に延伸するように設けられているとともに、該補助電極の電圧が、共通電極との間に、前記第一の画素における前記2つの画素電極と前記共通電極との間の電位差よりも大きく、且つ、前記第二の画素における前記2つの画素電極と前記共通電極との間の電位差よりも大きい電位差を生じさせる値の直流電圧に設定されている、ことを特徴とする。

30

【0012】

前記課題を解決するため、本発明の液晶表示装置の一態様は、第一の薄膜トランジスタに接続された第一の画素電極と第二の薄膜トランジスタに接続された第二の画素電極とが画素毎に形成され、前記第一の薄膜トランジスタと前記第二の薄膜トランジスタとが、互いに同じデータ信号線及び走査信号線に接続され、前記第一の画素電極と共通電極との間及び前記第二の画素電極と前記共通電極との間に液晶層が形成された液晶表示装置であって、前記第一の画素電極と前記第二の画素電極との間を延伸するように前記走査信号線が配置されると共に、前記第一の画素電極との間に第一誘電層が介在されて第一補償容量を形成する第一容量電極と、前記第二の画素電極との間に第二誘電層が介在されて第二補償容量を形成する第二容量電極と、前記第二容量電極との間に所定の間隔をあけて配置され、前記第二の画素電極との間に第三誘電層が介在されて第三補償容量を形成する第三容量電極と、前記走査信号線の延伸方向に対して交差する方向に隣接する画素のうちの一方の画素の前記第一の画素電極と他方の画素の前記第二の画素電極との間の領域に、前記共通電極と対向させて、前記第一の画素電極と前記第二の画素電極の隣り合う辺に沿う方向に

40

50

延伸するように配置された補助電極と、前記第一容量電極と前記第二容量電極とに前記共通電極への印加電圧と同じ第一の電圧を印加し、前記第三容量電極に前記第一の電圧とは異なる第二の電圧を印加し、前記補助電極に、前記共通電極との電位差が、前記第一の画素電極及び前記第二の画素電極と前記共通電極との間に印加する電圧の最大値よりも大きい値の直流電圧である補助電圧を印加する手段と、を備える、ことを特徴とする。

【発明の効果】

【0019】

この発明によれば、広視野角構造としつつも、表示面に荷重が加わったときの異常表示を、荷重の開放と殆んど同時に解消することができる。

【図面の簡単な説明】

10

【0020】

【図1】この発明の第一実施例による液晶表示装置の構成図。

【図2】第一実施例における液晶表示素子の平面図。

【図3】前記液晶表示素子の側面図。

【図4】前記液晶表示素子の第一基板の一部分の一部分を拡大した平面図（被覆絶縁膜及び配向膜は図示が省略されている）。

【図5】図4の一部分の拡大図。

【図6】図4のVI - VI矢視線に沿う拡大断面図。

【図7】図4のVII - VII矢視線に沿う拡大断面図。

【図8】図4のVIII - VIII矢視線に沿う拡大断面図。

20

【図9】図4のIX - IX矢視線に沿う拡大断面図。

【図10】前記液晶表示素子の液晶分子の初期配向状態及び第一及び第二偏光板の吸収軸の向きを示す平面図。

【図11】前記液晶表示素子の一つの画素の回路図。

【図12】前記液晶表示素子を駆動する走査信号とデータ信号と第一及び第二電圧の波形図。

【図13】前記第一電圧と第二電圧の関係を示す図。

【図14】前記画素の第一領域における第一画素電極と共通電極との間に印加される電圧を示す図。

【図15】前記画素の第二領域における第二画素電極と共通電極との間に印加される電圧を示す図。

30

【図16】前記第一領域と第二領域の液晶層での電圧 - 透過率特性図。

【図17】第一比較例の液晶表示装置の視角 - 輝度特性図。

【図18】第一実施例の液晶表示装置の視角 - 輝度特性図。

【図19】第二比較例の液晶表示装置における電圧印加時の液晶分子の配向状態を示す模式図。

【図20】前記第二比較例の液晶表示装置における表示面に荷重が加わったときの液晶分子の配向状態を示す模式図。

【図21】前記第二比較例の液晶表示装置における荷重開放後の液晶分子の配向状態を示す模式図。

40

【図22】第一実施例の液晶表示装置における電圧印加時の液晶分子の配向状態を示す模式図。

【図23】この発明の第二実施例における液晶表示素子の第一基板の一部分を拡大した平面図（被覆絶縁膜及び配向膜は図示が省略されている）。

【図24】この発明の第三実施例における液晶表示素子の第一基板の一部分を拡大した平面図（被覆絶縁膜及び配向膜は図示が省略されている）。

【図25】図24のXXV - XXV矢視線に沿う拡大断面図。

【図26】図24のXXVI - XXVI矢視線に沿う拡大断面図。

【図27】この発明の第四実施例における液晶表示素子の第一基板の一部分を拡大した平面図（被覆絶縁膜及び配向膜は図示が省略されている）。

50

【発明を実施するための形態】

【0021】

〔第一実施例〕

この発明の第一実施例の液晶表示装置は、図1のように、液晶表示素子1と前記液晶表示素子1を駆動する駆動手段31とにより構成されている。

【0022】

前記液晶表示素子1は、薄膜トランジスタ（以下、TFTと記す）をスイッチング素子としたアクティブマトリックス型液晶表示素子であり、複数の画素30が、図2のように、行方向（図において左右方向）及び列方向（図において上下方向）に配列させて形成されている。

10

【0023】

この液晶表示素子1は、図2～図10のように、対向配置された透明な第一基板3と第二基板4を備えている。そして、前記第一基板（例えば表示面側とは反対側の基板）3の第二基板4と対向する面に、複数の透明な画素電極5が行方向及び列方向に配列させて設けられ、前記第二基板4の第一基板3と対向する面に、前記各画素電極5と対向する一枚膜状の透明な共通電極6が設けられている。

【0024】

前記各画素電極5はそれぞれ、電気的に分離して形成された第一の画素電極5aと第二の画素電極5bとからなっている。この実施例において、第一画素電極5aと第二画素電極5bは、同じ横幅（行方向の幅）を有しており、第一画素電極5aは、縦幅（列方向の幅）が前記横幅の約2倍である縦長矩形形状に形成され、第二画素電極5bは、縦幅と横幅が同程度の略正方形形状に形成されている。

20

【0025】

さらに、前記第一基板3には、各画素電極5の行毎に行方向に延伸させて配線された複数の走査信号線7と、各画素電極5の列毎に列方向に延伸させて配線された複数のデータ信号線8とが設けられている。

【0026】

前記走査信号線7は、第一画素電極5aと第二画素電極5bとの間を延伸するように配置されている。また、前記データ信号線8は、各列の画素電極5の一側の領域に、列方向に延伸するように配置されている。

30

【0027】

また、前記第一基板3には、前記各画素電極5にそれぞれ対応させて、前記第一画素電極5aに接続された第一のTFT9aと、前記第二画素電極5bに接続された第二のTFT9aとが配置されている。この第一TFT9aと第二TFT9aは、前記第一画素電極5aと第二画素電極5bとの間の領域に、前記行方向に並べて配置されている。

【0028】

前記第一TFT9aと第二TFT9bはそれぞれ、図4、図5、図6及び図7のように、第一基板3上に形成されたゲート電極10と、前記第一基板3上の略全域に前記ゲート電極10を覆って形成された透明なゲート絶縁膜11と、このゲート絶縁膜11上にゲート電極10と対向させて形成された真性アモルファスシリコンからなる半導体薄膜12と、前記半導体薄膜12の上面の中央部に設けられたチャネル保護膜13と、前記半導体薄膜12のチャネル領域を挟んで、その一方の側と他方の側との上にそれぞれn型アモルファスシリコンからなるコンタクト層14を介して形成されたソース電極15及びドレイン電極16とからなっている。

40

【0029】

なお、前記第一TFT9aと第二TFT9bは、互いに逆向きの形状に形成されている。すなわち、第一TFT9aは、第一画素電極5aと対向する側にドレイン電極16が設けられ、その反対側にソース電極15が設けられた形状に形成されている。また、第二TFT9bは、第二画素電極5bと対向する側にドレイン電極16が設けられ、その反対側にソース電極15が設けられた形状に形成されている。

50

【 0 0 3 0 】

そして、前記第一 T F T 9 a のゲート電極 1 0 と第二 T F T 9 b のゲート電極 1 0 は、前記第一画素電極 5 a と第二画素電極 5 b との間を延伸するように配置された走査信号線 7 に接続されている。

【 0 0 3 1 】

さらに、前記第一 T F T 9 a のソース電極 1 5 と第二 T F T 9 b のソース電極 1 5 は、前記第一画素電極 5 a と第二画素電極 5 b の一側を延伸するように配置されたデータ信号線 8 に接続されている。

【 0 0 3 2 】

なお、前記各走査信号線 7 は、前記第一基板 3 上に、第一及び第二 T F T 9 a , 9 b のゲート電極 1 0 と同じ金属膜により、前記ゲート電極 1 0 と一体に形成されている。また、前記各データ信号線 8 は、前記ゲート絶縁膜 1 1 の上に、第一及び第二 T F T 9 a , 9 b のソース、ドレイン電極 1 5 , 1 6 と同じ金属膜により、前記各ソース、ドレイン電極 1 5 , 1 6 と一体に形成されている。

10

【 0 0 3 3 】

前記データ信号線 8 には、各行の画素電極 5 の第一画素電極 5 a と第二画素電極 5 b との間の領域に向かって延びる複数の分岐線 8 a が一体に形成されている。この分岐線 8 a は、互いに逆向きの形状に形成された前記第一 T F T 9 a と第二 T F T 9 b のうちの前記データ信号線 8 に近い側に配置された第一 T F T 9 a のソース電極 1 5 側を通り、さらに前記データ信号線 8 から遠い側に配置された第二 T F T 9 b のソース電極 1 5 側に達するように屈曲させた形状に形成されている。そして、前記データ信号線 8 は、前記分岐線 8 a を介して、前記第一 T F T 9 a のソース電極 1 5 及び第二 T F T 9 b のソース電極 1 5 に一体的に接続されている。

20

【 0 0 3 4 】

なお、この実施例において、第一 T F T 9 a 及び第二 T F T 9 b と走査信号線 7 とデータ信号線 8 は、第一基板 3 上にゲート電極 1 0 と走査信号線 7 を形成し、さらにゲート絶縁膜 1 1 と半導体薄膜 1 2 とチャネル保護膜 1 3 とを順次成膜して前記チャネル保護膜 1 3 を半導体薄膜 1 2 の中央部を覆う形状にパターニングした後に、コンタクト層 1 4 と金属膜とを順次成膜し、前記金属膜とコンタクト層 1 4 及び半導体薄膜 1 2 を一括してソース電極 1 5 及びドレイン電極とデータ信号線 8 の形状にパターニングする工程で形成されている。そのため、前記データ信号線 8 は、第一 T F T 9 a 及び第二 T F T 9 b を構成する積層膜のうちの半導体薄膜 1 2 とコンタクト層 1 4 とからなる下地層の上に形成されている。

30

【 0 0 3 5 】

さらに、前記ゲート絶縁膜 1 1 の上には、前記各 T F T 9 a , 9 b 及び前記各データ信号線 8 を覆って透明な被覆絶縁膜 2 0 が設けられており、この被覆絶縁膜 2 0 の上に前記第一画素電極 5 a と第二画素電極 5 b が形成されている。そして、前記第一画素電極 5 a は、前記第一 T F T 9 a のドレイン電極 1 6 に接続され、第二画素電極 5 b は、前記第二 T F T 9 a のドレイン電極 1 6 に接続されている。

【 0 0 3 6 】

なお、第一画素電極 5 a と第二画素電極 5 b は、被覆絶縁膜 2 0 の第一 T F T 9 a 及び第二 T F T 9 b のドレイン電極 1 6 , 1 6 上の部分に第一及び第二のコンタクト孔 2 0 1 , 2 0 2 を穿設した後に、前記被覆絶縁膜 2 0 上に I T O 膜を成膜し、その I T O 膜を第一及び第二画素電極 5 a , 5 b の形状にパターニングすることにより形成される。

40

【 0 0 3 7 】

従って、第一画素電極 5 a は、第一のコンタクト孔 2 0 1 において第一 T F T 9 a のドレイン電極 1 6 に接続され、第二画素電極 5 b は、第二のコンタクト孔 2 0 2 において第二 T F T 9 b のドレイン電極 1 6 に接続されている。

【 0 0 3 8 】

すなわち、前記液晶表示素子 1 は、第一 T F T 9 a に接続された第一画素電極 5 a と第

50

二 T F T 9 b に接続された第二画素電極 5 b とが画素 3 0 毎に形成され、前記第一 T F T 9 a と第二 T F T 9 b とが、互いに同じデータ信号線 8 及び走査信号線 7 に接続されたものである。

【 0 0 3 9 】

そのため、各画素 3 0 はそれぞれ、第一画素電極 5 a と第二画素電極 5 b との間の部分を境にして、第一画素電極 5 a が形成された側の第一領域 3 0 a と、第二画素電極 5 b が形成された側の第二領域 3 0 b とに区分されている。

【 0 0 4 0 】

そして、第一 T F T 9 a と第二 T F T 9 b は、同じ走査信号線 7 からの走査信号によりオン、オフを制御され、同時にオンして、同じデータ信号線 8 から供給されたデータ信号を第一画素電極 5 a と第二画素電極 5 b に各々印加する。

【 0 0 4 1 】

また、前記第一基板 3 には、各画素 3 0 毎に、第一画素電極 5 a との間に第一誘電層が介在されて第一補償容量 C s 1 を形成する第一容量電極 1 7 と、第二画素電極 5 b との間に第二誘電層が介在されて第二補償容量 C s 2 を形成する第二容量電極 1 8 a と、前記第二画素電極 5 b との間に第三誘電層が介在されて第三補償容量 C s 3 を形成する第三容量電極 1 8 b とが設けられている。

【 0 0 4 2 】

図 4、図 5 及び図 1 0 のように、第一容量電極 1 7 は、第一画素電極 5 a の全ての辺に重なるように、第一画素電極 5 a の外形に対応する矩形枠形状に形成されている。なお、この第一容量電極 1 7 は、その各辺の第一画素電極 5 a に重なる側とは反対側の縁部が、第一画素電極 5 a の外側に僅かに張り出す幅に形成されている。そして、各画素 3 0 の第一容量電極 1 7 は、行毎に、隣り合う第一容量電極 1 7、1 7 の走査信号線 7 に隣接する辺とは反対側の辺の端部同士を連続させて形成することにより共通接続されている。

【 0 0 4 3 】

一方、第二容量電極 1 8 a と第三容量電極 1 8 b とのうち、第三容量電極 1 8 b は、第二画素電極 5 b の所定の一边に沿う方向に延伸し、且つ前記所定の一边に重なるように形成され、第二容量電極 1 8 a は、前記第三容量電極 1 8 b との間に所定の間隔をあけて、前記第二画素電極 5 b の前記所定の一边を除く他の辺に重なるように形成されている。

【 0 0 4 4 】

この実施例において、前記第三容量電極 1 8 b は、第二画素電極 5 b の走査信号線 7 の延伸方向と平行な二つの辺（以下、横辺という）のうちの走査信号線 7 に隣接する側とは反対側の横辺に重なる直線形状に形成されている。なお、この第三容量電極 1 8 b は、第二画素電極 5 b に重なる側とは反対側の縁部が、第二画素電極 5 b の外側に僅かに張り出す幅に形成されている。そして、各画素 3 0 の第三容量電極 1 8 b は、行毎に、隣り合う第三容量電極 1 8 b、1 8 b の端部同士を連続させて形成することにより共通接続されている。

【 0 0 4 5 】

また、第二容量電極 1 8 a は、第二画素電極 5 b の走査信号線 7 に隣接する側の横辺と、前記走査信号線 7 の延伸方向に対して交差する二つの辺（以下、縦辺という）とに重なる三方枠形状に形成されている。なお、この第二容量電極 1 8 a は、その各辺の第二画素電極 5 b に重なる側とは反対側の縁部が、第二画素電極 5 b の外側に僅かに張り出す幅に形成されている。そして、各画素 3 0 の第二容量電極 1 8 a は、行毎に、隣り合う第二容量電極 1 8 a、1 8 a の前記走査信号線 7 に隣接する辺の端部同士を連続させて形成することにより共通接続されている。

【 0 0 4 6 】

さらに、前記第一基板 3 には、走査信号線 7 の延伸方向に対して交差する方向に隣接する画素 3 0、3 0 のうちの一方の画素 3 0 の第一画素電極 5 a と、他方の画素 3 0 の第二画素電極 5 b との間の領域にそれぞれ、前記共通電極 6 と対向させて配置された補助電極 1 9 が設けられている。この補助電極 1 9 は、前記第一画素電極 5 a と第二画素電極 5 b

10

20

30

40

50

の隣り合う辺に沿う方向に延伸するように形成されている。

【 0 0 4 7 】

前記補助電極 1 9 は、一方の画素 3 0 の第一画素電極 5 a と他方の画素 3 0 の第二画素電極 5 b との間隔よりも狭幅な直線形状に形成されており、前記第一画素電極 5 a との間隔と、前記第二画素電極 5 b との間隔とが等しくなるように配置されている。なお、この補助電極 1 9 は、一方の画素 3 0 の第一容量電極 1 7 と他方の画素 3 0 の第三容量電極 1 8 b との間隔よりも狭い幅を有しており、前記第一容量電極 1 7 との間及び前記第三容量電極 1 8 b との間に間隔をあけて配置されている。そして、各補助電極 1 9 は、行毎に、隣り合う補助電極 1 9 , 1 9 の端部同士を連続させて形成することにより共通接続されている。

10

【 0 0 4 8 】

この実施例において、前記第一、第二及び第三容量電極 1 7 , 1 8 a , 1 8 b と前記補助電極 1 9 は、第一基板 3 上に、各 T F T 9 a , 9 b のゲート電極 1 0 及び走査信号線 7 と同じ金属膜により形成されている。

【 0 0 4 9 】

そして、第一容量電極 1 7 は、第一画素電極 5 a の各辺に対して、前記ゲート絶縁膜 1 1 と被覆絶縁膜 2 0 との二層膜からなる第一誘電層を介して対向し、第一画素電極 5 a との間に第一補償容量 C s 1 を形成している。

【 0 0 5 0 】

また、第二容量電極 1 8 a は、第二画素電極 5 b の走査信号線 7 に隣接する横辺及び二つの縦辺に対して、前記ゲート絶縁膜 1 1 と被覆絶縁膜 2 0 との二層膜からなる第二誘電層を介して対向し、第二画素電極 5 b との間に第二補償容量 C s 2 を形成している。

20

【 0 0 5 1 】

さらに、第三容量電極 1 8 b は、前記第二画素電極 5 b の走査信号線 7 に隣接する側とは反対側の横辺に対して、前記ゲート絶縁膜 1 1 と被覆絶縁膜 2 0 との二層膜からなる第三誘電層を介して対向し、第二画素電極 5 b との間に前記第三補償容量 C s 3 を形成している。

【 0 0 5 2 】

すなわち、前記第一補償容量 C s 1 の第一誘電層と、前記第二各補償容量 C s 2 の第二誘電層と、前記第三補償容量 C s 3 の第三誘電層は、同一の層（ゲート絶縁膜 1 1 と被覆絶縁膜 2 0 との二層膜）として形成されている。

30

【 0 0 5 3 】

一方、第二基板 4 には、図 6 ~ 図 9 のように、赤色フィルタ 2 1 R、緑色フィルタ 2 1 G 及び青色フィルタ 2 1 B の三色のカラーフィルタが、各画素 3 0 の列毎に交互に並べて形成されている。さらに、前記第二基板 4 には、各行及び各列の隣り合う画素 3 0 , 3 0 の間の領域及び各画素 3 0 の第一領域 3 0 a と第二領域 3 0 b との間の領域に対応させて遮光膜 2 2 が形成されている。

【 0 0 5 4 】

この実施例において、前記遮光膜 2 2 は、例えば黒色系の顔料を添加した感光性樹脂により形成されており、前記三色のカラーフィルタ 2 1 R , 2 1 G , 2 1 B は、第二基板 4 上の遮光膜 2 2 の無い領域に形成されている。そして、前記共通電極 6 は、前記カラーフィルタ 2 1 R , 2 1 G , 2 1 B 及び遮光膜 2 2 の上に、各画素 3 0 の配列領域の全域にわたって形成されている。

40

【 0 0 5 5 】

さらに、第一基板 3 には、第一画素電極 5 a 及び第二画素電極 5 b を覆って第一配向膜 2 3 が設けられ、第二基板 4 には、共通電極 6 を覆って第二配向膜 2 4 が設けられている。この配向膜 2 3 , 2 4 は、ポリイミド等の水平配向膜であり、それぞれの膜面を、前記補助電極 1 9 の延伸方向に対して交差する方向にラビングされている。

【 0 0 5 6 】

前記第一基板 3 と第二基板 4 は、図 2 及び図 3 のように、所定の間隙を設けて対向配置

50

され、画面エリア 1 a を囲む枠状のシール材 2 5 を介して貼り合わされている。そして、第一画素電極 5 a と共通電極 6 との間及び第二画素電極 5 b と前記共通電極 6 との間に液晶層 2 が形成されている。前記液晶層 2 は、第一基板 3 と第二基板 4 との間の間隙の前記シール材 2 5 で囲まれた領域に液晶を封入して形成されている。

【 0 0 5 7 】

また、第一基板 3 の外面には、第一偏光板 2 6 が、その吸収軸を所定の方向に向けて配置され、第二基板 4 の外面には、第二偏光板 2 7 が、その吸収軸を所定の方向に向けて配置されている。

【 0 0 5 8 】

この実施例の液晶表示素子 1 は、例えば T N 型液晶表示素子であり、前記第一配向膜 2 3 と第二配向膜 2 4 は、互いに直交する方向にラビング処理されている。すなわち、図 1 0 において、矢印 2 3 r は第一配向膜 2 3 のラビング方向、矢印 2 4 r は第二配向膜 2 4 のラビング方向を示している。図 1 0 のように、第一配向膜 2 3 は、前記補助電極 1 9 の延伸方向（画面エリア 1 a の横軸方向と平行な方向）に対して一方の方向（図では右回り方向）に 4 5 ° の角度で交差する方向にラビングされ、第二配向膜 2 4 は、前記補助電極 1 9 の延伸方向に対して前記一方の方向とは反対方向（図において左回り方向）に 4 5 ° の角度で交差する方向にラビングされている。

【 0 0 5 9 】

また、液晶層 2 は、誘電異方性が正のネマティック液晶からなっている。この液晶層 2 の液晶分子 2 a は、図 1 0 のように、第一基板 3 の近傍において第一配向膜 2 3 のラビング方向 2 3 r に分子長軸を向けて配列し、第二基板 4 の近傍において第二配向膜 2 4 のラビング方向 2 4 r に分子長軸を向けて配列すると共に、前記ラビング方向 2 3 r , 2 4 r の上流側（ラビングの開始端側）から下流側（ラビングの終了端側）に向かって配向膜面から離れる方向にプレチルトした状態で、第一基板 3 と第二基板 4 との間、つまり第一画素電極 5 a 及び第二画素電極 5 b と共通電極 6 との間において、図 1 0 に示した破線矢印方向に 9 0 ° のツイスト角でツイスト配向している。

【 0 0 6 0 】

なお、前記補助電極 1 9 の延伸方向に対する第一配向膜 2 3 及び第二配向膜 2 4 のラビング方向 2 3 r , 2 4 r の角度は、厳密に 4 5 ° でなくてもよく、また、液晶分子 2 a のツイスト角も、厳密に 9 0 ° でなくてもよい。すなわち、補助電極 1 9 の延伸方向に対する配向膜 2 3 , 2 4 のラビング方向 2 3 r , 2 4 r の角度は、 $\pm 5^\circ$ 程度の誤差が許容され、前記液晶分子 2 a のツイスト角は、 $\pm 10^\circ$ 程度の誤差が許容される。

【 0 0 6 1 】

そして、前記第一偏光板 2 6 と第二偏光板 2 7 は、第一画素電極 5 a 及び第二画素電極 5 b と共通電極 6 との間への印加電圧が 0 V のときの表示が最も明るい明表示であるノーマリーホワイトモードの液晶表示素子を構成するように配置されている。すなわち、図 1 0 のように、第一偏光板 2 6 は、その吸収軸 2 6 a を第一配向膜 2 3 のラビング方向 2 3 r と直交するか或いは平行な方向（図では直交する方向）に向けて配置され、第二偏光板 2 7 は、その吸収軸 2 7 a を前記第一偏光板 2 6 の吸収軸 2 6 a と直交する方向に向けて配置されている。

【 0 0 6 2 】

また、第一基板 3 には、図 2 及び図 3 のように、例えば画面エリア 1 a の上下方向（列方向）の一端側に、第二基板 4 の外方に張出すドライバ搭載部 3 a が形成されており、このドライバ搭載部 3 a に、複数の入力端子と複数の走査信号出力端子及び複数のデータ信号出力端子（図示せず）が形成された L S I からなるドライバ素子 2 8 が搭載されている。

【 0 0 6 3 】

そして、前記各走査信号線 7 は、画面エリア 1 a の外側を迂回させて前記ドライバ素子 2 8 の各走査信号出力端子にそれぞれ接続され、前記各データ信号線 8 は、前記ドライバ素子 2 8 の各データ信号出力端子にそれぞれ接続されている。

【 0 0 6 4 】

さらに、前記ドライバ搭載部 3 a には、第一電圧入力端子 2 9 a と第二電圧入力端子 2 9 b と補助電圧入力端子 2 9 c がそれぞれ一つずつ形成されている。そして、前記共通電極 6 は、前記枠状のシール材 2 5 による基板接合部に設けられたクロス接続部（図示せず）を介して、前記第一電圧入力端子 2 9 a に接続されている。

【 0 0 6 5 】

また、図では省略しているが、前記第一基板 3 には、前記画面エリア 1 a の外側に、前記第一電圧入力端子 2 9 a に接続された一本の第一電圧供給線と、前記第二電圧入力端子 2 9 b に接続された一本の第二電圧供給線と、前記補助電圧入力端子 2 9 c に接続された一本の補助電圧供給線が、データ信号線 8 と平行に配線されている。

10

【 0 0 6 6 】

そして、行毎に共通接続された全ての行の第一容量電極 1 7 と、行毎に共通接続された全ての行の第二容量電極 1 8 a は、前記一本の第一電圧供給線に接続され、この第一電圧供給線を介して、前記共通電極 6 と共に前記第一電圧入力端子 2 9 a に接続されている。また、行毎に共通接続された全ての行の第三容量電極 1 8 b は、前記一本の第二電圧供給線に接続され、この第二電圧供給線を介して前記第二電圧入力端子 2 9 b に接続されている。さらに、行毎に共通接続された全ての行の補助電極 1 9 は、前記一本の補助電圧供給線に接続され、この補助電圧供給線を介して前記補助電圧入力端子 2 9 c に接続されている。

【 0 0 6 7 】

20

前記液晶表示素子 1 は、前記各画素 3 0 の行（以下、画素行という）を一行ずつ順次選択し、各画素行毎にその行の各画素 3 0 の第一画素電極 5 a 及び第二画素電極 5 b と共通電極 6 との間に電圧を印加することにより駆動され、前記電圧の印加による液晶分子の配向状態の変化により、前記画素 3 0 の第一領域 3 0 a と第二領域 3 0 b の光の透過を制御して画像を表示する。なお、この液晶表示素子 1 の背後（表示面側とは反対側）には、画面エリア 1 a の全域に向けて均一な照度の光を照射する面光源（図示せず）が配置されている。

【 0 0 6 8 】

次に、前記液晶表示素子 1 を駆動する駆動手段 3 1 について説明する。この駆動手段 3 1 は、図 1 のように、外部から入力される画像データを一時的に記憶する画像メモリ 3 2 と、前記液晶表示素子 1 の各走査信号線 7 に走査信号を印加する走査信号線駆動回路 3 3 と、前記液晶表示素子 1 の各データ信号線 8 にデータ信号を印加するデータ信号線駆動回路 3 4 と、第一電圧発生回路 3 5 及び第二電圧発生回路 3 6 と、これらの制御部 3 7 とを備えている。なお、前記走査信号線駆動回路 3 3 とデータ信号線駆動回路 3 4 は、前記液晶表示素子 1 のドライバ搭載部 3 a に搭載されたドライバ素子 2 8 に形成されている。

30

【 0 0 6 9 】

さらに、この駆動手段 3 1 は、第一 T F T 9 a 及び第二 T F T 9 b をオンさせる所定の値のオン電圧 V_{g_H} と、前記第一 T F T 9 a 及び第二 T F T 9 b をオフさせる所定の値のオフ電圧 V_{g_L} とを発生する走査信号電源 3 8 を備えている。

【 0 0 7 0 】

40

走査信号線駆動回路 3 3 は、走査信号電源 3 8 から前記オン電圧 V_{g_H} とオフ電圧 V_{g_L} を供給され、制御部 3 7 からの同期用クロック信号等の制御信号に基づいて、各走査信号線 7 にそれぞれ、電圧値がオン電圧 V_{g_H} とオフ電圧 V_{g_L} とに変化する走査信号を印加する。

【 0 0 7 1 】

図 1 2 において、 t_1 , t_2 , t_3 , t_4 , ... t_n は、一画面を表示する 1 フレーム（第一行から最終行までの各画素行を順次選択して全ての画素行の各画素 3 0 に一画面分のデータ信号を印加する期間）を前記各画素の行数で分割した各画素行の選択期間であり、 t_1 は第一行の選択期間、 t_2 は第二行の選択期間、 t_3 は第三行の選択期間、 t_4 は第四行の選択期間、 t_5 は第五行の選択期間、 t_n は最終行（ n 行）の選択期間である。

50

【 0 0 7 2 】

また、図 1 2 において、 G_1 , G_2 , G_3 , G_4 , ... G_n は各走査信号線 7 にそれぞれ印加される走査信号であり、 G_1 は第一行の走査信号線 7 に印加される走査信号、 G_2 は第二行の走査信号線 7 に印加される走査信号、 G_3 は第三行の走査信号線 7 に印加される走査信号、 G_4 は第四行の走査信号線 7 に印加される走査信号、 G_5 は第五行の走査信号線 7 に印加される走査信号、 G_n は最終行 (n 行) の走査信号線 7 に印加される走査信号である。

【 0 0 7 3 】

これらの走査信号は、該走査信号を印加する走査信号線 7 が対応する画素行の選択期間 t_1 , t_2 , t_3 , t_4 , ... t_n の開始時よりも所定時間遅れた書込み開始時に前記オン電圧 V_{gH} になり、前記選択期間 t_1 , t_2 , t_3 , t_4 , ... t_n の終了時よりも所定時間早い書込み終了時に前記オフ電圧 V_{gL} になる波形の信号であり、非選択期間はオフ電圧 V_{gL} に保たれる。

10

【 0 0 7 4 】

そのため、各行の画素 3 0 の第一 T F T 9 a と第二 T F T 9 b は、その行の選択期間に、前記書込み開始時にオン電圧 V_{gH} の走査信号によりオンし、一定時間後の書込み終了時にオフ電圧 V_{gL} の走査信号によりオフする。

【 0 0 7 5 】

データ信号線駆動回路 3 4 は、制御部 3 7 からの制御信号に基づいて、前記画像メモリ 3 2 に一時的に記憶された画像データを一画素行分ずつ前記制御部 3 7 を介して取り込み、各画素行の選択期間毎に、一画素行分の各画像データそれぞれの階調値に対応した各データ信号を各データ信号線 8 に印加する。

20

【 0 0 7 6 】

図 1 2 に示したデータ信号 D は、各データ信号線 8 のうちの一本のデータ信号線に印加される信号であり、このデータ信号 D は、各画素行の選択期間 t_1 , t_2 , t_3 , t_4 , ... t_n 毎に、共通電極 6 に印加される第一電圧 V_1 との差が、前記画像データの各選択期間毎の階調値に対応する値になるように電位が変化する矩形波信号である。

【 0 0 7 7 】

前記各データ信号線 8 に印加されたデータ信号 D は、選択された行の各画素 3 0 の第一画素電極 5 a と第二画素電極 5 b とに、前記第一 T F T 9 a 及び第二 T F T 9 b のオンに

30

【 0 0 7 8 】

また、第一電圧発生回路 3 5 は、制御部 3 7 からの制御信号に基づいて第一電圧 V_1 を発生する。この第一電圧 V_1 は、前記第一電圧入力端子 2 9 a を介して、共通電極 6 と、各行の第一容量電極 1 7 及び第二容量電極 1 8 a とに印加される。すなわち、各行の第一容量電極 1 7 及び第二容量電極 1 8 a に印加される第一電圧 V_1 は、共通電極 6 への印加電圧と同じ電圧である。

【 0 0 7 9 】

この実施例において、第一電圧発生回路 3 5 から共通電極 6 と各行の第一容量電極 1 7 及び第二容量電極 1 8 a に印加される第一電圧 V_1 は、図 1 2 に示したように、各画素行の選択期間 t_1 , t_2 , t_3 , t_4 , ... t_n 毎に電圧レベルがハイレベル値 V_{1H} とローレベル値 V_{1L} とに反転し、さらに前記電圧レベルが 1 フレーム毎に反転する矩形波交流電圧である。以下、この第一電圧 V_1 のうちの共通電極 6 に印加する電圧をコモン信号 V_{com} という。

40

【 0 0 8 0 】

一方、第二電圧発生回路 3 6 は、制御部 3 7 からの制御信号に基づいて、前記第一電圧 V_1 とは異なる第二の電圧 V_2 を発生する。この実施例において、前記第二電圧 V_2 は、図 1 2 に示したように、一定レベルの直流電圧であり、前記第二電圧入力端子 2 9 b を介して、前記各行の第三容量電極 1 8 b に印加される。

【 0 0 8 1 】

50

この実施例において、前記第二電圧 V_2 は、図13のように、前記第一電圧 V_1 のハイレベル値 V_{1H} とローレベル値 V_{1L} との間の値の電圧、例えばハイレベル値 V_{1H} とローレベル値 V_{1L} の中間の値の電圧である。

【0082】

このように、前記駆動手段31は、前記第一容量電極17と第二容量電極18aとに共通電極6への印加電圧と同じ第一の電圧 V_1 を印加し、第三容量電極18bに前記第一の電圧 V_1 とは異なる第二の電圧 V_2 を印加する。

【0083】

この液晶表示装置において、前記液晶表示素子1の各画素30はそれぞれ、図11のような回路で表すことができる。すなわち、一つの画素30の第一領域30aは、第一画素電極5aと共通電極6及びその間の液晶層2とからなる第一画素容量 C_{LC1} と、前記第一画素電極5aと第一容量電極17及びその間の第一誘電層（ゲート絶縁膜11と被覆絶縁膜20との二層膜）とからなる第一補償容量 C_{S1} とが第一画素電極5aにおいて接続され、前記第一画素電極5aに第一TFT9aが接続された回路からなっている。

10

【0084】

また、前記画素30の第二領域30bは、第二画素電極5bと共通電極6及びその間の液晶層2とからなる第二画素容量 C_{LC2} と、前記第二画素電極5bと第二容量電極18a及びその間の第二誘電層（ゲート絶縁膜11と被覆絶縁膜20との二層膜）とからなる第二補償容量 C_{S2} と、前記第二画素電極5bと第三容量電極18b及びその間の第三誘電層（ゲート絶縁膜11と被覆絶縁膜20との二層膜）とからなる第三補償容量 C_{S3} とが第二画素電極5bにおいて接続され、前記第二画素電極5bに第二TFT9bが接続された回路からなっている。

20

【0085】

そして、前記共通電極6には、各画素行の選択期間毎に電圧レベルがハイレベル値 V_{1H} とローレベル値 V_{1L} とに反転するコモン信号 V_{com} が印加され、前記第一容量電極17と前記第二容量電極18aにはそれぞれ、前記コモン信号 V_{com} と同じ第一電圧 V_1 が印加され、前記第三容量電極18bには、前記第一電圧 V_1 とは異なる第二電圧 V_2 が印加される。

【0086】

また、選択された画素行の各画素30の第一画素電極5aと第二画素電極5bには、第一TFT9a及び第二TFT9bのオンにより、データ信号線8から供給されたデータ信号Dがそれぞれ印加される。

30

【0087】

前記第一画素電極5aと共通電極6との間と、前記第二画素電極5bと共通電極6との間に印加される電圧（以下、書込み電圧という）はそれぞれ、前記第一電圧 V_1 と前記データ信号Dとの電圧差に対応した値の電圧であり、その書込み電圧が前記第一画素容量 C_{LC1} と前記第二画素容量 C_{LC2} とにチャージされる。

【0088】

また、前記第一容量電極17と前記第二容量電極18aへの印加電圧はそれぞれ前記共通電極6へ印加されるコモン信号 V_{com} と同じ第一電圧 V_1 であるため、前記第一補償容量 C_{S1} と第二補償容量 C_{S2} にはそれぞれ前記書込み電圧と同じ電圧がチャージされる。

40

【0089】

一方、前記第三容量電極18bへの印加電圧は前記第一電圧 V_1 とは異なる第二電圧 V_2 であるため、前記第三補償容量 C_{S3} には、前記書込み電圧とは異なる電圧（書込み電圧に対して第一電圧 V_1 と第二電圧 V_2 との差に対応した電圧差をもった電圧）がチャージされる。

【0090】

なお、第一画素電極5aと走査信号線7及びデータ信号線8との間には、第一TFT9aのゲート-ソース間容量及びドレイン-ソース間容量等の寄生容量（以下、第一寄生容

50

量という)が存在する。また、第二画素電極 5 b と走査信号線 7 及びデータ信号線 8 との間には、第二 T F T 9 b のゲート - ソース間容量及びドレイン - ソース間容量等の寄生容量(以下、第二寄生容量という)が存在する。

【0091】

そのため、第一 T F T 9 a 及び第二 T F T 9 b がオフし、書込みが終了すると、第一画素容量 C_{LC1} 及び第二補償容量 C_{s2} にチャージされた電圧が、前記第一寄生容量への電圧の引込みによってある程度低下し、第二画素容量 C_{LC2} と第二補償容量 C_{s2} 及び第三補償容量 C_{s3} にチャージされた電圧が、前記第二寄生容量への電圧の引込みによってある程度低下する。

【0092】

そして、画素 30 の第一領域 30 a の液晶は、前記第一画素容量 C_{LC1} のチャージ電圧(第一画素電極 5 a と共通電極 6 との間の電圧)により駆動される。また、前記画素 30 の第二領域 30 b の液晶は、前記第二画素容量 C_{LC2} のチャージ電圧(第二画素電極 5 b と共通電極 6 との間の電圧)により駆動される。

【0093】

図 14 は、第一行の各画素 30 のうちの 1 つの画素 30 の第一領域 30 a における第一画素電極 5 a と共通電極 6 との間に印加される電圧を示し、図 15 は、前記画素 30 の第二領域 30 b における第二画素電極 5 b と共通電極 6 との間に印加される電圧を示している。図 14 において、 V_{p1} は第一画素電極 5 a の電位である。また、図 15 において、 V_{p2} は第二画素電極 5 b の電位である。なお、図 14 及び図 15 では、前記第一画素電極 5 a 及び第二画素電極 5 b の電位 V_{p1} , V_{p2} とコモン信号 V_{com} とを区別しやすいように、これらの立ち上がり及び立ち下がり傾斜させている。

【0094】

図 14 のように、第一画素電極 5 a と共通電極 6 との間の電圧は、前記第一行の選択期間 t_1 のうちの T F T 9 a , 9 b のオン期間に、データ信号線 8 から第一 T F T 9 a を介して第一画素電極 5 a に印加されたデータ信号 D と、共通電極 6 に印加されたコモン信号 V_{com} との電位差に対応した書込み電圧 V_a になる。

【0095】

そして、前記第一 T F T 9 a がオフすると、前記第一画素電極 5 a と共通電極 6 との間の電圧が、前記書込み電圧 V_a に対して前記第一寄生容量による引込み電圧 ΔV_1 分だけ低下した電圧 V_{a1} になる。以下、この電圧 V_{a1} を第一保持電圧という。

【0096】

また、前記共通電極 6 に印加されるコモン信号 V_{com} の電圧レベルは、各画素行の選択期間 t_1 , t_2 , t_3 , t_4 , ... t_n 毎に反転するが、前記コモン信号 V_{com} と第一容量電極 17 に印加される第一電圧 V_1 は同じ電圧であるため、前記コモン信号 V_{com} の電圧レベルが反転しても、第一画素容量 C_{LC1} 及び第一補償容量 C_{s1} のチャージ電圧は変化しない。そのため、前記第一画素電極 5 a と共通電極 6 との間の電圧は、第二行以下の各画素行の選択期間 t_2 , t_3 , t_4 , ... t_n においても前記第一保持電圧 V_{a1} に保たれる。

【0097】

従って、前記第一画素電極 5 a と共通電極 6 との間の第一保持電圧 V_{a1} は、前記コモン信号 V_{com} の電圧レベル反転にかかわらず、第一行の選択期間 t_1 の書込み終了後から 1 フレームの終了時までの期間中、前記第一行の選択期間 t_1 における第一保持電圧 V_{a1} と実質的に同じ電圧に維持され、その電圧が、前記第一領域 30 a の液晶に 1 フレームの実効電圧として印加される。

【0098】

また、第二画素電極 5 b と共通電極 6 との間の電圧は、図 15 のように、前記第一行の選択期間 t_1 のうちの T F T 9 a , 9 b のオン期間に、前記データ信号線 8 から第二 T F T 9 b を介して第二画素電極 5 b に印加されたデータ信号 D と、共通電極 6 に印加されたコモン信号 V_{com} との電位差に対応した書込み電圧 V_a になる。この書込み電圧 V_a は

、前記第一画素電極 5 a と共通電極 6 との間に印加された書込み電圧 V_a と同じ値の電圧である。

【 0 0 9 9 】

そして、第二 T F T 9 b がオフすると、前記第二画素電極 5 b と共通電極 6 との間の電圧が、前記書込み電圧 V_a に対して前記第二寄生容量による引込み電圧 ΔV_2 分だけ降下した電圧 V_{a2} になる。以下、この電圧 V_{a2} を第二保持電圧という。なお、前記第二寄生容量による引込み電圧 ΔV_2 は、前記第一寄生容量による引込み電圧 ΔV_1 と略同じであり、従って、前記第二保持電圧 V_{a2} は、前記第一保持電圧 V_{a1} と略同じ値の電圧である。

【 0 1 0 0 】

10

一方、第二容量電極 18 a への印加電圧である第一電圧 V_1 は、共通電極 6 に印加されるコモン信号 V_{com} と同じ電圧（各画素行の選択期間 $t_1, t_2, t_3, \dots, t_n$ 毎に電圧レベルが反転する電圧）であるが、第三容量電極 18 b への印加電圧である第二電圧 V_2 は、前記第一電圧 V_1 とは異なる一定レベルの直流電圧である。

【 0 1 0 1 】

そのため、前記コモン信号 V_{com} の電圧レベルが第一行の選択期間 t_1 の電圧レベルに対して反転すると、共通電極 6 と第三容量電極 18 b との間の電圧値の低下に伴って、第一画素容量 C_{LC1} と第二補償容量 C_{s2} 及び第三補償容量 C_{s3} のそれぞれのチャージ電圧が、これらの C_{LC1}, C_{s2}, C_{s3} の容量値に対応した比率で降圧する。

【 0 1 0 2 】

20

また、前記コモン信号 V_{com} の電圧レベルが第一行の選択期間 t_1 の電圧レベルと同じになると、第一画素容量 C_{LC1} 及び第二補償容量 C_{s2} のチャージ電圧と第三補償容量 C_{s3} のチャージ電圧がそれぞれ前記第一画素行の選択期間 t_1 における書込み終了後の電圧（第二 T F T 9 b がオフした後の電圧）になる。

【 0 1 0 3 】

そのため、第二画素電極 5 b と共通電極 6 との間の電圧は、第二行以下の各画素行のうちの偶数番の画素行の選択期間（コモン信号 V_{com} の電圧レベルが第一行の選択期間 t_1 の電圧レベルに対して反転する選択期間） $t_2, t_4, \dots$ に、前記第二保持電圧 V_{a2} に対して降圧した電圧 V_{a3} になり、奇数番の画素行の選択期間（コモン信号 V_{com} の電圧レベルが第一行の選択期間 t_1 の電圧レベルと同じになる選択期間） $t_3, t_5, \dots$ に、前記第二保持電圧 V_{a2} と実質的に同じ電圧に戻る。

30

【 0 1 0 4 】

従って、第二領域 30 b の液晶には、各画素行の選択期間 $t_1, t_2, t_3, \dots, t_n$ 毎に交互に印加される前記電圧 V_{a2}, V_{a3} を平均した値の電圧が、1 フレームの実効電圧として印加される。

【 0 1 0 5 】

なお、前記第二保持電圧 V_{a2} と、この第二保持電圧 V_{a2} に対して降圧した電圧 V_{a3} は、次の (1) 式及び (2) 式により求めることができる。

【 0 1 0 6 】

$$V_{a2} = (C_{LC1} + C_2) \times (V_{pix} - V_{comL}) + C_3 \times (V_{pix} - C_3) + C_{ds} \times (V_{pix} - V_{sigH}) + C_{gs} \times (V_{pix} - V_{gL}) \quad \dots \quad (1)$$

40

$$V_{a3} = (C_{LC1} + C_2) \times (V_{pix} - V_{comH}) + C_3 \times (V_{pix} - C_3) + C_{ds} \times (V_{pix} - V_{sigL}) + C_{gs} \times (V_{pix} - V_{gL}) \quad \dots \quad (2)$$

C_{LC1} ; 第二画素容量 C_{LC2} の容量値

C_2 ; 第二補償容量 C_{s2} の容量値

C_3 ; 第三補償容量 C_{s3} の容量値

C_{gs} ; 第二 T F T 9 b のゲート - ソース間容量

C_{ds} ; 第二 T F T 9 b のドレイン - ソース間容量

50

V_{sigH} ; 第一画素行の選択期間におけるデータ信号の電位
 V_{sigL} ; 第二画素行の選択期間におけるデータ信号の電位
 V_{gL} ; 走査信号のオフ電圧
 V_{pix} ; 第二画素電極 5 b の電位
 V_{comL} ; コモン信号 V_{com} のローレベル値の値 (V_{1L})
 V_{comH} ; コモン信号 V_{com} のハイレベル値の値 (V_{1H})

また、前記第二領域 30 b の液晶に印加される 1 フレームの実効電圧は、次の (3) 式により求めることができる。

【0107】

$$\text{実効電圧} = \{ (V_{a2}^2 + V_{a3}^2) / 2 \}^{1/2} \dots (3)$$

10

このように、各画素 30 の第二領域 30 b の 1 フレームの実効電圧は、同じ画素 30 の第一領域 30 a の 1 フレームの実効電圧に対して降圧した電圧であり、従って、同じ階調値のデータ信号に対して、前記第二領域 30 b の液晶分子が、前記第一領域 30 a の液晶分子の立ち上がり角よりも小さい角度で立ち上がる。

【0108】

そのため、各画素 30 の第二領域 30 b の液晶層 2 での電圧 - 透過率特性は、前記第一領域 30 a の液晶層 2 での電圧 - 透過率特性とは異なる特性である。図 16 は、画素電極 5 と共通電極 6 との間への印加電圧が 0 V のときの表示が最も明るいノーマリーホワイトモードの液晶表示素子における前記第一領域 30 a と第二領域 30 b の電圧 - 透過率特性を示している。図 16 のように、前記第二領域 30 b の電圧 - 透過率特性は、前記第一領域 30 a の電圧 - 透過率特性に対して高電圧側にシフトした特性である。

20

【0109】

従って、液晶層 2 の層厚 (第一基板 3 と第二基板 4 との間の間隙) 等を、第一領域 30 a の電圧 - 透過率特性が所定の視野角が得られる特性になるように設計し、さらに、前記第二電圧 V_2 の値を、第二領域 30 b の電圧 - 透過率特性が前記第一領域 30 a の電圧 - 透過率特性に対して所定量だけシフトした特性、つまり第一領域 30 a の視野角とは異なる視野角が得られる特性になるように前記第二電圧 V_2 の値を設定することにより、第一領域 30 a の視野角特性と第二領域 30 b の視野角特性とが相乗した広い視野角を得ることができる。

【0110】

30

また、第一領域 30 a の視野角特性と第二領域 30 b の視野角特性とが相乗した視野角は、前記第一領域 30 a と第二領域 30 b との面積比 (第一画素電極 5 a と第二画素電極 5 b との面積比) に対応するため、この面積比を選択することにより、所定の広さの視野角を得ることができる。

【0111】

図 17 は、各画素電極がそれぞれ画素の全域に対応する形状に形成され、6 時方向から見たときにコントラストが最も高くなるように設計された第一比較例の TN 型液晶表示装置の視角 - 輝度特性を示している。また、図 18 は、上記第一実施例の液晶表示装置であって、前記各画素 30 の第一領域 30 a と第二領域 30 b の面積比が、第一領域面積 : 第二領域面積 = 7 : 3 に設定され、6 時方向から見たときにコントラストが最も高くなるように設計された TN 型液晶表示装置の視角 - 輝度特性を示している。図 17 及び図 18 において、視角は、9 時方向の視角を 0° としたときの前記 0° 方向に対して反時計回り (左回り) の角度である。また、輝度は、各視角における液晶表示素子の法線に対して所定角度傾いた方向の輝度である。

40

【0112】

なお、図 17 及び図 18 では、各画素 30 の第一画素電極 5 a と第二画素電極 5 b に、 L_0 (最も暗い階調値) ~ L_{21} (最も明るい階調値) の 22 階調のうちの L_0 , L_1 , L_2 , L_7 , L_{10} , L_{12} , L_{16} , L_{18} , L_{19} , L_{20} , L_{21} の各階調値のデータ信号を印加したときの視角 - 輝度特性を示している。

【0113】

50

図 18 のように、上記実施例の液晶表示装置は、 90° (6 時) における方向の視角 - 輝度特性が、前記比較例の液晶表示装置と略同じであり、しかも、 270° (12 時) 方向の視角 - 輝度特性が、前記比較例の液晶表示装置に比べて、低階調側での階調潰れや階調反転が改善された特性であり、従って、広い視野角を得ることができる。

【0114】

さらに、上記実施例の液晶表示装置は、前記第三容量電極 18b に印加する電圧値を制御するだけで視野角を微調整することができる。そのため、製造工程で生じた絶縁膜厚や基板間隙等の誤差により、表示装置相互間に視野角のばらつきが生じても、前記視野角のばらつきを容易に補正することができる。

【0115】

10

すなわち、上記実施例の液晶表示装置は、前記第一容量電極 17 と第二容量電極 18a とに共通電極 6 への印加電圧と同じ第一電圧 V_1 を印加し、前記第三容量電極 18b に前記第一の電圧 V_1 とは異なる第二電圧 V_2 を印加するようにしているため、前記第三容量電極 18b に印加する第二電圧 V_2 の値を制御することにより、前記第二領域 30b の電圧 - 透過率特性を変化させることができる。

【0116】

前記第二領域 30b の電圧 - 透過率特性は、図 16 に示したように、前記第一領域 30a の電圧 - 透過率特性に対して高電圧側にシフトした特性であり、そのシフト量は、前記第二容量電極 18a に印加された第一電圧 V_1 と、前記第三容量電極 18b に印加された第二電圧 V_2 との差に対応する。

20

【0117】

この実施例において、前記第一領域 30a の電圧 - 透過率特性に対する第二領域 30b の電圧 - 透過率特性のシフト量は、前記第一電圧 V_1 に対する第二電圧 V_2 の差を小さくするのに伴って小さくなり、前記第一電圧 V_1 に対する第二電圧 V_2 の差を大きくするのに伴って大きくなる。

【0118】

このように、上記液晶表示装置は、前記第二領域 30b の電圧 - 透過率特性を変化させることができるため、前記第二領域 30b の視野角特性を任意に調整することができる。従って、前記第一領域 30a の視野角特性と第二領域 30b の視野角特性とを相乗させた視野角を所定の値になるように微調整し、表示装置相互間の視野角のばらつきを補正することができる。この視野角のばらつきの補正は、前記第三容量電極 18b に印加する第二電圧 V_2 を制御するだけで容易に行うことができる。

30

【0119】

また、上記液晶表示装置は、前記第一容量電極 17 を、第一画素電極 5a の全ての辺に重なる矩形枠形状に形成しているため、前記第一補償容量 C_{s1} の容量値を充分大きくすることができる。

【0120】

さらに、上記液晶表示装置は、前記第二容量電極 18a と第三容量電極 18b とのうち、第三容量電極 18b を、第二画素電極 5b の所定の一边に沿う方向に延伸し、且つ前記所定の一边に重なるように形成し、第二容量電極 18a を、前記第三容量電極 18b との間に所定の間隔をあけて、前記第二画素電極 5b の前記所定の一边を除く他の辺に重なるように形成しているため、前記第三補償容量 C_{s3} の容量値に対して前記第二補償容量 C_{s2} の容量値を大きくすることができる。そのため、第三容量電極 18b に印加する第二電圧 V_2 の値に若干の変動があっても、第二領域 30b の液晶層 2 での電圧 - 透過率特性がみだりに変動することがない。従って、より微細に電圧 - 透過率特性を調整することが可能になる。また、前記第三容量電極 18b へのノイズ電圧の印加による前記第二領域 30b の液晶層 2 での電圧 - 透過率特性の変動も抑制することができる。

40

【0121】

また、上記実施例では、共通電極 6 に印加するコモン信号 V_{com} と第一容量電極 17 に印加する第一電圧 V_1 ($V_{com} = V_1$) を、電圧レベルが所定の周期で反転する矩形

50

波交流電圧、例えば1フレーム中の各画素行の選択期間 $t_1, t_2, t_3, t_4, \dots, t_n$ 毎に電圧レベルが反転する矩形波交流電圧としている。そのため、各画素30の第一領域30aの液晶に、第一行の選択期間 t_1 の書込み終了後から1フレームの終了時までの期間中、前記第一保持電圧 V_{a1} に対応した一定値の実効電圧を印加することができる。

【0122】

さらに、上記実施例では、第二容量電極18aに、共通電極6及び第一容量電極17への印加電圧と同じ第一電圧（矩形波交流電圧） V_1 を印加し、前記第三容量電極18bに、一定レベル、例えば前記第一電圧 V_1 を形成するハイレベル値 V_{1H} とローレベル値 V_{1L} との間の値の直流電圧からなる第二電圧 V_2 を印加している。そのため、第二画素電極5bと共通電極6との間の電圧を、図15のように、第二保持電圧 V_{a2} とそれよりも降圧した電圧 V_{a3} とに交互に変化させ、各画素30の第二領域30bの液晶に、第一行の選択期間 t_1 の書込み終了後から1フレームの終了時までの期間中、前記二つの電圧 V_{a2}, V_{a3} を平均した値の実効電圧を印加することができる。

10

【0123】

しかも、この液晶表示装置は、走査信号線7の延伸方向に対して交差する方向に隣接する画素30、30のうちの一方の画素30の第一画素電極5aと、他方の画素30の第二画素電極5bとの間の領域にそれぞれ、共通電極6と対向させて、前記第一画素電極5aと前記第二画素電極5bの隣り合う辺に沿う方向に延伸するように配置された補助電極19を備えている。このため、この補助電極19と共通電極6との間に電圧を印加することができる。

20

【0124】

そのため、上記実施例の液晶表示装置は、表示面に荷重が加わったときの異常表示を、荷重の開放と殆んど同時に解消し、常に高品質の表示を行うことができる。

【0125】

図19～図21は、前記補助電極19を備えない第二比較例の液晶表示装置における液晶分子2aの配向状態を示す模式図、図22は、上記実施例の液晶表示装置における液晶分子2aの配向状態を示す模式図であり、何れも、走査信号線7の延伸方向に対して交差する方向に隣接した二つの画素30、30の隣接部分における液晶分子2aの配向状態を示している。

【0126】

30

なお、前記第二比較例の液晶表示装置は、前記補助電極19を備えていないが、他の構成は上記実施例の液晶表示装置と同じである。また、上記実施例及び第二比較例の液晶表示装置はTN型液晶表示装置であるが、図19～図21及び図22では、液晶分子2aのチルト方向を簡単に把握できるように、第一配向膜23と第二配向膜24を互いに平行で且つ反対方向にラビングした非ツイストのホモジニアス配向型における液晶分子2aの配向状態を示している。

【0127】

前記第二比較例の液晶表示装置は、前記補助電極19を備えていないため、隣接する一方の画素30の第一画素電極5aと他方の画素30の第二画素電極5bとの間の領域と共通電極6との間は常に無電界状態である。

40

【0128】

そして、第一及び第二画素電極5a、5bと共通電極6との間に電圧が印加されると、第一画素電極5aと共通電極6との間及び第二画素電極5bと共通電極6との間に駆動電界が生じ、この駆動電界によって液晶分子2aが基板3、4面に対して立ち上がるように配向する。

【0129】

前記駆動電界は、隣接する画素電極5a、5bの縁部間に生じる横電界の影響により、第一画素電極5aの辺部付近及び第二画素電極5bの辺部付近において基板3、4の法線方向に対して斜めに傾いた方向に歪んだ電界である。すなわち、第一画素電極5aと共通電極6との間に生じる駆動電界は、図19に等電位線E1で示したような電位分布の電界

50

であり、また第二画素電極 5 b と共通電極 6 との間に生じる駆動電界は、図 19 に等電位線 E 2 で示したような電位分布の電界である。

【0130】

そのため、第一画素電極 5 a と第二画素電極 5 b の互いに隣接する辺部のうち、第一配向膜 23 のラビング方向 23 r の上流側及び第二配向膜 24 のラビング方向 24 r の下流側に位置する画素電極の辺部付近の液晶分子 2 a が、第一配向膜 23 及び第二配向膜 24 のラビング方向 23 r , 24 r によって規定されたプレチルト方向とは反対方向にチルトするように立ち上がり、その部分にディスクリネーションを発生する。

【0131】

例えば第一配向膜 23 及び第二配向膜 24 のラビング方向 23 r , 24 r が図 19 のような方向であるときは、図において右側に位置する第二画素電極 5 b の左側の辺部付近の液晶分子 2 a がプレチルト方向とは反対方向にチルトするように立ち上がってディスクリネーションを発生する。また、前記第一配向膜 23 及び第二配向膜 24 のラビング方向 23 r , 24 r が図 19 とは反対方向であるときは、図において左側に位置する第一画素電極 5 a の右側の辺部付近の液晶分子 2 a がプレチルト方向とは反対方向にチルトするように立ち上がってディスクリネーションを発生する。

10

【0132】

前記液晶分子 2 a がプレチルト方向に対して順方向にチルトする領域と、プレチルト方向に対して反対方向にチルトする領域との境目は、ディスクリネーションラインと呼ばれている。このディスクリネーションライン DL は、殆んどの場合、第二基板 4 に設けられた遮光膜 22 により隠された位置に生じるため、ディスクリネーションの発生は外部からは見えない。

20

【0133】

しかし、図 20 のように、液晶表示装置の表示面に、指先の押付け等によって部分的に荷重 W が加わり、その荷重 W によって第二基板 4 が撓み変形すると、ディスクリネーションを発生した部分が周囲に押し広げられてディスクリネーションライン DL が前記右側の画素 30 の開口部内に入り込み、異常表示を生じさせる。

【0134】

そして、上記第二比較例の液晶表示装置は、表示面に加えられた荷重 W が開放され、第二基板 4 が図 21 のようにフラットな状態に復帰しても、すぐには液晶分子 2 a の配向状態が図 19 の状態に戻らないため、ある程度の時間、前記ディスクリネーションによる異常表示が見える。

30

【0135】

上記第二比較例の液晶表示装置に対して、上記実施例の液晶表示装置は、前記補助電極 19 を備えているため、この補助電極 19 への補助電圧の印加により、該補助電極 19 と共通電極 6 との間に電界を生じさせ、隣接する一方の画素 30 の第一画素電極 5 a と他方の画素 30 の第二画素電極 5 b との間の領域に対応する部分の液晶分子 2 a を基板 3 , 4 面に対して立ち上がり配向させることができる。

【0136】

前記補助電極 19 と共通電極 6 との間に生じさせる電界は、前記第一画素電極 5 a と共通電極 6 との間及び第二画素電極 5 b と共通電極 6 との間の駆動電界の最大値よりも強い電界が良い。

40

【0137】

そのために、上記実施例の液晶表示装置は、前記駆動手段 31 により、前記補助電極 19 に対して、共通電極 6 との電位差が第一画素電極 5 a 及び第二画素電極 5 b と共通電極 6 との間に印加する電圧の最大値よりも大きい補助電圧を印加するようにしている。

【0138】

前記補助電極 19 に印加する補助電圧は、共通電極 6 との電位差が、液晶分子 2 a を基板 3 , 4 面に対して最大チルト角で立ち上がり配向させる強さの電界を生じさせる値の電圧が好ましい。

50

【 0 1 3 9 】

上記実施例では、前記補助電極 1 9 に、補助電圧として、走査信号線 7 に印加する走査信号のうちの第一及び第二薄膜トランジスタ 9 a , 9 b をオフさせる電圧値の直流電圧を印加するようにしている。

【 0 1 4 0 】

すなわち、上記実施例では、走査信号電源 3 8 のオフ電圧 V_{g_L} の出力端子を、液晶表示素子 1 のドライバ搭載部 3 a に形成された補助電圧入力端子 2 9 c に接続し、制御部 3 7 により、液晶表示素子 1 の駆動中継続して前記走査信号電源 3 8 は前記補助電圧入力端子 2 9 c にオフ電圧 V_{g_L} を出力させるようにしている。

【 0 1 4 1 】

なお、前記オフ電圧 V_{g_L} は、共通電極 6 に印加するコモン信号 V_{com} ($= V_1$) の振幅の中心電位に対して 1 0 ~ 1 5 V の電位差をもった電圧である。一方、前記コモン信号 V_{com} の振幅 (ハイレベル値 V_{1_H} とローレベル値 V_{1_L} との差) は $5 V \pm 1 V$ 程度である。従って、前記オフ電圧 V_{g_L} は、前記コモン信号 V_{com} のハイレベル値 V_{1_H} とローレベル値 V_{1_L} の両方に対して 7 V 以上の電位差を有している。

【 0 1 4 2 】

上記実施例の液晶表示装置においても、第一画素電極 5 a と共通電極 6 との間に生じる駆動電界は、図 2 2 に等電位線 E 1 で示したような電位分布の電界であり、また第二画素電極 5 b と共通電極 6 との間に生じる駆動電界は、図 2 2 に等電位線 E 2 で示したような電位分布の電界である。

【 0 1 4 3 】

そのため、第一画素電極 5 a と第二画素電極 5 b の互いに隣接する辺部のうち、第一配向膜 2 3 のラビング方向 2 3 r の上流側及び第二配向膜 2 4 のラビング方向 2 4 r の下流側に位置する画素電極の辺部付近 (図 2 2 では右側に位置する第二画素電極 5 b の左側の辺部付近) の液晶分子 2 a が、第一配向膜 2 3 及び第二配向膜 2 4 のラビング方向 2 3 r , 2 4 r によって規定されたプレチルト方向とは反対方向にチルトするように立ち上がり、その部分にディスクリネーションを発生する。

【 0 1 4 4 】

そして、液晶表示装置の表示面に部分的に荷重 W が加わると、ディスクリネーションを発生した部分が周囲に押し広げられてディスクリネーションライン D L が前記右側の画素 3 0 の開口部内に入り込み、異常表示を生じさせる。

【 0 1 4 5 】

しかし、上記実施例の液晶表示装置は、隣接する一方の画素 3 0 の第一画素電極 5 a と、他方の画素 3 0 の第二画素電極 5 b との間の領域に配置された補助電極 1 9 と共通電極 6 との間に常に強い電界 E a が生じているため、表示面に加えられた荷重 W が開放されると、前記第一画素電極 5 a と第二画素電極 5 b との間の領域の液晶分子 2 a が、速やかに前記電界 E a によって立ち上がり配向し、それに伴って、液晶分子 2 a の配向状態が図 2 2 の状態に戻る。

【 0 1 4 6 】

従って、上記実施例の液晶表示装置によれば、表示面に荷重が加わったときの異常表示を、荷重の開放と殆んど同時に解消し、常に高品質の表示を行うことができる。

【 0 1 4 7 】

なお、図 1 9 ~ 図 2 1 及び図 2 2 には、非ツイストのホモジニアス配向型における液晶分子 2 a の配向状態を示したが、第一配向膜 2 3 と第二配向膜 2 4 を画面エリア 1 a の横軸方向に対して 4 5 ° の角度で交差する方向にラビングした T N 型液晶表示装置では、第一配向膜 2 3 と第二配向膜 2 4 のラビング方向 2 3 r , 2 4 r が図 5 及び図 1 0 に示した方向であるときに、隣接する一方の画素 3 0 の第一画素電極 5 a と他方の画素 3 0 の第二画素電極 5 b の隣り合う辺部のうち、第二画素電極 5 b の辺部付近にディスクリネーションが発生する。また、第一配向膜 2 3 と第二配向膜 2 4 のラビング方向 2 3 r , 2 4 r が図 5 及び図 1 0 に示した方向とは反対方向であるときは、第一画素電極 5 a の辺部付近に

10

20

30

40

50

ディスクリネーションが発生する。

【 0 1 4 8 】

しかしながら、上記実施例の液晶表示装置は、隣接する一方の画素 3 0 の第一画素電極 5 a と、他方の画素 3 0 の第二画素電極 5 b との間の領域に補助電極 1 9 を配置しているため、前記ディスクリネーションが、前記第二画素電極 5 b の辺部付近と、第一画素電極 5 a の辺部付近の何れに発生しても、表示面に荷重が加わったときの異常表示を、荷重の開放と殆んど同時に解消することができる。

【 0 1 4 9 】

また、上記実施例では、前記補助電極 1 9 に、補助電圧として、走査信号線 7 に印加する走査信号のうちの第一及び第二薄膜トランジスタ 9 a , 9 b をオフさせる電圧値の直流電圧を印加するようにしているため、前記補助電圧を新たに発生させる必要が無く、従って、駆動手段 3 1 を図 1 のように簡易化することができる。

【 0 1 5 0 】

さらに、上記実施例では、前記補助電極 1 9 を、隣接する一方の画素 3 0 の第一画素電極 5 a と他方の画素 3 0 の第二画素電極 5 b との間隔よりも狭幅な直線形状に形成し、この補助電極 1 9 を、前記第一画素電極 5 a との間隔と、前記第二画素電極 5 b との間隔とが等しくなるように配置しているため、補助電極 1 9 と第一画素電極 5 a との間に形成される容量と、前記補助電極 1 9 と第二画素電極 5 b との間に形成される容量は同じである。

【 0 1 5 1 】

従って、補助電極 1 9 と第一画素電極 5 a との間及び前記補助電極 1 9 と第二画素電極 5 b との間に容量が形成されても、これらの容量が、第一画素電極 5 a に前記第一補償容量 C_{s1} を設け、第二画素電極 5 b に前記第二補償容量 C_{s2} と第三補償容量 C_{s3} とを設けたことによる広視野角効果に影響することはない。

【 0 1 5 2 】

[第二実施例]

図 2 3 に示した第二実施例の液晶表示装置は、第二容量電極 1 8 a を、第二画素電極 5 b の二つの横辺の一方（図では走査信号線 7 に隣接する横辺）に重なる直線形状に形成し、第三容量電極 1 8 b を、前記第二容量電極 1 8 a との間に所定の間隔をあけて、前記第二画素電極 5 b の他の各辺（図では走査信号線 7 に隣接する辺とは反対側の横辺と二つの縦辺）に重なる三方枠形状に形成したものであり、他の構成は上記第一実施例と同じである。

【 0 1 5 3 】

この第二実施例の液晶表示装置によれば、第二補償容量 C_{s2} の容量値に対して第三補償容量 C_{s3} の容量値を大きくすることができるため、前記第三容量電極 1 8 b に対して小さな電圧変動を与えるだけで、第二領域 3 0 b の液晶層 2 での電圧 - 透過率特性を大きく変動させることができ、従って、視野角を大きく調整することができる。これは特に、製造された液晶表示装置相互間で液晶層 2 の厚さが大きくばらついてしまうような場合に有効である。

【 0 1 5 4 】

そして、この第二実施例においても、視野角のばらつきを容易に補正することができ、また、表示面に荷重が加わったときの異常表示を、荷重の開放と殆んど同時に解消し、常に高品質の表示を行うことができる。

【 0 1 5 5 】

また、この第二実施例においても、走査信号線 7 の延伸方向に対して交差する方向に隣接する画素 3 0 , 3 0 のうちの一方の画素 3 0 の第一画素電極 5 a と、他方の画素 3 0 の第二画素電極 5 b との間の領域にそれぞれ、共通電極 6 と対向させて、前記第一画素電極 5 a と前記第二画素電極 5 b の隣り合う辺に沿う方向に延伸するように配置された補助電極 1 9 を備えているため、第一実施例と同様に、前記補助電極 1 9 に補助電圧を印加することにより、表示面に荷重が加わったときの異常表示を、荷重の開放と殆んど同時に解消

10

20

30

40

50

し、常に高品質の表示を行うことができる。

【 0 1 5 6 】

[第三実施例]

次に、この発明の第三実施例を図 2 4 ~ 図 2 6 を参照して説明する。なお、この第三実施例において、上記第一実施例に対応するものには同符号を付し、同一のものについてはその説明を省略する。

【 0 1 5 7 】

この第三実施例において、第一 T F T 9 a と第二 T F T 9 b は、上記第一実施例と同じ積層膜により構成されている。また、各走査信号線 7 は、前記第一基板 3 上に形成され、前記第一 T F T 9 a 及び第二 T F T 9 b のゲート絶縁膜 1 1 により覆われている。そして、各データ信号線 8 は、ゲート絶縁膜 1 1 の上に形成されている。なお、この第三実施例においても、各データ信号線 8 は、前記各 T F T 9 a , 9 b を構成する積層膜のうちの半導体薄膜 1 2 とコンタクト層 1 4 とからなる下地層の上に形成されている。

【 0 1 5 8 】

一方、第一、第二及び第三容量電極 1 7 , 1 8 a , 1 8 b は、前記ゲート絶縁膜 1 1 上に各 T F T 9 a , 9 b 及び各データ信号線 8 を覆って設けられた透明な第一被覆絶縁膜 2 0 a の上に、上記第一実施例と同じ形状 (図 5 の同じ形状) に形成されている。

【 0 1 5 9 】

そして、第一画素電極 5 a と第二画素電極 5 b は、前記第一被覆絶縁膜 2 0 a 上に、各容量電極 1 7 , 1 8 a , 1 8 b を覆って設けられた第二被覆絶縁膜 2 0 b の上に、前記第一被覆絶縁膜 2 0 a 及び第二被覆絶縁膜 2 0 b に設けられた第一及び第二のコンタクト孔 2 0 1 , 2 0 2 において前記第一 T F T 9 a のドレイン電極 1 6 と前記第二 T F T 9 b のドレイン電極 1 6 に各々接続して形成されている。

【 0 1 6 0 】

すなわち、この第三実施例において、第一画素電極 5 a と第一容量電極 1 7 との間の第一誘電層と、第二画素電極 5 b と第二容量電極 1 8 a との間の第二誘電層と、前記第二画素電極 5 b と第三容量電極 1 8 b との間の第三誘電層はそれぞれ、第二被覆絶縁膜 2 0 b からなっている。

【 0 1 6 1 】

なお、この第三実施例では、第一画素電極 5 a 及び第二画素電極 5 b が、前記コンタクト孔 2 0 1 , 2 0 2 内に入り込んだ部分 (第一及び第二 T F T 9 a , 9 b のドレイン電極 1 6 との接続部) において各容量電極 1 7 , 1 8 a , 1 8 b と短絡しないように、各容量電極 1 7 , 1 8 a , 1 8 b のコンタクト孔付近の部分を前記コンタクト孔 2 0 1 , 2 0 2 から充分に離間させた形状に形成している。

【 0 1 6 2 】

さらに、前記第一被覆絶縁膜 2 0 a の上には、走査信号線 7 の延伸方向に対して交差する方向に隣接する画素 3 0 , 3 0 のうちの一方の画素 3 0 の第一画素電極 5 a と、他方の画素 3 0 の第二画素電極 5 b との間の領域にそれぞれ、前記共通電極 6 と対向させて、前記第一画素電極 5 a と第二画素電極の隣り合う辺に沿う方向に延伸するように形成された補助電極 1 9 が設けられている。

【 0 1 6 3 】

前記補助電極 1 9 は、上記第一及び第二実施例と同様に、隣接する一方の画素 3 0 の第一画素電極 5 a と他方の画素 3 0 の第二画素電極 5 b との間隔よりも狭幅な直線形状に形成されており、前記第一画素電極 5 a との間隔と、前記第二画素電極 5 b との間隔とが等しくなるように配置されている。そして、各補助電極 1 9 は、行毎に、隣り合う補助電極 1 9 , 1 9 の端部同士を連続させて形成することにより共通接続されている。

【 0 1 6 4 】

この第三実施例の液晶表示装置においても、第一容量電極 1 7 と第二容量電極 1 8 a とに共通電極 6 への印加電圧と同じ第一電圧 V 1 を印加し、第三容量電極 1 8 b に前記第一電圧 V 1 とは異なる第二電圧 V 2 を印加することにより、上記第一実施例と同様に、視野

10

20

30

40

50

角のばらつきを容易に補正することができ、また、表示面に荷重が加わったときの異常表示を、荷重の開放と殆んど同時に解消し、常に高品質の表示を行うことができる。

【 0 1 6 5 】

また、この第三実施例においても、前記補助電極 1 9 を備えているため、第一実施例と同様に、前記補助電極 1 9 に補助電圧を印加することにより、表示面に荷重が加わったときの異常表示を、荷重の開放と殆んど同時に解消し、常に高品質の表示を行うことができる。

【 0 1 6 6 】

[第四実施例]

図 2 7 に示した第四実施例は、上記第三実施例の液晶表示装置において、補助電極 1 9 を、走査信号線 7 の延伸方向に対して交差する方向に隣接する画素 3 0 , 3 0 のうちの一方の画素 3 0 の第一画素電極 5 a と他方の画素 3 0 の第二画素電極 5 b との間隔全体にわたる幅を有する形状に形成したものであり、他の構成は上記第三実施例と同じである。

【 0 1 6 7 】

この第四実施例において、前記補助電極 1 9 は、その両側縁が、前記第一画素電極 5 a と第二画素電極 5 b とにそれぞれ極く僅かな重なり幅で重なる幅を有する形状に形成されており、第一画素電極 5 a との重なり幅と、第二画素電極 5 b との重なり幅とが等しくなるように配置されている。

【 0 1 6 8 】

なお、この第四実施例では、第一容量電極 1 7 と、第二及び第三容量電極 1 8 a , 1 8 b のうちの補助電極 1 9 と隣接する第三容量電極 1 8 b とをそれぞれ、前記補助電極 1 9 と隣接する辺を第一画素電極 5 a 及び第二画素電極 5 b の外縁よりもある程度、画素電極 5 a , 5 b の内側に入り込ませた形状に形成し、前記補助電極 1 9 を、前記第一容量電極 1 7 との間及び前記第三容量電極 1 8 b との間に間隔をあけて配置している。

【 0 1 6 9 】

この第四実施例の液晶表示装置においても、第一容量電極 1 7 と第二容量電極 1 8 a とに共通電極 6 への印加電圧と同じ第一電圧 V 1 を印加し、第三容量電極 1 8 b に前記第一電圧 V 1 とは異なる第二電圧 V 2 を印加することにより、上記第一実施例と同様に、視野角のばらつきを容易に補正することができ、また、表示面に荷重が加わったときの異常表示を、荷重の開放と殆んど同時に解消し、常に高品質の表示を行うことができる。

【 0 1 7 0 】

また、この第四実施例においても、前記補助電極 1 9 を備えているため、第一実施例と同様に、前記補助電極 1 9 に補助電圧を印加することにより、表示面に荷重が加わったときの異常表示を、荷重の開放と殆んど同時に解消し、常に高品質の表示を行うことができる。

【 0 1 7 1 】

さらに、この第四実施例では、前記補助電極 1 9 を、第一画素電極 5 a との重なり幅と、第二画素電極 5 b との重なり幅とが等しくなるように配置しているため、補助電極 1 9 と第一画素電極 5 a との間に形成される容量と、前記補助電極 1 9 と第二画素電極 5 b との間に形成される容量は同じである。従って、補助電極 1 9 と第一画素電極 5 a との間及び前記補助電極 1 9 と第二画素電極 5 b との間に容量が形成されても、これらの容量が、第一画素電極 5 a に前記第一補償容量 C s 1 を設け、第二画素電極 5 b に前記第二補償容量 C s 2 と第三補償容量 C s 3 とを設けたことによる広視野角効果に影響することはない。

【 0 1 7 2 】

[他の実施例]

なお、上記各実施例では、第三容量電極 1 8 b に、一定レベルの直流電圧からなる第二電圧 V 2 を印加しているが、第三容量電極 1 8 b に印加する第二電圧は、第一容量電極 1 7 と第二容量電極 1 8 a に印加する第一電圧（共通電極 6 への印加電圧と同じ電圧）V 1 と異なる値の電圧であれば、他の電圧でもよい。

【 0 1 7 3 】

その場合、前記第二電圧は、電圧レベルが前記第一電圧 V_1 と同じ周期で反転し、且つ、振幅が前記第一電圧 V_1 の振幅よりも小さい矩形波交流電圧でもよい。また、この第二電圧 V_2 は、第一電圧 V_1 と同位相の矩形波交流電圧でも、前記第一電圧 V_1 とは逆位相の矩形波交流電圧でもよい。

【 0 1 7 4 】

さらに、上記各実施例では、補助電極 19 に、補助電圧として、走査信号線 7 に印加する走査信号のうちの第一及び第二薄膜トランジスタ 9a, 9b をオフさせる電圧値の直流電圧を印加しているが、前記補助電圧は、共通電極 6 との電位差が、第一画素電極 5a 及び第二画素電極 5b と前記共通電極 6 との間に印加する電圧の最大値よりも大きい電圧であれば、他の電圧でもよい。なお、補助電圧は、共通電極 6 との電位差が、液晶分子 2a を最大チルト角で立ち上がり配向させる電圧値以上の電圧が好ましい。

10

【 0 1 7 5 】

その場合、前記補助電圧は、直流電圧に限らず、例えば、電圧レベルが共通電極 6 に印加するコモン信号 V_{com} (第一及び第二容量電極 17, 18a に印加する第一電圧 V_1 と同じ電圧) と同じ周期で反転し、且つ、振幅が前記第一電圧 V_1 の振幅よりも大きい矩形波交流電圧でもよい。

【 0 1 7 6 】

また、上記各実施例では、第一、第二及び第三容量電極 17, 18a, 18b と補助電極 19 を、同じ面上 (第一基板 3 上または第一被覆絶縁膜 20a 上) に形成しているが、前記各容量電極 17, 18a, 18b と補助電極 19 は、異なる面上に形成してもよい。すなわち、例えば上記第三および第四実施例において、各容量電極 17, 18a, 18b を第一基板 3 上に形成し、補助電極 19 を第一被覆絶縁膜 20a 上に形成してもよい。また、補助電極 19 を第一基板 3 上に形成し、各容量電極 17, 18a, 18b を第一被覆絶縁膜 20a 上に形成してもよい。

20

【 0 1 7 7 】

また、前記液晶表示素子 1 は、TN 型液晶表示素子に限らず、液晶分子を $180^\circ \sim 270^\circ$ の範囲の捻れ角でツイスト配向させた STN 型液晶表示素子、非ツイストのホモジニアス配向型液晶表示素子等でもよい。

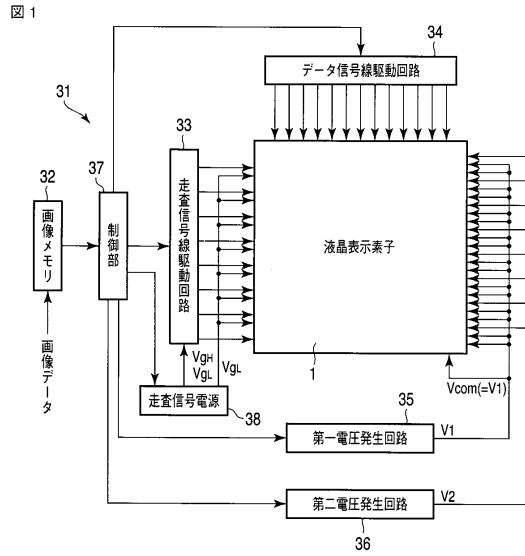
【 符号の説明 】

30

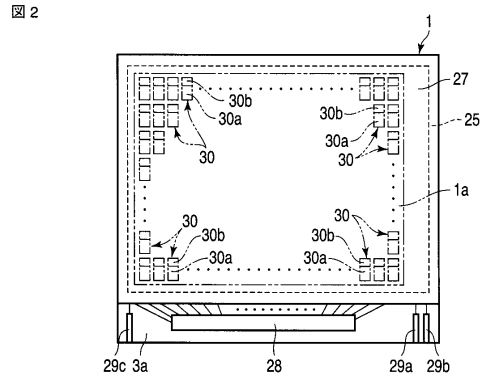
【 0 1 7 8 】

1 ... 液晶表示素子、2 ... 液晶層、3, 4 ... 基板、5a ... 第一画素電極、5b ... 第二画素電極、6 ... 共通電極、7 ... 走査信号線、8 ... データ信号線、9a ... 第一 TFT、9b ... 第二 TFT、17 ... 第一容量電極、18a ... 第二容量電極、18b ... 第三容量電極、Cs1 ... 第一補償容量、Cs2 ... 第二補償容量、Cs3 ... 第三補償容量、19 ... 補助電極、30 ... 画素、30a ... 第一領域、30b ... 第二領域、31 ... 駆動手段

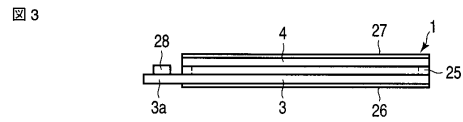
【図 1】



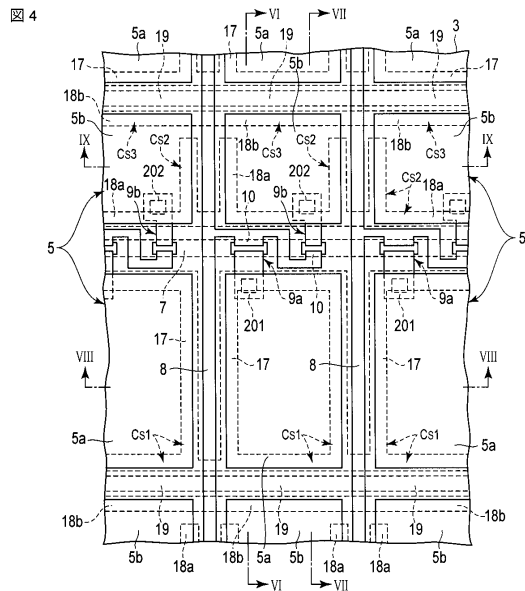
【図 2】



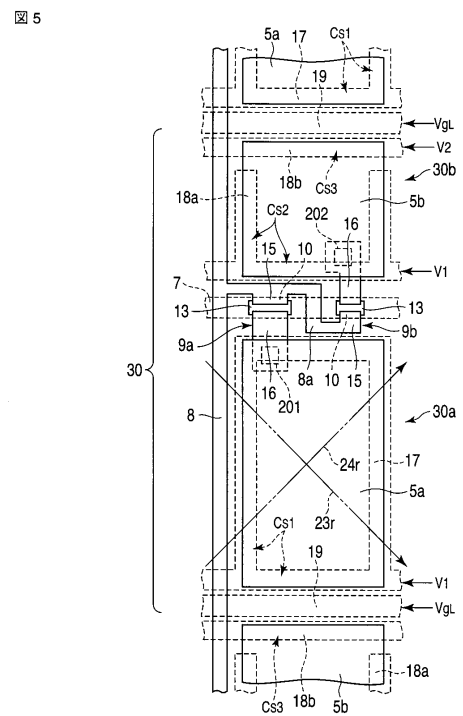
【図 3】



【図 4】

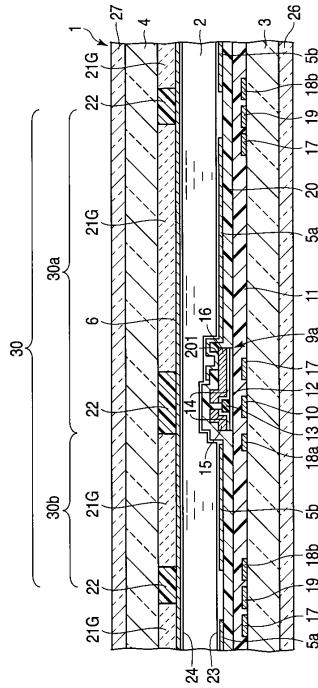


【図 5】



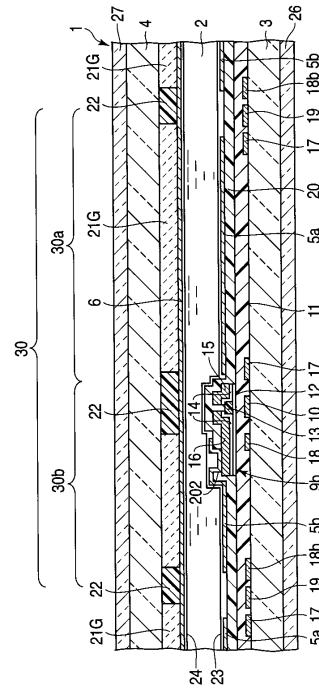
【図 6】

図 6



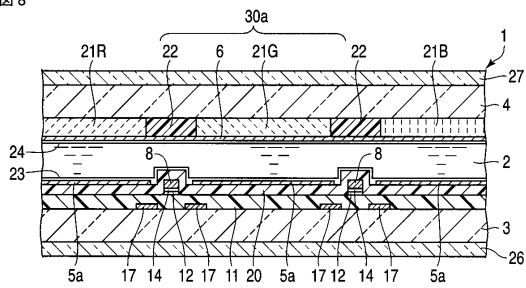
【図 7】

図 7



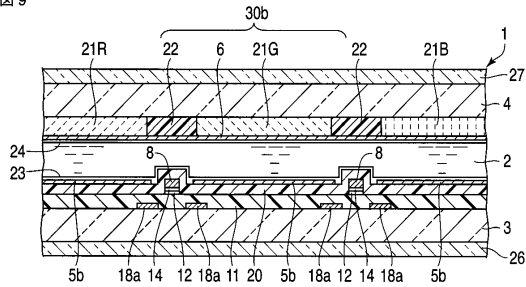
【図 8】

図 8



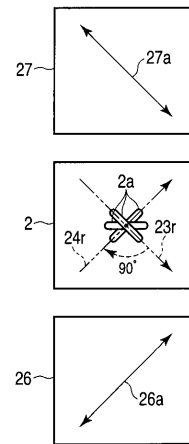
【図 9】

図 9



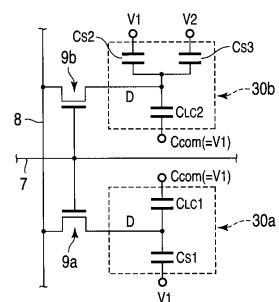
【図 10】

図 10

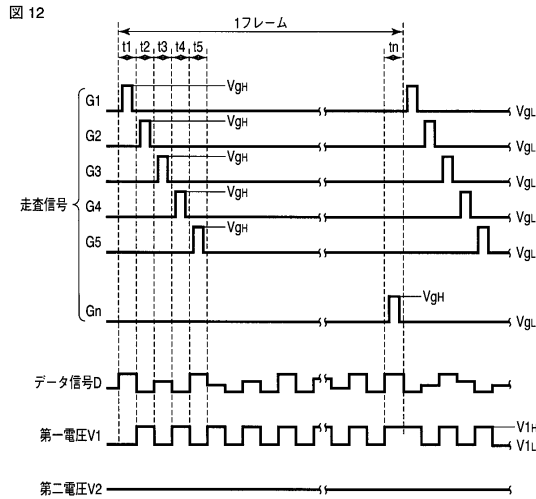


【図 11】

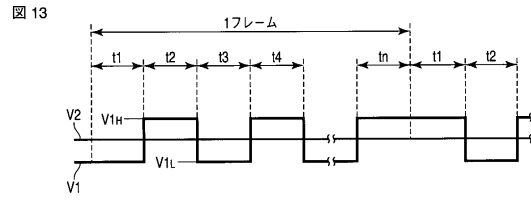
図 11



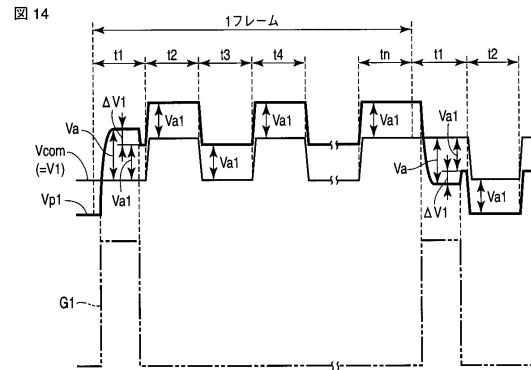
【図 12】



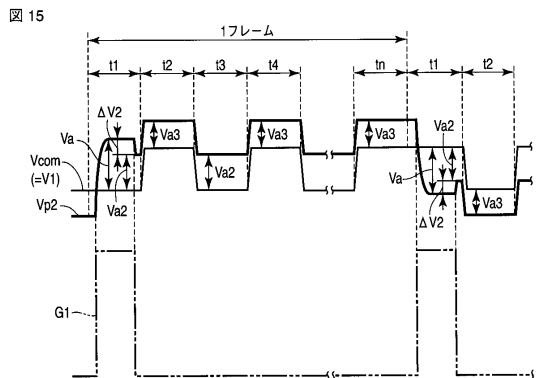
【図 13】



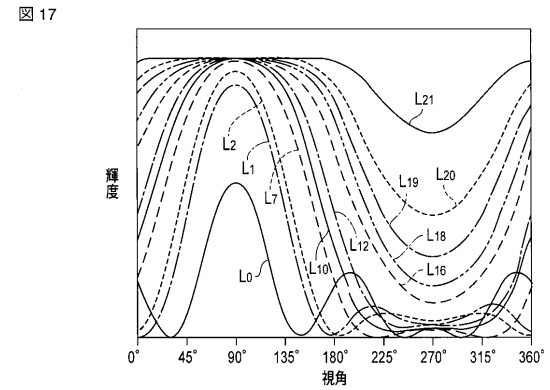
【図 14】



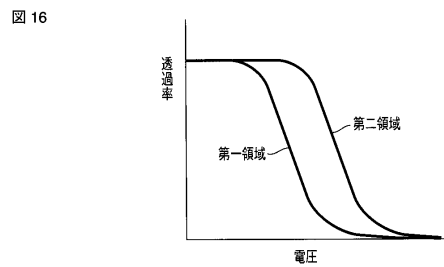
【図 15】



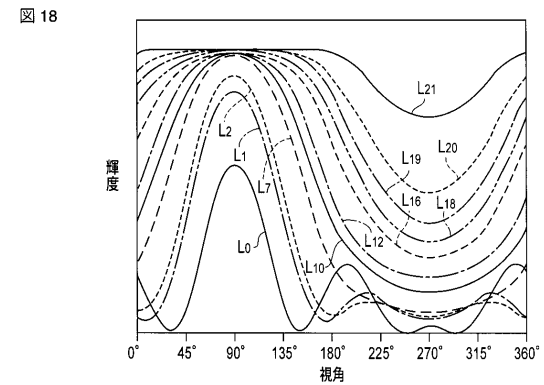
【図 17】



【図 16】

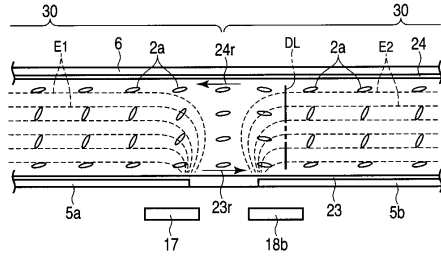


【図 18】



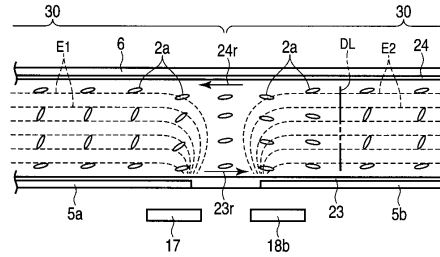
【図 19】

図 19



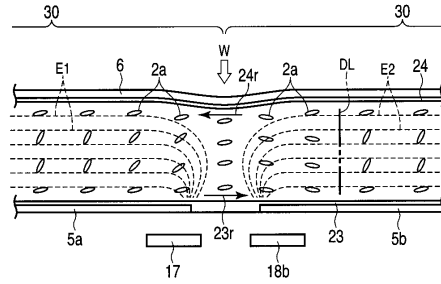
【図 21】

図 21



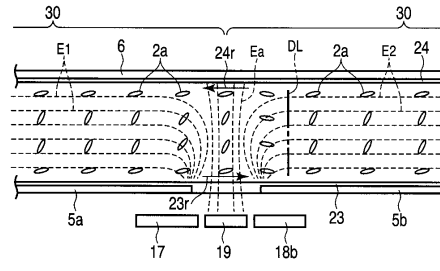
【図 20】

図 20



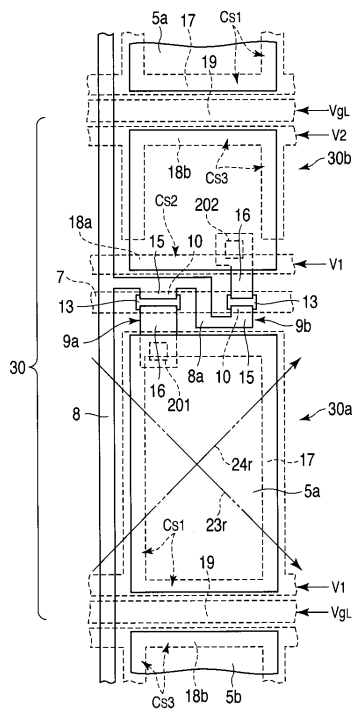
【図 22】

図 22



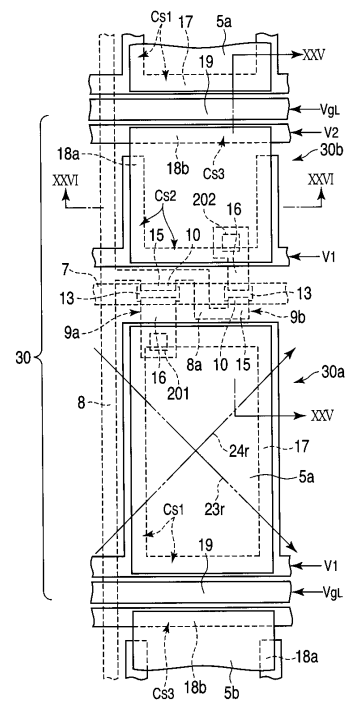
【図 23】

図 23



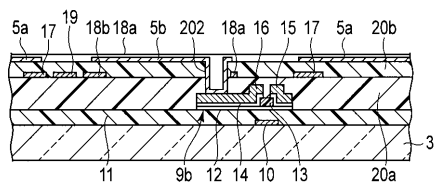
【図 24】

図 24



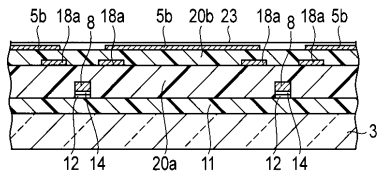
【図 25】

図 25



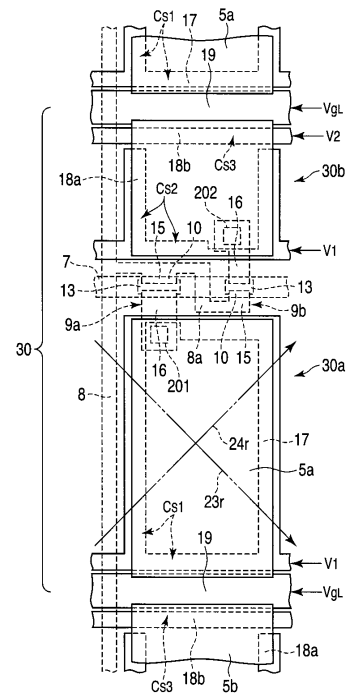
【図 26】

図 26



【図 27】

図 27



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 4 B

- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100101812
弁理士 勝村 紘
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (74)代理人 100127144
弁理士 市原 卓三
- (74)代理人 100141933
弁理士 山下 元
- (72)発明者 中村 やよい

東京都八王子市石川町 2 9 5 1 番地の 5 カシオ計算機株式会社八王子技術センター内

審査官 森江 健蔵

- (56)参考文献 特開 2 0 0 4 - 2 7 1 6 3 1 (J P , A)
特開 2 0 0 3 - 0 8 4 2 9 9 (J P , A)
特開 2 0 0 8 - 1 0 2 3 0 6 (J P , A)
特開 2 0 0 1 - 1 6 6 3 2 1 (J P , A)
特開平 1 1 - 2 1 2 0 5 3 (J P , A)
特開 2 0 0 9 - 2 4 4 8 1 8 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 3
G 0 2 F 1 / 1 3 4 5
G 0 2 F 1 / 1 3 6 8

专利名称(译)	液晶表示装置		
公开(公告)号	JP5353784B2	公开(公告)日	2013-11-27
申请号	JP2010064865	申请日	2010-03-19
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	中村やよい		
发明人	中村 やよい		
IPC分类号	G02F1/1368 G02F1/133 G09G3/36 G09G3/20		
CPC分类号	G09G3/3648 G02F1/133707 G02F1/133723 G02F1/13624 G02F1/136286 G02F2001/13373 G02F2001/134345 G02F2001/134381 G02F2201/128 G02F2201/503 G09G2300/0876 G09G2310/0205 H01L27/124		
FI分类号	G02F1/1368 G02F1/133.550 G02F1/133.575 G09G3/36 G09G3/20.641.C G09G3/20.624.B G02F1/1343		
F-TERM分类号	2H092/GA13 2H092/GA29 2H092/JA26 2H092/JA46 2H092/JB04 2H092/JB05 2H092/JB13 2H092/JB63 2H092/JB66 2H092/JB69 2H092/KA05 2H092/KA07 2H092/NA01 2H092/NA24 2H092/NA29 2H092/PA06 2H092/QA07 2H092/QA09 2H092/QA10 2H192/AA24 2H192/BA13 2H192/BC31 2H192/CB05 2H192/CC04 2H192/CC22 2H192/CC42 2H192/DA14 2H192/DA42 2H192/DA65 2H192/GD61 2H192/JA06 2H193/ZA04 2H193/ZA07 2H193/ZA19 2H193/ZB08 2H193/ZB13 2H193/ZB14 2H193/ZB16 2H193/ZC04 2H193/ZC07 2H193/ZC22 2H193/ZC25 2H193/ZD01 2H193/ZD12 2H193/ZD23 2H193/ZD39 2H193/ZF59 2H193/ZF60 2H193/ZQ06 2H193/ZQ09 2H193/ZQ12 5C006/AA16 5C006/AA22 5C006/BB16 5C006/BC06 5C006/FA55 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD01 5C080/EE29 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06		
代理人(译)	河野 哲 中村 诚 河野直树 冈田 隆 山下 元		
审查员(译)	森江 健蔵		
其他公开文献	JP2011197454A		
外部链接	Espacenet		

摘要(译)

(有纠正) 本发明的一个目的是在负载释放时几乎同时向显示表面施加负荷时，容易地校正视角的变化并消除异常显示。第二电容电极18a在第一电容电极17和第二像素电极5b之间形成第二补偿电容Cs2，第一电容电极17与第一像素电极5a形成第一补偿电容Cs1。并且，第三电容电极18b在第二像素电极5b与一个相邻像素的第一像素电极5a和另一像素的第二像素电极5b之间形成第三补偿电容Cs3。在第一电容电极17和第二电容电极18a之间通过施加与施加到公共电极的电压相同的第一电压，和将与第一电压不同的第二电压施加到电容器电极18b，并且将与公共电极的电位差施加到第一像素电极5a和第二像素电极5b与公共电极之间的辅助电极19。施加一个大于电压最大值的辅助电压。 [选中图]图5

