

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4890647号
(P4890647)

(45) 発行日 平成24年3月7日(2012.3.7)

(24) 登録日 平成23年12月22日(2011.12.22)

(51) Int.Cl.	F 1
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1339 (2006.01)	GO2F 1/1339 505
GO2F 1/1345 (2006.01)	GO2F 1/1345

請求項の数 23 (全 29 頁)

(21) 出願番号	特願2010-550408 (P2010-550408)	(73) 特許権者	000005049
(86) (22) 出願日	平成21年11月5日(2009.11.5)		シャープ株式会社
(86) 国際出願番号	PCT/JP2009/068905		大阪府大阪市阿倍野区長池町22番22号
(87) 国際公開番号	W02010/092714	(74) 代理人	110000338
(87) 国際公開日	平成22年8月19日(2010.8.19)		特許業務法人原謙三国際特許事務所
審査請求日	平成23年4月25日(2011.4.25)	(72) 発明者	小笠原 功
(31) 優先権主張番号	特願2009-33132 (P2009-33132)		日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(32) 優先日	平成21年2月16日(2009.2.16)	(72) 発明者	山田 崇晴
(33) 優先権主張国	日本国(JP)		日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
早期審査対象出願		(72) 発明者	吉田 昌弘
			日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 TFTアレイ基板、及び、液晶表示パネル

(57) 【特許請求の範囲】

【請求項1】

絶縁基板上にTFT素子と、当該TFT素子に接続された画素電極とがマトリクス状に設けられてなるTFTアレイ基板であって、

上記絶縁基板上に、上記TFT素子に接続されたゲートバスラインが第1金属材料で形成されており、

上記絶縁基板上に、上記TFT素子に接続されたソースバスラインが第2金属材料で形成されており、

上記画素電極は、第3金属材料で形成されており、

上記絶縁基板において、上記画素電極がマトリクス状に配置された領域が表示領域であり、

上記表示領域の周辺の領域が周辺領域であり、

上記周辺領域には、上記TFT素子を駆動するための駆動回路が設けられており、

上記周辺領域には、上記駆動回路に接続される枝配線と、上記枝配線に接続される幹配線とが設けられており、

上記枝配線は、上記第1金属材料又は上記第2金属材料のいずれか一方で形成されており、

上記幹配線は、上記第1金属材料及び上記第2金属材料のうちの、上記枝配線とは異なる方の金属材料で形成されており、

上記周辺領域に、上記幹配線と上記枝配線とが電氣的に接続される接続部分が設けられ

ており、

上記接続部分において、上記幹配線と上記枝配線とが接続導体で接続されており、

上記接続導体は、上記第3金属材料で形成されており、

上記接続部分には、上記枝配線上の絶縁膜に枝配線ビアが設けられ、上記枝配線と上記接続導体が上記枝配線ビア内で電氣的に接続されており、

少なくとも1箇所の上記接続部分において、上記枝配線ビアの少なくとも一部が、平面視において、上記幹配線と重なっていることを特徴とするTFTアレイ基板。

【請求項2】

絶縁基板上にTFT素子と、当該TFT素子に接続された画素電極とがマトリクス状に設けられてなるTFTアレイ基板であって、

上記絶縁基板上に、上記TFT素子に接続されたゲートバスラインが第1金属材料で形成されており、

上記絶縁基板上に、上記TFT素子に接続されたソースバスラインが第2金属材料で形成されており、

上記画素電極は、第3金属材料で形成されており、

上記絶縁基板において、上記画素電極がマトリクス状に配置された領域が表示領域であり、

上記表示領域の周辺の領域が周辺領域であり、

上記周辺領域には、上記TFT素子を駆動するための周辺TFT素子が設けられており、

上記周辺領域には、上記周辺TFT素子に接続される枝配線と、上記枝配線に接続される幹配線とが設けられており、

上記枝配線は、上記第1金属材料又は上記第2金属材料のいずれか一方で形成されており、

上記幹配線は、上記第1金属材料及び上記第2金属材料のうちの、上記枝配線とは異なる方の金属材料で形成されており、

上記周辺領域に、上記幹配線と上記枝配線とが電氣的に接続される接続部分が設けられており、

上記接続部分において、上記幹配線と上記枝配線とが接続導体で接続されており、

上記接続導体は、上記第3金属材料で形成されており、

上記接続部分には、上記枝配線上の絶縁膜に枝配線ビアが設けられ、上記枝配線と上記接続導体が上記枝配線ビア内で電氣的に接続されており、

少なくとも1箇所の上記接続部分において、上記枝配線ビアの少なくとも一部が、平面視において、上記幹配線と重なっていることを特徴とするTFTアレイ基板。

【請求項3】

上記幹配線が上記第1金属材料で形成されており、

上記枝配線が上記第2金属材料で形成されており、

上記接続部分の少なくとも1箇所において、上記枝配線ビアの全部が、平面視において、上記幹配線と重なっていることを特徴とする請求項1又は2に記載のTFTアレイ基板。

【請求項4】

上記周辺領域には、上記幹配線が複数本設けられており、

上記幹配線のうちで、上記絶縁基板の基板端辺に最も近い幹配線を除いた残る幹配線は、その配線幅が同じであることを特徴とする請求項1から3のいずれか1項に記載のTFTアレイ基板。

【請求項5】

上記幹配線のうちで、上記絶縁基板の基板端辺に最も近い幹配線は、上記絶縁基板の基板端辺に最も近い幹配線を除いた残る幹配線よりも、その配線幅が大きいことを特徴とする請求項4に記載のTFTアレイ基板。

【請求項6】

10

20

30

40

50

上記幹配線のうちで、上記絶縁基板の基板端辺に最も近い幹配線は、低電位側電源配線であることを特徴とする請求項 4 に記載の T F T アレイ基板。

【請求項 7】

上記幹配線のうちで、上記絶縁基板の基板端辺に最も近い幹配線には、欠落部が設けられていることを特徴とする請求項 4 に記載の T F T アレイ基板。

【請求項 8】

上記周辺領域には、上記幹配線が複数本設けられており、

上記幹配線の配線幅が同じであることを特徴とする請求項 1 から 3 のいずれか 1 項に記載の T F T アレイ基板。

【請求項 9】

上記接続導体は、上記接続部分で、平面視において、幹配線の上層領域にのみ設けられていることを特徴とする請求項 1 から 8 のいずれか 1 項に記載の T F T アレイ基板。

【請求項 10】

上記接続部分には、上記幹配線上の絶縁膜に幹配線ビアが設けられており、

上記幹配線ビアで、上記幹配線と上記接続導体とが電氣的に接続されていることを特徴とする請求項 1 から 9 のいずれか 1 項に記載の T F T アレイ基板。

【請求項 11】

上記接続部分には、上記幹配線上の絶縁膜に設けられる幹配線ビアと上記枝配線ビアが一体となった単一ビアが設けられ、

上記単一ビアの内部で、上記幹配線と上記枝配線とが、上記接続導体を介して電氣的に接続されていることを特徴とする請求項 1 から 9 のいずれか 1 項に記載の T F T アレイ基板。

【請求項 12】

上記周辺領域において、上記幹配線及び上記枝配線の少なくとも一方の配線に、金属材料が存在しない部分である欠落部が設けられていることを特徴とする請求項 1 から 11 のいずれか 1 項に記載の T F T アレイ基板。

【請求項 13】

上記周辺領域に、上記幹配線と、上記枝配線とが、電氣的に接続されることなく交差する交差部分が設けられており、

上記交差部分において、上記幹配線及び上記枝配線の少なくとも一方の配線に、配線の幅が狭められた狭幅部が設けられていることを特徴とする請求項 1 から 12 のいずれか 1 項に記載の T F T アレイ基板。

【請求項 14】

上記周辺領域には、上記枝配線が複数本設けられており、

上記枝配線には、上記幹配線の上層領域において、上記幹配線に沿って延伸されている枝配線延伸部が設けられており、

上記枝配線延伸部は、複数本の上記枝配線と電氣的に接続されていることを特徴とする請求項 1 から 13 のいずれか 1 項に記載の T F T アレイ基板。

【請求項 15】

上記周辺領域には、上記枝配線が複数本設けられており、

上記枝配線には、上記幹配線の上層領域において、上記幹配線に沿って延伸されている枝配線延伸部が設けられており、

上記枝配線延伸部が複数本の上記枝配線と電氣的に接続されていることで、上層領域に上記枝配線延伸部が設けられている当該幹配線に設けられている上記接続部分の個数が、複数本設けられている上記枝配線の本数よりも少ないことを特徴とする請求項 1 から 13 のいずれか 1 項に記載の T F T アレイ基板。

【請求項 16】

上記接続導体に、上層領域に上記枝配線延伸部が設けられている上記幹配線の上層領域において、上記幹配線に沿って延伸されている接続導体延伸部が設けられていることを特徴とする請求項 14 又は 15 に記載の T F T アレイ基板。

10

20

30

40

50

【請求項 17】

上記周辺領域において、上記接続部分と、上記絶縁基板の基板端辺との間に、上記駆動回路の少なくとも一部が設けられていることを特徴とする請求項 1 に記載の T F T アレイ基板。

【請求項 18】

上記周辺領域において、上記接続部分と、上記絶縁基板の基板端辺との間に、上記駆動回路の一部が設けられており、

上記駆動回路の一部と、上記駆動回路の他の部分との間に幹配線が配置されていると共に、当該幹配線がクロック配線であることを特徴とする請求項 17 に記載の T F T アレイ基板。

10

【請求項 19】

上記周辺領域において、上記接続部分と、上記絶縁基板の基板端辺との間に、上記周辺 T F T 素子の少なくとも一部が設けられていることを特徴とする請求項 2 に記載の T F T アレイ基板。

【請求項 20】

上記周辺領域において、上記接続部分と、上記絶縁基板の基板端辺との間に、上記周辺 T F T 素子の一部が設けられており、

上記周辺 T F T 素子の一部と、上記周辺 T F T 素子の他の部分との間に幹配線が配置されていると共に、当該幹配線がクロック配線であることを特徴とする請求項 19 に記載の T F T アレイ基板。

20

【請求項 21】

請求項 1 から 20 のいずれか 1 項に記載の T F T アレイ基板と、対向基板とがシールを介してはり合わされてなる液晶表示パネルであって、

上記シールが、上記周辺領域に設けられていることを特徴とする液晶表示パネル。

【請求項 22】

上記接続部分が、上記シールの下層領域に設けられていることを特徴とする請求項 21 に記載の液晶表示パネル。

【請求項 23】

上記シールは、U V 光により硬化されることを特徴とする請求項 21 又は 22 に記載の液晶表示パネル。

30

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、絶縁基板に T F T 素子が設けられた T F T アレイ基板、及び、この T F T アレイ基板が用いられた液晶表示パネルに関するものである。

【背景技術】**【0002】**

従来から、液晶表示パネルなどの表示装置や、センサ装置などに、絶縁基板に T F T (Thin Film Transistor) 素子が形成された T F T アレイ基板が広く使われている。そして、T F T 素子には、その各々の電極に配線が接続されている。

40

【0003】

具体的には、T F T 素子のゲート電極には配線としてのゲートバスラインが接続されており、ソース電極には配線としてのソースバスラインが接続されている。

【0004】

また、T F T アレイ基板が液晶表示パネルに用いられている場合には、ドレイン電極には画素電極が接続されている。

【0005】

ゲートバスラインとソースバスラインとは、T F T 素子がマトリクス状に配置されている場合には、絶縁基板上で互いに直交する方向に設けられている。この場合、ゲートバスラインとソースバスラインとは、それらが直交する部分で互いに電氣的に接続されないよ

50

うに、絶縁基板上の異なる層に、絶縁層を介して設けられている。

【0006】

(TFTアレ基板の概略構成)

つぎに、TFTアレ基板の概略構成について説明する。

【0007】

図12は、TFTアレ基板20の概略構成を示す平面図である。

【0008】

図12に示すように、TFTアレ基板20の平面視における中央部分には、表示領域22が設けられている。表示領域には、TFT素子と、TFT素子に接続された画素電極とがマトリクス状に配置されている。

10

【0009】

この表示領域22の周囲の領域であり、TFTアレ基板20の基板端辺26近傍領域が周辺領域24である。周辺領域24には、駆動回路60などが設けられている。

【0010】

駆動回路60の具体例としては、ゲート駆動回路がある。図12は、この駆動回路60が表示領域22の左右方向(図12に示す矢印X方向)に位置する周辺領域24に設けられている構成を例示している。

【0011】

この構成では、駆動回路60は、表示領域22のTFT素子(図示せず)などとゲートバスライン42などで接続されている。

20

【0012】

また、図12に示すTFTアレ基板20では、表示領域22の上下方向(図12に示すY方向)に位置する周辺領域24の一方にドライバ62が設けられている。このドライバ62と駆動回路60とはクロック配線などのゲート駆動回路用信号配線46で接続されている。また、ドライバ62は、表示領域22のTFT素子(図示せず)などとソースバスライン44などで接続されている。

【0013】

また、このTFTアレ基板20と、対向基板(図示せず)とは、シール90を介してはり合わされることで、液晶表示パネル10を構成している。このシール90は、TFTアレ基板20の基板端辺26に沿って、その内側に額縁形状に設けられている。

30

【0014】

(周辺領域)

つぎに、図13に基づいて、周辺領域24を具体的に説明する。

【0015】

図13は、周辺領域24の概略構成を示す平面図である。

【0016】

図13に示すように、周辺領域24には、駆動回路60に加えて、ドライバ62と接続された各種配線が設けられている。この配線は、駆動回路60と、絶縁基板16の基板端辺26との間に設けられている。図13には、配線として、低電位側電源配線70とクロック配線72と枝配線74が設けられたTFTアレ基板20を例示している。配線のなかで、低電位側電源配線70とクロック配線72とは、縦方向(Y方向)に延伸しており、枝配線74は、横方向(X方向)に延伸している。そして、低電位側電源配線70及びクロック配線72と、駆動回路60とが、枝配線74で、電氣的に接続されている。

40

【0017】

(金属材料など)

つぎに、配線を形成する金属材料などについて説明する。

【0018】

Y方向に延伸する配線である低電位側電源配線70及びクロック配線72と、X方向に延伸する配線である枝配線74とは、絶縁基板上の異なる層に設けられている。そして、各配線は、異なる金属材料で形成されている。

50

【 0 0 1 9 】

図 1 4 は、T F T アレイ基板 2 0 の概略構成を示す断面図である。

【 0 0 2 0 】

図 1 4 に示すように、絶縁基板 1 6 上には、一般的に、前記ゲートバスライン 4 2 を形成する第 1 金属材料 M 1、ゲート絶縁膜 5 0 を形成する第 1 絶縁材料 I 1、前記ソースバスライン 4 4 を形成する第 2 金属材料 M 2、層間絶縁膜 5 2 を形成する第 2 絶縁材料 I 2、画素電極 4 8 を形成する第 3 金属材料 M 3 が順に積層されている。

【 0 0 2 1 】

そして、低電位側電源配線 7 0 及びクロック配線 7 2 は、第 1 金属材料 M 1 で形成されており、枝配線 7 4 は、第 2 金属材料 M 2 で形成されている。

10

【 0 0 2 2 】

これにより、図 1 3 の交差部分 8 2 に示すように、X 方向に延伸する配線と、Y 方向に延伸する配線とが、電氣的に接続されることなく交差することが容易になる。

【 0 0 2 3 】

一方、図 1 3 の接続部分 8 0 に示すように、X 方向に延伸する配線と、Y 方向に延伸する配線とを、電氣的に接続するためには、コンタクトホールを設ける必要がある。

【 0 0 2 4 】

(特許文献 1)

従来、このコンタクトホールの構成としては、例えば特許文献 1 に記載の構成がある。

【 0 0 2 5 】

図 1 5 は、特許文献 1 に記載の非結晶シリコン薄膜トランジスタ液晶表示パネルを示す図である。

20

【 0 0 2 6 】

図 1 5 に示すように、主配線 1 5 0 とゲート電極 1 6 0 とが、接続部分 8 0 に設けられたコンタクトホール 1 0 0 を介して電氣的に接続されている。

【 先行技術文献 】

【 特許文献 】

【 0 0 2 7 】

【特許文献 1】日本国公表特許公報「特表 2 0 0 5 - 5 2 7 8 5 6 号公報(公表日: 2 0 0 5 年 9 月 1 5 日)」

30

【特許文献 2】米国特許第 7 3 7 9 1 4 8 B 2 号明細書(2 0 0 8 年 5 月 2 7 日)

【特許文献 3】日本国公開特許公報「特開 2 0 0 6 - 2 5 9 6 9 1 号公報(公開日: 2 0 0 6 年 9 月 2 8 日)」

【特許文献 4】日本国公開特許公報「特開平 9 - 1 7 9 1 1 6 号公報(公開日: 1 9 9 7 年 7 月 1 1 日)」

【特許文献 5】日本国公開特許公報「特開 2 0 0 6 - 3 9 5 2 4 号公報(公開日: 2 0 0 6 年 2 月 9 日)」

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 2 8 】

しかし、上記従来のコンタクトホール 1 0 0 の構成では、液晶表示パネル 1 0 の表示品位が低下するという問題点がある。以下、説明する。

40

【 0 0 2 9 】

図 1 6 は、従来の接続部分 8 0 の概略構成を示す図である。また、図 1 7 は、図 1 6 の C - C 線断面図である。

【 0 0 3 0 】

図 1 6 に示すように、従来のコンタクトホール 1 0 0 は、平面視において、クロック配線 7 2 からはみ出している。すなわち、従来のコンタクトホール 1 0 0 には、はみ出し部 1 0 4 がある。

【 0 0 3 1 】

50

図17に示すように、このコンタクトホール100は、クロック配線72と枝配線74とを接続している。

【0032】

このクロック配線72は、ゲートバスライン42層の第1金属材料M1で形成されている。また、枝配線74は、ソースバスライン44層の第2金属材料M2で形成されている。そのため、クロック配線72と枝配線74とは、絶縁基板16の上の異なる層に設けられている。

【0033】

そこで、コンタクトホール100に設けられた接続導体102が、クロック配線72と枝配線74と接続している。ここで、クロック配線72と枝配線74とは、平面視において重なり合っていない。そのため、接続導体102は、平面視において、クロック配線72と枝配線74との間を接続可能なように設けられている。

10

【0034】

(ビア)

具体的には、接続導体102とクロック配線72とが平面視において重なり合う部分で、接続導体102とクロック配線72とは、幹配線ビア110を介して電氣的に接続されている。また、接続導体102と枝配線74とは、接続導体102と枝配線74とが平面視において重なり合う部分で、枝配線ビア112を介して電氣的に接続されている。

【0035】

すなわち、このコンタクトホール100では、クロック配線72と枝配線74とが、2

20

個のビアを介して接続されている。

【0036】

ここで、接続導体102は、第3金属材料M3で形成されている。この第3金属材料M3は、画素電極を形成する材料である。

【0037】

そのため、幹配線ビア110の近傍では、クロック配線72と接続導体102との間には、ゲート絶縁膜50と層間絶縁膜52とが介在している。そのため、幹配線ビア110は、ゲート絶縁膜50と層間絶縁膜52とを貫通することで、クロック配線72と接続導体102とを接続している。

【0038】

同様に、枝配線ビア112の近傍では、枝配線74と接続導体102との間には層間絶縁膜52が介在している。そのため、枝配線ビア112は、層間絶縁膜52を貫通することで、枝配線74と接続導体102とを接続している。

30

【0039】

(はみ出し部)

そして、幹配線ビア110と枝配線ビア112とは、接続導体102で接続されている。

【0040】

従来のTF Tアレイ基板20では、クロック配線72と枝配線74とが、平面視において重なっていない。すなわち、枝配線74の延伸が、クロック配線72の手前で止まっている。そのため、接続導体102には、はみ出し部104が設けられている。このはみ出し部104は、接続導体102のなかで、平面視においてクロック配線72からはみ出ししている部分である。

40

【0041】

そして、このはみ出し部104が設けられることで、幹配線ビア110と枝配線ビア112とが接続されている。

【0042】

(シール)

つぎに、TF Tアレイ基板20と対向基板とをはり合わせるためのシール90について説明する。

50

【 0 0 4 3 】

このシール 9 0 は、図 1 2 に示すように、T F T アレイ基板 2 0 の周辺領域 2 4 に基板端辺 2 6 に沿って設けられている。そして、図 1 6 に示すように、シール 9 0 は、低電位側電源配線 7 0、クロック配線 7 2、及び駆動回路 6 0 の一部を覆っている。すなわち、シール 9 0 は、X 方向に延伸する配線や、Y 方向に延伸する配線と、平面視で重なり合うように設けられている。

【 0 0 4 4 】

これは、シール 9 0 に、T F T アレイ基板 2 0 と対向基板 1 8 とをはり合わせるという機能を十分に発揮させるとともに、額縁の面積を小さくするためである。

【 0 0 4 5 】

そして、シール 9 0 が上記のように配置されているので、コンタクトホール 1 0 0 は、シール 9 0 の下に位置している。

【 0 0 4 6 】

(セル厚)

ここで、従来の液晶表示パネル 1 0 では、シール 9 0 が設けられた近傍において、セル厚が不均一になりやすい。

【 0 0 4 7 】

このセル厚の不均一は、コンタクトホール 1 0 0 における段差、並びに、シール 9 0 の下に設けられた配線の幅及び密度等の不均一などによるものである。

【 0 0 4 8 】

特に、接続導体 1 0 2 に、はみ出し部が設けられている従来の液晶表示パネル 1 0 では、セル厚の不均一が生じやすい。

【 0 0 4 9 】

(シール厚)

このセル厚の不均一は、Y 方向に延伸した方向で見た場合にコンタクトホール 1 0 0 が設けられている領域とそうでない領域とがあることによる。つまりこの 2 つの領域でシール 9 0 の厚さが不均一になることに起因する。これは、幹配線ビア 1 1 0 及び枝配線ビア 1 1 2 における 2 個の凹部が設けられていることに加えて、コンタクトホール 1 0 0 周辺の Y 方向にて凹部が形成されやすい。そして、このコンタクトホール 1 0 0 周辺の Y 方向凹部が、セル厚の不均一を招きやすい。

【 0 0 5 0 】

以上のように従来の液晶表示パネル 1 0 では、コンタクトホール 1 0 0 周辺領域におけるパターンの配置状況や配線密度の不均一により、セル厚の不均一が生じやすい。

【 0 0 5 1 】

(表示品位)

そして、セル厚の不均一は表示品位の低下を生じやすい。

【 0 0 5 2 】

また、はみ出し部が設けられている従来の液晶表示パネル 1 0 において、周辺領域に光硬化性の樹脂などが設けられる場合には、このはみ出し部が妨げとなり、上記樹脂に均一に光を照射することが困難になる。このことは、樹脂が十分に硬化させることができず、液晶層へのシール材のしみ出しが起り、表示品位の低下を招きやすい。

【 0 0 5 3 】

(駆動回路の出力特性)

さらに、近年の表示パネルの外形サイズ縮小化の流れの中で、T F T アレイ基板 2 0 の周辺領域 2 4 の面積を縮小する場合に、低電位側電源配線 7 0、クロック配線 7 2 などの配線間距離を小さくすることが考えられる。この際には、このようなはみ出し部が設けられた構造が障害となる。つまり、隣接配線間の距離を縮小する際に、はみ出し部の隣接配線上への配置や距離を縮小すると、配線負荷が増加し、駆動回路の出力特性の低下となる。

【 0 0 5 4 】

10

20

30

40

50

本発明は、上記課題を解決するためになされたものであり、その目的は、セル厚の不均一による表示品位の低下を抑制することができるＴＦＴアレイ基板、及び、液晶表示パネルを提供することにある。

【課題を解決するための手段】

【００５５】

本発明のＴＦＴアレイ基板は、上記課題を解決するために、絶縁基板上にＴＦＴ素子と、当該ＴＦＴ素子に接続された画素電極とがマトリクス状に設けられてなるＴＦＴアレイ基板であって、上記絶縁基板上に、上記ＴＦＴ素子に接続されたゲートバスラインが第１金属材料で形成されており、上記絶縁基板上に、上記ＴＦＴ素子に接続されたソースバスラインが第２金属材料で形成されており、上記画素電極は、第３金属材料で形成されており、上記絶縁基板において、上記画素電極がマトリクス状に配置された領域が表示領域であり、上記表示領域の周辺の領域が周辺領域であり、上記周辺領域には、上記ＴＦＴ素子を駆動するための駆動回路が設けられており、上記周辺領域には、上記駆動回路に接続される枝配線と、上記枝配線に接続される幹配線とが設けられており、上記枝配線は、上記第１金属材料又は上記第２金属材料のいずれか一方で形成されており、上記幹配線は、上記第１金属材料及び上記第２金属材料のうちの、上記枝配線とは異なる方の金属材料で形成されており、上記周辺領域に、上記幹配線と上記枝配線とが電氣的に接続される接続部分が設けられており、上記接続部分において、上記幹配線と上記枝配線とが接続導体で接続されており、上記接続導体は、上記第３金属材料で形成されており、上記接続部分には、上記接続導体を介して、上記枝配線を露出する枝配線ビアが設けられており、少なくとも１箇所の上記接続部分において、上記枝配線ビアの少なくとも一部が、平面視において、上記幹配線と重なっていることを特徴とする。

10

20

【００５６】

また、本発明のＴＦＴアレイ基板は、上記課題を解決するために、絶縁基板上にＴＦＴ素子と、当該ＴＦＴ素子に接続された画素電極とがマトリクス状に設けられてなるＴＦＴアレイ基板であって、上記絶縁基板上に、上記ＴＦＴ素子に接続されたゲートバスラインが第１金属材料で形成されており、上記絶縁基板上に、上記ＴＦＴ素子に接続されたソースバスラインが第２金属材料で形成されており、上記画素電極は、第３金属材料で形成されており、上記絶縁基板において、上記画素電極がマトリクス状に配置された領域が表示領域であり、上記表示領域の周辺の領域が周辺領域であり、上記周辺領域には、上記ＴＦＴ素子を駆動するための周辺ＴＦＴ素子が設けられており、上記周辺領域には、上記周辺ＴＦＴ素子に接続される枝配線と、上記枝配線に接続される幹配線とが設けられており、上記枝配線は、上記第１金属材料又は上記第２金属材料のいずれか一方で形成されており、上記幹配線は、上記第１金属材料及び上記第２金属材料のうちの、上記枝配線とは異なる方の金属材料で形成されており、上記周辺領域に、上記幹配線と上記枝配線とが電氣的に接続される接続部分が設けられており、上記接続部分において、上記幹配線と上記枝配線とが接続導体で接続されており、上記接続導体は、上記第３金属材料で形成されており、上記接続部分には、上記接続導体を介して、上記枝配線を露出する枝配線ビアが設けられており、少なくとも１箇所の上記接続部分において、上記枝配線ビアの少なくとも一部が、平面視において、上記幹配線と重なっていることを特徴とする。

30

40

【００５７】

上記の構成によれば、接続部分において、上記枝配線ビアの少なくとも一部が、平面視において、上記幹配線と重なっている。そのため、接続導体に、上記はみ出し部が形成されにくく、幹配線の延伸方向における配線層の厚さの不均一が抑制される。

【００５８】

そのため、上記周辺領域にシールが設けられた場合など、セル厚が不均一になることが抑制されやすい。よって、上記構成のＴＦＴアレイ基板では、表示品位の低下の抑制が容易になる。

【発明の効果】

【００５９】

50

本発明のTFTアレイ基板は、以上のように、絶縁基板上に、TFT素子に接続されたゲートバスラインが第1金属材料で形成されており、上記絶縁基板上に、上記TFT素子に接続されたソースバスラインが第2金属材料で形成されており、画素電極は、第3金属材料で形成されており、上記絶縁基板において、上記画素電極がマトリクス状に配置された領域が表示領域であり、上記表示領域の周辺の領域が周辺領域であり、上記周辺領域には、上記TFT素子を駆動するための駆動回路・周辺TFT素子が設けられており、上記周辺領域には、上記駆動回路・周辺TFT素子に接続される枝配線と、上記枝配線に接続される幹配線とが設けられており、上記枝配線は、上記第1金属材料又は上記第2金属材料のいずれか一方で形成されており、上記幹配線は、上記第1金属材料及び上記第2金属材料のうちの、上記枝配線とは異なる方の金属材料で形成されており、上記周辺領域に、上記幹配線と上記枝配線とが電気的に接続される接続部分が設けられており、上記接続部分において、上記幹配線と上記枝配線とが接続導体で接続されており、上記接続導体は、上記第3金属材料で形成されており、上記接続部分には、上記接続導体を介して、上記枝配線を露出する枝配線ビアが設けられており、少なくとも1箇所の上記接続部分において、上記枝配線ビアの少なくとも一部が、平面視において、上記幹配線と重なっているものである。

10

【0060】

それゆえ、セル厚の不均一による表示品位の低下を抑制することができる。

【図面の簡単な説明】

【0061】

20

【図1】本発明の実施の形態を示すものであり、TFTアレイ基板の概略構成を示す図である。

【図2】図1のA-A線断面に相当する図である。

【図3】本発明の他の実施の形態を示すものであり、TFTアレイ基板の概略構成を示す図である。

【図4】図3のB-B線断面に相当する図である。

【図5】本発明の他の実施の形態を示すものであり、TFTアレイ基板の概略構成を示す図である。

【図6】本発明の他の実施の形態を示すものであり、TFTアレイ基板の概略構成を示す図である。

30

【図7】本発明の他の実施の形態を示すものであり、TFTアレイ基板の概略構成を示す図である。

【図8】本発明の他の実施の形態を示すものであり、TFTアレイ基板の概略構成を示す図である。

【図9】本発明の他の実施の形態を示すものであり、TFTアレイ基板の概略構成を示す図である。

【図10】本発明の他の実施の形態を示すものであり、TFTアレイ基板の概略構成を示す図である。

【図11】本発明の他の実施の形態を示すものであり、TFTアレイ基板の概略構成を示す図である。

40

【図12】TFTアレイ基板の概略構成を示す平面図である。

【図13】TFTアレイ基板の周辺領域の概略構成を示す平面図である。

【図14】TFTアレイ基板の概略構成を示す断面図である。

【図15】特許文献1に記載の非結晶シリコン薄膜トランジスタ液晶表示パネルを示す図である。

【図16】従来技術を示すものであり、接続部分の概略構成を示す図である。

【図17】図16のC-C線断面図である。

【発明を実施するための形態】

【0062】

以下、本発明の実施の形態について、詳細に説明する。

50

【 0 0 6 3 】

〔実施の形態 1〕

本発明の一実施の形態について図 1 及び図 2 に基づいて説明すると以下の通りである。

【 0 0 6 4 】

図 1 は、本実施の形態の T F T アレイ基板 2 0 の概略構成を示す図である。

【 0 0 6 5 】

本実施の形態の T F T アレイ基板 2 0 は、先に図 1 6 に基づいて説明した T F T アレイ基板 2 0 とほぼ同様の概略構成を有している。

【 0 0 6 6 】

すなわち、T F T アレイ基板 2 0 の周辺領域 2 4 に、各種配線（配線層）と駆動回路などが設けられている。

10

【 0 0 6 7 】

具体的には、各種配線としては、T F T アレイ基板 2 0 の Y 方向に沿って、幹配線としての低電位側電源配線 7 0（走査線駆動回路用信号配線）と、幹配線としてのクロック配線 7 2（走査線駆動回路用信号配線）とが設けられている。詳しくは、基板端辺 2 6 から表示領域 2 2 の方向に向かって、1 本の低電位側電源配線 7 0、続いて 3 本のクロック配線 7 2 が設けられている。

【 0 0 6 8 】

また、各種配線のさらに表示領域 2 2 側には、ゲート駆動回路などの駆動回路 6 0 が設けられている。

20

【 0 0 6 9 】

ここで表示領域 2 2 とは、T F T 素子（図示せず）と、当該 T F T 素子に接続された画素電極（図示せず）とがマトリクス状に配置された領域である。

【 0 0 7 0 】

そして、各種配線と駆動回路 6 0 とを接続するための枝配線 7 4 が設けられている。この枝配線 7 4 は、X 方向に沿って設けられている。

【 0 0 7 1 】

この枝配線 7 4 と、低電位側電源配線 7 0 及びクロック配線 7 2 との接続部分 8 0 には、コンタクトホール 1 0 0 が設けられている。

【 0 0 7 2 】

本実施の形態の T F T アレイ基板 2 0 では、接続導体 1 0 2 に、先に説明した、はみ出し部 1 0 4 が設けられていない。以下、クロック配線 7 2 と枝配線 7 4 との接続部分 8 0 を例にして説明する。

30

【 0 0 7 3 】

上記接続部分 8 0 では、クロック配線 7 2 と枝配線 7 4 とがコンタクトホール 1 0 0 で電氣的に接続されている。

【 0 0 7 4 】

図 2 に基づいてより具体的に説明する。図 2 は、図 1 の A - A 線断面図である。

【 0 0 7 5 】

図 2 に示すように、コンタクトホール 1 0 0 には、幹配線ビア 1 1 0 と枝配線ビア 1 1 2 との 2 個のビアが設けられている。幹配線ビア 1 1 0 では、接続導体 1 0 2 とクロック配線 7 2 とが接続されている。言い換えると、上記幹配線ビア 1 1 0 では、上記接続導体 1 0 2 を介して、幹配線としてのクロック配線 7 2 が露出されている。

40

【 0 0 7 6 】

また、枝配線ビア 1 1 2 では、接続導体 1 0 2 と枝配線 7 4 とが接続されている。言い換えると、上記枝配線ビア 1 1 2 では、上記接続導体 1 0 2 を介して、枝配線 7 4 が露出されている。

【 0 0 7 7 】

ここで、クロック配線 7 2 は、ゲートバスライン 4 2 を形成する第 1 金属材料 M 1 で形成されている。また、枝配線 7 4 は、ソースバスライン 4 4 を形成する第 2 金属材料 M 2

50

で形成されている。また、接続導体 102 は、画素電極 48 を形成する第 3 金属材料 M3 で形成されている。

【0078】

そして、各金属材料は、ガラスからなる絶縁基板 16 の上に、第 1 金属材料 M1、第 2 金属材料 M2、第 3 金属材料 M3 の順で積層されている。第 1 金属材料 M1 と第 2 金属材料 M2 との間には、第 1 絶縁材料 I1 から形成されているゲート絶縁膜 50 が設けられている。また、第 2 金属材料 M2 と第 3 金属材料 M3 との間には、第 2 絶縁材料 I2 からなる層間絶縁膜 52 が設けられている。なお上記第 1 金属材料 M1 及び上記第 2 金属材料 M2 は、特に限定されないが、例えば、アルミニウム、モリブデン、タンタル等を用いることができる。また、上記第 3 金属材料 M3 は、例えば、ITO (Indium Tin Oxide: 酸化インジウムスズ) 等を用いることができる。

10

【0079】

以上の構成により、幹配線ビア 110 では、接続導体 102 は、ゲート絶縁膜 50 と層間絶縁膜 52 とを貫通して、クロック配線 72 と接続されている。

【0080】

また、枝配線ビア 112 では、接続導体 102 は、層間絶縁膜 52 を貫通して、枝配線 74 と接続されている。

【0081】

そして、本実施の形態の TFT アレイ基板 20 では、接続部分 80 において、クロック配線 72 と枝配線 74 とが、平面視において重なり合っている。

20

【0082】

そのため、接続導体 102 は、その下層に、クロック配線 72 及び枝配線 74 のいずれの配線も設けられていない部分が無い。言い換えると、接続導体 102 の下層には、クロック配線 72 又は枝配線 74 のいずれかが設けられている。なお、下層とは、接続導体 102 と絶縁基板 16 との間の層を意味する。

【0083】

以上より、接続導体 102 が、当該接続導体 102 で接続されるいずれの配線とも平面視において重なり合っていない部分であるはみ出し部がない。言い換えると、接続導体 102 が、接続部分 80 において、当該接続導体 102 で接続される配線の上層領域にのみ設けられている。

30

【0084】

具体的には、本実施の形態で例示する TFT アレイ基板 20 では、接続導体 102 は、平面視において、クロック配線 72 と重なり合っている。そして、接続導体 102 の端辺と、クロック配線 72 の端辺とがそろっている。そのため、接続導体 102 は、平面視においてクロック配線 72 からはみ出している部分を有していない。

【0085】

以上のように、本実施の形態の接続導体 102 は、接続導体 102 が接続する 2 本の配線のうちで、より下層に設けられた配線、言い換えると、より絶縁基板 16 に近い位置に設けられた配線であるクロック配線 72 に対して、平面視において、はみ出すことなく重なり合っている。

40

【0086】

一方、クロック配線 72 と接続される枝配線 74 は、図 16 に示した従来の TFT アレイ基板 20 と異なり、クロック配線 72 と平面視において重なり合う位置まで延伸されている。

【0087】

以上の構成により、図 2 に示すように、幹配線ビア 110 及び枝配線ビア 112 とともに、平面視において、クロック配線 72 上の位置に設けることが可能となる。そして、幹配線ビア 110 及び枝配線ビア 112 を覆うとともに、幹配線ビア 110 及び枝配線ビア 112 を互いに接続する接続導体 102 を、平面視においてクロック配線 72 からはみ出さないように設けることができる。

50

【 0 0 8 8 】

(表示品位)

以上のように、接続導体 1 0 2 が平面視においてクロック配線 7 2 からはみ出すことなく設けられているので、セル厚の不均一を抑制することができる。

【 0 0 8 9 】

具体的には、接続導体 1 0 2 の下層全面に同じ導体が設けられているので、接続導体 1 0 2 の凹凸形状が安定しやすい。

【 0 0 9 0 】

また、本実施の形態においては、接続導体 1 0 2 の下層全面に設けられている導体が、絶縁基板 1 6 上に設けられたクロック配線 7 2 である。そのため、接続導体 1 0 2 の凹凸形状がより安定しやすい。

10

【 0 0 9 1 】

また、本実施の形態においては、接続導体 1 0 2 に、はみ出し部 1 0 4 が設けられていないので、走査線駆動回路用信号配線上にコンタクトホールを配置する際に、シール 9 0 下の配線密度をより均一にすることが容易になる。

【 0 0 9 2 】

以上より、本実施の形態の T F T アレイ基板 2 0 では、セル厚の不均一が抑制されやすい。

【 0 0 9 3 】

そして、セル厚の不均一が抑制されるので、本実施の形態の T F T アレイ基板 2 0 では、表示品位の低下が抑制される。

20

【 0 0 9 4 】

この、シール 9 0 下配線の不均等による表示品位低下の抑制効果は、有機膜などの平坦化膜を層間絶縁膜 5 2 として用いない構成の場合に特に効果的である。

【 0 0 9 5 】

(シール硬化)

また、本実施の形態の T F T アレイ基板 2 0 では、シール 9 0 を確実に硬化させることが容易になる。

【 0 0 9 6 】

先に図 1 2 などに基づいて説明した通り、T F T アレイ基板 2 0 の周辺領域 2 4 には、T F T アレイ基板 2 0 と対向基板 (図示せず) とはり合わせるためのシール 9 0 が設けられている。そのため、コンタクトホール 1 0 0 の近傍は、シール 9 0 で覆われている。

30

【 0 0 9 7 】

ここで、シール 9 0 は、一般的に U V が照射されることで硬化する場合が多い。また、シール 9 0 への U V の照射は、絶縁基板 1 6 の裏面から行われることが多い。ここで、絶縁基板 1 6 の裏側とは、絶縁基板 1 6 におけるクロック配線 7 2 が設けられていない面側を意味する。

【 0 0 9 8 】

そして、クロック配線 7 2 や、枝配線 7 4 などは、一般的に U V を透過させない。配線等が導体、すなわち金属で形成されているためである。

40

【 0 0 9 9 】

そのため、シール 9 0 が設けられる周辺領域 2 4 には、配線等が余り設けられていないことが好ましい。また、周辺領域 2 4 に配線等が設けられる場合には、その密度が均一であることが好ましい。

【 0 1 0 0 】

この点、本実施の形態の T F T アレイ基板 2 0 では、接続導体 1 0 2 にはみ出し部 1 0 4 が設けられていない。具体的には、接続導体 1 0 2 には、平面視においてクロック配線 7 2 からはみ出す部分がない。

【 0 1 0 1 】

そのため、周辺領域 2 4 における、金属が設けられている領域の面積を少なくすること

50

ができる。

【0102】

そのため、金属が設けられている領域の密度をより均一にしやすい。金属の部分的な出っ張りとなるはみ出し部104が設けられていないためである。

【0103】

以上より、本実施の形態のTFTアレイ基板20では、シール90に対する光の照射量を均一にしやすい。そのため、シール90の硬化を確実にしやすい。

【0104】

このシール90の確実な効果は、液晶が滴下注入される構成の液晶表示パネルにおいて、特に効果的である。

10

【0105】

(狭額縁)

また、上記の構成では、接続導体102に、はみ出し部104が設けられていない。そのためコンタクトホール100が占める領域を縮小することができる。したがって、配線領域を狭くすることができ、液晶表示パネルの狭額縁化が容易になる。

【0106】

なお、図1においては、クロック配線72の配線幅が同じ構成を例示したが、配線幅はこれに限定されない。

【0107】

また、配線密度は、図1に示すX方向における周辺領域(ゲート辺)と、Y方向における周辺領域(ソース辺)とで同等とすることが望ましい。ここで、配線密度とは、配線幅/スペースを意味する。

20

【0108】

また、外配線としての低電位側電源配線70と、クロック配線72とは、同じ金属材料で形成されることには限定されない。例えば、低電位側電源配線70を第2金属材料で形成することもできる。この構成では、低電位側電源配線70と枝配線74とを、コンタクトホール100を介することなく電氣的に接続することができる。

【0109】

また、低電位側電源配線70の本数は、1本である構成を例示したが、低電位側電源配線70の本数は1本には限定されず、複数本とすることもできる。

30

【0110】

(実施の形態2)

本発明の他の実施の形態について、図3及び図4に基づいて説明すれば、以下のとおりである。図3は、本実施の形態のTFTアレイ基板20の概略構成を示す図である。また、図4は、図3のB-B線断面図である。

【0111】

なお、説明の便宜上、実施の形態1で説明した図面と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。

【0112】

本実施の形態のTFTアレイ基板20は、実施の形態1のTFTアレイ基板20と比べて、コンタクトホール100の形態が相違する。

40

【0113】

具体的には、本実施の形態におけるコンタクトホール100は、実施の形態1のコンタクトホール100と比べて、コンタクトホール100、1個について設けられるビアの数が相違する。

【0114】

すなわち、実施の形態1のコンタクトホール100には、幹配線ビア110と枝配線ビア112との2個のビアが設けられていた。

【0115】

これに対して本実施の形態のコンタクトホール100では、ビアは1個のみ、枝配線ビ

50

ア 1 1 2 が単一ビア 1 1 4 として設けられている。以下、具体的に説明する。

【 0 1 1 6 】

図 4 に示すように、本実施の形態のコンタクトホール 1 0 0 においても、枝配線 7 4 は、クロック配線 7 2 に対して、平面視において重なるように設けられている。そして、接続導体 1 0 2 は、平面視において、クロック配線 7 2 と重なり合っている。また、接続導体 1 0 2 は、クロック配線 7 2 からの、はみ出し部 1 0 4 を有していない。

【 0 1 1 7 】

本実施の形態のコンタクトホール 1 0 0 では、実施の形態 1 と相違し、接続導体 1 0 2 とクロック配線 7 2 とが接続されるビアの近傍に枝配線 7 4 が設けられている。

【 0 1 1 8 】

そして、接続導体 1 0 2 とクロック配線 7 2 とを接続するビアの側壁 1 1 6 と、枝配線 7 4 とが電氣的に接続されている。

【 0 1 1 9 】

この構成で、本実施の形態のコンタクトホール 1 0 0 では、1 個のビア、すなわち単一ビア 1 1 4 のみで、クロック配線 7 2 と枝配線 7 4 とが接続されている。

【 0 1 2 0 】

また、本実施の形態の T F T アレイ基板 2 0 には、半導体層 8 6 が設けられている。この半導体層 8 6 は、ゲート絶縁膜 5 0 と枝配線 7 4 との間に設けられている。詳しくは、半導体層 8 6 は、ゲート絶縁膜 5 0 の上に設けられた下層半導体層 8 6 a と、下層半導体層 8 6 a の上に設けられた上層半導体層 8 6 b とからなる。

【 0 1 2 1 】

この下層半導体層 8 6 a は、通常の半導体層から形成されている。また、上層半導体層 8 6 b は、オーミックコンタクト層から形成されている。

【 0 1 2 2 】

本実施の形態の T F T アレイ基板 2 0 では、半導体層 8 6 が設けられているので、オーミックコンタクト層のテーパー部が配置されていることにより、接続導体の段切れを防止することができる。

【 0 1 2 3 】

また、本実施の形態の T F T アレイ基板 2 0 では、枝配線 7 4 が 2 層の金属層で形成されている。詳しくは、枝配線 7 4 は、絶縁基板 1 6 に近い方から、下層枝配線 7 4 a と、上層枝配線 7 4 b とからなる。この下層枝配線 7 4 a は、チタン：T i (M 2 a) から形成されている。また、上層枝配線 7 4 b は、アルミニウム：A l (M 2 b) から形成されている。

【 0 1 2 4 】

(変形例)

つぎに、図 5 に基づいて、本実施の形態の T F T アレイ基板 2 0 の変形例について説明する。図 5 は、本実施の形態の変形例の T F T アレイ基板 2 0 の概略構成を示す図である。

【 0 1 2 5 】

図 5 に示す変形例の T F T アレイ基板 2 0 では、1 個の接続部分 8 0 にコンタクトホール 1 0 0 が 2 個設けられている。

【 0 1 2 6 】

具体的には、クロック配線 7 2 の延伸方向である Y 方向に沿って、コンタクトホール 1 0 0 が 2 個連続して設けられている。そして、2 個のコンタクトホール 1 0 0 の接続導体 1 0 2 はつながっている。

【 0 1 2 7 】

なお、接続導体 1 0 2 が、平面視において、クロック配線 7 2 と重なり合うとともに、クロック配線 7 2 から、はみ出していないのは、先に説明した T F T アレイ基板 2 0 と同様である。

【 0 1 2 8 】

10

20

30

40

50

ここで、1個の接続部分80に設けられるコンタクトホール100の数は2個に限定されるものではない。1個の接続部分80に設けられるコンタクトホール100の数を3個以上にすることもできる。

【0129】

この変形例のTF Tアレイ基板20では、1個の接続部分80に、複数個のコンタクトホール100が設けられている。そのため、コンタクト抵抗を低減することができる。

【0130】

〔実施の形態3〕

本発明の他の実施の形態について、図6及び図7に基づいて説明すれば、以下のとおりである。図6及び図7は、本実施の形態のTF Tアレイ基板20の概略構成を示す図である。

10

【0131】

なお、説明の便宜上、上記各実施の形態で説明した図面と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。

【0132】

本実施の形態のTF Tアレイ基板20は、上記各実施の形態のTF Tアレイ基板20と比べて、配線の形状が異なる。具体的には、Y方向に延伸する配線がはしご状に形成されている。

【0133】

図6及び図7に示す例では、基板端辺26に近い外配線である低電位側電源配線70がはしご状に形成されている。

20

【0134】

具体的には、低電位側電源配線70に長方形の欠落部76が設けられている。図6及び図7に示す例では、欠落部76がY方向に沿って2列設けられている。

【0135】

そして、Y方向において隣接する欠落部76の間の部分が連結部78となる。この連結部78がはしごの足場に相当する。

【0136】

なお、図6及び図7に示す例では、はしごがX方向に2列並んだ構成を例示した。X方向に並べられるはしごの数は限定されず、1列とすることも、3列以上とすることもできる。

30

【0137】

以上のように、本実施の形態のTF Tアレイ基板20では、配線に欠落部76が設けられている。

【0138】

この欠落部76では、UVが透過する。そのため、UVが通る面積が広がるので、先に説明したとおり、シール90をより確実に硬化させることができる。

【0139】

〔実施の形態4〕

本発明の他の実施の形態について、図8に基づいて説明すれば、以下のとおりである。図8は、本実施の形態のTF Tアレイ基板20の概略構成を示す図である。

40

【0140】

なお、説明の便宜上、上記各実施の形態で説明した図面と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。

【0141】

本実施の形態のTF Tアレイ基板20は、上記各実施の形態のTF Tアレイ基板20と比べて、Y方向に延伸する配線の形状が異なる。具体的には、交差部分82において、Y方向に延伸する配線に狭幅部84が設けられている。交差部分82とは、Y方向に延伸する配線とX方向に延伸する配線とが、電氣的に接続されることなく交わる点を意味する。

【0142】

50

図 8 に示すように、本実施の形態の T F T アレイ基板 2 0 では、クロック配線 7 2 が枝配線 7 4 と交差する部分で、クロック配線 7 2 の配線幅が狭められている。この Y 方向に延伸する配線であるクロック配線 7 2 の配線幅が狭められた部分が狭幅部 8 4 である。言い換えると、クロック配線 7 2 に設けられた、くびれ部分が狭幅部 8 4 である。

【 0 1 4 3 】

本実施の形態の T F T アレイ基板 2 0 では、クロック配線 7 2 に狭幅部 8 4 が設けられることで、交差部分 8 2 における、クロック配線 7 2 と枝配線 7 4 とが重なり合う面積を少なくすることができる。

【 0 1 4 4 】

すなわち、Y 方向に延伸する配線と、X 方向に延伸する配線との、重なり合う面積を少なくすることができる。

10

【 0 1 4 5 】

この構成で、交差部分 8 2 において、Y 方向に延伸する配線と X 方向に延伸する配線との間に発生する容量を少なくすることができる。

【 0 1 4 6 】

そして、容量が少なくなることで、信号遅延の抑制等、回路出力特性が向上する。

【 0 1 4 7 】

なお、配線幅の狭め方は図 8 に示す方法に限定されない。すなわち、配線の幅方向の両方側から配線幅を狭めるのではなく、配線の幅方向の一方側から配線幅を狭めることもできる。また、配線の幅方向の中央近傍に、配線のくり抜き部分を設けることで、実質的に配線幅を狭めることもできる。言い換えると、配線に、配線が欠落した箇所を設けることで、X 方向に延伸する配線との重なり面積を低減することもできる。

20

【 0 1 4 8 】

(半導体層)

また、狭幅部 8 4 に重なり合うように半導体層 8 6 を設けることもできる。この半導体層 8 6 を設けることにより、枝配線の断線及び信号配線とのリークを抑制することができる。

【 0 1 4 9 】

[実施の形態 5]

本発明の他の実施の形態について、図 9 及び図 1 0 に基づいて説明すれば、以下のとおりである。図 9 及び図 1 0 は、本実施の形態の T F T アレイ基板 2 0 の概略構成を示す図である。

30

【 0 1 5 0 】

なお、説明の便宜上、上記各実施の形態で説明した図面と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。

【 0 1 5 1 】

本実施の形態の T F T アレイ基板 2 0 は、上記各実施の形態の T F T アレイ基板 2 0 と比べて、駆動回路 6 0 の配置と、シール 9 0 の配置とが異なる。

【 0 1 5 2 】

(駆動回路)

40

まず、駆動回路 6 0 について説明する。

【 0 1 5 3 】

上記各実施の形態においては、駆動回路 6 0 は、X 方向において 1 個のみ設けられていた。そして、周辺領域 2 4 において、Y 方向に延伸する配線の間には、駆動回路 6 0 は設けられていなかった。駆動回路 6 0 は、周辺領域 2 4 と表示領域 2 2 との境界部分に設けられていた。

【 0 1 5 4 】

これに対して、本実施の形態の T F T アレイ基板 2 0 では、駆動回路 6 0 が、X 方向において、2 個に分けられている。そのため、X 方向に、第 1 列駆動回路 6 0 a と第 2 列駆動回路 6 0 b とが並んで設けられている。具体的には、外配線である低電位側電源配線 7

50

0 とクロック配線 7 2 との間に第 1 列駆動回路 6 0 a が設けられている。そして、第 2 列駆動回路 6 0 b は、表示領域 2 2 と周辺領域 2 4 との境界部分に設けられている。

【 0 1 5 5 】

言い換えると、走査線駆動回路用信号配線が、シール 9 0 外の駆動回路 6 0 間、又は、アクティブエリアとしての表示領域 2 2 側に設けられている。

【 0 1 5 6 】

(シール)

つぎに、シール 9 0 について説明する。

【 0 1 5 7 】

上記各実施の形態においては、シール 9 0 は、周辺領域 2 4 において Y 方向に延伸する配線のすべてを覆っていた。具体的には、低電位側電源配線 7 0 とクロック配線 7 2 のすべてが、シール 9 0 で覆われていた。

10

【 0 1 5 8 】

そのため、接続部分 8 0 に設けられたコンタクトホール 1 0 0 が、すべてシール 9 0 で覆われていた。

【 0 1 5 9 】

これに対して、本実施の形態の T F T アレイ基板 2 0 では、シール 9 0 は、低電位側電源配線 7 0、及び、第 1 列駆動回路 6 0 a の一部のみを覆っている。そして、クロック配線 7 2 及び第 2 列駆動回路 6 0 b は、シール 9 0 で覆われていない。

【 0 1 6 0 】

20

そのため、クロック配線 7 2 の上に設けられているコンタクトホール 1 0 0 は、シール 9 0 で覆われない。

【 0 1 6 1 】

以上の構成により、本実施の形態の T F T アレイ基板 2 0 では、セル厚の不均一をより抑制することができる。シール 9 0 で覆われているコンタクトホール 1 0 0 の個数を減少させることができるためである。

【 0 1 6 2 】

また、上記の構成では、第 1 列駆動回路 6 0 a と第 2 列駆動回路 6 0 b との間に設けられた走査線駆動回路用信号配線の線幅を細線化することができる。そして、線幅を細線化することで、液晶表示パネルの狭額縁化が容易になる。

30

【 0 1 6 3 】

なお、このセル厚の不均一の抑制効果は、X 方向における第 1 列駆動回路 6 0 a と第 2 列駆動回路 6 0 b との間に、Y 方向に延伸する配線、例えばクロック配線 7 2 が、1 本以上設けられることで、その効果を生じうる。

【 0 1 6 4 】

〔実施の形態 6〕

本発明の他の実施の形態について、図 1 1 に基づいて説明すれば、以下のとおりである。図 1 1 は、本実施の形態の T F T アレイ基板 2 0 の概略構成を示す図である。

【 0 1 6 5 】

なお、説明の便宜上、上記各実施の形態で説明した図面と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。

40

【 0 1 6 6 】

本実施の形態の T F T アレイ基板 2 0 は、上記各実施の形態の T F T アレイ基板 2 0 と異なり、低電位側電源配線 7 0 に重なり合うように枝配線 7 4 が延伸されている。具体的には、X 方向に延伸されて低電位側電源配線 7 0 と重なり合った枝配線 7 4 は、低電位側電源配線 7 0 上において、さらに Y 方向に延伸されている。この低電位側電源配線 7 0 上において、Y 方向に延伸されている枝配線 7 4 が、延伸部としての枝配線延伸部 8 8 である。

【 0 1 6 7 】

言い換えると、本実施の形態の T F T アレイ基板 2 0 は、外配線としての低電位側電源

50

配線 70 が設けられている領域が、第 1 金属材料、第 2 金属材料、及び、第 3 金属材料が積層されることで、多層メタル配線化されている。

【 0 1 6 8 】

このように、枝配線延伸部 88 が設けられることで、コンタクトホール 100 の個数を、駆動回路 60 の段数よりも少なくすることができる。言い換えると、外配線としての低電位側電源配線 70 に設けられているコンタクトホール 100 の個数が、低電位側電源配線 70 からの分岐する配線（枝配線 74 等の分岐配線）の本数よりも少なくすることができる。

【 0 1 6 9 】

すなわち、枝配線延伸部 88 が設けられていない場合は、各段の駆動回路 60（第 1 段駆動回路 601・第 2 段駆動回路 602・第 3 段駆動回路 603・第 4 段駆動回路 604）について、枝配線 74 と、低電位側電源配線 70 とを接続するためのコンタクトホール 100 を設ける必要がある。

【 0 1 7 0 】

これに対して、枝配線延伸部 88 が設けられている場合には、低電位側電源配線 70 上で、各段に対応する枝配線 74 が、枝配線延伸部 88 で、電氣的に接続されている。そのため、いずれかの段に対応する枝配線 74 が、コンタクトホール 100 を介して低電位側電源配線 70 と接続されることで、他の段に対応する枝配線 74 も、低電位側電源配線 70 と接続される。これにより、コンタクトホール 100 の個数を削減することができる。

【 0 1 7 1 】

図 11 に示す例では、第 2 段駆動回路 602 に対応する枝配線 74 及び第 4 段駆動回路 604 に対応する枝配線 74 が、低電位側電源配線 70 と、コンタクトホール 100 を介して電氣的に接続されている。一方、第 1 段駆動回路 601 に対応する枝配線 74 及び第 3 段駆動回路 603 に対応する枝配線 74 は、枝配線延伸部 88 に接続されているものの、コンタクトホール 100 を介して低電位側電源配線 70 とは、直接は接続されていない。

【 0 1 7 2 】

上記の構成では、シール 90 の下層に設けられるコンタクトホールの個数を削減することができる。そのため、セル厚の不均一による表示品位の低下をより抑制することができる。

【 0 1 7 3 】

なお、本実施の形態の TFT アレイ基板 20 において、基板端辺 26 に近い外配線である低電位側電源配線 70 を、先に図 6 及び図 7 に示したようにはしご状に形成することもできる。

【 0 1 7 4 】

また、上記構成に加えて、幹配線としての低電位側電源配線 70 上（上層領域）において、上記枝配線延伸部 88 と同様に、接続導体 102 に、上記低電位側電源配線 70 に沿って延伸された接続導体延伸部を設けてもよい。

【 0 1 7 5 】

また、上記構成において、枝配線 74 と、低電位側電源配線 70 等の幹配線とを、同じ金属材料で形成することで、コンタクトホール 100 を設けることなく、枝配線 74 と幹配線とを電氣的に接続することができる。

【 0 1 7 6 】

本発明は上記した各実施の形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施の形態にそれぞれ開示された技術的手段を適宜組み合わせ得られる実施の形態についても本発明の技術的範囲に含まれる。

【 0 1 7 7 】

なお、上記の説明では、走査（ゲート）駆動回路用信号配線が設けられている周辺領域について説明したが、信号（ソース）駆動回路用信号配線が設けられている周辺領域においても、同様の構成が可能である。

10

20

30

40

50

【 0 1 7 8 】

また、上記の説明では、低電位側電源配線 7 0 に欠落部 7 6 が設けられる構成について説明した。ここで、欠落部 7 6 が設けられる位置は、低電位側電源配線 7 0 に限定されず、例えば、クロック配線 7 2 に設けることもできる。また、上記 Y 方向に延伸する配線ではなく、X 方向に延伸する配線、例えば、枝配線 7 4 に設けることもできる。

【 0 1 7 9 】

また、上記の説明では、クロック配線 7 2 に狭幅部 8 4 が設けられる構成について説明した。ここで、狭幅部 8 4 が設けられる位置は、クロック配線 7 2 に限定されず、例えば、上記 Y 方向に延伸するのではなく、X 方向に延伸する配線、例えば、枝配線 7 4 に設けることもできる。

10

【 0 1 8 0 】

また、上記の説明では、幹配線がゲートバスライン 4 2 を形成する第 1 金属材料 M 1 で形成されており、枝配線がソースバスライン 4 4 を形成する第 2 金属材料 M 2 で形成されている構成について説明した。ここで、配線と金属材料との組み合わせは、上記の組み合わせに限定されるものではなく、例えば、第 1 金属材料 M 1 と第 2 金属材料 M 2 とを入れ替えることもできる。

【 0 1 8 1 】

また、上記の説明では、絶縁基板の周辺領域において、枝配線を介して幹配線と接続される回路として駆動回路を例示した。ここで、枝配線を介して幹配線と接続される回路や素子は、上記駆動回路に限定されず、例えば、表示領域に設けられた T F T 素子を駆動するために周辺領域に設けられた周辺 T F T 素子などとすることもできる。

20

【 0 1 8 2 】

また、本発明の T F T アレイ基板は、上記幹配線が上記第 1 金属材料で形成されており、上記枝配線が上記第 2 金属材料で形成されており、上記接続部分の少なくとも 1 箇所において、上記枝配線ビアの全部が、平面視において、上記幹配線と重なっていることを特徴とする。

【 0 1 8 3 】

また、本発明の T F T アレイ基板は、上記周辺領域には、上記幹配線が複数本設けられており、上記幹配線のうちで、上記絶縁基板の基板端辺に最も近い幹配線を除いた残る幹配線は、その配線幅が同じであることを特徴とする。

30

【 0 1 8 4 】

また、本発明の T F T アレイ基板は、上記周辺領域には、上記幹配線が複数本設けられており、上記幹配線の配線幅が同じであることを特徴とする。

【 0 1 8 5 】

上記の構成によれば、幹配線のうちで、上記絶縁基板の基板端辺に最も近い幹配線を除いた残る幹配線、又は、すべての幹配線の配線幅が同じある。

【 0 1 8 6 】

そのため、上記周辺領域における配線密度を均一にしやすい。したがって、上記周辺領域にシールが設けられた場合など、セル厚の不均一がより抑制されやすい。よって、上記構成の T F T アレイ基板では、表示品位の低下の抑制がより容易になる。

40

【 0 1 8 7 】

また、本発明の T F T アレイ基板は、上記幹配線のうちで、上記絶縁基板の基板端辺に最も近い幹配線は、上記絶縁基板の基板端辺に最も近い幹配線を除いた残る幹配線よりも、その配線幅が大きいことを特徴とする。

【 0 1 8 8 】

また、本発明の T F T アレイ基板は、上記幹配線のうちで、上記絶縁基板の基板端辺に最も近い幹配線は、低電位側電源配線であることを特徴とする。

【 0 1 8 9 】

また、本発明の T F T アレイ基板は、上記幹配線のうちで、上記絶縁基板の基板端辺に最も近い幹配線には、欠落部が設けられていることを特徴とする。

50

【0190】

また、本発明のTFTアレイ基板は、上記接続導体は、上記接続部分で、平面視において、幹配線の上層領域にのみ設けられていることを特徴とする。

【0191】

上記の構成によれば、接続導体は、上記接続部分で、平面視において幹配線の上層領域のみに設けられている。すなわち、接続導体の下層領域には幹配線が存在する。

【0192】

以上より、上記構成のTFTアレイ基板では、接続導体の下層領域の全域に、特定の金属材料層が存在する。そのため、セル厚が不均一になることをより抑制することができる。

10

【0193】

また、本発明のTFTアレイ基板は、上記接続部分には、上記接続導体を介して、上記幹配線を露出する幹配線ビアが設けられており、上記幹配線ビアで、上記幹配線と上記接続導体とが電氣的に接続されており、上記枝配線ビアで、上記枝配線と上記接続導体とが電氣的に接続されていることを特徴とする。

【0194】

上記の構成によれば、接続部分に2個のビアを設けることで、幹配線と枝配線とが接続されている。

【0195】

したがって、幹配線と枝配線とを確実に接続することが容易になる。

20

【0196】

また、本発明のTFTアレイ基板は、上記枝配線ビアでは、上記枝配線と共に幹配線が、上記接続導体を介して露出しており、上記枝配線ビアで、上記幹配線と上記枝配線とが、上記接続導体を介して電氣的に接続されていることを特徴とする。

【0197】

上記の構成によれば、接続部分に1個のビアのみが設けられている。そのため、ビアに設けられるコンタクトホールを削減することができる。

【0198】

また、接続部分におけるセル厚の不均一を抑制することが容易になる。

【0199】

また、本発明のTFTアレイ基板は、上記周辺領域において、上記幹配線及び上記枝配線の少なくとも一方の配線に、金属材料が存在しない部分である欠落部が設けられていることを特徴とする。

30

【0200】

上記の構成によれば、配線の実効幅を変えることで、配線の抵抗等を所望の値に設定することが容易になる。

【0201】

また、周辺領域に光硬化性の樹脂などが設けられる場合には、上記樹脂に均一に光を照射することが容易になる。したがって、上記樹脂を確実に硬化させることが容易になる。

【0202】

また、本発明のTFTアレイ基板は、上記周辺領域に、上記幹配線と、上記枝配線とが、電氣的に接続されることなく交差する交差部分が設けられており、上記交差部分において、上記幹配線及び上記枝配線の少なくとも一方の配線に、配線の幅が狭められた狭幅部が設けられていることを特徴とする。

40

【0203】

上記の構成によれば、幹配線と枝配線とが重なり合う面積を少なくすることができる。

【0204】

そのため、幹配線と枝配線との間に発生する容量を少なくすることができる。よって、上記配線における信号遅延の抑制などが容易になり、回路出力特性を向上させることが容易になる。

50

【0205】

また、本発明のTFTアレイ基板は、上記周辺領域には、上記枝配線が複数本設けられており、上記枝配線には、上記幹配線の上層領域において、上記幹配線に沿って延伸されている枝配線延伸部が設けられており、上記枝配線延伸部は、複数本の上記枝配線と電気的に接続されていることを特徴とする。

【0206】

また、本発明のTFTアレイ基板は、上記周辺領域には、上記枝配線が複数本設けられており、上記枝配線には、上記幹配線の上層領域において、上記幹配線に沿って延伸されている枝配線延伸部が設けられており、上記枝配線延伸部が複数本の上記枝配線と電気的に接続されていることで、上層領域に上記枝配線延伸部が設けられている当該幹配線に設けられている上記接続部分の個数が、複数本設けられている上記枝配線の本数よりも少ないことを特徴とする。

10

【0207】

また、本発明のTFTアレイ基板は、上記接続導体に、上層領域に上記枝配線延伸部が設けられている上記幹配線の上層領域において、上記幹配線に沿って延伸されている接続導体延伸部が設けられていることを特徴とする。

【0208】

上記の構成によれば、幹配線と複数本の枝配線とが、枝配線が幹配線に沿って延伸された枝配線延伸部又は接続導体が幹配線に沿って延伸された接続導体延伸部を介して接続されている。

20

【0209】

そのため、幹配線と枝配線とを接続する接続部分の個数を減らすことができる。よって、周辺領域におけるセル厚の不均一を抑制することが容易になる。

【0210】

また、本発明のTFTアレイ基板は、上記周辺領域において、上記接続部分と、上記絶縁基板の基板端面との間に、上記駆動回路の少なくとも一部が設けられていることを特徴とする。

【0211】

また、本発明のTFTアレイ基板は、上記周辺領域において、上記接続部分と、上記絶縁基板の基板端面との間に、上記周辺TFT素子の少なくとも一部が設けられていることを特徴とする。

30

【0212】

上記の構成によれば、基板端面と上記接続部分との間に上記駆動回路又は周辺TFT素子の少なくとも一部が設けられている。

【0213】

そのため、基板端面から所定の幅にシール等の樹脂を設ける際、上記樹脂に覆われる接続部分の個数を減らすことが容易になる。

【0214】

したがって、周辺領域におけるセル厚の不均一を抑制することが容易になる。

【0215】

また、本発明のTFTアレイ基板は、上記周辺領域において、上記接続部分と、上記絶縁基板の基板端面との間に、上記駆動回路の一部が設けられており、上記駆動回路の一部と、上記駆動回路の他の部分との間に幹配線が配置されていると共に、当該幹配線がクロック配線であることを特徴とする。

40

【0216】

また、本発明のTFTアレイ基板は、上記周辺領域において、上記接続部分と、上記絶縁基板の基板端面との間に、上記周辺TFT素子の一部が設けられており、上記周辺TFT素子の一部と、上記周辺TFT素子の他の部分との間に幹配線が配置されていると共に、当該幹配線がクロック配線であることを特徴とする。

【0217】

50

また、本発明の液晶表示パネルは、上記TFTアレイ基板と、対向基板とがシールを介してはり合わされてなる液晶表示パネルであって、上記シールが、上記周辺領域に設けられていることを特徴とする。

【0218】

また、本発明の液晶表示パネルは、上記接続部分が、上記シールの下層領域に設けられていることを特徴とする。

【0219】

上記の構成によれば、周辺領域に設けられたシールの厚さを均一にすることが容易になる。

【0220】

そのため、セル厚の不均一に起因する表示品位の低下を抑制することができる。

【0221】

また、本発明の液晶表示パネルは、上記シールは、UV光により硬化されることを特徴とする。

【産業上の利用可能性】

【0222】

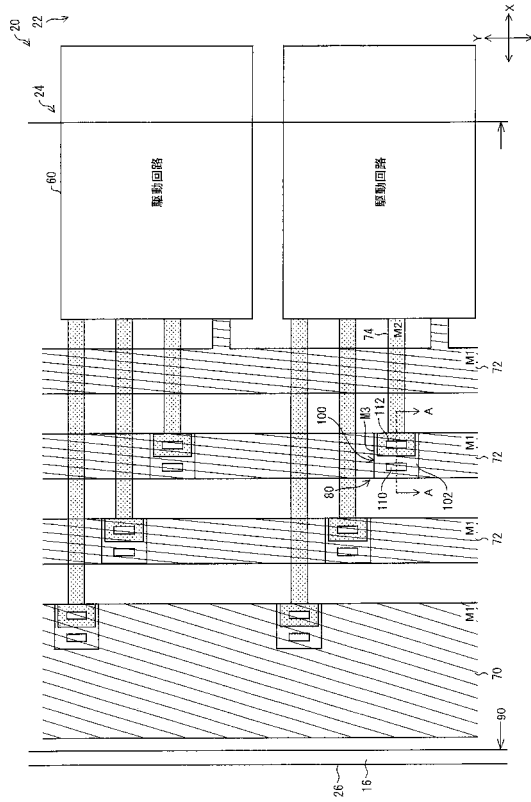
本発明は、表示品位の低下が抑制されているので、高品位な表示が要求される液晶表示装置などに好適に利用することができる。

【符号の説明】

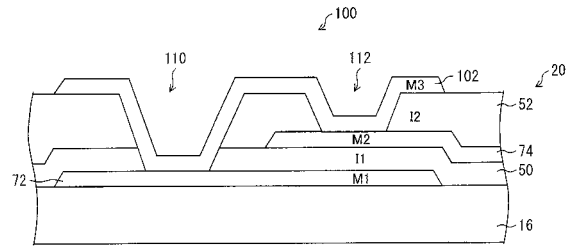
【0223】

10	液晶表示パネル	
16	絶縁基板	
20	TFTアレイ基板	
22	表示領域	
24	周辺領域	
26	基板端辺	
42	ゲートバスライン	
44	ソースバスライン	
48	画素電極	
60	駆動回路	30
70	低電位側電源配線（幹配線）	
72	クロック配線（幹配線）	
74	枝配線（枝配線）	
76	欠落部	
80	接続部分	
82	交差部分	
84	狭幅部	
88	枝配線延伸部	
90	シール	
102	接続導体	40
110	幹配線ビア	
112	枝配線ビア	
114	単一ビア	

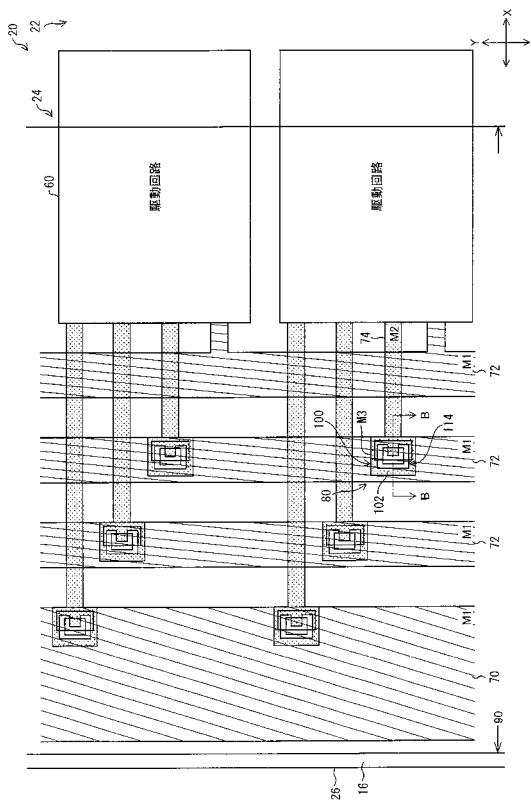
【図1】



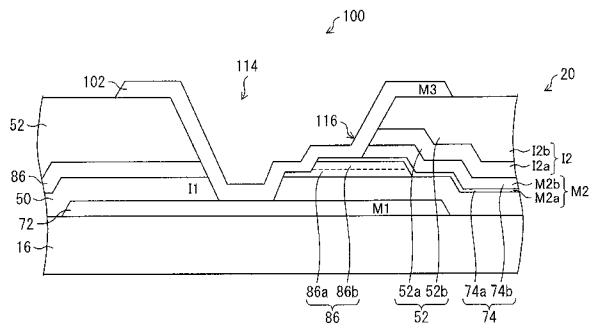
【図2】



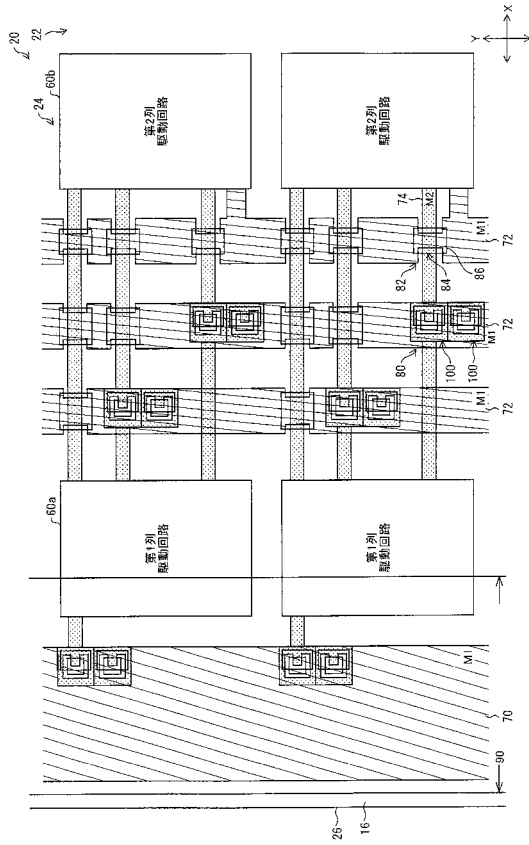
【図3】



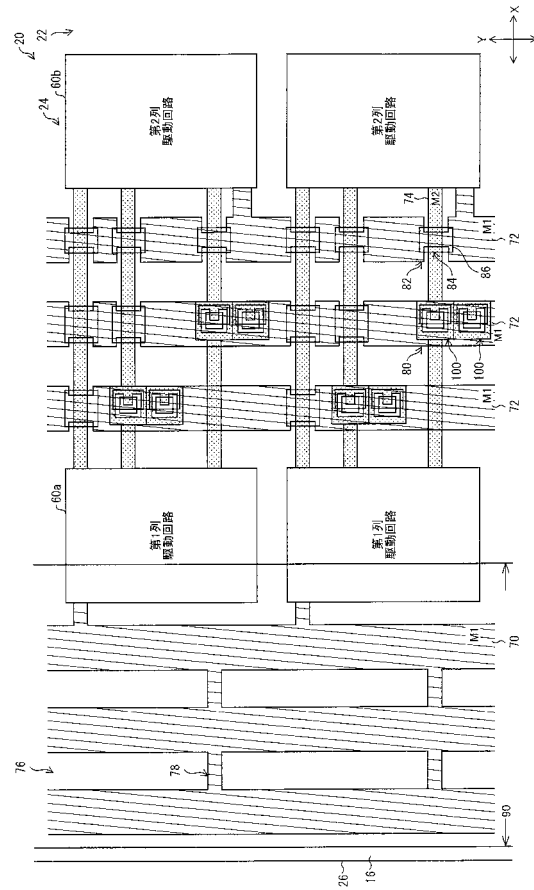
【図4】



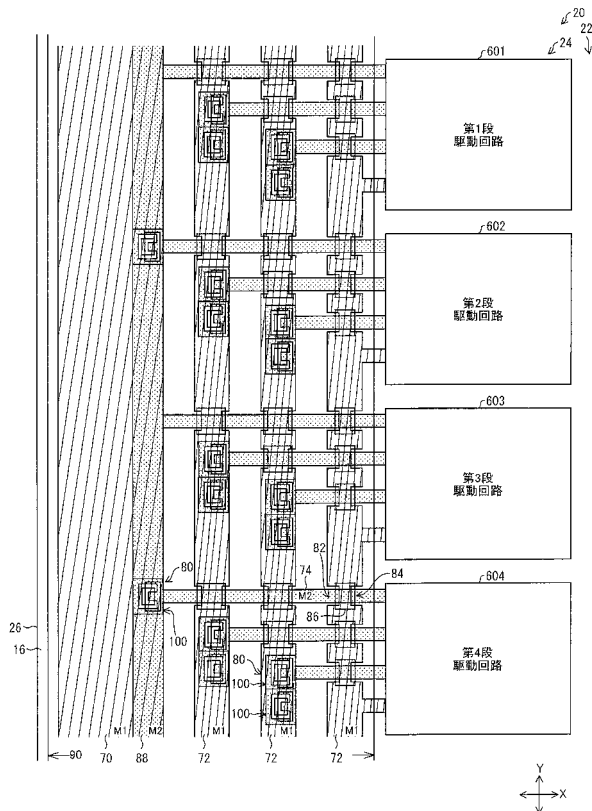
【図9】



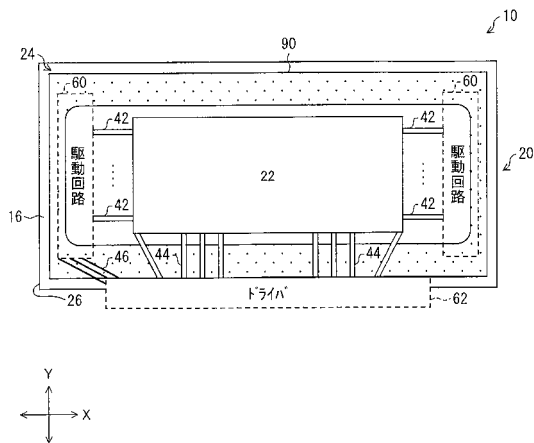
【図10】



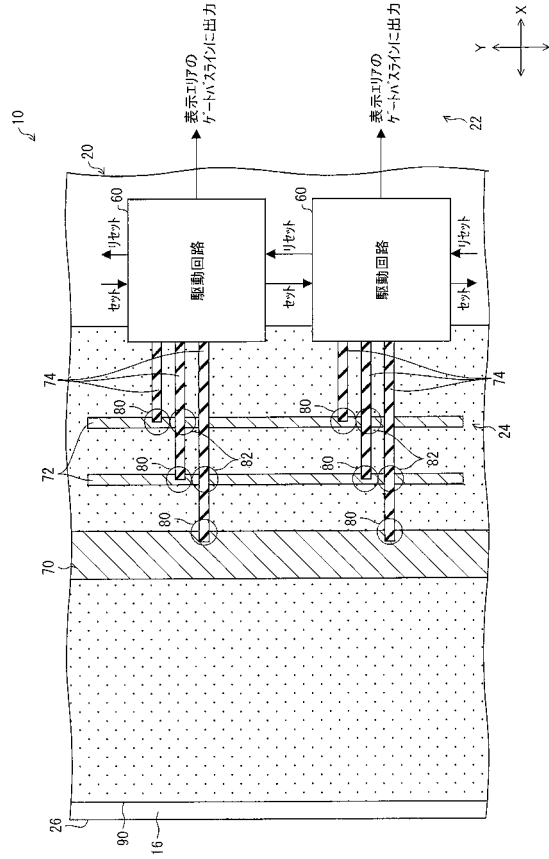
【図11】



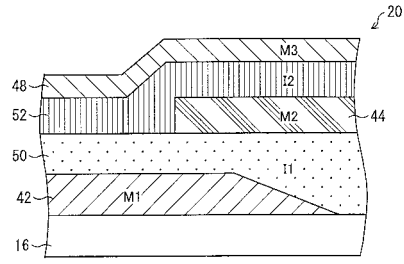
【図12】



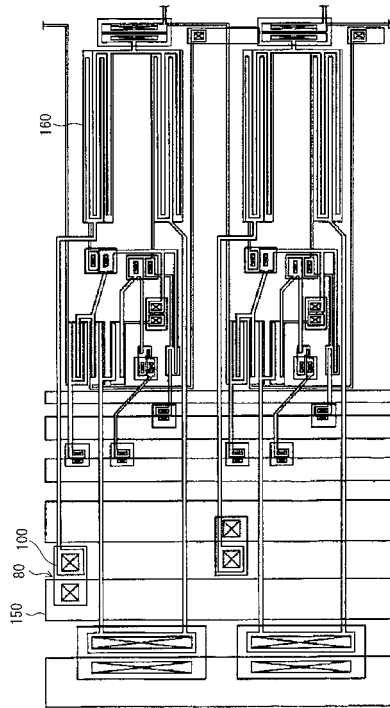
【図13】



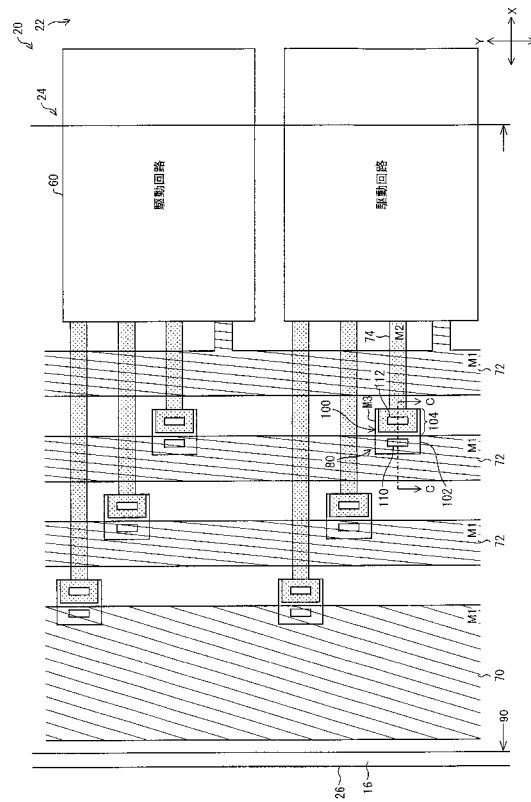
【図14】



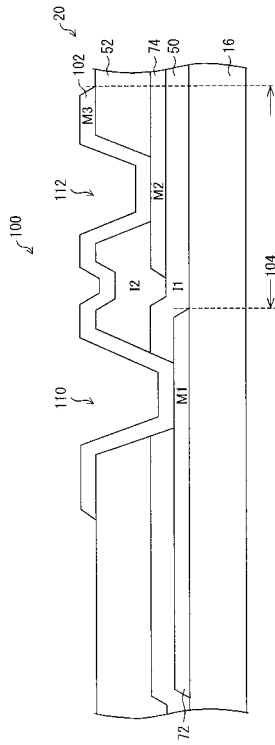
【図15】



【図16】



【 図 17 】



フロントページの続き

- (72)発明者 堀内 智
日本国大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
- (72)発明者 田中 信也
日本国大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
- (72)発明者 菊池 哲郎
日本国大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

審査官 福田 知喜

- (56)参考文献 特開2009-020199(JP,A)
特開2002-040486(JP,A)
特開2000-338521(JP,A)
特開平07-294870(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1368
G02F 1/1343
G02F 1/1345
G09F 9/00
H01L 21/786

专利名称(译)	TFT阵列基板和液晶显示板		
公开(公告)号	JP4890647B2	公开(公告)日	2012-03-07
申请号	JP2010550408	申请日	2009-11-05
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	小笠原功 山田崇晴 吉田昌弘 堀内智 田中信也 菊池哲郎		
发明人	小笠原 功 山田 崇晴 吉田 昌弘 堀内 智 田中 信也 菊池 哲郎		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1339 G02F1/1345		
CPC分类号	G02F1/136286 G02F1/133345 G02F1/1339 G02F1/134336 G02F1/1345 G02F1/13452 G02F1/13454 H01L27/1222 H01L27/124		
FI分类号	G02F1/1368 G02F1/1343 G02F1/1339.505 G02F1/1345		
审查员(译)	福田 知喜		
优先权	2009033132 2009-02-16 JP		
其他公开文献	JPWO2010092714A1		
外部链接	Espacenet		

摘要(译)

一种TFT阵列基板(20),其中TFT元件和像素电极以矩阵形式设置,栅极总线由第一金属材料(M1)形成,源极总线为第二金属材料M2),像素电极由第三金属材料(M3)形成,并且时钟布线(72)由第一金属材料(M1)形成在周边区域(24)中;(2)连接部分(80)经由由第三金属材料(M3)形成的连接导体(102)连接到由金属材料(M2)形成的分支布线(74),并且连接部分在(80)中设置通过连接导体(102)暴露分支布线(74)的分支布线通孔(112),并且在平面图中观察分支布线通孔(112)的至少一部分,时钟接线重叠(72)有。

【图3】

