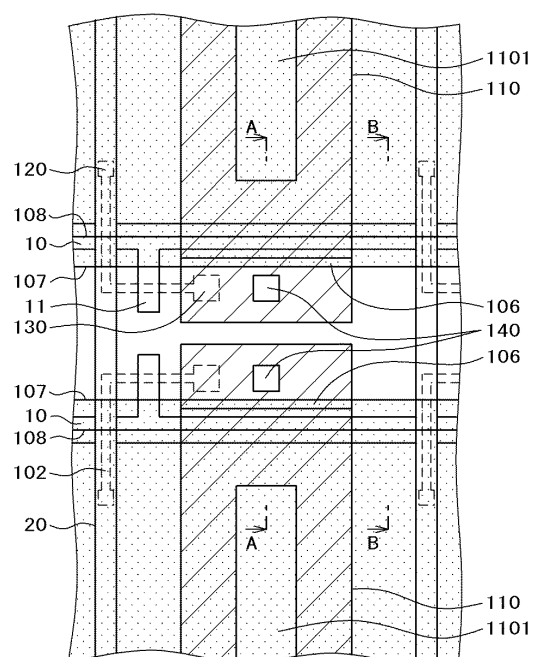




## 【特許請求の範囲】

## 【請求項 1】

T F T 基板と対向基板が周辺においてシール材によって接着し、前記 T F T 基板と前記対向基板の間に液晶が封止され、表示領域を有する液晶表示装置であって、

前記 T F T 基板には、第 1 の走査線と第 2 の走査線のペアが第 1 の方向に延在し、前記走査線のペアと前記走査線のペアの間には第 1 の画素電極を有する第 1 の画素と第 2 の画素電極を有する第 2 の画素が形成され、前記第 1 の走査線と前記第 2 の走査線の間には、接続領域が形成され、

前記接続領域には、第 1 の T F T と、前記第 1 の T F T と前記第 1 の画素電極を接続する第 1 のスルーホールと、第 2 の T F T と、前記第 2 の T F T と前記第 2 の画素電極を接続する第 2 のスルーホールが形成され、

前記第 1 の画素電極および前記第 2 の画素電極は有機パッシベーション膜の上に形成され、

前記第 1 のスルーホールおよび前記第 2 のスルーホールが形成されている部分には、前記有機パッシベーション膜が存在していなことを特徴とする液晶表示装置。

## 【請求項 2】

前記画素電極と前記有機パッシベーション膜の間にはコモン電極が形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

## 【請求項 3】

前記第 1 の走査線と前記第 2 の走査線には、直流電圧に加えて、位相が逆の交流電圧が印加されていることを特徴とする請求項 1 または 2 に記載の液晶表示装置。

## 【請求項 4】

前記交流電圧はパルス波形であり、前記交流電圧では、前記第 1 の T F T および前記第 2 の T F T は ON しないことを特徴とする請求項 3 に記載の液晶表示装置。

## 【請求項 5】

前記交流電圧の周期は、前記走査線への選択電圧が印加される期間以上で、フレーム周期以下であることを特徴とする請求項 3 に記載の液晶表示装置。

## 【請求項 6】

前記有機パッシベーション膜は前記第 1 の走査線および前記第 2 の走査線を覆っていることを特徴とする請求項 1 に記載の液晶表示装置。

## 【請求項 7】

前記コモン電極は前記第 1 の走査線および前記第 2 の走査線を覆っていないことを特徴とする請求項 2 に記載の液晶表示装置。

## 【請求項 8】

前記接続領域において有機パッシベーション膜が形成されていない部分は、前記第 1 の方向に連続して形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

## 【請求項 9】

前記接続領域において、映像信号線の上には有機パッシベーション膜が形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

## 【請求項 10】

前記対向基板にはブラックマトリクスが形成され、前記ブラックマトリクスは前記接続領域を覆っていることを特徴とする請求項 1 乃至 9 のいずれか 1 項に記載の液晶表示装置。

## 【請求項 11】

T F T 基板と対向基板が周辺においてシール材によって接着し、前記 T F T 基板と前記対向基板の間に液晶が封止され、表示領域を有する液晶表示装置であって、

前記 T F T 基板には、第 1 の走査線と第 2 の走査線のペアが第 1 の方向に延在し、前記走査線のペアと前記走査線のペアの間には第 1 の画素電極を有する第 1 の画素と第 2 の画素電極を有する第 2 の画素が形成され、前記第 1 の走査線と前記第 2 の走査線の間には、前記第 1 の画素と前記第 2 の画素を制御する接続領域が形成され、

前記接続領域には、第１のＴＦＴと、前記第１のＴＦＴと前記第１の画素電極を接続する第１のスルーホールと、第２のＴＦＴと、前記第２のＴＦＴと前記第２の画素電極を接続する第２のスルーホールが形成され、

前記第１の画素電極および前記第２の画素電極は第１の膜厚を有する有機パッシベーション膜の上に形成され、

前記第１のスルーホールおよび前記第２のスルーホールは、第２の膜厚を有する有機パッシベーション膜に形成され、

前記第２の膜厚は前記第１の膜厚よりも小さいことを特徴とする液晶表示装置。

【請求項１２】

前記第１の膜厚を $t_1$ 、前記第２の膜厚を $t_2$ とした場合 $t_2 \leq t_1 / 2$ であることを特徴とする請求項１１に記載の液晶表示装置。

10

【請求項１３】

前記画素電極と前記有機パッシベーション膜の間にはコモン電極が形成されていることを特徴とする請求項１１に記載の液晶表示装置。

【請求項１４】

前記第１の走査線と前記第２の走査線には、直流電圧に加えて、位相が逆の交流電圧が印加されていることを特徴とする請求項１１乃至１３のいずれか１項に記載の液晶表示装置。

【請求項１５】

前記交流電圧はパルス波形であり、前記交流電圧では、前記第１のＴＦＴおよび前記第２のＴＦＴはＯＮしないことを特徴とする請求項１４に記載の液晶表示装置。

20

【請求項１６】

前記交流電圧の周期は、前記走査線への選択電圧が印加される期間以上で、フレーム周期以下であることを特徴とする請求項１４に記載の液晶表示装置。

【請求項１７】

ＴＦＴ基板と対向基板が周辺においてシール材によって接着し、前記ＴＦＴ基板と前記対向基板の間に液晶が封止され、表示領域を有する液晶表示装置であって、

前記ＴＦＴ基板には、第１の走査線と第２の走査線のペアが第１の方向に延在し、前記走査線のペアと前記走査線のペアの間には第１の画素電極を有する第１の画素と第２の画素電極を有する第２の画素が形成され、前記第１の走査線と前記第２の走査線の間には、接続領域が形成され、

30

前記接続領域には、第１のＴＦＴと、前記第１のＴＦＴと前記第１の画素電極を接続する第１のスルーホールと、第２のＴＦＴと、前記第２のＴＦＴと前記第２の画素電極を接続する第２のスルーホールが形成され、

前記第１の画素電極および前記第２の画素電極は有機パッシベーション膜の上に形成され、

平面的に見て、ペアとなっている前記第１の走査線と前記第２の走査線の間の部分には、前記有機パッシベーション膜が存在していないことを特徴とする液晶表示装置。

【請求項１８】

前記画素電極と前記有機パッシベーション膜の間にはコモン電極が形成されていることを特徴とする請求項１７に記載の液晶表示装置。

40

【請求項１９】

前記コモン電極は前記第１の走査線および前記第２の走査線を覆っていないことを特徴とする請求項１８に記載の液晶表示装置。

【請求項２０】

前記接続領域において前記有機パッシベーション膜が形成されていない部分は、前記第１の方向に連続して形成されていることを特徴とする請求項１７に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【０００１】

50

本発明は表示装置に係り、特にイオン集積に起因する表示むらを対策した液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置では画素電極および薄膜トランジスタ（TFT）等を有する画素がマトリクス状に形成されたTFT基板と、TFT基板に対向して、対向基板が配置され、TFT基板と対向基板の間に液晶が挟持されている。そして液晶分子による光の透過率を画素毎に制御することによって画像を形成している。

【0003】

液晶中には不純物が存在するがこの不純物はイオン化しやすい。イオンは表示領域中を特定方向に移動し、表示領域周辺に局在化しやすい。イオンが局在化すると、液晶の抵抗が低下し、画像を表示した場合、その部分において黒シミが生ずる。

【0004】

特許文献1には、表示領域外に形成されるダミー電極に所定の電圧を印加してイオンを表示領域外に集める構成が記載されている。特許文献2には、表示領域の周辺に形成された走査線引き出し線からの走査電圧が表示領域に影響を及ぼすことを防止するために、TFT基板側の表示領域外にシールド電極を形成する構成が記載されている。特許文献3には、走査線駆動回路を液晶表示パネル中に内蔵する場合、走査線駆動回路からの直流電圧が液晶に及ぶことを防止するために、走査線駆動回路を覆ってシールド電極を形成する構成が記載されている。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2014-206622号公報

【特許文献2】特開2009-116981号公報

【特許文献3】特開平8-328042号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

液晶表示パネルは、外形の大きさを抑えて表示領域を出来るだけ小さくしたいという要求が強くなっている。この場合、表示領域端部から液晶表示パネルの端部までの幅、いわゆる額縁の幅が小さくなる。そうすると、表示領域外に集まったイオンが表示領域周辺にはみ出てきて黒シミの原因を作りやすくなる。

【0007】

また、額縁の幅が小さくなると、額縁領域に形成されたイオントラップ電極に印加した電圧が表示領域に影響を及ぼし、画像の品質を低下させる現象が生ずる。

【0008】

本発明の課題は、以上の問題を解決するものである。つまり、イオンが1か所に集められ、その部分の液晶の抵抗率を低下させて黒シミが発生することを防止することである。

【課題を解決するための手段】

【0009】

本発明は上記課題を克服するものであり、代表的な手段は次のとおりである。

【0010】

（1）TFT基板と対向基板が周辺においてシール材によって接着し、前記TFT基板と前記対向基板の間に液晶が封止され、表示領域を有する液晶表示装置であって、

前記TFT基板には、第1の走査線と第2の走査線のペアが第1の方向に延在し、前記走査線のペアと前記走査線のペアの間には第1の画素電極を有する第1の画素と第2の画素電極を有する第2の画素が形成され、前記第1の走査線と前記第2の走査線の間には、接続領域が形成され、

前記接続領域には、第1のTFTと、前記第1のTFTと前記第1の画素電極を接続す

10

20

30

40

50

る第1のスルーホールと、第2のTFTと、前記第2のTFTと前記第2の画素電極を接続する第2のスルーホールが形成され、

前記第1の画素電極および前記第2の画素電極は有機パッシベーション膜の上に形成され、

前記第1のスルーホールおよび前記第2のスルーホールが形成されている部分には、前記有機パッシベーション膜が存在していないことを特徴とする液晶表示装置。

【0011】

(2) 前記第1の走査線と前記第2の走査線には、直流電圧に加えて位相が逆の交流電圧が印加されていることを特徴とする(1)に記載の液晶表示装置。

【0012】

(3) TFT基板と対向基板が周辺においてシール材によって接着し、前記TFT基板と前記対向基板の間に液晶が封止され、表示領域を有する液晶表示装置であって、

前記TFT基板には、第1の走査線と第2の走査線のペアが第1の方向に延在し、前記走査線のペアと前記走査線のペアの間には第1の画素電極を有する第1の画素と第2の画素電極を有する第2の画素が形成され、前記第1の走査線と前記第2の走査線の間には、前記第1の画素と前記第2の画素を制御する接続領域が形成され、

前記接続領域には、第1のTFTと、前記第1のTFTと前記第1の画素電極を接続する第1のスルーホールと、第2のTFTと、前記第2のTFTと前記第2の画素電極を接続する第2のスルーホールが形成され、

前記第1の画素電極および前記第2の画素電極は第1の膜厚を有する有機パッシベーション膜の上に形成され、

前記第1のスルーホールおよび前記第2のスルーホールは、第2の膜厚を有する有機パッシベーション膜に形成され、

前記第2の膜厚は前記第1の膜厚よりも小さいことを特徴とする液晶表示装置。

【0013】

(4) 前記第1の走査線と前記第2の走査線には、直流電圧に加えて、位相が逆の交流電圧が印加されていることを特徴とする(3)に記載の液晶表示装置。

【図面の簡単な説明】

【0014】

【図1】本発明が適用される液晶表示装置の例を示す平面図である。

【図2】本発明の表示領域における画素配置を示す平面図である。

【図3】画素構成を示す平面図である。

【図4】図3のA-A断面図である。

【図5】ゲート電圧の例である。

【図6】ゲート電圧の他の例である。

【図7】図3のB-B断面図である。

【図8】図3のB-B断面図である。

【図9】本発明におけるゲート電圧の例である。

【図10】実施例2の画素構成を示す平面図である。

【図11】図10のC-C断面図である。

【図12】図10のD-D断面図である。

【図13】図10のD-D断面図である。

【図14】実施例3を示す断面図である。

【図15】従来の液晶表示装置の問題点を示す平面模式図である。

【図16】従来の液晶表示装置の問題点を示す平面模式図である。

【図17】従来の液晶表示装置の問題点を示す平面模式図である。

【発明を実施するための形態】

【0015】

本発明の具体的な実施例を説明する前に、液晶中に溶け込んだイオンの挙動について説明する。液晶中のイオンは、プラスに帯電する場合が多い。液晶は、画素電極とコモン電

10

20

30

40

50

極の間に印加される電圧によって駆動されるが、画素電極の形状等の影響によって、液晶中のイオンは特定の方向に集積される。

#### 【0016】

図15はこの様子を示す平面模式図である。図15において、TFT基板100と対向基板200の間に液晶が挟持されている。図15は、イオンが、画面の左上方向に集められることを示している。イオンは画素電極の形状等の影響によって、画面の特定方向に集められる傾向がある。図15において、シール材180の内側には、遮光膜202が形成され、遮光膜202の下側にイオンが集積している。図16は、動作時間が経過して、液晶が画面の周辺にさらに集積された状態を示している。図16では、イオンはまだ、表示領域50の外、すなわち、遮光膜201の下に存在しているので、画像には影響しない。

10

#### 【0017】

図17は、さらに動作時間が経過して、表示領域50の左上周辺に集められたイオンが遮光膜202の下だけにとどまらず、表示領域50内にはみ出してきた状態を示している。図17では、表示領域50の左上にイオンがはみだし、この部分において黒シミが発生していることを示している。

#### 【0018】

このような表示領域周辺におけるイオンののはみだしの現象は、額縁の幅がせまいほど生じやすくなる。本発明の課題は、このような黒シミの発生を防止することである。つまり、黒シミは、イオンが1か所に集まってその部分の液晶の抵抗を小さくした結果生ずるものなので、本発明の課題はイオンが特定の場所に集積することを防止する構成を実現することである。本発明のさらに他の課題は、液晶表示パネルの透過率を向上させて、画面の輝度を上げることが出来る構成を実現することである。

20

#### 【実施例1】

#### 【0019】

図1は本発明を適用した例としての、携帯電話等に使用される液晶表示パネルの平面図である。図1において、TFT基板100と対向基板200が周辺においてシール材180によって接着し、TFT基板100と対向基板200の間に液晶が挟持されている。TFT基板100は対向基板200よりも大きく形成され、TFT基板100が1枚になっている部分は端子部150となっている。端子部150には、ドライバIC160が配置され、また、液晶表示パネルに外部から電源や信号を供給するための、フレキシブル配線基板170が接続されている。

30

#### 【0020】

図1において、表示領域50の外側は額縁領域であり、ブラックマトリクス202による遮光膜が形成されている。シール材180はブラックマトリクス202の下に形成されている。近年、表示領域の端部から液晶表示パネルの端部までの距離、いわゆる額縁の幅は小さくなってきており、例えば、図1に示す長辺側の額縁の幅wfは0.5mm以下となっているものもある。また、シール材180の端部から表示領域50の端部までの距離wfcは、0.1mm程度になる場合もある。このように、シール材の端部と遮光膜の端部との距離wfcが小さくなると、周辺に集積したイオンの影響が表示領域50に及びやすくなる。

40

#### 【0021】

一方、画面が高精細になると、相対的に液晶表示パネルの透過率が低下する。各画素には、TFTや配線接続のためのスルーホールが形成されているが、これらの部分では、液晶の配向が乱れ、光もれの原因となる。これを防止するために、対向基板側にブラックマトリクスを形成し、バックライトを遮光している。しかし、高精細になると、画素のサイズが小さくなり、相対的にブラックマトリクスによって遮光される面積が大きくなる。したがって、画素における光の透過率が減少する。つまり、画面輝度が低下する。

#### 【0022】

そこで、本発明では、表示領域を図2に示すような画素構造とすることによって、ブラックマトリクスによる遮光面積を小さくし、画面輝度の低下を防止している。図2におい

50

て、所定の間隔を有する走査線のペアが横方向に延在し、縦方向に配列している。また、映像信号線が縦方向に延在し、横方向に配列している。

#### 【0023】

図2の特徴は、走査線のペアの間に、縦方向に画素30が2個形成されていることである。すなわち、走査線10のペアの内、上側の走査線10は上側の画素30の画素電極を制御し、下側の走査線10は下側の画素30の画素電極を制御する。つまり、上側の画素と下側の画素の画素電極に供給される信号を制御するTFTやスルーホールは、一か所に集められているので、この部分のみをブラックマトリクスによって遮光すればよい。これによって輝度の低下を防止することが出来る。走査線10と走査線10の間の領域を接続領域40と呼ぶ。

10

#### 【0024】

図2はこの様子を示す平面図であり、走査線10のペアを覆ってブラックマトリクス202がストライプ状に横方向に延在して形成されている。従来構成では、ブラックマトリクス202は、各画素行毎にストライプ状に形成されていたが、図2では2行おきにストライプ状のブラックマトリクス202が形成されている。したがって、液晶表示パネルの透過率を向上させることが出来る。

#### 【0025】

図3は走査線ペアの付近の詳細平面図である。図3はIPS(In Plane Switching)の場合の画素構成である。図3において、第1の走査線10と第2の走査線10のペアが横方向に延在している。第1の走査線10の上側に第1の画素電極110を有する第1の画素が存在し、第2の走査線10の下側に第2の画素電極110を有する第2の画素が存在している。つまり、第1の走査線10と第2の走査線10の間に、第1の画素のためのTFT及びこのTFTと第1の画素電極を接続するスルーホール140、及び、第2の画素のためのTFT及びこのTFTと第2の画素電極を接続するスルーホール140が形成されている。

20

#### 【0026】

これらのTFTおよびスルーホール140が形成された第1の走査線10と第2の走査線10が形成された間の領域は対向基板に形成された横方向に延在するストライプ状のブラックマトリクスによって覆われている。横方向に延在するブラックマトリクスは2画素あたり1個形成されているのみなので、従来の画素配置に比べて、図3に示す構成は液晶表示パネルの透過率を向上させることが出来る。

30

#### 【0027】

図3において、第1の画素に存在している第1の画素電極110は第1の走査線10を超えて、第1のスルーホール140に延在し、第2の画素領域に存在している第2の画素電極110は第2の走査線10を超えて第2のスルーホール140に延在している。図3はIPS方式の液晶表示装置であり、平面状に形成されたコモン電極108を容量絶縁膜109が覆い、その上に楕円状の画素電極110が形成されている。コモン電極108は平坦化膜を兼ねる有機パッシベーション膜107の上に形成されている。

#### 【0028】

図3に示す本発明の他の特徴は、有機パッシベーション膜107は画素領域には存在しているが、接続領域において、第1のスルーホール140が形成されている部分には存在していないということである。図3において、上側の画素の有機パッシベーション膜107は第1の走査線10を超えた位置で除去され、また、下側の画素の有機パッシベーション膜は第2の走査線10を超えた位置で除去されている。

40

#### 【0029】

有機パッシベーション膜107は、平坦化膜としての役割と、浮遊容量を低減する役割を有しており、2乃至5 $\mu$ m程度と、厚く形成される。したがって、有機パッシベーション膜107にスルーホールを形成すると、そのスルーホールの径は大きくなる。スルーホールの部分は遮光する必要があるので、スルーホールの径が大きくなると透過率が低下する。本発明では、接続領域から有機パッシベーション膜を除去しているので、接続領域に

50

形成されるスルーホール120の径を小さくでき、その結果、接続領域の幅を小さくできる。したがって、その分、透過率を向上させることが出来る。

#### 【0030】

図3において、半導体層102がスルーホール120とスルーホール130の間に形成されている。半導体層102はスルーホール120において映像信号線20と接続し、映像信号線20の下を延在し、走査線10の下を通過する。この時第1TFTが形成される。その後半導体層102は屈曲して接続領域に形成されたスルーホール130を介してコンタクト電極106と接続する。半導体層102はコンタクト電極106と接続する前に走査線10の分岐11の下を通過し、この時、第2TFTが形成される。コンタクト電極106はスルーホール140を介して画素電極110と接続する。

10

#### 【0031】

図4は図3のA-A断面である。図4において、TFT基板100の上に下地膜101が形成されている。下地膜101はガラスで形成されているTFT基板100からの不純物が半導体層102を汚染することを防止するものである。下地膜101の上には図3に示すように半導体層102が形成されているが図4には存在していない。図4において、下地膜101の上にはゲート絶縁膜103が形成され、その上に走査線10が形成されている。走査線10を覆って層間絶縁膜105が形成されている。

#### 【0032】

図4において、層間絶縁膜105の上にコンタクト電極106および有機パッシベーション膜107が形成されている。コンタクト電極106はTFTと画素電極110とを中継する役割を有する。コンタクト電極106は映像信号線と同じ材料で同時に形成される。有機パッシベーション膜107は走査線10を覆っているが、コンタクト電極106はほとんど覆っていない。

20

#### 【0033】

有機パッシベーション膜107の上にコモン電極108が平面状に形成されている。コモン電極108は有機パッシベーション膜107の上面端部まで形成されている。コモン電極108を覆って容量絶縁膜109がシリコンナイトライドによって形成されている。容量絶縁膜109は有機パッシベーション膜107のみでなく、接続領域も覆っている。容量絶縁膜109の上に画素電極110が形成されている。画素電極110に電圧が加わると、画素電極110のスリット部1101および画素電極110の端部において図4の矢印で示すように、液晶層300を通過してコモン電極108に向かう電気力線が発生し、液晶分子301を回転させて画素における透過率を制御し、画像を形成する。

30

#### 【0034】

容量絶縁膜109には接続領域においてスルーホール140が形成され、この部分で画素電極110とコンタクト電極106が接続する。図4の特徴は、スルーホール140がある部分には有機パッシベーション膜107は存在していないので、スルーホール140の径を小さくすることが出来るということである。その分、画素領域の面積を大きくすることが出来るので、液晶表示パネルの透過率を向上させることが出来る。画素電極110を覆って液晶分子を初期配向させるために配向膜111が形成されている。

#### 【0035】

図4において、液晶層300を挟んで対向基板200が配置されている。対向基板200にはカラーフィルタ201とブラックマトリクス202が形成されている。画素領域にはカラーフィルタ201が対応し、接続領域にはブラックマトリクス202が対応している。カラーフィルタ201およびブラックマトリクス202を覆ってオーバーコート膜203が形成されている。オーバーコート膜203の役割はカラーフィルタ201の顔料が液晶層300に染み出すことを防止することである。オーバーコート膜203を覆って配向膜111が形成されている。

40

#### 【0036】

図4では、スルーホール140の径を小さくすることが出来るので、ブラックマトリクス202の幅を小さくすることが出来、その分画素領域の面積を大きくすることが出来る

50



ので、透過率を向上させることが出来る。また、2個の画素領域の接続領域を一つにまとめているので、接続領域を覆うストライプ状のブラックマトリクス202の数を半分にできるので、透過率をさらに向上させることが出来る。

#### 【0037】

本発明の他の特徴は、接続領域に有機パッシベーション膜107の凹部を形成したことによって、液晶層300に対して走査線に印加されるゲート電圧が液晶層300に浸透しやすくしていることである。図5は、図3、4で示すような、半導体層にP o l y - S iを用いたトップゲートタイプのT F Tを用いた場合の各電極に印加される電圧の例である。図5においてG N Dはグラウンド電位を示し、+ S I Gと- S I Gは映像信号のプラス側最大値とマイナス側最大値を示す。映像信号は周期的に極性を変えて画素電極に印加される。V c o mはコモン電極に印加される電圧であり、通常は一定である。V G Tはゲート電極に印加される電圧であり、通常は- 8 Vが印加され、T F TをO Nする時のみ、+ 9 Vが印加される。

10

#### 【0038】

図6は、半導体層としてa - S iを用いたボトムゲートタイプのT F Tを用いた液晶表示装置における各電極に印加される電圧の例を示すものである。図6においてG N Dはグラウンド電位を示し、+ S I Gと- S I Gは映像信号のプラス側最大値とマイナス側最大値を示す。映像信号は周期的に極性を変えて画素電極に印加される。V c o mはコモン電極に印加される電圧であり、通常は一定である。V G Tはゲート電極に印加される電圧であり、通常は- 1 3 Vが印加され、T F TをO Nする時のみ、+ 1 6 Vが印加される。

20

#### 【0039】

図5、6に示すように、各走査線に印加される電圧は、走査線が選択される時以外は、常に大きな- の電位が印加されている。言い換えれば、殆どの時間はマイナス電位である。図4に示すように、本発明では、有機パッシベーション膜に凹部を形成したことによって、走査線に印加される電圧（以後ゲート電圧という）が液晶層に浸透しやすくなるので、これによってプラスイオンを効率的トラップすることが出来る。このような領域は、各画素に形成されるので、イオンが特定の箇所に集中して、輝度むらを生じさせるという現象を防止することが出来る。

#### 【0040】

本発明のさらに他の特徴は、ゲート電圧にV G Tよりも小さい交流電圧を印加することによって、イオンのトラップ効果をさらに向上させることである。図7および図8はこの効果を説明するための図であり、図3のB - B断面図に相当する。図7の左側の走査線10が図3における上側の走査線10であり、図7の右側の走査線10が図3における下側の走査線10である。

30

#### 【0041】

走査線10には、選択されないときは、大きな負の電圧が印加されている。本発明は、隣り合う走査線にT F Tのゲートを開かない程度の交流電圧を印加する。これによって、イオンのトラップ効果をより向上させるものである。

#### 【0042】

図7は左側の走査線10に右側の走査線10よりも高い電圧が印加された状態を示している。この時、プラスイオンは有機パッシベーション膜107の凹部の右側、すなわち、電圧が低い側により多く集められる。図8は右側の走査線10に左側の走査線10よりも高い電圧が印加された状態を示している。この時、プラスイオンは有機パッシベーション膜107の凹部の左側、すなわち、電圧が低い側により多く集められる。いずれにせよ、プラスイオンは有機パッシベーション膜107の凹部内にトラップされたままである。

40

#### 【0043】

図9は、本発明において、走査線に印加されるゲート電圧の例である。図9は図5の場合のゲート電圧に対応している。走査線は画面の上から順次選択される。図3における上側の走査線に印加されるゲート電圧が図9の上側の波形であり、下側の走査線に印加されるゲート電圧が図9の下側の波形である。すなわち、上側のV G Tと下側のV G Tは走査

50

期間すなわち映像信号線書込み期間だけずれている。

【0044】

図9において、走査線が選択されときの電圧 $V_{GT}$ は9Vである。一方、走査線が選択されないときの電圧は-8Vであるが、本発明では、図9に示すように、波高値 $V_A$ なる交流電圧が印加される。交流電圧の波高値 $V_A$ はTFTのゲートを開かない程度の電圧である。図9の上側の波形において、走査線が選択されないときの電圧を $V_{GT1}$ で示し、下側の波形において、走査線が選択されないときの電圧を $V_{GT2}$ で示している。

【0045】

そうすると、上側の走査線と下側の走査線との間に $V_{GT1} - V_{GT2} = 2V_A$ なる電位差が発生し、図7あるいは図8に示すような電気力線が発生する。走査線に交流電圧を印加する目的の一つは、有機パッシベーション膜の凹部の1か所だけにイオンが集中することを防止することであるから、交流電圧の周期 $T$ は種々の値に選ぶことが出来る。例えば、周期 $T$ は、走査線の選択期間乃至フレーム周波数程度にすることも出来る。一方、交流電圧の波高値 $V_A$ は、プラス側において、TFTのゲートを開かない程度に抑える必要がある。具体的には、 $V_{com}$ の電圧を超えないようにする必要がある。

【0046】

このように、本発明によれば、イオンを効率的にトラップすることが出来るので、イオン集積による黒シミを防止することが出来る。また、画素電極とTFTを接続するスルーホールを小さくすることが出来、接続領域の幅を小さくすることが出来るので、液晶表示パネルの透過率を向上させることが出来る。さらに、走査線に沿って延在するブラックマトリクスを2行の画素あたり1本にすることが出来るので、液晶表示パネルの透過率を向上させることが出来る。

【実施例2】

【0047】

図10は本発明の実施例2を示す平面図である。図10が図3と異なる点は、有機パッシベーション膜107の端部が、走査線10よりも画素領域側に後退していることである。これに伴い、有機パッシベーション膜107の上に形成されるコモン電極108も画素領域側に後退している。この構成によって、走査線10が有機パッシベーション膜107によって覆われなくなるので、走査線10によるイオンのトラップ効果をより向上させることが出来る。

【0048】

図11は、図10のC-C断面図である。図11が図4と異なる点は、走査線10が有機パッシベーション膜107およびコモン電極108によって覆われていないことである。その分、有機パッシベーション膜107の形成されていない凹部の幅が大きくなる。それに対応してブラックマトリクスの幅も大きくなる。

【0049】

走査線10が有機パッシベーション膜107によって覆われていないことによって、ゲート電圧の影響が有機パッシベーション膜107の凹部に、より強く浸透してイオンのトラップ効果をより強くすることが出来る。実施例2においても、隣り合う走査線10の間に交流電圧を印加することによってイオンのトラップ効果をさらに向上させることは実施例1と同様である。

【0050】

図12および図13は図10のD-D断面図である。図12および図13が図7および図8と異なる点は、有機パッシベーション膜107およびコモン電極108が走査線を覆っていないことである。これによって、ゲート電圧の影響を有機パッシベーション膜107の凹部に、より浸透しやすくしている。走査線10に図9に示すような交流電圧を印加することは実施例1と同様である。

【0051】

図12は左側の走査線10に右側の走査線10よりも高い電圧を印加した場合である。イオンは右側の走査線10の付近により多く集められる。図12では、図7に比べて、凹

10

20

30

40

50

部におけるゲート電圧の影響がより強くなるので、イオンの集積効果をより向上させることが出来る。

#### 【0052】

図13は右側の走査線10に左側の走査線10よりも高い電圧を印加した場合である。イオンは左側の走査線10の付近により多く集められる。図13では、図8に比べて、凹部におけるゲート電圧の影響がより強くなるので、イオンの集積効果をより向上させることが出来る。

#### 【0053】

本実施例では、有機パッシベーション膜107に形成する凹部の幅を大きくすることによって、実施例1に比較してブラックマトリクス202の幅を大きくする分、液晶表示パネルの透過率を下げることになるが、イオンのトラップ効果を実施例1の場合よりもより強くすることが出来る。本実施例においても、画素電極とコンタクト電極106を接続するスルーホールを小さくすることが出来、接続領域の幅を小さくすることが出来るので、液晶表示パネルの透過率を向上させることが出来る。また、走査線に沿って延在するブラックマトリクスを2行の画素あたり1本にすることが出来るので、液晶表示パネルの透過率を向上させることが出来る。

#### 【実施例3】

#### 【0054】

図14は本発明の実施例3を示す断面図であり、実施例1の図3のB-B断面に相当する断面図である。実施例1及び2では、制御部に形成される凹部から有機パッシベーション膜を完全に除去するとして説明したが、図14では、接続領域に、画素領域よりも薄い有機パッシベーション膜を残すことによって凹部を形成する構成である。

#### 【0055】

図14の構成は、有機パッシベーション膜107をハーフ露光することによって形成することが出来る。図14において、表示領域における有機パッシベーション膜107の厚を $t_1$ 、接続領域における有機パッシベーション膜107が薄くなっている部分の膜厚を $t_2$ とした場合、 $t_2 < t_1$ であり、より好ましくは、 $t_2 \leq t_1 / 2$ である。膜厚 $t_2$ の有機パッシベーション膜107に形成されるスルーホールは、膜厚 $t_1$ の有機パッシベーション膜107に形成される場合のスルーホールよりも小さくすることが出来るので、スルーホールに起因する透過率の低下を抑えることができる。また、走査線に沿って延在するブラックマトリクスを2行の画素あたり1本にすることが出来るので、液晶表示パネルの透過率を向上させることが出来る点も実施例1と同様である。

#### 【0056】

さらに、実施例3においても、凹部を形成することによって、凹部内にイオンをトラップすることが出来る点も実施例1と同様である。また、実施例3においても、隣り合う走査線10の間に交流電圧を印加することによってイオンのトラップ効果をさらに向上させることは実施例1と同様である。

#### 【0057】

なお、図14は、実施例1における図3のB-B断面に対応する構成であるが、実施例3の構成は、実施例2についても同様に適用することが出来る。

#### 【0058】

以上の説明では、有機パッシベーション膜を除去した凹部は走査線の延在方向に連続して形成されるとして説明したが、有機パッシベーション膜は、画素の部分からは除去し、画素を横方向に区画している映像信号線の上には残す構成であってもよい。この場合は、有機パッシベーション膜の凹部が横方向に飛び飛びに形成される。

#### 【0059】

また、以上の説明では、画素領域において、有機パッシベーション膜の上にコモン電極が形成され、その上に容量絶縁膜を介して画素電極が形成されているとして説明したが、本発明は、平面状に形成された画素電極の上に容量絶縁膜を介してスリットを有するコモン電極が形成される場合にも適用できる。

【 0 0 6 0 】

さらに本発明は、IPS方式に液晶表示装置に限らず、他の液晶表示装置についても適用することが出来る。

【符号の説明】

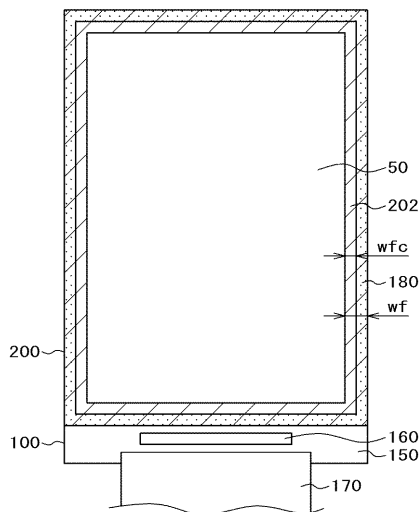
【 0 0 6 1 】

１０…走査線、　１１…走査線の分岐、　２０…映像信号線、　３０…画素領域、　４  
 ０…接続領域、　５０…表示領域、　１００…ＴＦＴ基板、　１０１…下地膜、　１０２  
 …半導体層、　１０３…ゲート絶縁膜、　１０５…層間絶縁膜、　１０６…コンタクト電  
 極、　１０７…有機パッシベーション膜、　１０８…コモン電極、　１０９…容量絶縁膜  
 、　１１０…画素電極、　１１１…配向膜、　１２０…スルーホール、　１３０…スルー  
 ホール、　１４０…スルーホール、　１５０…端子部、　１６０…ドライバＩＣ、　１７  
 ０…フレキシブル配線基板、　１８０…シール材、　２００…対向基板、　２０１…カラ  
 ーフィルタ、　２０２…ブラックマトリクス、　２０３…オーバーコート膜、　３００…  
 液晶、　３０１…液晶分子、　１０７１…有機パッシベーション膜薄膜部、　１１０１…  
 スリット

10

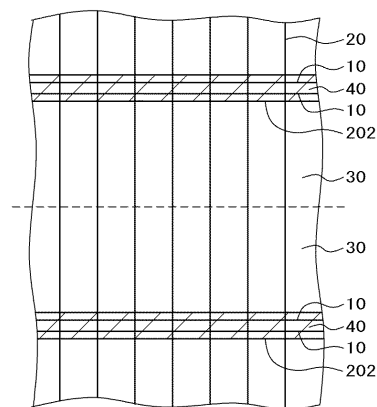
## 【図 1】

图 1



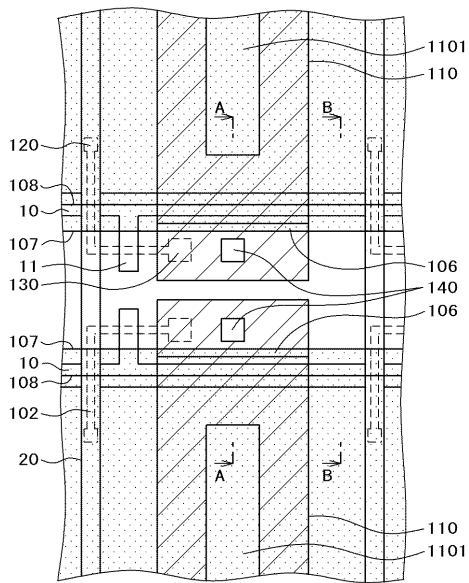
## 【図 2】

图 2



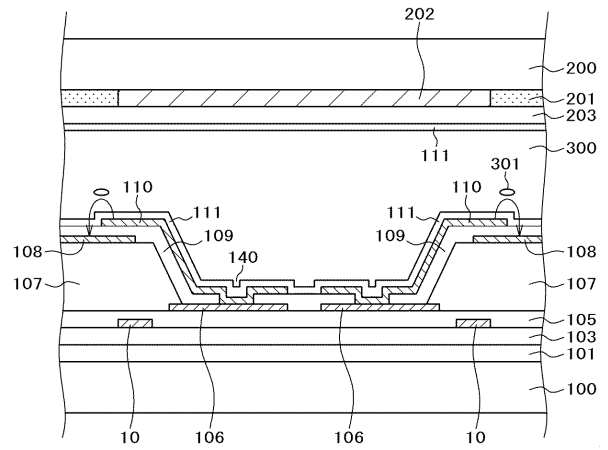
【図 3】

図 3



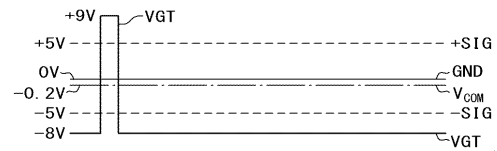
【図 4】

図 4



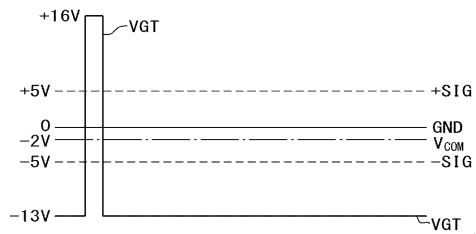
【図 5】

図 5



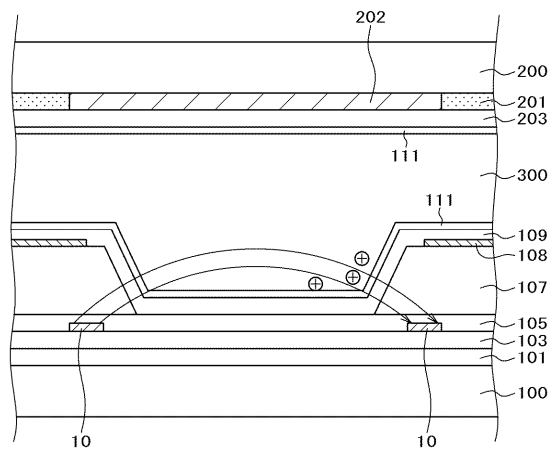
【図 6】

図 6



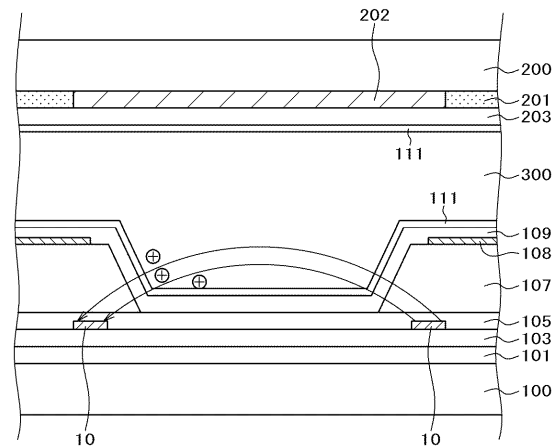
【図 7】

図 7



【図 8】

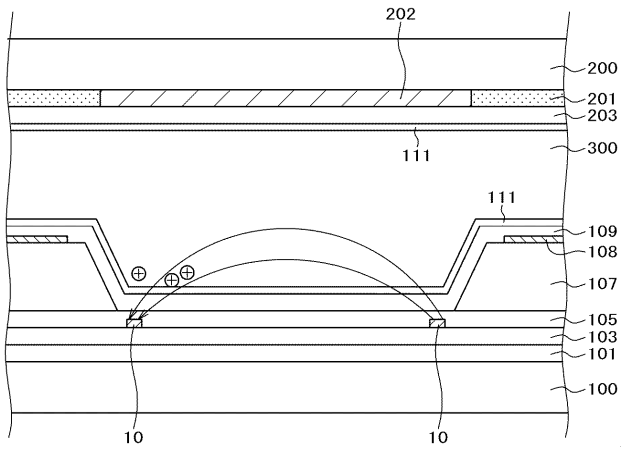
図 8





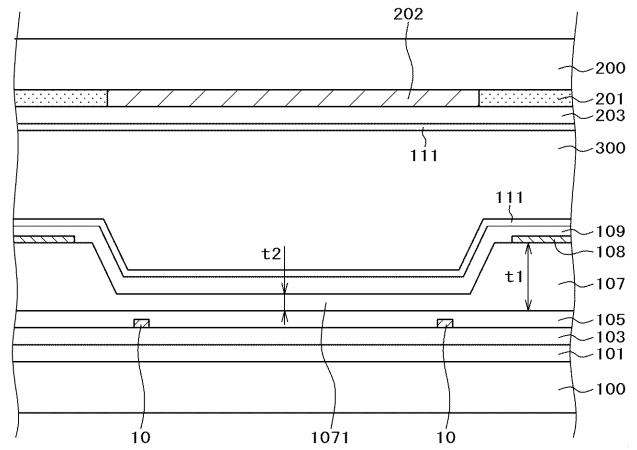
【図 1 3】

図 1 3



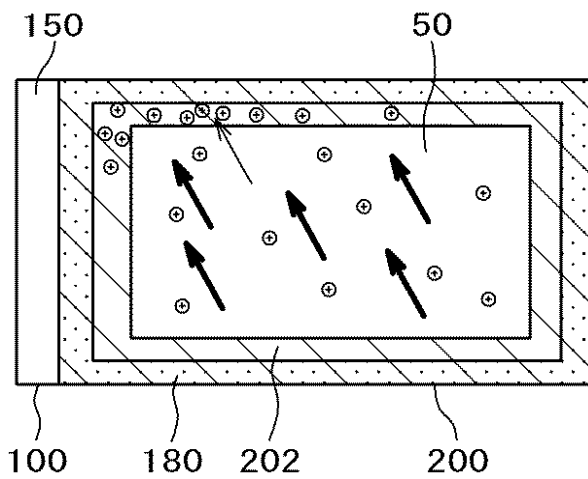
【図 1 4】

図 1 4



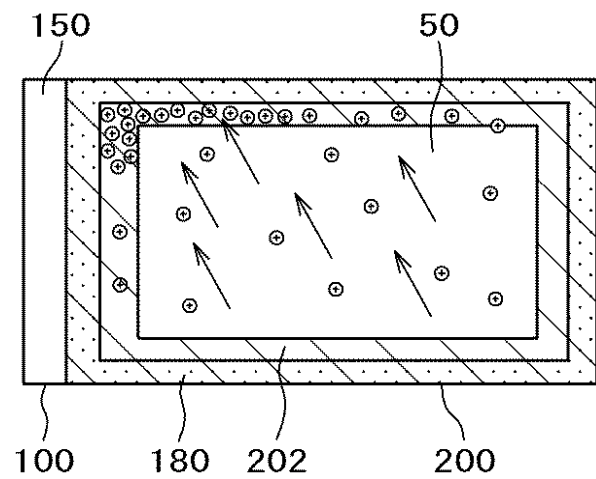
【図 1 5】

図 1 5



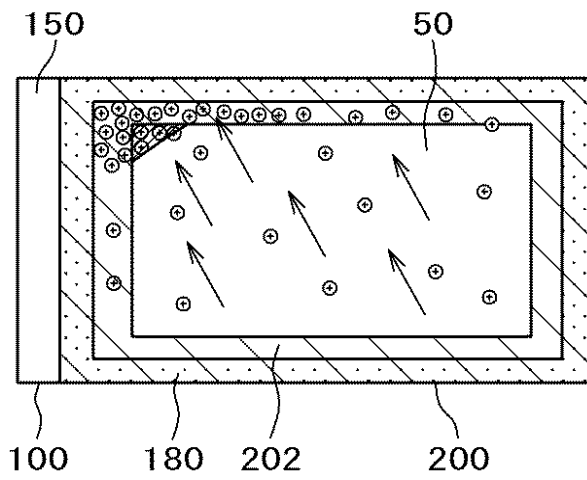
【図 1 6】

図 1 6



【図 17】

図 17





---

フロントページの続き

Fターム(参考) 5C006 AC22 BB16 FA22  
5C080 AA10 BB05 DD05 FF11 JJ04 JJ06

|                |                                                                                                                                                                                                                                                                         |         |            |
|----------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶表示装置                                                                                                                                                                                                                                                                  |         |            |
| 公开(公告)号        | <a href="#">JP2018084749A</a>                                                                                                                                                                                                                                           | 公开(公告)日 | 2018-05-31 |
| 申请号            | JP2016228971                                                                                                                                                                                                                                                            | 申请日     | 2016-11-25 |
| [标]申请(专利权)人(译) | 株式会社日本显示器                                                                                                                                                                                                                                                               |         |            |
| 申请(专利权)人(译)    | 有限公司日本显示器                                                                                                                                                                                                                                                               |         |            |
| [标]发明人         | 遊津元希<br>新木盛右                                                                                                                                                                                                                                                            |         |            |
| 发明人            | 遊津 元希<br>新木 盛右                                                                                                                                                                                                                                                          |         |            |
| IPC分类号         | G02F1/1368 G02F1/1343 G09G3/36 G09G3/20                                                                                                                                                                                                                                 |         |            |
| CPC分类号         | G02F1/133345 G02F1/136286 G02F2001/133357 G02F2001/134372 G09G3/3677 G09G3/3696 H01L27/1214 H01L27/1248 G02F1/134309 G02F1/1362 G02F1/136213 G02F1/136227 G02F2001/133776 G02F2001/13685 H01L29/786                                                                     |         |            |
| FI分类号          | G02F1/1368 G02F1/1343 G09G3/36 G09G3/20.622.C G09G3/20.680.H                                                                                                                                                                                                            |         |            |
| F-TERM分类号      | 2H092/GA14 2H092/GA17 2H092/GA29 2H092/JA25 2H092/JA29 2H092/JA37 2H192/AA24 2H192/BB13 2H192/BC35 2H192/BC42 2H192/CB02 2H192/CB46 2H192/CC24 2H192/EA64 2H192/EA67 5C006/AC22 5C006/BB16 5C006/FA22 5C080/AA10 5C080/BB05 5C080/DD05 5C080/FF11 5C080/JJ04 5C080/JJ06 |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                               |         |            |

#### 摘要(译)

要解决的问题：为了防止因特定位置的液晶中的离子累积而导致的液晶体积电阻率降低引起的黑斑。溶解：在液晶显示器中，成对的第一扫描线10和第二扫描线10在TFT基板上沿第一方向延伸；第一像素电极和第二像素电极形成在该对扫描线和与其相邻的一对扫描线之间；控制第一像素和第二像素的连接区域形成在形成一对的第一扫描线和第一扫描线之间；连接区域中形成有连接第一TFT和第一像素电极的第一通孔，以及连接第二TFT和第二像素电极的第二通孔；第一像素电极110和第二像素电极110形成在有机钝化膜107上；在形成第一通孔140和第二通孔140的部分中不存在有机钝化膜107。图示：图3

