

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-247542

(P2012-247542A)

(43) 公開日 平成24年12月13日(2012.12.13)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1333 (2006.01)	G02F 1/1333	2H092
G02F 1/1368 (2006.01)	G02F 1/1368	2H189

審査請求 未請求 請求項の数 6 O L (全 14 頁)

(21) 出願番号	特願2011-117909 (P2011-117909)	(71) 出願人	302020207
(22) 出願日	平成23年5月26日 (2011. 5. 26)		株式会社ジャパンディスプレイセントラル
			埼玉県深谷市幡羅町一丁目9番地2
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100159651
			弁理士 高倉 成男
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100075672
			弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 液晶表示装置

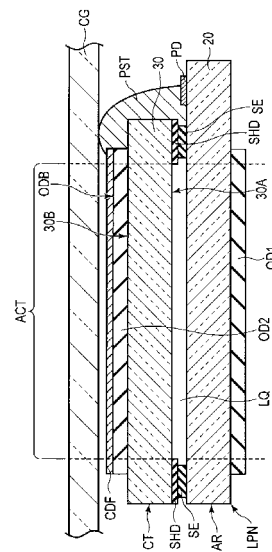
(57) 【要約】

【課題】 タッチセンシング機能と外部電界に対するシールド機能とを兼ね備えた液晶表示装置を提供する。

【解決手段】 画像を表示するアクティブエリアにおいて、複数の画素に亘って形成された共通電極と、前記共通電極を覆う絶縁膜と、前記絶縁膜の上において各画素に形成され前記共通電極と向かい合うとともにスリットが形成された画素電極と、静電容量タッチセンシング用配線と、を備えた第1基板と、絶縁基板を備えた第2基板と、前記絶縁基板上において前記アクティブエリアに配置された偏光板を含む光学素子と、前記光学素子上において前記アクティブエリアに配置された導電層と、前記第2基板の端部よりも外方に延在した前記第1基板の延在部に形成された接地電位のパッドと、前記光学素子から露出した前記導電層と前記パッドとを電氣的に接続する接続部材と、を備えた液晶表示装置。

【選択図】 図5

図5



【特許請求の範囲】

【請求項 1】

画像を表示するアクティブエリアにおいて、複数の画素に亘って形成された共通電極と、前記共通電極を覆う絶縁膜と、前記絶縁膜の上において各画素に形成され前記共通電極と向かい合うとともにスリットが形成された画素電極と、静電容量タッチセンシング用配線と、を備えた第 1 基板と、

絶縁基板を備えた第 2 基板と、

前記第 1 基板と前記第 2 基板との間に保持された液晶層と、

前記絶縁基板上において前記アクティブエリアに配置された偏光板を含む光学素子と、

前記光学素子上において前記アクティブエリアに配置された導電層と、

前記第 2 基板の端部よりも外方に延在した前記第 1 基板の延在部に形成された接地電位のパッドと、

前記光学素子から露出した前記導電層と前記パッドとを電氣的に接続する接続部材と、を備えたことを特徴とする液晶表示装置。

10

【請求項 2】

前記導電層の端部は、前記光学素子の端部の直上もしくは前記光学素子の端部よりも前記アクティブエリア側に位置し、且つ、前記第 2 基板の端部よりも前記アクティブエリア側に位置することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

画像を表示するアクティブエリアにおいて、複数の画素に亘って形成された共通電極と、前記共通電極を覆う絶縁膜と、前記絶縁膜の上において各画素に形成され前記共通電極と向かい合うとともにスリットが形成された画素電極と、静電容量タッチセンシング用配線と、を備えた第 1 基板と、

20

絶縁基板と、前記絶縁基板の前記第 1 基板と対向する内面とは反対側の外面において前記アクティブエリアに配置された導電層と、を備えた第 2 基板と、

前記第 1 基板と前記第 2 基板との間に保持された液晶層と、

前記導電層上において前記アクティブエリアに配置されるとともに前記導電層の一部を露出し、偏光板を含む光学素子と、

前記第 2 基板の端部よりも外方に延在した前記第 1 基板の延在部に形成された接地電位のパッドと、

30

前記光学素子から露出した前記導電層と前記パッドとを電氣的に接続する接続部材と、を備えたことを特徴とする液晶表示装置。

【請求項 4】

前記導電層の端部は、前記第 2 基板の端部の直上もしくは前記第 2 基板の端部よりも前記アクティブエリア側に位置し、且つ、前記光学素子の端部よりも前記第 2 基板の端部側に位置することを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 5】

前記導電層は、透明な導電材料によって形成されたことを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の液晶表示装置。

【請求項 6】

前記導電層の表面抵抗値は、 $700\text{ M}\Omega/\square$ 以下であることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の液晶表示装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、軽量、薄型、低消費電力などの特徴を生かして、パーソナルコンピュータなどの OA 機器やテレビなどの表示装置として各種分野で利用されている。近年では

50

、液晶表示装置は、携帯電話などの携帯端末機器や、カーナビゲーション装置、ゲーム機などの表示装置としても利用されている。

【0003】

近年では、画像を表示する液晶表示パネルにタッチセンシング機能を兼ね備えた構成が開示されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2010-231773号公報

【特許文献2】特開2011-054199号公報

10

【発明の概要】

【発明が解決しようとする課題】

【0005】

本実施形態の目的は、タッチセンシング機能と外部電界に対するシールド機能とを兼ね備えた液晶表示装置を提供することにある。

【課題を解決するための手段】

【0006】

本実施形態によれば、

画像を表示するアクティブエリアにおいて、複数の画素に亘って形成された共通電極と、前記共通電極を覆う絶縁膜と、前記絶縁膜の上において各画素に形成され前記共通電極と向かい合うとともにスリットが形成された画素電極と、静電容量タッチセンシング用配線と、を備えた第1基板と、絶縁基板を備えた第2基板と、前記第1基板と前記第2基板との間に保持された液晶層と、前記絶縁基板上において前記アクティブエリアに配置された偏光板を含む光学素子と、前記光学素子上において前記アクティブエリアに配置された導電層と、前記第2基板の端部よりも外方に延在した前記第1基板の延在部に形成された接地電位のパッドと、前記光学素子から露出した前記導電層と前記パッドとを電氣的に接続する接続部材と、を備えたことを特徴とする液晶表示装置が提供される。

20

【0007】

本実施形態によれば、

画像を表示するアクティブエリアにおいて、複数の画素に亘って形成された共通電極と、前記共通電極を覆う絶縁膜と、前記絶縁膜の上において各画素に形成され前記共通電極と向かい合うとともにスリットが形成された画素電極と、静電容量タッチセンシング用配線と、を備えた第1基板と、絶縁基板と、前記絶縁基板の前記第1基板と対向する内面とは反対側の外面において前記アクティブエリアに配置された導電層と、を備えた第2基板と、前記第1基板と前記第2基板との間に保持された液晶層と、前記導電層上において前記アクティブエリアに配置されるとともに前記導電層の一部を露出し、偏光板を含む光学素子と、前記第2基板の端部よりも外方に延在した前記第1基板の延在部に形成された接地電位のパッドと、前記光学素子から露出した前記導電層と前記パッドとを電氣的に接続する接続部材と、を備えたことを特徴とする液晶表示装置が提供される。

30

【図面の簡単な説明】

40

【0008】

【図1】図1は、本実施形態の液晶表示装置を構成する液晶表示パネルの構成及び等価回路を概略的に示す図である。

【図2】図2は、図1に示したアレイ基板における画素の構造を対向基板の側から見た概略平面図である。

【図3】図3は、図2に示した画素をA-B線で切断した液晶表示パネルの断面構造を概略的に示す図である。

【図4】図4は、図1に示した液晶表示パネルの構成を概略的に示す平面図である。

【図5】図5は、図4に示した液晶表示パネルのパッドを含む断面を概略的に示す断面図である。

50

【図 6】図 6 は、本実施形態の液晶表示装置における他の液晶表示パネルの構成を概略的に示す平面図である。

【図 7】図 7 は、図 6 に示した液晶表示パネルのパッドを含む断面を概略的に示す断面図である。

【発明を実施するための形態】

【0009】

以下、本実施形態について、図面を参照しながら詳細に説明する。なお、各図において、同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する説明は省略する。

【0010】

10

図 1 は、本実施形態の液晶表示装置を構成する液晶表示パネル L P N の構成及び等価回路を概略的に示す図である。

【0011】

すなわち、液晶表示装置は、アクティブマトリクスタイプの液晶表示パネル L P N を備えている。液晶表示パネル L P N は、アレイ基板（第 1 基板）A R と、アレイ基板 A R に対向配置された対向基板（第 2 基板）C T と、これらのアレイ基板 A R と対向基板 C T との間に保持された液晶層 L Q と、を備えて構成されている。このような液晶表示パネル L P N は、画像を表示するアクティブエリア A C T を備えている。このアクティブエリア A C T は、 $m \times n$ 個のマトリクス状に配置された複数の画素 P X によって構成されている（但し、 m 及び n は正の整数）。

20

【0012】

アレイ基板 A R は、アクティブエリア A C T において、第 1 方向 X に沿ってそれぞれ延出した n 本のゲート配線 G（ $G_1 \sim G_n$ ）及び n 本の容量線 C（ $C_1 \sim C_n$ ）、第 1 方向 X に交差する第 2 方向 Y に沿ってそれぞれ延出した m 本のソース配線 S（ $S_1 \sim S_m$ ）、各画素 P X においてゲート配線 G 及びソース配線 S と電気的に接続された $m \times n$ 個のスイッチング素子 S W、各画素 P X においてスイッチング素子 S W に各々電気的に接続された $m \times n$ 個の画素電極 P E、容量線 C の一部であり画素電極 P E と向かい合う共通電極 C E などを備えている。保持容量 C s は、容量線 C と画素電極 P E との間に形成される。

【0013】

各ゲート配線 G は、アクティブエリア A C T の外側に引き出され、第 1 駆動回路 G D に接続されている。各ソース配線 S は、アクティブエリア A C T の外側に引き出され、第 2 駆動回路 S D に接続されている。各容量線 C は、アクティブエリア A C T の外側に引き出され、第 3 駆動回路 C D に接続されている。これらの第 1 駆動回路 G D、第 2 駆動回路 S D、及び、第 3 駆動回路 C D は、アレイ基板 A R に形成され、駆動 I C チップ 2 と接続されている。図示した例では、駆動 I C チップ 2 は、液晶表示パネル L P N のアクティブエリア A C T の外側において、アレイ基板 A R に実装されている。

30

【0014】

本実施形態において、駆動 I C チップ 2 は、アクティブエリア A C T に画像を表示する画像表示モードにおいて各画素 P X の画素電極 P E に画像信号を書き込むのに必要な制御を行う画像信号書込回路 2 A と、検出面において物体の接触を検出するタッチセンシングモードにおいて静電容量タッチセンシング用配線の静電容量（ここに示した例では、容量線 C とソース配線 S との間の静電容量）の変化を検出する検出回路 2 B と、を備えている。

40

【0015】

また、図示した例の液晶表示パネル L P N は、アレイ基板 A R に画素電極 P E 及び共通電極 C E を備え、これらの間に形成される横電界（特に、フリンジ電界のうちの基板の主にほぼ平行な電界）を主に利用して液晶層 L Q を構成する液晶分子をスイッチングする F r i n g e F i e l d S w i t c h i n g（F F S）モードを適用している。

【0016】

図 2 は、図 1 に示したアレイ基板 A R における画素 P X の構造を対向基板 C T の側から

50

見た概略平面図である。

【 0 0 1 7 】

ゲート配線 G は、第 1 方向 X に沿って延出している。ソース配線 S は、第 2 方向 Y に沿って延出している。スイッチング素子 S W は、ゲート配線 G とソース配線 S との交差点近傍に配置され、例えば、薄膜トランジスタ (T F T) によって構成されている。このスイッチング素子 S W は、半導体層 S C を備えている。この半導体層 S C は、例えば、ポリシリコンやアモルファスシリコンなどによって形成可能であり、ここではポリシリコンによって形成されている。

【 0 0 1 8 】

スイッチング素子 S W のゲート電極 W G は、半導体層 S C の直上に位置し、ゲート配線 G に電氣的に接続されている (図示した例では、ゲート電極 W G は、ゲート配線 G と一体的に形成されている) 。スイッチング素子 S W のソース電極 W S は、ソース配線 S に電氣的に接続されている (図示した例では、ソース電極 W S は、ソース配線 S と一体的に形成されている) 。スイッチング素子 S W のドレイン電極 W D は、画素電極 P E に電氣的に接続されている。

10

【 0 0 1 9 】

容量線 C は、第 1 方向 X に沿って延在している。すなわち、容量線 C は、各画素 P X に配置されるとともにソース配線 S の上方に延在し、第 1 方向 X に隣接する複数の画素 P X 亘って共通に形成されている。この容量線 C は、各画素 P X に対応して形成された共通電極 C E を含んでいる。

20

【 0 0 2 0 】

各画素 P X の画素電極 P E は、共通電極 C E の上方に配置されている。各画素電極 P E は、各画素 P X において画素形状に対応した島状、例えば、略四角形に形成されている。このような各画素電極 P E には、共通電極 C E と向かい合う複数のスリット P S L が形成されている。

【 0 0 2 1 】

図 3 は、図 2 に示した画素 P X を A - B 線で切断した液晶表示パネル L P N の断面構造を概略的に示す図である。

【 0 0 2 2 】

すなわち、アレイ基板 A R は、ガラス基板などの光透過性を有する第 1 絶縁基板 2 0 を用いて形成されている。このアレイ基板 A R は、第 1 絶縁基板 2 0 の内面 (すなわち対向基板 C T に対向する面) にスイッチング素子 S W を備えている。ここに示したスイッチング素子 S W は、トップゲート型の薄膜トランジスタである。半導体層 S C は、第 1 絶縁基板 2 0 の上に形成されている。このような半導体層 S C は、ゲート絶縁膜 2 1 によって覆われている。また、ゲート絶縁膜 2 1 は、第 1 絶縁基板 2 0 の上にも配置されている。

30

【 0 0 2 3 】

スイッチング素子 S W のゲート電極 W G は、ゲート絶縁膜 2 1 の上に形成され、半導体層 S C の直上に位置している。このようなゲート電極 W G は、第 1 層間絶縁膜 2 2 によって覆われている。また、第 1 層間絶縁膜 2 2 は、ゲート絶縁膜 2 1 の上にも配置されている。

40

【 0 0 2 4 】

スイッチング素子 S W のソース電極 W S 及びドレイン電極 W D は、第 1 層間絶縁膜 2 2 の上に形成されている。これらのソース電極 W S 及びドレイン電極 W D は、ゲート絶縁膜 2 1 及び第 1 層間絶縁膜 2 2 を貫通するコンタクトホールを介して半導体層 S C にコンタクトしている。ソース電極 W S 及びドレイン電極 W D は、第 2 層間絶縁膜 2 3 によって覆われている。また、この第 2 層間絶縁膜 2 3 は、第 1 層間絶縁膜 2 2 の上にも配置されている。

【 0 0 2 5 】

容量線 C あるいは共通電極 C E は、第 2 層間絶縁膜 2 3 の上に形成されている。容量線 C あるいは共通電極 C E は、第 3 層間絶縁膜 2 4 によって覆われている。また、この第 3

50

層間絶縁膜 24 は、第 2 層間絶縁膜 23 の上にも配置されている。

【0026】

画素電極 PE は、第 3 層間絶縁膜 24 の上に形成されている。この画素電極 PE は、第 2 層間絶縁膜 23 及び第 3 層間絶縁膜 24 を貫通するコンタクトホールを介してドレイン電極 WD に接続されている。容量線 C あるいは共通電極 CE と、画素電極 PE とは、ともに透明な導電材料、例えば、インジウム・ティン・オキサイド (ITO) やインジウム・ジソク・オキサイド (IZO) などによって形成されている。第 3 層間絶縁膜 24 を介して向かい合う画素電極 PE と共通電極 CE とは保持容量 CS を形成する。また、この画素電極 PE には、スリット PSL が形成されている。スリット PSL は、共通電極 CE の直上に位置している。画素電極 PE は、第 1 配向膜 25 によって覆われている。この第 1 配向膜 25 は、アレイ基板 AR の液晶層 LQ に接する面に配置されている。

10

【0027】

なお、ソース配線 S は、第 1 層間絶縁膜 22 の上に形成され、第 2 層間絶縁膜 23 によって覆われている。ソース配線 S の直上には、容量線 C が位置している。

【0028】

一方、対向基板 CT は、ガラス基板などの光透過性を有する第 2 絶縁基板 30 を用いて形成されている。この対向基板 CT は、第 2 絶縁基板 30 の内面 (すなわちアレイ基板 AR に対向する面) に、各画素 PX を区画するブラックマトリクス 31、カラーフィルタ 32、オーバーコート層 33などを備えている。

20

【0029】

ブラックマトリクス 31 は、第 2 絶縁基板 30 上において、アレイ基板 AR に設けられたゲート配線 G やソース配線 S、さらにはスイッチング素子 SW などの配線部に対向するように形成されている。カラーフィルタ 32 は、第 2 絶縁基板 30 の上に形成され、互いに異なる複数の色、例えば赤色、青色、緑色といった 3 原色にそれぞれ着色された樹脂材料によって形成されている。赤色に着色された樹脂材料は赤色画素に対応して配置され、同様に、青色に着色された樹脂材料は青色画素に対応して配置され、緑色に着色された樹脂材料は緑色画素に対応して配置されている。

【0030】

オーバーコート層 33 は、ブラックマトリクス 31 及びカラーフィルタ 32 の上に形成されている。このオーバーコート層 33 は、ブラックマトリクス 31 及びカラーフィルタ 32 の表面の凹凸を平坦化する。オーバーコート層 33 は、第 2 配向膜 34 によって覆われている。この第 2 配向膜 34 は、対向基板 CT の液晶層 LQ に接する面に配置されている。

30

【0031】

上述したようなアレイ基板 AR と対向基板 CT とは、第 1 配向膜 25 及び第 2 配向膜 34 が向かい合うように配置されている。このとき、アレイ基板 AR と対向基板 CT との間には、図示しないスペーサ (例えば、樹脂材料によって一方の基板に一体的に形成された柱状スペーサ) が配置され、これにより、所定のギャップが形成される。アレイ基板 AR と対向基板 CT とは、所定のギャップが形成された状態でシール材によって貼り合わせられている。液晶層 LQ は、これらのアレイ基板 AR の配向膜 25 と対向基板 CT の配向膜 34 との間に形成されたギャップに封入された液晶組成物によって構成されている。

40

【0032】

このような構成の液晶表示パネル LPN に対して、その背面側にはバックライト BL が配置されている。液晶表示パネル LPN の一方の外面、すなわちアレイ基板 AR を構成する第 1 絶縁基板 20 の外面には、第 1 偏光板 PL1 を含む第 1 光学素子 OD1 が配置されている。また、液晶表示パネル LPN の他方の外面、すなわち対向基板 CT を構成する第 2 絶縁基板 30 の外面には、第 2 偏光板 PL2 を含む第 2 光学素子 OD2 が配置されている。図示した例においては、第 1 光学素子 OD1 の上方に配置されたカバーガラス CG の表面が検出面となる。なお、第 2 絶縁基板 30 と第 2 光学素子 OD2 との間、あるいは、第 2 光学素子 OD2 とカバーガラス CG との間には、後述する導電層が介在しているが、

50

ここではその図示を省略している。

【 0 0 3 3 】

次に、上述した構成の液晶表示パネル L P N を備えた液晶表示装置における画像表示モード及びタッチセンシングモードの一例について簡単に説明する。

【 0 0 3 4 】

画素表示モードでは、画像信号書込回路 2 A は、第 1 駆動回路 G D を制御して各ゲート配線 G に対して各画素 P X のスイッチング素子 S W をオン状態とする制御信号を出力する。また、画像信号書込回路 2 A は、第 2 駆動回路 S D を制御して各ソース配線 S に対して画像信号を出力する。ソース配線 S に出力された画像信号は、オン状態のスイッチング素子 S W を介して画素電極 P E に書き込まれる。一方で、画像信号書込回路 2 A は、第 3 駆動回路 C D を制御して各容量線 C に対してコモン電圧を印加する。

10

【 0 0 3 5 】

これにより、画素電極 P E と容量線 C の共通電極 C E との間の液晶層 L Q に対し、画像信号相当の電圧が印加される。液晶層 L Q では、印加された電圧に応じて液晶分子が配向し、液晶層 L Q を透過する光に対する変調率が変化する。すなわち、画素電極 P E と共通電極 C E との間に電界が形成されていない状態では、液晶分子は、第 1 配向膜 2 5 及び第 2 配向膜 3 4 の配向規制力により、基板主面と略平行な面内の所定の方位に初期配向している。画素電極 P E と共通電極 C E との間にフリンジ電界が形成された状態では、液晶分子は、基板主面と略平行な面内で初期配向とは異なる方位に配向する。液晶層 L Q を透過する光に対する変調率は、このような液晶分子の配向方位によって変化する。このため、バックライト B L から出射され液晶表示パネル L P N に入射したバックライト光は、画素電極 P E - 共通電極 C E 間の電圧に依存して選択的に偏光板 P L 2 を透過する。これにより、表示面に画像信号に対応した画像が表示される。

20

【 0 0 3 6 】

本実施形態では、タッチセンシングモードの一例として、容量線 C とソース配線 S とを静電容量タッチセンシング用配線として利用している。すなわち、タッチセンシングモードでは、検出回路 2 B は、第 3 駆動回路 C D を制御して容量線 C に対して検出信号を書き込む。ここでは、検出信号は、例えば交流信号である。一方で、検出回路 2 B は、第 2 駆動回路 S D を制御して各ソース配線 S をプリチャージする。容量線 C には交流の検出信号が書き込まれるため、ソース配線 S の電位が変動する。検出回路 2 B は、このときのソース配線 S の電位変動を読み取る。検出面に物体が接近または接触した場合には、容量線 C とソース配線 S との間の静電容量が変化する。このような静電容量の変化に伴って、ソース配線 S の電位変動も変化する。このため、検出回路 2 B では、ソース配線 S の電位変動の変化もしくは電流値の変化をモニタすることにより、容量線 C とソース配線 S との間の静電容量の変化、つまり、検出面への物体の接近または接触が検出される。

30

【 0 0 3 7 】

なお、ここでは、容量線 C に検出信号を書き込み、ソース配線 S から静電容量の変化に伴った電位変動を読み取ったが、ソース配線 S に検出信号を書き込み、容量線 C から静電容量の変化に伴った電位変動を読み取っても良い。また、タッチセンシングモードにおいて、複数本の容量線 C に同時に検出信号を書き込んで、複数本の容量線 C からなる静電容量タッチセンシング用配線のブロックを形成しても良いし、複数本のソース配線 S から同時に電位変動もしくは電流値変動を読み取り、複数本のソース配線 S からなる静電容量タッチセンシング用配線のブロックを形成してもよい。また、ここでは、静電容量タッチセンシング用配線として、容量線 C 及びソース配線 S を利用したが、この組み合わせに限られるものではなく、液晶表示パネル L P N を構成する他の配線を利用しても良いし、静電容量タッチセンシング用配線として他の配線を設けても良い。

40

【 0 0 3 8 】

図 4 は、図 1 に示した液晶表示パネル L P N の構成を概略的に示す平面図である。

【 0 0 3 9 】

液晶表示パネル L P N を構成するアレイ基板 A R は、対向基板 C T の端部 C T E よりも

50

外方に延在した延在部 A R E を有している。この延在部 A R E には、駆動 I C チップ 2 やフレキシブル・プリントド・サーキット (F P C) 基板 3 などが実装されている。また、この延在部 A R E には、接地電位のパッド P D が形成されている。このパッド P D は、詳述しないが、駆動 I C チップ 2 や F P C 基板 3 などを介して接地されている。

【 0 0 4 0 】

第 2 光学素子 O D 2 は、対向基板 C T の外面においてアクティブエリア A C T の全体に亘って配置されている。このような第 2 光学素子 O D 2 の X - Y 平面内でのサイズは、対向基板 C T の X - Y 平面内でのサイズよりも小さい場合が多い。この場合、第 2 光学素子 O D 2 の端部 O D E は、対向基板 C T の端部 C T E の直上には重ならず、対向基板 C T の端部 C T E よりもアクティブエリア A C T 側に位置している。図示した例では、X - Y 平面において四角形状の第 2 光学素子 O D 2 の端部 O D E は、その四方で対向基板 C T の端部 C T E よりもアクティブエリア A C T 側に位置している。つまり、対向基板 C T の四方の端部近傍は、第 2 光学素子 O D 2 から露出している。

10

【 0 0 4 1 】

導電層 C D F は、第 2 光学素子 O D 2 の上においてアクティブエリア A C T の全体に亘って配置されている。図示した例では、導電層 C D F は、第 2 光学素子 O D 2 の表面の略全面に亘って形成されている。つまり、第 2 光学素子 O D 2 の X - Y 平面内でのサイズが導電層 C D F の X - Y 平面内でのサイズと同等である。図示した例の場合、導電層 C D F の端部 C D F E は、第 2 光学素子 O D 2 の端部 O D E の直上に位置し、且つ、対向基板 C T の端部 C T E よりもアクティブエリア A C T 側に位置している。

20

【 0 0 4 2 】

なお、導電層 C D F の X - Y 平面内でのサイズが第 2 光学素子 O D 2 の X - Y 平面内でのサイズよりも小さい場合もあり得る。この場合には、導電層 C D F の端部 C D F E は、第 2 光学素子 O D 2 の端部 O D E よりもアクティブエリア A C T 側に位置し、且つ、対向基板 C T の端部 C T E よりもアクティブエリア A C T 側に位置する。

【 0 0 4 3 】

このような導電層 C D F は、接続部材 P S T によりパッド P D と電氣的に接続されている。

【 0 0 4 4 】

図 5 は、図 4 に示した液晶表示パネル L P N のパッド P D を含む断面を概略的に示す断面図である。

30

【 0 0 4 5 】

アレイ基板 A R について、対向基板 C T と向かい合う内面側の構造については詳細な説明を省略するが、延在部 A R E においては、パッド P D が形成されている。アレイ基板 A R を構成する第 1 絶縁基板 2 0 の外面には、第 1 光学素子 O D 1 が接着されている。なお、第 1 光学素子 O D 1 を第 1 絶縁基板 2 0 に接着するための接着剤の図示は省略している。

【 0 0 4 6 】

対向基板 C T について、アレイ基板 A R と向かい合う内面側の構造については詳細な説明を省略するが、第 2 絶縁基板 3 0 の周辺にはアクティブエリア A C T を囲む枠状の周辺遮光層 S H D が形成されている。この周辺遮光層 S H D は、例えば、上記したブラックマトリクス B M と同一材料によって形成されている。また、対向基板 C T を構成する第 2 絶縁基板 3 0 の内面 3 0 A とは反対側の外面 3 0 B には、第 2 光学素子 O D 2 が接着されている。なお、第 2 光学素子 O D 2 を第 2 絶縁基板 3 0 に接着するための接着剤の図示は省略している。

40

【 0 0 4 7 】

これらのアレイ基板 A R と対向基板 C T とはシール材 S E によって貼り合わせされており、これらの間に液晶層 L Q が保持されている。

【 0 0 4 8 】

導電層 C D F は、第 2 光学素子 O D 2 の外面 O D B においてアクティブエリア A C T の

50

全体に亘って配置されている。このような導電層 C D F は、画像を表示するアクティブエリア A C T と重なるため、透明な導電材料、例えば、I T O や I Z O などの酸化物導電材料、有機導電材料によって形成されている。また、このような導電層 C D F は、その表面抵抗値が例えば $700\text{ M}\Omega/\square$ 以下の材料によって形成されることが望ましい。

【0049】

導電層 C D F とパッド P D とを接続する接続部材 P S T は、例えば、銀などの導電粒子を含む導電ペーストや、導電性シールなどによって形成されている。

【0050】

このような構成によれば、カバーガラス C G の表面で放電が生じた際に、侵入した電荷は、導電層 C D F においてアクティブエリア A C T の面内に拡散し、接続部材 P S T を介して接地電位のパッド P D に流れ込む。このため、液晶表示パネル L P N への電荷の侵入を抑制することが可能となる。

10

【0051】

本実施形態で説明した F F S モードなど対向基板 C T 側に電極などの導電膜が形成されていない構成では、不所望な電荷が液晶表示パネル L P N に入り込みやすい。電荷の侵入により液晶層 L Q に不所望な電圧が印加されると、表示ムラとして視認されるおそれがある。

【0052】

本実施形態によれば、液晶表示パネル L P N の前面側に配置される第 2 光学素子 O D 2 の表面に導電層 C D F が形成されているため、外部から液晶表示パネル L P N に向かって侵入してきた電荷が導電層 C D F によってある程度シールドされる、あるいは、たとえ液晶表示パネル L P N の内部に電荷が侵入したとしても導電層 C D F を介して放電されるため、視認される表示ムラを短時間で解消することが可能となる。

20

【0053】

また、本実施形態によれば、導電層 C D F は、比較的高抵抗である。すなわち、F F S モードの液晶表示パネル L P N に対しては、外部電界に対するシールド機能を確保する上で、液晶表示パネル L P N の前面に導電層 C D F を配置することが有効であるが、本実施形態のように、アクティブエリア A C T において静電容量の変化を利用してタッチセンシングを行う機能を兼ね備えた液晶表示パネル L P N では、十分な感度を維持することが要求される。このため、アクティブエリア A C T を覆う導電層 C D F は、高抵抗であることが望ましい。

30

【0054】

発明者は以下の検討を行った。すなわち、表面抵抗値の異なる複数の導電材料を用いて導電層 C D F を形成したサンプルを用意し、それぞれのサンプルについて、カバーガラスの表面で放電を生じさせ、表示ムラが解消するまでの時間を測定した。なお、このような測定は、特に表示ムラが顕著に発生する黒表示を行った場合と、低階調のグレー表示を行った場合とでそれぞれ行った。

【0055】

表面抵抗値が $700\text{ M}\Omega/\square$ 以下の材料を用いて導電層 C D F を形成したサンプルについては、表示ムラ解消時間が 1 秒以内であることを要求される仕様に対応できることが確認された。

40

【0056】

このような知見から、本実施形態によれば、導電層 C D F の表面抵抗値は、外部電界に対するシールド機能を確保するとともに、静電容量タッチセンシング機能の感度を維持する観点からその上限値を $700\text{ M}\Omega/\square$ とした。

【0057】

本実施形態では、導電層 C D F の配置位置は、図 4 及び図 5 に示したような例に限定されるものではない。

【0058】

図 6 は、本実施形態の液晶表示装置における他の液晶表示パネル L P N の構成を概略的

50

に示す平面図である。

【0059】

図6に示した例では、導電層CDFが対向基板CTの上においてアクティブエリアACTの全体に亘って配置されている点で、図4に示した例と相違している。なお、図4に示した例と同一の構成については同一の参照符号を付して詳細な説明を省略する。

【0060】

図示した例では、導電層CDFは、対向基板CTの表面の略全面に亘って形成されている。つまり、対向基板CTのX-Y平面内でのサイズが導電層CDFのX-Y平面内でのサイズと同等である。

【0061】

第2光学素子OD2は、導電層CDFの上においてアクティブエリアACTの全体に亘って配置されている。また、この第2光学素子OD2は、導電層CDFの一部を露出している。すなわち、このような第2光学素子OD2のX-Y平面内でのサイズは、導電層CDFのX-Y平面内でのサイズよりも小さい。この場合、第2光学素子OD2の端部ODEは、導電層CDFの端部CDFEの直上には重ならず、導電層CDFの端部CDFEよりもアクティブエリアACT側に位置している。図示した例では、X-Y平面において四角形状の第2光学素子OD2の端部ODEは、その四方で導電層CDFの端部CDFEよりもアクティブエリアACT側に位置している。つまり、導電層CDFの端部CDFEの四方の端部近傍は、第2光学素子OD2から露出している。

【0062】

また、図示した例の場合、導電層CDFの端部CDFEは、対向基板CTの端部CTEの直上に位置し、且つ、第2光学素子OD2の端部ODEよりも対向基板CTの端部CTE側に位置している。

【0063】

なお、導電層CDFのX-Y平面内でのサイズが対向基板CTのX-Y平面内でのサイズよりも小さい場合もあり得る。この場合には、導電層CDFの端部CDFEは、対向基板CTの端部CTEよりもアクティブエリアACT側に位置し、且つ、第2光学素子OD2の端部ODEよりも対向基板CTの端部CTE側に位置する。

【0064】

導電層CDFのうち、第2光学素子OD2から露出した部分は、接続部材PSTによりパッドPDと電氣的に接続されている。

【0065】

図7は、図6に示した液晶表示パネルLPNのパッドPDを含む断面を概略的に示す断面図である。

【0066】

対向基板CTを構成する第2絶縁基板30の外表面30Bにおいては、アクティブエリアACTの全体に亘って導電層CDFが形成されている。このような導電層CDFを形成するための材料については図5を参照しながら説明したとおりである。第2光学素子OD2は、導電層CDFに接着されている。なお、第2光学素子OD2を導電層CDFに接着するための接着剤の図示は省略している。

【0067】

アクティブエリアACTの外側において、導電層CDFは、第2光学素子OD2から露出している。このように第2光学素子OD2から露出した導電層CDFとパッドPDとは、接続部材PSTによって接続されている。

【0068】

このような構成例においても、上記の構成例と同様の効果が得られる。

【0069】

以上説明したように、本実施形態によれば、タッチセンシング機能と外部電界に対するシールド機能とを兼ね備えた液晶表示装置を提供することができる。

【0070】

10

20

30

40

50

なお、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これらの新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これらの実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

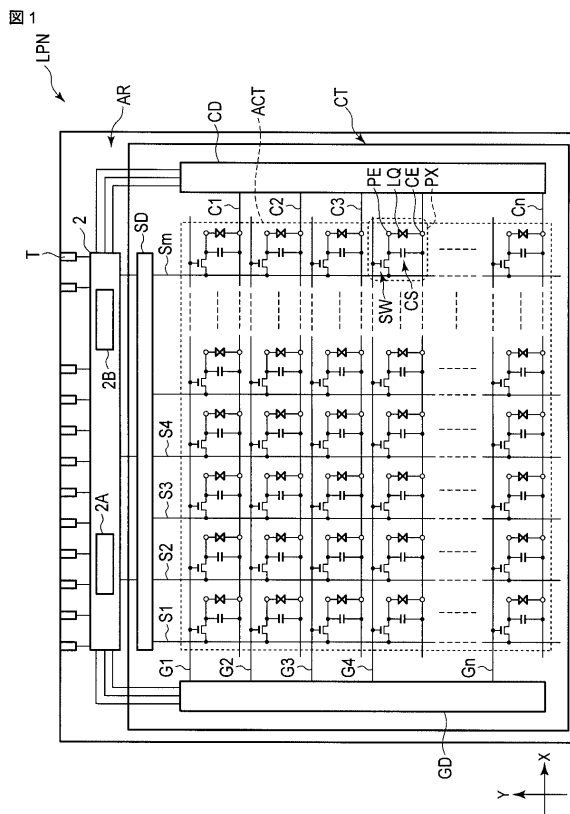
【符号の説明】

【 0 0 7 1 】

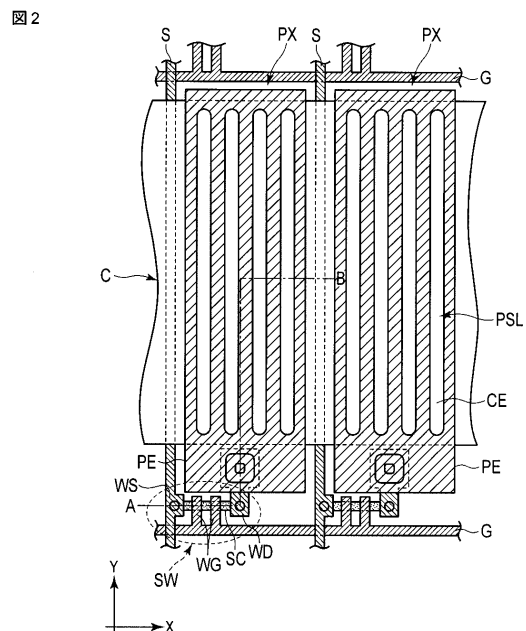
L P N ... 液晶表示パネル A R ... アレイ基板 C T ... 対向基板
 A C T ... アクティブエリア P X ... 画素
 P E ... 画素電極 P S L ... スリット
 C E ... 共通電極
 L Q ... 液晶層
 O D 1 ... 第 1 光学素子 O D 2 ... 第 2 光学素子
 P D ... パッド P S T ... 接続部材
 C D F ... 導電層

10

【 図 1 】

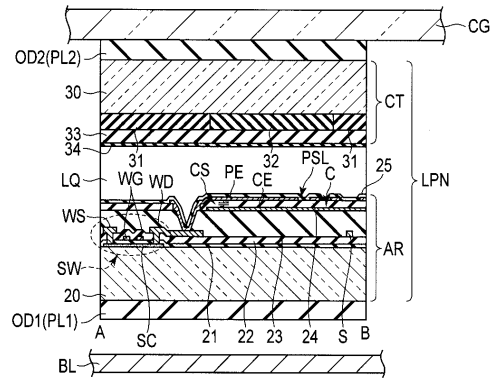


【 図 2 】



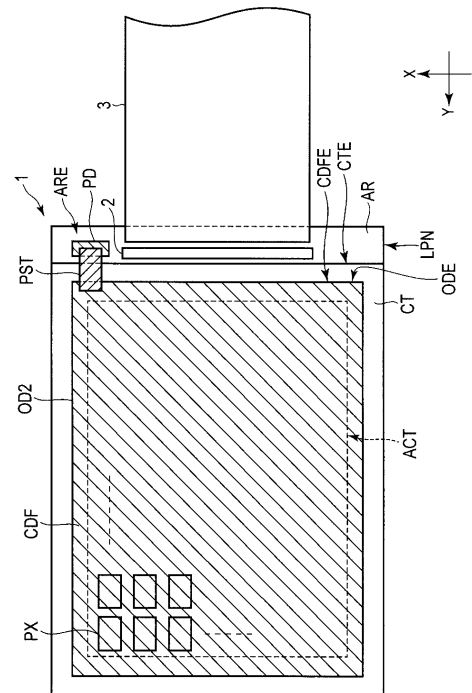
【図 3】

図 3



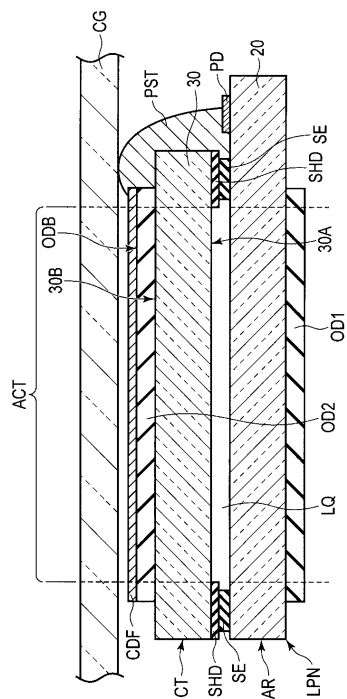
【図 4】

図 4



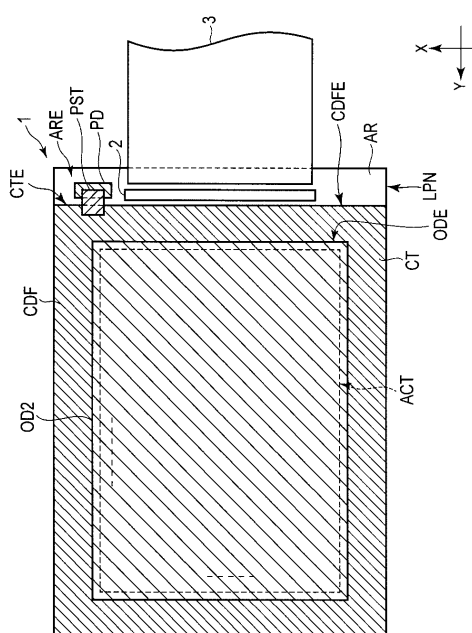
【図 5】

図 5



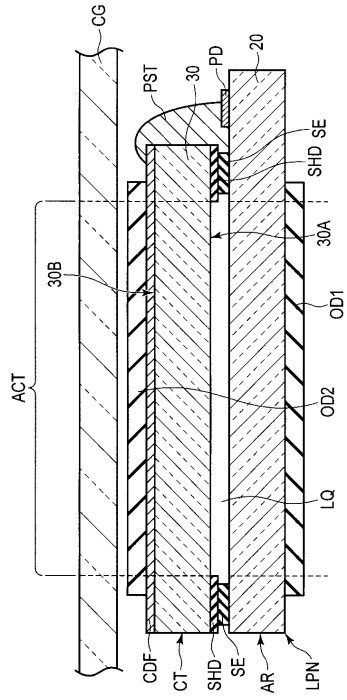
【図 6】

図 6



【 図 7 】

図 7



フロントページの続き

(74)代理人 100095441
弁理士 白根 俊郎

(74)代理人 100084618
弁理士 村松 貞男

(74)代理人 100103034
弁理士 野河 信久

(74)代理人 100119976
弁理士 幸長 保次郎

(74)代理人 100153051
弁理士 河野 直樹

(74)代理人 100140176
弁理士 砂川 克

(74)代理人 100158805
弁理士 井関 守三

(74)代理人 100124394
弁理士 佐藤 立志

(74)代理人 100112807
弁理士 岡田 貴志

(74)代理人 100111073
弁理士 堀内 美保子

(74)代理人 100134290
弁理士 竹内 将訓

(72)発明者 三本 高志
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

(72)発明者 上天 一浩
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

F ターム(参考) 2H092 JA25 JA46 JB05 JB64 JB69 KA04 KB14 NA25 QA09 RA10
2H189 AA17 HA10 JA14 LA03 LA28 LA31

解决的问题：提供一种既具有触摸感测功能又具有针对外部电场的屏蔽功能的液晶显示装置。在用于显示图像的有源区域中，公共电极形成在多个像素上方，绝缘膜覆盖该公共电极，并且在绝缘膜上的每个像素中形成并面对公共电极的公共电极。像素电极具有在其中形成的狭缝，电容触摸感测布线，第一基板，具有绝缘基板的第一基板以及布置在绝缘基板上的有源区域中的偏振光。一种光学元件，包括板，导电层，该导电层设置在光学元件上的有源区域中，并形成在第一基板的从第二基板的端部向外延伸的延伸部分上。液晶显示装置，其包括：具有接地电位的焊盘；以及将从所述光学元件露出的导电层与所述焊盘电连接的连接部件。[选择图]图5

