

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-175096

(P2011-175096A)

(43) 公開日 平成23年9月8日(2011.9.8)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H092
G02F 1/1343 (2006.01)	G02F 1/1343	2H193
G02F 1/133 (2006.01)	G02F 1/133 525	5C006
G09G 3/20 (2006.01)	G09G 3/20 680G	5C080
	G09G 3/20 680H	
審査請求 未請求 請求項の数 20 O L (全 20 頁) 最終頁に続く		

(21) 出願番号 特願2010-39108 (P2010-39108)
 (22) 出願日 平成22年2月24日 (2010.2.24)

(71) 出願人 000001443
 カシオ計算機株式会社
 東京都渋谷区本町 1 丁目 6 番 2 号
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100091351
 弁理士 河野 哲
 (74) 代理人 100088683
 弁理士 中村 誠
 (74) 代理人 100109830
 弁理士 福原 淑弘
 (74) 代理人 100075672
 弁理士 峰 隆司
 (74) 代理人 100095441
 弁理士 白根 俊郎

最終頁に続く

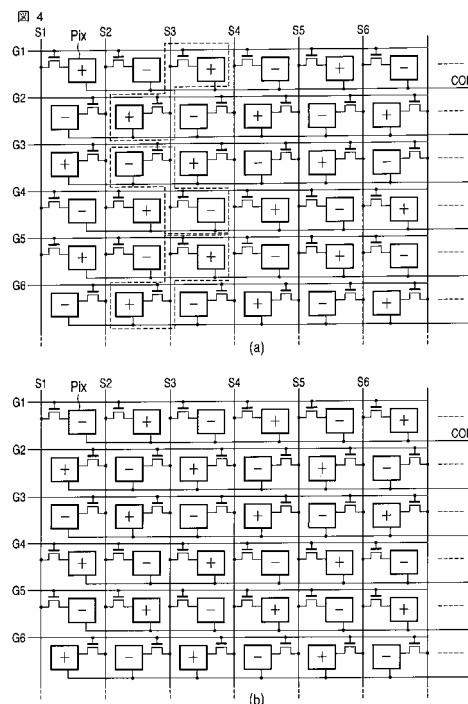
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 1つの信号ラインに印加される表示信号電圧の周波数を低くしたドット反転駆動を実現して、低消費電力化を図ることが可能な液晶表示装置を提供すること。

【解決手段】 表示パネル 100 を構成する j 列目の信号線 S (j) を挟むようにして 1 列ずつ配列される表示画素 P i x を、複数の表示画素 P i x からなるユニット単位で薄膜トランジスタを介して接続する。各ユニット内では 1 列ずつ配列される表示画素 P i x を i 行目の走査線 G (i) の 1 行毎に交互に信号線 S (j) に薄膜トランジスタを介して接続する。また、ユニット内の最下行の表示画素と、このユニットに対して列方向に隣接する次のユニットの最上行の表示画素とは、信号線 S (j) を挟むようにして 1 列ずつ配列される表示画素 P i x のうちの同じ列の表示画素 P i x となるように薄膜トランジスタを介して接続する。このような画素構成において、表示信号電圧の極性をユニット毎に反転させる。

【選択図】 図 4



【特許請求の範囲】**【請求項 1】**

隣接する 2 列の複数の画素電極の間に信号線が配置された液晶表示装置であって、
前記信号線は、

前記 2 列の複数の画素電極のひとつの行において、一方の第 1 の画素電極と薄膜トランジスタを介して接続され、

前記 2 列の複数の画素電極の他のひとつの行において、他方の第 2 の画素電極と薄膜トランジスタを介して接続され、

前記信号線と接続されている複数の画素電極は、前記第 1 の画素電極と前記第 2 の画素電極のうち少なくとも一方が所定の領域で、前記信号線に沿うように複数連続配置されている、
ことを特徴とする液晶表示装置。

10

【請求項 2】

前記信号線と接続されている複数の画素電極は、前記第 1 の画素電極と前記第 2 の画素電極とが前記所定の領域以外では交互に配置されている、
ことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 3】

前記信号線と接続されている複数の画素電極は、少なくとも前記第 1 の画素電極と前記第 2 の画素電極とを 1 つずつ以上含む複数のユニットからなり、且つ、前記第 1 の画素電極と前記第 2 の画素電極との配列順序が隣接する 2 つのユニット間で反転している、
ことを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 4】

前記信号線と接続されている複数の画素電極は、少なくとも前記第 1 の画素電極と前記第 2 の画素電極とを 1 つずつ以上含む複数のユニットからなり、且つ、前記第 1 の画素電極と前記第 2 の画素電極との配列順序が隣接する 2 つのユニット間で反転している、
ことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 5】

前記所定の領域は前記隣接する 2 つのユニット間の境界領域である、
ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

前記所定の領域は前記隣接する 2 つのユニット間の境界領域である、
ことを特徴とする請求項 2 に記載の液晶表示装置。

30

【請求項 7】

前記信号線と接続されている前記ユニット内では配列された複数の画素電極の極性が同一であり、且つ、前記隣接する 2 つのユニット間の画素電極の極性は反転している、
ことを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 8】

前記信号線と接続されている前記ユニット内では配列された前記複数の画素電極の極性が同一であり、且つ、前記隣接する 2 つのユニット間の画素電極の極性は反転している、
ことを特徴とする請求項 4 に記載の液晶表示装置。

40

【請求項 9】

行方向に配列された複数の走査線と、

前記行方向と交差する列方向に配列された複数の信号線と、

前記複数の走査線と前記複数の信号線の各々の交点に対応した位置に配置され、スイッチング素子を介して前記走査線と前記信号線とに接続された表示画素と、

走査信号を前記走査線に順次印加し、該走査信号が印加された走査線に接続された表示画素を順次選択状態とする走査信号印加手段と、

表示信号電圧を、前記選択状態とされた表示画素の画素電極に前記信号線を介して印加する表示信号電圧印加手段と、

を具備し、

50

前記ユニットを構成する画素電極の数が2以上且つ前記走査線の数未満である、
ことを特徴とする請求項1に記載の液晶表示装置。

【請求項10】

隣接する2つの信号線の上に複数の画素電極が前記信号線に沿うように配列された液晶表示装置であって、

配列された前記複数の画素電極は、

前記2つの信号線のうちの一方の信号線に薄膜トランジスタを介して接続される第1の画素電極と、

前記2つの信号線のうちの他方の信号線に薄膜トランジスタを介して接続される第2の画素電極と、

を有し、

前記第1の画素電極と前記第2の画素電極のうち少なくとも一方が所定の領域で、前記信号線に沿うように複数連続配置され、

配列された前記複数の画素電極の極性が1画素毎に反転している、
ことを特徴とする液晶表示装置。

【請求項11】

配列された前記複数の画素電極は、前記第1の画素電極と前記第2の画素電極とが前記所定の領域以外では交互に配置されている、

ことを特徴とする請求項10に記載の液晶表示装置。

【請求項12】

配列された前記複数の画素電極は、少なくとも前記第1の画素電極と前記第2の画素電極とを1つずつ以上含む複数のグループからなり、且つ、前記第1の画素電極と前記第2の画素電極との配列順序が隣接する2つのグループ間で反転している、
ことを特徴とする請求項10に記載の液晶表示装置。

【請求項13】

配列された前記複数の画素電極は、少なくとも前記第1の画素電極と前記第2の画素電極とを1つずつ以上含む複数のグループからなり、且つ、前記第1の画素電極と前記第2の画素電極との配列順序が隣接する2つのグループ間で反転している、
ことを特徴とする請求項11に記載の液晶表示装置。

【請求項14】

前記所定の領域は前記隣接する2つのグループ間の境界領域である、
ことを特徴とする請求項10に記載の液晶表示装置。

【請求項15】

前記所定の領域は前記隣接する2つのグループ間の境界領域である、
ことを特徴とする請求項11に記載の液晶表示装置。

【請求項16】

行方向に配列された複数の走査線と、

前記行方向と交差する列方向に配列された複数の信号線と、

前記複数の走査線と前記複数の信号線の各々の交点に対応した位置に配置され、スイッチング素子を介して前記走査線と前記信号線とに接続された表示画素と、

走査信号を前記走査線に順次印加し、該走査信号が印加された走査線に接続された表示画素を順次選択状態とする走査信号印加手段と、

表示信号電圧を、前記選択状態とされた表示画素の画素電極に前記信号線を介して印加する表示信号電圧印加手段と、

を具備し、

前記グループを構成する画素電極の数が2以上且つ前記走査線の数未満である、
ことを特徴とする請求項10に記載の液晶表示装置。

【請求項17】

j列目の信号線に隣接する複数の画素電極を(j-1)列とj列とすると、
前記j列目の信号線に薄膜トランジスタを介して接続する画素電極が、

10

20

30

40

50

k を整数としたときには、

i 行 j 列目、
 (i + 1) 行 (j - 1) 列目、
 (i + 2) 行 j 列目、
 (i + 3) 行 (j - 1) 列目、

(i + k - 2) 行 j 列目 (k が偶数の場合)、
 (i + k - 2) 行 (j - 1) 列目 (k が奇数の場合)、
 (i + k - 1) 行 (j - 1) 列目 (k が偶数の場合)、
 (i + k - 1) 行 j 列目 (k が奇数の場合)、

10

である i 行から始まり k 行にわたる k 個の画素電極のユニットと、

(i + k) 行 (j - 1) 列目 (k が偶数の場合)、
 (i + k) 行 j 列目 (k が奇数の場合)、
 (i + k + 1) 行 j 列目 (k が偶数の場合)、
 (i + k + 1) 行 (j - 1) 列目 (k が奇数の場合)、
 (i + k + 2) 行 (j - 1) 列目 (k が偶数の場合)、
 (i + k + 2) 行 j 列目 (k が奇数の場合)、
 (i + k + 3) 行 j 列目 (k が偶数の場合)、
 (i + k + 3) 行 (j - 1) 列目 (k が奇数の場合)、

20

(i + 2 k - 2) 行 (j - 1) 列目、
 (i + 2 k - 1) 行 j 列目、

である (i + k) 行から始まり k 行にわたる k 個の画素電極のユニットと、
 からなり、

または、

k を整数としたときには、

i 行 (j - 1) 列目、
 (i + 1) 行 j 列目、
 (i + 2) 行 (j - 1) 列目、
 (i + 3) 行 j 列目、

30

(i + k - 2) 行 (j - 1) 列目 (k が偶数の場合)、
 (i + k - 2) 行 j 列目 (k が奇数の場合)、
 (i + k - 1) 行 j 列目 (k が偶数の場合)、
 (i + k - 1) 行 (j - 1) 列目 (k が奇数の場合)、

である i 行から始まり k 行にわたる k 個の画素電極のユニットと、

(i + k) 行 j 列目 (k が偶数の場合)、
 (i + k) 行 (j - 1) 列目 (k が奇数の場合)、
 (i + k + 1) 行 (j - 1) 列目 (k が偶数の場合)、
 (i + k + 1) 行 j 列目 (k が奇数の場合)、
 (i + k + 2) 行 j 列目 (k が偶数の場合)、
 (i + k + 2) 行 (j - 1) 列目 (k が奇数の場合)、
 (i + k + 3) 行 (j - 1) 列目 (k が偶数の場合)、
 (i + k + 3) 行 j 列目 (k が奇数の場合)、

40

(i + 2 k - 2) 行 j 列目、
 (i + 2 k - 1) 行 (j - 1) 列目、

である (i + k) 行から始まり k 行にわたる k 個の画素電極のユニットと、
 からなり、

前記信号線と接続されている前記ユニット内では配列された複数の画素電極の極性が同

50

一であり、且つ、前記隣接する 2 つのユニット間の画素電極の極性は反転している、ことを特徴とする液晶表示装置。

【請求項 18】

行方向に配列された m 本の走査線と、
 前記行方向と交差する列方向に配列された $(n + 1)$ 本の信号線と、
 前記走査線と前記信号線の各々の交点に対応した位置に配置され、スイッチング素子を介して前記走査線と前記信号線とに接続された $(m \times n)$ 個の表示画素と、
 走査信号を前記走査線に順次印加し、該走査信号が印加された走査線に接続された表示画素を順次選択状態とする走査信号印加手段と、
 表示信号電圧を、前記選択状態とされた表示画素の画素電極に前記信号線を介して印加する表示信号電圧印加手段と、
 を具備し、
 前記整数 k の数が 2 以上且つ前記走査線の数 m 未満である、
 ことを特徴とする請求項 17 に記載の液晶表示装置。

【請求項 19】

j 列目の信号線と $(j + 1)$ 列目の信号線の間に配列する複数の画素電極を j 列とすると、
 配列された前記複数の画素電極は、
 k を整数としたときには、
 i 行目の画素電極が j 列目の信号線に、
 $(i + 1)$ 行目の画素電極が $(j + 1)$ 列目の信号線に、
 $(i + 2)$ 行目の画素電極が j 列目の信号線に、
 $(i + 3)$ 行目の画素電極が $(j + 1)$ 列目の信号線に、
 $\dots\dots\dots$
 $(i + k - 2)$ 行目の画素電極が j 列目の信号線に (k が偶数の場合)、
 $(i + k - 2)$ 行目の画素電極が $(j + 1)$ 列目の信号線に (k が奇数の場合)、
 $(i + k - 1)$ 行目の画素電極が $(j + 1)$ 列目の信号線に (k が偶数の場合)、
 $(i + k - 1)$ 行目の画素電極が j 列目の信号線に (k が奇数の場合)、
 薄膜トランジスタを介して接続される、 i 行から始まり k 行にわたる k 個の画素電極のグループと、
 $(i + k)$ 行目の画素電極が $(j + 1)$ 列目の信号線に (k が偶数の場合)、
 $(i + k)$ 行目の画素電極が j 列目の信号線に (k が奇数の場合)、
 $(i + k + 1)$ 行目の画素電極が j 列目の信号線に (k が偶数の場合)、
 $(i + k + 1)$ 行目の画素電極が $(j + 1)$ 列目の信号線に (k が奇数の場合)、
 $(i + k + 2)$ 行目の画素電極が $(j + 1)$ 列目の信号線に (k が偶数の場合)、
 $(i + k + 2)$ 行目の画素電極が j 列目の信号線に (k が奇数の場合)、
 $(i + k + 3)$ 行目の画素電極が j 列目の信号線に (k が偶数の場合)、
 $(i + k + 3)$ 行目の画素電極が $(j + 1)$ 列目の信号線に (k が奇数の場合)、
 $\dots\dots\dots$
 $(i + 2k - 2)$ 行目の画素電極が $(j + 1)$ 列目の信号線に、
 $(i + 2k - 1)$ 行目の画素電極が j 列目の信号線に、
 薄膜トランジスタを介して接続される、 $(i + k)$ 行から始まり k 行にわたる k 個の画素電極のグループと、
 からなり、
 または、
 k を整数としたときには、
 i 行目の画素電極が $(j + 1)$ 列目の信号線に、
 $(i + 1)$ 行目の画素電極が j 列目の信号線に、
 $(i + 2)$ 行目の画素電極が $(j + 1)$ 列目の信号線に、
 $(i + 3)$ 行目の画素電極が j 列目の信号線に、

.
 ($i + k - 2$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が偶数の場合)、
 ($i + k - 2$) 行目の画素電極が j 列目の信号線に (k が奇数の場合)、
 ($i + k - 1$) 行目の画素電極が j 列目の信号線に (k が偶数の場合)、
 ($i + k - 1$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が奇数の場合)、
 薄膜トランジスタを介して接続される、 i 行から始まり k 行にわたる k 個の画素電極のグループと、

($i + k$) 行目の画素電極が j 列目の信号線に (k が偶数の場合)、
 ($i + k$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が奇数の場合)、
 ($i + k + 1$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が偶数の場合)、
 ($i + k + 1$) 行目の画素電極が j 列目の信号線に (k が奇数の場合)、
 ($i + k + 2$) 行目の画素電極が j 列目の信号線に (k が偶数の場合)、
 ($i + k + 2$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が奇数の場合)、
 ($i + k + 3$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が偶数の場合)、
 ($i + k + 3$) 行目の画素電極が j 列目の信号線に (k が奇数の場合)、

($i + 2k - 2$) 行目の画素電極が j 列目の信号線に、
 ($i + 2k - 1$) 行目の画素電極が ($j + 1$) 列目の信号線に、
 薄膜トランジスタを介して接続される、($i + k$) 行から始まり k 行にわたる k 個の画素電極のグループと、
 からなり、

配列された前記複数の画素電極の極性が 1 画素毎に反転している、
 ことを特徴とする液晶表示装置。

【請求項 20】

行方向に配列された m 本の走査線と、
 前記行方向と交差する列方向に配列された ($n + 1$) 本の信号線と、
 前記走査線と前記信号線の各々の交点に対応した位置に配置され、スイッチング素子を介して前記走査線と前記信号線とに接続された ($m \times n$) 個の表示画素と、
 走査信号を前記走査線に順次印加し、該走査信号が印加された走査線に接続された表示画素を順次選択状態とする走査信号印加手段と、
 表示信号電圧を、前記選択状態とされた表示画素の画素電極に前記信号線を介して印加する表示信号電圧印加手段と、

を具備し、

前記整数 k の数が 2 以上且つ前記走査線の数 m 未満である、
 ことを特徴とする請求項 19 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ドット反転駆動に対応した液晶表示装置に関する。

【背景技術】

【0002】

一般に、液晶表示装置は、画素電極とコモン電極との間に液晶が挟持されてなる表示画素が 2 次元状に配されて構成される表示パネルを有し、表示画素の画素電極とコモン電極の各々に電圧を印加することによって表示を行う。一般に、液晶は印加される電圧の大きさによって光透過率を変化させる特性を有しているため、コモン電極に印加する電圧 (コモン電圧) の大きさを一定としておき、表示させるべき画像の階調レベル情報を示す画像データに応じた大きさの表示信号電圧を画素電極に印加することにより、所望の階調レベルでの画像表示を行うことが可能である。

【0003】

一般に、液晶は、直流電圧を長時間印加すると特性が劣化することが知られている。し

たがって、液晶の長寿命化等のために、液晶に印加される電圧の極性を交流的に変化させる必要がある。このための手法の１つとして、表示画素に印加する表示信号電圧の極性を表示画素単位で反転するドット反転駆動が知られている（例えば、特許文献１参照）。ドット反転駆動を用いることにより表示の際のフリッカを抑えることも可能である。

【先行技術文献】

【特許文献】

【０００４】

【特許文献１】特開２００８－２９２９２７号公報

【発明の概要】

【発明が解決しようとする課題】

10

【０００５】

１ドット反転駆動、特に、同一列の表示画素が同一の信号ラインに接続されてなる表示パネルにおける１ドット反転駆動においては、１つの信号ラインで見ると、列方向の１表示画素毎に表示信号電圧の極性を反転させることになる。このため、１つの信号ラインに印加される表示信号電圧の周波数が相対的に高くなり、これに伴って消費電力も大きくなる。

【０００６】

本発明は、上記の事情に鑑みてなされたもので、１つの信号ラインに印加される表示信号電圧の周波数を低くしたドット反転駆動を実現して、低消費電力化を図ることが可能な液晶表示装置を提供することを目的とする。

20

【課題を解決するための手段】

【０００７】

上記の目的を達成するために、本発明の第１の態様の液晶表示装置は、隣接する２列の複数の画素電極の間に信号線が配置された液晶表示装置であって、前記信号線は、前記２列の複数の画素電極のひとつの行において、一方の第１の画素電極と薄膜トランジスタを介して接続され、前記２列の複数の画素電極の他のひとつの行において、他方の第２の画素電極と薄膜トランジスタを介して接続され、前記信号線と接続されている複数の画素電極は、前記第１の画素電極と前記第２の画素電極のうち少なくとも一方が所定の領域で、前記信号線に沿うように複数連続配置されている、ことを特徴とする。

【０００８】

30

上記の目的を達成するために、本発明の第２の態様の液晶表示装置は、隣接する２つの信号線の間に複数の画素電極が前記信号線に沿うように配列された液晶表示装置であって、配列された前記複数の画素電極は、前記２つの信号線のうちの一方の信号線に薄膜トランジスタを介して接続される第１の画素電極と、前記２つの信号線のうちの他方の信号線に薄膜トランジスタを介して接続される第２の画素電極と、を有し、前記第１の画素電極と前記第２の画素電極のうち少なくとも一方が所定の領域で、前記信号線に沿うように複数連続配置され、配列された前記複数の画素電極の極性が１画素毎に反転している、ことを特徴とする。

【０００９】

上記の目的を達成するために、本発明の第３の態様の液晶表示装置は、 j 列目の信号線に隣接する複数の画素電極を $(j - 1)$ 列と j 列とすると、前記 j 列目の信号線に薄膜トランジスタを介して接続する画素電極が、 k を整数としたときには、

40

i 行 j 列目、
 $(i + 1)$ 行 $(j - 1)$ 列目、
 $(i + 2)$ 行 j 列目、
 $(i + 3)$ 行 $(j - 1)$ 列目、
 $\dots$
 $(i + k - 2)$ 行 j 列目 (k が偶数の場合)、
 $(i + k - 2)$ 行 $(j - 1)$ 列目 (k が奇数の場合)、
 $(i + k - 1)$ 行 $(j - 1)$ 列目 (k が偶数の場合)、

50

($i + k - 1$) 行 j 列目 (k が奇数の場合)、
 である i 行から始まり k 行にわたる k 個の画素電極のユニットと、

($i + k$) 行 ($j - 1$) 列目 (k が偶数の場合)、
 ($i + k$) 行 j 列目 (k が奇数の場合)、
 ($i + k + 1$) 行 j 列目 (k が偶数の場合)、
 ($i + k + 1$) 行 ($j - 1$) 列目 (k が奇数の場合)、
 ($i + k + 2$) 行 ($j - 1$) 列目 (k が偶数の場合)、
 ($i + k + 2$) 行 j 列目 (k が奇数の場合)、
 ($i + k + 3$) 行 j 列目 (k が偶数の場合)、
 ($i + k + 3$) 行 ($j - 1$) 列目 (k が奇数の場合)、

10

.....

($i + 2k - 2$) 行 ($j - 1$) 列目、
 ($i + 2k - 1$) 行 j 列目、

である ($i + k$) 行から始まり k 行にわたる k 個の画素電極のユニットと、からなり、
 または、 k を整数としたときには、

i 行 ($j - 1$) 列目、
 ($i + 1$) 行 j 列目、
 ($i + 2$) 行 ($j - 1$) 列目、
 ($i + 3$) 行 j 列目、

20

($i + k - 2$) 行 ($j - 1$) 列目 (k が偶数の場合)、
 ($i + k - 2$) 行 j 列目 (k が奇数の場合)、
 ($i + k - 1$) 行 j 列目 (k が偶数の場合)、
 ($i + k - 1$) 行 ($j - 1$) 列目 (k が奇数の場合)、

である i 行から始まり k 行にわたる k 個の画素電極のユニットと、

($i + k$) 行 j 列目 (k が偶数の場合)、
 ($i + k$) 行 ($j - 1$) 列目 (k が奇数の場合)、
 ($i + k + 1$) 行 ($j - 1$) 列目 (k が偶数の場合)、
 ($i + k + 1$) 行 j 列目 (k が奇数の場合)、
 ($i + k + 2$) 行 j 列目 (k が偶数の場合)、
 ($i + k + 2$) 行 ($j - 1$) 列目 (k が奇数の場合)、
 ($i + k + 3$) 行 ($j - 1$) 列目 (k が偶数の場合)、
 ($i + k + 3$) 行 j 列目 (k が奇数の場合)、

30

($i + 2k - 2$) 行 j 列目、
 ($i + 2k - 1$) 行 ($j - 1$) 列目、

である ($i + k$) 行から始まり k 行にわたる k 個の画素電極のユニットと、からなり、

前記信号線と接続されている前記ユニット内では配列された複数の画素電極の極性が同一であり、且つ、前記隣接する 2 つのユニット間の画素電極の極性は反転している、ことを特徴とする。

40

【0010】

上記の目的を達成するために、本発明の第 4 の態様の液晶表示装置は、 j 列目の信号線と ($j + 1$) 列目の信号線の間に配列する複数の画素電極を j 列とすると、

配列された前記複数の画素電極は、 k を整数としたときには、

i 行目の画素電極が j 列目の信号線に、
 ($i + 1$) 行目の画素電極が ($j + 1$) 列目の信号線に、
 ($i + 2$) 行目の画素電極が j 列目の信号線に、
 ($i + 3$) 行目の画素電極が ($j + 1$) 列目の信号線に、

($i + k - 2$) 行目の画素電極が j 列目の信号線に (k が偶数の場合)、

50

($i + k - 2$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が奇数の場合)、
 ($i + k - 1$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が偶数の場合)、
 ($i + k - 1$) 行目の画素電極が j 列目の信号線に (k が奇数の場合)、
 薄膜トランジスタを介して接続される、 i 行から始まり k 行にわたる k 個の画素電極のグループと、

($i + k$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が偶数の場合)、
 ($i + k$) 行目の画素電極が j 列目の信号線に (k が奇数の場合)、
 ($i + k + 1$) 行目の画素電極が j 列目の信号線に (k が偶数の場合)、
 ($i + k + 1$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が奇数の場合)、
 ($i + k + 2$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が偶数の場合)、
 ($i + k + 2$) 行目の画素電極が j 列目の信号線に (k が奇数の場合)、
 ($i + k + 3$) 行目の画素電極が j 列目の信号線に (k が偶数の場合)、
 ($i + k + 3$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が奇数の場合)、

10

($i + 2k - 2$) 行目の画素電極が ($j + 1$) 列目の信号線に、
 ($i + 2k - 1$) 行目の画素電極が j 列目の信号線に、
 薄膜トランジスタを介して接続される、($i + k$) 行から始まり k 行にわたる k 個の画素電極のグループと、からなり、

または、 k を整数としたときには、

i 行目の画素電極が ($j + 1$) 列目の信号線に、
 ($i + 1$) 行目の画素電極が j 列目の信号線に、
 ($i + 2$) 行目の画素電極が ($j + 1$) 列目の信号線に、
 ($i + 3$) 行目の画素電極が j 列目の信号線に、

20

($i + k - 2$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が偶数の場合)、
 ($i + k - 2$) 行目の画素電極が j 列目の信号線に (k が奇数の場合)、
 ($i + k - 1$) 行目の画素電極が j 列目の信号線に (k が偶数の場合)、
 ($i + k - 1$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が奇数の場合)、
 薄膜トランジスタを介して接続される、 i 行から始まり k 行にわたる k 個の画素電極のグループと、

30

($i + k$) 行目の画素電極が j 列目の信号線に (k が偶数の場合)、
 ($i + k$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が奇数の場合)、
 ($i + k + 1$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が偶数の場合)、
 ($i + k + 1$) 行目の画素電極が j 列目の信号線に (k が奇数の場合)、
 ($i + k + 2$) 行目の画素電極が j 列目の信号線に (k が偶数の場合)、
 ($i + k + 2$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が奇数の場合)、
 ($i + k + 3$) 行目の画素電極が ($j + 1$) 列目の信号線に (k が偶数の場合)、
 ($i + k + 3$) 行目の画素電極が j 列目の信号線に (k が奇数の場合)、

40

($i + 2k - 2$) 行目の画素電極が j 列目の信号線に、
 ($i + 2k - 1$) 行目の画素電極が ($j + 1$) 列目の信号線に、
 薄膜トランジスタを介して接続される、($i + k$) 行から始まり k 行にわたる k 個の画素電極のグループと、からなり、

配列された前記複数の画素電極の極性が 1 画素毎に反転している、ことを特徴とする。

【発明の効果】

【0011】

本発明によれば、1つの信号ラインに印加される表示信号電圧の周波数を低くしたドット反転駆動が実現でき、低消費電力な液晶表示装置を提供することができる。

【図面の簡単な説明】

【0012】

50

【図 1】本発明の一実施形態に係る液晶表示装置を備えた電子機器の一例としての携帯電話機の外観を示す図である。

【図 2】本発明の一実施形態に係る液晶表示装置の構成を示す図である。

【図 3】信号ドライバの構成の一例を示す図である。

【図 4】本発明の一実施形態における液晶表示装置の駆動方法を適用した場合の、表示信号電圧の極性反転の概要を示した図である。

【図 5】信号線 S (3) に印加される表示信号電圧の極性を示すタイミングチャートである。

【図 6】図 2 の画素構成を 1 行分下にずらした変形例の画素構成における、表示信号電圧の極性反転の概要を示した図である。

10

【図 7】図 6 の変形例において、信号線 S (3) に印加される表示信号電圧の極性を示すタイミングチャートである。

【図 8】1 つのユニット内に 3 個の表示画素が含まれる変形例の画素構成における、表示信号電圧の極性反転の概要を示した図である。

【図 9】図 8 の変形例において、信号線 S (3) に印加される表示信号電圧の極性を示すタイミングチャートである。

【図 10】1 つのユニット内に 4 個の表示画素が含まれる変形例の画素構成における、表示信号電圧の極性反転の概要を示した図である。

【図 11】図 10 の変形例において、信号線 S (3) に印加される表示信号電圧の極性を示すタイミングチャートである。

20

【発明を実施するための形態】

【0013】

以下、図面を参照して本発明の実施形態を説明する。

図 1 は、本発明の一実施形態に係る液晶表示装置を備えた電子機器の一例としての携帯電話機の外観を示す図である。図 1 に示す携帯電話機 10 は、マイクロフォン 11 と、アンテナ 12 と、スピーカ 13 と、液晶表示装置 14 と、操作部 15 とを有している。

【0014】

マイクロフォン 11 は、携帯電話機 10 の使用者によって入力される音声を電気信号に変換するものである。アンテナ 12 は、携帯電話機 10 が図示しない基地局と通信するためのアンテナである。スピーカ 13 は、別の携帯電話機等から基地局を経由してアンテナ 12 で受信された音声信号を音声に変換して出力するものである。液晶表示装置 14 は、各種の画像を表示するものである。操作部 15 は、携帯電話機 10 の使用者が携帯電話機 10 の操作を行うための操作部である。

30

【0015】

図 2 は、本発明の一実施形態に係る液晶表示装置 14 の構成を示す図である。図 2 に示すように、液晶表示装置 14 は、表示パネル 100 と、走査ドライバ 200 と、信号ドライバ 300 と、VCOM 供給部 400 とを有している。

【0016】

表示パネル 100 は、液晶表示装置 14 の外部から供給される画像データ D に基づく画像を表示する表示部である。この表示パネル 100 は、表示画素側基板 100a と対向側基板 100b との間に液晶が介在されて構成されている。

40

【0017】

表示パネル 100 の表示画素側基板 100a には、複数の走査線 G (i) (i = 1、2、...、m) と複数の信号線 S (j) (j = 1、2、...、n、n + 1) (通常よりも 1 本多い) とが交差するように延伸配設されている。そして、走査線 G (i) と信号線 S (j) との各交点に対応した位置には画素電極が配置されている。画素電極は、対向側基板 100b のコモン電極とともに表示画素 P i x を構成する。そして、この画素電極は、例えば ITO (インジウム錫酸化物) 等の透明導電膜で構成されており、スイッチング素子としての薄膜トランジスタ (TFT) を介して走査線 G (i) と信号線 S (j) とに接続されている。画素電極の総数及び TFT の総数は (m × n) 個である。

50

【0018】

また、表示パネル100の対向側基板100bは、表示画素側基板100aと対向するように配置されている。この対向側基板100bにはコモン電極COMが形成されている。

【0019】

表示画素側基板100aと対向側基板100bとは図示しないシール材によって接着され、またこのシール材によって表示画素側基板100aと対向側基板100bとの間から液晶が漏れ出さないように封止されている。

【0020】

このような構成において、表示画素側基板100aに形成された画素電極と、表示画素側基板100aと対向側基板100bとの間に挟持された液晶と、対向側基板100bに形成されたコモン電極COMとによって1つの表示画素Pixが構成されている。このような表示画素Pixは、図2に示すようにして2次元状に配列される。ここで、以下の説明においては、走査線に沿った方向を表示パネル100の行方向、信号線に沿った方向を表示パネル100の列方向とする。また、図2の表示パネル100における最上行に配列される表示画素Pixを1行目の表示画素とし、図2の表示パネル100における最左列に配列される表示画素Pixを1列目の表示画素とする。

【0021】

本実施形態では、j列目の信号線S(j)を挟むようにして1列ずつ配列される表示画素Pix(即ち、(j-1)列目の表示画素Pixとj列目の表示画素Pix)を、k個毎の表示画素Pixのユニット単位で信号線S(j)に薄膜トランジスタを介して接続する。そして、各ユニット内では、信号線S(j)を挟むようにして1列ずつ配列される表示画素Pixをi行目の走査線G(i)の1行毎に交互に信号線S(j)に薄膜トランジスタを介して接続する。また、あるユニット内の最下行の表示画素と、このユニットに対して列方向に隣接する次のユニットの最上行の表示画素とは、信号線S(j)を挟むようにして1列ずつ配列される表示画素Pixのうちの同じ列の表示画素Pixとなるように薄膜トランジスタを介して接続する。

【0022】

図2の破線枠は、例として、信号線S(3)に接続される各ユニットに属する表示画素Pixを示している。ここで、1個のユニットが2個の表示画素Pixで構成されている例を示している。以下、表示パネル100の上側のユニットから1、2、3、...と番号付けて説明する。

【0023】

信号線S(3)に注目すると、1行目と2行目の表示画素Pixでなる1番目のユニットにおいては、3列目の表示画素Pixを1行目の表示画素として接続し、2列目の表示画素Pixを2行目の表示画素として接続する。逆に、3行目と4行目の表示画素Pixでなる2番目のユニットにおいては、2列目の表示画素Pixを3行目の表示画素として接続し、3列目の表示画素Pixを4行目の表示画素として接続する。以後も同様にして表示画素Pixの接続を行う。即ち、奇数番目のユニットに関しては、3列目、2列目の順で表示画素Pixを接続し、偶数番目のユニットに関しては、2列目、3列目の順で表示画素Pixを接続する。

【0024】

なお、一般化して信号線S(j)で考えた場合には、奇数番目のユニットに関しては、j列目、(j-1)列目の順で表示画素Pixを接続し、偶数番目のユニットに関しては、(j-1)列目、j列目の順で表示画素Pixを接続する。逆に、奇数番目のユニットにおいては、(j-1)列目、j列目の順で表示画素Pixを接続し、偶数番目のユニットにおいては、j列目、(j-1)列目の順で表示画素Pixを接続するようにしても良い。ただし、表示パネル100の端の列に対応した信号線S(1)、信号線S(n+1)についてはそれぞれの信号線を挟むようにして表示画素Pixが配置されていないため、各ユニットを構成する表示画素Pixの数が1個となる。

10

20

30

40

50

【 0 0 2 5 】

走査ドライバ 2 0 0 は、シフトレジスタ等を備えて構成され、表示パネル 1 0 0 の走査線 $G(i)$ に走査信号を順次印加する。この走査ドライバ 2 0 0 は、図示しない制御部から垂直同期信号 V_s が入力される毎に、 m 本の走査線への走査信号の印加を開始する。この際、走査ドライバ 2 0 0 は、図示しない制御部から水平制御信号 H_s を受ける毎に、1 行分の TFT をオンするための走査信号をゲートオフレベルからゲートオンレベルに切り替える。これにより、この 1 行分の TFT に接続された表示画素 P_{ix} が選択状態となる。ここで、垂直制御信号 V_s は、表示パネル 1 0 0 の 1 画面分の表示を行うための期間である 1 フレーム毎に印加されるものである。また、水平制御信号 H_s は、表示パネル 1 0 0 の 1 行分 (1 本の走査線分) の表示信号電圧 (階調信号) を書き込むための期間である 1 水平期間毎に印加されるものである。

10

【 0 0 2 6 】

表示信号電圧印加手段としての機能を有する信号ドライバ 3 0 0 は、表示パネル 1 0 0 の信号線 $S(j)$ に表示信号電圧を印加する。この信号ドライバ 3 0 0 は、図 3 に示すように、サンプリングメモリ 3 0 1、データラッチ部 3 0 2、 D/A 変換回路 (DAC) 3 0 3、及び表示信号電圧生成回路 3 0 4 を有している。

【 0 0 2 7 】

サンプリングメモリ 3 0 1 は、図示しない制御部からの水平同期信号 H_s を受けて、1 水平期間分に相当する n 個の表示画素 P_{ix} に対応した画像データ D を、基準クロック信号 clk に同期して 1 表示画素分ずつ順次記憶する。このため、サンプリングメモリ 3 0 1 は、信号線 $S(j)$ の数と同数 ($(n+1)$ 個) のデータ格納領域を備えている。ここで、画像データ D は、各表示画素で表示すべき階調レベル情報であり、例えば 8 ビットのデジタルデータとして表される。

20

【 0 0 2 8 】

データラッチ部 3 0 2 は、図示しない制御部から水平同期信号 H_s を受けてサンプリングメモリ 3 0 1 の各格納領域に記憶されている 1 水平期間分の画像データ D を一斉に取り込み、取り込んだ画像データ D を D/A 変換回路 3 0 3 に出力する。

【 0 0 2 9 】

D/A 変換回路 3 0 3 は、データラッチ部 3 0 2 から出力された画像データ D をデコードし、デコードした結果として示される階調レベル情報に対応した表示信号電圧を表示信号電圧生成回路 3 0 4 から供給される表示信号電圧の中から選択し、選択した表示信号電圧を、対応する信号線 $S(j)$ に出力する。この D/A 変換回路 3 0 3 は、複数の DAC 部 3 0 3 1 及び出力アンプ部 3 0 3 2 を有している。 DAC 部 3 0 3 1 は、画像データ D のデコード結果に応じて表示信号電圧生成回路 3 0 4 から供給される表示信号電圧を選択する。出力アンプ部 3 0 3 2 は、対応する DAC 部 3 0 3 1 によって選択された表示信号電圧を増幅して対応する信号線 $S(j)$ に出力する。信号線 $S(j)$ に出力された表示信号電圧は、走査ドライバ 2 0 0 によってオン状態とされた TFT を介して画素電極に印加される。これにより、表示信号電圧の印加によって画素電極に発生する画素電極電圧とコモン電圧との差の電圧が、画素電極とコモン電極との間に挟持された液晶に印加され、対応する表示画素での画像表示が行われる。

30

40

【 0 0 3 0 】

表示信号電圧生成回路 3 0 4 は、画像データ D が取り得る階調レベル (例えば D が 8 ビットのデジタルデータとして表される場合には 256 階調) に対応した表示信号電圧を、例えば、所定の電源電圧を階調レベル数に対応した複数の抵抗によって分割する抵抗分割方式によって生成する。ここで、液晶は、直流電圧を長時間印加すると特性が劣化する性質を有している。したがって、液晶の長寿命化等のためには、液晶に印加される電圧の極性 (画素電極電圧とコモン電圧との大小関係) を交流的に変化させる必要がある。このための手法として、本実施形態ではドット反転駆動を用いる。ドット反転駆動は、液晶に印加される電圧の極性を 1 表示画素 (或いは複数表示画素) 単位で変化させる駆動方式である。このようなドット反転駆動を行うため、表示信号電圧生成回路 3 0 4 は、電圧レベル

50

がコモン電圧よりも高い正極側の表示信号電圧 V^+ と電圧レベルがコモン電圧よりも低い負極側の表示信号電圧 V^- とを生成可能になされている。表示信号電圧 V^+ と表示信号電圧 V^- とは、それぞれが、画像データ D が取り得る階調レベル（例えば D が 8 ビットのデジタルデータとして表される場合には 256 階調）に対応した電圧レベルを有している。このような構成において、表示信号電圧生成回路 304 は、図示しない制御部からの極性反転制御信号 P_{ol} に応じて正極側の表示信号電圧 V^+ と負極側の表示信号電圧 V^- との何れかを選択して D/A 変換回路 303 に供給する。ここでは、例えば、極性反転制御信号 P_{ol} がハイレベルの場合に表示信号電圧 V^+ を選択し、極性反転制御信号 P_{ol} がローレベルの場合に表示信号電圧 V^- を選択するものとする。

【0031】

V_{COM} 供給部 400 は、所定の電源からコモン電圧を生成し、この生成したコモン電圧を対向側基板 100b に形成されたコモン電極に印加する。本実施形態におけるコモン電圧は固定の電位レベルを有するものである。

【0032】

以下、本実施形態に係る液晶表示装置の駆動方法について説明する。なお、以下の例では、表示信号電圧の極性を 1 表示画素毎に反転させる 1 ドット反転駆動に本実施形態の液晶装置の駆動方法を適用した場合について説明する。

【0033】

図 4 は、本実施形態における液晶表示装置の駆動方法を適用した場合の、表示信号電圧の極性反転の概要を示した図である。ここで、図 4 (a) は、奇数フレームにおける表示信号電圧の極性を示している。また、図 4 (b) は、偶数フレームにおける表示信号電圧の極性を示している。

【0034】

本実施形態においては、各信号線に印加する表示信号電圧の極性を、上述したユニットを構成する表示画素 P_{ix} の数毎に反転させるようにする。さらに、1 ドット反転駆動なので、隣り合う信号線間においても表示信号電圧の極性を反転させるようにするとともに、奇数フレームと偶数フレームでも表示信号電圧の極性を反転させるようにする。

【0035】

例えば、図 2 では 1 個のユニットが 2 個の表示画素 P_{ix} によって構成されている。この場合には、表示信号電圧の極性を 2 水平期間（即ちユニットを構成する 2 個の表示画素の全てが選択状態となる期間）毎に反転させる。例えば、信号線 $S(3)$ に注目すると、奇数フレームにおいて信号線 $S(3)$ に印加する表示信号電圧の極性は、図 4 (a) に示すように、1 行目及び 2 行目を正極性、3 行目及び 4 行目を負極性、5 行目及び 6 行目を正極性、...、とする。また、偶数フレームにおいて信号線 $S(3)$ に印加する表示信号電圧の極性は、図 4 (b) に示すように、1 行目及び 2 行目を負極性、3 行目及び 4 行目を正極性、5 行目及び 6 行目を負極性、...、とする。また、信号線 $S(3)$ の隣の信号線 $S(4)$ に注目すると、奇数フレームにおいて信号線 $S(4)$ に印加する表示信号電圧の極性は、図 4 (a) に示すように、1 行目及び 2 行目を負極性、3 行目及び 4 行目を正極性、5 行目及び 6 行目を負極性、...、とする。また、偶数フレームにおいて信号線 $S(4)$ に印加する表示信号電圧の極性は、図 4 (b) に示すように、1 行目及び 2 行目を正極性、3 行目及び 4 行目を負極性、5 行目及び 6 行目を正極性、...、とする。

【0036】

このようにして表示信号電圧の極性を反転させることによって、表示パネル 100 の全体では、図 4 (a) 及び図 4 (b) で示すようにして、各表示画素に印加される表示信号電圧の極性が 1 表示画素毎に反転する 1 ドット反転駆動となる。

【0037】

図 5 は、信号線 $S(3)$ に印加される表示信号電圧の極性を示すタイミングチャートである。なお、図 5 は、6 水平期間分までのタイミングチャートであるが、7 水平期間以後も 6 水平期間までと同様にして極性が反転する。

【0038】

10

20

30

40

50

上述したように、本実施形態では、 j 列目の信号線 $S(j)$ を挟むようにして 1 列ずつ配列される表示画素 P_{ix} (即ち、 $(j-1)$ 列目の表示画素 P_{ix} と j 列目の表示画素 P_{ix}) を、 k 個毎の表示画素 P_{ix} のユニット単位で信号線 $S(j)$ に薄膜トランジスタを介して接続している。そして、各ユニット内では、信号線 $S(j)$ を挟むようにして 1 列ずつ配列される表示画素 P_{ix} を i 行目の走査線 $G(i)$ の 1 行毎に交互に信号線 $S(j)$ に薄膜トランジスタを介して接続し、各ユニット内の最下行の表示画素と、このユニットに対して列方向に隣接する次のユニットの最上行の表示画素とは、信号線 $S(j)$ を挟むようにして 1 列ずつ配列される表示画素 P_{ix} のうちの同じ列の表示画素 P_{ix} となるように薄膜トランジスタを介して接続している。

【0039】

このようにして表示画素 P_{ix} を信号線に接続することで、表示パネル 100 の隣接する 2 つの信号線に挟まれた表示画素 P_{ix} を列方向で見た場合、1 行目の表示画素 P_{ix} と 2 行目の表示画素 P_{ix} とがそれぞれ異なる信号線に接続された状態となる。同様に、2 行目の表示画素 P_{ix} と 3 行目の表示画素 P_{ix} 、3 行目の表示画素 P_{ix} と 4 行目の表示画素 P_{ix} 、...、 $(k-1)$ 行目の表示画素 P_{ix} と k 行目の表示画素 P_{ix} もそれぞれ異なる信号線に接続された状態となる。但し、 k 行目の表示画素 P_{ix} と $(k+1)$ 行目の表示画素 P_{ix} は同一の信号線に接続された状態となる。さらに、 $(k+1)$ 行目の表示画素 P_{ix} と $(k+2)$ 行目の表示画素 P_{ix} とがそれぞれ異なる信号線に接続された状態となる。同様に、 $(k+2)$ 行目の表示画素 P_{ix} と $(k+3)$ 行目の表示画素 P_{ix} 、 $(k+3)$ 行目の表示画素 P_{ix} と $(k+4)$ 行目の表示画素 P_{ix} 、...、 $(2k-1)$ 行目の表示画素 P_{ix} と $2k$ 行目の表示画素 P_{ix} もそれぞれ異なる信号線に接続された状態となる。この k 個毎の表示画素 P_{ix} をグループと呼ぶことにする。

【0040】

このように表示画素 P_{ix} を接続した状態で、図 4 に示したようにして、信号線に印加される表示信号電圧の極性を 2 水平期間毎に反転させることで 1 ドット反転駆動が実現される。即ち、1 つの信号線に印加される表示信号電圧の極性反転周波数を 2 水平期間毎に 1 回としつつ、1 ドット反転駆動を行うことが可能となる。

【0041】

これに対し、同一列の表示画素を 1 つの信号線に接続して 1 ドット反転駆動を行った場合には、表示信号電圧の極性反転周波数が 1 水平期間毎に 1 回となる。このようにして、本実施形態では、1 ドット反転駆動における表示信号電圧の極性反転周波数を低減させることが可能であり、これにより消費電力の低減を図ることが可能となる。

【0042】

ここで、図 2 で示した画素構成は、上下左右方向に数画素程度ずらしても、消費電力の低減を図ることは可能である。例えば、図 6 は、図 2 で示した画素構成を図面下方向に 1 画素分 (1 行分) ずらしたものである。この場合には、図 6 (a)、図 6 (b) で示すように、1 行目の表示画素 P_{ix} と 2 行目の表示画素 P_{ix} とに対応した期間のみ、各信号線に印加する表示信号電圧の極性を 1 水平期間で反転させる。それ以後は表示信号電圧の極性を 2 水平期間毎に反転させる。このような 1 ドット反転駆動を行った場合のタイミングチャートを図 7 に示す。図 6 で示したような 1 ドット反転駆動を行った場合には、1 行目の表示画素 P_{ix} と 2 行目の表示画素 P_{ix} とに対応した期間のみ、表示信号電圧の極性反転周波数が 1 水平期間毎に 1 回となり、それ以後は表示信号電圧の極性反転周波数が 2 水平期間毎に 1 回となる。

【0043】

また、図 2 の例は、1 個のユニット内の表示画素 P_{ix} の数を 2 個としている。これに対し、1 個のユニット内の表示画素 P_{ix} の数は 2 個よりも大きい複数として良い。

【0044】

例えば、図 8 は、1 個のユニット内の表示画素 P_{ix} の数を 3 個とした場合の例である。この場合には、図 8 に示すように、ある信号線 $S(j)$ に対し、奇数番目のユニットに関しては、 j 列目、 $(j-1)$ 列目、 j 列目の順で表示画素 P_{ix} を接続し、偶数番目の

10

20

30

40

50

ユニットに関しても、 j 列目、 $(j - 1)$ 列目、 j 列目の順で表示画素 P_{ix} を接続する。逆に、奇数番目のユニットにおいて、 $(j - 1)$ 列目、 j 列目、 $(j - 1)$ の順で表示画素 P_{ix} を接続し、偶数番目のユニットにおいても、 $(j - 1)$ 列目、 j 列目、 $(j - 1)$ 列目の順で表示画素 P_{ix} を接続するようにしても良い。

【0045】

また、ユニット内の表示画素 P_{ix} の数が 3 個なので、表示信号電圧の極性を 3 水平期間毎に反転させる。例えば、信号線 $S(3)$ に注目すると、奇数フレームにおいて信号線 $S(3)$ に印加する表示信号電圧の極性は、図 8 (a) に示すように、1 行目 - 3 行目を正極性、4 行目 - 6 行目を負極性、7 行目 - 9 行目を正極性、...、とする。また、偶数フレームにおいて信号線 $S(3)$ に印加する表示信号電圧の極性は、図 8 (b) に示すように、1 行目 - 3 行目を負極性、4 行目 - 6 行目を正極性、7 行目 - 9 行目を負極性、...、とする。

10

【0046】

図 8 (a) 及び図 8 (b) に示すような画素構成とし、図 8 (a) 及び図 8 (b) に示すようにして表示信号電圧の極性反転を行うことでも、1 ドット反転駆動が実現される。また、このような 1 ドット反転駆動を行った場合のタイミングチャートを図 9 に示す。図 8 で示したような 1 ドット反転駆動を行った場合には、図 9 に示すように、表示信号電圧の極性反転周波数が 3 水平期間毎に 1 回となり、より消費電力の低減を図ることが可能である。

20

【0047】

さらに、図 10 は、1 個のユニット内の表示画素 P_{ix} の数を 4 個とした場合の例である。この場合には、図 10 に示すように、ある信号線 $S(j)$ に対し、奇数番目のユニットに関しては、 j 列目、 $(j - 1)$ 列目、 j 列目、 $(j - 1)$ 列目の順で表示画素 P_{ix} を接続し、偶数番目のユニットに関しては、 $(j - 1)$ 列目、 j 列目、 $(j - 1)$ 、 j 列目の順で表示画素 P_{ix} を接続する。逆に、奇数番目のユニットにおいて、 $(j - 1)$ 列目、 j 列目、 $(j - 1)$ 、 j 列目の順で表示画素 P_{ix} を接続し、偶数番目のユニットにおいて、 j 列目、 $(j - 1)$ 列目、 j 列目、 $(j - 1)$ 列目の順で表示画素 P_{ix} を接続するようにしても良い。

【0048】

また、ユニット内の表示画素 P_{ix} の数が 4 個なので、表示信号電圧の極性を 4 水平期間毎に反転させる。例えば、信号線 $S(3)$ に注目すると、奇数フレームにおいて信号線 $S(3)$ に印加する表示信号電圧の極性は、図 10 (a) に示すように、1 行目 - 4 行目を正極性、5 行目 - 8 行目を負極性、9 行目 - 12 行目を正極性、...、とする。また、偶数フレームにおいて信号線 $S(3)$ に印加する表示信号電圧の極性は、図 10 (b) に示すように、1 行目 - 4 行目を負極性、5 行目 - 8 行目を正極性、9 行目 - 12 行目を負極性、...、とする。

30

【0049】

図 10 (a) 及び図 10 (b) に示すような画素構成とし、図 10 (a) 及び図 10 (b) に示すようにして表示信号電圧の極性反転を行うことでも、1 ドット反転駆動が実現される。また、このような 1 ドット反転駆動を行った場合のタイミングチャートを図 11 に示す。図 10 で示したような 1 ドット反転駆動を行った場合には、図 11 に示すように、表示信号電圧の極性反転周波数が 4 水平期間毎に 1 回となり、より消費電力の低減を図ることが可能である。

40

【0050】

このように、1 個のユニット内の表示画素数を増やすことにより、表示信号電圧の極性反転周波数を低くしつつ、1 ドット反転駆動を行うことが可能である。ただし、例えば、1 個のユニット内の表示画素数 k を $(n/2)$ とした場合には、表示パネル 100 の中央付近で駆動が変わることになり、これが視認性に影響を与えることが考えられる。このため、1 個のユニット内の表示画素数 k は表示信号電圧の極性反転周波数と視認性の双方を考慮して決定することが望ましい。

50

【 0 0 5 1 】

1 個のユニット内の表示画素数 k が $(n/2)$ を越える場合には、2 番目のユニットは行数が足りなくなる。この場合は m 行目の最後の行で打ち切るものとする。

【 0 0 5 2 】

このようにすると、表示パネル 1 0 0 の隣接する 2 つの信号線に挟まれた表示画素 P_{ix} を列方向で見ると、1 個のグループ内の表示画素数を同様に k として、図 4 及び図 6 ($k = 2$ の場合)、図 8 ($k = 3$ の場合)、図 1 0 ($k = 4$ の場合) 等、すべての場合で極性が列方向に 1 ドット毎に反転している 1 ドット反転駆動となっていることが分かる。

【 0 0 5 3 】

以上実施形態に基づいて本発明を説明したが、本発明は上述した実施形態に限定されるものではなく、本発明の要旨の範囲内で種々の変形や応用が可能なのは勿論である。例えば、上述した実施形態では、1 ドット反転駆動への適用例を示しているが、本実施形態の手法は 2 ドット反転駆動等、他のドット反転駆動にも適用可能である。

【 0 0 5 4 】

さらに、上記した実施形態には種々の段階の発明が含まれており、開示される複数の構成要件の適当な組合せにより種々の発明が抽出され得る。例えば、実施形態に示される全構成要件からいくつかの構成要件が削除されても、上述したような課題を解決でき、上述したような効果が得られる場合には、この構成要件が削除された構成も発明として抽出され得る。

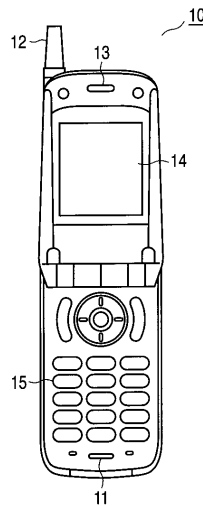
【 符号の説明 】

【 0 0 5 5 】

1 0 ... 携帯電話機、1 1 ... マイクロフォン、1 2 ... アンテナ、1 3 ... スピーカ、1 4 ... 液晶表示装置、1 5 ... 操作部、1 0 0 ... 表示パネル、2 0 0 ... 走査ドライバ、3 0 0 ... 信号ドライバ、4 0 0 ... 表示信号電圧生成回路

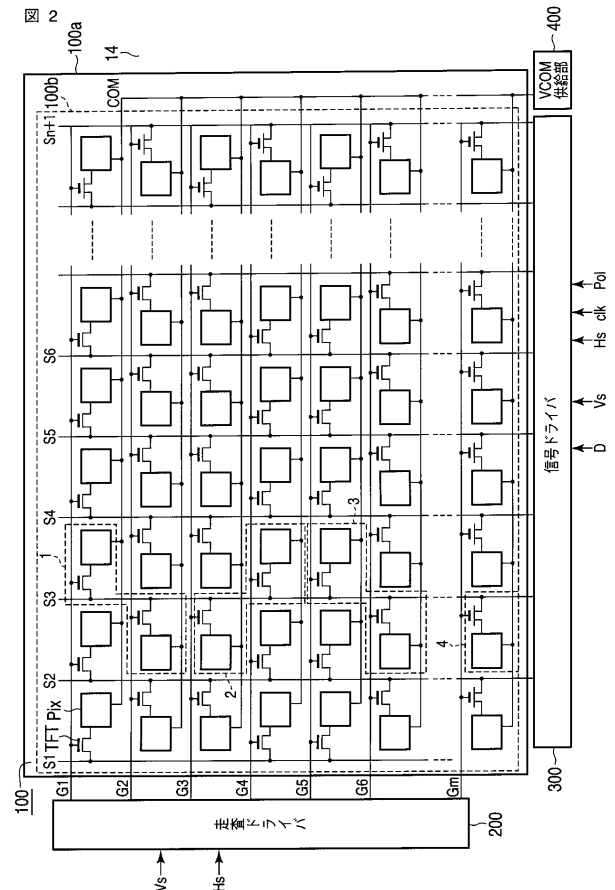
【 図 1 】

図 1



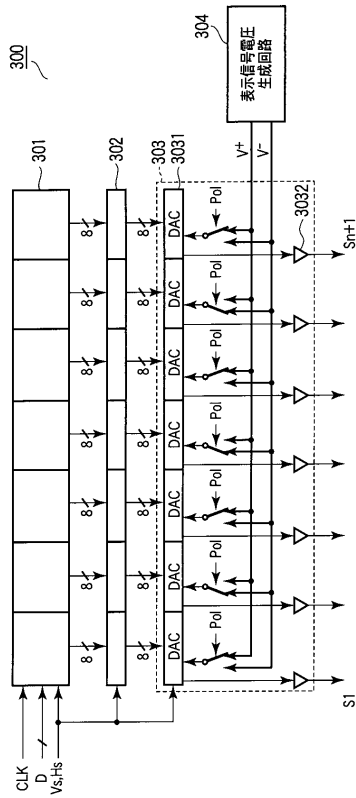
【 図 2 】

図 2



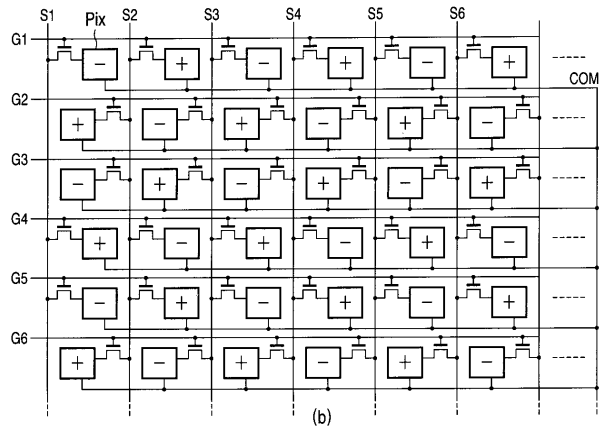
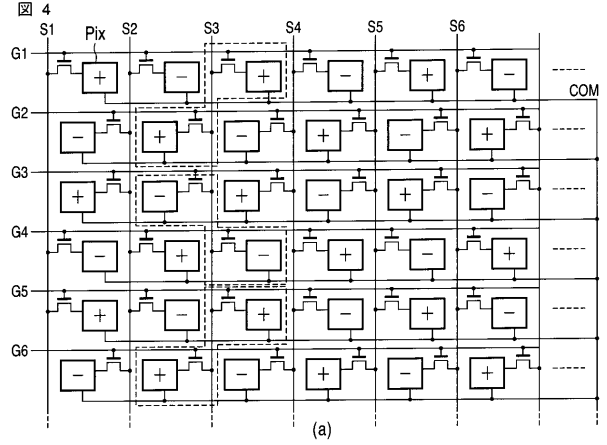
【 図 3 】

図 3



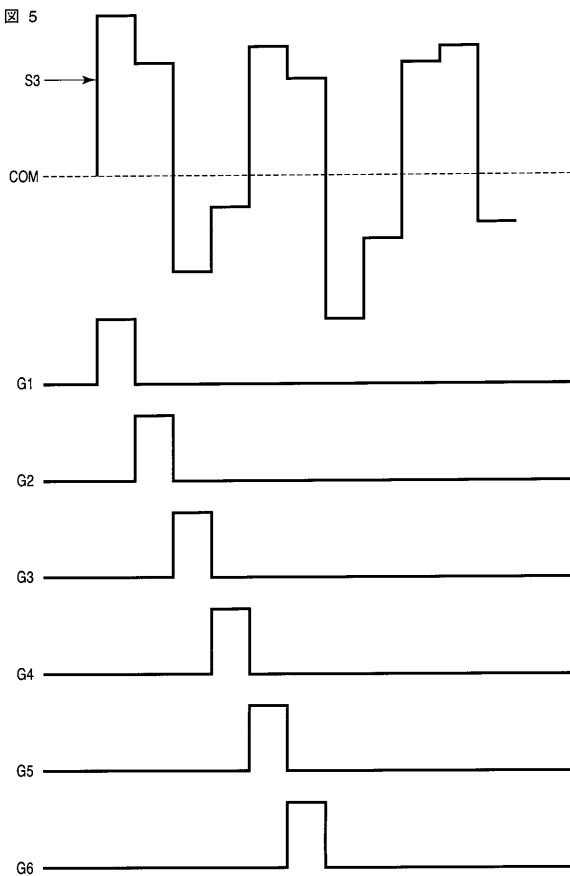
【 図 4 】

図 4



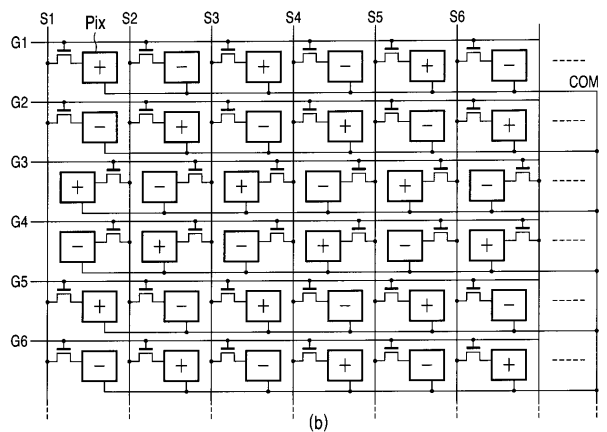
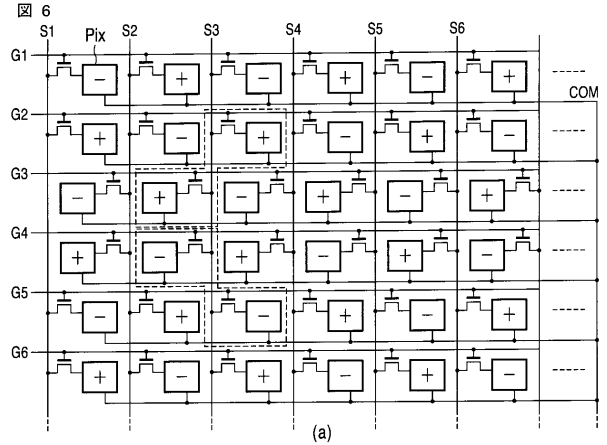
【 図 5 】

図 5

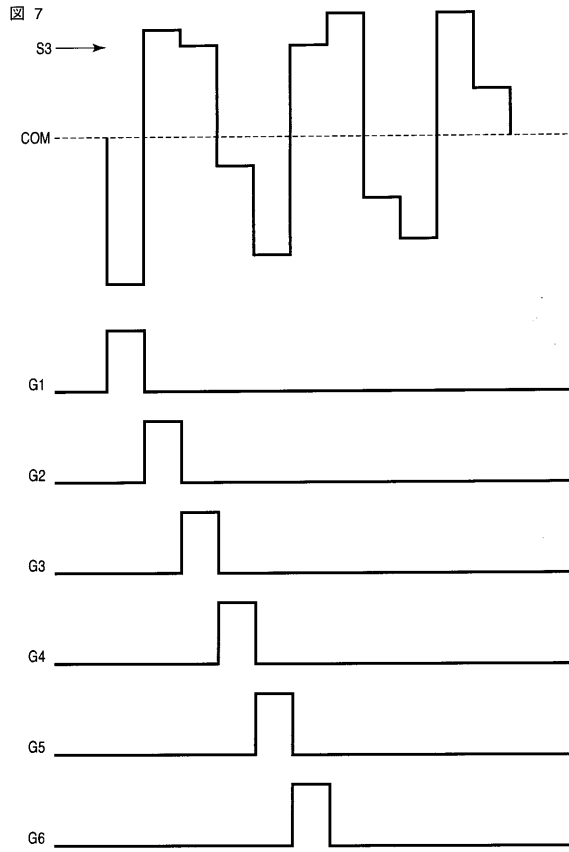


【 図 6 】

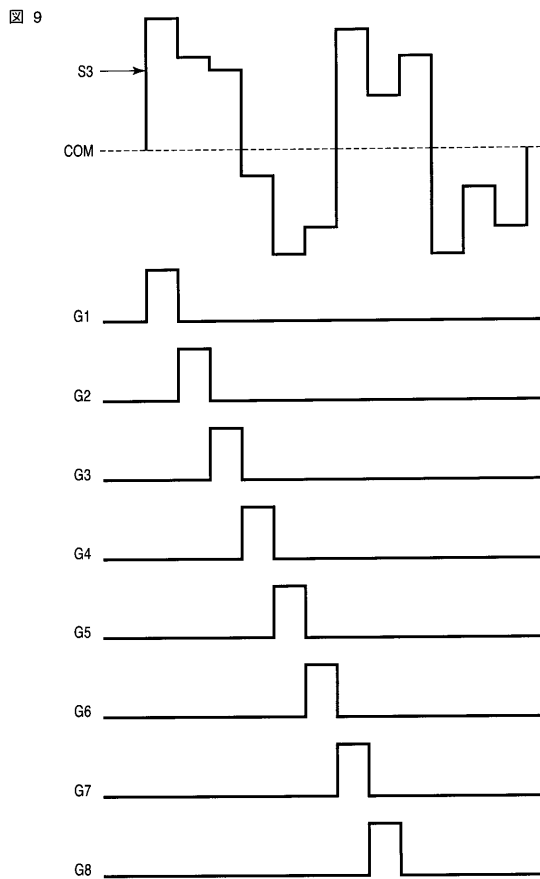
図 6



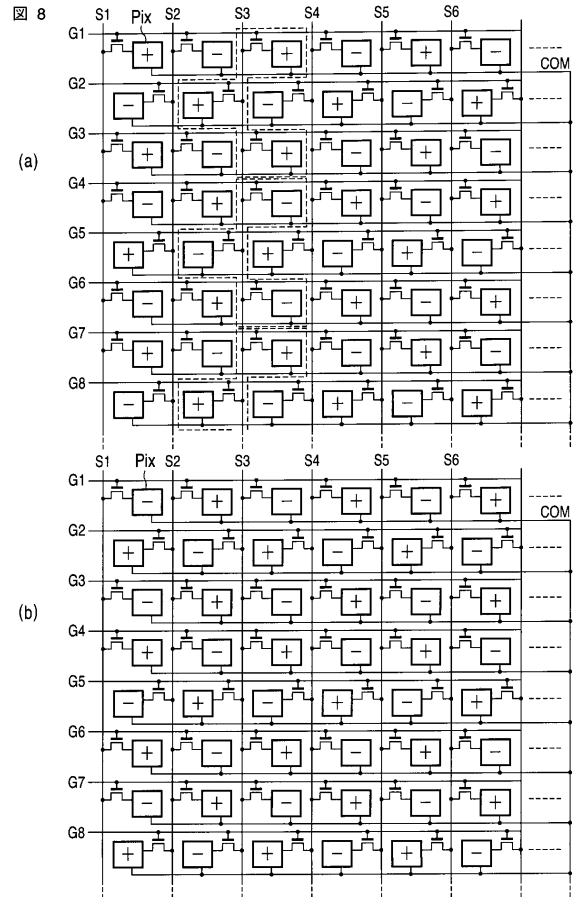
【 図 7 】



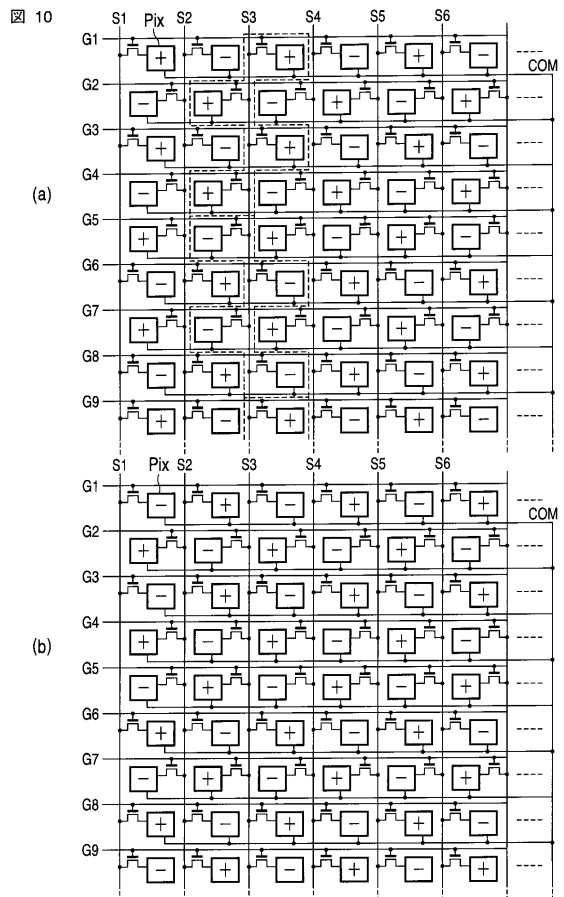
【 図 9 】



【 図 8 】

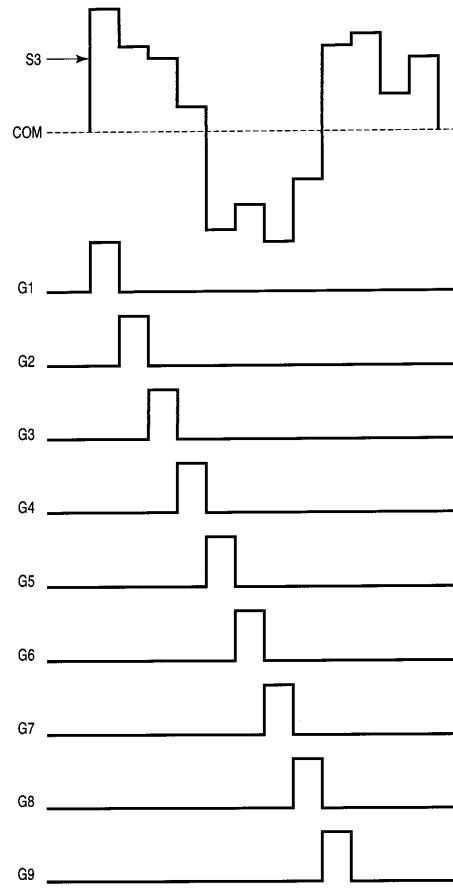


【 図 10 】



【図 11】

図 11



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 1 E
G 0 9 G	3/20	6 2 3 Q
G 0 9 G	3/20	6 4 2 K
G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 4 A
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 2 3 U
G 0 9 G	3/20	6 1 1 E
G 0 9 G	3/20	6 1 1 A
G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 2 2 M

(74)代理人 100084618
 弁理士 村松 貞男

(74)代理人 100103034
 弁理士 野河 信久

(74)代理人 100119976
 弁理士 幸長 保次郎

(74)代理人 100153051
 弁理士 河野 直樹

(74)代理人 100140176
 弁理士 砂川 克

(74)代理人 100101812
 弁理士 勝村 紘

(74)代理人 100124394
 弁理士 佐藤 立志

(74)代理人 100112807
 弁理士 岡田 貴志

(74)代理人 100111073
 弁理士 堀内 美保子

(74)代理人 100134290
 弁理士 竹内 将訓

(74)代理人 100127144
 弁理士 市原 卓三

(74)代理人 100141933
 弁理士 山下 元

(72)発明者 水取 光

東京都八王子市石川町 2 9 5 1 番地の 5 カシオ計算機株式会社八王子技術センター内

F ターム(参考) 2H092 GA20 HA04 JA24 JB04 JB31 NA26
 2H193 ZA04 ZC13 ZD23 ZD31 ZF18 ZF20 ZF22 ZF33 ZF36
 5C006 AA16 AC11 AC21 AC27 AF22 AF42 AF44 AF51 AF69 AF71
 AF83 BB16 BB21 BC02 BC12 BC22 BC23 BF03 BF04 BF11
 BF24 BF25 BF43 EC02 FA23 FA48
 5C080 AA10 BB05 DD06 DD26 DD29 EE29 FF11 GG05 GG11 GG15
 GG17 JJ02 JJ03 JJ04 KK07

专利名称(译)	液晶表示装置		
公开(公告)号	JP2011175096A	公开(公告)日	2011-09-08
申请号	JP2010039108	申请日	2010-02-24
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	水取光		
发明人	水取 光		
IPC分类号	G09G3/36 G02F1/1343 G02F1/133 G09G3/20		
CPC分类号	G09G3/3648 G09G3/3607 G09G3/3614 G09G3/3688 G09G2300/0426		
FI分类号	G09G3/36 G02F1/1343 G02F1/133.525 G09G3/20.680.G G09G3/20.680.H G09G3/20.621.E G09G3/20.623.Q G09G3/20.642.K G09G3/20.621.B G09G3/20.624.A G09G3/20.641.C G09G3/20.623.U G09G3/20.611.E G09G3/20.611.A G09G3/20.623.C G09G3/20.622.M		
F-TERM分类号	2H092/GA20 2H092/HA04 2H092/JA24 2H092/JB04 2H092/JB31 2H092/NA26 2H193/ZA04 2H193/ZC13 2H193/ZD23 2H193/ZD31 2H193/ZF18 2H193/ZF20 2H193/ZF22 2H193/ZF33 2H193/ZF36 5C006/AA16 5C006/AC11 5C006/AC21 5C006/AC27 5C006/AF22 5C006/AF42 5C006/AF44 5C006/AF51 5C006/AF69 5C006/AF71 5C006/AF83 5C006/BB16 5C006/BB21 5C006/BC02 5C006/BC12 5C006/BC22 5C006/BC23 5C006/BF03 5C006/BF04 5C006/BF11 5C006/BF24 5C006/BF25 5C006/BF43 5C006/EC02 5C006/FA23 5C006/FA48 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD26 5C080/DD29 5C080/EE29 5C080/FF11 5C080/GG05 5C080/GG11 5C080/GG15 5C080/GG17 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/KK07 2H193/ZA08		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆 山下 元		
其他公开文献	JP2011175096A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其通过降低施加到一条信号线的显示信号电压的频率来实现点反转驱动，并且可以降低功耗。解决方案：显示逐列排列的像素Pix，在构成显示面板100的第j列中插入信号线S(j)，通过包括多个显示像素Pix的每个单元中的薄膜晶体管连接。在每个单元中，逐列布置的显示像素Pix经由薄膜晶体管通过第i行中的扫描线G(i)的每行交替地连接到信号线S(j)。显示单元中最下行中的像素和相对于前述单元在列方向上相邻的下一单元中的最上行中的显示像素通过薄膜晶体管连接，使得显示像素分别布置在显示像素Pix在显示像素Pix的相同列中逐列排列，插入信号线S(j)。在上述像素配置中，每个单元反转显示信号电压的极性。Z

