

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-117699

(P2010-117699A)

(43) 公開日 平成22年5月27日(2010.5.27)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	

審査請求 未請求 請求項の数 9 OL (全 8 頁)

(21) 出願番号 特願2009-137153 (P2009-137153)
 (22) 出願日 平成21年6月8日(2009.6.8)
 (31) 優先権主張番号 10-2008-0112843
 (32) 優先日 平成20年11月13日(2008.11.13)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 SAMSUNG ELECTRONICS
 CO., LTD.
 大韓民国京畿道水原市靈通区梅灘洞416
 416, Maetan-dong, Yeongtong-gu, Suwon-si,
 Gyeonggi-do 442-742
 (KR)
 (74) 代理人 110000408
 特許業務法人高橋・林アンドパートナーズ
 (72) 発明者 金潤 ▲章▼
 大韓民国京畿道水原市靈通区靈通洞 シン
 ナムシル5團地アパートメント542棟1
 704号

最終頁に続く

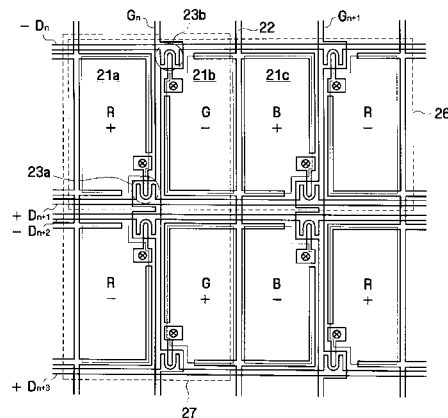
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】製造費用を減らし開口率を増加させる液晶表示装置のピクセル設計を提供する。

【解決手段】本発明による液晶表示装置は、基板の長辺と平行になるように延長される複数のデータ配線を含む。ゲート配線の本数はデータ配線の長さ方向に配列されたピクセル電極の本数の半分であり、データ配線の本数はゲート配線の長さ方向に配列されたピクセル電極の本数の二倍である。本発明による液晶表示装置は、高い開口率、高いガラス基板使用効率、低い製造費用、高速応答液晶との適合性の良さなど従来技術に比べて、さまざまな長所がある。

【選択図】 図4A



【特許請求の範囲】**【請求項 1】**

長辺と短辺とを有する基板と、
前記基板上に形成されて第 1 方向に伸びた複数のゲート配線と、
前記ゲート配線と絶縁されて交差し、第 2 方向に伸びた複数のデータ配線と、
スイッチング素子によって前記データ配線と接続される複数のピクセル電極と、
を含み、
前記ゲート配線の数は、前記第 2 方向に配列された前記ピクセル電極の数の半分であり、
前記データ配線は、前記基板の長辺と実質的に平行になるように延長されることを特徴とする液晶表示装置。

10

【請求項 2】

二つのピクセル電極が、隣接する二つのゲート配線の間位置することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記基板の上辺の長さが前記基板の側辺の長さより長く、データ配線は、横配線であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記基板の側辺の長さが前記基板の上辺の長さより長く、前記データ配線は、縦配線であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記データ配線の数が前記第 1 方向に配列された前記ピクセル電極数の二倍であることを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 6】

複数のストレージ電極をさらに含み、前記複数のストレージ電極は、前記ゲート配線と交互に配列されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】

複数の薄膜トランジスタをさらに含み、前記複数の薄膜トランジスタはジグザグに配列されて、少なくとも一つが前記ゲート配線を中心に配置されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 8】

複数のストレージ電極をさらに含み、前記複数のストレージ電極は、前記ゲート配線と交互に配列されることを特徴とする請求項 2 に記載の液晶表示装置。

30

【請求項 9】

複数の薄膜トランジスタをさらに含み、前記複数の薄膜トランジスタはジグザグに配列されて、少なくとも一つが前記ゲート配線を中心に配置されることを特徴とする請求項 2 に記載の液晶表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、液晶表示装置に関するものであって、より詳細には、開口率を増加させて製造費用を減らすことができる液晶表示装置のピクセル配置設計に関するものである。

40

【背景技術】**【0002】**

一般的に液晶表示装置のデータドライバは、ゲートドライバに比べ、はるかに高価であり、高い移動度 (high mobility) を有するトランジスタが要求されるため、ゲートドライバとは異なるアモルファスシリコン薄膜トランジスタを使用しており、ガラス基板に直接実装することが事実上不可能である。また、使用されるチャンネル数に比例し、価格が急激に上昇する。したがって、製造費用を減らすためには、データドライバの数および/またはそのチャンネルの数を可能な限り減少させなければならない。

【0003】

50

図 1 は、従来技術による液晶表示装置の概略的な平面図である。図 2 A は、図 1 の液晶表示装置のピクセル配置設計図である。図 2 B は、図 2 A のピクセル配置設計図の等価回路図である。

【 0 0 0 4 】

図 1、図 2 A、および図 2 B を参照すると、従来技術による液晶表示装置は、ゲート配線 G_n 、データ配線 D_n 、ピクセル電極 1 1、ストレージ電極 1 2、薄膜トランジスタ 1 3、データドライバ 1 4 およびゲートドライバ 1 5 を含む。

【 0 0 0 5 】

このような構造は、データ配線 D_n を横配線にすることによって、データ配線 D_n を縦配線にする伝統的なピクセル設計方式に比べて、データドライバのチャンネルの数を 2 / 3 に減らすことができ、ゲートドライバ 1 5 を薄膜トランジスタ基板の製造工程と共にガラス基板の上に集積回路の形態で形成することによってゲートドライバ IC を除去することができる。

10

【 0 0 0 6 】

図 2 A、および図 2 B を参照すると、一つの横ピクセル列 1 6 に二つのデータ配線 D_n 、 D_{n+1} が形成され、一つの縦ピクセル列 1 7 に一つのゲート配線 G_n が形成される。ゲート配線 G_n は、2 個ずつ一対となるように電氣的に接続される。薄膜トランジスタ 1 3 は、ジグザグに配列され、対応するデータ配線 D_n およびゲート配線 G_n と接続する。したがって、データ信号が二つの縦ピクセル列の各ピクセル電極に同時に印加されるため、十分なピクセルの充電時間を確保することができる。

20

【 0 0 0 7 】

一方、ゲート信号を印加することで、周辺電界の歪曲により発生するテクスチャを抑制するために、ストレージ電極 1 2 がゲート配線 G_n に隣接して形成される。

【 0 0 0 8 】

しかし、このような構造の場合、ゲート配線 G_n がすべての縦ピクセル列ごとに形成され、ストレージ電極 1 2 がゲート配線 G_n に隣接して形成されるため、開口率が減少する。また、二つのゲート配線 G_n がゲートドライバ 1 5 の一つの出力端子と接続するため、ゲート配線 G_n による負荷が相対的に大きくなって、集積されたゲートドライバのサイズが大きくなる。したがって、ガラス基板の使用効率が落ち、パネル設計マージンも減少する問題がある。

30

【 先行技術文献 】

【 特許文献 】

【 0 0 0 9 】

【 特許文献 1 】 大韓民国特許公開 2 0 0 6 - 0 0 9 3 4 1 2 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 0 】

本発明は、前記従来技術の問題点を解決しようとする開口率を増加させて製造費用を減らすことができる液晶表示装置を提供することにある。

【 0 0 1 1 】

本発明の技術的課題は、以上で言及した技術的課題に制限されず、言及されていないまた他の技術的課題は、次の記載から当業者に明確に理解されるであろう。

40

【 課題を解決するための手段 】

【 0 0 1 2 】

本発明による液晶表示装置は、ゲート配線の数を半分に減らし、前記従来技術の問題点を解決する。

【 0 0 1 3 】

このために、隣接する二つのゲート配線の間二つのピクセル電極が位置し、一つまたは二つの薄膜トランジスタがゲート配線を中心にジグザグに配列され、一度のゲートオン信号で二つのピクセル電極と二つのデータ配線とを電氣的に接続する。

50

【 0 0 1 4 】

その他実施形態の具体的な内容は詳細な説明および図に含まれている。

【 図面の簡単な説明 】

【 0 0 1 5 】

【 図 1 】 従来技術による液晶表示装置の概略的な平面図である。

【 図 2 A 】 図 1 の液晶表示装置のピクセル配置設計図である。

【 図 2 B 】 図 2 A のピクセル配置設計図に対する等価回路図である。

【 図 3 】 本発明の一実施形態による液晶表示装置の概略的な平面図である。

【 図 4 A 】 図 3 の液晶表示装置のピクセル配置設計図である。

【 図 4 B 】 図 4 A のピクセル配置設計図に対する等価回路図である。

10

【 発明を実施するための最良の形態 】

【 0 0 1 6 】

本発明の利点、特徴、およびそれらを達成する方法は、図面と共に詳細に後述されている実施形態を参照すれば明確になるであろう。しかし、本発明は、以下で開示される実施形態に限定されるものではなく、互いに異なる多様な形態で実現されるものであり、単に本実施形態は本発明の開示を完全なものにし、本発明が属する技術分野で通常の知識を有する者に発明の範疇を完全に知らせるために提供されるものであり、本発明は、請求項の範囲によってのみ定義される。図面において層および領域のサイズおよび相対的なサイズは説明を明瞭するために誇張される場合もある。

【 0 0 1 7 】

20

素子 (e l e m e n t s) または層が、異なる素子または層の「上 (o n) 」と指称されるものは、他の素子あるいは層の真上だけでなく、中間に他の層または他の素子を介在する場合をすべて含む。これに対し、素子が「直接上 (d i r e c t l y o n) 」、「真上」と指称されるものは中間に他の素子または層を介在しないものを示す。「および / または」は、言及されたアイテムの各々および一つ以上のすべての組合せを含む。

【 0 0 1 8 】

空間的に相対的な用語である「下 (b e l o w) 」、「下 (b e n e a t h) 」、「下部 (l o w e r) 」、「上 (a b o v e) 」、「上部 (u p p e r) 」などは、図面に示されているように、一つの素子または構成要素と異なる素子または構成要素との相関関係を容易に記述するために使用されてもよい。空間的に相対的な用語は、図面に示されている方向に加えて、使用時または動作時における素子の互いに異なる方向を含む用語として理解されなければならない。明細書全体において、同一参照符号は同一構成要素を指す。

30

【 0 0 1 9 】

本明細書で記述する実施形態は、本発明の理想的な実施形態の概略的な平面図および断面図を参考にして説明する。したがって、製造技術または許容誤差などによって、例示図の形態は変形されてもよい。したがって、本発明の実施形態は、図示された特定形態に制限されるものではなく、製造工程によって生成される形態の変化も含むものである。したがって、図面に例示された領域は概略的な属性を有し、図面に例示された領域の形態は素子の領域の特定形態を例示するためのものであり、発明の範疇を制限するためのものではない。

40

【 0 0 2 0 】

本明細書において使用される用語である「薄膜トランジスタ基板」は、薄膜トランジスタを少なくとも一つ含む基板をいい、薄膜トランジスタと基板との間に他の構造物が介在している場合、またはその上に他の構造物が形成されている場合を排除しない。

【 0 0 2 1 】

図 3 は、本発明の一実施形態による液晶表示装置の概略的な平面図である。図 4 A は、図 3 の液晶表示装置のピクセル配置設計図であり、図 4 B は、図 4 A のピクセル配置設計図の等価回路図である。

【 0 0 2 2 】

図 3、図 4 A および図 4 B を参照すると、本実施形態の場合、データ配線 D n は横配線

50

で形成され、ゲート配線 G_n は縦配線で形成される。データドライバ 24 は、パネルの側部に位置し、ゲートドライバ 25 はパネルの上部に位置する。データドライバ 24 及びゲートドライバ 25 の位置は、本発明において重要な要素ではなく、本実施形態に限定されない。

【0023】

ノートパソコン用液晶パネルまたはテレビ用液晶パネルの場合、一般的に縦配線の数が横配線の数より多い。一方、一般的にデータドライバ 24 はゲートドライバ 25 に比べて高価であり、データドライバ 24 の価格はチャンネルの数により急激に増加する。

【0024】

したがって、データ配線 D_n を縦配線にするよりは横配線にした方が製造費用を減少させることに非常に有利である。

【0025】

しかし、ゲート配線 G_n を縦配線にすると、ゲート配線 G_n の数が増加するため、ピクセルの充電時間が減るようになる。

【0026】

例えば、データ配線 D_n を横配線にし、ゲート配線 G_n を縦配線にする概念を、 $WXGA+$ 級 (1440×900 画素、 $75Hz$ 駆動) 高解像度高速駆動方式に単純に適用する場合、実際のピクセルの充電時間は約 $2\mu s$ となる。

【0027】

その結果、移動度が相対的に低いアモルファスシリコン薄膜トランジスタでは、パネルを安定的に駆動することが不可能である。

【0028】

したがって、十分なピクセルの充電時間を確保するために、図 4A、および図 4B に示すように、一つの横ピクセル列 26 に二つのデータ配線 D_n 、 D_{n+1} を形成し、二つの縦ピクセル列 27 に一つのゲート配線 G_n を形成する。

【0029】

その次に、横方向に沿って二つの薄膜トランジスタ 23b、23a を通じて、ピクセル電極 21b、21a を交互に奇数/偶数データ配線 D_n 、 D_{n+1} に接続し、横ピクセル列 26 内で二つの薄膜トランジスタ 23b、23a が一つのゲート配線 G_n によって同時にオンされるように構成される。

【0030】

そうすることによって、二つのデータ信号が二つのデータ配線 D_n 、 D_{n+1} を通して、行方向に隣接する二つのピクセル電極 21b、21a に同時に印加される。したがって、このような構造にする場合、ピクセルの充電時間を二倍に確保することができる。

【0031】

また、ドット反転 (dot inversion) 駆動のためにデータ配線 (D_n 、 D_{n+1} 、 D_{n+2} 、 D_{n+3}) で印加されるデータ信号の極性を列方向に沿って交互に変更することが好ましい。

【0032】

本実施形態によると、ゲート配線数が図 1、図 2A、および図 2B に図示された従来技術に比べて半分に減る。したがって、開口率を増加させることができる。

【0033】

また、ゲートドライバ 25 の出力端子当たりゲート線数の減少によって、図 1、図 2A、および図 2B に示す従来技術に比べて、ゲートドライバの端子 25 に加えられる負荷が減少され得る。したがって、ゲートドライバ 25 の出力側の薄膜トランジスタのチャンネル幅 (channel width) を小さくすることができ、結果的にゲートドライバ 25 全体回路のサイズを小さくすることができる。

【0034】

一方、ストレージ電極 22 は、二つのゲート配線 G_n 、 G_{n+1} の間でピクセル電極 21b、21c の端に沿って配置される。本実施形態のように、ストレージ電極 22 の一部

10

20

30

40

50

は隣接する二つのピクセル電極 2 1 b、2 1 c の間に位置し、隣接する二つのピクセル電極 2 1 b、2 1 c とオーバーラップしなくてもよく、またはオーバーラップしてもよい。

【0035】

十分なストレージ電極 2 2 の線間幅は、いくつかの利点をもたらす。第一に、二つのピクセル電極 2 1 b、2 1 c の間の結合容量を減らすことができ、第二に、バックライトから出る光を遮断することによって反対基板に位置する光遮断手段（図示せず）のサイズを小さくし、開口率を増加させることができ、第三に、ストレージ電極 2 2 の負荷が減って液晶キャパシタンス (C_{lc}) に対するストレージキャパシタンス (C_{st}) の比 (C_{st}/C_{lc}) を大きく維持することができ、高速応答の特性を有する液晶と共に使うことに有利である。

10

【0036】

前述したように、本発明による液晶表示装置は、高い開口率、高いガラス基板使用効率、製造費用の減少、高速応答の特性を有する液晶との適合性の良さなどの様々な長所を有する。

【0037】

本実施形態と異なる様々な実施形態（例えば、多様なピクセルの電極構造、多様な駆動モードなど）は、本発明の思想と範囲から外れず、当業者によって多様に実現することができる。したがって、請求範囲は、前述した実施形態に限定されず、さらに広く解釈されなければならない。

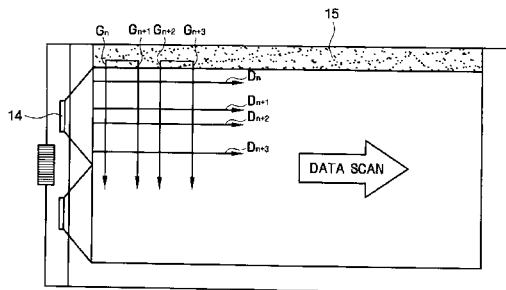
【符号の説明】

20

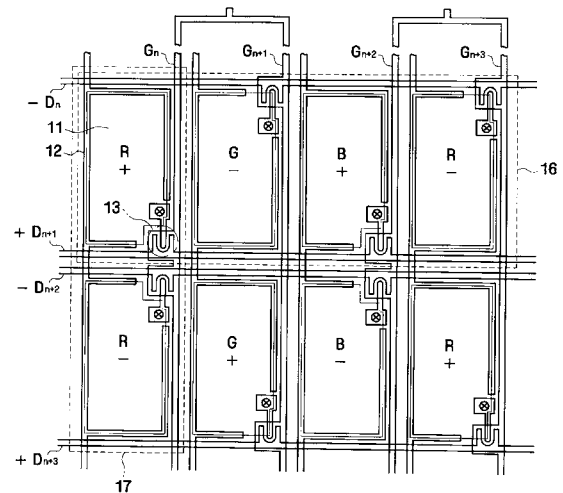
【0038】

- D_n データ配線
- G_n ゲート配線
- 2 4 データドライバ
- 2 5 ゲートドライバ

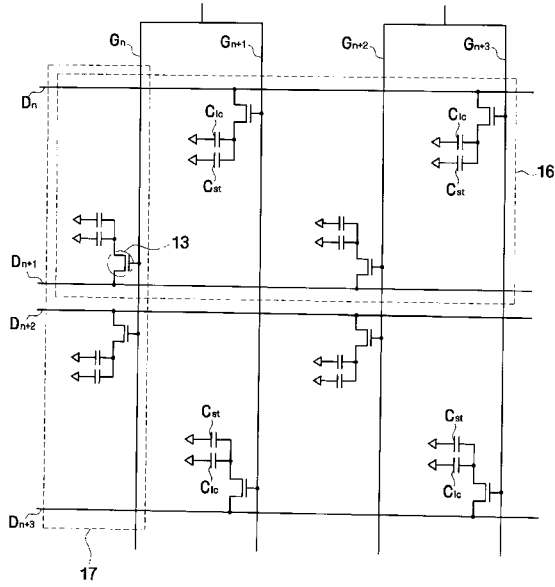
【図 1】



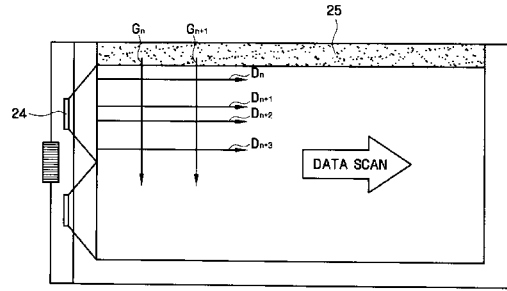
【図 2 A】



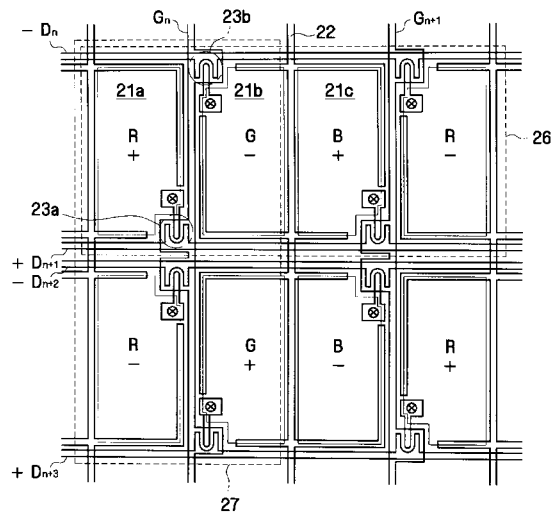
【 図 2 B 】



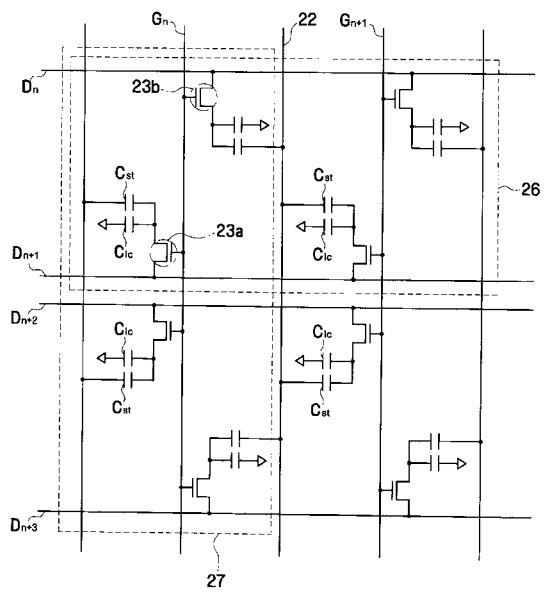
【 図 3 】



【 図 4 A 】



【 図 4 B 】



フロントページの続き

(72)発明者 権 英 根

大韓民国京畿道水原市靈通區網捕洞 L G X i i 3次アパートメント301棟1203号

(72)発明者 安 順 一

大韓民国忠 清 南道天安市鳳鳴洞 チェオングソル3次アパートメント304棟1309号

(72)発明者 朴 徑 浩

大韓民国忠 清 南道天安市斗井洞 1 2 1 4番地503号

Fターム(参考) 2H092 GA60 JB23 JB32 JB69 NA07

专利名称(译)	液晶表示装置		
公开(公告)号	JP2010117699A	公开(公告)日	2010-05-27
申请号	JP2009137153	申请日	2009-06-08
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	金潤章 權英根 安順一 朴徑浩		
发明人	金潤 ▲章▼ 權英根 安順一 朴徑浩		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/136286 G02F1/13454 G02F1/136213 G02F2201/40		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA60 2H092/JB23 2H092/JB32 2H092/JB69 2H092/NA07 2H192/AA24 2H192/AA44 2H192/BC31 2H192/CC04 2H192/CC22 2H192/CC42 2H192/CC64 2H192/DA12 2H192/DA72 2H192/GD61		
优先权	1020080112843 2008-11-13 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供液晶显示装置的像素设计，其降低制造成本并增加孔径比。根据本发明的液晶显示装置包括多条数据线，这些数据线延伸以平行于基板的长边。栅极布线的数量是在数据布线的长度方向上布置的像素电极的数量的一半，并且数据布线的数量是在栅极布线的长度方向上布置的像素电极的数量的一半。与现有技术相比，根据本发明的液晶显示装置具有各种优点，例如高孔径比，高玻璃基板使用效率，低制造成本和与高速响应液晶的良好兼容性。（图4A）。

