

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-265662

(P2009-265662A)

(43) 公開日 平成21年11月12日(2009.11.12)

(51) Int.Cl.

G02F 1/1368 (2006.01)

F I

G02F 1/1368

テーマコード (参考)

2H092

審査請求 未請求 請求項の数 10 O L (全 12 頁)

(21) 出願番号 特願2009-102243 (P2009-102243)
 (22) 出願日 平成21年4月20日 (2009. 4. 20)
 (31) 優先権主張番号 10-2008-0036727
 (32) 優先日 平成20年4月21日 (2008. 4. 21)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 SAMSUNG ELECTRONICS
 CO., LTD.
 大韓民国京畿道水原市靈通区梅灘洞416
 416, Maetan-dong, Yeongtong-gu, Suwon-si,
 Gyeonggi-do 442-742
 (KR)
 (74) 代理人 110000408
 特許業務法人高橋・林アンドパートナーズ
 (72) 発明者 ▲曹▼ 永 俊
 大韓民国忠▲清▼南道牙山市湯井面虎山里
 ホンジクアパートメント106棟100
 1号

最終頁に続く

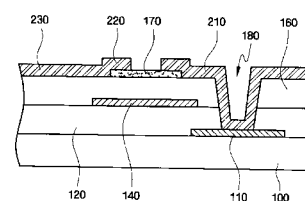
(54) 【発明の名称】 高開口率アレイ基板、液晶表示装置およびこれらの製造方法

(57) 【要約】

【課題】アレイ基板、液晶表示装置およびこれらの製造方法が提供される。

【解決手段】アレイ基板は、基板と、基板の上に形成されたデータ線と、データ線の上に形成された保護膜と、保護膜の上に形成されてゲート電極を含むゲート線と、保護膜の上に形成されてデータ線とオーバーラップするキャパシタ線と、ゲート線およびキャパシタ線の上に形成されたゲート絶縁膜と、ゲート絶縁膜の上に形成された半導体膜と、データ線を露出させ、保護膜とゲート絶縁膜とを通過するように形成されたコンタクトホールと、半導体膜および前記ゲート絶縁膜の上に形成されて透明導電物質で形成されたソース電極およびドレイン電極と、を含む。

【選択図】 図1 2



【特許請求の範囲】

【請求項 1】

基板と、
前記基板の上に形成されたデータ線と、
前記データ線の上に形成された保護膜と、
前記保護膜の上に形成されてゲート電極を含むゲート線と、
前記保護膜の上に形成されて前記データ線とオーバーラップするキャパシタ線と、
前記ゲート線および前記キャパシタ線の上に形成されたゲート絶縁膜と、
前記ゲート絶縁膜の上に形成された半導体膜と、
前記データ線を露出させ、前記保護膜と前記ゲート絶縁膜とを通過するように形成され 10
たコンタクトホールと、
前記半導体膜および前記ゲート絶縁膜の上に形成されて透明導電物質で形成されたソース電極およびドレイン電極と、
を含むことを特徴とするアレイ基板。

【請求項 2】

前記ドレイン電極から延長されて前記ゲート絶縁膜の上に形成された画素電極をさらに含むことを特徴とする請求項 1 項に記載のアレイ基板。

【請求項 3】

前記画素電極は、反射性導電物質、半透過性導電物質、酸化インジウムスズ（ITO）、および酸化インジウム・酸化亜鉛（IZO）のうち選択された少なくとも一つの物質から成ることを特徴とする請求項 2 項に記載のアレイ基板。 20

【請求項 4】

前記キャパシタ線の幅は、前記データ線の幅より広いことを特徴とする請求項 1 項に記載のアレイ基板。

【請求項 5】

第 1 基板と、
前記第 1 基板の上に形成されたデータ線と、
前記データ線の上に形成された保護膜と、
前記保護膜の上に形成されてゲート電極を含むゲート線と、
前記保護膜の上に形成されて前記データ線とオーバーラップするキャパシタ線と、 30
前記ゲート線および前記キャパシタ線の上に形成されたゲート絶縁膜と、
前記ゲート絶縁膜の上に形成された半導体膜と、
前記データ線を露出させ、前記保護膜と前記絶縁膜とを通過するように形成されたコンタクトホールと、
前記半導体膜および前記ゲート絶縁膜の上に形成されたドレイン電極およびソース電極と、
前記ゲート絶縁膜上で前記ドレイン電極から延長された画素電極と、
前記第 1 基板と対向してブラックマトリックスを含む第 2 基板と、
前記第 1 基板と前記第 2 基板との間に形成される液晶層と、 40
を含み、
互いに隣接した前記画素電極の間の距離は、前記ブラックマトリックスの幅、前記キャパシタ線の幅、および前記データ線の幅より狭いことを特徴とする液晶表示装置。

【請求項 6】

前記ソース電極、前記ドレイン電極および前記画素電極は、透明導電物質を含むことを特徴とする請求項 5 項に記載の液晶表示装置。

【請求項 7】

前記キャパシタ線の幅は、前記データ線の幅より広いことを特徴とする請求項 5 項に記載の液晶表示装置。

【請求項 8】

基板の上にデータ線を形成し、
前記データ線の上に保護膜を形成し、
前記保護膜の上にゲート電極を含むゲート線と、前記データ線とオーバーラップするキャパシタ線とを形成し、
前記ゲート線および前記キャパシタ線の上にゲート絶縁膜を形成し、
前記ゲート絶縁膜の上に半導体膜を形成し、
前記データ線が露出するように前記保護膜と前記ゲート絶縁膜とを通過するコンタクトホールを形成し、
前記ゲート絶縁膜の上に透明導電物質から成るソース電極とドレイン電極とを形成すること、
を含むアレイ基板の製造方法。

10

【請求項 9】

前記キャパシタ線の幅は、前記データ線の幅より広いことを特徴とする請求項 8 項に記載のアレイ基板の製造方法。

【請求項 10】

第 1 基板の上にデータ線を形成し、
前記データ線の上に保護膜を形成し、
前記保護膜の上にゲート電極を含むゲート線と、前記データ線とオーバーラップするキャパシタ線とを形成し、
前記ゲート線および前記キャパシタ線の上にゲート絶縁膜を形成し、
前記ゲート絶縁膜の上に半導体膜を形成し、
前記データ線が露出されるように前記保護膜と前記ゲート絶縁膜とを通過するコンタクトホールを形成し、
前記ゲート絶縁膜の上にソース電極、ドレイン電極、およびドレイン電極から延長された画素電極を形成し、
前記第 1 基板と対向する第 2 基板の上にブラックマトリックスを形成し、
前記第 1 基板と前記第 2 基板との間に液晶層を形成すること、
を含み、

20

互いに隣接する前記画素電極の間の距離が前記ブラックマトリックスの幅、前記キャパシタ線の幅、および前記データ線の幅より狭いことを特徴とする液晶表示装置の製造方法。

30

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、アレイ基板、液晶表示装置およびこれらの製造方法に関するものであって、より詳細には開口率が向上されたアレイ基板、液晶表示装置およびこれらの製造方法に関するものである。

【背景技術】**【0002】**

液晶表示装置は平面パネル表示装置のうちの一つである。液晶表示装置はアレイ基板、アレイ基板と向かい合う対向基板、およびアレイ基板と対向基板との間に形成された液晶層を含む。画素電極と共通電極とが液晶表示装置に形成されて液晶層に電界を形成する。画素電極はアレイ基板の上に形成されて、共通電極は対向基板の上に形成される。各画素電極は、薄膜トランジスタのドレイン電極に接続される。画素電極には薄膜トランジスタを通してデータ信号が印加されて、画素電極と共通電極との間に形成された電界によって液晶層内の液晶分子が駆動される。

【0003】

液晶層での液晶分子の配列は電界によって調節されることにより、液晶層を通過する光透過率が変わる。したがって、画像が表示される。

40

50

【0004】

液晶表示装置の輝度を向上させるために、液晶表示装置の開口率を増加させる必要がある。しかし、画素電極とデータ線との間のカップリング効果によって発生する寄生容量を避けるためには、画素電極とデータ線との間に一定の距離を維持しなければならない。したがって、画素電極のサイズが減ることによって開口率は低くなる。また、二つの基板の間で発生しうるミスアラインメントを避けるために、ブラックマトリックスが十分に広く形成されなければならない。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】韓国公開特許2002-018883号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

したがって、寄生容量を増加させずに開口率を向上させることができるアレイ基板、液晶表示装置およびこれらの製造方法を提案する。

【0007】

本発明の技術的課題は、以上で言及した技術的課題に制限されず、言及されていない他の技術的課題は、次の記載から当業者に明確に理解できるであろう。

【課題を解決するための手段】

【0008】

本発明の一実施形態によるアレイ基板は、基板と、基板の上に形成されたデータ線と、データ線の上に形成された保護膜と、保護膜の上に形成されてゲート電極を含むゲート線と、保護膜の上に形成されてデータ線とオーバーラップするキャパシタ線と、ゲート線およびキャパシタ線の上に形成されたゲート絶縁膜と、ゲート絶縁膜の上に形成された半導体膜と、データ線を露出させ、保護膜とゲート絶縁膜とを通過するように形成されたコンタクトホールと、半導体膜およびゲート絶縁膜の上に形成されて透明導電物質で形成されたソース電極およびドレイン電極と、を含む。

【0009】

本発明の一実施形態による液晶表示装置は、第1基板と、第1基板の上に形成されたデータ線と、データ線の上に形成された保護膜と、保護膜の上に形成されてゲート電極を含むゲート線と、保護膜の上に形成されてデータ線とオーバーラップするキャパシタ線と、ゲート線およびキャパシタ線の上に形成されたゲート絶縁膜と、ゲート絶縁膜の上に形成された半導体膜と、データ線を露出させ、保護膜とゲート絶縁膜とを通過するように形成されたコンタクトホールと、半導体膜およびゲート絶縁膜の上に形成されたドレイン電極およびソース電極と、ゲート絶縁膜の上でドレイン電極から延長された画素電極と、第1基板と対向してブラックマトリックスを含む第2基板と、第1基板と第2基板との間に形成される液晶層と、を含む。ここで、互いに隣接した画素電極の間の距離は、ブラックマトリックスの幅、キャパシタ線の幅、およびデータ線の幅より狭いことが好ましい。

【0010】

本発明の一実施形態によるアレイ基板の製造方法は、基板の上にデータ線を形成し、データ線の上に保護膜を形成し、保護膜の上にゲート電極を含むゲート線と、データ線とオーバーラップするキャパシタ線とを形成し、ゲート線及びキャパシタ線の上にゲート絶縁膜を形成し、ゲート絶縁膜の上に半導体膜を形成し、データ線が露出するように保護膜とゲート絶縁膜とを通過するようにコンタクトホールを形成し、ゲート絶縁膜の上に透明導電物質から成るソース電極とドレイン電極とを形成すること、を含む。

【0011】

本発明の一実施形態による液晶表示装置の製造方法は、第1基板の上にデータ線を形成し、データ線の上に保護膜を形成し、保護膜の上にゲート電極を含むゲート線と、データ線とオーバーラップするキャパシタ線とを形成し、ゲート線およびキャパシタ線の上にゲ

10

20

30

40

50

ート絶縁膜を形成し、ゲート絶縁膜の上に半導体膜を形成し、データ線が露出されるように保護膜とゲート絶縁膜とを通過するコンタクトホールを形成し、ゲート絶縁膜の上にソース電極、ドレイン電極およびドレイン電極から延長された画素電極を形成し、第1基板と対向する第2基板の上にブラックマトリックスを形成し、第1基板と第2基板との間に液晶層を形成すること、を含む。ここで、互いに隣接する画素電極の間の距離がブラックマトリックスの幅、キャパシタ線の幅、およびデータ線の幅より狭いことが好ましい。

【0012】

その他実施形態の具体的な事項は、詳細な説明および図に含まれている。

【発明の効果】

【0013】

前述した構成を適用する場合、データ線と画素電極との間に保護膜とゲート絶縁膜とが形成されて、カップリング効果によって発生しうる干渉を防止することができ、隣接する画素電極の間の距離を狭く形成することができ、表示装置の開口率を向上させることができる。

【図面の簡単な説明】

【0014】

【図1】本発明の一実施形態によるアレイ基板の平面図である。

【図2】図1の線A-A'に沿って切断した断面図である。

【図3】本発明の一実施形態によるアレイ基板の平面図である。

【図4】図3の線B-B'に沿って切断した断面図である。

【図5】本発明の一実施形態によるアレイ基板の平面図である。

【図6】図5の線C-C'に沿って切断した断面図である。

【図7】本発明の一実施形態によるアレイ基板の平面図である。

【図8】図7の線D-D'に沿って切断した断面図である。

【図9】本発明の一実施形態によるアレイ基板の平面図である。

【図10】図9の線E-E'に沿って切断した断面図である。

【図11】図9のX領域の拡大平面図である。

【図12】図11の線F-F'に沿って切断した断面図である。

【発明を実施するための形態】

【0015】

本発明の利点および特徴、ならびにそれらを達成する方法は、図面と共に詳細に後述される実施形態を参照すれば明確になるであろう。しかし、本発明は以下で開示される実施形態に限定されるものではなく、互いに異なる多様な形態で実現されることが可能である。本実施形態は、単に本発明の開示が完全になるように、本発明が属する技術分野で通常の知識を有する者に対して発明の範疇を完全に知らせるために提供されるものであり、本発明は、請求項の範囲によってのみ定義される。なお、明細書全体にかけて、同一の参照符号は同一の構成要素を指すものとする。

【0016】

以下、図面を参照して本発明の実施形態を具体的に説明する。図1～図10は本発明の一実施形態による液晶表示装置の製造方法を順次に示す平面図およびこれらの断面図である。

【0017】

図1は、本発明の一実施形態によるアレイ基板の平面図であり、図2は、図1の線A-A'に沿って切断した断面図である。

【0018】

本実施形態のアレイ基板は、第1基板100、第1基板100の上に形成されたデータ線110、データ線110の上に形成された保護膜120を含む。第1基板100は、光が通過できる透明な物質で形成され、非アルカリの特性を有してもよい。透明な物質は、透明な合成樹脂で形成されてもよい。データ線110は、導電物質で形成されてもよく、導電物質は低抵抗物質、例えば、アルミニウムが含まれた導電物質、銅が含まれた導電物

10

20

30

40

50

質、銀が含まれた導電物質、モリブデンが含まれた導電物質、またはチタンが含まれた導電物質を含んでもよい。データ線 110 は、単一層または複数層で形成されてもよい。複数層は、低抵抗特性を有する第 1 層と接触特性が良い第 2 層とで形成されてもよい。データ線 110 は、データパッド（図示せず）をさらに含んでもよい。保護膜 120 は絶縁層を含んでおり、絶縁層は例えば、有機絶縁膜、窒化シリコン膜またはアクリルを含む物質で形成されてもよい。

【0019】

図 3 は、本発明の一実施形態によるアレイ基板の平面図であり、図 4 は、図 3 の線 B-B' に沿って切断した断面図である。

【0020】

ゲート電極 140 を含むゲート線 130 と、キャパシタ線 150 とが保護膜 120 の上に形成される。そして、ゲート絶縁膜 160 がゲート線 130 およびキャパシタ線 150 の上に形成される。ゲート線 130 は互いに平行になるように形成される。ゲート線 130 は、金属または導電物質、例えば、アルミニウム (Al)、アルミニウム合金、モリブデン (Mo)、モリブデン合金、クロム (Cr)、クロム合金、タンタル (Ta)、タンタル合金、銅 (Cu) または銅合金を含んでもよい。ゲート線 130 は、単一層または複数層で形成されてもよい。複数層は、低抵抗の特性を有する第 1 層と接触特性が良い第 2 層とで形成されてもよい。ゲート線 130 は、ゲートパッド（図示せず）をさらに含んでもよい。例えば、ゲート電極 140 は、データ線 110 とオーバーラップしないように形成される。

【0021】

キャパシタ線 150 は、データ線 110 とオーバーラップしないように形成される。例えば、キャパシタ線 150 の幅は、データ線 110 の幅より広く形成され、キャパシタ線 150 がデータ線 110 を実質的にすべて覆うように形成されてもよい。キャパシタ線 150 は、ゲート線 130 と同じ物質で形成されてもよい。

【0022】

ゲート絶縁膜 160 は、例えば、有機絶縁膜、窒化シリコン膜、酸化シリコン膜またはアクリルを含む物質からなってもよい。一実施形態において、ゲート絶縁膜 160 は、単一層または複数層で形成されてもよい。複数層は、誘電率が異なる第 1 誘電層と第 2 誘電層とで形成されてもよい。

【0023】

図 5 は、本発明の一実施形態によるアレイ基板の平面図であり、図 6 は、図 5 の線 C-C' に沿って切断した断面図である。

【0024】

アクティブ層の役割をする半導体膜 170 がゲート絶縁膜 160 の上に形成される。半導体膜 170 は、ゲート絶縁膜 160 上に島形状で形成される。半導体膜 170 は、アモルファスシリコン膜からなってもよい。半導体膜 170 の上にオーミックコンタクト層（図示せず）がさらに形成されてもよい。オーミックコンタクト層は、ドーブされてマイクロ結晶化されたアモルファスシリコン、金属シリサイド、または N^+ がドーブされたアモルファスシリコンからなってもよい。

【0025】

図 7 は、本発明の一実施形態によるアレイ基板の平面図であり、図 8 は、図 7 の線 D-D' に沿って切断した断面図である。

【0026】

第 1 コンタクトホール 180 は、データ線 110 が露出するように、保護膜 120 およびゲート絶縁膜 160 を通して形成される。ゲートパッド（図示せず）とデータパッド（図示せず）を各々露出するように第 2 コンタクトホール（図示せず）と第 3 コンタクトホール（図示せず）とが保護膜 120 およびゲート絶縁膜 160 を通して形成される。

【0027】

図 9 は、本発明の一実施形態によるアレイ基板の平面図であり、図 10 は、図 9 の線 E

10

20

30

40

50

ー E ' に沿って切断した断面図であり、図 1 1 は、図 9 の X 領域の拡大平面図であり、図 1 2 は、図 1 1 の線 F - F ' に沿って切断した断面図である。

【0028】

ソース電極 2 1 0 とドレイン電極 2 2 0 とが半導体膜 1 7 0 およびゲート絶縁膜 1 6 0 の上に形成される。ソース電極 2 1 0 とドレイン電極 2 2 0 とは、透明導電物質で形成される。

【0029】

ソース電極 2 1 0 は、第 1 コンタクトホール 1 8 0 を通して、データ線 1 1 0 と電氣的に接続される。

【0030】

10

ドレイン電極 2 2 0 は、ゲート絶縁膜 1 6 0 の上に形成された画素電極 2 3 0 と接続される。例えば、本実施形態と同様にドレイン電極 2 2 0 は画素電極 2 3 0 と同一な物質で同一な層に形成されてもよく、画素電極 2 3 0 は、ドレイン電極 2 2 0 から延長されて形成されてもよい。画素電極 2 3 0 は、反射性導電 (r e f l e c t i v e c o n d u c t i v e) 物質、半透過性導電 (t r a n s f l e c t i v e c o n d u c t i v e) 物質、酸化インジウムスズ (I T O) または酸化インジウム・酸化亜鉛 (I Z O) からなってもよい。

【0031】

このような積層構造物は、本発明の一実施形態によるアレイ基板 1 0 を構成する。

【0032】

20

図 1 0 を参照すれば、アレイ基板 1 0 に対向する対向基板 2 0 は、第 2 基板 3 0 0 と、第 2 基板 3 0 0 上に形成されて、光漏れを防止するブラックマトリックス 3 1 0 と、第 2 基板 3 0 0 上に画素電極 2 3 0 と対応するように形成されたカラーフィルタ 3 1 2 と、カラーフィルタ 3 1 2 上に形成された共通電極 3 1 4 とを含む。液晶層 3 2 0 は、アレイ基板 1 0 と対向基板 2 0 との間に形成される。

【0033】

一実施形態において、データ線 1 1 0 を介して隣接する画素電極 2 3 0 の間の距離 (d) は、ブラックマトリックス 3 1 0 、キャパシタ線 1 5 0 およびデータ線 1 1 0 の幅より狭くなるように形成する。

【0034】

30

したがって、アレイ基板 1 0 と対向基板 2 0 とを含む液晶表示装置の開口率を向上させることができる。

【0035】

以上、図面を参照して本発明の実施形態について説明したが、本発明が属する技術分野における通常の知識を有する者は、本発明を、その技術的思想や必須の特徴を変更しない範囲で、他の具体的な形態において実施されうることを理解することができる。したがって、上記実施形態はすべての面で例示的なものであり、限定的でないと理解しなければならない。

【産業上の利用可能性】

【0036】

40

本発明の高開口率アレイ基板、およびこれの製造方法は液晶表示装置に適用され得る。

【符号の説明】

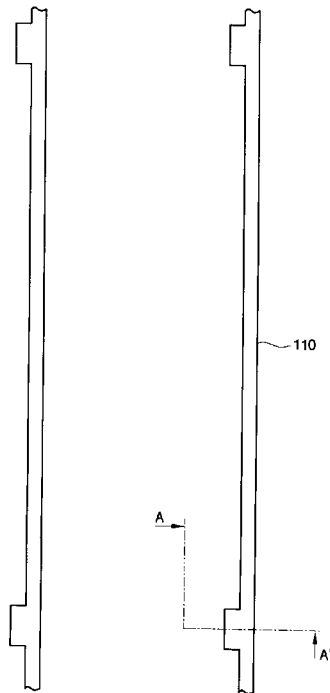
【0037】

- 1 0 アレイ基板
- 2 0 対向基板
- 1 0 0 第 1 基板
- 1 1 0 データ線
- 1 2 0 保護膜
- 1 3 0 ゲート線
- 1 4 0 ゲート電極

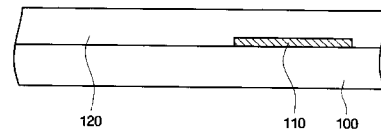
50

150	キャパシタ線
160	ゲート絶縁膜
170	半導体膜
180	第1コンタクトホール
210	ソース電極
220	ドレイン電極
230	画素電極
310	ブラックマトリックス
320	液晶層

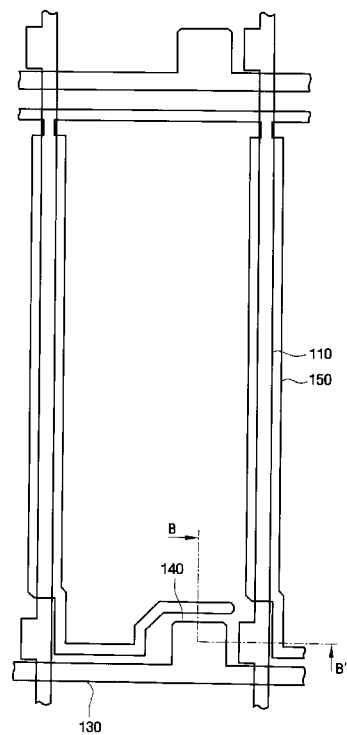
【図1】



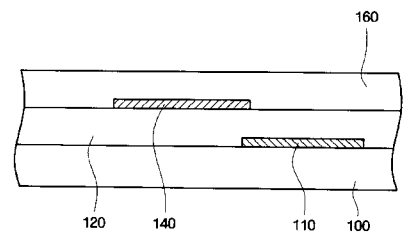
【図2】



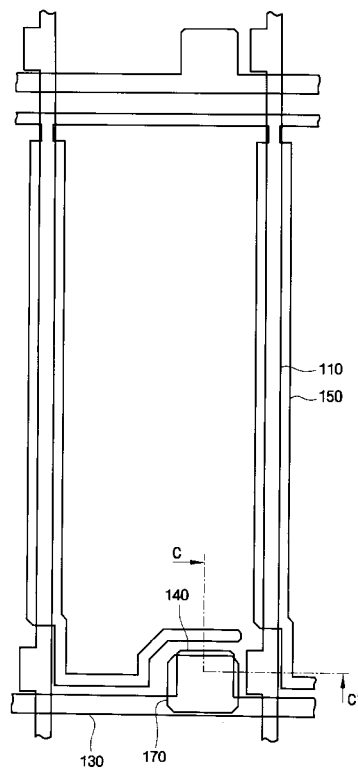
【図 3】



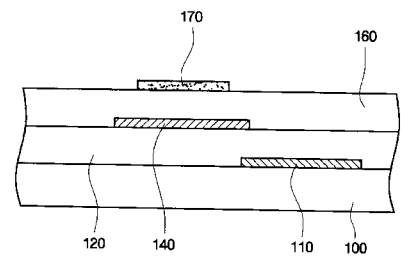
【図 4】



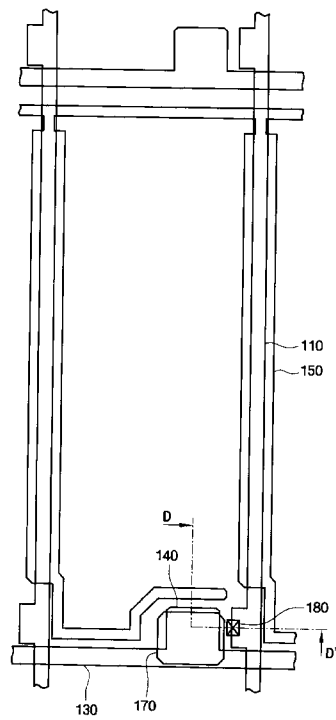
【図 5】



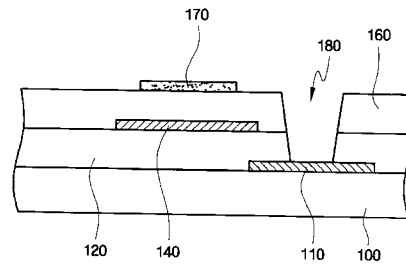
【図 6】



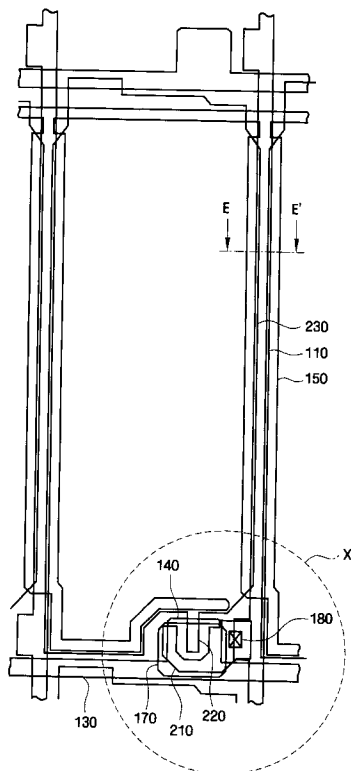
【図 7】



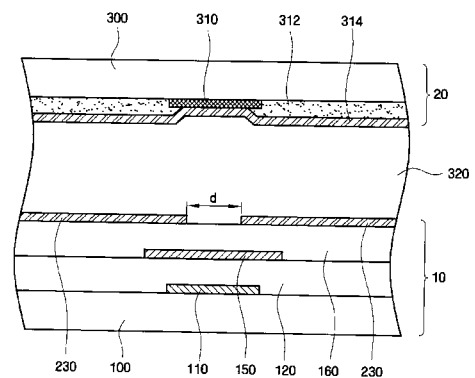
【図 8】



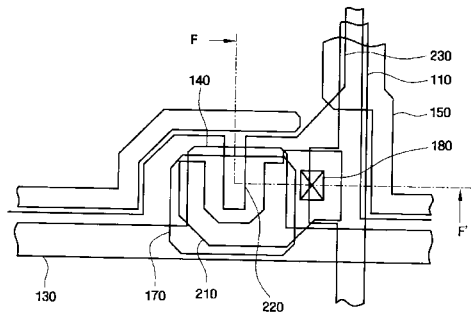
【図 9】



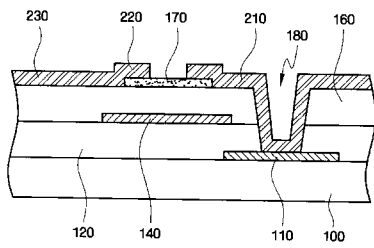
【図 10】



【図 1 1】



【図 1 2】



フロントページの続き

Fターム(参考) 2H092 GA11 HA04 HA05 JA24 JA34 JA37 JA41 JA46 JB22 JB31
JB52 JB56 NA07 NA25

专利名称(译)	高孔径比阵列基板，液晶显示装置及其制造方法		
公开(公告)号	JP2009265662A	公开(公告)日	2009-11-12
申请号	JP2009102243	申请日	2009-04-20
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	曹永俊		
发明人	▲曹▼永俊		
IPC分类号	G02F1/1368		
CPC分类号	H01L29/45 H01L27/1225 H01L27/124 H01L29/7869		
FI分类号	G02F1/1368		
F-TERM分类号	2H092/GA11 2H092/HA04 2H092/HA05 2H092/JA24 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB22 2H092/JB31 2H092/JB52 2H092/JB56 2H092/NA07 2H092/NA25 2H192/AA24 2H192/CB05 2H192/CB81 2H192/CC41 2H192/CC42 2H192/DA15 2H192/DA74 2H192/EA22 2H192/EA43 2H192/EA72		
优先权	1020080036727 2008-04-21 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种阵列基板，液晶显示装置及其制造方法。
ŽSOLUTION：阵列基板包括基板，形成在基板上的数据线，形成于数据线上的保护膜，形成于保护膜上并包括栅电极的栅极线，形成于保护层上以重叠的电容线利用数据线，在栅极线和电容器线上形成栅极绝缘膜，在栅极绝缘膜上形成半导体膜，形成接触孔以暴露数据线并穿过保护膜和栅极绝缘薄膜，以及形成在半导体膜和栅极绝缘膜上并由透明导电材料形成的源电极和漏电极。 Ž

