

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6208876号
(P6208876)

(45) 発行日 平成29年10月4日 (2017. 10. 4)

(24) 登録日 平成29年9月15日 (2017. 9. 15)

(51) Int. Cl.

F I

GO2F 1/133 (2006.01)
GO9G 3/36 (2006.01)
GO9G 3/20 (2006.01)
GO2F 1/1368 (2006.01)

GO2F 1/133 550
GO9G 3/36
GO9G 3/20 611D
GO9G 3/20 624B
GO9G 3/20 624C

請求項の数 14 (全 18 頁) 最終頁に続く

(21) 出願番号 特願2016-539385 (P2016-539385)
(86) (22) 出願日 平成25年10月23日 (2013. 10. 23)
(65) 公表番号 特表2016-532160 (P2016-532160A)
(43) 公表日 平成28年10月13日 (2016. 10. 13)
(86) 国際出願番号 PCT/CN2013/085778
(87) 国際公開番号 W02015/043035
(87) 国際公開日 平成27年4月2日 (2015. 4. 2)
審査請求日 平成28年3月8日 (2016. 3. 8)
(31) 優先権主張番号 201310443309.3
(32) 優先日 平成25年9月25日 (2013. 9. 25)
(33) 優先権主張国 中国 (CN)

(73) 特許権者 515203228
深▲せん▼市華星光電技術有限公司
中華人民共和国廣東省深▲せん▼市光明新
區塘明大道9-2號518132
(74) 代理人 100143720
弁理士 米田 耕一郎
(74) 代理人 100080252
弁理士 鈴木 征四郎
(72) 発明者 陳政鴻
中華人民共和国廣東省深▲せん▼市光明新
區塘明大道9-2號518132
(72) 発明者 姜佳麗
中華人民共和国廣東省深▲せん▼市光明新
區塘明大道9-2號518132

最終頁に続く

(54) 【発明の名称】 液晶表示装置・画素構造及びその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

画素構造であって、

前記画素構造は、

データ線と、前記データ線と垂直に交差した第一走査線と、前記第一走査線と平行に設けられた第二走査線と、前記第一走査線と前記第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線と、からなり、

更に、

前記画素構造には、前記第一走査線と電氣的に接続された第一スイッチユニット、及び前記第二走査線と電氣的に接続された第二スイッチユニットが設けられ、

更にこのうち、

前記第一走査線は、前記第一スイッチユニットをオンにする第一走査信号を伝送するために用いられ、

前記データ線は、オンになった前記第一スイッチユニットを通して前記画素電極に画素電極電圧を提供し、これにより前記画素電極が充電されるとともに、

充電が終了し、前記画素電極が電量を保った状態にある時、

前記第二走査線は、第二走査信号を伝送し、これにより前記第二スイッチユニットがオンになり、

前記コモン電極線は、オンになった前記第二スイッチユニットを通して前記画素電極にコモン電圧を提供し、これにより前記画素電極電圧が前記コモン電圧と同等になり、

10

20

更に、

前記画素電極は、第一サブ画素電極と、第二サブ画素電極とからなり、

前記コモン電極線は、第一コモン電極線と、第二コモン電極線とからなり、

前記第一スイッチユニットは、第一スイッチと、第二スイッチと、第三スイッチとからなり、

前記第二スイッチユニットは、第四スイッチと、第五スイッチとからなり、

前記第一走査線は、第一サブ走査線と、第二サブ走査線とからなり、

前記第一走査信号は、第一サブ走査信号と、第二サブ走査信号とからなり、

更にこのうち、

前記第一サブ走査線は、前記第一スイッチと前記第二スイッチをオンにする第一サブ走査信号を伝送するために用いられ、

10

前記データ線は、オンになった前記第一スイッチと前記第二スイッチを通して、それぞれ前記第一サブ画素電極と前記第二サブ画素電極に画素電極電圧を提供し、これにより前記第一サブ画素電極と前記第二サブ画素電極が充電されるとともに、

充電終了後、前記第二サブ走査線が第二サブ走査信号を伝送することで、前記第三スイッチがオンになり、これにより前記第一サブ画素電極と前記第二サブ画素電極が放電し、

且つ放電が終了し、前記第一サブ画素電極と第二サブ画素電極が電量を保った状態にある時、前記第二走査線は、第二走査信号を伝送し、これにより前記第四スイッチと前記第五スイッチがオンになり、

前記第一コモン電極線と前記第二コモン電極線は、それぞれオンになった前記第四スイッチと前記第五スイッチを通して、前記第一サブ画素電極と第二サブ画素電極に前記コモン電圧を提供し、これにより前記画素電極電圧が前記コモン電圧と同等になる

20

ことを特徴とする画素構造。

【請求項 2】

請求項 1 に記載の画素構造において、

更に、前記第一スイッチユニットのゲートは、前記第一走査線と電氣的に接続され、前記第一スイッチユニットのソースは、前記データ線と電氣的に接続され、前記第一スイッチユニットのドレインは、前記画素電極と電氣的に接続され、

前記第二スイッチユニットのゲートは、前記第二走査線と電氣的に接続され、前記第二スイッチユニットのソースは、前記コモン電極線と電氣的に接続され、前記第二スイッチユニットのドレインは、前記画素電極と電氣的に接続される

30

ことを特徴とする画素構造。

【請求項 3】

請求項 1 に記載の画素構造において、

更に、前記第一走査信号の周期を t_1 で表す場合、前記第二走査線は、前記第一走査信号の $1/2 - t_1$ 時点に前記第二走査信号を伝送する

ことを特徴とする画素構造。

【請求項 4】

請求項 1 に記載の画素構造において、

更に、前記第一スイッチは、前記第一サブ走査線・前記データ線・前記第一サブ画素電極と電氣的に接続され、

40

前記第二スイッチは、前記第一サブ走査線・前記データ線・前記第二サブ画素電極と電氣的に接続され、

前記第三スイッチは、前記第二サブ走査線・前記コモン電極線・前記第五スイッチと電氣的に接続され、

前記第四スイッチは、前記第一サブ画素電極・前記第二走査線・前記第一コモン電極線と電氣的に接続され、

前記第五スイッチは、前記第二サブ画素電極・前記第二走査線・前記第二コモン電極線と電氣的に接続される

ことを特徴とする画素構造。

50

【請求項 5】

請求項 4 に記載の画素構造において、

更に、前記第一スイッチのゲートは、前記第一サブ走査線と電氣的に接続され、前記第一スイッチのソースは、前記データ線と電氣的に接続され、前記第一スイッチのドレインは、前記第一サブ画素電極と電氣的に接続され、

前記第二スイッチのゲートは、前記第一サブ走査線と電氣的に接続され、前記第二スイッチのソースは、前記データ線と電氣的に接続され、前記第二スイッチのドレインは、前記第二サブ画素電極と電氣的に接続され、

前記第三スイッチのゲートは、前記第二サブ走査線と電氣的に接続され、前記第三スイッチのソースは、前記コモン電極線と電氣的に接続され、前記第三スイッチのドレインは、前記第五スイッチのドレインと電氣的に接続され、

前記第四スイッチのゲートは、前記第二走査線と電氣的に接続され、前記第四スイッチのソースは、前記第一コモン電極線と電氣的に接続され、前記第四スイッチのドレインは、前記第一サブ画素電極と電氣的に接続され、

前記第五スイッチのゲートは、前記第二走査線と電氣的に接続され、前記第五スイッチのソースは、前記第二コモン電極線と電氣的に接続され、前記第五スイッチのドレインは、前記第二サブ画素電極と電氣的に接続される

ことを特徴とする画素構造。

【請求項 6】

請求項 1 に記載の画素構造において、

更に、前記第一サブ走査信号の周期を t_1 で表す場合、前記第二走査線は、前記第一サブ走査信号の $1/2 \cdot t_1$ 時点で前記第二走査信号を伝送する

ことを特徴とする画素構造。

【請求項 7】

液晶表示装置であって、

前記液晶表示装置は、相対して設けられた配列基板及びカラーフィルタ基板からなり、

前記配列基板には、画素構造が設けられ、

前記画素構造は、

データ線と、前記データ線と垂直に交差した第一走査線と、前記第一走査線と平行に設けられた第二走査線と、前記第一走査線と前記第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなり、

更に前記画素構造には、前記第一走査線と電氣的に接続された第一スイッチユニット、及び前記第二走査線と電氣的に接続された第二スイッチユニットが設けられ、

更にこのうち、

前記第一走査線は、前記第一スイッチユニットをオンにする第一走査信号を伝送するために用いられ、

前記データ線は、オンになった前記第一スイッチユニットを通して前記画素電極に画素電極電圧を提供し、これにより前記画素電極が充電されるとともに、

充電が終了し、前記画素電極が電量を保った状態にある時、

前記第二走査線は、第二走査信号を伝送し、これにより前記第二スイッチユニットがオンになり、

前記コモン電極線は、オンになった前記第二スイッチユニットを通して前記画素電極にコモン電圧を提供し、これにより前記画素電極電圧が前記コモン電圧と同等になり、

更に、

前記画素電極は、第一サブ画素電極と、第二サブ画素電極とからなり、

前記コモン電極線は、第一コモン電極線と、第二コモン電極線とからなり、

前記第一スイッチユニットは、第一スイッチと、第二スイッチと、第三スイッチとからなり、

前記第二スイッチユニットは、第四スイッチと、第五スイッチとからなり、

10

20

30

40

50

前記第一走査線は、第一サブ走査線と、第二サブ走査線とからなり、

前記第一走査信号は、第一サブ走査信号と、第二サブ走査信号とからなり、

更にこのうち、

前記第一サブ走査線は、前記第一スイッチと前記第二スイッチをオンにする第一サブ走査信号を伝送するために用いられ、

前記データ線は、オンになった前記第一スイッチと前記第二スイッチを通して、それぞれ前記第一サブ画素電極と前記第二サブ画素電極に画素電極電圧を提供し、これにより前記第一サブ画素電極と前記第二サブ画素電極が充電されるとともに、

充電終了後、前記第二サブ走査線が第二サブ走査信号を伝送することで、前記第三スイッチがオンになり、これにより前記第一サブ画素電極と前記第二サブ画素電極が放電し、

且つ放電が終了し、前記第一サブ画素電極と第二サブ画素電極が電量を保った状態にある時、前記第二走査線は、第二走査信号を伝送し、これにより前記第四スイッチと前記第五スイッチがオンになり、

前記第一コモン電極線と前記第二コモン電極線は、それぞれオンになった前記第四スイッチと前記第五スイッチを通して、前記第一サブ画素電極と第二サブ画素電極に前記コモン電圧を提供し、これにより前記画素電極電圧が前記コモン電圧と同等になる

ことを特徴とする液晶表示装置。

【請求項 8】

請求項 7 に記載の液晶表示装置において、

更に、前記第一スイッチユニットのゲートは、前記第一走査線と電氣的に接続され、前記第一スイッチユニットのソースは、前記データ線と電氣的に接続され、前記第一スイッチユニットのドレインは、前記画素電極と電氣的に接続され、

前記第二スイッチユニットのゲートは、前記第二走査線と電氣的に接続され、前記第二スイッチユニットのソースは、前記コモン電極線と電氣的に接続され、前記第二スイッチユニットのドレインは、前記画素電極と電氣的に接続される

ことを特徴とする液晶表示装置。

【請求項 9】

請求項 7 に記載の液晶表示装置において、

更に、前記第一走査信号の周期を t_1 で表す場合、前記第二走査線は、前記第一走査信号の $1/2 - t_1$ 時点に前記第二走査信号を伝送する

ことを特徴とする液晶表示装置。

【請求項 10】

請求項 7 に記載の液晶表示装置において、

更に、前記第一スイッチは、前記第一サブ走査線・前記データ線・前記第一サブ画素電極と電氣的に接続され、

前記第二スイッチは、前記第一サブ走査線・前記データ線・前記第二サブ画素電極と電氣的に接続され、

前記第三スイッチは、前記第二サブ走査線・前記コモン電極線・前記第五スイッチと電氣的に接続され、

前記第四スイッチは、前記第一サブ画素電極・前記第二走査線・前記第一コモン電極線と電氣的に接続され、

前記第五スイッチは、前記第二サブ画素電極・前記第二走査線・前記第二コモン電極線と電氣的に接続される

ことを特徴とする液晶表示装置。

【請求項 11】

請求項 10 に記載の液晶表示装置において、

更に、前記第一スイッチのゲートは、前記第一サブ走査線と電氣的に接続され、前記第一スイッチのソースは、前記データ線と電氣的に接続され、前記第一スイッチのドレインは、前記第一サブ画素電極と電氣的に接続され、

前記第二スイッチのゲートは、前記第一サブ走査線と電氣的に接続され、前記第二スイ

10

20

30

40

50

ッチのソースは、前記データ線と電氣的に接続され、前記第二スイッチのドレインは、前記第二サブ画素電極と電氣的に接続され、

前記第三スイッチのゲートは、前記第二サブ走査線と電氣的に接続され、前記第三スイッチのソースは、前記コモン電極線と電氣的に接続され、前記第三スイッチのドレインは、前記第五スイッチのドレインと電氣的に接続され、

前記第四スイッチのゲートは、前記第二走査線と電氣的に接続され、前記第四スイッチのソースは、前記第一コモン電極線と電氣的に接続され、前記第四スイッチのドレインは、前記第一サブ画素電極と電氣的に接続され、

前記第五スイッチのゲートは、前記第二走査線と電氣的に接続され、前記第五スイッチのソースは、前記第二コモン電極線と電氣的に接続され、前記第五スイッチのドレインは、前記第二サブ画素電極と電氣的に接続される

10

ことを特徴とする液晶表示装置。

【請求項 1 2】

請求項 7 に記載の液晶表示装置において、

更に、前記第一サブ走査信号の周期を t_{11} で表す場合、前記第二走査線は、前記第一サブ走査信号の $1/2 \cdot t_{11}$ 時点に前記第二走査信号を伝送する

ことを特徴とする液晶表示装置。

【請求項 1 3】

画素構造の駆動方法であって、

前記画素構造は、データ線と、前記データ線と垂直に交差した第一走査線と、前記第一走査線と平行に設けられた第二走査線と、前記第一走査線と前記第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなり、

20

更に前記画素構造には、前記第一走査線と電氣的に接続された第一スイッチユニット、及び前記第二走査線と電氣的に接続された第二スイッチユニットが設けられ、

更にこのうち、前記駆動方法は、

前記第一走査線が第一走査信号を伝送し、これにより前記第一スイッチユニットがオンになる手順と、

前記データ線がオンになった前記第一スイッチユニットを通して前記画素電極に画素電極電圧を提供し、これにより前記画素電極が充電される手順と、

充電が終了し、前記画素電極が電量を保った状態にある時、前記第二走査線が第二走査信号を伝送し、これにより前記第二スイッチユニットがオンになる手順と、

30

前記コモン電極線がオンになった前記第二スイッチユニットを通して前記画素電極にコモン電圧を提供し、これにより前記画素電極電圧が前記コモン電圧と同等になる手順とを含み、

更に、

前記画素電極は、第一サブ画素電極と、第二サブ画素電極とからなり、

前記コモン電極線は、第一コモン電極線と、第二コモン電極線とからなり、

前記第一スイッチユニットは、第一スイッチと、第二スイッチと、第三スイッチとからなり、

前記第二スイッチユニットは、第四スイッチと、第五スイッチとからなり、

40

前記第一走査線は、第一サブ走査線と、第二サブ走査線とからなり、

前記第一走査信号は、第一サブ走査信号と、第二サブ走査信号とからなり、

更にこのうち、前記駆動方法は、

前記第一サブ走査線が第一サブ走査信号を伝送し、これにより前記第一スイッチと前記第二スイッチがオンになる手順と、

前記データ線がオンになった前記第一スイッチと前記第二スイッチを通して、それぞれ前記第一サブ画素電極と前記第二サブ画素電極に画素電極電圧を提供し、これにより前記第一サブ画素電極と前記第二サブ画素電極が充電される手順と、

充電終了後、前記第二サブ走査線が第二サブ走査信号を伝送することで、前記第三スイッチがオンになり、これにより前記第一サブ画素電極と前記第二サブ画素電極が放電し、

50

且つ放電が終了し、前記第一サブ画素電極と第二サブ画素電極が電量を保った状態にある時、前記第二走査線は、第二走査信号を伝送し、これにより前記第四スイッチと前記第五スイッチがオンになる手順と、

前記第一コモン電極線と前記第二コモン電極線が、それぞれオンになった前記第四スイッチと前記第五スイッチを通して、前記第一サブ画素電極と第二サブ画素電極に前記コモン電圧を提供し、これにより前記画素電極電圧が前記コモン電圧と同等になる手順と、を含む

ことを特徴とする画素構造の駆動方法。

【請求項 14】

請求項 13 に記載の画素構造の駆動方法において、

更に、前記第一走査信号の周期を t_1 で表す場合、前記第二走査線は、前記第一走査信号の $1/2 \ t_1$ 時点に前記第二走査信号を伝送する

ことを特徴とする画素構造の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示技術に関し、特に、液晶表示装置・画素構造及びその駆動方法に関する。

【背景技術】

【0002】

3Dのシャッターグラス(Shutter Glass)技術には、クロストーク(Crosstalk)が大きいという問題が普遍的に存在している。現在、この問題を解決するために、従来技術でよく用いられる方法は、主に二種類ある。

【0003】

一つ目の方法は、バックライトスキャンモード(BLU Scanning Mode)であり、基本的な周波数は120Hzである。二つ目の方法は、黒挿入技術(Black Insertion)、即ちバックライト点滅モード(BLU Blinking Mode)であり、左右目用の信号切替え時に黒画面を挿入することによって実現される。例えば、右目用フレームが終了した後、黒画面を一フレーム挿入してから、左目用フレームの走査を行う。しかし、以上の二種類の方法には、一定の制限が存在している。

【0004】

このうち、一つ目の方法は、走査方式において制限される。BLUは片側短辺か両短辺の構造で無ければならず、更にCrosstalkの改善効果も望ましくはない。二つ目の方法は、左右目用の信号切替え時に一フレームの黒画面を挿入する必要があるため、より高いリフレッシュレートが求められる(通常は240Hz)。このため、充電時間(Charging time)が120Hzの半分に短縮されて、パネルに充電不足のリスクが生じ、これによりムラ(Mura)の発生を招き、液晶表示装置の品質に多大な影響を与えてしまう。

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明は、画素電極の充電時間と液晶表示装置の解像度を保証するとともに、黒挿入技術を実現することにより、3Dクロストークの低減効果を得ることが可能な、液晶表示装置・画素構造及びその駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0006】

上述の目的を達成するために、本発明が提供する画素構造は、データ線と、データ線と垂直に交差した第一走査線と、第一走査線と平行に設けられた第二走査線と、第一走査線と第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなる。更に画素構造には、第一走査線と電氣的に接続された第一スイッチユニット、及び第二走査線と電氣的に接続された第二スイッチユニットが設けられる。このうち、第一

10

20

30

40

50

走査線は、第一スイッチユニットをオンにする第一走査信号を伝送するために用いられる。データ線は、オンになった第一スイッチユニットを通して画素電極に画素電極電圧を提供し、これにより画素電極が充電される。充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二走査信号を伝送し、これにより第二スイッチユニットがオンになる。コモン電極線は、オンになった第二スイッチユニットを通して画素電極にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になる。

【0007】

このうち、第一スイッチユニットのゲートは、第一走査線と電氣的に接続され、第一スイッチユニットのソースは、データ線と電氣的に接続され、第一スイッチユニットのドレインは、画素電極と電氣的に接続される。また、第二スイッチユニットのゲートは、第二走査線と電氣的に接続され、第二スイッチユニットのソースは、コモン電極線と電氣的に接続され、第二スイッチユニットのドレインは、画素電極と電氣的に接続される。

10

【0008】

このうち、第一走査信号の周期を t_1 で表す場合、第二走査線は第一走査信号の $1/2 t_1$ 時点に第二走査信号を伝送する。

【0009】

このうち、画素電極は、第一サブ画素電極と、第二サブ画素電極とからなる。コモン電極線は、第一コモン電極線と、第二コモン電極線とからなる。第一スイッチユニットは、第一スイッチと、第二スイッチと、第三スイッチとからなる。第二スイッチユニットは、第四スイッチと、第五スイッチとからなる。第一走査線は、第一サブ走査線と、第二サブ走査線とからなる。第一走査信号は、第一サブ走査信号と、第二サブ走査信号とからなる。このうち、第一サブ走査線は、第一スイッチと第二スイッチをオンにする第一サブ走査信号を伝送するために用いられる。データ線は、オンになった第一スイッチと第二スイッチを通して、それぞれ第一サブ画素電極と第二サブ画素電極に画素電極電圧を提供し、これにより第一サブ画素電極と第二サブ画素が充電される。充電終了後、第二サブ走査線が第二サブ走査信号を伝送することで、第三スイッチがオンになり、これにより第一サブ画素と第二サブ画素が放電する。放電が終了し、第一サブ画素電極と第二サブ画素電極が電量を保った状態にある時、第二走査線は第二走査信号を伝送することにより、第四スイッチと第五スイッチがオンになる。第一コモン電極線と第二コモン電極線は、それぞれオンになった第四スイッチと第五スイッチを通して第一サブ画素電極と第二サブ画素電極にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になる。

20

30

【0010】

このうち、第一スイッチは、第一サブ走査線・データ線・第一サブ画素電極と電氣的に接続される。第二スイッチは、第一サブ走査線・データ線・第二サブ画素電極と電氣的に接続される。第三スイッチは、第二サブ走査線・コモン電極線・第五スイッチと電氣的に接続される。第四スイッチは、第一サブ画素電極・第二走査線・第一コモン電極線と電氣的に接続される。第五スイッチは、第二サブ画素電極・第二走査線・第二コモン電極線と電氣的に接続される。

【0011】

このうち、第一スイッチのゲートは、第一サブ走査線と電氣的に接続され、第一スイッチのソースは、データ線と電氣的に接続され、第一スイッチのドレインは、第一サブ画素電極と電氣的に接続される。第二スイッチのゲートは、第一サブ走査線と電氣的に接続され、第二スイッチのソースは、データ線と電氣的に接続され、第二スイッチのドレインは、第二サブ画素電極と電氣的に接続される。第三スイッチのゲートは、第二サブ走査線と電氣的に接続され、第三スイッチのソースは、コモン電極線と電氣的に接続され、第三スイッチのドレインは、第五スイッチのドレインと電氣的に接続される。第四スイッチのゲートは、第二走査線と電氣的に接続され、第四スイッチのソースは、第一コモン電極線と電氣的に接続され、第四スイッチのドレインは、第一サブ画素電極と電氣的に接続される。第五スイッチのゲートは、第二走査線と電氣的に接続され、第五スイッチのソースは、第二コモン電極線と電氣的に接続され、第五スイッチのドレインは、第二サブ画素電極と電

40

50

氣的に接続される。

【 0 0 1 2 】

このうち、第一サブ走査信号の周期を t_1 で表す場合、第二走査線は第一サブ走査信号の $1/2 \cdot t_1$ 時点に第二走査信号を伝送する。

【 0 0 1 3 】

また、上述の目的を達成するために、本発明が提供する液晶表示装置は、相対して設けられた配列基板及びカラーフィルター基板とからなる。このうち、配列基板には、画素構造が設けられる。前記画素構造は、データ線と、データ線と垂直に交差した第一走査線と、第一走査線と平行に設けられた第二走査線と、第一走査線と第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなる。更に画素構造には、第一走査線と電氣的に接続された第一スイッチユニット、及び第二走査線と電氣的に接続された第二スイッチユニットが設けられる。このうち、第一走査線は、第一スイッチユニットをオンにする第一走査信号を伝送するために用いられる。データ線は、オンになった第一スイッチユニットを通して画素電極に画素電極電圧を提供し、これにより画素電極が充電される。充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二走査信号を伝送し、これにより第二スイッチユニットがオンになる。コモン電極線は、オンになった第二スイッチユニットを通して画素電極にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になる。

【 0 0 1 4 】

このうち、第一スイッチユニットのゲートは、第一走査線と電氣的に接続され、第一スイッチユニットのソースは、データ線と電氣的に接続され、第一スイッチユニットのドレインは、画素電極と電氣的に接続される。また、第二スイッチユニットのゲートは、第二走査線と電氣的に接続され、第二スイッチユニットのソースは、コモン電極線と電氣的に接続され、第二スイッチユニットのドレインは、画素電極と電氣的に接続される。

【 0 0 1 5 】

このうち、第一走査信号の周期を t_1 で表す場合、第二走査線は第一走査信号の $1/2 \cdot t_1$ 時点に第二走査信号を伝送する。

【 0 0 1 6 】

このうち、画素電極は、第一サブ画素電極と、第二サブ画素電極とからなる。コモン電極線は、第一コモン電極線と、第二コモン電極線とからなる。第一スイッチユニットは、第一スイッチと、第二スイッチと、第三スイッチとからなる。第二スイッチユニットは、第四スイッチと、第五スイッチとからなる。第一走査線は、第一サブ走査線と、第二サブ走査線とからなる。第一走査信号は、第一サブ走査信号と、第二サブ走査信号とからなる。このうち、第一サブ走査線は、第一スイッチと第二スイッチをオンにする第一サブ走査信号を伝送するために用いられる。データ線は、オンになった第一スイッチと第二スイッチを通して、それぞれ第一サブ画素電極と第二サブ画素電極に画素電極電圧を提供し、これにより第一サブ画素電極と第二サブ画素が充電される。充電終了後、第二サブ走査線が第二サブ走査信号を伝送することで、第三スイッチがオンになり、これにより第一サブ画素と第二サブ画素が放電する。放電が終了し、第一サブ画素電極と第二サブ画素電極が電量を保った状態にある時、第二走査線は第二走査信号を伝送することにより、第四スイッチと第五スイッチがオンになる。第一コモン電極線と第二コモン電極線は、それぞれオンになった第四スイッチと第五スイッチを通して第一サブ画素電極と第二サブ画素電極にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になる。

【 0 0 1 7 】

このうち、第一スイッチは、第一サブ走査線・データ線・第一サブ画素電極と電氣的に接続される。第二スイッチは、第一サブ走査線・データ線・第二サブ画素電極と電氣的に接続される。第三スイッチは、第二サブ走査線・コモン電極線・第五スイッチと電氣的に接続される。第四スイッチは、第一サブ画素電極・第二走査線・第一コモン電極線と電氣的に接続される。第五スイッチは、第二サブ画素電極・第二走査線・第二コモン電極線と電氣的に接続される。

【0018】

このうち、第一スイッチのゲートは、第一サブ走査線と電氣的に接続され、第一スイッチのソースは、データ線と電氣的に接続され、第一スイッチのドレインは、第一サブ画素電極と電氣的に接続される。第二スイッチのゲートは、第一サブ走査線と電氣的に接続され、第二スイッチのソースは、データ線と電氣的に接続され、第二スイッチのドレインは、第二サブ画素電極と電氣的に接続される。第三スイッチのゲートは、第二サブ走査線と電氣的に接続され、第三スイッチのソースは、コモン電極線と電氣的に接続され、第三スイッチのドレインは、第五スイッチのドレインと電氣的に接続される。第四スイッチのゲートは、第二走査線と電氣的に接続され、第四スイッチのソースは、第一コモン電極線と電氣的に接続され、第四スイッチのドレインは、第一サブ画素電極と電氣的に接続される。第五スイッチのゲートは、第二走査線と電氣的に接続され、第五スイッチのソースは、第二コモン電極線と電氣的に接続され、第五スイッチのドレインは、第二サブ画素電極と電氣的に接続される。

10

【0019】

このうち、第一サブ走査信号の周期を t_{11} で表す場合、第二走査線は第一サブ走査信号の $1/2 \sim t_{11}$ 時点に第二走査信号を伝送する。

【0020】

また、上述の目的を達成するために、本発明が提供する画素構造の駆動方法において、画素構造は、データ線と、データ線と垂直に交差した第一走査線と、第一走査線と平行に設けられた第二走査線と、第一走査線と第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなる。更に画素構造には、第一走査線と電氣的に接続された第一スイッチユニット、及び第二走査線と電氣的に接続された第二スイッチユニットが設けられる。また、前記駆動方法は、以下の手順を含む。即ち、第一走査線が第一走査信号を伝送し、これにより第一スイッチユニットがオンになる手順。データ線がオンになった第一スイッチユニットを通して画素電極に画素電極電圧を提供し、これにより画素電極が充電される手順。充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二走査信号を伝送し、これにより第二スイッチユニットがオンになる手順。コモン電極線が、オンになった第二スイッチユニットを通して画素電極にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になる手順。

20

【0021】

このうち、第一走査信号の周期を t_1 で表す場合、第二走査線は第一走査信号の $1/2 \sim t_1$ 時点に第二走査信号を伝送する。

30

【発明の効果】

【0022】

よって本発明は、従来技術と比較して以下の有益な効果を備える。本発明の画素構造は、データ線と、第一走査線と、第二走査線と、画素電極と、コモン電極線と、第一スイッチユニットと、第二スイッチユニットとからなる。このうち、第一走査線が第一スイッチユニットをオンにする第一走査線信号を伝送するとともに、データ線がオンになった第一スイッチユニットを通して画素電極に画素電極電圧を提供することで、画素電極が充電される。充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二走査信号を伝送し、これにより第二スイッチユニットがオンになる。コモン電極線は、オンになった第二スイッチユニットを通して画素電極にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になる。以上の方法により、本発明において、第一走査線が主に画素電極の充電時に作用するとともに、充電が終了し、画素電極が電量を保った状態にある時に第二走査線が作用し始めることで、画素電極電圧がコモン電圧と同等になり、これにより黒画面が挿入される。また、第二走査線の動作と第一走査線の動作は、互いに独立して干渉せず、且つ第二走査線は、第一走査線のリフレッシュレートに影響しない。これにより、画素電極の充電時間が保証される。このほか、画素電極の充電時、第一走査線の作用だけで済むため、本発明の解像度は更に高くなる。よって本発明は、画素電極の充電時間と液晶表示装置の解像度を保証するとともに、黒挿入技術を実現して、3Dクロストーク

40

50

の低減効果を得ることが出来る。

【図面の簡単な説明】

【 0 0 2 3 】

【図 1】本発明の実施例 1 における画素構造を示した概略図である。

【図 2】図 1 の画素構造の等価回路を示した回路図である。

【図 3】図 1 の第一走査線と第二走査線の駆動波形を示した波形図である。

【図 4】本発明の実施例 2 における画素構造を示した概略図である。

【図 5】図 4 の画素構造の等価回路を示した回路図である。

【図 6】図 4 の第一走査線と第二走査線の駆動波形を示した波形図である。

【図 7】本発明の実施例 3 における液晶表示装置の構造を示した概略図である。

【図 8】本発明の実施例 4 における画素構造の駆動方法を示したフロー図である。

【発明を実施するための形態】

【 0 0 2 4 】

以下では、図と実施例を参照しつつ、本発明について詳しく説明する。

【 0 0 2 5 】

(実施例 1)

図 1 と図 2 を参照する。図 1 は、本発明の実施例 1 における画素構造を示した概略図である。図 2 は、図 1 の画素構造の等価回路を示した回路図である。本発明の画素構造 1 0 は、データ線 1 1 と、データ線 1 1 と垂直に交差した第一走査線 1 2 と、第一走査線 1 2 と平行に設けられた第二走査線 1 3 と、第一走査線 1 2 と第二走査線 1 3 の間に設けられた画素電極 1 4 と、コモン電圧を提供するためのコモン電極線 1 5 とからなる。更に画素構造 1 0 には、第一走査線 1 2 と電氣的に接続された第一スイッチユニット 1 6、及び第二走査線 1 3 と電氣的に接続された第二スイッチユニット 1 7 が設けられる。

【 0 0 2 6 】

本実施例において、第一スイッチユニット 1 6 のゲート G 1 は、第一走査線 1 2 と電氣的に接続され、第一スイッチユニット 1 6 のソース S 1 は、データ線 1 1 と電氣的に接続され、第一スイッチユニット 1 6 のドレイン D 1 は、画素電極 1 4 と電氣的に接続される。

【 0 0 2 7 】

第二スイッチユニット 1 7 のゲート G 2 は、第二走査線 1 3 と電氣的に接続され、第二スイッチユニット 1 7 のソース S 2 は、コモン電極線 1 5 と電氣的に接続され、第二スイッチユニット 1 7 のドレイン D 2 は、画素電極 1 4 と電氣的に接続される。このうち、コモン電極線 1 5 は、垂直に交差した二つの分岐線 1 5 1・1 5 2 からなる。第二スイッチユニット 1 7 のソース S 2 上方には、開孔 1 1 1 が設けられ、コモン電極線 1 5 の分岐線 1 5 2 上方には、もう一つの開孔 1 1 0 が設けられる。導電層 1 1 2 は、開孔 1 1 0・1 1 1 を通して、第二スイッチユニット 1 7 のソース S 2 とコモン電極線 1 5 の分岐線 1 5 2 が電氣的に接続されるようにする。また導電層 1 1 2 の材料は、画素電極 1 4 と同じであることが望ましい。

【 0 0 2 8 】

本実施例において、画素電極 1 4 の上方には、液晶層（図示せず）が設けられ、画素電極 1 4 の下方には、コモン電極線 1 5 が設けられる。これにより、画素電極 1 4 と液晶層の間には、液晶容量 C L C が形成され、画素電極 1 4 とコモン電極線 1 5 の間には、蓄積容量 C S T が形成される（図 2 参照）。

【 0 0 2 9 】

尚、図 1 に示した画素構造 1 0 は、図 2 に示した等価回路の回路図における一種の画素構造を表しているにすぎないことに注意されたい。図 2 に示した回路図の画素構造と合致する構造は、いずれも本発明の保護請求の範囲に含まれる。

【 0 0 3 0 】

以下、画素構造 1 0 の動作原理について説明する。

【 0 0 3 1 】

合わせて図 3 を参照する。図 3 は、画素構造 1 0 の第一走査線 1 2 と第二走査線 1 3 の駆

10

20

30

40

50

動波形を示している。第一走査線 12 は第一スイッチユニット 16 をオンにする第一走査信号 Gate 1 を伝送し、データ線 11 はオンになった第一スイッチユニット 16 を通して画素電極 14 に画素電極電圧を提供し、これにより画素電極 14 が充電される。充電が終了し、画素電極 14 が電量を保った状態にある時、第二走査線 13 が第二走査信号 Gate 2 を伝送することにより、第二スイッチユニット 17 がオンになる。コモン電極線 15 はオンになった第二スイッチユニット 17 を通して画素電極 14 にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になって、黒画面が挿入される。

【0032】

本実施例において、第一走査信号 Gate 1 の周期 t_1 と第二走査信号 Gate 2 の周期 t_2 は、等しくなる。また、第二走査線 13 は、第一走査信号の $1/2 \cdot t_1$ 時点で第二走査信号 Gate 2 を伝送することが望ましい。

10

【0033】

前述を受けて、画素構造 10 には第一走査線 12 と第二走査線 13 が設けられるとともに、第一走査線 12 は主に画素電極 14 の充電時に作用し、且つ第二走査線 13 は主に画素電極 14 が充電を終了して電量を保った状態にある時に第二走査線信号 Gate 2 を伝送し、これにより画素電極電圧がコモン電圧と同等になり、黒画面が挿入される。第二走査線 13 の動作と第一走査線 12 の動作は、互いに独立して干渉しない。第二走査線 13 は、第一走査線 12 のリフレッシュレートに影響しない。よって、画素電極 14 の充電時間が保証される。

【0034】

20

このほか、本実施例において、画素電極 14 の充電時には第一走査線 12 の作用しか必要とせず、より高い解像度が得られる。

【0035】

よって、本実施例の画素構造 10 は、画素電極 14 の充電時間と液晶表示装置の解像度を保証するとともに、黒挿入技術の実現が可能であり、これにより 3D クロストークの低減効果が得られる。

【0036】

(実施例 2)

また、本発明が提供するもう一つの画素構造について、上述した画素構造 10 を基礎とした上で詳述する。図 4 と図 5 を参照する。画素構造 40 は、データ線 41 と、データ線 41 と垂直に交差した第一走査線 42 と、第一走査線 42 と平行に設けられた第二走査線 43 と、第一走査線 42 と第二走査線 43 の間に設けられた画素電極 44 と、コモン電圧を提供するためのコモン電極線 45 とからなる。更に画素構造 40 には、第一走査線 42 と電氣的に接続された第一スイッチユニット 46、及び第二走査線 43 と電氣的に接続された第二スイッチユニット 47 が設けられる。このうち、データ線 41・第一走査線 42・第二走査線 43・画素電極 44・コモン電極線 45・第一スイッチユニット 46・第二スイッチユニット 47 は、それぞれ図 1 に示したデータ線 11・第一走査線 12・第二走査線 13・画素電極 14・コモン電極線 15・第一スイッチユニット 16・第二スイッチユニット 17 と同等、或は類似した構造をなす。

30

【0037】

40

本実施例の画素構造 40 は、広視野角の画素構造である。具体的に述べると、本実施例において、画素電極 44 は、第一サブ画素電極 441 と、第二サブ画素電極 442 とからなる。コモン電極線 45 は、第一コモン電極線 451 と、第二コモン電極線 452 とからなる。第一スイッチユニット 46 は、第一スイッチ 461 と、第二スイッチ 462 と、第三スイッチ 463 とからなる。第二スイッチユニット 47 は、第四スイッチ 471 と、第五スイッチ 472 とからなる。第一走査線 42 は、第一サブ走査線 421 と、第二サブ走査線 422 とからなる。第一走査信号 Gate 1 は、第一サブ走査信号 Gate 11 と、第二サブ走査信号 Gate 12 とからなる。このうち、第一スイッチ 461 は、第一サブ走査線 421・データ線 41・第一サブ画素電極 441 と電氣的に接続される。第二スイッチ 462 は、第一サブ走査線 421・データ線 41・第二サブ画素電極 442 と電氣的に

50

接続される。第三スイッチ４６３は、第二サブ走査線４２２・コモン電極線４５・第五スイッチ４７２と電氣的に接続される。第四スイッチ４７１は、第一サブ画素電極４４１・第二走査線４３・第一コモン電極線４５１と電氣的に接続される。第五スイッチ４７２は、第二サブ画素電極４４２・第二走査線４３・第二コモン電極線４５２と電氣的に接続される。

【００３８】

具体的には、第一スイッチ４６１のゲートＧ１１は、第一サブ走査線４２１と電氣的に接続され、第一スイッチ４６１のソースＳ１１は、データ線４１と電氣的に接続され、第一スイッチ４６１のドレインＤ１１は、第一サブ画素電極４４１と電氣的に接続される。

【００３９】

第二スイッチ４６２のゲートＧ１２は、第一サブ走査線４２１と電氣的に接続され、第二スイッチ４６２のソースＳ１２は、データ線４１と電氣的に接続され、第二スイッチ４６２のドレインＤ１２は、第二サブ画素電極４４２と電氣的に接続される。

【００４０】

第三スイッチ３６３のゲートＧ１３は、第二サブ走査線４２２と電氣的に接続され、第三スイッチ４６３のソースＳ１３は、コモン電極線４５と電氣的に接続され、第三スイッチ４６３のドレインＤ１３は、第五スイッチ４７２のドレインＤ１５と電氣的に接続される。このうち、第一コモン電極線４５１は、垂直に交差した二つの分岐線４５１１・４５１２からなり、第二コモン電極線４５２は、垂直に交差した二つの分岐線４５２１・４５２２からなる。また、第三スイッチ４６３のソースＳ１３と分岐線４５２２との間には、共有電気容量Ｃ１０が形成される（図５参照）。

【００４１】

第四スイッチ４７１のゲートＧ１４は、第二走査線４３と電氣的に接続され、第四スイッチ４７１のソースＳ１４は、第一コモン電極線４５１と電氣的に接続され、第四スイッチ４７１のドレインＤ１４は、第一サブ画素電極４４１と電氣的に接続される。このうち、第四スイッチ４７１のソースＳ１４上方には、開孔１４０が設けられ、第一コモン電極線４５１の分岐線４５１２上方には、もう一つの開孔１４１が設けられる。導電層１４２は、開孔１４０・１４１を通して、第四スイッチ４７１のソースＳ１４と第一コモン電極線４５１の分岐線４５１２が電氣的に接続されるようにする。また導電層１４２の材料は、画素電極４４と同じであることが望ましい。

【００４２】

第五スイッチ４７２のゲートＧ１５は、第二走査線４３と電氣的に接続され、第五スイッチ４７２のソースＳ１５は、第二コモン電極線４５２と電氣的に接続され、第五スイッチ４７２のドレインＤ１５は、第二サブ画素電極４４２と電氣的に接続される。このうち、第五スイッチ４７２のソースＳ１５上方には、開孔１５０が設けられ、第二コモン電極線４５２の分岐線４５２２上方には、もう一つの開孔１５１が設けられる。導電層１５２は、開孔１５０・開孔１５１を通して、第五スイッチ４７２のソースＳ１５と第二コモン電極線４５２の分岐線４５２２が電氣的に接続されるようにする。また導電層１５２の材料は、画素電極４４と同じであることが望ましい。

【００４３】

本実施例において、第一サブ画素電極４４１の上方には、液晶層（図示せず）が設けられ、第一サブ画素電極４４１の下方には、第一コモン電極線４５１が設けられる。これにより、第一サブ画素電極４４１と液晶層の間には、第一液晶容量ＣＬＣ１が形成され、第一サブ画素電極４４１と第一コモン電極線４５１の間には、第一蓄積容量ＣＳＴ１が形成される（図５参照）。また同様の原理で、第二サブ画素電極４４２の上方には、液晶層（図示せず）が設けられ、第二サブ画素電極４４２の下方には、第二コモン電極線４５２が設けられる。これにより、第二サブ画素電極４４２と液晶層の間には、第二液晶容量ＣＬＣ２が形成され、第二サブ画素電極４４２と第二コモン電極線４５２の間には、第二蓄積容量ＣＳＴ２が形成される（図５参照）。

【００４４】

尚、図４に示した画素構造４０は、図５に示した等価回路の回路図における一種の画素構造を表しているにすぎないことに注意されたい。図５に示した回路図の画素構造と合致する構造は、いずれも本発明の保護請求の範囲に含まれる。

【００４５】

以下、画素構造４０の動作原理について説明する。

【００４６】

合わせて図６を参照する。図６は、画素構造４０の第一サブ走査線４２１・第二サブ走査線４２２・第二走査線４３の駆動波形を示している。第一サブ走査線４２１は、第一スイッチ４６１と第二スイッチ４６２をオンにする第一サブ走査信号Gate 1 1を伝送するために用いられる。データ線４１は、オンになった第一スイッチ４６１と第二スイッチ４６２を通して、それぞれ第一サブ画素電極４４１と第二サブ画素電極４４２に画素電極電圧を提供し、これにより第一サブ画素電極４４１と第二サブ画素電極４４２が充電される。充電終了後、第二サブ走査線４２２が第二サブ走査信号Gate 1 2を伝送することで、第三スイッチ４６３がオンになり、これにより第一サブ画素電極４４１と第二サブ画素電極４４２が放電する。放電が終了し、第一サブ画素電極４４１と第二サブ画素電極４４２が電量を保った状態にある時、第二走査線４３が第二走査信号Gate 2を伝送することにより、第四スイッチ４７１と第五スイッチ４７２がオンになる。第一コモン電極線４５１と第二コモン電極線４５２は、それぞれオンになった第四スイッチ４７１と第五スイッチ４７２を通して、第一サブ画素電極４４１と第二サブ画素電極４４２にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になって、黒画面が挿入される。

【００４７】

本実施例において、第一サブ走査信号Gate 1 1・第二サブ走査信号Gate 1 2・第二走査信号Gate 2の周期 t_{11} ・ t_{12} ・ t_2 は、等しくなる。また、第二走査線４３は、第一サブ走査信号Gate 1 1の $1/2 \cdot t_{11}$ 時点で第二走査信号Gate 2を伝送することが望ましい。

【００４８】

また同様の原理で、本実施例の画素構造４０は、画素電極４４の充電時間と液晶表示装置の解像度を保証するとともに、黒挿入技術の実現が可能であり、これにより３Ｄクロストークの低減効果が得られる。

【００４９】

（実施例３）

図７を参照する。図７は、本発明の液晶表示装置の構造を示した概略図である。本発明の液晶表示装置７０は、相対して設けられた配列基板７１・カラーフィルター基板７２と、配列基板７１とカラーフィルター基板７２の間に設けられた液晶層７３とからなる。このうち、配列基板７１には、前述した画素構造が設けられる。

【００５０】

（実施例４）

図８を参照する。図８は、本発明の画素構造の駆動方法を示したフロー図である。このうち、本実施例の画素構造は、前述した画素構造である。具体的に述べると、本実施例の画素構造は、データ線と、データ線と垂直に交差した第一走査線と、第一走査線と平行に設けられた第二走査線と、第一走査線と第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなる。更に画素構造には、第一走査線と電氣的に接続された第一スイッチユニット、及び第二走査線と電氣的に接続された第二スイッチユニットが設けられる。本実施例の画素構造の駆動方法は、以下の手順を含む（図８参照）。

【００５１】

手順Ｓ１：第一走査線が第一走査信号を伝送し、これにより第一スイッチユニットがオンになる。

【００５２】

手順Ｓ２：データ線がオンになった第一スイッチユニットを通して画素電極に画素電極電

10

20

30

40

50

圧を提供し、これにより画素電極が充電される。

【 0 0 5 3 】

手順 S 3 : 充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二走査信号を伝送し、これにより第二スイッチユニットがオンになる。

【 0 0 5 4 】

更に手順 S 3 において、第一走査信号と第二走査信号の周期 t_1 と t_2 は、等しくなる。また、第二走査線は、第一走査信号の $1/2 \cdot t_1$ 時点に第二走査信号を伝送することが望ましい。

【 0 0 5 5 】

手順 S 4 : コモン電極線がオンになった第二スイッチユニットを通して画素電極にコモン電圧を提供し、これにより画素電極電圧が前記コモン電圧と同等になる。

10

【 0 0 5 6 】

上述を総じて言えば、本発明の画素構造は、第一走査線が第一走査信号を伝送することで第一スイッチユニットがオンになり、更にデータ線がオンになった第一スイッチユニットを通して画素電極に画素電極電圧を提供し、これにより画素電極が充電されるとともに、充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二走査信号を伝送することで第二スイッチユニットがオンになり、更にコモン電極線がオンになった第二スイッチユニットを通して画素電極へコモン電圧を流し、これにより画素電極電圧がコモン電位と同等になり、黒画面が挿入される。以上の方法により、本発明は、画素電極の充電時間と液晶表示装置の解像度を保証するとともに、黒画面を挿入して、黒挿入技術を実現する。これにより、3Dクロストークの低減効果が得られる。

20

【 0 0 5 7 】

以上は、本発明の実施例について述べたに過ぎず、これにより本発明の請求範囲を限定するものではない。本発明の明細書及び図の内容を利用してなされた同等の効果を持つ構造やフローについての変更、或は、他の関連技術における直接的・間接的な運用は、いずれも本発明の特許保護の範囲内に含まれる。

【 符号の説明 】

【 0 0 5 8 】

1 0 画素構造

1 1 データ線

30

1 1 0 開孔

1 1 1 開孔

1 1 2 導電層

1 2 走査線

1 3 第二走査線

1 4 画素電極

1 4 0 開孔

1 4 1 開孔

1 4 2 導電層

1 5 コモン電極線

40

1 5 0 開孔

1 5 1 分岐線 (図 1)

1 5 2 分岐線 (図 1)

1 5 1 開孔 (図 4)

1 5 2 導電層 (図 4)

1 6 第一スイッチユニット

1 7 第二スイッチユニット

4 0 画素構造

4 1 データ線

4 2 第一走査線

50

4 2 1	第一サブ走査線	
4 2 2	第二サブ走査線	
4 3	第二走査線	
4 4	画素電極	
4 4 1	第一サブ画素電極	
4 4 2	第二サブ画素電極	
4 5	コモン電極線	
4 5 1	第一コモン電極線	
4 5 1 1	分岐線	
4 5 1 2	分岐線	10
4 5 2	第二コモン電極線	
4 5 2 1	分岐線	
4 5 2 2	分岐線	
4 6	第一スイッチユニット	
4 6 1	第一スイッチ	
4 6 2	第二スイッチ	
4 6 3	第三スイッチ	
4 7	第二スイッチユニット	
4 7 1	第四スイッチ	
4 7 2	第五スイッチ	20
7 0	液晶表示装置	
7 1	配列基板	
7 2	カラーフィルター基板	
7 3	液晶層	
C 1 0	共有電気容量	
C L C	液晶容量	
C L C 1	第一液晶容量	
C L C 2	第二液晶容量	
C S T	蓄積容量	
C S T 1	第一蓄積容量	30
C S T 2	第二蓄積容量	
D 1	ドレイン	
D 1 1	ドレイン	
D 1 2	ドレイン	
D 1 3	ドレイン	
D 1 4	ドレイン	
D 1 5	ドレイン	
D 2	ドレイン	
G 1	ゲート	
G 1 1	ゲート	40
G 1 2	ゲート	
G 1 3	ゲート	
G 1 4	ゲート	
G 1 5	ゲート	
G 2	ゲート	
G a t e 1	第一走査信号	
G a t e 1 1	第一サブ走査信号	
G a t e 1 2	第二サブ走査信号	
G a t e 2	第二走査信号	
S 1	ソース (図 1 ・ 図 2)	50

S 1 1 ソース
 S 1 2 ソース
 S 1 3 ソース
 S 1 4 ソース
 S 1 5 ソース
 S 2 ソース (図 1 ・ 図 2)
 S 1 手順 (図 8)
 S 2 手順 (図 8)
 S 3 手順
 S 4 手順
 t 1 周期
 t 1 1 周期
 t 1 2 周期
 t 2 周期

10

【 図 1 】

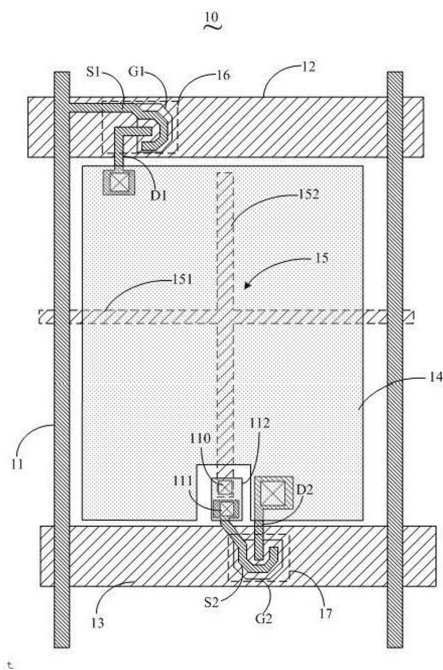


FIG. 1

【 図 2 】

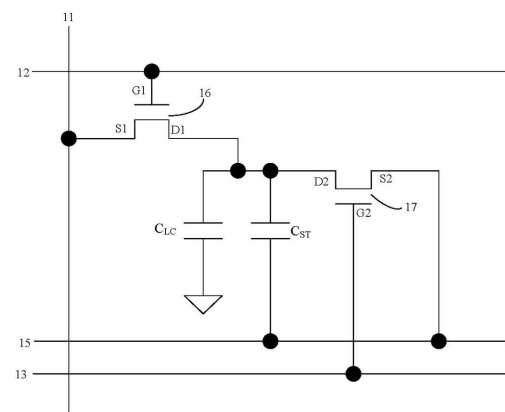


FIG. 2

【 図 3 】

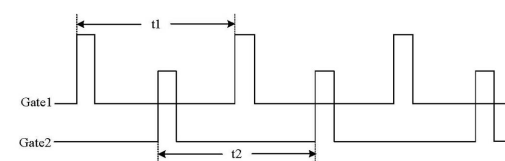


FIG. 3

【図 4】

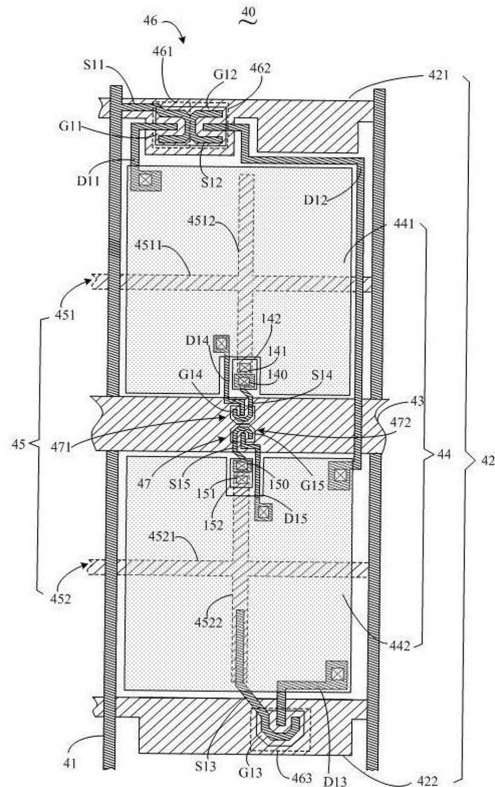


FIG. 4

【図 5】

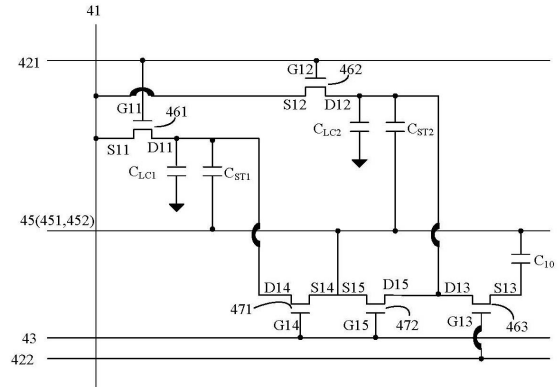


FIG. 5

【図 6】

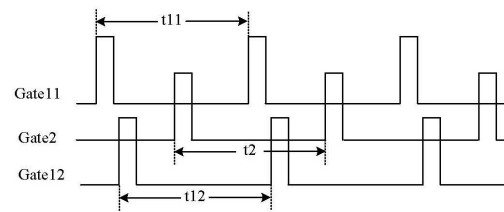


FIG. 6

【図 7】

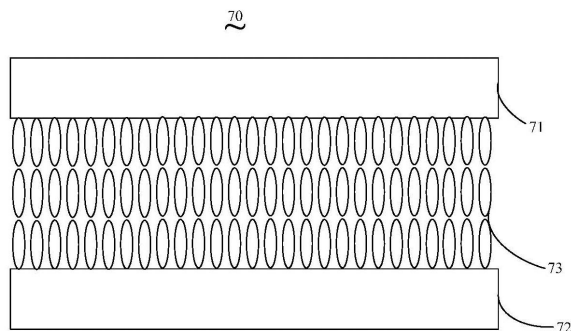


FIG. 7

【図 8】

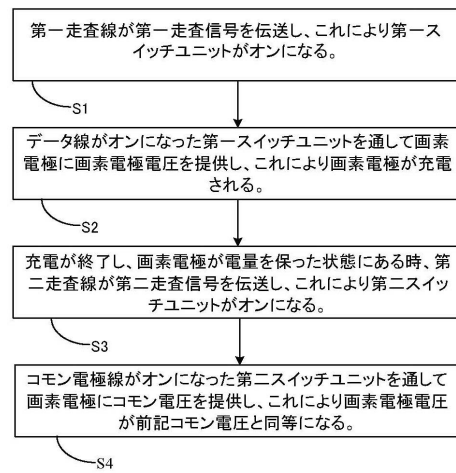


FIG. 8

フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/20	6 2 2 D
	G 0 9 G	3/20	6 4 2 A
	G 0 2 F	1/1368	

審査官 磯崎 忠昭

(56)参考文献 国際公開第2008/053612(WO,A1)
米国特許出願公開第2009/0268118(US,A1)
米国特許出願公開第2013/0021385(US,A1)
特開2005-099806(JP,A)
特開2004-334171(JP,A)

(58)調査した分野(Int.Cl.,DB名)
G 0 2 F 1 / 1 3 3
G 0 2 F 1 / 1 3 6 8

专利名称(译)	液晶显示装置，像素结构及其驱动方法		
公开(公告)号	JP6208876B2	公开(公告)日	2017-10-04
申请号	JP2016539385	申请日	2013-10-23
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
当前申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
[标]发明人	陳政鴻 姜佳麗		
发明人	陳政鴻 姜佳麗		
IPC分类号	G02F1/133 G09G3/36 G09G3/20 G02F1/1368		
CPC分类号	G02F1/136213 G02F1/13624 G09G3/003 G09G3/3677 G09G2300/0426 G09G2300/0478 G09G2300/0852 G09G2310/0251 G09G2320/0209 G02F1/1343 G02F1/1362 G02F2001/134318 G09G3/36 G02F1/133		
FI分类号	G02F1/133.550 G09G3/36 G09G3/20.611.D G09G3/20.624.B G09G3/20.624.C G09G3/20.622.D G09G3/20.642.A G02F1/1368		
代理人(译)	鈴木 征四郎		
审查员(译)	矶崎忠明		
优先权	201310443309.3 2013-09-25 CN		
其他公开文献	JP2016532160A		
外部链接	Espacenet		

摘要(译)

提供了一种液晶显示装置，像素结构和驱动液晶显示装置的方法，其中可以获得3D串扰的降低效果。像素结构的第一扫描线传输第一扫描信号，用于接通第一开关单元，使得像素电极充电，充电终止，以及当像素电极保持电量时，第二扫描线发送第二扫描信号，用于导通第二开关单元，公共电极线为像素电极提供公共电压，像素电极电压变得等于公共电压。根据上述方法，本发明确保了像素电极的充电时间和液晶显示装置的分辨率，实现了黑插技术，降低了3D串扰。

(19) 日本国特許庁 (JP)	(12) 特 許 公 報 (B2)	(11) 特許番号
		特許第6208876号 (P6208876)
(45) 発行日 平成29年10月4日 (2017. 10. 4)	(24) 登録日 平成29年9月15日 (2017. 9. 15)	
(51) Int. Cl.	F I	
G02F 1/133 (2006.01)	G02F 1/133	550
G09G 3/36 (2006.01)	G09G 3/36	
G09G 3/20 (2006.01)	G09G 3/20	611D
G02F 1/1368 (2006.01)	G09G 3/20	624B
	G09G 3/20	624C
	請求項の数 14 (全 18 頁) 最終頁に続く	
(21) 出願番号 特願2016-539385 (P2016-539385)	(73) 特許権者 515203228	
(86) (22) 出願日 平成25年10月23日 (2013. 10. 23)	深▲せん▼市華星光電技術有限公司	
(65) 公表番号 特表2016-532160 (P2016-532160A)	中華人民共和國廣東省深▲せん▼市光明新區塘明大道9-2號518132	
(43) 公表日 平成28年10月13日 (2016. 10. 13)	100143720	
(86) 国際出願番号 PCT/CN2013/085778	(74) 代理人 弁理士 米田 耕一郎	
(87) 国際公開番号 W02015/043035	100080252	
(87) 国際公開日 平成27年4月2日 (2015. 4. 2)	(74) 代理人 弁理士 鈴木 征四郎	
(87) 優先請求日 平成28年3月8日 (2016. 3. 8)	(72) 発明者 陳政鴻	
(31) 優先権主張番号 201310443309.3	中華人民共和國廣東省深▲せん▼市光明新區塘明大道9-2號518132	
(32) 優先日 平成25年9月25日 (2013. 9. 25)	(72) 発明者 姜佳麗	
(33) 優先権主張国 中国 (CN)	中華人民共和國廣東省深▲せん▼市光明新區塘明大道9-2號518132	
	最終頁に続く	

(54) 【発明の名称】 液晶表示装置・画素構造及びその駆動方法