

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6138876号  
(P6138876)

(45) 発行日 平成29年5月31日 (2017.5.31)

(24) 登録日 平成29年5月12日 (2017.5.12)

(51) Int.Cl. F I  
**GO2F 1/1368 (2006.01)** GO2F 1/1368  
**GO2F 1/1343 (2006.01)** GO2F 1/1343  
**GO2F 1/1333 (2006.01)** GO2F 1/1333

請求項の数 10 (全 14 頁)

(21) 出願番号	特願2015-160130 (P2015-160130)	(73) 特許権者	501426046
(22) 出願日	平成27年8月14日 (2015.8.14)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2016-42184 (P2016-42184A)		ミテッド
(43) 公開日	平成28年3月31日 (2016.3.31)		大韓民国 ソウル、ヨンドゥンポグ、ヨ
審査請求日	平成27年8月14日 (2015.8.14)		ウィーテロ 128
(31) 優先権主張番号	10-2014-0105684	(74) 代理人	100094112
(32) 優先日	平成26年8月14日 (2014.8.14)		弁理士 岡部 譲
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100106183
			弁理士 吉澤 弘司
		(74) 代理人	100114915
			弁理士 三村 治彦
		(74) 代理人	100120363
			弁理士 久保田 智樹
		(74) 代理人	100125139
			弁理士 岡部 洋

最終頁に続く

(54) 【発明の名称】 タッチセンサ内蔵型液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

第 1 基板を備えるタッチセンサ内蔵型表示装置であって、  
 互いに交差するように配置される複数のデータライン及び複数のゲートラインと、  
 前記複数のデータラインと前記複数のゲートラインとの交差部ごとに形成された複数の  
 薄膜トランジスタと、

前記第 1 基板上の複数の画素電極であって、前記薄膜トランジスタにそれぞれ接続され、  
 前記ゲートラインのそれぞれが横切るように前記複数のデータラインとの間に配置され  
 た複数の画素電極と、

前記第 1 基板上の複数のタッチ電極であって、前記データライン及び前記ゲートライン  
 と重畳され、前記複数の画素電極とは接触及び重畳されないように形成され、自己容量タ  
 ッチ電極として構成される複数のタッチ電極と、

前記複数のタッチ電極にそれぞれ接続されて互いに並行するように配列される複数のタ  
 ッチルーティング配線と、

前記第 1 基板上の共通電極であって、前記複数のタッチ電極から分離し、前記複数のデ  
 ータライン及び前記複数のゲートライン、前記複数の画素電極、並びに前記複数のタッチ  
 電極と重畳されるように形成される共通電極とを含むことを特徴とするタッチセンサ内蔵  
 型表示装置。

【請求項 2】

前記複数のタッチ電極のそれぞれは、複数のウィンドウを有する格子状のパターンで形

10

20

成され、前記複数のウィンドウのそれぞれは、少なくとも一つの画素電極を取り囲むことを特徴とする、請求項 1 に記載のタッチセンサ内蔵型表示装置。

【請求項 3】

前記ゲートラインのそれぞれは、同じラインに配置された複数の画素電極の中央部を横切るように構成され、前記薄膜トランジスタのゲート電極を含むことを特徴とする、請求項 2 に記載のタッチセンサ内蔵型表示装置。

【請求項 4】

前記複数のゲートラインは、前記第 1 基板上に形成され、

前記複数の薄膜トランジスタは、前記ゲートラインをカバーするゲート絶縁膜上に形成され、

前記共通電極は、前記薄膜トランジスタをカバーする絶縁膜上に形成され、

前記複数のタッチルーティング配線は、前記共通電極をカバーする第 1 パッシベーション膜上に互いに並行するように形成され、

前記複数のタッチ電極は、前記複数のタッチルーティング配線をカバーする第 2 パッシベーション膜上に形成され、

前記複数の画素電極は、前記複数のタッチ電極と一定距離を置いて前記第 2 パッシベーション膜上に形成され、

前記複数の画素電極は、前記絶縁膜、前記第 1 パッシベーション膜及び前記第 2 パッシベーション膜を貫通する第 1 コンタクトホールを介して前記複数の薄膜トランジスタのドレイン電極にそれぞれ接続され、

前記複数のタッチ電極は、前記第 2 パッシベーション膜を貫通する第 2 コンタクトホールを介して前記複数のタッチルーティング配線にそれぞれ接続されることを特徴とする、請求項 1 乃至 3 の内、いずれか一項に記載のタッチセンサ内蔵型表示装置。

【請求項 5】

1 水平期間の間に、前記共通電極には共通電圧が供給され、前記複数のタッチ電極には、前記複数のタッチルーティング配線を介して、タッチ駆動電圧が供給されることを特徴とする、請求項 1 乃至 3 の内、いずれか一項に記載のタッチセンサ内蔵型表示装置。

【請求項 6】

前記複数のウィンドウのそれぞれは、一つの画素電極を取り囲むことを特徴とする、請求項 2 又は 3 に記載のタッチセンサ内蔵型表示装置。

【請求項 7】

前記複数のウィンドウのそれぞれは、2 以上の画素電極を取り囲むことを特徴とする、請求項 2 又は 3 に記載のタッチセンサ内蔵型表示装置。

【請求項 8】

前記複数の薄膜トランジスタの各々は、ゲート電極、前記データラインから延長され、互いに対向する 2 つの枝を備えるソース電極、及び前記画素電極に接続されるドレイン電極を備えることを特徴とする、請求項 1 又は 3 に記載のタッチセンサ内蔵型表示装置。

【請求項 9】

前記ゲート電極は、前記ゲートラインの一部であることを特徴とする、請求項 8 に記載のタッチセンサ内蔵型表示装置。

【請求項 10】

前記ドレイン電極は、前記枝と対向するように前記ソース電極の枝の間のスペースに挿入されることを特徴とする、請求項 9 に記載のタッチセンサ内蔵型表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、タッチセンサ内蔵型液晶表示装置に関し、さらに詳細には、タッチ感度を向上することができるタッチセンサ内蔵型液晶表示装置に関する。

【背景技術】

【0002】

10

20

30

40

50

最近、マルチメディア (multimedia) の発達とともに、これを適切に表示することができる表示装置の必要性に応じて、大型化が可能で、価格が安く、高表示品質 (動画表現力、解像度、明るさ、コントラスト (contrast)、及び色再現力など) を有する平面型表示装置 (以下、単に「表示装置」と称する) の開発が進められている。これらの平面型表示装置には、キーボード、マウス、トラックボール (Trackball)、ジョイスティック (Joystick)、デジタイザ (digitizer) などの様々な入力装置 (Input Device) がユーザーと表示装置との間のインタフェースを構成するために用いられている。

#### 【0003】

しかし、前述のような入力装置を使用することは使い方を学ばなければならず、作業空間を占有するなどの不便を引き起こし、製品の完成度を高めるのが難しい面があった。したがって、便利でありながら簡便で誤作動の少ない表示装置のための入力装置への要求がますます増加している。このような要求に応じて、ユーザーが表示装置を見ながら手やペンなどで画面を直接タッチしたり、近接させて情報を入力すると、それを認識することができるタッチセンサ (touch sensor) が提案されている。

#### 【0004】

タッチセンサは簡単であり、誤作動が少なく、別の入力機器を使用せずに入力が可能であるだけでなく、ユーザーが画面に表示される内容を介して迅速かつ容易に操作することができる利便性のために、様々な表示装置に適用されている。

#### 【0005】

前述した表示装置に使用されるタッチセンサは、その構造に応じて上板付着型 (add-on type) と上板内蔵型 (on-cell type) 及び内蔵型 (integrated type または in-cell type) に分けることができる。上板付着型は、表示装置とタッチセンサモジュールを個別に製造した後、表示装置の上板にタッチセンサモジュールを取り付ける方式である。上板内蔵型は表示装置の上部ガラス基板の表面にタッチセンサ素子を直接形成する方式である。内蔵型は表示装置内部にタッチセンサ素子を内蔵することにより、表示装置の薄型化を可能とし、また耐久性を向上させることができる方式である。

#### 【0006】

これらのうち、内蔵型タッチセンサは、表示装置の共通電極をタッチ電極に共用することができ、またその厚さを薄くすることができ、表示装置の内部にタッチ素子を形成することにより耐久性を向上させることができるため、比較的広く用いられている。

#### 【0007】

内蔵型タッチセンサは、耐久性と薄型化が可能である点で、上板付タッチセンサと、上板内蔵型タッチセンサの欠点を解決することができるので、特に関心を集めている。このような内蔵型タッチセンサは、タッチされた部分を感知する方式に応じて、光方式と静電容量方式に区分され、静電容量方式は、再度、自己静電容量方式 (self capacitance type) と相互静電容量方式 (mutual capacitance type) に細分化される。

#### 【0008】

自己静電容量方式タッチセンサは、タッチ感知パネルのタッチ領域に複数の独立パターンを形成し、それぞれの独立パターンの静電容量の変化を測定して、タッチされたかどうかを判断する方式である。相互静電容量方式タッチセンサは、タッチ感知パネルのタッチ電極の形成領域に X 軸電極ライン (例えば、駆動電極ライン) と Y 軸電極ライン (例えば、センシング電極ライン) を互いに交差させてマトリクス (matrix) を形成し、X 軸電極ラインに駆動パルスを加えた後、Y 軸電極ラインを介して X 軸電極ラインと Y 軸電極ラインの交差点で定義されるセンシングノードに示される電圧の変化を感知して、タッチされたかどうかを判断する方式である。

#### 【0009】

相互静電容量方式のタッチセンサは、タッチ認識時に発生する相互静電容量の大きさは非常に小さいが、表示装置を構成するゲートラインとデータラインとの間の寄生容量 (parasitic capacitance) は非常に大きいので、寄生容量によってタッチ位置を正確に認識することが困難となる問題がある。

10

20

30

40

50

## 【 0 0 1 0 】

また、相互静電容量方式のタッチセンサは、マルチタッチ認識のために、共通電極上にタッチ駆動のための複数のタッチ駆動ラインとタッチセンシングのための複数のタッチセンシングラインを形成しなければならないため、非常に複雑な配線構造を必要とする問題点がある。

## 【 0 0 1 1 】

自己静電容量方式のタッチセンサは、相互静電容量方式のタッチセンサに比べて簡単な配線構造で、タッチ精度を高めることができるので、必要に応じて広く使用されている。

## 【 0 0 1 2 】

以下、図 1 乃至図 3 を参照して、従来の自己静電容量方式のタッチセンサ内蔵型液晶表示装置について説明する。図 1 は、従来のタッチセンサ内蔵型表示装置の平面図であり、図 2 は図 1 に示された従来のタッチセンサ内蔵型表示装置の一部の領域 R 1 を示す平面図であり、図 3 は図 2 に示された領域 R 2 を示す断面図である。

10

## 【 0 0 1 3 】

図 1 を参照すると、タッチセンサ内蔵型表示装置は、タッチ電極が形成され、データが表示されるアクティブ領域 ( A A )、アクティブ領域 ( A A ) の外側に形成され、各種の配線とソース駆動及びタッチセンシング I C 1 0 が形成されるベゼル領域 ( B A ) を含む。

## 【 0 0 1 4 】

アクティブ領域 ( A A ) は、互いに交差する第 1 方向 ( 例えば、 x 軸方向 ) 及び第 1 方向と交差する第 2 方向 ( 例えば、 y 軸方向 ) に分割された複数のタッチ電極 ( T x 1 1 ~ T x 1 5、 T x 2 1 ~ T x 2 5、 ...、 T x 8 1 ~ T x 8 5 ) と、複数のタッチ電極 ( T x 1 1 ~ T x 1 5、 T x 2 1 ~ T x 2 5、 ...、 T x 8 1 ~ T x 8 5 ) のそれぞれに接続され、第 2 方向に互いに並行するように配列される複数のタッチルーティング配線 ( T W 1 1 ~ T W 1 5、 T W 2 1 ~ T W 2 5、 ...、 T W 8 1 ~ T W 8 5 ) を含む。

20

## 【 0 0 1 5 】

アクティブ領域 ( A A ) 内の複数のタッチ電極 ( T x 1 1 ~ T x 1 5、 T x 2 1 ~ T x 2 5、 ...、 T x 8 1 ~ T x 8 5 ) は、表示装置の共通電極を分割して形成されたもので、データを表示ディスプレイモードの駆動時には、共通電極として動作して、タッチ位置を認識するタッチ駆動時には、タッチ電極として動作する。

30

## 【 0 0 1 6 】

ベゼル領域 ( B A ) に配置されたソース及びタッチ駆動 I C 1 0 は、表示駆動時には表示装置のゲートライン ( 図示せず ) を駆動させ、データラインに表示データを供給し、タッチ電極 ( 共通電極 ) に共通電圧を供給する。ソース及びタッチ駆動 I C 1 0 はまた、タッチ駆動時にはタッチ電極にタッチ駆動電圧を供給し、タッチ前後のタッチ電極の静電容量の変化をスキャンして、タッチが実行されたタッチ電極の位置を決定する。ベゼル領域 ( B A ) に配置された各種配線は、タッチ電極 ( T x 1 1 ~ T x 1 5、 T x 2 1 ~ T x 2 5、 ...、 T x 8 1 ~ T x 8 5 ) に接続されるタッチルーティング配線 ( T W 1 1 ~ T W 1 5、 T W 2 1 ~ T W 2 5、 ...、 T x 8 1 ~ T x 8 5 )、ソース駆動及びタッチ駆動 I C 1 0 に接続されるゲート配線 ( 図示せず ) 及び、データ配線 ( 図示せず ) 等を含む。

40

## 【 0 0 1 7 】

図 2 及び図 3 を参照すると、従来のタッチセンサ内蔵型表示装置は、基板 ( S U B ) 上に形成される薄膜トランジスタ ( T F T ) と、薄膜トランジスタのドレイン電極 ( D E ) に接続される画素電極 ( P x ) と画素電極と重畳されるように形成されて水平電界を形成するタッチ電極 ( T x 1 1 ) とを含む。

## 【 0 0 1 8 】

薄膜トランジスタ ( T F T ) は、基板 ( S U B ) 上に形成されるゲートライン ( G L ) から延長されるゲート電極 ( G E ) と、ゲートライン ( G L ) 及びゲート電極 ( G E ) をカバーするゲート絶縁膜 ( G I ) 上でゲート電極 ( G E ) と一部が重畳されるように形成される半導体アクティブ層 ( A ) と、半導体アクティブ層上に形成され、一定の間隔をお

50

いて離隔されたソース電極（SE）及びドレイン電極（DE）とを含む。ソース電極（SE）はゲート絶縁膜（GI）の上に配置されたデータライン（DL）から延長される。

【0019】

画素電極（Px）は、薄膜トランジスタ（TFT）をカバーするように順次に形成される第1絶縁層（INS1）及び第2絶縁層（INS2）上に形成され、第1及び第2絶縁層（INS1、INS2）を貫通する第1コンタクトホール（CH1）を介して薄膜トランジスタ（TFT）のドレイン電極（DE）に接続される。

【0020】

画素電極（Px）は、第1パッシベーション膜（PAS1）でカバーされる。第1パッシベーション膜（PAS1）上にはデータライン（DL）と重なるようタッチルーティング配線（TW11）が形成される。第1パッシベーション膜（PAS1）上に形成されたタッチルーティング配線（TW11）は、第2パッシベーション膜（PAS2）でカバーされる。

10

【0021】

第2パッシベーション膜（PAS2）上にはタッチ電極（Tx11）が形成され、第2パッシベーション膜（PAS2）を貫通する第2コンタクトホール（CH2）を介してタッチルーティング配線（TW11）に接続される。タッチ電極（Tx11）は、ゲート絶縁膜（INS）上に形成される画素電極（Px）と水平電界を形成するように複数のスリット（SL）を備える。

【0022】

20

前述した構造のタッチセンサ内蔵型表示装置において、指またはスタイラスペンのような導電性金属が表示装置のアクティブ領域（AA）にタッチされる場合、接触位置に近接したタッチ電極の接触前後の静電容量の変化を認識して、タッチ位置を感知することができる。つまり、アクティブ領域（AA）に形成されたタッチ電極（Tx11～Tx15、Tx21～Tx25、...Tx81～Tx85）に駆動パルスを印加した後、タッチ電極（Tx11～Tx15、Tx21～Tx25、...Tx81～Tx85）をセンシングして、タッチ電極それぞれのタッチ前後の自己静電容量の変化を感知すると、タッチ位置を感知することができる。

【0023】

ところで、前述した従来のタッチセンサ内蔵型表示装置においては、タッチ電極が時間的に分離されて共通電極又はタッチ電極として機能するため、表示駆動期間とタッチ駆動期間にそれぞれ異なる信号が印加されるので（例えば、表示駆動区間には、共通の電圧が印加され、タッチ駆動区間には、タッチ駆動パルスが印加される）、タッチ駆動パルスにより、共通電圧にリップル現象（ripple phenomenon）が発生し、誤動作を誘発するという問題点があった。

30

【0024】

さらに、タッチ電極は、タッチ電極周辺のデータライン、ゲートライン、及び画素電極等により発生する様々なキャパシタンス成分により、タッチセンシング時の影響を受けることになる。特に、ブラック ホワイトの間のディスプレイパターンを変更する際には、タッチがなかったにも関わらず、タッチがセンシングされた生データの基本値が種々の容量成分によって変動することによりタッチとして認識されるDTX（Display to Touch Crosstalk）現象が発生する問題点があった。

40

【発明の概要】

【発明が解決しようとする課題】

【0025】

本発明は前述した問題点を解消するためのものであり、本発明の目的は、共通電圧のリップル現象やDTX現象が発生しないようにして、タッチ感度を向上させることができるタッチセンサ内蔵型液晶表示装置を提供することである。

【課題を解決するための手段】

【0026】

50

前記目的を達成するための本発明のタッチセンサ内蔵型表示装置は、互いに交差するように配置される複数のデータライン及び複数のゲートラインと、前記複数のデータライン及び前記複数のゲートラインの交差部ごとに形成された複数の薄膜トランジスタと、前記薄膜トランジスタにそれぞれ接続され、前記ゲートラインのそれぞれが横切るように前記複数のデータラインとの間に配置された複数の画素電極と、前記データライン及びゲートラインと重畳され、前記複数の画素電極とは接触及び重畳されないように形成される複数のタッチ電極と、前記複数のタッチ電極にそれぞれ接続され、1方向に互いに並行するように配列される複数のタッチルーティング配線と、前記複数のデータライン及びゲートライン、前記複数の画素電極、及び前記複数のタッチ電極と重畳されるように形成される共通電極とを含むことを特徴とする。

10

【0027】

前記構成において、複数のタッチ電極のそれぞれは、複数のウィンドウを有するフレーム状に形成され、前記複数のウィンドウのそれぞれには、前記複数の画素電極の内、少なくとも一つが配置されることができる。

【0028】

また、それぞれのゲートラインは、前記複数の画素電極の中央部分に対応する領域を横切って、前記薄膜トランジスタのゲート電極を含むように形成される。

【0029】

また、前記構成において、前記複数のゲートラインは、基板上に形成され、前記複数の薄膜トランジスタは、前記ゲートラインをカバーするゲート絶縁膜上に形成され、前記共通電極は、前記薄膜トランジスタをカバーする絶縁膜上に形成され、前記複数のタッチルーティング配線は、前記共通電極をカバーする第1パッシベーション膜上に互いに並行するように形成され、前記複数のタッチ電極は、前記複数のタッチルーティング配線をカバーする第2パッシベーション膜上に形成され、前記複数の画素電極は、前記複数のタッチ電極と一定の距離を置いて前記第2パッシベーション膜上に形成され、前記複数の画素電極は、前記絶縁膜、前記第1及び第2パッシベーション膜を貫通する第1コンタクトホールを介して前記複数の薄膜トランジスタのドレイン電極にそれぞれ接続され、前記複数のタッチ電極は、前記第2パッシベーション膜を貫通する第2コンタクトホールを介して前記複数のタッチルーティング配線にそれぞれ接続することができる。

20

【0030】

また、前記構成において、1水平期間の間に、前記共通電極には共通電圧が供給され、前記複数のタッチ電極は、前記複数のタッチルーティング配線を介して、タッチ駆動電圧が供給される。

30

【0031】

また、前記複数のウィンドウのそれぞれは、一つの画素電極を取り囲むように構成することができる。

【0032】

これとは異なり、前記複数のウィンドウのそれぞれは、2以上の画素電極を取り囲むように構成することもできる。

【0033】

また、前記複数の薄膜トランジスタの各々は、ゲート電極、前記データラインから延長され互いに対向する2つの枝を備えるソース電極、及び前記画素電極に接続されるドレイン電極を備えることができる。

40

【0034】

前記構成においては、ゲート電極は、前記ゲートラインの一部で有り得る。

【0035】

また、前記ドレイン電極は、前記枝と対向するように前記ソース電極の枝との間のスペースに挿入されるように配置することができる。

【発明の効果】

【0036】

50

本発明に係るタッチセンサ内蔵型液晶表示装置によれば、1水平期間の間に継続共通電圧が共通電極に印加されるので、タッチ駆動電圧によって共通電圧にリップル現象が発生することを防止することができる効果を得ることができる。

【0037】

また、共通電極によってゲートラインと画素電極との間に寄生容量が形成されることを抑制することができるので、DTX現象を除去することができる効果を得ることができる。

【0038】

また、タッチ電極とデータラインの間に共通電極が配置されて、タッチ電極とデータラインの間に寄生容量が形成されることを抑制することができるので、タッチ感度を向上することができる効果を得ることができる。

10

【図面の簡単な説明】

【0039】

【図1】従来のタッチセンサ内蔵型液晶表示装置の平面図である。

【図2】図1に示された従来のタッチセンサ内蔵型液晶表示装置の一部の領域R1を示す平面図である。

【図3】図2に示された領域R2を示す断面図である。

【図4】本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置を概略的に示す一部分解斜視図である。

【図5】本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置の平面図である。

20

【図6】図5に示された一部の領域R3を示す平面図である。

【図7】図6に示された領域R4を示す平面図である。

【図8】図6のI-I'ラインに沿って取った断面図である。

【図9】本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置の駆動を説明するためのタイミング図である。

【発明を実施するための形態】

【0040】

以下、添付図面を参照して、本発明のタッチセンサ内蔵型表示装置の好ましい実施の形態を詳細に説明する。明細書全体にわたって同じ参照符号は、同じ構成要素を意味する。以下の説明においては、タッチセンサ内蔵型表示装置の一例として自己静電容量方式タッチセンサ内蔵型液晶表示装置（以下、「タッチセンサ内蔵型液晶表示装置」と称する）を挙げて含む具体的に説明することにするがこの実施の形態は、これに限定されるものではない。したがって、以下の自己静電容量方式タッチセンサ内蔵型液晶表示装置を単にタッチセンサ内蔵型表示装置とすることにする。

30

【0041】

まず、図4～図6を参照して、本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置について説明する。図4は、本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置を概略的に示す一部分解斜視図であり、図5は、本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置の平面図であり、図6は、図5に示された一部の領域R3を示す平面図である。

40

【0042】

図4を参照すると、本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置は、液晶層(LC)を挟んで形成される薄膜トランジスタアレイ(TFTA)とカラーフィルタアレイ(CFA)を備える液晶表示パネル(LCP)を含む。

【0043】

薄膜トランジスタアレイ(TFTA)は、第1基板(SUB1)上に第1方向(例えば、x方向)に並行するように形成された複数のゲートライン(GL1、GL2、GL3)、前記複数のゲートライン(GL1、GL2、GL3)と互いに交差するように第2方向(例えば、y方向)に並行するように形成されたデータライン(DL1、DL2、DL3)、前記ゲートライン(GL1、GL2、GL3)とデータライン(DL1、DL2、D

50

L3)とが交差する領域に形成される薄膜トランジスタ(TFT)、液晶セルにデータ電圧を充電するための複数の画素電極(P)、画素電極(P)それぞれを取り囲みデータライン(DL1、DL2、DL3)及びゲートライン(GL1、GL2、GL3)と重畳されるように形成されたタッチ電極(図示せず、図5及び図6を参照)、及び前記複数の画素電極(P)、タッチ電極、データライン(DL1、DL2、DL3)、及びゲートライン(GL1、GL2、DL3)と重畳されるように形成された共通電極(図示せず、図5及び図6を参照)を含む。

【0044】

カラーフィルタアレイ(CFA)は、第2基板(SUB2)上に形成されるブラックマトリックス(BM)、カラーフィルタ(CF)を含む。液晶表示パネル(LCP)の第1基板(SUB1)と第2基板(SUB2)の外面には、それぞれ偏光板(図示せず)が取り付けられ、液晶と接する第1及び第2の基板(SUB1、SUB2)の内面には液晶のプレチルト角(pre-tilt angle)を設定するための配向膜(図示せず)がそれぞれ形成される。液晶表示パネル(LCP)のカラーフィルタアレイ(CFA)と薄膜トランジスタアレイ(TFTA)の間には、液晶セルのセルギャップ(cell gap)を維持するためのコラムスペーサー(column spacer)を形成することができる。

【0045】

一方、共通電極は、TN(Twisted Nematic)モードとVA(Vertical Alignment)モードのような垂直電界駆動方式において第2基板(SUB2)に形成され、IPS(In Plane Switching)モードとFFS(Fringe Field Switching)モードのような水平電界駆動方式においては、画素電極(Px)と共に第1基板(SUB1)上に形成される。以下の本発明の実施の形態においては、水平電界駆動方式を例に挙げて説明する。

【0046】

図5及び図6を参照すると、本発明の実施の形態に係るタッチセンサ内蔵型表示装置はアクティブ領域(AA)とベゼル領域(BA)とを含む。アクティブ領域(AA)は、データライン(DL1~DL10)、ゲートライン(GL1~GL4)、共通電極(COM)、画素電極(P、P11~P49)、タッチ電極(Tx11~Tx55)、タッチルーティング配線(TW11~TW55)等が形成され、データが表示される領域である。ベゼル領域(BA)は、アクティブ領域(AA)の外側に配置され、ソース及びタッチ駆動IC100と、各種配線とが形成される領域である。

【0047】

データライン(DL1~DL10)とゲートライン(GL1~GL4)とは、互いに交差するように、それぞれ第1方向(例えば、x軸方向)及び第2方向(例えば、y軸方向)に配列されている。

【0048】

画素電極(P11~P49)は、データライン(DL1~DL10)との間ごとにゲートライン(GL1~GL4)のそれぞれが、その中間部を横切るように配置される。すなわち、ゲートラインの各々は同じ行に配置された画素電極(P11~P19、P21~P29、P31~P39、P41~P49)を横切るように配置される。このような配列に応じて互いに隣接するゲートライン(例えば、GL1とGL2)と互いに隣接するデータライン(例えば、DL1、DL2)との間には、上下で隣接する2つの画素電極(P11、P21)のそれぞれの約1/2の領域が位置することになる。

【0049】

各タッチ電極(例えば、Tx11)は、データライン(DL1~DL5)と重畳され、複数の画素電極(P11~P14、P21~P24、P31~P34、P41~P44)を非接触方式で取り囲むように複数のウィンドウを有する格子状のパターン形状を有する。

【0050】

共通電極(COM)は、画素電極(P)にデータラインを介してデータを供給するための薄膜トランジスタ(TFT)形成領域を除外した領域に形成される。すなわち、共通電

10

20

30

40

50

極 (COM) は、データライン (DL1 ~ DL10)、ゲートライン (GL1 ~ GL4)、画素電極 (P11 ~ P49)、及びタッチ電極 (Tx11、Tx12) と重畳されるように形成される。

#### 【0051】

図5に示すようにタッチルーティング配線 (TW11 ~ TW15、TW21 ~ TW25、...、TW51 ~ TW55) は、複数のタッチ電極 (Tx11 ~ Tx15、Tx21 ~ Tx25、...、Tx51 ~ Tx55) にそれぞれ接続され、第2方向に互いに並行するように配列される。ルーティング配線 (TW11 ~ TW15、TW21 ~ TW25、...、TW51 ~ TW55) は開口率が低下しないように、データラインと重畳されるように形成されることが望ましい。タッチルーティング配線 (TW11 ~ TW15、TW21 ~ TW25、...、TW51 ~ TW55) のそれぞれは、タッチブロックを形成するように、タッチ電極 (Tx11 ~ Tx15、Tx21 ~ Tx25、...、Tx51 ~ Tx55) のそれぞれに接続される。たとえば、一つのタッチブロック (TB1) は、タッチルーティング配線 (TW11) をタッチ電極 (Tx11) に接続させることにより形成され、他のタッチブロック (TB2) は、タッチルーティング配線 (TW11) をタッチ電極 (Tx11) に接続させることにより形成することができる。隣接するタッチブロック (TB1、TB2) との間には、画素電極 (P15、P25、P35、P45) が配置されることができ

10

#### 【0052】

次に、図7及び図8を参照して、本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置のタッチルーティング配線とタッチ電極の接続構造及び薄膜トランジスタと画素電極の接続構造について、さらに詳細に説明する。図7は、図6に示された領域R4を示す平面図であり、図8は、図6のI-Iラインに沿って取った断面図である。以下の説明においては、説明の便宜のために一つの画素領域を中心に説明する。

20

#### 【0053】

図7及び図8を参照すると、本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置は、薄膜トランジスタのアレイ (TFTA) の基板 (SUB1) 上に互いに交差するように形成されるゲートライン (GL2) 及びデータライン (DL1 ~ DL6) と、前記ゲートライン (GL2) 及びデータライン (DL1、DL2) の交差領域に形成される薄膜トランジスタ (TFE) と、隣接するデータライン (DL1、DL2) の間でゲートライン (GL2) がその中央部を横切るように配置される画素電極 (P21) と、前記画素電極 (P21) を取り囲み画素電極 (P21) を露出させるウィンドウを備えるタッチ電極 (Tx11) と、薄膜トランジスタ (TFE) を除外したゲートライン (GL1)、データライン (DL1、DL2)、画素電極 (P21)、及びタッチ電極 (Tx11) と重畳されるように配置された共通電極 (COM) とを含む。本発明のタッチ電極のウィンドウは、一つの画素電極を取り囲むことと記載されているが、本発明がこれに限定されるものではない。タッチ電極のウィンドウは、2以上の画素電極を取り囲むように構成することもできる。

30

#### 【0054】

前記構成において、第1基板 (SUB1) 上には、図6に示された複数のゲートライン (GL1 ~ GL4) が互いに並行するように形成され、その上部には、複数のゲートライン (GL1 ~ GL4) をカバーするようにゲート絶縁膜 (GI) が形成される。ゲート絶縁膜 (GI) 上には、データライン (DL2)、薄膜トランジスタ (TFE) を構成する活性層 (A)、ソース電極 (SE) 及びドレイン電極 (DE) が順に形成される。活性層 (A) は、ゲート電極 (GE) と対応する位置で、ゲート絶縁膜 (GI) 上に形成され、ソース電極 (SE) 及びドレイン電極 (DE) は、活性層 (A) の一部を露出させるように活性層 (A) 上で分離されて形成される。ソース電極 (S) は、データライン (DL2) からそれぞれ延長される2つの枝を備えることができる。ドレイン電極 (DE) は、ソース電極 (SE) の枝の間で形成された空間に挿入される。

40

#### 【0055】

50

前記実施の形態において、たとえ薄膜トランジスタは、ゲート電極がソース/ドレイン電極の下層に形成されるボトムゲート構造 (gate bottom structure) の薄膜トランジスタを例に挙げて説明したが、本発明がこれに限定されるものではなく、ゲート電極がソース/ドレイン領域の上部に形成されるトップゲート構造 (gate top structure) の薄膜トランジスタも含まれているものと理解しなければならない。トップゲート構造 (gate top structure) の薄膜トランジスタの構成は、既に知られているので、それに対する詳細な説明は省略する。

【0056】

薄膜トランジスタ (TFT) とデータライン (DL2) とが形成されたゲート絶縁膜 (GI) 上には、これらをカバーする第1絶縁膜 (INS1) と、平坦化のための第2絶縁膜 (INS) とが順に形成される。

10

【0057】

第2絶縁膜 (INS2) 上には共通電極 (COM) が形成される。共通電極 (COM) は、薄膜トランジスタ (TFT) が形成される領域を除外した領域に形成される。共通電極 (COM) が形成された第2絶縁膜 (INS2) 上には、共通電極 (COM) をカバーするように第1パッシベーション膜 (PAS1) が形成される。

【0058】

第1パッシベーション膜 (PAS1) 上にはデータライン (DL2) と重畳されるようにタッチルーティング配線 (TW11) が形成される。タッチルーティング配線 (TW11) が形成された第1パッシベーション膜 (PAS1) 上には、タッチルーティング配線 (TW11) をカバーするように第2パッシベーション膜 (PAS2) が形成される。

20

【0059】

第2パッシベーション膜 (PAS2) 上には、画素電極 (P21) とタッチ電極 (Tx11) とが互いに接触しないように形成される。

【0060】

画素電極 (P21) は、図6を参照して既に説明したように、隣接するデータライン (例えば、DL1、DL2) の間でゲートライン (GL2) がその中央部を横切るように形成される。画素電極 (P21) は、第1及び第2パッシベーション膜 (PAS1、PAS2) と、第1及び第2絶縁膜 (INS1、INS2) を貫通する第1コンタクトホール (CH1) とを介して露出される薄膜トランジスタ (TFT) のドレイン電極 (DE) に接続される。

30

【0061】

タッチ電極 (Tx11) は、既に説明したように、一つの画素電極 (P21) が一つのウィンドウを介して露出されるように格子状のパターンで形成される。タッチ電極 (Tx11) のウィンドウは、複数の画素電極を露出させるように形成することもできる。

【0062】

次に、図9を参照して、本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置の表示駆動とタッチ駆動について説明する。図9は、本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置において、表示駆動期間とタッチ駆動期間の動作を説明するための図である。

40

【0063】

図9を参照すると、本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置は、表示駆動期間とタッチ駆動期間が区分されず、それぞれ独立して駆動される。つまり、1水平期間 (1H) の間の共通電極 (COM) に共通電圧 (Vcom) が供給され続け、タッチ電極 (Tx) には、タッチ駆動及びタッチセンシングのためのタッチ駆動電圧 (Vts) が供給され続ける。このため、本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置では、表示駆動のための共通電極 (COM) とタッチ駆動のためのタッチ電極 (Tx) とが別に形成される。

【0064】

したがって、タッチセンサ内蔵型液晶表示装置を表示駆動期間とタッチ駆動期間に時分

50

割して駆動させる必要がなく、1水平期間中に継続共通電圧が共通電極に印加されるので、タッチ駆動電圧による共通電圧におけるリップル現象の発生を防止できる、という効果を得ることができる。

【0065】

さらに、ソース及びタッチ駆動IC100が表示駆動区間とタッチ駆動期間に分割して時分割処理をする必要がないため、時分割処理のために必要な素子を省略することができるようになる。したがって、ソース及びタッチ駆動IC100をより簡単に構成できる、という効果を得ることができる。

【0066】

また、本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置によれば、タッチ電極(Tx)がデータライン(DL)と重畳されるように形成され、タッチ電極(Tx)とデータライン(DL)との間に共通電極(COM)が配置されるので、タッチ電極(Tx)とデータライン(DL)との間に寄生容量が形成されることを抑制することができる。したがって、タッチセンサ内蔵型液晶表示装置のタッチ感度の向上を可能にする、という効果を得ることができる。

10

【0067】

また、本発明の実施の形態に係るタッチセンサ内蔵型液晶表示装置によれば、ゲートライン(GL)が画素電極(P)の中央部を横切るように配置され、ゲートライン(GL)と画素電極(P)との間に共通電極(COM)が配置される。このような配置関係に基づいてゲートライン(GL)、画素電極(P)、及び共通電極(COM)が重畳される部分では、画素電極(P)と共通電極(COM)との間に水平電界が形成されるので、これらの上部の液晶が正常に駆動される。また、共通電極(COM)によってゲートライン(GL)と画素電極(P)との間に寄生容量が形成されることを抑制することができる。したがって、ブラック ホワイトの間の表示パターンの変更が発生しても、寄生容量の影響を遮断することができるため、DTX現象を除去することができる効果を得ることができる。

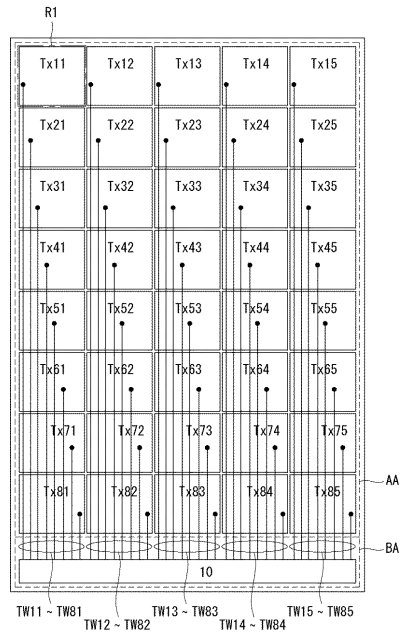
20

【0068】

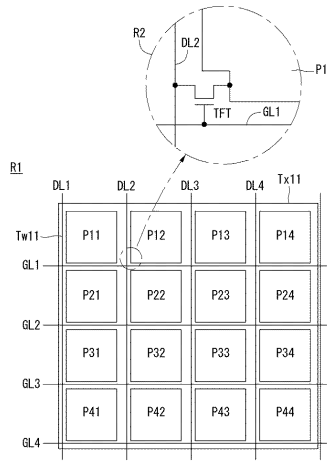
以上説明した内容を介して当業者であれば、本発明の技術思想を逸脱しない範囲で様々な変更及び修正が可能であることが分かる。たとえば、本発明の実施の形態で説明したタッチ電極の数は説明のための例示に過ぎず、本発明の権利範囲に影響を与えるものではないことを理解しなければならない。したがって、本発明の技術的範囲は、発明の詳細な説明に記載された内容に限定されるものではなく、特許請求の範囲によって定められなければならない。

30

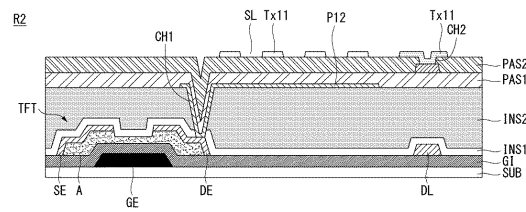
【 図 1 】



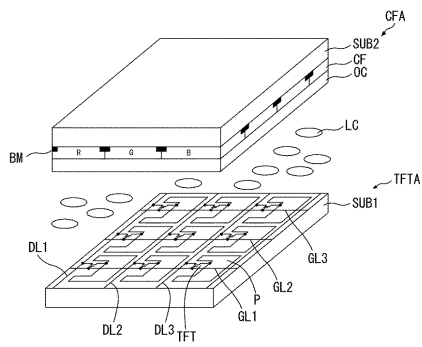
【 図 2 】



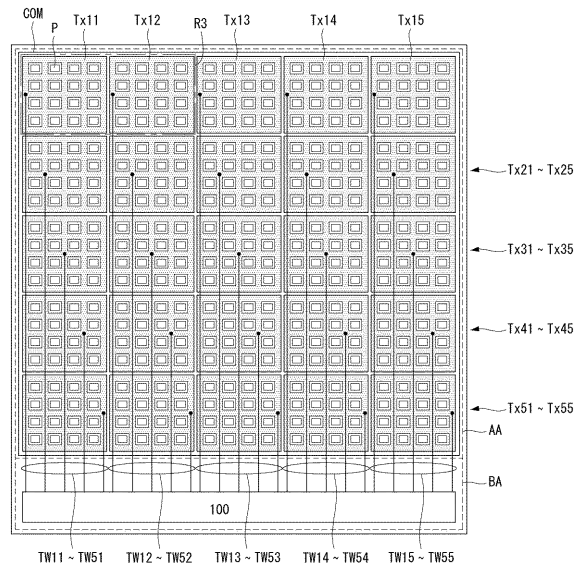
【 図 3 】



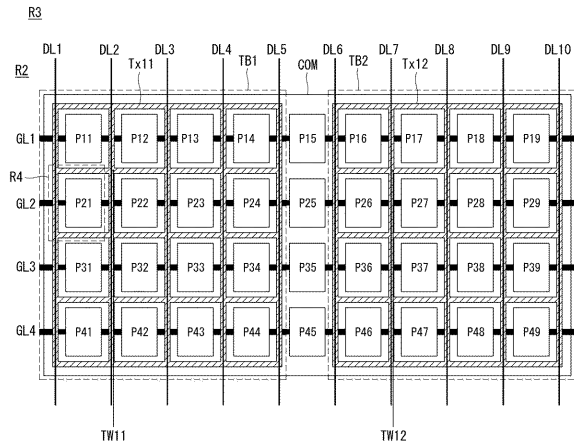
【 図 4 】



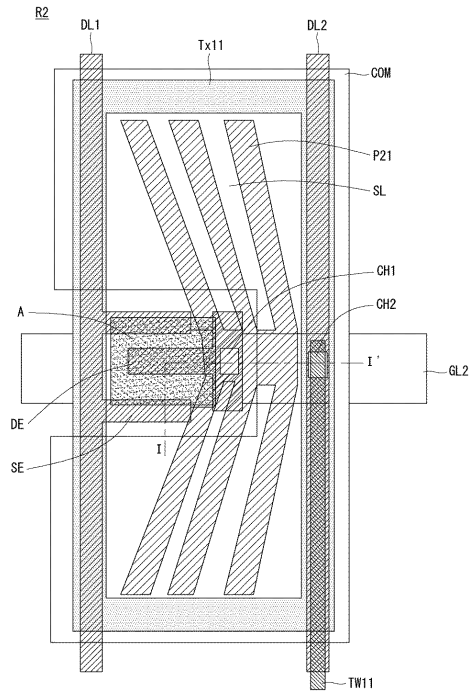
【 図 5 】



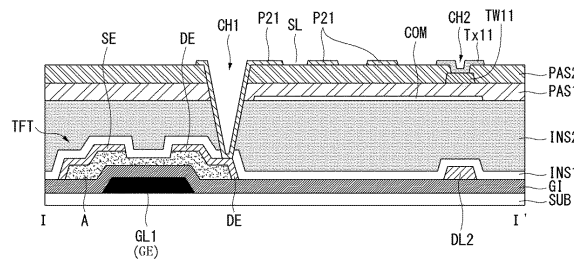
【 6 】



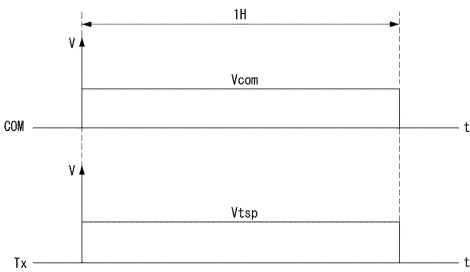
【 7 】



【 8 】



【 9 】



## フロントページの続き

(72)発明者 李 鐘 範

大韓民国 413-774 キョンギド パジュシ グムチョンドン ソウォン メウル アパート 708-806

(72)発明者 李 世 應

大韓民国 422-751 キョンギド プチョンシ ソサグ ボンバクドン ヒュンダイ ホームタウン アパート 112-1303

(72)発明者 崔 嫻 娜

大韓民国 413-811 キョンギド パジュシ ウォロンミョン ドグンリ エルジー ディスプレイ チョンダウン メウル アパート エー-1213

(72)発明者 朴 贊 洙

大韓民国 131-818 ソウル チュンナング ミョンモク 1ドン 555-12 3エフ

審査官 佐藤 洋允

(56)参考文献 特開2013-242432(JP,A)

特開2003-021845(JP,A)

特開2013-205625(JP,A)

特開2006-018287(JP,A)

特開2013-015677(JP,A)

特開2013-195576(JP,A)

特開2012-073442(JP,A)

特開2014-115613(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F1/135-1/1368

G02F1/1343-1/1345

专利名称(译)	触摸传感器内置液晶显示器		
公开(公告)号	<a href="#">JP6138876B2</a>	公开(公告)日	2017-05-31
申请号	JP2015160130	申请日	2015-08-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	李鐘範 李世應 崔嫻娜 朴贊洙		
发明人	李 鐘 範 李 世 應 崔 嫻 娜 朴 贊 洙		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1333		
CPC分类号	G06F3/0418 G06F3/0412 G06F3/044 G06F3/045 G06F2203/04103		
FI分类号	G02F1/1368 G02F1/1343 G02F1/1333		
F-TERM分类号	2H092/GA13 2H092/GA17 2H092/GA29 2H092/JA26 2H092/JB14 2H092/JB16 2H092/NA25 2H092/PA06 2H189/LA03 2H189/LA08 2H189/LA10 2H189/LA28 2H189/LA31 2H192/AA24 2H192/BB13 2H192/CB05 2H192/CC04 2H192/CC26 2H192/GB33 2H192/GB43		
代理人(译)	吉泽博 三村治彦 久保田大树 冈部弘		
优先权	1020140105684 2014-08-14 KR		
其他公开文献	JP2016042184A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

触摸传感器集成型显示装置改善了触摸灵敏度。触摸传感器集成型显示装置包括：多条栅极线（GL1至GL4）和数据线（DL1至DL10），被配置为彼此交叉；多个薄膜晶体管（TFT），设置在栅极线的交叉处，并且数据线，多个像素电极（P，P11到P49），分别连接到薄膜晶体管并设置在数据线之间，使得每条栅极线跨越设置在同一条线上的像素电极，多个触摸电极（Tx11至Tx15，Tx21至Tx25，Tx31至Tx35，Tx41至Tx45，Tx51至Tx55）被配置为与栅极线和数据线重叠而不接触和重叠像素电极，多个触摸布线（TW11至TW51，TW12至TW52，TW13至TW53，TW14至TW54，TW15至TW55）被配置为分别连接到触摸电极并且彼此平行布置，并且公共电极（COM）被配置为与数据线重叠，t栅极线，像素电极和触摸电极。

(51) Int. Cl.	F I
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1333 (2006.01)	GO2F 1/1333

請求項の数 10 (全 14 頁)

(21) 出願番号	特願2015-160130 (P2015-160130)	(73) 特許権者	501428046
(22) 出願日	平成27年8月14日 (2015.8.14)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2016-42184 (P2016-42184A)		ミテッド
(43) 公開日	平成28年3月31日 (2016.3.31)		大韓民国 ソウル、ヨンドゥンポング、ヨ
審査請求日	平成27年8月14日 (2015.8.14)		ウィーテロ 128
(31) 優先権主張番号	10-2014-0105684	(74) 代理人	100094112
(32) 優先日	平成26年8月14日 (2014.8.14)		弁理士 岡部 譲
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100106183
			弁理士 吉澤 弘司
		(74) 代理人	100114915
			弁理士 三村 治彦
		(74) 代理人	100120363
			弁理士 久保田 智樹
		(74) 代理人	100125139
			弁理士 岡部 洋

最終頁に続く

(54) 【発明の名称】 タッチセンサ内蔵型液晶表示装置