

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6127213号
(P6127213)

(45) 発行日 平成29年5月10日(2017.5.10)

(24) 登録日 平成29年4月14日(2017.4.14)

(51) Int.Cl.

F I

G02F 1/1368 (2006.01)

G02F 1/1368

G09G 3/36 (2006.01)

G09G 3/36

G09G 3/20 (2006.01)

G09G 3/20 660X

G09G 3/20 611D

G09G 3/20 621K

請求項の数 16 (全 20 頁)

(21) 出願番号 特願2016-528289 (P2016-528289)
 (86) (22) 出願日 平成25年8月7日(2013.8.7)
 (65) 公表番号 特表2016-527553 (P2016-527553A)
 (43) 公表日 平成28年9月8日(2016.9.8)
 (86) 国際出願番号 PCT/CN2013/080976
 (87) 国際公開番号 WO2015/010348
 (87) 国際公開日 平成27年1月29日(2015.1.29)
 審査請求日 平成28年2月12日(2016.2.12)
 (31) 優先権主張番号 201310320358.8
 (32) 優先日 平成25年7月26日(2013.7.26)
 (33) 優先権主張国 中国 (CN)

(73) 特許権者 515203228
 深▲せん▼市華星光電技術有限公司
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 (74) 代理人 100143720
 弁理士 米田 耕一郎
 (74) 代理人 100080252
 弁理士 鈴木 征四郎
 (72) 発明者 薛景峰
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 (72) 発明者 許哲豪
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132

最終頁に続く

(54) 【発明の名称】 アレイ基板及び液晶表示パネル

(57) 【特許請求の範囲】

【請求項1】

複数の第1走査線と、複数の第2走査線と、複数の第3走査線と、複数のデータ線と、
 複数列に配列された画素ユニットと、コモン電圧を入力するコモン電極とを含んでなるア
 レイ基板であって、

それぞれの該画素ユニットが1本の該第1走査線と、1本の該第2走査線と、1本の該
 第3走査線と、1本の該データ線とに対応し、

すべての該第2走査線が該アレイ基板の外周エリアに電氣的に接続し、

それぞれの該画素ユニットが第1画素電極と第2画素電極と第3画素電極と、及び該第
 1画素電極と該第2画素電極と該第3画素電極とにそれぞれ作用する第1開閉器と第2開
 閉器と第3開閉器とを含み、かつそれぞれの該画素ユニットが第1制御回路と第2制御回
 路とを含み、

画素ユニットに対応する該データ線が該第1開閉器と該第2開閉器と該第3開閉器とを
 通じて該第1画素電極と該第2画素電極と該第3画素電極とに接続してデータ信号を供給
 し、

該第1開閉器と該第2開閉器と該第3開閉器とが該第1走査線に第1走査信号を入力す
 るとONになり、

該第1制御回路が該コモン電極に接続し、かつ該第1制御回路が該第2走査線に第2走
 査信号を入力すると、該第1画素電極と該コモン電極との間の電圧差がゼロになって該第
 1画素電極が黒い画面に対応した画像を表示した状態となり、

10

20

該第 2 制御回路が該第 3 走査線に第 3 走査信号を入力すると、該第 2 画素電極と該第 3 画素電極に作用して該第 2 画素電極と該第 3 画素電極との間の電圧差を変化させ、

2 D 表示モードにおいて該第 1 画素電極と該第 2 画素電極と該第 3 画素電極とが、該画素ユニットに対応する該第 1 走査線と該データ線の作用によって 2 D 画面に対応する画像を表示する状態となり、該第 2 走査線に第 4 走査信号を入力すると該第 1 制御回路が該第 1 画素電極を制御して該第 1 画素電極が 2 D 画面に対応する画像を表示する状態となり、次いで該画素ユニットに対応する第 3 走査線に第 3 走査信号を入力すると、該第 2 制御回路が該第 2 画素電極と該第 3 画素電極に作用し、該第 2 画素電極と該第 3 画素電極との電圧差が該第 2 制御回路の作用によって変化して該第 1 画素電極と該第 2 画素電極と該第 3 画素電極との二つずつの間にゼロではない電圧差が存在し、

10

3 D 表示モードにおいて、該第 2 走査線に第 2 走査信号を入力して該第 1 制御回路が該第 1 画素電極に作用するよう制御し、該第 2 画素電極と該第 3 画素電極とが、該画素ユニットに対応する該第 1 走査線と該データ線の作用によって 3 D 画面に対応する画像を表示する状態となり、該第 1 画素電極が該第 1 制御回路の作用によって黒い画面に対応する画像を表示する状態となり、次いで該第 3 走査線に第 3 走査信号を入力して該第 2 制御回路が該第 2 画素電極と該第 3 画素電極に作用するよう制御し、該第 2 画素電極と該第 3 画素電極の間の電圧差が該第 2 制御回路の作用によって変化して該第 2 画素電極と該第 3 画素電極の間にゼロでない電圧差が存在する

ことを特徴とするアレイ基板。

【請求項 2】

20

前記第 1 制御回路が第 4 開閉器を含んでなり、該第 4 開閉器が制御端と第 1 端と第 2 端とを含んでなり、該第 4 開閉器の該制御端が前記第 2 走査線に接続し、該第 4 開閉器の該第 1 端が前記第 1 画素電極に接続し、該第 4 開閉器の該第 2 端が前記コモン電極接続し、

該第 2 走査線に第 2 走査信号を入力した場合、該第 4 開閉器が ON となり、該第 1 画素電極と該コモン電極とが電氣的に接続し、該第 4 開閉器が ON となっている時間内に該第 1 画素電極と該コモン電極との間の電圧差がゼロになるように制御する

ことを特徴とする請求項 1 に記載のアレイ基板。

【請求項 3】

前記第 2 制御回路が第 5 開閉器と、第 1 分圧コンデンサと、第 2 分圧コンデンサとを含んでなり、

30

該第 5 開閉器が制御端と、第 1 端と、第 2 端とを含んでなり、かつ該第 5 開閉器の該制御端が前記第 3 走査線に接続し、該第 5 開閉器の該第 1 端が該第 1 分圧コンデンサの一端に接続し、該第 1 分圧コンデンサの他端が前記第 2 画素電極に接続し、該第 5 開閉器の第 2 端が前記第 3 画素電極に接続し、該第 2 分圧コンデンサの一端が該第 1 分圧コンデンサの一端に接続し、該第 2 分圧コンデンサの他端が前記コモン電極に接続し、

前記第 3 走査線に第 3 走査信号を入力すると、該第 5 開閉器が ON となって前記第 2 画素電極と前記第 3 画素電極との間の電圧差が該第 1 分圧コンデンサと該第 2 コンデンサとによって変化することを特徴とする請求項 1 に記載のアレイ基板。

【請求項 4】

前記第 1 分圧コンデンサが、前記第 1 走査線を形成する金属と、前記データ線を形成する金属とによって構成され、

40

前記第 2 分圧コンデンサが前記第 1 走査線を形成する金属と透明電極によって構成される

ことを特徴とする請求項 3 に記載のアレイ基板。

【請求項 5】

複数の第 1 走査線と、複数の第 2 走査線と、複数の第 3 走査線と、複数のデータ線と、複数の列に配列された画素ユニットと、コモン電圧を入力するコモン電極とを含んでなるアレイ基板であって、

それぞれの該画素ユニットが 1 本の該第 1 走査線と、1 本の該第 2 走査線と、1 本の該第 3 走査線と、1 本の該データ線とに対応し、かつそれぞれの該画素ユニットが、第 1 画

50

素電極と第2画素電極と第3画素電極と、及び該第1画素電極と該第2画素電極と該第3画素電極とにそれぞれ作用する第1開閉器と第2開閉器と第3開閉器とを含むとともに、それぞれの画素ユニットがさらに第1制御回路と第2制御回路とを含み、

該画素ユニットに対応する該データ線が該第1開閉器と該第2開閉器と該第3開閉器とを通じて該第1画素電極と該第2画素電極と該第3画素電極とに接続してデータ信号を提供し、該第1開閉器と該第2開閉器と該第3開閉器とが、該第1走査線に第1走査信号を入力するとONになり、

該第2走査線に第2走査信号を入力すると、該第1制御回路が該第1画素電極に作用して該第1画素電極が黒い画面に対応した画像を表示した状態となり、かつ該第3走査線に第3走査信号を入力すると、該第2制御回路が該第2画素電極と該第3画素電極に作用して該第2画素電極と該第3画素電極との間の電圧差を変化させ、

10

2D表示モードにおいて該第1画素電極と該第2画素電極と該第3画素電極とが、該画素ユニットに対応する該第1走査線と該データ線の作用によって2D画面に対応する画像を表示する状態となり、該第1制御回路が該第2走査線に第4走査信号を入力すると該第1画素電極が2D画面に対応する画像を表示する状態となり、

該第2走査線に第4走査信号を入力すると該第1制御回路が該第1画素電極を制御して、該第1画素電極が2D画面の画像を表示する状態になり、

次いで該画素ユニットに対応する第3走査線に第3走査信号を入力すると、該第2制御回路が該第2画素電極と該第3画素電極に作用し、該第2画素電極と該第3画素電極との電圧差が該第2制御回路の作用によって変化して該第1画素電極と該第2画素電極と該第3画素電極との二つずつの間にゼロではない電圧差が存在し、

20

3D表示モードにおいて、該第2走査線に第2走査信号を入力して該第1画素電極に作用するように該第1制御回路を制御し、第2画素電極と第3画素電極とが、該画素ユニットに対応する該第1走査線と該データ線の作用によって3D画面に対応する画像を表示する状態となり、

該第1画素電極が該第1制御回路の作用によって黒い画面に対応する画像を表示する状態となり、次いで該第3走査線に第3走査信号を入力して該第2制御回路が該第2画素電極と該第3画素電極に作用するよう制御し、該第2画素電極と該第3画素電極の間の電圧差が該第2制御回路の作用によって変化して該第2画素電極と該第3画素電極の間にゼロでない電圧差が存在する

30

ことを特徴とするアレイ基板。

【請求項6】

前記第1制御回路が前記コモン電極に接続し、前記第2走査線に第2走査信号を入力すると、該第1制御回路の制御によって該第2走査線と該コモン電極との間の電圧差がゼロではなくなり、前記第1画素電極が黒い画面に対応する画像を表示する状態になる

ことを特徴とする請求項5に記載のアレイ基板。

【請求項7】

前記第1制御回路が第4開閉器を含んでなり、該第4開閉器が制御端と第1端と第2端とを含んでなり、該第4開閉器の該制御端が前記第2走査線に接続し、該第4開閉器の該第1端が前記第1画素電極に接続し、該第4開閉器の該第2端が前記コモン電極に接続し、該第2走査線に第2走査信号を入力した場合、該第4開閉器がONとなり、該第1画素電極と該コモン電極とが電氣的に接続し、該第4開閉器がONとなっている時間内に該第1画素電極と該コモン電極との間の電圧差がゼロになるように制御する

40

ことを特徴とする請求項6に記載のアレイ基板。

【請求項8】

前記第2制御回路が第5開閉器と、第1分圧コンデンサと、第2分圧コンデンサとを含んでなり、

該第5開閉器が制御端と、第1端と、第2端とを含んでなり、かつ該第5開閉器の該制御端が前記第3走査線に接続し、該第5開閉器の該第1端が該第1分圧コンデンサの一端に接続し、該第1分圧コンデンサの他端が前記第2画素電極に接続し、該第5開閉器の第

50

2 端が前記第 3 画素電極に接続し、該第 2 分圧コンデンサの一端が該第 1 分圧コンデンサの一端に接続し、該第 2 分圧コンデンサの他端が前記コモン電極に接続し、

前記第 3 走査線に第 3 走査信号を入力すると、該第 5 開閉器が ON となって前記第 2 画素電極と前記第 3 画素電極との間の電圧差が該第 1 分圧コンデンサと該第 2 コンデンサとによって変化する

ことを特徴とする請求項 5 に記載のアレイ基板。

【請求項 9】

前記第 1 分圧コンデンサが、前記第 1 走査線を形成する金属と、前記データ線を形成する金属とによって構成され、

前記第 2 分圧コンデンサが前記第 1 走査線を形成する金属と透明電極によって構成される

ことを特徴とする請求項 8 に記載のアレイ基板。

【請求項 10】

前記第 2 走査線が前記アレイ基板の外周エリアに電氣的に接続する

ことを特徴とする請求項 5 に記載のアレイ基板。

【請求項 11】

複数の第 1 スキャンドライバと、少なくとも 1 以上の第 2 スキャンドライバと、複数の第 3 スキャンドライバと、複数のデータドライバと、アレイ基板と、カラーフィルタ基板と、該アレイ基板と該カラーフィルタ基板との間に位置する液晶層とを含んでなり、

該アレイ基板が、複数の第 1 走査線と、複数の第 2 走査線と、複数の第 3 走査線と、複数のデータ線と、複数列に配列された画素ユニットと、コモン電圧を入力するコモン電極とを含んでなり、かつそれぞれの該画素ユニットが 1 本の該第 1 走査線と、1 本の該第 2 走査線と、1 本の該第 3 走査線と、1 本の該データ線とに対応し、

それぞれの該第 1 スキャンドライバが 1 本の該第 1 走査線に接続して該第 1 走査線に第 1 走査信号を入力し少なくとも 1 以上の該第 2 スキャンドライバが該第 2 走査線に接続して該第 2 走査線に第 2 走査信号と第 4 走査信号とを入力し、それぞれの該第 3 スキャンドライバが 1 本の該第 3 走査線に接続し、それぞれの該データドライバが 1 本のデータ該データ線に接続して該データ線にデータ信号を入力し、

それぞれの該画素ユニットが第 1 画素電極と第 2 画素電極と第 3 画素電極と、及び該第 1 画素電極と該第 2 画素電極と該第 3 画素電極とにそれぞれ作用する第 1 開閉器と第 2 開閉器と第 3 開閉器とを含み、かつそれぞれの該画素ユニットが第 1 制御回路と第 2 制御回路とを含み、

該画素ユニットに対応する該データ線が該第 1 開閉器と該第 2 開閉器と該第 3 開閉器とを通じて該第 1 画素電極と該第 2 画素電極と該第 3 画素電極とに接続してデータ信号を供給し、

該第 2 走査線に第 2 走査信号を入力すると、該第 1 制御回路が該第 1 画素電極に作用して該第 1 画素電極が黒い画面に対応する画像を表示する状態となり、

該第 2 走査線に第 3 走査信号を入力すると、該第 1 制御回路が該第 2 画素電極と該第 3 画素電極に作用して、該第 2 画素電極と該第 3 画素電極との間の電圧差を変化させ、

2 D 表示モードにおいて該第 1 画素電極と該第 2 画素電極と該第 3 画素電極とが、該画素ユニットに対応する該第 1 走査線と該データ線の作用によって 2 D 画面に対応する画像を表示する状態となり、該第 2 走査線に第 4 走査信号を入力すると該第 1 制御回路が該第 1 画素電極を制御して、該第 1 画素電極が 2 D 画面に対応する画像を表示する状態となり

次いで該第 3 走査線に第 3 走査信号を入力すると、該第 2 制御回路が該第 2 画素電極と該第 3 画素電極に作用し、該第 2 画素電極と該第 3 画素電極との電圧差が該第 2 制御回路の作用によって変化して該第 1 画素電極と該第 2 画素電極と該第 3 画素電極との二つずつの間にゼロではない電圧差が存在し、

3 D 表示モードにおいて、該第 2 走査線に第 2 走査信号を入力して該第 1 制御回路が該第 1 画素電極に作用するよう制御し、該第 2 画素電極と該第 3 画素電極とが、該画素ユニットに対応する該第 1 走査線と該データ線の作用によって 3 D 画面に対応する画像を表示

10

20

30

40

50

する状態となり、該第1画素電極が該第1制御回路の作用によって黒い画面に対応する画像を表示する状態となり、次いで該第3走査線に第3走査信号を入力して該第2制御回路が該第2画素電極と該第3画素電極に作用するよう制御し、該第2画素電極と該第3画素電極の間の電圧差が該第2制御回路の作用によって変化して該第2画素電極と該第3画素電極の間にゼロでない電圧差が存在する

ことを特徴とする液晶表示パネル。

【請求項12】

前記第1制御回路が該コモン電極と接続し、前記第2走査線に第2走査信号を入力すると該第1制御回路が該第1画素電極と該コモン電極との間の電圧差がゼロになるように制御し、前記第1画素電極が黒い画面に対応する画像を表示する状態になる

10

ことを特徴とする請求項11に記載の液晶表示パネル。

【請求項13】

前記第1制御回路が第4開閉器を含んでなり、該第4開閉器が制御端と第1端と第2端とを含んでなり、該第4開閉器の該制御端が前記第2走査線に接続し、該第4開閉器の該第1端が前記第1画素電極に接続し、該第4開閉器の該第2端が前記コモン電極に接続し、

該第2走査線に第2走査信号を入力した場合、該第4開閉器がONとなり、該第1画素電極と該コモン電極とが電氣的に接続し、該第4開閉器がONとなっている時間内に該第1画素電極と該コモン電極との間の電圧差がゼロになるように制御する

ことを特徴とする請求項12に記載の液晶表示パネル。

【請求項14】

20

前記第2制御回路が第5開閉器と、第1分圧コンデンサと、第2分圧コンデンサとを含んでなり、

該第5開閉器が制御端と、第1端と、第2端とを含んでなり、かつ該第5開閉器の該制御端が前記第3走査線に接続し、該第5開閉器の該第1端が該第1分圧コンデンサの一端に接続し、該第1分圧コンデンサの他端が前記第2画素電極に接続し、該第5開閉器の第2端が前記第3画素電極に接続し、該第2分圧コンデンサの一端が該第1分圧コンデンサの一端に接続し、該第2分圧コンデンサの他端が前記コモン電極に接続し、

前記第3走査線に第3走査信号を入力すると、該第5開閉器がONとなって前記第2画素電極と前記第3画素電極との間の電圧差が該第1分圧コンデンサと該第2分圧コンデンサとによって変化する

30

ことを特徴とする請求項11に記載の液晶表示パネル。

【請求項15】

前記第1分圧コンデンサが、前記第1走査線を形成する金属と、前記データ線を形成する金属とによって構成され、

前記第2分圧コンデンサが前記第1走査線を形成する金属と透明電極によって構成される

ことを特徴とする請求項14に記載の液晶表示パネル。

【請求項16】

前記第2走査線の全てが前記アレイ基板の外周エリアに電氣的に接続する

ことを特徴とする請求項11に記載の液晶表示パネル。

40

【発明の詳細な説明】

【技術分野】

【0001】

この発明は液晶表示技術に関し、特にアレイ基板及び液晶表示パネルに関する。

【背景技術】

【0002】

VA (Vertical Alignment) 方式の液晶表示パネルは、応答速度が速く、コントラストが高いなどの長所を有し、目下液晶表示パネルの主流として発展しつつある。但し、異なる視野角においては液晶分子の配向が一致せず、液晶分子の有効な屈折率も異なる。このため、透過光線が強くなるという変化が生まれる。具体的な表現として

50

は、斜めの視野角の光透過能力が下がり、正面方向の視野角に表現される色と一致しくなり、色差が発生する。このため、大視野角において観察すれば、色ずれにより色彩がリアルでなくなっていることが分かる。

【0003】

大視野角において発生する色ずれの現象を改善すべく、画素のレイアウトにおいて一つの画素をメイン画素エリアとサブ画素エリアとに区別し、かつそれぞれの画素エリアを4つのドメイン（液晶分子の配向ベクトルが基本的に同一の微小な領域）に分け、ここからそれぞれの画素を8つのドメインに分け、かつメイン画素エリアとサブ画素エリアの電圧が異なるように制御する。このため2つの画素エリアの中の液晶分子の配向が異なるようになり、大視野角における色ずれの発生という欠点を改善することができ、LSC（Low Color Shift）の効果を達成することができる。

10

【0004】

上述する問題を解決するために、従来の技術においては、図1、2に開示するように、一つの画素をサブ画素エリアA、サブ画素エリアB、サブ画素エリアCの3つに分け、かつそれぞれのサブ画素エリアを4つのドメインに分ける。それぞれの画素は2本のデータ線と2本の走査線とによって駆動する。

【0005】

2Dの表示モードにおいて、GateN₁を介して薄膜トランジスタ1、薄膜トランジスタ2、薄膜トランジスタ3を同時に制御して通電させ、サブ画素エリアAに対応するデータ信号を出力する。DateN₂がサブ画素エリアBとサブ画素エリアCに対応するデータ信号を出力し、サブ画素エリアAとサブ画素エリアBとサブ画素エリアCとによって正常に2D画像を表示する。係る構造は、2D表示モードにおいて開口率を高めることができる。

20

【0006】

また、DateN₁とDateN₂とがそれぞれサブ画素エリアAとサブ画素エリアBとサブ画素エリアCとに異なるデータ信号を出力し、サブ画素エリアAとサブ画素エリアBとサブ画素エリアCとの電圧をそれぞれ異なる値にする。その後GateN₂の制御によって薄膜トランジスタ4を通電させ、コンデンサ5の作用によってサブ画素エリアBとサブ画素エリアCとの電圧が異なるようにする。このためサブ画素エリアAとサブ画素エリアBとサブ画素エリアCとの電圧を異なるものとし、2D表示モードにおけるLSC（Low Color Shift）の効果を達成することができる。

30

【0007】

3D表示モードにおいては、GateN₁を介して薄膜トランジスタ1、薄膜トランジスタ2、薄膜トランジスタ3を同時に制御して通電させ、サブ画素エリアAに対応するデータ信号を出力し、サブ画素エリアAに非透過状態の黒の画面を表示させる。DateN₂がサブ画素エリアBとサブ画素エリアCに対応するデータ信号を出力し、画素エリアBと画素エリアBと画素エリアCとによって3D画像を表示する。ここから隣り合う2列の画素において、一方の列の画素の左目の画像を表示するサブ画素エリアBとサブ画素エリアCと、他方の列の画素の右目の画像を表示するサブ画素エリアBとサブ画素エリアCとの間に黒の画面を表示するサブ画素エリアAを具えることになる。黒の画面を表示するサブ画素エリアAはBMと等価となり、ここから3D両眼の信号のクロストークを抑制することができる。その後、GateN₂の制御によって薄膜トランジスタ4を通電させ、コンデンサ5の作用によってサブ画素エリアBとサブ画素エリアCとの電圧を異なる値とし、ここから3D表示モードにおけるLSC（Low Color Shift）の効果を実現する。

40

【0008】

上述する従来の技術によれば、2D表示モードにおける開口率の問題と、3D表示モードにおける両眼の信号クロストークの問題を改善することができる。同時に、2D表示モードと3D表示モードにおいてLSC（Low Color Shift）の効果を実現することができる。然しながら、上述する従来の技術は、それぞれの画素が2本のデータ線

50

による起動を必要とする。よって、これに対応してデータドライバの数量も増加することになり、製造コストを節減させるには不利になる。

【発明の概要】

【発明が解決しようとする課題】

【0009】

この発明は、大視野角における色ずれを抑制し、2D表示モードにおける開口率を高め、かつ3D両眼信号のクロストークを抑制するとともに、データドライバの数量を現象させて製造コストの低減に有利となるアレイ基板及び液晶表示パネルを提供することを課題とする。

【課題を解決するための手段】

【0010】

そこで、本発明者は従来技術に見られる欠点に鑑み鋭意研究を重ねた結果、複数の第1走査線と、複数の第2走査線と、複数の第3走査線と、複数のデータ線と、複数列に配列された画素ユニットと、コモン電圧を入力するコモン電極とを含んでなる該アレイ基板と、

複数の第1スキュンドライバと、少なくとも1以上の第2スキュンドライバと、複数の第3スキュンドライバと、複数のデータドライバと、アレイ基板と、カラーフィルタ基板と、該アレイ基板と該カラーフィルタ基板との間に位置する液晶層とを含んでなる液晶表示パネルにと、によって課題を解決できる点に着眼し、係る知見に基づいてこの発明を完成させた。

【0011】

以下この発明について説明する。請求項1に記載するアレイ基板は、複数の第1走査線と、複数の第2走査線と、複数の第3走査線と、複数のデータ線と、複数列に配列された画素ユニットと、コモン電圧を入力するコモン電極とを含んでなるアレイ基板であって、

それぞれの該画素ユニットが1本の該第1走査線と、1本の該第2走査線と、1本の該第3走査線と、1本の該データ線とに対応し、

すべての該第2走査線が該アレイ基板の外周エリアに電氣的に接続し、それぞれの該画素ユニットが第1画素電極と第2画素電極と第3画素電極と、及び該第1画素電極と該第2画素電極と該第3画素電極とにそれぞれ作用する第1開閉器と第2開閉器と第3開閉器とを含み、かつそれぞれの該画素ユニットが第1制御回路と第2制御回路とを含み、

該画素ユニットに対応する該データ線が該第1開閉器と該第2開閉器と該第3開閉器とを通じて該第1画素電極と該第2画素電極と該第3画素電極とに接続してデータ信号を供給し、

該第1開閉器と該第2開閉器と該第3開閉器とが該第1走査線に第1走査信号を入力するとONになり、

該第1制御回路が該コモン電極に接続し、かつ該第1制御回路が該第2走査線に第2走査信号を入力すると、該第1画素電極と該コモン電極との間の電圧差がゼロになって該第1画素電極が黒い画面に対応した画像を表示した状態となり、

該第2制御回路が該第3走査線に第3走査信号を入力すると、該第2画素電極と該第3画素電極に作用して該第2画素電極と該第3画素電極との間の電圧差を変化させ、

2D表示モードにおいて該第1画素電極と該第2画素電極と該第3画素電極とが、該画素ユニットに対応する該第1走査線と該データ線の作用によって2D画面に対応する画像を表示する状態となり、該第2走査線に第4走査信号を入力すると該第1制御回路が該第1画素電極を制御して該第1画素電極が2D画面に対応する画像を表示する状態となり、次いで該画素ユニットに対応する第3走査線に第3走査信号を入力すると、該第2制御回路が該第2画素電極と該第3画素電極に作用し、該第2画素電極と該第3画素電極との電圧差が該第2制御回路の作用によって変化して該第1画素電極と該第2画素電極と該第3画素電極との二つずつの間にゼロではない電圧差が存在し、

10

20

30

40

50

3 D表示モードにおいて、該第2走査線に第2走査信号を入力して該第1制御回路が該第1画素電極に作用するよう制御し、該第2画素電極と該第3画素電極とが、該画素ユニットに対応する該第1走査線と該データ線の作用によって3 D画面に対応する画像を表示する状態となり、該第1画素電極が該第1制御回路の作用によって黒い画面に対応する画像を表示する状態となり、次いで該第3走査線に第3走査信号を入力して該第2制御回路が該第2画素電極と該第3画素電極に作用するよう制御し、該第2画素電極と該第3画素電極の間の電圧差が該第2制御回路の作用によって変化して該第2画素電極と該第3画素電極の間にゼロでない電圧差が存在する。

【0012】

請求項2に記載するアレイ基板は、請求項1における第1制御回路が第4開閉器を含んでなり、該第4開閉器が制御端と第1端と第2端とを含んでなり、該第4開閉器の該制御端が前記第2走査線に接続し、該第4開閉器の該第1端が前記第1画素電極に接続し、該第4開閉器の該第2端が前記コモン電極接続し、
該第2走査線に第2走査信号を入力した場合、該第4開閉器がONとなり、該第1画素電極と該コモン電極とが電氣的に接続し、該第4開閉器がONとなっている時間内に該第1画素電極と該コモン電極との間の電圧差がゼロになるように制御する。

10

【0013】

請求項3に記載するアレイ基板は、請求項1における第2制御回路が第5開閉器と、第1分圧コンデンサと、第2分圧コンデンサとを含んでなり、
該第5開閉器が制御端と、第1端と、第2端とを含んでなり、かつ該第5開閉器の該制御端が前記第3走査線に接続し、該第5開閉器の該第1端が該第1分圧コンデンサの一端に接続し、該第1分圧コンデンサの他端が前記第2画素電極に接続し、該第5開閉器の第2端が前記第3画素電極に接続し、該第2分圧コンデンサの一端が該第1分圧コンデンサの一端に接続し、該第2分圧コンデンサの他端が前記コモン電極に接続し、
前記第3走査線に第3走査信号を入力すると、該第5開閉器がONとなって前記第2画素電極と前記第3画素電極との間の電圧差が該第1分圧コンデンサと該第2コンデンサとによって変化する。

20

【0014】

請求項4に記載するアレイ基板は、請求項3における第1分圧コンデンサが、前記第1走査線を形成する金属と、前記データ線を形成する金属とによって構成され、
前記第2分圧コンデンサが前記第1走査線を形成する金属と透明電極によって構成される。

30

【0015】

請求項5に記載するアレイ基板は、複数の第1走査線と、複数の第2走査線と、複数の第3走査線と、複数のデータ線と、複数列に配列された画素ユニットと、コモン電圧を入力するコモン電極とを含んでなるアレイ基板であって、

それぞれの該画素ユニットが1本の該第1走査線と、1本の該第2走査線と、1本の該第3走査線と、1本の該データ線とに対応し、かつそれぞれの該画素ユニットが、第1画素電極と第2画素電極と第3画素電極と、及び該第1画素電極と該第2画素電極と該第3画素電極とにそれぞれ作用する第1開閉器と第2開閉器と第3開閉器とを含むとともに、
それぞれの画素ユニットがさらに第1制御回路と第2制御回路とを含み、

40

該画素ユニットに対応する該データ線が該第1開閉器と該第2開閉器と該第3開閉器とを通じて該第1画素電極と該第2画素電極と該第3画素電極とに接続してデータ信号を提供し、該第1開閉器と該第2開閉器と該第3開閉器とが、該第1走査線に第1走査信号を入力するとONになり、

該第2走査線に第2走査信号を入力すると、該第1制御回路が該第1画素電極に作用して該第1画素電極が黒い画面に対応した画像を表示した状態となり、かつ該第3走査線に第3走査信号を入力すると、該第2制御回路が該第2画素電極と該第3画素電極に作用して該第2画素電極と該第3画素電極との間の電圧差を変化させ、

2 D表示モードにおいて該第1画素電極と該第2画素電極と該第3画素電極とが、該画

50

素ユニットに対応する該第1走査線と該データ線の作用によって2D画面に対応する画像を表示する状態となり、該第1制御回路が該第2走査線に第4走査信号を入力すると該第1画素電極が2D画面に対応する画像を表示する状態となり、

該第2走査線に第4走査信号を入力すると該第1制御回路が該第1画素電極を制御して、該第1画素電極が2D画面の画像を表示する状態になり、

次いで該画素ユニットに対応する第3走査線に第3走査信号を入力すると、該第2制御回路が該第2画素電極と該第3画素電極に作用し、該第2画素電極と該第3画素電極との電圧差が該第2制御回路の作用によって変化して該第1画素電極と該第2画素電極と該第3画素電極との二つずつの間にゼロではない電圧差が存在し、

3D表示モードにおいて、該第2走査線に第2走査信号を入力して該第1画素電極に作用するように該第1制御回路を制御し、第2画素電極と第3画素電極とが、該画素ユニットに対応する該第1走査線と該データ線の作用によって3D画面に対応する画像を表示する状態となり、

該第1画素電極が該第1制御回路の作用によって黒い画面に対応する画像を表示する状態となり、次いで該第3走査線に第3走査信号を入力して該第2制御回路が該第2画素電極と該第3画素電極に作用するように制御し、該第2画素電極と該第3画素電極の間の電圧差が該第2制御回路の作用によって変化して該第2画素電極と該第3画素電極の間にゼロでない電圧差が存在する。

【0016】

請求項6に記載するアレイ基板は、請求項5における第1制御回路が前記コモン電極に接続し、前記第2走査線に第2走査信号を入力すると、該第1制御回路の制御によって該第2走査線と該コモン電極との間の電圧差がゼロではなくなり、前記第1画素電極が黒い画面に対応する画像を表示する状態になる。

【0017】

請求項7に記載するアレイ基板は、請求項6における第1制御回路が第4開閉器を含んでなり、該第4開閉器が制御端と第1端と第2端とを含んでなり、該第4開閉器の該制御端が前記第2走査線に接続し、該第4開閉器の該第1端が前記第1画素電極に接続し、該第4開閉器の該第2端が前記コモン電極に接続し、該第2走査線に第2走査信号を入力した場合、該第4開閉器がONとなり、該第1画素電極と該コモン電極とが電氣的に接続し、該第4開閉器がONとなっている時間内に該第1画素電極と該コモン電極との間の電圧差がゼロになるように制御する。

【0018】

請求項8に記載するアレイ基板は、請求項5における第2制御回路が第5開閉器と、第1分圧コンデンサと、第2分圧コンデンサとを含んでなり、

該第5開閉器が制御端と、第1端と、第2端とを含んでなり、かつ該第5開閉器の該制御端が前記第3走査線に接続し、該第5開閉器の該第1端が該第1分圧コンデンサの一端に接続し、該第1分圧コンデンサの他端が前記第2画素電極に接続し、該第5開閉器の第2端が前記第3画素電極に接続し、該第2分圧コンデンサの一端が該第1分圧コンデンサの一端に接続し、該第2分圧コンデンサの他端が前記コモン電極に接続し、

前記第3走査線に第3走査信号を入力すると、該第5開閉器がONとなって前記第2画素電極と前記第3画素電極との間の電圧差が該第1分圧コンデンサと該第2コンデンサとによって変化する。

【0019】

請求項9に記載するアレイ基板は、請求項8における第1分圧コンデンサが、前記第1走査線を形成する金属と、前記データ線を形成する金属とによって構成され、

前記第2分圧コンデンサが前記第1走査線を形成する金属と透明電極によって構成される。

【0020】

請求項10に記載するアレイ基板は、請求項5における第2走査線が前記アレイ基板の外周エリアに電氣的に接続する。

10

20

30

40

50

【0021】

請求項11に記載する表示パネルは、複数の第1スキन्दライバと、少なくとも1以上の第2スキन्दライバと、複数の第3スキन्दライバと、複数のデータドライバと、アレイ基板と、カラーフィルタ基板と、該アレイ基板と該カラーフィルタ基板との間に位置する液晶層とを含んでなり、

該アレイ基板が、複数の第1走査線と、複数の第2走査線と、複数の第3走査線と、複数のデータ線と、複数列に配列された画素ユニットと、コモン電圧を入力するコモン電極とを含んでなり、かつそれぞれの該画素ユニットが1本の該第1走査線と、1本の該第2走査線と、1本の該第3走査線と、1本の該データ線とに対応し、

それぞれの該第1スキन्दライバが1本の該第1走査線に接続して該第1走査線に第1走査信号を入力し少なくとも1以上の該第2スキन्दライバが該第2走査線に接続して該第2走査線に第2走査信号と第4走査信号とを入力し、それぞれの該第3スキन्दライバが1本の該第3走査線に接続し、それぞれの該データドライバが1本のデータ該データ線に接続して該データ線にデータ信号を入力し、

それぞれの該画素ユニットが第1画素電極と第2画素電極と第3画素電極と、及び該第1画素電極と該第2画素電極と該第3画素電極とにそれぞれ作用する第1開閉器と第2開閉器と第3開閉器とを含み、かつそれぞれの該画素ユニットが第1制御回路と第2制御回路とを含み、

該画素ユニットに対応する該データ線が該第1開閉器と該第2開閉器と該第3開閉器とを通じて該第1画素電極と該第2画素電極と該第3画素電極とに接続してデータ信号を供給し、

該第2走査線に第2走査信号を入力すると、該第1制御回路が該第1画素電極に作用して該第1画素電極が黒い画面に対応する画像を表示する状態となり、

該第2走査線に第3走査信号を入力すると、該第1制御回路が該第2画素電極と該第3画素電極に作用して、該第2画素電極と該第3画素電極との間の電圧差を変化させ、

2D表示モードにおいて該第1画素電極と該第2画素電極と該第3画素電極とが、該画素ユニットに対応する該第1走査線と該データ線の作用によって2D画面に対応する画像を表示する状態となり、該第2走査線に第4走査信号を入力すると該第1制御回路が該第1画素電極を制御して、該第1画素電極が2D画面に対応する画像を表示する状態となり

次いで該第3走査線に第3走査信号を入力すると、該第2制御回路が該第2画素電極と該第3画素電極に作用し、該第2画素電極と該第3画素電極との電圧差が該第2制御回路の作用によって変化して該第1画素電極と該第2画素電極と該第3画素電極との二つずつの間にゼロではない電圧差が存在し、

3D表示モードにおいて、該第2走査線に第2走査信号を入力して該第1制御回路が該第1画素電極に作用するよう制御し、該第2画素電極と該第3画素電極とが、該画素ユニットに対応する該第1走査線と該データ線の作用によって3D画面に対応する画像を表示する状態となり、該第1画素電極が該第1制御回路の作用によって黒い画面に対応する画像を表示する状態となり、次いで該第3走査線に第3走査信号を入力して該第2制御回路が該第2画素電極と該第3画素電極に作用するよう制御し、該第2画素電極と該第3画素電極の間の電圧差が該第2制御回路の作用によって変化して該第2画素電極と該第3画素電極の間にゼロでない電圧差が存在する。

【0022】

請求項12に記載する液晶表示パネルは、請求項11における第1制御回路が該コモン電極と接続し、前記第2走査線に第2走査信号を入力すると該第1制御回路が該第1画素電極と該コモン電極との間の電圧差がゼロになるように制御し、前記第1画素電極が黒い画面に対応する画像を表示する状態になる。

【0023】

請求項13に記載する液晶表示パネルは、請求項12における第1制御回路が第4開閉器を含んでなり、該第4開閉器が制御端と第1端と第2端とを含んでなり、該第4開閉器の該制御端が前記第2走査線に接続し、該第4開閉器の該第1端が前記第1画素電極に接続

10

20

30

40

50

し、該第 4 開閉器の該第 2 端が前記コモン電極接続し、
該第 2 走査線に第 2 走査信号を入力した場合、該第 4 開閉器が ON となり、該第 1 画素電極と該コモン電極とが電氣的に接続し、該第 4 開閉器が ON となっている時間内に該第 1 画素電極と該コモン電極との間の電圧差がゼロになるように制御する。

【0024】

請求項 14 に記載する液晶表示パネルは、請求項 11 における第 2 制御回路が第 5 開閉器と、第 1 分圧コンデンサと、第 2 分圧コンデンサとを含んでなり、
該第 5 開閉器が制御端と、第 1 端と、第 2 端とを含んでなり、かつ該第 5 開閉器の該制御端が前記第 3 走査線に接続し、該第 5 開閉器の該第 1 端が該第 1 分圧コンデンサの一端に接続し、該第 1 分圧コンデンサの他端が前記第 2 画素電極に接続し、該第 5 開閉器の第 2 端が前記第 3 画素電極に接続し、該第 2 分圧コンデンサの一端が該第 1 分圧コンデンサの一端に接続し、該第 2 分圧コンデンサの他端が前記コモン電極に接続し、
前記第 3 走査線に第 3 走査信号を入力すると、該第 5 開閉器が ON となって前記第 2 画素電極と前記第 3 画素電極との間の電圧差が該第 1 分圧コンデンサと該第 2 コンデンサとによって変化する。

10

【0025】

請求項 15 に記載する液晶表示パネルは、請求項 14 における第 1 分圧コンデンサが、前記第 1 走査線を形成する金属と、前記データ線を形成する金属とによって構成され、

前記第 2 分圧コンデンサが前記第 1 走査線を形成する金属と透明電極によって構成される。

20

【0026】

請求項 16 に記載する液晶表示パネルは、請求項 11 における第 2 走査線の全てが前記アレイ基板の外周エリアに電氣的に接続する。

【図面の簡単な説明】

【0027】

【図 1】従来の技術によるアレイ基板の画素の構造を示した説明図である。

【図 2】図 1 における画素の構造と均等の効果を有する回路図である。

【図 3】この発明によるアレイ基板の実施例の構造を示した説明図である。

【図 4】図 3 に開示するアレイ基板における画素ユニットの実施の形態の構造を示した説明図である。

30

【図 5】図 4 に開示する画素ユニットの構造と均等の効果を有する回路図である。

【図 6】この発明による液晶表示パネルの実施の形態の側面構造を示した説明図である。

【図 7】図 6 に開示する液晶表示パネルの平面構造を示し、かつ液晶表示パネルのアレイ基板とドライバのみを開示した説明図である。

【発明を実施するための形態】

【0028】

この発明は、大視野角における色ずれを抑制し、2D 表示モードにおける開口率を高め、かつ 3D 両眼信号のクロストークを抑制するとともに、データドライバの数量を現象させて製造コストの低減に有利となるアレイ基板及び液晶表示パネルを提供するものであって、該アレイ基板は、複数の第 1 走査線と、複数の第 2 走査線と、複数の第 3 走査線と、複数のデータ線と、複数列に配列された画素ユニットと、コモン電圧を入力するコモン電極とを含んでなる。また、該液晶表示パネルは複数の第 1 スキャンドライバと、少なくとも 1 以上の第 2 スキャンドライバと、複数の第 3 スキャンドライバと、複数のデータドライバと、アレイ基板と、カラーフィルタ基板と、該アレイ基板と該カラーフィルタ基板との間に位置する液晶層とを含んでなる。係るアレイ基板及び液晶表示パネルについて、その構造と特徴を説明するために、具体的な実施例を挙げ、図面を参照にして以下に詳述する。

40

【実施例】

【0029】

この発明について、図面を参照にして実施例を以下に詳述する。図 3、5 に開示するように、この発明によるアレイ基板の実施例において、該アレイ基板は複数の第 1 走査線 11

50

と、複数の第2走査線12と、複数の第3走査線13と、複数のデータ線14と、複数列に配列した画素ユニット15とを含んでなる。また、該アレイ基板はコモン電圧を入力するためのコモン電極16を含み、それぞれの画素ユニット15には第1走査線11が1本と、第2走査線12が1本と、第3走査線13が1本と、及びデータ線14が対応する。

【0030】

図5に開示するように、それぞれの画素ユニット15は、第1画素電極M1と第2画素電極M2と、第3画素電極M3と、及び第1画素電極M1に対応する第1開閉器Q1と、第2画素電極M2に対応する第2開閉器Q2と、第3画素電極M3に対応する第3開閉器Q3とを含む。第1開閉器Q1の制御端と、第2開閉器Q2の制御端と、第3開閉器Q3の制御端とは、それぞれ画素ユニット15の第1走査線11に対応して電氣的に接続し、第1走査信号を受信する。また、第1開閉器Q1の入力端と、第2開閉器Q2の入力端と、第3開閉器Q3の入力端とは、それぞれ画素ユニット15のデータ線14に対応して電氣的に接続し、かつ第1開閉器Q1の出力端が画素電極M1に電氣的に接続し、第2開閉器Q2の出力端が第3画素電極M3に電氣的に接続し、第3開閉器Q3の出力端が第3画素電極M3に電氣的に接続する。第1走査線11に走査信号を入力する場合、第1開閉器Q1と、第2開閉器Q2と、第3開閉器Q3とがONになり、データ線14は第1開閉器Q1と、第2開閉器Q2と、第3開閉器Q3とを通じて第1画素電極M1と、第2画素電極M2と、第3画素電極M3とにデータ信号を供する。よって、第1画素電極M1と、第2画素電極M2と、第3画素電極M3とが駆動され、作動する。実施例の方法によれば、第1開閉器Q1と、第2開閉器Q2と、第3開閉器Q3とは、いずれも薄膜トランジスタであって、その制御端は薄膜トランジスタのゲートに対応し、入力端は薄膜トランジスタのソースに対応し、出力端は薄膜トランジスタのドレインに対応する。当然のことながら、その他の実施の形態において、第1開閉器Q1と、第2開閉器Q2と、第3開閉器Q3とが三極真空管であるか、もしくはダーリントントランジスタであってもよく、この点においては限定しない。

【0031】

また、全ての第2走査線12は、アレイ基板の外周エリア（画素エリアの外のエリア）に電氣的に接続する。当然のことながら、その他の実施の形態において、全ての第2走査線12がアレイ基板の内部エリア（画素エリア）に電氣的に接続するか、もしくは全ての第2走査線12は互いに独立していてもよい。この点においては具体的に限定しない。

【0032】

液晶表示技術において、液晶表示パネルに表示を実現させるための原理は、アレイ基板の画素電極とカラーフィルタ基板との内のコモン電極の間に存在する一定の電圧差によるものであって、ここから画素電極が正常に対応する画像を表示することができる。アレイ基板内の画素電極とカラーフィルタ基板内のコモン電極との間の電圧差がゼロであった場合、画素電極は対応する黒い画面の画像を表示し、この場合カラーフィルタ基板内のコモン電極に印加したコモン電圧と、アレイ基板内のコモン電極に印加したコモン電圧は同一である。

【0033】

実施例において、画素ユニットは、第1制御回路151と第2制御回路152とを含み、第2走査線12が第1制御回路151に電氣的に接続して第1制御回路151を制御する。第1制御回路151は第1画素電極M1とコモン電極16とに接続する。第1制御回路151は、第2走査線12に第2走査信号を入力した場合、第1画素電極M1に作用して第1画素電極M1とコモン電極16との間の電圧差がゼロになるように制御する。このため、第1画素電極M1は黒い画面に対応した電圧状態になる。第3走査線13は第2制御回路152に接続して第2制御回路152を制御する。第2制御回路152は、第3走査線13に第3走査信号を入力した場合、第2画素電極M2と第3画素電極M3とに作用して第2画素電極M2と第3画素電極M3との電圧差を変更する。

【0034】

具体的には、第1制御回路151は第4開閉器Q4を含んでなり、第4開閉器Q4は制御

端と第1端と第2端とを含む。第4開閉器Q4の制御端は、第2走査線12と電氣的に接続し、第4開閉器Q4の第1端は第1画素電極M1と電氣的に接続する。第4開閉器Q4の第2端はコモン電極16に電氣的に接続する。第2走査線12に第2走査信号を入力した場合、第4開閉器Q4がONとなり、第4開閉器Q4はONとなった時間内に第1画素電極M1とコモン電極16との間の電圧差がゼロになるように制御する。このため第1画素電極M1が黒い画面の表示に対応する電圧状態になる。第2制御回路152は第5開閉器Q5と、第1分圧コンデンサC1と、第2分圧コンデンサC2とを含み、第1分圧コンデンサC1は第1走査線11を形成する金属と、データ線14を形成する金属とによって形成され、かつ第2分圧コンデンサC2は第1走査線11を形成する金属と透明電極によって構成される。第5開閉器Q5は、制御端と、第1端と、第2端とを含んでなり、第5開閉器Q5の制御端は第3走査線13と電氣的に接続し、第5開閉器Q5の第1端は第1分圧コンデンサC1の第1端に接続し、第1分圧コンデンサC1の他端は第2画素電極M2に接続する。また第5開閉器Q5の第2端は第3画素電極M3に接続し、第2分圧コンデンサC2の一端は第1分圧コンデンサC1の一端に接続し、第2分圧コンデンサC2の他端はコモン電極に接続する。第3走査線13に第3走査信号を入力した場合、第5開閉器Q5がONとなり、第2画素電極M2は第1分圧コンデンサC1と第5開閉器Q5を通じて第3画素電極M3に接続し、第1分圧コンデンサC1と第2分圧コンデンサC2と第5開閉器Q5との作用によって第2画素電極M2の電圧と第3画素電極M3の電圧とにそれぞれ変化が発生する。ここから第2画素電極M2と第3画素電極M3との電圧差が変更される。実施例における第4開閉器Q4と第5開閉器Q5とは、いずれも薄膜トランジスタであって、第4開閉器Q4の制御端と第5開閉器Q5の制御端とは、薄膜トランジスタのゲートに対応し、第4開閉器Q4の第1端と第5開閉器Q5の第1端は薄膜トランジスタのソースに対応し、第4開閉器Q4の第2端と第5開閉器Q5の第2端は薄膜トランジスタのドレインに対応する。

【0035】

他の実施の形態において、第4開閉器Q4と第5開閉器Q5とが三極真空管であるか、もしくはダーリントトランジスタであってもよく、この点においては限定しない。

【0036】

実施例によるアレイ基板は、2D表示モードと3D表示モードとにおける大視野角での色ずれの発生を抑制することができ、かつ2D表示モードにおける開口率を高め、3D両眼信号のクロストークを抑制することができる。

【0037】

2D表示モードにおいて、コモン電極16に固定的で不変のコモン電圧を入力し、一行の画素ユニット15に対して走査を行う場合、先ず第1走査線11に第1走査信号を入力して第1開閉器Q1、第2開閉器Q2、第3開閉器Q3をONにする。データ線14は、第1開閉器Q1と第2開閉器Q2と第3開閉器Q3とを通じて第1画素電極M1と第2画素電極M2と第3画素電極M3とにデータ信号を入力し、第1画素電極M1と第2画素電極M2と第3画素電極M3が2D画面に対応した画像を表示する状態になる。この表示モードにおいて、第2走査線12に低レベル電圧（ $-2 \sim -12$ V）の第4走査信号を入力して第4開閉器Q4がOFFになるよう制御する。例えば -6 Vの低レベル走査信号を入力して第4開閉器Q4が2D表示モードにおいてOFFの状態を維持できるようにする。ここから第1画素電極M1とコモン電極16との接続を切断する。このため、第1画素電極M1が対応する2D画面を表示する電圧状態となる。即ち、2D表示モードにおいて3つの画素電極である第1画素電極M1と第2画素電極M2と第3画素電極M3とが、いずれも正常に2D画面を表示する状態となり、このため2D表示モードにおける開口率を高めることができる。

【0038】

この場合、第1画素電極M1と第2画素電極M2と第3画素電極M3とは、同様の電圧を具え、この三者の間の電圧差はゼロである。次いで、第1走査線11による走査信号の入力を中止し、第1開閉器Q1と第2開閉器Q2と第3開閉器Q3とをOFFにし、第3

走査線 1 3 に第 3 走査信号を入力して第 5 開閉器 Q 5 が ON になるよう制御する。正極性（即ち、データ信号がコモン電圧より大きい）の反転駆動時間において、第 5 開閉器 Q 5 が ON になった場合、第 3 画素電極 M 3 の一部電荷が第 1 分圧コンデンサ C 1 と分圧コンデンサ C 2 とに移転する。よって、第 2 画素電極 M 3 の電圧が下がり、かつ第 2 画素電極 M 2 の電圧が第 1 分圧コンデンサ C 1 によって増加し、ここから第 2 画素電極 M 2 と第 3 画素電極 M 3 との電圧に変化が発生し、両者の電圧が同一ではなくなり、第 2 画素電極 M 2 と第 3 画素電極 M 3 との間の電圧差に変化が生じて両者の電圧差がゼロではなくなる。

上述する状況下において、第 1 画素 M 1 は、依然としてその前の時間にデータ線 1 4 から入力したデータ信号の電圧を維持し、第 2 画素電極 M 2 は電圧が増加し、第 3 画素電極 M 3 は電圧が下がる。このため、第 1 画素電極 M 1 と第 2 画素電極 M 2 と第 3 画素電極 M 3 とのそれぞれの間の電圧が、いずれも同一でなくなり、第 1 画素電極 M 1 と第 2 画素電極 M 2 と第 3 画素電極 M 3 とのそれぞれの間にはゼロとまらない電圧差が存在することになる。負極性（データ信号がコモン電圧より小さい）の反転駆動時間において、第 5 開閉器 Q 5 が ON となった場合、第 1 分圧コンデンサ C 1 と第 2 分圧コンデンサ C 2 の一部の電荷が第 3 画素電極 M 3 に移転して第 3 画素電極 M 3 の電圧が増加し、かつ第 2 画素電極 M 2 の電圧が第 1 分圧コンデンサ C 1 を通じて減少する。このため第 2 画素電極 M 2 と第 3 画素電極 M 3 との電圧に変化が生じ、両者の電圧が異なったものとなる。ここから第 2 画素電極 M 2 と第 3 画素電極 M 3 との間の電圧差に変化が生じる。即ち、両者の間の電圧差がゼロではなくなる。係る状況下において、第 1 画素電極 M 1 の電圧は、依然としてその前の時間にデータ線 1 4 から入力したデータ信号の電圧を維持し、第 2 画素電極の電圧が減少し、第 3 画素電極 M 3 の電圧が増加する。このため第 1 画素電極 M 1 と第 2 画素電極 M 2 と第 3 画素電極 M 3 とのそれぞれの間の電圧が、いずれも同一でなくなり、第 1 画素電極 M 1 と第 2 画素電極 M 2 と第 3 画素電極 M 3 とのそれぞれの間にはゼロとまらない電圧差が存在することになる。したがって、正極性の反転であろうと負極性の反転であろうと、第 5 開閉器が ON となった場合、第 1 分圧コンデンサ C 1 と第 2 分圧コンデンサ C 2 との作用によって第 2 画素電極 M 2 と第 3 画素電極 M 3 との間電圧差に変化を生じさせることができ、ここから 3 つの画素電極である第 1 画素電極 M 1 と第 2 画素電極 M 2 と第 3 画素電極 M 3 との間の電圧差がゼロではなくなる。第 1 画素電極 M 1 と第 2 画素電極 M 2 と第 3 画素電極 M 3 との間の電圧差がいずれも異なったものとなることによって、第 1 画素電極 M 1 と第 2 画素電極 M 2 と第 3 画素電極 M 3 とがそれぞれ対応する液晶表示エリアにおける液晶分子の回転も異なったものとなる。よって 2 D 表示モードにおける大視野角に見られる色の差異の発生を減少させ、色ずれを抑制することができる。

【0039】

3 D 表示モードにおいて、コモン電極 1 6 に固定的で不変のコモン電圧を入力し、第 2 走査線 1 2 に高レベル（0 V ～ 3.3 V）の第 2 走査信号を入力して第 4 開閉器 Q 4 が ON になるよう制御する。例えば 10 V の高レベル走査信号を入力して第 4 開閉器 Q 4 が 3 D 表示モードにおいて ON の状態を維持できるようにする。また、第 1 走査線 1 1 に第 1 走査信号を入力して第 1 開閉器 Q 1 と第 2 開閉器 Q 2 と第 3 開閉器 Q 3 とを ON にする。データ線 1 4 は 3 つの開閉器である第 1 開閉器 Q 1 と第 2 開閉器 Q 2 と第 3 開閉器 Q 3 とを通じて第 1 画素電極 M 1 と第 2 画素電極 M 2 と第 3 画素電極 M 3 とにデータ信号を入力する。

【0040】

この場合、第 4 開閉器 Q 4 が ON の状態となることによって第 1 画素電極 M 1 とコモン電極 1 6 とが電氣的に接続する。そして正、負極性反転駆動方式によって、第 1 画素電極 M 1 とコモン電極 1 6 とが電氣的に接続すると両者の間に電荷の移転が発生し、第 1 画素電極 M 1 の電圧がコモン電極 1 6 の電圧に近づく。具体的に述べれば、正極性反転の場合、第 1 画素電極 M 1 の電圧はコモン電極 1 6 のコモン電圧より大きい。このため第 1 画素電極の一部の電荷がコモン電極 1 6 に移転し、第 1 画素電極 M 1 の電圧が減少し、最終的にコモン電極 1 6 と同一の電圧値にまで下がり、第 1 画素電極 M 1 とコモン電極 1 6 とが電荷の均衡した状態に至る。コモン電極 1 6 は電圧を保持し、依然として変化せず、第 1 画

素電極M1から移転する電荷はコモン電極16を通じて放出される。負極性反転の場合、第1画素電極M1の電圧がコモン電極16の電圧よりも低くなり、このためコモン電極16の一部電荷が第1画素電極M1に移転し、第1画素電極M1の電圧が増加して最終的にコモン電極16と同一の電圧に至り、第1画素電極M1とコモン電極16とが電荷の平衡した状態に達する。第4開閉器Q4を制御してONにした場合、電流の通過能力によって第1画素電極M1とコモン電極16との間の電荷の移転速度を制御する。よって、第4開閉器Q4の制御下において第4開閉器Q4がONとなっている時間内に第1画素電極M1とコモン電極16とが電荷の平衡した状態を達成する。即ち、両者の電圧が同一となり、ここから第1画素電極M1とコモン電極16との間の電圧差がゼロとなり第1画素電極が黒い画面の表示に対応した電圧状態となる。即ち、両者の電圧が同一となり、ここから第1画素電極M1の電圧がコモン電極16との電圧が同一の状態となる。したがって、第1データ線14からデータ信号を第1画素電極M1と第2画素電極M2と第3画素電極M3とに入力した場合、第1画素電極M1は第4開閉器Q4がONとなって生じる作用の下に在って電圧がコモン電極16の電圧と同一となり。このため第1画素電極M1は黒い画面に対応する画像を表示する状態となる。二の画素電極である画素電極M2と画素電極M3とは、対応する3D画面の画像を正常に表示する状態になる。この場合、第2画素電極M2と第3画素電極M3とは同一の電圧を有する。

10

【0041】

次いで、第1走査線11への第1走査信号の入力を中止して、第1開閉器Q1と第2開閉器Q2と第3開閉器Q3とがOFFにし、第3走査線13に第3走査信号を入力して第5開閉器Q5がONになるよう制御する。第2画素電極M2の電圧は第1分圧コンデンサC1の作用によって増加し（もしくは減少し）。第3画素電極M3は第1分圧コンデンサC1と第2分圧コンデンサC2との作用によって減少（もしくは増加）する。ここから第2画素電極M2と第3画素電極M3とは、いずれも電圧に変化が発生し、第2画素電極M2と第3画素電極M3との電圧が異なったものとなる。即ち、第2画素電極M2と第3画素電極M3との間にゼロにならない電圧差が存在することになり、このため3D表示モードにおける大視野角で認められる色彩の差異を減少させ、色ずれを抑制する。具体的な原理と過程は上述する2Dモードの過程を参照することができるので、ここでは一述べることなく割愛する。

20

【0042】

また、実施例において、第1画素電極M1と第2画素電極M2と第3画素電極M3とは列の方向に沿って順に配列し、隣り合う2行の画素ユニット15がそれぞれ左眼画像と右眼画像とを表示する。3D表示モードにおいて、第4開閉器Q4の作用によって第1画素電極M1が黒い画面に対応する画像を表示する状態となる。黒い画面に対応する画像を表示する状態となった該第1画素電極M1は、ブラックマトリクスと均等の効果を有する。ここから隣り合う2列の画素ユニット15において、左眼画像を表示する画素電極（一列の画素ユニットにおける第2画素電極と第3画素電極）と、右眼画像を表示する画素電極（他の一列の画素ユニットにおける第2画素電極と第3画素電極）との間にブラックマトリクスが存在することになり、該ブラックマトリクスを介して左眼画像と右眼画像との信号のクロストークを防ぎ、3D表示モードにおける両眼信号のクロストークの発生を抑制することができる。

30

40

【0043】

当然のことながら、他の実施の形態において、3つの画素電極は行方向に配列してもよい。この場合、隣り合う2列の画素ユニットが3D画面に対応する左眼画像と右眼画像とをそれぞれ表示し、黒い画面に対応する画像を表示する状態の第1画素電極によって3D表示モードにおける両眼信号のクロストークを減少させることができる。第2制御回路は、第2分圧コンデンサを含まなくてもよい。即ち、第1分圧コンデンサが第2分圧コンデンサを通過することなくコモン電極に接続し、かつ第1分圧コンデンサもコモン電極と接続しない。この場合、第5開閉器がONになると。第3画素電極の電圧が第2分圧コンデンサを通じて減少し、第2画素電極の電圧が第1分圧コンデンサを通じて増大する。第3画

50

素電極の減少した電圧と第2画素電極の増加した電圧は、基本的に同量である。係る方式を介しても同様に第2画素電極と第3画素電極の間の電圧差を変化させることができ、3つの画素電極の電圧を異なるものとすることができる。ここから大視野角に見られる色彩の差異を減少させ、好ましいLSC (Low Color Shift) の効果が得られる。

【0044】

上述する方式を通じて、実施例におけるアレイ基板は、第1制御回路151と第2制御回路152の作用の下で、2D表示モードの開口率を高め、3D表示モードにおける両眼信号のクロストークを減少させることができる。同時に、二種類の表示モードの大視野角に見られる色彩の差異を減少させ広視野角を増大させることができる。しかも、従来の技術に比して、この発明の方式は1本のデータ線14だけで対応する一つの画素ユニット15を駆動することができ、データ線の使用量を減らすことができる。ここからデータドライバチップの数を減少させることができる。例えば、従来の技術で n 個のデータドライバチップを使用した場合、この発明によるアレイ基板を採用すれば、 $n/2$ 個のデータドライバチップを必要とするだけである。この実施例の方式は第2走査線12だけ増えることにはなり、相対的にスキンドライバチップの数も増加するが、但しスキンドライバチップはデータドライバチップを比較すれば安価である。よって、効率よく製造コストを節減することができる。さらに一歩進んで、実施例の方式によるアレイ基板は、あらゆる第2走査線12がアレイ基板の外周エリアで電氣的に接続する。このため。一つのスキンドライバチップだけで走査することができ、さらに製造コストを低減させることができる。

【0045】

別途、他の実施の形態において、第1制御回路はコモン電極と接続することなく、定圧出力のリファレンス電圧源に接続してもよい。該リファレンス電圧源の出力する定圧の電圧とコモン傳きいくのコモン電圧とは同一である。この場合、第4開閉器の第1端が第1画素電極に接続し、第2端が該リファレンス電圧源に接続する。第2走査線の制御によって第4開閉器がONになった場合、第1画素電極とリファレンス電圧源との間に電荷の移動が発生する。このため第1画素電極の電圧がリファレンス電圧源の電圧と同一となり、第1画素電極とコモン電極との間の電圧差がゼロとなり、第1画素電極に黒い画面の表示に対応した電圧信号が発生する。

【0046】

その他の実施の形態において、第1制御回路は第2走査線から第2走査信号を入力する場合、第1画素電極のデータ信号を完全に放出するよう制御してもよい。ここから第1画素電極に表示のために用いるデータ信号がなくなり、第1画素電極は黒い画面に対応した画像を表示する状態となる。例えば、第1制御回路がスイッチ素子であってもよく、第1画素電極が該スイッチ素子を通じて接地する。第1制御回路に第2走査線から第2走査信号を入力した場合、第1画素電極と接地端とが電氣的に接続する。ここから第1画素電極が接地端を介して放電し、第1画素電極が黒い画面に対応した画像を表示する状態となる。

【0047】

また、上述する実施形態においては第2制御回路に2つの分圧コンデンサを用いて第2画素電極と第3画素電極の電圧を変化させるが、他の実施の形態において、2つの分圧抵抗を介して実現してもよい。即ち、第2制御回路が制御を受ける開閉器と直列した2つの分圧抵抗を含んでなる。この場合、第2画素電極が抵抗の直列の一端に接続し、抵抗の直列の他端は接地する。制御を受ける開閉器の一端は二つの抵抗の間に接続し、制御を受ける開閉器の他端は第3画素電極に接続する。第3走査線によって制御を受ける開閉器を制御してONにした場合、第2画素電極の電圧が2つの分圧抵抗の分圧を受けて低下し、第3画素電極は1つの分圧抵抗の分圧によって電圧が下がる。第2画素電極の電圧降下の程度は、第3画素電極の電圧降下の程度より大きい。よって、2つの分圧抵抗の作用の下に在って第2画素電極と第3画素電極の電圧が降下するが、降下の程度が異なることによって

、第2画素電極と第3画素電極の電圧が異なったものとなる。したがって3つの画素電圧の間の電圧がいずれも異なったものとなり、LSC (Low Color Shift) の効果を達成することができる。

【0048】

図6に開示するように、この発明による液晶表示パネルの実施例において、液晶表示パネルはアレイ基板601と、カラーフィルタ基板602と、アレイ基板601とカラーフィルタ基板602との間に位置する液晶層603とを含んでなる。アレイ基板601は図3に開示するアレイ基板である。また、この実施例における液晶表示パネルはさらに第1スキヤンドライバ604と、第2スキヤンドライバ605と、複数の第3スキヤンドライバ606と、複数のデータドライバ607を含む。他の実施の形態においてアレイ基板601は上述する実施例の内の任意の1つアレイ基板であってもよい。

10

【0049】

図7は、図6に開示する液晶表示パネルの平面構造を示した説明図である。それぞれの第1スキヤンドライバ604は1本の第1走査線11に接続して第1走査線11に第1走査信号を入力する。第2スキヤンドライバ605は全ての第2走査線12に接続して全ての第2走査線に第2走査信号と第4走査信号とを入力する。それぞれの第3スキヤンドライバ606は1本の第3走査線13に接続して第3走査線13に第3走査信号を入力する。それぞれのデータドライバ607は1本のデータ線14に接続してデータ線に対してデータ信号を入力する。第1スキヤンドライバ604、第2スキヤンドライバ605、第3スキヤンドライバ606を通じて共同で液晶表示パネルの表示を駆動する。第1スキヤンドライバ604、第2スキヤンドライバ605、第3スキヤンドライバ606はスキヤンドライバチップを採用して実現してもよい。当然のことながら同様に独立素子によって構成されたスキヤン回路によって実現してもよい。データドライバ607はデータドライバチップによって実現する。当然のことながら、独立阻止によって構成されるデータドライバ回路によって実現してもよい。実施例による液晶表示パネルは、従来の技術に比して、2D表示モードにおける開口率を高めることができるのみならず、3D表示モードにおける両眼信号のクロストークを減少させることができ、同時に二種類の表示モードにおいて大視野角に見られる色彩の差異を減少させ、広視野角を増大させる。さらにはデータドライバの数を減少させて、効率よく製造コストを節減することができる。

20

【0050】

また、他の実施の形態において、第2走査線は互いに独立していてもよい。この場合、液晶表示パネルは複数の第2スキヤンドライバを含んでいてもよく、それぞれのスキヤンドライバは1本の第2走査線に接続する。

30

【0051】

以上述べたこの発明の実施の形態は、この発明の実施の範囲を限定するものではない。この発明の明細書と図面の内容に基づいて行われ、かつ均等の効果を有する工程の変更、もしくは直接又は間接的に他の関連技術運用することは、いずれも同様の道理であって、いずれもこの発明の特許請求の範囲に含まれる。

【符号の説明】

【0052】

1 1	第1走査線
1 2	第2走査線
1 3	第3走査線
1 4	データ線
1 5	画素ユニット
1 5 1	第1制御回路
1 5 2	第2制御回路
1 6	コモン電極
6 0 1	アレイ基板
6 0 2	カラーフィルタ基板

40

50

6 0 3	液晶層
6 0 4	第 1 スキャンドライバ
6 0 5	第 2 スキャンドライバ
6 0 6	第 3 スキャンドライバ
6 0 7	データドライバ
A	サブ画素エリア
B	サブ画素エリア
C	サブ画素エリア
C 1	第 1 分圧コンデンサ
C 2	第 2 分圧コンデンサ
M 1	第 1 画素電極
M 2	第 2 画素電極
M 3	第 3 画素電極
Q 1	第 1 開閉器
Q 2	第 2 開閉器
Q 3	第 3 開閉器
Q 4	第 4 開閉器
Q 5	第 5 開閉器

10

【図 1】

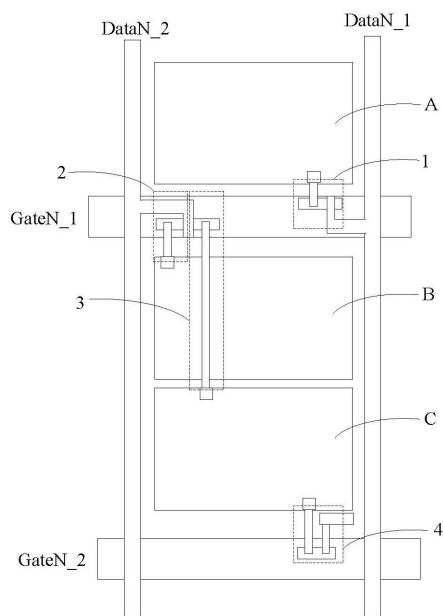


図1

【図 2】

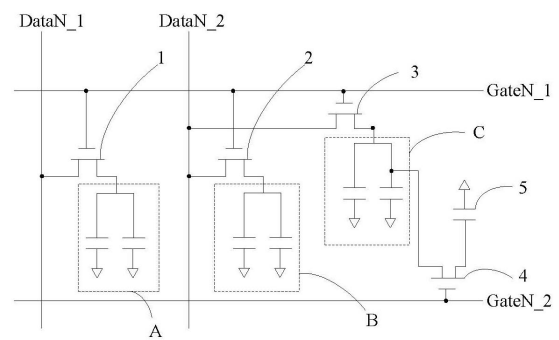


図 2

【図 3】

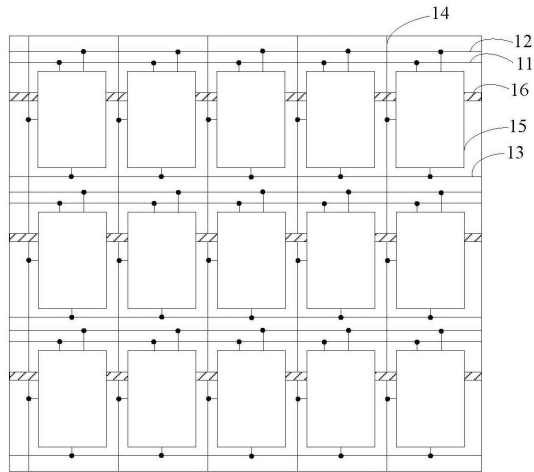


図 3

【図 4】

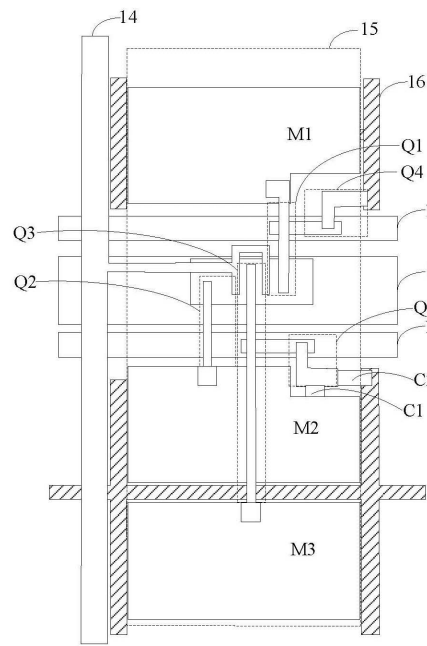


図 4

【図 5】

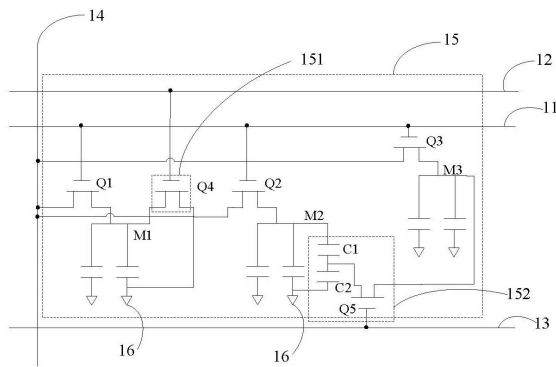


図 5

【図 7】

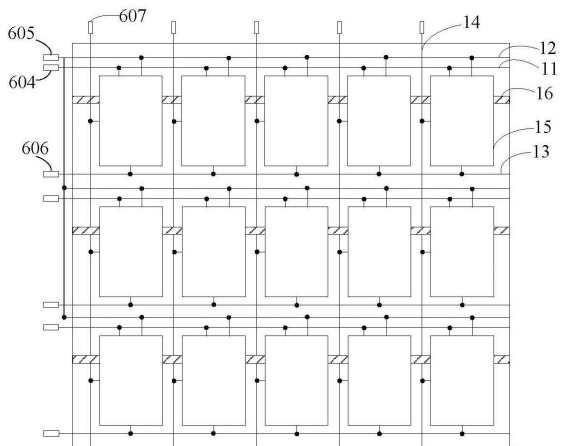


図 7

【図 6】

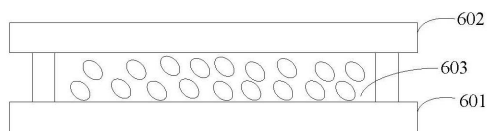


図 6

フロントページの続き

(72)発明者 姚曉慧

中華人民共和國廣東省深▲せん▼市光明新區塘明大道9-2號518132

審査官 佐藤 洋允

(56)参考文献 特開2012-150517 (JP, A)

特開2009-301010 (JP, A)

特開2008-310014 (JP, A)

国際公開第01/040857 (WO, A1)

(58)調査した分野(Int.Cl., DB名)

G02F1/136-1/1368

专利名称(译)	阵列基板和液晶显示板		
公开(公告)号	JP6127213B2	公开(公告)日	2017-05-10
申请号	JP2016528289	申请日	2013-08-07
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
当前申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
[标]发明人	薛景峰 許哲豪 姚曉慧		
发明人	薛景峰 許哲豪 姚曉慧		
IPC分类号	G02F1/1368 G09G3/36 G09G3/20		
CPC分类号	G02F1/13306 G02F1/13439 G02F1/136209 G02F1/136213 G02F1/136286 G02F1/1368 G02F2001/136222 G09G3/36 H01L27/124 H01L27/1255 H04N13/31 H04N13/356 H04N13/398		
FI分类号	G02F1/1368 G09G3/36 G09G3/20.660.X G09G3/20.611.D G09G3/20.621.K		
代理人(译)	鈴木 征四郎		
优先权	201310320358.8 2013-07-26 CN		
其他公开文献	JP2016527553A		
外部链接	Espacenet		

摘要(译)

甲抑制色移在大视角，提高在2D显示模式下的开口率，并且都抑制串扰3D双目信号，通过数据现象驱动器的数量在降低制造成本是有利的阵列基板和液晶显示面板。一阵列基板包括多条第一扫描线，多条第二扫描线，多条第三扫描线，多条数据线，排列成多列的像素单元，以及公共电压和一个共同的电极。此外，液晶显示面板是多个第一扫描驱动器，以及至少一个或多个第二扫描驱动器，以及多个第三扫描驱动器，以及多个数据驱动器的，阵列基板，彩色滤光片基板，阵列并且液晶层位于基板和滤色器基板之间。发明背景

(19) 日本国特許庁(JP)		(12) 特 許 公 報(B2)		(11) 特許番号 特許第6127213号 (P6127213)	
(45) 発行日 平成29年5月10日(2017.5.10)		(24) 登録日 平成29年4月14日(2017.4.14)			
(51) Int. Cl.		F I			
G02 F 1/1368 (2006.01)		G02 F 1/1368			
G09 G 3/36 (2006.01)		G09 G 3/36			
G09 G 3/20 (2006.01)		G09 G 3/20 6 6 0 X			
		G09 G 3/20 6 1 1 D			
		G09 G 3/20 6 2 1 K			
		請求項の数 16 (全 20 頁)			
(21) 出願番号 特願2016-528289 (P2016-528289)		(73) 特許権者 515203228			
(86) (22) 出願日 平成25年8月7日(2013.8.7)		深▲せん▼市華星光電技術有限公司			
(65) 公表番号 特表2016-527553 (P2016-527553A)		中華人民共和國廣東省深▲せん▼市光明新			
(43) 公表日 平成28年9月8日(2016.9.8)		區塘明大道9-2號518132			
(86) 国際出願番号 PCT/CN2013/080976		(74) 代理人 100143720			
(87) 国際公開番号 W02015/010348		弁理士 米田 耕一郎			
(87) 国際公開日 平成27年1月29日(2015.1.29)		(74) 代理人 100080252			
審査請求日 平成28年2月12日(2016.2.12)		弁理士 鈴木 征四郎			
(31) 優先権主張番号 201310320358.8		(72) 発明者 薛景峰			
(32) 優先日 平成25年7月26日(2013.7.26)		中華人民共和國廣東省深▲せん▼市光明新			
(33) 優先権主張国 中国 (CN)		區塘明大道9-2號518132			
		(72) 発明者 許哲豪			
		中華人民共和國廣東省深▲せん▼市光明新			
		區塘明大道9-2號518132			
(54) 【発明の名称】 アレイ基板及び液晶表示パネル					
最終頁に続く					