

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6042597号
(P6042597)

(45) 発行日 平成28年12月14日 (2016.12.14)

(24) 登録日 平成28年11月18日 (2016.11.18)

(51) Int.Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G02F 1/133 (2006.01)	G02F 1/133 535
G09G 3/20 (2006.01)	G02F 1/133 550
	G02F 1/133 570
	G09G 3/20 621B
請求項の数 6 (全 14 頁) 最終頁に続く	

(21) 出願番号	特願2011-24956 (P2011-24956)	(73) 特許権者	512187343
(22) 出願日	平成23年2月8日 (2011.2.8)		三星ディスプレイ株式会社
(65) 公開番号	特開2011-242747 (P2011-242747A)		S a m s u n g D i s p l a y C o .
(43) 公開日	平成23年12月1日 (2011.12.1)		, L t d .
審査請求日	平成26年1月14日 (2014.1.14)		大韓民国京畿道龍仁市器興区三星路 1
審査番号	不服2015-17446 (P2015-17446/J1)	(74) 代理人	100070024
審査請求日	平成27年9月25日 (2015.9.25)		弁理士 松永 宣行
(31) 優先権主張番号	10-2010-0046031	(74) 代理人	100159042
(32) 優先日	平成22年5月17日 (2010.5.17)		弁理士 辻 徹二
(33) 優先権主張国	韓国 (KR)	(72) 発明者	李 丞 珪
			大韓民国京畿道龍仁市器興区農書洞山 2 4
			三星モバイルディスプレイ株式会社内
		(72) 発明者	金 京 勳
			大韓民国京畿道龍仁市器興区農書洞山 2 4
			三星モバイルディスプレイ株式会社内
			最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

データライン及びゲートラインの交差部に配され、データ電圧を保存するストレージキャパシタを含む複数の画素と、

前記複数の画素のそれぞれに、前記ゲートラインを通じてスキャンパルスを出力するゲート駆動部と、

入力画像に対応するデータ電圧を生成して、前記データラインを通じて前記複数の画素のそれぞれに出力するデータ駆動部と、

前記複数の画素のうち、第 1 グループの画素の前記ストレージキャパシタに連結された第 1 ストレージ共通電圧ラインと、

前記複数の画素のうち、第 2 グループの画素の前記ストレージキャパシタに連結された第 2 ストレージ共通電圧ラインと、

第 1 ストレージ共通電圧を生成して、前記第 1 ストレージ共通電圧ラインを通じて前記第 1 グループの画素に出力し、第 2 ストレージ共通電圧を生成して、前記第 2 ストレージ共通電圧ラインを通じて前記第 2 グループの画素に出力するストレージ共通電圧駆動部と

、

前記複数の画素に光を照射するバックライトユニットを備え、

前記第 1 ストレージ共通電圧と前記第 2 ストレージ共通電圧とは、ストレージ共通ハイ電圧レベルまたはストレージ共通ロー電圧レベルを有し、異なる電圧レベルを有し、

前記ストレージ共通電圧駆動部は、

10

20

前記第 1 ストレージ共通電圧が前記ストレージ共通ハイ電圧レベルを有し、前記第 2 ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記複数の画素に前記データ電圧が書き込まれる第 1 プログラミング区間と、

前記第 1 及び第 2 ストレージ共通電圧が遷移され、前記第 1 ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記第 2 ストレージ共通電圧が前記ストレージ共通ハイ電圧レベルを有し、前記バックライトユニットが発光する第 1 発光区間と、

前記第 1 ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記第 2 ストレージ共通電圧が前記ストレージ共通ハイ電圧レベルを有し、前記複数の画素に前記データ電圧が書き込まれる第 2 プログラミング区間と、

前記第 1 及び第 2 ストレージ共通電圧が遷移され、前記第 1 ストレージ共通電圧が前記ストレージ共通ハイ電圧レベルを有し、前記第 2 ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記バックライトユニットが発光する第 2 発光区間と、を含むように、前記第 1 及び第 2 ストレージ共通電圧を駆動し、

前記データ駆動部は、

前記第 1 プログラミング区間に、前記第 1 グループの画素に、前記ストレージ共通ハイ電圧レベルから負の方向に前記データ電圧を書き込み、前記第 2 グループの画素に、前記ストレージ共通ロー電圧レベルから正の方向に前記データ電圧を書き込み、

前記第 1 発光区間に、前記第 1 グループの画素は負の方向にブースティングされ、前記第 2 グループの画素は正の方向にブースティングされ、

前記第 2 プログラミング区間に、前記第 1 グループの画素に、前記ストレージ共通ロー電圧レベルから正の方向に前記データ電圧を書き込み、前記第 2 グループの画素に前記ストレージ共通ハイ電圧レベルから負の方向に前記データ電圧を書き込み、

前記第 2 発光区間に、前記第 1 グループの画素は正の方向にブースティングされ、前記第 2 グループの画素は負の方向にブースティングされ、

前記第 1 ストレージ共通電圧及び前記第 2 ストレージ共通電圧の遷移は、前記バックライトユニットの発光を制御するバックライト駆動信号が活性化されるタイミングと同期する液晶表示装置。

【請求項 2】

前記データ駆動部は、

R に対する前記データ電圧を生成して出力する R サブフレーム区間と、

G に対する前記データ電圧を生成して出力する G サブフレーム区間と、

B に対する前記データ電圧を生成して出力する B サブフレーム区間と、を時分割方式を有するように前記データ電圧を駆動することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 グループの画素は、奇数番目行の画素であり、前記第 2 グループの画素は、偶数番目行の画素であることを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 4】

液晶表示装置の駆動方法において、

前記液晶表示装置は、

ストレージキャパシタを備える複数の画素を含み、

前記複数の画素は、前記ストレージキャパシタが第 1 ストレージ共通電圧に連結された第 1 グループの画素、及び前記ストレージキャパシタが第 2 ストレージ共通電圧に連結された第 2 グループの画素を含み、

前記第 1 及び第 2 ストレージ共通電圧は、異なる電圧レベルを有し、

前記液晶表示装置の駆動方法は、

前記複数の画素にデータ電圧を書き込むプログラミングステップと、

前記第 1 及び第 2 ストレージ共通電圧の電圧レベルを遷移させてからブースティングするブースティングステップと、

前記液晶表示装置のバックライトユニットを発光させる発光ステップと、を含み、

前記第 1 及び第 2 ストレージ共通電圧とは、ストレージ共通ハイ電圧レベルまたはストレージ共通ロー電圧レベルを有し、

前記プログラミングステップは、

前記第 1 ストレージ共通電圧が前記ストレージ共通ハイ電圧レベルを有し、前記第 2 ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記複数の画素に前記データ電圧が書き込まれる第 1 プログラミングステップと、

前記第 1 ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記第 2 ストレージ共通電圧が前記ストレージ共通ハイ電圧レベルを有し、前記複数の画素に前記データ電圧が書き込まれる第 2 プログラミングステップを有し、

前記発光ステップは、

10

前記第 1 及び第 2 ストレージ共通電圧が遷移され、前記第 1 ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記第 2 ストレージ共通電圧が前記ストレージ共通ハイ電圧レベルを有し、前記バックライトユニットが発光する第 1 発光ステップと、

前記第 1 及び第 2 ストレージ共通電圧が遷移され、前記第 1 ストレージ共通電圧が前記ストレージ共通ハイ電圧レベルを有し、前記第 2 ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記バックライトユニットが発光する第 2 発光ステップを有し、

前記第 1 プログラミングステップに、前記第 1 グループの画素に、前記ストレージ共通ハイ電圧レベルから負の方向に前記データ電圧を書き込み、前記第 2 グループの画素に、前記ストレージ共通ロー電圧レベルから正の方向に前記データ電圧を書き込み、

20

前記第 1 発光ステップにて、前記第 1 グループの画素は前記ブースティングステップにより、負の方向にブースティングされ、前記第 2 グループの画素は正の方向にブースティングされ、

前記第 2 プログラミングステップに、前記第 1 グループの画素に、前記ストレージ共通ロー電圧レベルから正の方向に前記データ電圧を書き込み、前記第 2 グループの画素に前記ストレージ共通ハイ電圧レベルから負の方向に前記データ電圧を書き込み、

前記第 2 発光ステップにて、前記第 1 グループの画素は前記ブースティングステップにより正の方向にブースティングされ、前記第 2 グループの画素は負の方向にブースティングされ、

前記第 1 ストレージ共通電圧及び前記第 2 ストレージ共通電圧の遷移は、前記バックライトユニットの発光を制御するバックライト駆動信号が活性化されるタイミングと同期する液晶表示装置の駆動方法。

30

【請求項 5】

前記液晶表示装置の駆動方法は、

R に対して前記プログラミングステップ、前記ブースティングステップ、及び前記発光ステップを行うステップと、

G に対して前記プログラミングステップ、前記ブースティングステップ、及び前記発光ステップを行うステップと、

B に対して前記プログラミングステップ、前記ブースティングステップ、及び前記発光ステップを行うステップと、を含むことを特徴とする請求項 4 に記載の液晶表示装置の駆動方法。

40

【請求項 6】

前記第 1 グループの画素は、奇数番目行の画素であり、前記第 2 グループの画素は、偶数番目行の画素であることを特徴とする請求項 4 又は 5 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、液晶表示装置及びその駆動方法に関する。

【背景技術】

50

【0002】

液晶表示装置は、データ駆動部で入力データをデータ電圧に変換し、ゲート駆動部で各画素のスキュンを制御し、各画素の輝度を調節することによって、入力データに対応する画像を表示する。液晶表示装置の各画素は、ゲートラインにカップリングされてデータ電圧が充電される液晶キャパシタと、液晶キャパシタとカップリングされて液晶キャパシタに充電された電圧を維持させるストレージキャパシタとを備える。そして、液晶キャパシタに充電された電圧によって、画像が表示される。

【発明の概要】

【発明が解決しようとする課題】

【0003】

10

本発明が解決しようとする課題は、時分割方式の液晶表示装置の駆動方式を提供することである。

【0004】

また、本発明が解決しようとする課題は、時分割方式の液晶表示装置の駆動で、充電速度を向上させ、液晶表示装置の輝度を向上させることである。

【課題を解決するための手段】

【0005】

前記課題を達成するために、本発明の一実施形態の一側面によれば、データラインとゲートラインとの交差部に配され、データ電圧を保存するストレージキャパシタを備える複数の画素と、前記複数の画素のそれぞれに前記ゲートラインを通じてスキュンパルスを出し、出力するゲート駆動部と、入力画像に対応するデータ電圧を生成して、前記データラインを通じて前記複数の画素のそれぞれに出力するデータ駆動部と、前記複数の画素のうち第1グループの画素の前記ストレージキャパシタに連結された第1ストレージ共通電圧ラインと、前記複数の画素のうち第2グループの画素の前記ストレージキャパシタに連結された第2ストレージ共通電圧ラインと、第1ストレージ共通電圧を生成して、前記第1ストレージ共通電圧ラインを通じて前記第1グループの画素に出力し、第2ストレージ共通電圧を生成して、前記第2ストレージ共通電圧ラインを通じて前記第2グループの画素に出力するストレージ共通電圧駆動部と、を備える液晶表示装置が提供される。

20

【0006】

前記液晶表示装置は、前記複数の画素に光を照射するバックライトユニットをさらに備える。

30

【0007】

前記第1ストレージ共通電圧と前記第2ストレージ共通電圧とは、ストレージ共通ハイ電圧レベルまたはストレージ共通ロー電圧レベルを有し、異なる電圧レベルを有し、前記ストレージ共通電圧駆動部は、前記第1ストレージ共通電圧が前記ストレージ共通ハイ電圧レベルを有し、前記第2ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記複数の画素に前記データ電圧が書き込まれる第1プログラミング区間；前記第1及び第2ストレージ共通電圧が遷移されて、前記第1ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記第2ストレージ共通電圧が前記ストレージ共通ハイレベルを有し、前記バックライトユニットが発光する第1発光区間；前記第1ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記第2ストレージ共通電圧が前記ストレージ共通ハイレベルを有し、前記複数の画素に前記データ電圧が書き込まれる第2プログラミング区間；前記第1及び第2ストレージ共通電圧が遷移されて、前記第1ストレージ共通電圧が前記ストレージ共通ハイ電圧レベルを有し、前記第2ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記バックライトユニットが発光する第2発光区間；を備えるように、前記第1及び第2ストレージ共通電圧を駆動しうる。

40

【0008】

前記データ駆動部は、前記第1プログラミング区間で、前記第1グループの画素に前記ストレージ共通ハイ電圧レベルから負の方向に前記データ電圧を書き込み、前記第2グループの画素に、前記ストレージ共通ロー電圧レベルから正の方向に前記データ電圧を書き

50

込み、前記第2プログラミング区間で、前記第1グループの画素に、前記ストレージ共通ロー電圧レベルから正の方向に前記データ電圧を書き込み、前記第2グループの画素に、前記ストレージ共通ハイ電圧レベルから負の方向に前記データ電圧を書き込める。

【0009】

前記データ駆動部は、Rに対する前記データ電圧を生成して出力するRサブフレーム区間と、Gに対する前記データ電圧を生成して出力するGサブフレーム区間と、Bに対する前記データ電圧を生成して出力するBサブフレーム区間とを時分割方式を有するように前記データ電圧を駆動しうる。

【0010】

前記第1グループの画素は、奇数番目行の画素であり、前記第2グループの画素は、偶数番目行の画素でありうる。

10

【0011】

本発明の一実施形態の他の側面によれば、液晶表示装置の駆動方法において、前記液晶表示装置は、ストレージキャパシタを備える複数の画素を含み、前記複数の画素は、前記ストレージキャパシタが第1ストレージ共通電圧に連結された第1グループの画素、及び前記ストレージキャパシタが第2ストレージ共通電圧に連結された第2グループの画素を含み、前記第1及び第2ストレージ共通電圧は、異なる電圧レベルを有し、前記液晶表示装置の駆動方法は、前記複数の画素にデータ電圧を書き込むプログラミングステップと、前記第1及び第2ストレージ共通電圧の電圧レベルを遷移させるブースティングステップと、前記液晶表示装置のバックライトユニットを発光させる発光ステップと、を含む。

20

【0012】

また、前記液晶表示装置の駆動方法は、Rに対して前記プログラミングステップ、前記ブースティングステップ、及び前記発光ステップを行うステップと、Gに対して前記プログラミングステップ、前記ブースティングステップ、及び前記発光ステップを行うステップと、Bに対して前記プログラミングステップ、前記ブースティングステップ、及び前記発光ステップを行うステップと、を含むうる。

【0013】

前記第1及び第2ストレージ共通電圧は、ストレージ共通ハイ電圧レベルまたはストレージ共通ロー電圧レベルを有し、前記プログラミングステップは、前記第1ストレージ共通電圧が前記ストレージ共通ハイ電圧レベルを有し、前記第2ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有する時、前記第1グループの画素に、前記ストレージ共通ハイ電圧レベルから負の方向に前記データ電圧を書き込み、前記第2グループの画素に前記ストレージ共通ロー電圧レベルから正の方向に前記データ電圧を書き込み、前記第1ストレージ共通電圧が前記ストレージ共通ロー電圧レベルを有し、前記第2ストレージ共通電圧が前記ストレージ共通ハイ電圧レベルを有する時、前記第1グループの画素に前記ストレージ共通ロー電圧レベルから正の方向に前記データ電圧を書き込み、前記第2グループの画素に、前記ストレージ共通ハイ電圧レベルから負の方向に前記データ電圧を書き込める。

30

【発明の効果】

【0014】

40

本発明の実施形態によれば、液晶表示装置の各画素の充電速度を向上させ、液晶表示装置の輝度を高めうる。

【図面の簡単な説明】

【0015】

【図1】本発明の一実施形態による液晶表示装置の構造を示す図面である。

【図2】本発明の一実施形態による画素の構造を示す図面である。

【図3】本発明の一実施形態による駆動タイミングを示すタイミング図である。

【図4】本発明の一つのサブフレームに対して、一実施形態による駆動信号のタイミングを示すタイミング図である。

【図5】本発明の一実施形態によるデータの書き込み及びブースティング過程を説明する

50

図面である。

【図6】本発明の一実施形態による液晶表示装置の駆動方法を示すフローチャートである。

【図7】本発明の一実施形態による時分割方式を示すフローチャートである。

【発明を実施するための形態】

【0016】

本発明の利点と特徴、及びそれらを達成する方法は、添付した図面と共に詳細に後述する実施形態を参照して説明する。しかし、本発明は、後述する実施形態に限定されず、異なる多様な形態に具現され、但し、本実施形態は、本発明の開示を完全にし、当業者に発明の範囲を完全に知らせるために提供されるものであり、本発明は、特許請求の範囲によって定義されるものである。下記の説明及び添付した図面は、本発明による動作を理解するためであり、当業者が容易に具現できる部分は、省略されうる。

【0017】

一つの素子が他の素子と“連結された”または“カップリングされた”と称されるのは、他の素子と直接連結またはカップリングされた場合、または中間に他の素子を介在した場合をいずれも含む。

【0018】

一方、一つの素子が他の素子と“直接連結された”または“直接カップリングされた”と称されるのは、中間に他の素子を介在していないことを表す。明細書全体にわたって、同一参照符号は、同一構成要素を表す。“及び/または”は、述べられたアイテムのそれぞれ及び一つ以上のすべての組み合わせを含む。

【0019】

たとえば、第1及び第2が多様な素子、構成要素及び/またはセクションを述べるために使われるにしても、これらの素子、構成要素及び/またはセクションは、これらの用語によって制限されない。これらの用語は、但し、一つの素子、構成要素またはセクションを他の素子、構成要素またはセクションと区別するために使用する。したがって、後述する第1素子、第1構成要素または第1セクションは、本発明の技術的思想内で、第2素子、第2構成要素または第2セクションでもある。

【0020】

本明細書で使われた用語は、実施形態を説明するためのものであり、本発明を制限しようとするものではない。本明細書で、単数型は、文句で特別に言及しない限り、複数型も含む。明細書で使われる“含む(comprises)”及び/または“含む(comprising)”は、述べられた構成要素、ステップ、動作及び/または素子に、一つ以上の他の構成要素、ステップ、動作及び/または素子の存在または追加を排除しない。

【0021】

取り立てての定義がなければ、本明細書で使われるすべての用語(技術及び科学的用語を含む)は、当業者に共通的に理解されうる意味として使われうる。また、一般的に使われる辞書に定義されている用語は、明白に特別に定義されていない限り、理想的にまたは過度に解釈されない。

【0022】

以下、添付した図面を参照して、本発明の実施形態を説明する。

【0023】

図1は、本発明の一実施形態による液晶表示装置100の構造を示した図面である。

【0024】

本発明の一実施形態による液晶表示装置100は、タイミング制御部110、ゲート駆動部120、データ駆動部130、ストレージ共通電圧駆動部140、及び画素部150を備える。

【0025】

タイミング制御部110は、外部のグラフィック制御器(図示せず)から入力画像信号R, G, B、データイネーブル信号DE、垂直同期信号Vsync、水平同期信号Hsync

10

20

30

40

50

、及びクロック信号CLKを受信し、画像データ信号DATA、データ駆動制御信号DDC、ゲート駆動制御信号GDC、及びストレージ共通電圧駆動制御信号SDCを生成する。タイミング制御部110は、水平同期信号Hsync、クロック信号CLK、データイネーブル信号DEのような入力制御信号が入力されて、データ駆動制御信号DDCを出力する。ここで、データ駆動制御信号DDCは、データ駆動部130の動作を制御する信号であって、ソースシフトクロックSSC、ソーススタートパルスSSP、極性制御信号POL及びソース出力イネーブル信号SOEを含む。また、タイミング制御部110は、垂直同期信号Vsync、クロック信号CLKが入力されて、ゲート駆動制御信号GDCを出力する。ゲート駆動制御信号GDCは、ゲート駆動部120の動作を制御する信号であって、ゲートスタートパルスGSP及びゲート出力イネーブル信号GOEを含む。ストレージ共通電圧駆動制御信号SDCは、ストレージ共通電圧駆動部140の動作を制御する信号である。

10

【0026】

ゲート駆動部120は、タイミング制御部110から供給されるゲート駆動制御信号GDCに対応して、スキャンパルス(すなわち、ゲートパルス)を順次に発生させ、これをゲートラインG1ないしGnに供給する。この時、ゲート駆動部120は、ゲートハイ電圧VGHとゲートロー電圧VGLによって、それぞれスキャンパルスの電圧レベルを決定する。スキャンパルスの電圧レベルは、画素152に備えられた、図2に示すスイッチング素子M1の種類によって変わりうる。すなわち、スイッチング素子M1がN型トランジスタで具現された場合、スキャンパルスは、活性化される区間の間にゲートハイ電圧VGHを有し、スイッチング素子M1がP型トランジスタで具現された場合、スキャンパルスは、活性化される区間の間にゲートロー電圧VGLを有する。

20

【0027】

データ駆動部130は、タイミング制御部110から供給される画像データ信号DATA及びデータ駆動制御信号DDCに対応して、データ電圧をデータラインD1ないしDmに供給する。さらに具体的に、データ駆動部130は、タイミング制御部110から供給される画像データ信号DATAをサンプリングしてラッチした後、ガンマ基準電圧回路(図示せず)から供給されるガンマ基準電圧を基にして、画素部150の画素152で階調を表現できるアナログデータ電圧に変換させる。

【0028】

30

画素部150は、データラインD1ないしDm及びゲートラインG1ないしGnの交差部に位置した多数の画素152を含む。各画素152は、少なくとも一本のデータラインDi、少なくとも一本のゲートラインGj、及び第1または第2ストレージ共通電圧ラインSTcom_{odd}またはSTcom_{even}に連結される。ゲートラインG1ないしGnは、第1方向に延びて平行に配され、データラインD1ないしDmは、第2方向に延びて平行に配される。ゲートラインG1ないしGnが第2方向に延び、データラインD1ないしDmが第1方向に延びた実施形態も可能である。また、本発明の実施形態によれば、第1グループの画素152は、第1ストレージ共通電圧ラインSTcom_{odd}に連結され、第2グループの画素152は、第2ストレージ共通電圧ラインSTcom_{even}に連結される。本発明の一実施形態によれば、第1グループの画素152は、奇数番目行に配された画素152であり、第2グループの画素152は、偶数番目行に配された画素152である。第1及び第2グループの画素152は、実施形態によって異なって定義されうる。画素152の構造は、下記で図2を参照してさらに詳細に説明する。

40

【0029】

ストレージ共通電圧駆動部140は、ストレージ共通電圧駆動制御信号SDC、クロック信号CLK、ストレージ共通ハイ電圧Vstcom_H、及びストレージ共通ロー電圧Vstcom_Lが入力されて、第1ストレージ共通電圧Vstcom_{odd}及び第2ストレージ共通電圧Vstcom_{even}を生成し、それぞれ第1ストレージ共通電圧ラインSTcom_{odd}及び第2ストレージ共通電圧ラインSTcom_{even}に出力する。ストレージ共通電圧駆動部140の動作は、詳細に後述する。

50

【0030】

バックライトユニット160は、画素部150の背面に配され、バックライト駆動部170から供給されるバックライト駆動信号BLCによって発光し、光を画素部150の画素152に照射する。バックライト駆動部170は、タイミング制御部110の制御によって、バックライト駆動信号BLCを生成し、バックライトユニット160に出力し、バックライトユニット160の発光を制御する。

【0031】

図2は、本発明の一実施形態による画素152の構造を示した図面である。

【0032】

本発明の一実施形態による画素152は、スイッチング素子M1、液晶キャパシタC_l_c、及びストレージキャパシタC_s_t_gを含む。ここで、画素152は、液晶表示パネルの上/下部基板(特に、上/下部基板に形成された共通電極及び画素電極)及びこれらの間に介された液晶層を備える液晶キャパシタC_l_cを含む概念である。スイッチング素子M1は、ゲートラインG_jに連結されたゲート電極、データラインD_iに連結された第1電極、及び第1ノードN1に連結された第2電極を備える。スイッチング素子M1は、薄膜トランジスタ(TFT:Thin Film Transistor)で具現されうる。第1ノードN1は、画素電極と電氣的に等価であるノードである。液晶キャパシタC_l_cは、第1ノードN1と共通電圧V_c_o_mDCとの間に連結される。共通電圧V_c_o_mDCは、共通電極を通じて印加されうる。液晶キャパシタC_l_cは、画素電極及び共通電極と、これらの間に介された液晶層を等価的に示したものである。ストレージキャパシタC_s_t_gは、第1ノードN1とストレージ共通電圧V_s_t_c_o_mとの間に連結されるが、ストレージ共通電圧V_s_t_c_o_mは、当該画素152が第1グループの画素である場合、第1ストレージ共通電圧V_s_t_c_o_m_o_d_dであり、当該画素152が第2グループの画素である場合、第2ストレージ共通電圧V_s_t_c_o_m_e_v_e_nである。

【0033】

ゲートラインG_jにスキャンパルスが入力されれば、スイッチング素子M1がターンオンされ、データラインD_iを通じて入力されたデータ電圧が第1ノードN1に印加される。データ電圧によって、ストレージキャパシタC_s_t_gに、データ電圧に対応する電圧レベルが保存される。液晶層は、第1ノードN1の電圧によって、配向が変化し、透光度が変わる。

【0034】

図3は、本発明の一実施形態による駆動タイミングを示したタイミング図である。

【0035】

本発明の実施形態は、FSC(Field Sequential Color)方式で駆動され、プログラミング区間と発光区間とを時分割方式で具現し、また、R、G、Bのそれぞれに対するプログラミング及び発光を時分割方式で具現する。図3を参照すれば、R、G、Bのそれぞれに対するプログラミング区間T1と発光区間T2とが時分割方式で具現され、R、G、Bのそれぞれに対するサブフレームSUB_FRAMEが時分割方式で具現された。一つのフレーム1FRAMEは、R、G、Bのそれぞれに対するサブフレームSUB_FRAMEを含む。プログラミング区間T1の間にそれぞれの画素152のストレージキャパシタC_s_t_gにデータ電圧が書き込まれ、発光区間T2にすべての画素152のストレージ共通電圧V_s_t_c_o_mのレベルが遷移されて、すべての画素152の画素電極PEの電圧がブースティングされながらバックライトユニット160が発光して、画像が表示される。

【0036】

本発明の一実施形態によれば、第1グループの画素152のストレージキャパシタC_s_t_gは、第1ストレージ共通電圧V_s_t_c_o_m_o_d_dに連結され、第2グループの画素152のストレージキャパシタC_s_t_gは、第2ストレージ共通電圧V_s_t_c_o_m_e_v_e_nに連結され、サブフレームに対するプログラミングが終われば、すべての画素152が同時にブースティングされる。また、第1グループの画素152が奇数番目行の画素152であり、第2グループの画素152が偶数番目行の画素152である場合、簡単な駆

動だけでライン反転駆動が可能である。本発明の一実施形態によれば、第1及び第2ストレージ共通電圧 V_{stcom_odd} 及び V_{stcom_even} は、ストレージ共通ハイ電圧 V_{stcomH} とストレージ共通ロー電圧 V_{stcomL} との間でスイングするが、異なるレベルを有し、プログラミング区間T1が終了する度に電圧レベルが遷移される。

【0037】

液晶キャパシタ C_{lc} は、共通電圧 V_{comDC} に連結されるが、共通電圧 V_{comDC} は、図3に示したように、DCレベルを有する。本発明の一実施形態によれば、共通電圧 V_{comDC} は、ストレージ共通ハイ電圧 V_{stcomH} とストレージ共通ロー電圧 V_{stcomL} との間の電圧レベルを有しうる。

【0038】

バックライトユニット160は、プログラミング区間T1にターンオフされ、発光区間T2にターンオンされるように駆動される。このために、バックライト駆動信号は、図3に示したように、発光区間T2の間にバックライトユニット160をターンオンさせるレベルを有するように駆動される。

【0039】

図4は、一つのサブフレームに対する本発明の一実施形態による駆動信号のタイミング図を示した図面である。

【0040】

一つのサブフレーム1SUB_FRAMEは、垂直同期信号 $Vsync$ によって開始される。プログラミング区間T1の間に垂直同期信号 $Vsync$ によって各行に対するスキャンパルスが順次に発生する。スキャンパルスが順次に発生する間、各画素152にデータ電圧が入力され、ストレージキャパシタ C_{stg} にデータ電圧が書き込まれる。この時、第1グループの画素152は、第1ストレージ共通電圧 V_{stcom_odd} がストレージ共通ハイ電圧 V_{stcomH} を有するため、第1グループの画素152には、第1ストレージ共通電圧 V_{stcom_odd} を基にして負の方向にデータ電圧が印加される。逆に、第2グループの画素152は、第2ストレージ共通電圧 V_{stcom_even} がストレージ共通ロー電圧 V_{stcomL} を有するため、第2グループの画素152には、第2ストレージ共通電圧 V_{stcom_even} を基にして正の方向にデータ電圧が印加される。次のサブフレームで第1ストレージ共通電圧 V_{stcom_odd} がストレージ共通ロー電圧 V_{stcomL} を有し、第2ストレージ共通電圧 V_{stcom_even} がストレージ共通ハイ電圧 V_{stcomH} を有する場合、第1グループの画素152には、第1ストレージ共通電圧 V_{stcom_odd} を基にして正の方向にデータ電圧が印加され、第2グループの画素152には、第2ストレージ共通電圧 V_{stcom_even} を基にして負の方向にデータ電圧が印加される。

【0041】

各画素152にデータ電圧の書き込みが完了すれば、発光区間T2の間、バックライト駆動信号BLCが活性化されてバックライトユニット160がターンオンされる。また、発光区間T2になれば、第1及び第2ストレージ共通電圧 V_{stcom_odd} 及び V_{stcom_even} のレベルが遷移され、ストレージキャパシタ C_{stg} に連結された第1ノードN1の電圧が第1及び第2ストレージ共通電圧 V_{stcom_odd} 及び V_{stcom_even} によってブースティングされる。ブースティングされた第1ノードN1の電圧によって、液晶キャパシタ C_{lc} の液晶層の配向が決定され、液晶層の透光度が調節される。

【0042】

図5は、本発明の一実施形態によるデータ記入及びブースティング過程を説明した図面である。

【0043】

図5に示したように、ストレージ共通電圧 V_{stcom} がストレージ共通ハイ電圧 V_{stcomH} である場合、プログラミング区間T1の間、負の方向にデータ電圧がストレージキャパシタ C_{stg} に書き込まれ(A)、発光区間T2に第1ノードN1の電圧が負の方

10

20

30

40

50

向にブースティングされる。次のサブフレームには、ストレージ共通電圧 V_{stcom} がストレージ共通ロー電圧 V_{stcomL} であるため、プログラミング区間 T_1 の間、正の方向にデータ電圧がストレージキャパシタ C_{stg} に書き込まれ(B)、発光区間 T_2 に第1ノード N_1 の電圧が正の方向にブースティングされる。本発明の一実施形態によれば、第1ノード N_1 に印加されるデータ電圧は、ストレージ共通ロー電圧 V_{stcomL} とストレージ共通ハイ電圧 V_{stcomH} との間の電圧レベルを有し、トランジスタで具現されたスイッチング素子 M_1 の V_{gs} が V_{gap} と同一かまたは大きい値を有する。本発明の一実施形態によれば、ストレージ共通電圧 V_{stcom} をスイングすることによって、ストレージ共通電圧 V_{stcom} を一定に維持する場合に比べて、 V_{gap} を大きく維持しうる。また、ストレージ共通電圧 V_{stcom} を画素152ごとに別個に駆動するものではなく、第1グループの画素152に対して共通に駆動し、第2グループの画素152に対して共通に駆動することによって、その駆動が単純化する。したがって、本発明の一実施形態によれば、単純な駆動のみで、 V_{gap} を大きく維持し、 V_{gs} を増大させる効果がある。 V_{gs} が増大するにつれて、データ電圧を書き込むプログラミング区間 T_1 が短縮され、これにより、発光区間 T_2 が長くなるため、液晶表示装置100の輝度を顕著に高めうる効果がある。

10

【0044】

図6は、本発明の一実施形態による液晶表示装置の駆動方法を示したフローチャートである。

【0045】

20

まず、データ駆動部130は、複数の画素152にデータ電圧を書き込む(S602)。この時、第1グループの画素152のストレージキャパシタ C_{stg} には、第1ストレージ共通電圧が印加され、第2グループの画素152のストレージキャパシタ C_{stg} には、第2ストレージ共通電圧が印加される。また、第1及び第2グループの画素152にデータ電圧を書き込む間、バックライトユニット160は、ターンオフされている。

【0046】

すべての画素152にデータ電圧が書き込まれれば、ストレージ共通電圧駆動部140は、第1及び第2ストレージ共通電圧レベルを遷移させ、第1グループの画素152と第2グループの画素152とを異なる極性にブースティングさせる(S604)。例えば、データ電圧を書き込む時、第1ストレージ共通電圧がストレージ共通ハイ電圧レベル V_{stcomH} を有し、第2ストレージ共通電圧がストレージ共通ロー電圧レベル V_{stcomL} を有し、ブースティング時に第1ストレージ共通電圧がストレージ共通ロー電圧レベル V_{stcomL} に遷移され、第2ストレージ共通電圧がストレージ共通ハイ電圧レベル V_{stcomH} に遷移された場合、第1グループの画素152は、負の方向にブースティングされ、第2グループの画素152は、正の方向にブースティングされる。

30

【0047】

第1及び第2ストレージ共通電圧レベルの遷移が完了すれば、または第1及び第2ストレージ共通電圧レベルの遷移と同時に、バックライトユニット160を発光させる。これにより、液晶表示装置100に画像が表示される。

【0048】

40

図7は、本発明の一実施形態による時分割方式を示したフローチャートである。

【0049】

本発明の一実施形態によれば、R、G及びBに対する画像の表示が時分割方式で具現される。例えば、Rに対するプログラミング及び発光(S702)が行われ、Gに対するプログラミング及び発光(S704)が行われ、Bに対するプログラミング及び発光(S706)が行われる。これは、時分割方式の一例であり、R、G、Bに対する駆動順序は、実施形態によって変わりうる。

【0050】

以上、本発明について望ましい実施形態を中心に説明した。当業者は、本発明の本質的な特性から逸脱しない範囲で変形された形態に本発明を具現できるということが分かるで

50

あろう。したがって、前述した実施形態は、限定的な観点ではなく、説明的な観点で考慮されねばならない。本発明の範囲は、前述した説明ではなく、特許請求の範囲に表れており、特許請求の範囲によって請求された発明及び請求された発明と均等な発明は、本発明に含まれていると解釈されねばならない。

【産業上の利用可能性】

【0051】

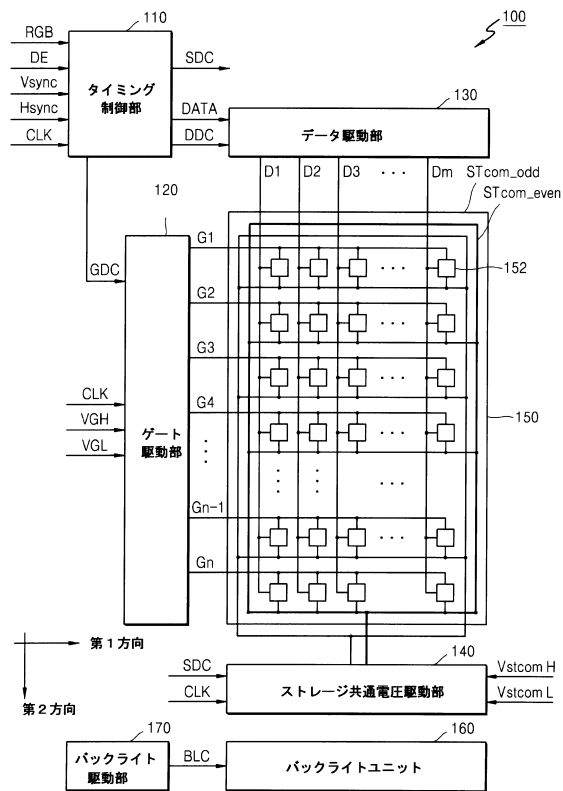
本発明は、表示装置関連の技術分野に好適に適用可能である。

【符号の説明】

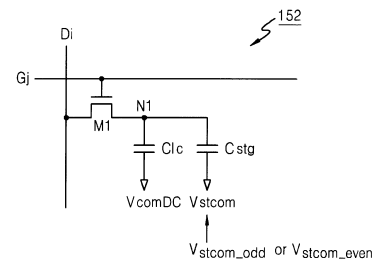
【0052】

100	液晶表示装置	10
110	タイミング制御部	
120	ゲート駆動部	
130	データ駆動部	
140	ストレージ共通電圧駆動部	
150	画素部	
152	画素	
160	バックライトユニット	
170	バックライト駆動部	
ST _{com-odd}	第1ストレージ共通電圧ライン	
ST _{com-even}	第2ストレージ共通電圧ライン	20
V _{st-comH}	ストレージ共通ハイ電圧	
V _{st-comL}	ストレージ共通ロー電圧	
G1ないしGn	ゲートライン	
D1ないしDm	データライン	
M1	スイッチング素子	
C _{l-c}	液晶キャパシタ	
C _{st-g}	ストレージキャパシタ	
RGB	入力画像信号	
SDC	ストレージ共通電圧駆動制御信号	
DDC	データ駆動制御信号	30
CLK	クロック信号	
Vsync	垂直同期信号	
Hsync	水平同期信号	
DE	データイネーブル信号	
DATA	画像データ信号	
GDC	ゲート駆動制御信号	
SSC	ソースシフトクロック	
SSP	ソーススタートパルス	
POL	極性制御信号	
SOE	ソース出力イネーブル信号	40
GSP	ゲートスタートパルス	
GOE	ゲート出力イネーブル信号	
VGH	ゲートハイ電圧	
VGL	ゲートロー電圧	
BLC	バックライト駆動信号	

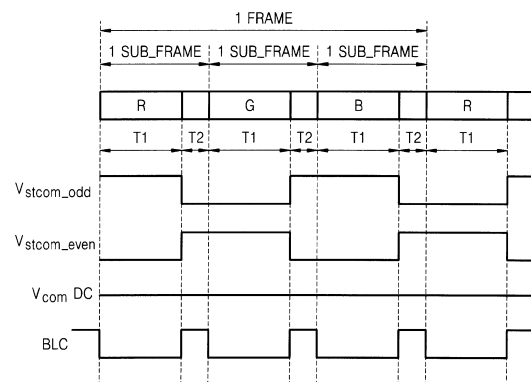
【図 1】



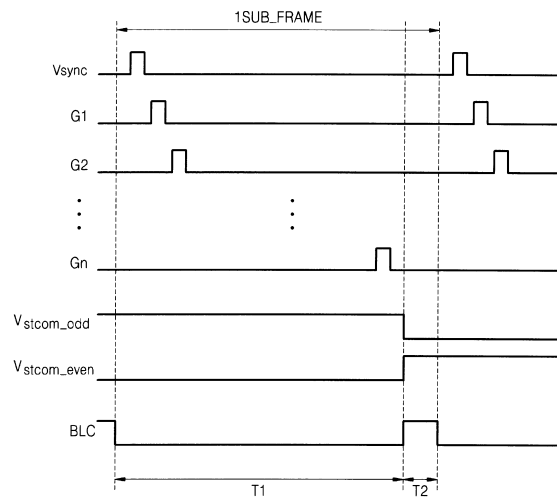
【図 2】



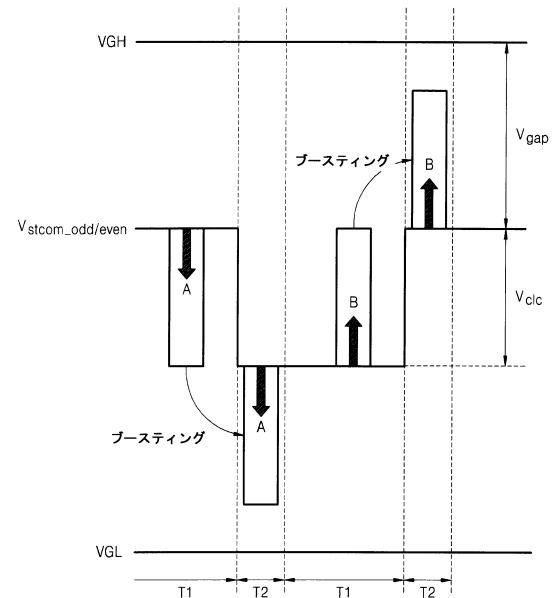
【図 3】



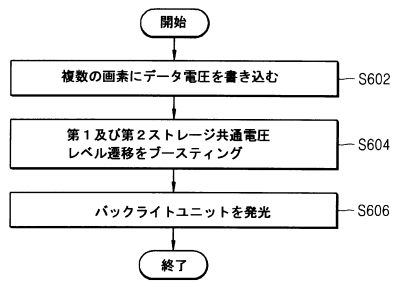
【図 4】



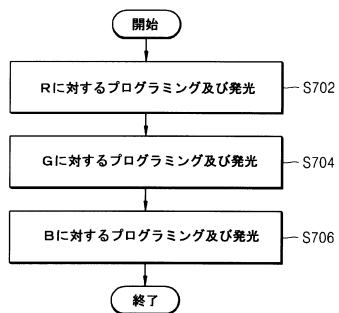
【図 5】



【図 6】



【図 7】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 2 1 F
G 0 9 G	3/20	6 2 4 C
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 4 1 E

(72)発明者 金 ▲詰▼ 鎬

大韓民国京畿道龍仁市器興区農書洞山24 三星モバイルディスプレイ株式會社内

(72)発明者 李 東 勳

大韓民国京畿道龍仁市器興区農書洞山24 三星モバイルディスプレイ株式會社内

合議体

審判長 酒井 伸芳

審判官 中塚 直樹

審判官 関根 洋之

(56)参考文献 特開2009-205045 (JP, A)

特開2003-114651 (JP, A)

特開2009-244287 (JP, A)

特開2007-122018 (JP, A)

特開2009-69626 (JP, A)

特開2009-192625 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/00-3/38

G02F 1/133

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP6042597B2	公开(公告)日	2016-12-14
申请号	JP2011024956	申请日	2011-02-08
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星移动显示的股票会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	李丞珪 金京勳 金詰鎬 李東勳		
发明人	李丞珪 金京勳 金▲詰▼鎬 李東勳		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3655 G09G3/3406 G09G3/3614 G09G2310/0235 G09G2310/0237 G09G2320/0252		
FI分类号	G09G3/36 G02F1/133.535 G02F1/133.550 G02F1/133.570 G09G3/20.621.B G09G3/20.621.F G09G3/20.624.C G09G3/20.641.C G09G3/20.641.E		
F-TERM分类号	2H193/ZA04 2H193/ZA07 2H193/ZB14 2H193/ZC25 2H193/ZC39 2H193/ZG34 2H193/ZG45 5C006/AA14 5C006/AA16 5C006/AA22 5C006/AC28 5C006/BB16 5C006/FA14 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD08 5C080/EE29 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ07		
代理人(译)	松永信行		
优先权	1020100046031 2010-05-17 KR		
其他公开文献	JP2011242747A		
外部链接	Espacenet		

摘要(译)

一种液晶显示装置和驱动液晶显示装置的方法，其共同地提升第一组的像素并且共同地提升第二组的像素。液晶显示装置包括用于显示图像的第一组像素和用于显示图像的第二组像素。第一和第二组的每个像素包括用于存储数据电压的存储电容器。液晶显示装置还包括连接到第一组像素的像素的存储电容器的第一存储公共电压线，连接到第二组像素的像素的存储电容器的第二存储公共电压线。第一存储公共电压通过第一存储公共电压线提供给第一组的像素，第二存储公共电压通过第二存储公共电压线提供给第二组的像素。

