

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5704976号  
(P5704976)

(45) 発行日 平成27年4月22日 (2015. 4. 22)

(24) 登録日 平成27年3月6日 (2015. 3. 6)

(51) Int. Cl.	F I
GO2F 1/1345 (2006.01)	GO2F 1/1345
GO2F 1/133 (2006.01)	GO2F 1/133 550
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO9G 3/20 (2006.01)	GO9G 3/20 611A
GO9G 3/36 (2006.01)	GO9G 3/20 611D
請求項の数 26 (全 34 頁) 最終頁に続く	

(21) 出願番号	特願2011-51377 (P2011-51377)	(73) 特許権者	512187343
(22) 出願日	平成23年3月9日 (2011. 3. 9)		三星ディスプレイ株式会社
(65) 公開番号	特開2012-93702 (P2012-93702A)		Samsung Display Co., Ltd.
(43) 公開日	平成24年5月17日 (2012. 5. 17)		大韓民国京畿道龍仁市器興区三星二路95
審査請求日	平成23年3月9日 (2011. 3. 9)		95, Samsung 2 Ro, Gih
審査番号	不服2013-15515 (P2013-15515/J1)		eung-Gu, Yongin-City
審査請求日	平成25年8月9日 (2013. 8. 9)		, Gyeonggi-Do, Korea
(31) 優先権主張番号	10-2010-0105654	(74) 代理人	110000981
(32) 優先日	平成22年10月28日 (2010. 10. 28)		アイ・ピー・ディー国際特許業務法人
(33) 優先権主張国	韓国 (KR)	(72) 発明者	李 ▲スン▼珪
			大韓民国忠清南道牙山市湯井面鳴巖里 湯井三星トラパレスアパート201棟1701号
			最終頁に続く

(54) 【発明の名称】 液晶表示パネル、液晶表示装置、及び液晶表示装置の駆動方法

(57) 【特許請求の範囲】

【請求項 1】

マトリックス形態で配列される複数のピクセルと、  
 前記ピクセルのうち最上行の、同じ行に配列される前記ピクセルのうち奇数列のピクセルと接続される第1サブゲートラインと、  
 前記ピクセルのうち最下行の、同じ行に配列される前記ピクセルのうち偶数列のピクセルと接続される第2サブゲートラインと、  
 前記第1サブゲートラインと前記第2サブゲートラインとの間に位置する複数のゲートラインと、  
 前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち奇数行のピクセルと接続される複数の偶数データラインと、  
 前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち偶数行のピクセルと接続される複数の奇数データラインと、  
 を含み、

前記複数のゲートラインの各ゲートラインは、走査方向における上側に隣接する偶数列のピクセルと下側に隣接する奇数列のピクセルと接続され、

行方向の前記ピクセルは、前記複数の偶数データライン及び前記複数の奇数データラインにより同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加され、列方向の前記ピクセルは、前記複数の偶数データライン及び前記複数の奇数データラインにより反対極性のデータ信号が一水平周期の時差を置いて交互に順

10

20

次に印加され、フレームごとにデータ信号の極性を変更することを特徴とする、液晶表示パネル。

【請求項 2】

奇数フレーム ( o d d   f r a m e ) の間に前記奇数データラインに第 1 極性のデータ信号を印加し、前記偶数データラインに前記第 1 極性と反対の第 2 極性のデータ信号を印加することを特徴とする、請求項 1 に記載の液晶表示パネル。

【請求項 3】

偶数フレーム ( e v e n   f r a m e ) の間に前記奇数データラインに前記第 2 極性のデータ信号を印加し、前記偶数データラインに前記第 1 極性のデータ信号を印加することを特徴とする、請求項 2 に記載の液晶表示パネル。

10

【請求項 4】

前記第 1 極性は、共通電極に印加される共通電圧を基準にして正の極性であり、前記第 2 極性は前記共通電圧を基準にして負の極性であることを特徴とする、請求項 3 に記載の液晶表示パネル。

【請求項 5】

前記第 1 極性は、共通電極に印加される共通電圧を基準にして負の極性であり、前記第 2 極性は前記共通電圧を基準にして正の極性であることを特徴とする、請求項 3 に記載の液晶表示パネル。

【請求項 6】

電荷共有制御信号に基づいて前記奇数データラインの間に互いに電荷を共有させ、前記偶数データラインの間に互いに電荷を共有させる電荷共有制御回路をさらに含むことを特徴とする、請求項 1 に記載の液晶表示パネル。

20

【請求項 7】

前記電荷共有制御回路は、

前記電荷共有制御信号に基づいて前記奇数データラインを互いに接続する複数の第 1 スイッチと、

前記電荷共有制御信号に基づいて前記偶数データラインを互いに接続する複数の第 2 スイッチと、

を含むことを特徴とする、請求項 6 に記載の液晶表示パネル。

【請求項 8】

30

前記電荷共有制御信号は、プリチャージシェアリング ( P r e   C h a r g e   S h a r i n g ; P C S ) 信号に対応し、前記第 1 スイッチ及び前記第 2 スイッチは、前記第 1 サブゲートライン及び前記第 2 サブゲートラインと各前記ゲートラインとが結合されている前記ピクセルが充電される以前にターンオンされることを特徴とする、請求項 7 に記載の液晶表示パネル。

【請求項 9】

前記電荷共有制御信号は、プリチャージシェアリング信号に対応し、前記第 1 スイッチ及び前記第 2 スイッチは前記第 1 サブゲートライン及び第 2 サブゲートラインと各前記ゲートラインとが結合されている前記ピクセルが充電された以後にターンオンされることを特徴とする、請求項 7 に記載の液晶表示パネル。

40

【請求項 10】

各前記ピクセルは、前記第 1 サブゲートライン及び前記第 2 サブゲートラインと前記ゲートラインとから出力されるゲート信号に基づいてスイッチング動作を遂行するスイッチング素子と、

前記奇数データライン及び前記偶数データラインから出力されるデータ信号に基づいて液晶層の光透過率を調節する液晶キャパシタと、

を含むことを特徴とする、請求項 1 に記載の液晶表示パネル。

【請求項 11】

前記スイッチング素子は、前記ゲート信号の入力を受けるゲート電極、前記データ信号の入力を受けるソース電極、及び前記データ信号を前記液晶キャパシタから出力するドレ

50

ーン電極を備える薄膜トランジスタTFTであることを特徴とする、請求項10に記載の液晶表示パネル。

【請求項12】

前記ピクセルは、それぞれ前記液晶キャパシタの充電電圧を維持させるストレージキャパシタをさらに含むことを特徴とする、請求項11に記載の液晶表示パネル。

【請求項13】

マトリックス形態で配列される複数のピクセルと、  
前記ピクセルのうち最上行の、同じ行に配列される前記ピクセルのうち奇数列のピクセルと接続される第1サブゲートラインと、

前記ピクセルのうち最下行の、同じ行に配列される前記ピクセルのうち偶数列のピクセルと接続される第2サブゲートラインと、

前記第1サブゲートラインと前記第2サブゲートラインとの間に位置する複数のゲートラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち偶数行のピクセルと接続される複数の偶数データラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち奇数行のピクセルと接続される複数の奇数データラインと、  
を含み、

前記複数のゲートラインの各ゲートラインは、走査方向における上側に隣接する偶数列のピクセルと下側に隣接する奇数列のピクセルと接続され、

行方向の前記ピクセルは、前記複数の偶数データライン及び前記複数の奇数データラインにより同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加され、列方向の前記ピクセルは、前記複数の偶数データライン及び前記複数の奇数データラインにより反対極性のデータ信号が一水平周期の時差を置いて交互に順次に印加され、フレームごとにデータ信号の極性を変更することを特徴とする、液晶表示パネル。

【請求項14】

マトリックス形態で配列される複数のピクセルと、  
前記ピクセルのうち最上行の、同じ行に配列される前記ピクセルのうち偶数列のピクセルと接続される第1サブゲートラインと、

前記ピクセルのうち最下行の、同じ行に配列される前記ピクセルのうち奇数列のピクセルと接続される第2サブゲートラインと、

前記第1サブゲートラインと前記第2サブゲートラインとの間に位置する複数のゲートラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち奇数行のピクセルと接続される複数の偶数データラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち偶数行のピクセルと接続される複数の奇数データラインと、  
を含み、

前記複数のゲートラインの各ゲートラインは、走査方向における上側に隣接する奇数列のピクセルと下側に隣接する偶数列のピクセルと接続され、

行方向の前記ピクセルは、前記複数の偶数データライン及び前記複数の奇数データラインにより同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加され、列方向の前記ピクセルは、前記複数の偶数データライン及び前記複数の奇数データラインにより反対極性のデータ信号が一水平周期の時差を置いて交互に順次に印加され、フレームごとにデータ信号の極性を変更することを特徴とする、液晶表示パネル。

【請求項15】

マトリックス形態で配列される複数のピクセルと、  
前記ピクセルのうち最上行の、同じ行に配列される前記ピクセルのうち偶数列のピクセル

ルと接続される第1サブゲートラインと、

前記ピクセルのうち最下行の、同じ行に配列される前記ピクセルのうち奇数列のピクセルと接続される第2サブゲートラインと、

前記第1サブゲートラインと前記第2サブゲートラインとの間に位置する複数のゲートラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち偶数行のピクセルと接続される複数の偶数データラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち奇数行のピクセルと接続される複数の奇数データラインと、

を含み、

10

前記複数のゲートラインの各ゲートラインは、走査方向における上側に隣接する奇数列のピクセルと下側に隣接する偶数列のピクセルと接続され、

行方向の前記ピクセルは、前記複数の偶数データライン及び前記複数の奇数データラインにより同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加され、列方向の前記ピクセルは、前記複数の偶数データライン及び前記複数の奇数データラインにより反対極性のデータ信号が一水平周期の時差を置いて交互に順次に印加され、フレームごとにデータ信号の極性を変更することを特徴とする、液晶表示パネル。

【請求項16】

行方向に同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加され、列方向に反対極性のデータ信号が同じ列のピクセルに一水平周期の時差を置いて交互に順次に印加される液晶表示パネルと、

20

データ制御信号に基づいてデータ信号を前記液晶表示パネルに印加するソースドライバと、

ゲート制御信号に基づいてスキャンパルスに対応するゲート信号を前記液晶表示パネルに印加するゲートドライバと、

前記データ制御信号及び前記ゲート制御信号を生成するタイミングコントローラと、を含み、

前記液晶表示パネルは、

マトリックス形態で配列される複数のピクセルと、

30

前記ピクセルのうち最上行の、同じ行に配列される前記ピクセルのうち奇数列のピクセルと接続される第1サブゲートラインと、

前記ピクセルのうち最下行の、同じ行に配列される前記ピクセルのうち偶数列のピクセルと接続される第2サブゲートラインと、

前記第1サブゲートラインと前記第2サブゲートラインとの間に位置し、走査方向における上側に隣接する偶数列のピクセルと下側に隣接する奇数列のピクセルと接続する複数のゲートラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち奇数行のピクセルと接続される複数の偶数データラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち偶数行のピクセルと接続される複数の奇数データラインと、

40

を含み、

前記ソースドライバは、前記液晶表示パネルの行方向の前記ピクセルに同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加し、列方向の前記ピクセルに反対極性のデータ信号を一水平周期の時差を置いて交互に順次に印加し、フレームごとにデータ信号の極性を変更することを特徴とする、液晶表示装置。

【請求項17】

前記液晶表示パネルは、電荷共有制御信号に基づいて前記奇数データラインの間に互いに電荷を共有させ、前記偶数データラインの間に互いに電荷を共有させる電荷共有制御回路をさらに含むことを特徴とする、請求項16に記載の液晶表示装置。

50

## 【請求項 18】

奇数フレーム ( o d d f r a m e ) の間に前記奇数データラインに第 1 極性のデータ信号を印加し、前記偶数データラインに前記第 1 極性と反対の第 2 極性のデータ信号を印加することを特徴とする、請求項 16 に記載の液晶表示装置。

## 【請求項 19】

偶数フレーム ( e v e n f r a m e ) の間に前記奇数データラインに前記第 2 極性のデータ信号を印加し、前記偶数データラインに前記第 1 極性のデータ信号を印加することを特徴とする請求項 18 に記載の液晶表示装置。

## 【請求項 20】

行方向に同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加され、列方向に反対極性のデータ信号が同じ列のピクセルに一水平周期の時差を置いて交互に順次に印加される液晶表示パネルと、

データ制御信号に基づいてデータ信号を前記液晶表示パネルに印加するソースドライバと、

ゲート制御信号に基づいてスキャンパルスに対応するゲート信号を前記液晶表示パネルに印加するゲートドライバと、

前記データ制御信号及び前記ゲート制御信号を生成するタイミングコントローラと、を含み、

前記液晶表示パネルは、

マトリックス形態で配列される複数のピクセルと、

前記ピクセルのうち最上行の、同じ行に配列される前記ピクセルのうち奇数列のピクセルと接続される第 1 サブゲートラインと、

前記ピクセルのうち最下行の、同じ行に配列される前記ピクセルのうち偶数列のピクセルと接続される第 2 サブゲートラインと、

前記第 1 サブゲートラインと前記第 2 サブゲートラインとの間に位置し、走査方向における上側に隣接する偶数列のピクセルと下側に隣接する奇数列のピクセルと接続する複数のゲートラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち偶数行のピクセルと接続される複数の偶数データラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち奇数行のピクセルと接続される複数の奇数データラインと、

を含み、

前記ソースドライバは、前記液晶表示パネルの行方向の前記ピクセルに同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加し、列方向の前記ピクセルに反対極性のデータ信号を一水平周期の時差を置いて交互に順次に印加し、フレームごとにデータ信号の極性を変更することを特徴とする、液晶表示装置。

## 【請求項 21】

行方向に同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加され、列方向に反対極性のデータ信号が同じ列のピクセルに一水平周期の時差を置いて交互に順次に印加される液晶表示パネルと、

データ制御信号に基づいてデータ信号を前記液晶表示パネルに印加するソースドライバと、

ゲート制御信号に基づいてスキャンパルスに対応するゲート信号を前記液晶表示パネルに印加するゲートドライバと、

前記データ制御信号及び前記ゲート制御信号を生成するタイミングコントローラと、を含み、

前記液晶表示パネルは、

マトリックス形態で配列される複数のピクセルと、

前記ピクセルのうち最上行の、同じ行に配列される前記ピクセルのうち偶数列のピクセルと接続される第 1 サブゲートラインと、

前記ピクセルのうち最下行の、同じ行に配列される前記ピクセルのうち奇数列のピクセルと接続される第2サブゲートラインと、

前記第1サブゲートラインと前記第2サブゲートラインとの間に位置し、走査方向における上側に隣接する奇数列のピクセルと下側に隣接する偶数列のピクセルと接続する複数のゲートラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち奇数行のピクセルと接続される複数の偶数データラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち偶数行のピクセルと接続される複数の奇数データラインと、

を含み、

10

前記ソースドライバは、前記液晶表示パネルの行方向の前記ピクセルに同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加し、列方向の前記ピクセルに反対極性のデータ信号を一水平周期の時差を置いて交互に順次に印加し、フレームごとにデータ信号の極性を変更することを特徴とする、液晶表示装置。

【請求項22】

行方向に同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加され、列方向に反対極性のデータ信号が同じ列のピクセルに一水平周期の時差を置いて交互に順次に印加される液晶表示パネルと、

データ制御信号に基づいてデータ信号を前記液晶表示パネルに印加するソースドライバと、

20

ゲート制御信号に基づいてスキャンパルスに対応するゲート信号を前記液晶表示パネルに印加するゲートドライバと、

前記データ制御信号及び前記ゲート制御信号を生成するタイミングコントローラと、を含み、

前記液晶表示パネルは、

マトリックス形態で配列される複数のピクセルと、

前記ピクセルのうち最上行の、同じ行に配列される前記ピクセルのうち偶数列のピクセルと接続される第1サブゲートラインと、

前記ピクセルのうち最下行の、同じ行に配列される前記ピクセルのうち奇数列のピクセルと接続される第2サブゲートラインと、

30

前記第1サブゲートラインと前記第2サブゲートラインとの間に位置し、走査方向における上側に隣接する奇数列のピクセルと下側に隣接する偶数列のピクセルと接続する複数のゲートラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち偶数行のピクセルと接続される複数の偶数データラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち奇数行のピクセルと接続される複数の奇数データラインと、

を含み、

前記ソースドライバは、前記液晶表示パネルの行方向の前記ピクセルに同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加し、列方向の前記ピクセルに反対極性のデータ信号を一水平周期の時差を置いて交互に順次に印加し、フレームごとにデータ信号の極性を変更することを特徴とする、液晶表示装置。

40

【請求項23】

液晶表示装置の駆動方法であって、

前記液晶表示装置は、液晶表示パネルを備え、

前記液晶表示パネルは、

マトリックス形態で配列される複数のピクセルと、

前記ピクセルのうち最上行の、同じ行に配列される前記ピクセルのうち奇数列のピクセルと接続される第1サブゲートラインと、

前記ピクセルのうち最下行の、同じ行に配列される前記ピクセルのうち偶数列のピクセル

50

ルと接続される第2サブゲートラインと、

前記第1サブゲートラインと前記第2サブゲートラインとの間に位置する複数のゲートラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち奇数行のピクセルと接続される複数の偶数データラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち偶数行のピクセルと接続される複数の奇数データラインと、

を含み、

前記複数のゲートラインの各ゲートラインは、走査方向における上側に隣接する偶数列のピクセルと下側に隣接する奇数列のピクセルと接続され、

行方向に同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加する段階と、

列方向に反対極性のデータ信号を同じ列に配列されるピクセルに一水平周期の時差を置いて交互に順次に印加する段階と、

フレームごとに液晶表示パネルに供給されるデータ信号の極性を変更する段階と、を含むことを特徴とする、液晶表示装置の駆動方法。

【請求項24】

液晶表示装置の駆動方法であって、

前記液晶表示装置は、液晶表示パネルを備え、

前記液晶表示パネルは、

マトリックス形態で配列される複数のピクセルと、

前記ピクセルのうち最上行の、同じ行に配列される前記ピクセルのうち奇数列のピクセルと接続される第1サブゲートラインと、

前記ピクセルのうち最下行の、同じ行に配列される前記ピクセルのうち偶数列のピクセルと接続される第2サブゲートラインと、

前記第1サブゲートラインと前記第2サブゲートラインとの間に位置する複数のゲートラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち偶数行のピクセルと接続される複数の偶数データラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち奇数行のピクセルと接続される複数の奇数データラインと、

を含み、

前記複数のゲートラインの各ゲートラインは、走査方向における上側に隣接する偶数列のピクセルと下側に隣接する奇数列のピクセルと接続され、

行方向に同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加する段階と、

列方向に反対極性のデータ信号を同じ列に配列されるピクセルに一水平周期の時差を置いて交互に順次に印加する段階と、

フレームごとに液晶表示パネルに供給されるデータ信号の極性を変更する段階と、を含むことを特徴とする、液晶表示装置の駆動方法。

【請求項25】

液晶表示装置の駆動方法であって、

前記液晶表示装置は、液晶表示パネルを備え、

前記液晶表示パネルは、

マトリックス形態で配列される複数のピクセルと、

前記ピクセルのうち最上行の、同じ行に配列される前記ピクセルのうち偶数列のピクセルと接続される第1サブゲートラインと、

前記ピクセルのうち最下行の、同じ行に配列される前記ピクセルのうち奇数列のピクセルと接続される第2サブゲートラインと、

前記第1サブゲートラインと前記第2サブゲートラインとの間に位置する複数のゲート

10

20

30

40

50

ラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち奇数行のピクセルと接続される複数の偶数データラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち偶数行のピクセルと接続される複数の奇数データラインと、

を含み、

前記複数のゲートラインの各ゲートラインは、走査方向における上側に隣接する奇数列のピクセルと下側に隣接する偶数列のピクセルと接続され、

行方向に同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加する段階と、

列方向に反対極性のデータ信号を同じ列に配列されるピクセルに一水平周期の時差を置いて交互に順次に印加する段階と、

フレームごとに液晶表示パネルに供給されるデータ信号の極性を変更する段階と、を含むことを特徴とする、液晶表示装置の駆動方法。

【請求項 26】

液晶表示装置の駆動方法であって、

前記液晶表示装置は、液晶表示パネルを備え、

前記液晶表示パネルは、

マトリックス形態で配列される複数のピクセルと、

前記ピクセルのうち最上行の、同じ行に配列される前記ピクセルのうち偶数列のピクセルと接続される第 1 サブゲートラインと、

前記ピクセルのうち最下行の、同じ行に配列される前記ピクセルのうち奇数列のピクセルと接続される第 2 サブゲートラインと、

前記第 1 サブゲートラインと前記第 2 サブゲートラインとの間に位置する複数のゲートラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち偶数行のピクセルと接続される複数の偶数データラインと、

前記ピクセルのうち隣接する、同じ列に配列される前記ピクセルのうち奇数行のピクセルと接続される複数の奇数データラインと、

を含み、

前記複数のゲートラインの各ゲートラインは、走査方向における上側に隣接する奇数列のピクセルと下側に隣接する偶数列のピクセルと接続され、

行方向に同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加する段階と、

列方向に反対極性のデータ信号を同じ列に配列されるピクセルに一水平周期の時差を置いて交互に順次に印加する段階と、

フレームごとに液晶表示パネルに供給されるデータ信号の極性を変更する段階と、を含むことを特徴とする、液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置に関し、より詳しくは液晶表示パネル、液晶表示装置、及び液晶表示装置の駆動方法に関する。

【背景技術】

【0002】

液晶表示装置は、それぞれのピクセルに対して液晶キャパシタのピクセル電極と共通電極とに電界（即ち、電位差）を形成することによって、ピクセル電極と共通電極との間に位置する液晶層の光透過率を調節する方式で画像を表示する。最近では、ピクセル内部のスイッチング素子として薄膜トランジスタ（Thin Film Transistor；TFT）を使う薄膜トランジスタ（TFT）液晶表示装置が広く利用されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】韓国特許出願公開2005-0001249号明細書

【特許文献2】特開2003-315766号公報

【特許文献3】米国特許出願公開2005/0046620号明細書

【特許文献4】韓国特許出願公開2005-0003631号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

10

一般的に、液晶表示装置はピクセル内部の液晶キャパシタの劣化を防止するためにデータ信号の極性を一定周期ごとに反転させるが、ドット(dot)インバージョン方式、ライン(line)インバージョン方式、コラム(column)インバージョン方式、フレーム(frame)インバージョン方式、Zインバージョン方式、アクティブレベルシフト(Active Level Shift; ALS)インバージョン方式などのような従来の方法を採用している。しかし、従来の方法は水平クロストーク、垂直クロストーク、不必要な電力消費などのような様々な問題点を発生させている。

【0005】

そこで、本発明は、上記問題に鑑みてなされたものであり、本発明の目的とするところは、水平クロストーク(horizontal crosstalk)及び垂直クロストーク(vertical crosstalk)を防止しながらも消費電力を効率的に減少させることのできる、新規かつ改良された液晶表示パネルを提供することである。

20

【0006】

本発明の他の目的は、前記液晶表示パネルを含んで低電力で高品質の画像を出力できる、新規かつ改良された液晶表示装置を提供することにある。

【0007】

本発明のさらに他の目的は、液晶表示パネル内に水平クロストーク及び垂直クロストークを防止しながらも消費電力を効率的に減少させることのできる、新規かつ改良された液晶表示装置の駆動方法を提供することにある。

【課題を解決するための手段】

30

【0008】

上記課題を解決するために、本発明のある観点によれば、マトリックス形態で配列される複数のピクセルと、前記ピクセルのうち第1行 - ピクセルと接続される第1サブゲートラインと、前記ピクセルのうち第2行 - ピクセルと接続される第2サブゲートラインと、前記第1サブゲートラインと前記第2サブゲートラインとの間に位置し、各々上側に隣接する前記第2行 - ピクセルと下側に隣接する前記第1行 - ピクセルと接続する複数のゲートラインと、前記ピクセルのうち隣接する第1列 - ピクセルと接続される複数の偶数データラインと、前記ピクセルのうち隣接する第2列 - ピクセルと接続される複数の奇数データラインと、を含むことを特徴とする、液晶表示パネルが提供される。

【0009】

40

前記第1行 - ピクセルは、同じ行に配列される前記ピクセルのうち奇数列のピクセルに対応し、前記第2行 - ピクセルは同じ行に配列される前記ピクセルのうち偶数列のピクセルに対応してもよい。

【0010】

この場合、前記第1列 - ピクセルは、同じ列に配列される前記ピクセルのうち奇数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記ピクセルのうち偶数行のピクセルに対応してもよい。

【0011】

またこの場合、前記第1列 - ピクセルは、同じ列に配列される前記ピクセルのうち偶数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記ピクセルのうち

50

奇数行のピクセルに対応してもよい。

【 0 0 1 2 】

前記第 1 行 - ピクセルは、同じ行に配列される前記ピクセルのうち偶数列のピクセルに対応し、前記第 2 行 - ピクセルは同じ行に配列される前記ピクセルのうち奇数列のピクセルに対応してもよい。

【 0 0 1 3 】

この場合、前記第 1 列 - ピクセルは、同じ列に配列される前記ピクセルのうち奇数行のピクセルに対応し、前記第 2 列 - ピクセルは同じ列に配列される前記ピクセルのうち偶数行のピクセルに対応してもよい。

【 0 0 1 4 】

またこの場合、前記第 1 列 - ピクセルは、同じ列に配列される前記ピクセルのうち偶数行のピクセルに対応し、前記第 2 列 - ピクセルは同じ列に配列される前記ピクセルのうち奇数行のピクセルに対応してもよい。

【 0 0 1 5 】

奇数フレーム ( o d d   f r a m e ) の間に前記奇数データラインに第 1 極性のデータ信号を印加し、前記偶数データラインに前記第 1 極性と反対の第 2 極性のデータ信号を印加してもよい。

【 0 0 1 6 】

偶数フレーム ( e v e n   f r a m e ) の間に前記奇数データラインに前記第 2 極性のデータ信号を印加し、前記偶数データラインに前記第 1 極性のデータ信号を印加してもよい。

【 0 0 1 7 】

前記第 1 極性は、共通電極に印加される共通電圧を基準にして正の極性であり、前記第 2 極性は前記共通電圧を基準にして負の極性であってもよい。

【 0 0 1 8 】

前記第 1 極性は、共通電極に印加される共通電圧を基準にして負の極性であり、前記第 2 極性は前記共通電圧を基準にして正の極性であってもよい。

【 0 0 1 9 】

電荷共有制御信号に基づいて前記奇数データラインの間に互いに電荷を共有させ、前記偶数データラインの間に互いに電荷を共有させる電荷共有制御回路をさらに含んでもよい、

【 0 0 2 0 】

前記電荷共有制御回路は、前記電荷共有制御信号に基づいて前記奇数データラインを互いに接続する複数の第 1 スイッチと、前記電荷共有制御信号に基づいて前記偶数データラインを互いに接続する複数の第 2 スイッチと、を含んでもよい。

【 0 0 2 1 】

前記電荷共有制御信号は、プリチャージシェアリング ( P r e   C h a r g e   S h a r i n g ; P C S ) 信号に対応し、前記第 1 スイッチ及び前記第 2 スイッチは、前記第 1 サブゲートライン及び前記第 2 サブゲートラインと各前記ゲートラインとが結合されている前記ピクセルが充電される以前にターンオンされていてもよい。

【 0 0 2 2 】

前記電荷共有制御信号は、プリチャージシェアリング信号に対応し、前記第 1 スイッチ及び前記第 2 スイッチは前記第 1 サブゲートライン及び第 2 サブゲートラインと各前記ゲートラインとが結合されている前記ピクセルが充電された以後にターンオンされていてもよい。

【 0 0 2 3 】

各前記ピクセルは、前記第 1 サブゲートライン及び前記第 2 サブゲートラインと前記ゲートラインとから出力されるゲート信号に基づいてスイッチング動作を遂行するスイッチング素子と、前記奇数データライン及び前記偶数データラインから出力されるデータ信号に基づいて液晶層の光透過率を調節する液晶キャパシタと、を含んでもよい。

10

20

30

40

50

## 【 0 0 2 4 】

前記スイッチング素子は、前記ゲート信号の入力を受けるゲート電極、前記データ信号の入力を受けるソース電極、及び前記データ信号を前記液晶キャパシタから出力するドレーン電極を備える薄膜トランジスタ T F T であってもよい。

## 【 0 0 2 5 】

前記ピクセルは、それぞれ前記液晶キャパシタの充電電圧を維持させるストレージキャパシタをさらに含んでもよい。

## 【 0 0 2 6 】

また、上記課題を解決するために、本発明の別の観点によれば、行方向に同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加され、列方向に反対極性のデータ信号が同じ列のピクセルに一水平周期の時差を置いて順次に印加される液晶表示パネルと、データ制御信号に基づいてデータ信号を前記液晶表示パネルに印加するソースドライバと、ゲート制御信号に基づいてスキャンパルスに対応するゲート信号を前記液晶表示パネルに印加するゲートドライバと、前記データ制御信号及び前記ゲート制御信号を生成するタイミングコントローラと、を含むことを特徴とする、液晶表示装置が提供される。

## 【 0 0 2 7 】

前記液晶表示パネルは、マトリックス形態で配列される複数のピクセルと、前記ピクセルのうち下側に隣接する第 1 行 - ピクセルと接続される第 1 サブゲートラインと、前記ピクセルのうち上側に隣接する第 2 行 - ピクセルと接続される第 2 サブゲートラインと、前記第 1 サブゲートラインと前記第 2 サブゲートラインとの間に位置し、各々上側に隣接する前記第 2 行 - ピクセルと下側に隣接する前記第 1 行 - ピクセルと接続する複数のゲートラインと、前記ピクセルのうち隣接する第 1 列 - ピクセルと接続される複数の偶数データラインと、前記ピクセルのうち隣接する第 2 列 - ピクセルと接続される複数の奇数データラインと、を含んでもよい、

## 【 0 0 2 8 】

前記液晶表示パネルは、電荷共有制御信号に基づいて前記奇数データラインの間に互いに電荷を共有させ、前記偶数データラインの間に互いに電荷を共有させる電荷共有制御回路をさらに含んでもよい。

## 【 0 0 2 9 】

前記第 1 行 - ピクセルは同じ行に配列される前記奇数列のピクセルに対応し、前記第 2 行 - ピクセルは同じ行に配列される前記偶数列のピクセルに対応してもよい。

## 【 0 0 3 0 】

この場合、前記第 1 列 - ピクセルは同じ列に配列される前記奇数行のピクセルに対応し、前記第 2 列 - ピクセルは同じ列に配列される前記偶数行のピクセルに対応してもよい。

## 【 0 0 3 1 】

またこの場合、前記第 1 列 - ピクセルは同じ列に配列される前記偶数行のピクセルに対応し、前記第 2 列 - ピクセルは同じ列に配列される前記奇数行のピクセルに対応してもよい。

## 【 0 0 3 2 】

前記第 1 行 - ピクセルは同じ行に配列される前記偶数列のピクセルに対応し、前記第 2 行 - ピクセルは同じ行に配列される前記奇数列のピクセルに対応してもよい。

## 【 0 0 3 3 】

この場合、前記第 1 列 - ピクセルは同じ列に配列される前記奇数行のピクセルに対応し、前記第 2 列 - ピクセルは同じ列に配列される前記偶数行のピクセルに対応してもよい。

## 【 0 0 3 4 】

またこの場合、前記第 1 列 - ピクセルは同じ列に配列される前記偶数行のピクセルに対応し、前記第 2 列 - ピクセルは同じ列に配列される前記奇数行のピクセルに対応してもよい。

## 【 0 0 3 5 】

奇数フレーム ( o d d   f r a m e ) の間に前記奇数データラインに第 1 極性のデータ信号を印加し、前記偶数データラインに前記第 1 極性と反対の第 2 極性のデータ信号を印加してもよい。

【 0 0 3 6 】

偶数フレーム ( e v e n   f r a m e ) の間に前記奇数データラインに前記第 2 極性のデータ信号を印加し、前記偶数データラインに前記第 1 極性のデータ信号を印加してもよい。

【 0 0 3 7 】

また、上記課題を解決するために、本発明の別の観点によれば、行方向に同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加する段階と、列方向に反対極性のデータ信号を同じ列に配列されるピクセルに一水平周期の時差を置いて順次に印加する段階と、フレームごとに液晶表示パネルに供給されるデータ信号の極性を変更する段階と、を含むことを特徴とする、液晶表示装置の駆動方法が提供される。

【発明の効果】

【 0 0 3 8 】

以上説明したように本発明によれば、一フレームの間に同じ極性のデータ信号をデータラインごとに反転して供給することによって消費電力を減少させることができ、同じ極性のデータ信号を一つの行 ( r o w ) を構成する奇数列のピクセルと偶数列のピクセルとに一水平周期の時差を置いて印加することによって水平クロストークを防止することができ、反対極性のデータ信号を一つの列 ( c o l u m n ) を構成するピクセルに一水平周期の時差を置いて順次に印加することによって垂直クロストークを防止する、液晶表示パネルを提供することができる。

【 0 0 3 9 】

また本発明によれば、前記液晶表示パネルを含んで低電力で高品質の画像を出力することができる液晶表示装置を提供することができる。

【 0 0 4 0 】

また本発明によれば、液晶表示パネル内に水平クロストーク及び垂直クロストークを防止しながらも消費電力を効率的に減少させることができる液晶表示装置の駆動方法を提供することができる。

【図面の簡単な説明】

【 0 0 4 1 】

【図 1】本発明の一実施形態に係る液晶表示パネルを示す図面である。

【図 2】図 1 の液晶表示パネルに配列されたピクセルの構造を示す図面である。

【図 3】図 1 の液晶表示パネルに供給されるデータ信号の極性による共通電圧を示すタイミングチャートである。

【図 4】奇数フレームの間に図 1 の液晶表示パネルに供給されるデータ信号の極性を示す図面である。

【図 5】図 1 の液晶表示パネルで奇数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図 6】図 1 の液晶表示パネルで奇数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図 7】図 1 の液晶表示パネルで奇数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図 8】図 1 の液晶表示パネルで奇数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図 9】図 1 の液晶表示パネルで奇数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図 10】偶数フレームの間に図 1 の液晶表示パネルに供給されるデータ信号の極性を示す図面である。

【図 1 1】図 1 の液晶表示パネルで偶数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図 1 2】図 1 の液晶表示パネルで偶数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図 1 3】図 1 の液晶表示パネルで偶数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図 1 4】図 1 の液晶表示パネルで偶数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図 1 5】図 1 の液晶表示パネルで偶数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

10

【図 1 6】本発明の他の実施形態に係る液晶表示パネルを示す図面である。

【図 1 7】本発明の実施形態に係る液晶表示パネルを具備する液晶表示装置を示すブロック図である。

【図 1 8】図 1 7 の液晶表示装置を駆動する方法を示すフローチャートである。

【図 1 9】図 1 7 の液晶表示装置を含む電子機器を示すブロック図である。

【発明を実施するための形態】

【0042】

本発明は多様な変更を加えることができ、種々の形態を有することができるが、特定の  
実施形態を図面に例示して本明細書に詳細に説明する。しかし、これは本発明を特定の開  
示形態に限定しようとするものではなく、本発明の思想及び技術範囲に含まれるすべての  
変更、均等物ないし代替物を含むと理解するべきである。

20

【0043】

本明細書において、第 1、第 2 等の用語は多様な構成要素を説明するのに使用すること  
ができるが、これらの構成要素がこのような用語によって限定されてはならない。前記用  
語は一つの構成要素を他の構成要素から区別する目的で使われる。例えば、本発明の権利  
範囲から逸脱せずに第 1 構成要素は第 2 構成要素と命名することができ、類似に第 2 構成  
要素も第 1 構成要素と命名することができる。

【0044】

ある構成要素が他の構成要素に「連結されて」いる、または「接続されて」いると言及  
された場合には、その他の構成要素に直接的に連結されていたり、接続されていたりする  
ことも意味するが、中間に他の構成要素が存在する場合も含むと理解するべきである。一  
方、ある構成要素が他の構成要素に「直接連結されて」いる、または「直接接続されて」  
いると言及された場合には、中間に他の構成要素が存在しないと理解すべきである。構成  
要素の間の関係を説明する他の表現、すなわち「～間に」と「すぐに～間に」または「～  
に隣接する」と「～に直接隣接する」等も同じように解釈すべきである。本明細書で使  
用した用語は単に特定の実施形態を説明するために使用したもので、本発明を限定するもの  
ではない。単数の表現は文脈上明白に異なるように意味しない限り、複数の表現を含む。  
本明細書で、「含む」または「有する」等の用語は明細書上に記載された特徴、数字、段  
階、動作、構成要素、部品または、これを組み合わせたのが存在するというを示すもの  
であって、一つまたはそれ以上の他の特徴や数字、段階、動作、構成要素、部品または  
、これを組み合わせたものなどの存在または、付加の可能性を、予め排除するわけではな  
い。

30

40

【0045】

また、別に定義しない限り、技術的或いは科学的用語を含み、本明細書中において使用  
される全ての用語は本発明が属する技術分野で通常の知識を有する者であれば、一般的に  
理解するのと同一の意味を有する。一般的に使用される辞書において定義する用語と同じ  
用語は関連技術の文脈上に有する意味と一致する意味を有するものと理解するべきで、本  
明細書において明白に定義しない限り、理想的或いは形式的な意味として解釈してはなら  
ない。

【0046】

50

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。  
なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

【0047】

図1は本発明の一実施形態に係る液晶表示パネルを示す図面である。

【0048】

図1を参照すれば、液晶表示パネル100は、複数のピクセル110、第1サブゲートライン120\_\_1、第2サブゲートライン120\_\_2、ゲートライン130\_\_1、.....、130\_\_k、奇数データライン140\_\_1、.....、140\_\_5、及び偶数データライン150\_\_1、.....、150\_\_5を含むことができる。例示的な実施形態によると、液晶表示パネル100は、電荷共有制御回路160を追加的に含むことができる。

10

【0049】

一般的に、液晶表示装置は、それぞれのピクセルに対して液晶キャパシタの画素電極と共通電極とに電界（即ち、電位差）を形成することによって画素電極と共通電極との間に位置する液晶層の光透過率を調節する方式で画像を表示することができる。その時、液晶キャパシタの液晶層に一方向に電界が長時間印加される場合に液晶キャパシタが劣化される場合がある。これを考慮して、液晶表示装置は、液晶キャパシタの劣化を防止するためにデータ信号の極性を一定周期ごとに反転させている。例えば、液晶表示装置は所定行（row）と所定列（column）ごとにデータ信号の極性を反転させるドットインバージョン方式、ゲートラインごとにデータ信号の極性を反転させるラインインバージョン方式、データラインごとにデータ信号の極性を反転させるコラムインバージョン方式、フレーム（frame）ごとにデータ信号の極性を反転させるフレームインバージョン方式、ピクセルをデータライン方向にジグザグに配列し、コラムインバージョン方式でデータ信号を供給することによってドットインバージョン方式を実現するZインバージョン方式、ラインインバージョン方式で共通電極に印加される電圧の変位幅を減少させたALSインバージョン方式などを採用している。

20

【0050】

しかし、ドットインバージョン方式は、垂直クロストークや水平クロストークを防止して画質を向上させることができる反面、所定行と所定列ごとにデータ信号の極性を反転させなければならないため、データ信号の変位周波数（即ち、データ信号の変動量）が大きくて消費電力が大きいという短所がある。ラインインバージョン方式は、ドットインバージョン方式に比べてデータ信号の変位幅を小さくして消費電力を減少させることができるが、ゲートラインごとにデータ信号の極性が反転するため水平クロストークが発生するという短所がある。Zインバージョン方式はドットインバージョン方式に比べてデータ信号の変位周波数を小さくして消費電力を減少させることができるが、データラインごとにデータ信号の極性が反転するため垂直クロストークが発生するという短所がある。フレームインバージョン方式は、フレームごとにデータ信号の極性が反転するためフレームが変更される時、フリッカー（flicker）が発生するという短所がある。Zインバージョン方式は、ドットインバージョン方式に比べて消費電力を減少させることができるが、特定データ信号のパターンで縦縞現象が発生するという短所がある。ALSインバージョン方式は、ラインインバージョン方式に比べて共通電極に印加される電圧の変位幅を減少させて消費電力を減少させることができるが、ラインインバージョン方式と同様に水平クロストークが発生するという短所がある。

30

40

【0051】

本発明の実施形態において、液晶表示パネル100には、ピクセル110が第1サブゲートライン120\_\_1、第2サブゲートライン120\_\_2及びゲートライン130\_\_1、.....、130\_\_k、並びに奇数データライン140\_\_1、.....、140\_\_5及び偶数データライン150\_\_1、.....、150\_\_5が交差する位置にマトリックス（matrix）形態で配列されることができる。ピクセル110は、内部のスイッチング素子（即ち、薄膜トランジスタ）のゲート（gate）電極を通じて第1サブゲートライン120\_\_1、

50

第2サブゲートライン120\_\_2及びゲートライン130\_\_1、.....、130\_\_kに連結されることができ、前記薄膜トランジスタのソース(s o u r c e)電極を通じて奇数データライン140\_\_1、.....、140\_\_5及び偶数データライン150\_\_1、.....、150\_\_5に連結されることができる。例えば、ピクセル110は前記薄膜トランジスタのゲート電極を通じて第1サブゲートライン120\_\_1、第2サブゲートライン120\_\_2及びゲートライン130\_\_1、.....、130\_\_kから出力されるゲート信号(即ち、スキャンパルス)の入力を受けることができる。また、ピクセル110は前記薄膜トランジスタのソース電極を通じて奇数データライン140\_\_1、.....、140\_\_5及び偶数データライン150\_\_1、.....、150\_\_5から出力されるデータ信号の入力を受けることができる。例示的な実施形態において、ピクセル110は各々薄膜トランジスタ、液晶キャパシタ(l i q u i d c r y s t a l c a p a c i t o r)及びストレージキャパシタ(s t o r a g e c a p a c i t o r)を含むことができる。この場合、前記液晶キャパシタはデータ信号の印加を受けるためのピクセル電極、共通電圧の印加を受けるための共通電極及びこれらの間に位置する誘電率異方性(d i e l e c t r i c a n i s o t r o p y)を有する液晶層を含むことができる。

10

#### 【0052】

液晶表示パネル100において、第1サブゲートライン120\_\_1及び第2サブゲートライン120\_\_2が、ゲートライン130\_\_1、.....、130\_\_kの外郭に位置することができる。一実施形態において、第1サブゲートライン120\_\_1はその下側に位置する第1行-ピクセルと連結されることができ、第2サブゲートライン120\_\_2はその上側に位置する第2行-ピクセルと連結されることができ、ゲートライン130\_\_1、.....、130\_\_kは第1サブゲートライン120\_\_1と第2サブゲートライン120\_\_2との間に位置することができる。一実施形態において、ゲートライン130\_\_1、.....、130\_\_kは各々上側の第2行-ピクセルと下側の第1行-ピクセルと交互にジグザグ(z i g z a g)形態で連結されることができ、ここで、「行-ピクセル」は一つの行を構成するピクセルを意味する。例えば、「第1行-ピクセル」は一つの行に配列されるピクセル110のうち奇数列のピクセルに対応し、「第2行-ピクセル」は一つの行に配列されるピクセル110のうち偶数列のピクセルに対応することができる。即ち、第1サブゲートライン120\_\_1は上部の最外郭に位置するピクセル110のうち奇数列のピクセルに連結されることができ、第2サブゲートライン120\_\_2は下部の最外郭に位置するピクセル110のうち偶数列のピクセルに連結されることができ、ゲートライン130\_\_1、.....、130\_\_kは、各々上側の行-ピクセルのうち偶数列のピクセルと連結されることができ、下側の行-ピクセルのうち奇数列のピクセルと連結されることができ、

20

30

#### 【0053】

また、液晶表示パネル100では、奇数データライン140\_\_1、.....、140\_\_5に連結されるピクセル110と偶数データライン150\_\_1、.....、150\_\_5に連結されるピクセル110とを互いに相異させることができる。例えば、奇数データライン140\_\_1、.....、140\_\_5は、第2列-ピクセルと連結されることができ、偶数データライン150\_\_1、.....、150\_\_5は第1列-ピクセルと連結されることができ、例示的な実施形態において、第1列-ピクセルは、一つの列に配列されるピクセル110のうち偶数行のピクセルに対応し、第2列-ピクセルは一つの列に配列されるピクセル110のうち奇数行のピクセルに対応することができる。他の実施形態によると、第1列-ピクセルは一つの列に配列されるピクセル110のうち奇数行のピクセルに対応し、第2列-ピクセルは一つの列に配列されるピクセル110のうち偶数行のピクセルに対応することができる。ただし、図1では奇数データライン140\_\_1、.....、140\_\_5が一つの列に配列されるピクセル110のうち奇数行のピクセルに連結され、偶数データライン150\_\_1、.....、150\_\_5が一つの列に配列されるピクセル110のうち偶数行のピクセルに連結される実施形態が図示されている。

40

#### 【0054】

上述のように、液晶表示パネル100はピクセル110が薄膜トランジスタのゲート電

50

極を通じて第1サブゲートライン120\_\_1、第2サブゲートライン120\_\_2及びゲートライン130\_\_1、.....、130\_\_kに連結され、薄膜トランジスタのソース電極を通じて奇数データライン140\_\_1、.....、140\_\_5及び偶数データライン150\_\_1、.....、150\_\_5に連結されることにおいて、一つのフレームの間に奇数データライン140\_\_1、.....、140\_\_5に第1極性のデータ信号が供給され、偶数データライン150\_\_1、.....、150\_\_5に前記第1極性と反対の第2極性のデータ信号が供給される場合に、一つの行に配列される隣接するピクセル（即ち、隣接する行 - ピクセル）に同じ極性のデータ信号が一水平周期の時差を置いて印加され、一つの列に配列される隣接してピクセル（即ち、隣接する列 - ピクセル）に反対極性のデータ信号が印加されるようにする特異な構造を有することができる。この時、液晶表示パネル100は前記特異な構造に基づいて動作することにおいて、実質的にコラムインバージョン方式と類似の方式でデータ信号を供給することができる。例えば、液晶表示パネル100は奇数フレームの間、奇数データライン140\_\_1、.....、140\_\_5に第1極性のデータ信号を供給することができ、偶数データライン150\_\_1、.....、150\_\_5に第2極性のデータ信号を供給する反面、偶数フレームの間には、奇数データライン140\_\_1、.....、140\_\_5に第2極性のデータ信号を供給することができ、偶数データライン150\_\_1、.....、150\_\_5に第1極性のデータ信号を供給することができる。

10

#### 【0055】

また、液晶表示パネル100は奇数データライン140\_\_1、.....、140\_\_5の間に互いに電荷（charge）を共有させ、偶数データライン150\_\_1、.....、150\_\_5の間に互いに電荷を共有させる電荷共有制御回路160をさらに含むことができる。例示的な実施形態において、電荷共有制御回路160は電荷共有制御信号CSCに基づいて奇数データライン140\_\_1、.....、140\_\_5を互いに結びつける第1スイッチOST及び電荷共有制御信号CSCに基づいて偶数データライン150\_\_1、.....、150\_\_5を互いに結びつける第2スイッチESTを含むことができる。この時、電荷共有制御信号CSCはプリチャージシェアリング（Pre-Charge Sharing；PCS）信号であることができる。例示的な実施形態によると、第1スイッチOST及び第2スイッチESTは第1サブゲートライン120\_\_1、第2サブゲートライン120\_\_2及びゲートライン130\_\_1、.....、130\_\_k別にピクセル110が充電される以前にターンオンされたり、または、前記ピクセル110が充電された後にターンオンされたりすることによって、奇数データライン140\_\_1、.....、140\_\_5の間に互いに電荷が共有され、偶数データライン150\_\_1、.....、150\_\_5の間に互いに電荷が共有されるようにすることができる。例えば、第1スイッチOST及び第2スイッチESTがN型モス（NMOS）トランジスタの場合、電荷共有制御信号CSCが論理「ハイ」電圧レベルを有すると、第1スイッチOST及び第2スイッチESTがターンオンされて、奇数データライン140\_\_1、.....、140\_\_5同士を互いに連結し、偶数データライン150\_\_1、.....、150\_\_5同士を互いに連結することができる。反面、第1スイッチOST及び第2スイッチESTがP型モス（PMOS）トランジスタの場合、電荷共有制御信号CSCが論理「ロー」電圧レベルを有すると、第1スイッチOST及び第2スイッチESTがターンオンされて、奇数データライン140\_\_1、.....、140\_\_5同士を互いに連結し、偶数データライン150\_\_1、.....、150\_\_5同士を互いに連結することができる。これと共に、液晶表示パネル100は電荷共有制御回路160を含むことによって変化が激しいパターン（pattern）に対しても消費電力を減少させることができ、ピクセル110の充電特性を向上させて全般的な性能を向上させることができる。上述したことによると、電荷共有制御回路160が液晶表示パネル100に備わることと説明したが、電荷共有制御回路160は要求される条件により集積回路（integrated circuit；IC）の内部に実装することもできる。

20

30

40

#### 【0056】

上述のように、液晶表示装置がピクセル110内部の液晶キャパシタの劣化を防止するためにデータ信号の極性を一定周期ごとに反転させるということにおいて、液晶表示パネ

50

ル 1 0 0 は前記特異な構造に基づいて一フレームの間に同じ極性のデータ信号をデータラインごとに反転して供給することによって消費電力を効率的に減少させることができ、同じ極性のデータ信号を一つの行を構成する奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加することによって水平クロストークを防止することができ、また、反対極性のデータ信号を一つの列を構成するピクセル 1 0 0 に一水平周期の時差を置いて順次に印加することによって垂直クロストークを防止することができる。一方、液晶表示パネル 1 0 0 上にカラーを実現するために、それぞれのピクセル 1 1 0 はレッド (red)、グリーン (green)、及びブルー (blue) のうち一つ、または、イエロー (yellow)、シアン (cyan)、及びマゼンタ (magenta) のうち一つを固有に表示 (即ち、空間分割) したり、レッド (red)、グリーン (green) 及びブルー (blue)、または、イエロー (yellow)、シアン (cyan) 及びマゼンタ (magenta) を時間に従って交互に表示 (即ち、時間分割) したりすることができる。この時、液晶表示パネル 1 0 0 はレッド (red)、グリーン (green) 及びブルー (blue)、または、イエロー (yellow)、シアン (cyan) 及びマゼンタ (magenta) の空間的または、時間的で画像を表示することができる。そのために、図 1 には図示はしていないが、液晶表示パネル 1 0 0 がそれぞれのピクセル 1 1 0 に対応する位置にレッドフィルタ、グリーンフィルタ及びブルーフィルタ、または、イエローフィルタ、シアンフィルタ及びマゼンタフィルタを備えることができる。

【 0 0 5 7 】

図 2 は図 1 の液晶表示パネルに配列されたピクセルの構造を示す図面である。

【 0 0 5 8 】

図 2 を参照すれば、ピクセル 1 1 0 はそれぞれスイッチング素子 Q、液晶キャパシタ C L C 及びストレージキャパシタ C S T を含むことができる。例示的な実施形態によると、スイッチング素子 Q はアモルファスシリコン (amorphous silicon) からなった薄膜トランジスタ T F T であることができる。

【 0 0 5 9 】

スイッチング素子 Q は下部表示基板に備えることができる。前記薄膜トランジスタ T F T はゲートライン G L から供給されるゲート信号に応じてデータライン D L から供給されるデータ信号を液晶キャパシタ C L C に供給することができる。そのために、スイッチング素子 Q はゲート電極を通じてゲートライン G L に連結されることができ、ソース電極を通じてデータライン D L に連結されることができ、ドレーン電極を通じて液晶キャパシタ C L C に連結されることができ、液晶キャパシタ C L C はピクセル電極 D E に印加されるデータ信号と共通電極 C E とに印加される共通電圧の電位差で充電され、このような充電電圧に基づいて液晶層の光透過率を調節することができる。例えば、ノーマリーブラック (normally black) モードの場合、データ信号と共通電圧の電位差即ち、充電電圧が大きいほど液晶層の光透過率が増加でき、データ信号と共通電圧の電位差即ち、充電電圧が小さいほど液晶層の光透過率は減少することができる。このために、液晶キャパシタ C L C は下部表示基板に備わったピクセル電極 D E と上部表示板に備わった共通電極 C E を含むことができ、ピクセル電極 D E と共通電極 C E の間に液晶層を含むことができる。例示的な実施形態によると、液晶キャパシタ C L C の共通電極 C E が下部表示板に備わることもできる。例えば、ピクセル電極 D E は、スイッチング素子 Q のドレーン電極に連結されてソース電極に連結されたデータライン D L からデータ信号の印加を受けることができ、共通電極 C E は、下部表示板に備わった信号ライン (図示せず) から共通電圧の印加を受けることができる。例示的な実施形態において、液晶表示パネル 1 0 0 にデータ信号と共通電圧が印加されることにおいて、正の極性を有するデータ信号が印加される時、低い共通電圧が印加され、負の極性を有するデータ信号が印加される時、高い共通電圧が印加されることができる。このような場合、液晶キャパシタ C L C には実質的に印加されるデータ信号より高い充電電圧が誘導されることができて相対的に消費電力が減少することができる。ストレージキャパシタ C S T は液晶キャパシタ C L C の充電電圧を維持させることができる。即ち、ストレージキャパシタ C S T は、液晶キャパシタ C L C

の補助的な役割を遂行し、下部表示板に備わった信号ライン（図示せず）とピクセル電極 D E とが絶縁体を間に置いて重なることによって形成されることができる。ただし、ピクセル 1 1 0 は要求される条件によりストレージキャパシタ C S T を含まないことができる。図 2 には図示していないが、上部表示基板にはカラーフィルタが配置されることができ、前記上部表示基板及び／または前記下部表示基板には偏光版が付着することができる。

#### 【 0 0 6 0 】

図 3 は図 1 の液晶表示パネル 1 0 0 に供給されるデータ信号の極性による共通電圧を示すタイミング図である。

#### 【 0 0 6 1 】

図 3 を参照すれば、第 1 フレーム 1 F と前記第 1 フレーム 1 F に続く第 2 フレーム 2 F は各々複数の水平周期 1 H、……、8 H からなることができる。この時、第 1 フレーム 1 F は、奇数フレームに対応でき、第 2 フレーム 2 F は偶数フレームに対応することができる。一方、液晶表示パネル 1 0 0 の画像表示は、フレーム単位からなるので、液晶表示パネル 1 0 0 の画像表示が完了する時まで第 1 フレーム 1 F と前記第 1 フレーム 1 F に続く第 2 フレーム 2 F とは継続的に反復することができる。

#### 【 0 0 6 2 】

第 1 フレーム 1 F は複数の水平周期 1 H、……、8 H からなり、各水平周期 1 H、……、8 H ごとにゲートライン 1 2 0 \_\_ 1、1 3 0 \_\_ 1、……、1 3 0 \_\_ k、1 2 0 \_\_ 2 にゲート信号が印加されると、奇数データライン 1 4 0 \_\_ 1、……、1 4 0 \_\_ 5 または、偶数データライン 1 5 0 \_\_ 1、……、1 5 0 \_\_ 5 から出力されるデータ信号が該当する行の奇数列のピクセルまたは、偶数列のピクセルに選択的に印加されることができる。一方、液晶表示装置は液晶表示パネル 1 0 0 にデータ信号と共通電圧を供給することにおいて、液晶表示パネル 1 0 0 に正の極性を有するデータ信号を供給する時、相対的に低い共通電圧 V C O M \_\_ L を供給し、負の極性を有するデータ信号を供給する時、相対的に高い共通電圧 V C O M \_\_ H を供給することができる。例えば、第 1 フレーム 1 F の間に奇数データライン 1 4 0 \_\_ 1、……、1 4 0 \_\_ 5 に正の極性を有するデータ信号が供給される時、奇数データライン 1 4 0 \_\_ 1、……、1 4 0 \_\_ 5 に連結されたピクセルの共通電極には相対的に低い共通電圧 V C O M \_\_ L が供給されることができる。また、第 1 フレーム 1 F の間に偶数データライン 1 5 0 \_\_ 1、……、1 5 0 \_\_ 5 に負の極性を有するデータ信号が供給される時、偶数データライン 1 5 0 \_\_ 1、……、1 5 0 \_\_ 5 に連結されたピクセルの共通電極には相対的に高い共通電圧 V C O M \_\_ H が供給されることができる。同様に、第 2 フレーム 2 F 間に奇数データライン 1 4 0 \_\_ 1、……、1 4 0 \_\_ 5 に負の極性を有するデータ信号が供給される時、奇数データライン 1 4 0 \_\_ 1、……、1 4 0 \_\_ 5 に連結されたピクセルの共通電極には相対的に高い共通電圧 V C O M \_\_ H が供給されることができる。また、第 2 フレーム 2 F 間に偶数データライン 1 5 0 \_\_ 1、……、1 5 0 \_\_ 5 に正の極性を有するデータ信号が供給される時、偶数データライン 1 5 0 \_\_ 1、……、1 5 0 \_\_ 5 に連結されたピクセルの共通電極には相対的に低い共通電圧 V C O M \_\_ L が供給されることができる。その結果、ピクセル内部の液晶キャパシタ C L C には実質的に印加されるデータ信号より高い充電電圧が誘導されることができる。それと共に、液晶表示パネル 1 0 0 に共通電圧が供給される方式は、フレーム周期で共通電圧を交流反転させてピクセルの充電電圧を引き上げる A L S インバージョン方式と類似している。従って、液晶表示パネル 1 0 0 においては印加されるデータ信号に比べて高い充電電圧を誘導することがあるため、従来のインバージョン方式、例えば、ドットインバージョン方式に比べて消費電力が小さいこともある。

#### 【 0 0 6 3 】

図 4 は奇数フレームの間に図 1 の液晶表示パネル 1 0 0 に供給されるデータ信号の極性を示す図面である。

#### 【 0 0 6 4 】

図 4 を参照すれば、液晶表示装置は、奇数フレーム 1 F の間に、液晶表示パネル 1 0 0 のデータライン（D L 1、……、D L 8）にデータ信号を供給することにおいて、液晶表

10

20

30

40

50

示パネル 100 のデータライン (DL1、……、DL8) を奇数データライン 140\_\_1、……、140\_\_5 と偶数データライン 150\_\_1、……、150\_\_5 に区分して、これらに各々相反する極性のデータ信号を供給することができる。例えば、液晶表示装置は奇数フレーム 1F の間に奇数データライン 140\_\_1、……、140\_\_5 に正の極性を有するデータ信号を順次に供給することができ、偶数データライン 150\_\_1、……、150\_\_5 に負の極性を有するデータ信号を順次に供給することができる。ただ、後述のように、奇数フレーム 1F の間に供給されるデータ信号の極性は偶数フレーム 2F の間に供給されるデータ信号の極性とは相反する。しかし、液晶表示パネル 100 上には、データライン (DL1、……、DL8) にデータ信号が印加される極性パターンとは他の極性パターンが表示されることができる。この時、データ信号が印加される極性パターンをドライバ極性パターン (driver polarity pattern) と定義し、データ信号が液晶表示パネル 100 上に表示される極性パターンを見かけ極性パターン (apparent polarity) と定義することができる。後述のように、液晶表示パネル 100 でドライバ極性パターンは、コラムインバージョン方式のドライバ極性パターンと類似していて、見かけ極性パターンは同じ行に配列される奇数列のピクセルと偶数列のピクセルにデータ信号が一水平周期の時差を置いて印加されるという点を除いて ALS インバージョン方式の見かけ極性パターンまたはラインインバージョン方式の見かけ極性パターンと類似している。これに対しては図 5 ~ 図 9 を参照して下記通り説明する。

#### 【0065】

図 5 ~ 図 9 は、図 1 の液晶表示パネル 100 で奇数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

#### 【0066】

図 5 を参照すれば、第 1 水平周期 1H で、第 1 サブゲートライン 120\_\_1 にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第 1 サブゲートライン 120\_\_1 が第 1 行に配列されるピクセル 110 のうち奇数列のピクセルのみに連結されているため、第 1 行に配列されるピクセル 110 のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第 1 行に配列されるピクセル 110 のうち奇数列のピクセルは偶数データライン 150\_\_1、……、150\_\_5 に連結されていて、奇数フレーム 1F の間には偶数データライン 150\_\_1、……、150\_\_5 に供給されるデータ信号の極性が負 ( - ) であるため、第 1 水平周期 1H では第 1 行に配列されるピクセル 110 のうち奇数列のピクセルのみに負 ( - ) の極性を有するデータ信号が印加されることができる。これと共に、第 1 水平周期 1H で隣接する行 - ピクセルの間にはデータ信号が同時に印加されないため、水平クロストークが防止されることができる。

#### 【0067】

図 6 を参照すれば、第 2 水平周期 2H で、第 1 ゲートライン 130\_\_1 にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第 1 ゲートライン 130\_\_1 が、第 1 行に配列されるピクセル 110 のうち偶数列のピクセルに連結されていて、第 2 行に配列されるピクセル 110 のうち奇数列のピクセルに連結されているため、第 1 行に配列されるピクセル 110 のうち偶数列のピクセルと第 2 行に配列されるピクセル 110 のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第 1 行に配列されるピクセル 110 のうち偶数列のピクセルは偶数データライン 150\_\_1、……、150\_\_5 に連結されていて、奇数フレーム 1F の間には偶数データライン 150\_\_1、……、150\_\_5 に供給されるデータ信号の極性が負 ( - ) であるため、第 2 水平周期 2H では第 1 行に配列されるピクセル 110 のうち偶数列のピクセルに負 ( - ) の極性を有するデータ信号が印加されることができる。反面、第 2 行に配列されるピクセル 110 のうち奇数列のピクセルは奇数データライン 140\_\_1、……、140\_\_5 に連結されていて、奇数フレーム 1F の間には奇数データライン 140\_\_1、……、140\_\_5 に供給されるデータ信号の極性が正 ( + ) であるため、第 2 水平周期 2H では第 2 行に配列されるピクセル 110 のうち奇数列のピクセルに正 ( + ) の

極性を有するデータ信号が印加されることができる。これと共に、第2水平周期2Hで隣接する行・ピクセルの間には、データ信号が同時に印加されないため、水平クロストークが防止されることができるだけでなく、隣接する列・ピクセル即ち、第1行に配列されるピクセル110と第2行に配列されるピクセル110には反対極性のデータ信号が印加されるため垂直クロストークも防止することができる。

#### 【0068】

図7を参照すれば、第3水平周期3Hで第2ゲートライン130\_\_2にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第2ゲートライン130\_\_2が第2行に配列されるピクセル110のうち偶数列のピクセルに連結されていて、第3行に配列されるピクセル110のうち奇数列のピクセルに連結されているため、第2行に配列されるピクセル110のうち偶数列のピクセルと第3行に配列されるピクセル110のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第2行に配列されるピクセル110のうち偶数列のピクセルは奇数データライン140\_\_1、.....、140\_\_5に連結されていて、奇数フレーム1Fの間には奇数データライン140\_\_1、.....、140\_\_5に供給されるデータ信号の極性が正(+)であるため、第3水平周期3Hでは第2行に配列されるピクセル110のうち偶数列のピクセルに正(+)の極性を有するデータ信号が印加されることができる。反面、第3行に配列されるピクセル110のうち奇数列のピクセルは、偶数データライン150\_\_1、.....、150\_\_5に連結されていて、奇数フレーム1Fの間には偶数データライン150\_\_1、.....、150\_\_5に供給されるデータ信号の極性が負(-)であるため、第3水平周期3Hでは第3行に配列されるピクセル110のうち奇数列のピクセルに負(-)の極性を有するデータ信号が印加されることができる。これと共に、第3水平周期3Hで隣接する行・ピクセルの間にはデータ信号が同時に印加されないため水平クロストークが防止されることができるだけでなく、隣接する列・ピクセル即ち、第2行に配列されるピクセル110と第3行に配列されるピクセル110には反対極性のデータ信号が印加されるため垂直クロストークも防止されることができる。

#### 【0069】

図8を参照すれば、第4水平周期4Hで第3ゲートライン130\_\_3にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第3ゲートライン130\_\_3が第3行に配列されるピクセル110のうち偶数列のピクセルに連結されていて、第4行に配列されるピクセル110のうち奇数列のピクセルに連結されているため、第3行に配列されるピクセル110のうち偶数列のピクセルと第4行に配列されるピクセル110のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第3行に配列されるピクセル110のうち偶数列のピクセルは偶数データライン150\_\_1、.....、150\_\_5に連結されていて、奇数フレーム1Fの間には偶数データライン150\_\_1、.....、150\_\_5に供給されるデータ信号の極性が負(-)であるため、第4水平周期4Hでは第3行に配列されるピクセル110のうち偶数列のピクセルに負(-)の極性を有するデータ信号が印加されることができる。反面、第4行に配列されるピクセル110のうち奇数列のピクセルは奇数データライン140\_\_1、.....、140\_\_5に連結されていて、奇数フレーム1Fの間には奇数データライン140\_\_1、.....、140\_\_5に供給されるデータ信号の極性が正(+)であるため、第4水平周期4Hでは第4行に配列されるピクセル110のうち奇数列のピクセルに正(+)の極性を有するデータ信号が印加されることができる。これと共に、第4水平周期4Hで隣接する行・ピクセルの間にはデータ信号が同時に印加されないため、水平クロストークが防止されることができるだけでなく、隣接する列・ピクセル即ち、第3行に配列されるピクセル110と第4行に配列されるピクセル110には反対極性のデータ信号が印加されるため垂直クロストークも防止されることができる。

#### 【0070】

図9を参照すれば、第5水平周期5Hで第4ゲートライン130\_\_4にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。上述

のように、第5水平周期5Hでは第4行に配列されるピクセル110のうち偶数列のピクセルに正(+)の極性を有するデータ信号が印加されることができ、第5行に配列されるピクセル110のうち奇数列のピクセルに負(-)の極性を有するデータ信号が印加されることができる。これと共に、第5水平周期5Hで隣接する行・ピクセルの間にはデータ信号が同時に印加されないため、水平クロストークが防止されることができるだけでなく、隣接する列・ピクセル即ち、第4行に配列されるピクセル110と第5行に配列されるピクセル110には反対極性のデータ信号が印加されるため垂直クロストークも防止されることができる。このような過程が第2サブゲートライン120\_\_2にゲート信号が印加されて奇数フレーム1Fが終了する時まで反復されることができ、続く偶数フレーム2Fでデータ信号の極性が変更されることができる。図5～図9に示したように、液晶表示パネル100でドライバ極性パターンはコラムインバージョン方式のドライバ極性パターンと類似していて、見かけ極性パターンは同じ行に配列される奇数列のピクセルと偶数列のピクセルにデータ信号が一水平周期の時差を置いて印加されるという点を除いてALSインバージョン方式の見かけ極性パターンまたは、ラインインバージョン方式の見かけ極性パターンと類似している。

10

#### 【0071】

図10は偶数フレームの間に図1の液晶表示パネル100に供給されるデータ信号の極性を示す図面である。

#### 【0072】

図10を参照すれば、液晶表示装置は偶数フレーム2Fの間に液晶表示パネル100のデータラインDL1、.....、DL8にデータ信号を印加することにおいて、液晶表示パネル100のデータラインDL1、.....、DL8を奇数データライン140\_\_1、.....、140\_\_5と偶数データライン150\_\_1、.....、150\_\_5とに区分し、これらに各々相反する極性のデータ信号を供給することができる。例えば、液晶表示装置は偶数フレーム2Fの間に奇数データライン140\_\_1、.....、140\_\_5に負の極性を有するデータ信号を順次に供給することができ、偶数データライン150\_\_1、.....、150\_\_5に正の極性を有するデータ信号を順次に供給することができる。即ち、偶数フレーム2Fの間に供給されるデータ信号の極性は奇数フレーム1Fの間に供給するデータ信号の極性とは相反する。上述のように、液晶表示パネル100上に表示する極性パターンはデータラインDL1、.....、DL8にデータ信号が印加される極性パターンとは相異なる。即ち、液晶表示パネル100にドライバ極性パターンは、コラムインバージョン方式のドライバ極性パターンと類似していて、見かけ極性パターンは同じ行に配列される奇数列のピクセルと偶数列のピクセルにデータ信号が一水平周期の時差を置いて印加されるという点を除いてALSインバージョン方式の見かけ極性パターンまたは、ラインインバージョン方式の見かけ極性パターンと類似している。これに対しては次の図11～図15を参照して説明する。

20

30

#### 【0073】

図11～図15は図1の液晶表示パネル100で偶数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

#### 【0074】

図11を参照すれば、第1水平周期1Hで第1サブゲートライン120\_\_1にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第1サブゲートライン120\_\_1が第1行に配列されるピクセル110のうち奇数列のピクセルのみに連結されているため、第1行に配列されるピクセル110のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第1行に配列されるピクセル110のうち奇数列のピクセルは偶数データライン150\_\_1、.....、150\_\_5に連結されていて、偶数フレーム2F間には偶数データライン150\_\_1、.....、150\_\_5に供給されるデータ信号の極性が正(+)であるため、第1水平周期1Hでは第1行に配列されるピクセル110のうち奇数列のピクセルのみに正(+)の極性を有するデータ信号が印加されることができる。これと共に、第1水平周期1Hで隣接する行・ピ

40

50

クセルの間にはデータ信号が同時に印加されないため水平クロストークが防止されることができる。

#### 【 0 0 7 5 】

図 1 2 を参照すれば、第 2 水平周期 2 H で第 1 ゲートライン 1 3 0 \_\_ 1 にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第 1 ゲートライン 1 3 0 \_\_ 1 が第 1 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルに連結されていて、第 2 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルに連結されているため、第 1 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルと第 2 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第 1 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルは偶数データライン 1 5 0 \_\_ 1、.....、1 5 0 \_\_ 5 に連結されていて、偶数フレーム 2 F の間には偶数データライン 1 5 0 \_\_ 1、.....、1 5 0 \_\_ 5 に供給されるデータ信号の極性が正（+）であるため、第 2 水平周期 2 H では第 1 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルに正（+）の極性を有するデータ信号が印加されることができる。反面、第 2 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルは奇数データライン 1 4 0 \_\_ 1、.....、1 4 0 \_\_ 5 に連結されていて、偶数フレーム 2 F の間には奇数データライン 1 4 0 \_\_ 1、.....、1 4 0 \_\_ 5 に供給されるデータ信号の極性が負（-）であるため、第 2 水平周期 2 H では第 2 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルに負（-）の極性を有するデータ信号が印加されることができる。これと共に、第 2 水平周期 2 H で隣接する行 - ピクセルの間にはデータ信号が同時に印加されないため水平クロストークが防止されることができるだけでなく、隣接する列 - ピクセル即ち、第 1 行に配列されるピクセル 1 1 0 と第 2 行に配列されるピクセル 1 1 0 には反対極性のデータ信号が印加されるので垂直クロストークも防止されることができる。

#### 【 0 0 7 6 】

図 1 3 を参照すれば、第 3 水平周期 3 H で第 2 ゲートライン 1 3 0 \_\_ 2 にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第 2 ゲートライン 1 3 0 \_\_ 2 が第 2 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルに連結されていて、第 3 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルに連結されているため、第 2 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルと第 3 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第 2 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルは奇数データライン 1 4 0 \_\_ 1、.....、1 4 0 \_\_ 5 に連結されていて、偶数フレーム 2 F の間には奇数データライン 1 4 0 \_\_ 1、.....、1 4 0 \_\_ 5 に供給されるデータ信号の極性が負（-）であるため、第 3 水平周期 3 H では第 2 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルに負（-）の極性を有するデータ信号が印加されることができる。反面、第 3 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルは偶数データライン 1 5 0 \_\_ 1、.....、1 5 0 \_\_ 5 に連結されていて、偶数フレームの間には偶数データライン 1 5 0 \_\_ 1、.....、1 5 0 \_\_ 5 に供給されるデータ信号の極性が正（+）であるため、第 3 水平周期 3 H では第 3 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルに正（+）の極性を有するデータ信号が印加されることができる。これと共に、第 3 水平周期 3 H で隣接する行 - ピクセルの間にはデータ信号が同時に印加されないため水平クロストークが防止されることができるだけでなく、隣接する列 - ピクセル即ち、第 2 行に配列されるピクセル 1 1 0 と第 3 行に配列されるピクセル 1 1 0 には反対極性のデータ信号が印加されるので垂直クロストークも防止されることができる。

#### 【 0 0 7 7 】

図 1 4 を参照すれば、第 4 水平周期 4 H で第 3 ゲートライン 1 3 0 \_\_ 3 にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第 3 ゲートライン 1 3 0 \_\_ 3 が第 3 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルに連結されていて、第 4 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルに連結されているため、第 3 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルと第

4行に配列されるピクセル110のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第3行に配列されるピクセル110のうち偶数列のピクセルは偶数データライン150\_\_1、.....、150\_\_5に連結されていて、偶数フレーム2Fの間には偶数データライン150\_\_1、.....、150\_\_5に供給されるデータ信号の極性が正(+)であるため、第4水平周期4Hでは第3行に配列されるピクセル110のうち偶数列のピクセルに正(+)の極性を有するデータ信号が印加されることができる。反面、第4行に配列されるピクセル110のうち奇数列のピクセルは奇数データライン140\_\_1、.....、140\_\_5に連結されていて、偶数フレーム2F間には奇数データライン140\_\_1、.....、140\_\_5に供給されるデータ信号の極性が負(-)であるため、第4水平周期4Hでは第4行に配列されるピクセル110のうち奇数列のピクセルに負(-)の極性を有するデータ信号が印加されることができる。これと共に、第4水平周期4Hで隣接する行・ピクセルの間にはデータ信号が同時に印加されないので水平クロストークが防止されることができるだけでなく、隣接する列・ピクセル即ち、第3行に配列されるピクセル110と第4行に配列されるピクセル110には反対極性のデータ信号が印加されるので垂直クロストークも防止されることができる。

#### 【0078】

図15を参照すれば、第5水平周期5Hで第4ゲートライン130\_\_4にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。上述のように、第5水平周期5Hでは第4行に配列されるピクセル110のうち偶数列のピクセルに負(-)の極性を有するデータ信号が印加されることができ、第5行に配列されるピクセル110のうち奇数列のピクセルには正(+)の極性を有するデータ信号が印加されることができる。これと共に、第5水平周期5Hで隣接する行・ピクセルの間にはデータ信号が同時に印加されないので水平クロストークが防止されることができるだけでなく、隣接する列・ピクセル即ち、第4行に配列されるピクセル110と第5行に配列されるピクセル110には反対極性のデータ信号が印加されるので垂直クロストークも防止されることができる。このような過程が第2サブゲートライン120\_\_2にゲート信号が印加されて偶数フレーム2Fが終了する時まで反復されることができ、続く奇数フレーム1Fでデータ信号の極性が変更されることができる。図11～図15に示したように、液晶表示パネル100でドライバ極性パターンはコラムインバージョン方式のドライバ極性パターンと類似していて、見かけ極性パターンは同じ行に配列される奇数列のピクセルと偶数列のピクセルにデータ信号が一水平周期の時差を置いて印加されるという点を除いてALSインバージョン方式の見かけ極性パターンまたは、ラインインバージョン方式の見かけ極性パターンと類似している。

#### 【0079】

図16は本発明の他の実施形態に係る液晶表示パネル500を示す図面である。

#### 【0080】

図16を参照すれば、液晶表示パネル500は、複数のピクセル510、第1サブゲートライン520\_\_1、第2サブゲートライン520\_\_2、ゲートライン530\_\_1、.....、530\_\_k、奇数データライン540\_\_1、.....、540\_\_5及び偶数データライン550\_\_1、.....、550\_\_5を含むことができる。例示的な実施形態によると、液晶表示パネル500は電荷共有制御回路560をさらに含むことができる。

#### 【0081】

液晶表示パネル500において、ピクセル510は第1サブゲートライン520\_\_1、第2サブゲートライン520\_\_2及びゲートライン530\_\_1、.....、530\_\_k並びに奇数データライン540\_\_1、.....、540\_\_5及び偶数データライン550\_\_1、.....、550\_\_5が交差する位置にマトリックス形態で配列されることができる。ピクセル510は内部のスイッチング素子(即ち、薄膜トランジスタ)のゲート電極を通じて第1サブゲートライン520\_\_1、第2サブゲートライン520\_\_2及びゲートライン530\_\_1、.....、530\_\_kに連結されることができ、前記薄膜トランジスタのソース電極を通じて奇数データライン540\_\_1、.....、540\_\_5及び偶数データライン550\_\_1、

.....、5 5 0 \_\_ 5 に連結されることができる。例えば、ピクセル 5 1 0 は薄膜トランジスタのゲート電極を通じて第 1 サブゲートライン 5 2 0 \_\_ 1、第 2 サブゲートライン 5 2 0 \_\_ 2 及びゲートライン 5 3 0 \_\_ 1、.....、5 3 0 \_\_ k から出力されるゲート信号（即ち、スキャンパルス）の入力を受けることができる。また、ピクセル 5 1 0 は前記薄膜トランジスタのソース電極を通じて奇数データライン 5 4 0 \_\_ 1、.....、5 4 0 \_\_ 5 及び偶数データライン 5 5 0 \_\_ 1、.....、5 5 0 \_\_ 5 から出力されるデータ信号の入力を受けることができる。

#### 【 0 0 8 2 】

液晶表示パネル 5 0 0 では第 1 サブゲートライン 5 2 0 \_\_ 1 及び第 2 サブゲートライン 5 2 0 \_\_ 2 がゲートライン 5 3 0 \_\_ 1、.....、5 3 0 \_\_ k の外郭に位置することができる。例えば、第 1 サブゲートライン 5 2 0 \_\_ 1 は、下側の第 1 行 - ピクセルと連結されることができ、第 2 サブゲートライン 5 2 0 \_\_ 2 は、上側の第 2 行 - ピクセルと連結されることができる。一方、ゲートライン 5 3 0 \_\_ 1、.....、5 3 0 \_\_ k は、第 1 サブゲートライン 5 2 0 \_\_ 1 と第 2 サブゲートライン 5 2 0 \_\_ 2 との間に位置して、各々上側の第 2 行 - ピクセルと下側の第 1 行 - ピクセルとジグザグ形態で連結されることができる。例示的な実施形態において、前記第 1 行 - ピクセルは一つの行に配列されるピクセル 5 1 0 のうち偶数列のピクセル 5 1 0 に対応し、前記第 2 行 - ピクセルは一つの行に配列されるピクセル 5 1 0 のうち奇数列のピクセル 5 1 0 に対応することができる。即ち、第 1 サブゲートライン 5 2 0 \_\_ 1 は、上部の最外郭に位置するピクセル 5 1 0 のうち偶数列のピクセル 5 1 0 に連結されることができ、第 2 サブゲートライン 5 2 0 \_\_ 2 は、下部の最外郭に位置するピクセル 5 1 0 のうち奇数列のピクセル 5 1 0 に連結されることができる。ゲートライン 5 3 0 \_\_ 1、.....、5 3 0 \_\_ k は、各々上側の行 - ピクセルのうち奇数列のピクセル 5 1 0 と連結され、下側の行 - ピクセルのうち偶数列のピクセル 5 1 0 と連結されることができる。

#### 【 0 0 8 3 】

また、液晶表示パネル 5 0 0 において、奇数データライン 5 4 0 \_\_ 1、.....、5 4 0 \_\_ 5 に連結されるピクセル 5 1 0 と偶数データライン 5 5 0 \_\_ 1、.....、5 5 0 \_\_ 5 に連結されるピクセル 5 1 0 が互いに相異することができる。例えば、奇数データライン 5 4 0 \_\_ 1、.....、5 4 0 \_\_ 5 は、第 2 列 - ピクセルと連結されることができ、偶数データライン 5 5 0 \_\_ 1、.....、5 5 0 \_\_ 5 は、第 1 列 - ピクセルと連結されることができる。例示的な実施形態において、前記第 1 列 - ピクセルは一つの列に配列されるピクセル 5 1 0 のうち奇数行のピクセル 5 1 0 に対応し、前記第 2 列 - ピクセルは一つの列に配列されるピクセル 5 1 0 のうち奇数行のピクセル 5 1 0 に対応することができる。他の実施形態によると、前記第 1 列 - ピクセルは一つの列に配列されるピクセル 5 1 0 のうち奇数行のピクセル 5 1 0 に対応し、前記第 2 列 - ピクセルは一つの列に配列されるピクセル 5 1 0 のうち奇数行のピクセル 5 1 0 に対応することができる。ただし、図 1 6 では奇数データライン 5 4 0 \_\_ 1、.....、5 4 0 \_\_ 5 が、一つの列に配列されるピクセル 5 1 0 のうち奇数行のピクセル 5 1 0 に連結され、偶数データライン 5 5 0 \_\_ 1、.....、5 5 0 \_\_ 5 が一つの列に配列されるピクセル 5 1 0 のうち奇数行のピクセル 5 1 0 に連結される実施形態が示されている。

#### 【 0 0 8 4 】

上述のように、液晶表示パネル 5 0 0 は、ピクセル 5 1 0 が薄膜トランジスタのゲート電極を通じて第 1 サブゲートライン 5 2 0 \_\_ 1、第 2 サブゲートライン 5 2 0 \_\_ 2 及びゲートライン 5 3 0 \_\_ 1、.....、5 3 0 \_\_ k と連結され、薄膜トランジスタのソース電極を通じて奇数データライン 5 4 0 \_\_ 1、.....、5 4 0 \_\_ 5 及び偶数データライン 5 5 0 \_\_ 1、.....、5 5 0 \_\_ 5 に連結されるということにおいて、一つのフレームの間に奇数データライン 5 4 0 \_\_ 1、.....、5 4 0 \_\_ 5 に第 1 極性のデータ信号が供給され、偶数データライン 5 5 0 \_\_ 1、.....、5 5 0 \_\_ 5 に前記第 1 極性と反対になる第 2 極性のデータ信号が供給される場合に、一つの行に配列される隣接するピクセル（即ち、隣接する行 - ピクセル）に同じ極性のデータ信号が一水平周期の時差を置いて印加され、一つの列に配列され

10

20

30

40

50

る隣接してピクセル（即ち、隣接する列 - ピクセル）に反対極性のデータ信号が印加されるようにする特異な構造を有することができる。この時、液晶表示パネル 500 は前記特異な構造に基づいて動作するという点において、実質的にコラムインバージョン方式と類似の方式でデータ信号を供給されることができる。例えば、液晶表示パネル 100 は、奇数フレームの間に奇数データライン 540\_1、.....、540\_5 に第 1 極性のデータ信号を供給し、偶数データライン 550\_1、.....、550\_5 に第 2 極性のデータ信号を供給する反面、偶数フレームの間には奇数データライン 540\_1、.....、540\_5 に第 2 極性のデータ信号を供給し、偶数データライン 550\_1、.....、550\_5 には第 1 極性のデータ信号を供給することができる。

#### 【0085】

また、液晶表示パネル 500 は奇数データライン 540\_1、.....、540\_5 の間に互いに電荷を共有させ、偶数データライン 550\_1、.....、550\_5 の間に互いに電荷を共有させる電荷共有制御回路 560 をさらに含むことができる。例示的な実施形態において、電荷共有制御回路 560 は電荷共有制御信号 CSC に基づいて奇数データライン 540\_1、.....、540\_5 を互いに結びつける第 1 スイッチ OST 及び電荷共有制御信号 CSC に基づいて偶数データライン 550\_1、.....、550\_5 を互いに結びつける第 2 スイッチ EST を含むことができる。この時、電荷共有制御信号 CSC はプリチャージシエアリング信号であることができる。例示的な実施形態によると、第 1 スイッチ OSR 及び第 2 スイッチ EST は第 1 サブゲートライン 520\_1、第 2 サブゲートライン 520\_2 及びゲートライン 530\_1、.....、530\_k 別にピクセル 510 が充電される以前にターンオンされたり、または、前記ピクセル 510 が充電された以後にターンオンされたりすることによって、奇数データライン 540\_1、.....、540\_5 の間に互いに電荷が共有され、偶数データライン 550\_1、.....、550\_5 の間に互いに電荷が共有されるようにすることができる。これと共に、液晶表示パネル 500 は電荷共有制御回路 560 を含むことによって変化が激しいパターンに対しても消費電力を減少させることができ、ピクセル 110 の充電特性を向上させて全般的な性能を向上させることができる。上述において、電荷共有制御回路 560 が液晶表示パネル 500 に備わることと説明したが、電荷共有制御回路 560 は要求される条件により集積回路の内部に実装されることもできる。

#### 【0086】

図 17 は本発明の実施形態に係る液晶表示パネルを備える液晶表示装置を示すブロック図である。

#### 【0087】

図 17 を参照すれば、液晶表示装置 1000 は、液晶表示パネル 100、ソースドライバ 200、ゲートドライバ 300 及びタイミングコントローラ 400 を含むことができる。図 17 には図示していないが、液晶表示装置 1000 はソースドライバ 200 に連結されて階調電圧を生成する階調電圧ジェネレータを追加的に含むことができる。

#### 【0088】

液晶表示パネル 100 はソースドライバ 200 から出力されるデータ信号及びゲートドライバ 300 から出力されるゲート信号（即ち、スキャンパルス）に基づいて画像を表示することができる。液晶表示パネル 100 はマトリックス形態で配列された複数のピクセルを含むが、一つの行に配列されるピクセルが奇数列のピクセルと偶数列のピクセルに区分されて、一つの列に配列されるピクセルは奇数行のピクセルと偶数行のピクセルに区分される。液晶表示パネル 100 では行方向に同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加されることができ、列方向には反対極性のデータ信号が同じ列のピクセルに一水平周期の時差を置いて順次に印加されることができる。このため、液晶表示パネル 100 はマトリックス形態で配列されるピクセル、前記ピクセルのうち隣接する下側の第 1 行 - ピクセルと連結される第 1 サブゲートライン、前記ピクセルのうち隣接する上側の第 2 行 - ピクセルと連結される第 2 サブゲートライン、前記第 1 サブゲートラインと前記第 2 サブゲートラインの間に位置し、前記ピクセルの

うち各々隣接する上側の第2行 - ピクセルと下側の第1行 - ピクセルとジグザグ形態に連結されるゲートライン、前記ピクセルのうち隣接する第1列 - ピクセルと連結される偶数データライン、そして前記ピクセルのうち隣接する第2列 - ピクセルと連結される奇数データラインを含むことができる。また、液晶表示パネル100は奇数データラインの間に互いに電荷を共有させ、偶数データラインの間に互いに電荷を共有させる電荷共有制御回路をさらに含むことができる。上述のように、前記第1行 - ピクセルは一つの行に配列されるピクセルのうち奇数列のピクセルに対応でき、前記第2行 - ピクセルは一つの行に配列されるピクセルのうち偶数列のピクセルに対応したり、または、前記第1行 - ピクセルが一つの行に配列されるピクセルのうち偶数列のピクセルに対応したりでき、前記第2行 - ピクセルが一つの行に配列されるピクセルのうち奇数列のピクセルに対応することができる。さらに、前記第1列 - ピクセルは一つの列に配列されるピクセルのうち奇数行のピクセルに対応でき、前記第2列 - ピクセルは一つの列に配列されるピクセルのうち偶数行のピクセルに対応したり、または、前記第1列 - ピクセルが一つの列に配列されるピクセルのうち偶数行のピクセルに対応したりでき、前記第2列 - ピクセルが一つの列に配列されるピクセルのうち奇数行のピクセルに対応することができる。ただし、これに対しては上述したので、重複する説明は省略することにする。

#### 【0089】

ソースドライバ200はタイミングコントローラ400から出力されるデータ制御信号DCSに基づいて画像に対応するデータ信号をデータラインDL1、...、DLmに印加することができる。この時、データ信号は階調電圧ジェネレータから生成される階調電圧を各々選択する方式で生成されることができる。この時、前記階調電圧ジェネレータは共通電圧に対して反対の極性を有する階調電圧の組を生成することができ、ソースドライバ200は階調電圧の組のうち一つを選択する方式でデータ信号の極性を決めることができる。その結果、データ信号は共通電圧を基準として正の極性または、共通電圧を基準として負の極性を有することができる。例示的な実施形態において、データ制御信号DCSはデータ信号の極性を両極性または、負の極性で制御するための極性制御信号を含むことができる。これに、液晶表示装置1000は極性制御信号に基づいてデータラインDL1、...、DLmに供給されるデータ信号の極性を一定単位ごとに反転させることができる。例えば、液晶表示装置1000は一つのフレームで偶数データラインに第1極性のデータ信号を印加して、奇数データラインに前記第1極性と反対の第2極性のデータ信号を印加する。この時、液晶表示装置1000は液晶表示パネル100に印加されるデータ信号の極性をフレームが変更される時ごとに変更することができる。ゲートドライバ300はタイミングコントローラ400から出力されるゲート制御信号GCSに基づいて液晶表示パネル100のゲートラインGL1、...、GLnに順次にシフト(shift)するゲート信号(即ち、スキャンパルス)を印加することができる。タイミングコントローラ400は駆動タイミングを制御するためのゲート制御信号GCS及びデータ制御信号DCSを生成することができる。例示的な実施形態において、タイミングコントローラ400は外部のグラフィックコントローラ(図示せず)からRGB画像信号(R、G、B)、水平同期信号H、垂直同期信号V、メインクロックCLK及びデータイネイブル信号DES等の信号の入力を受け、このような信号に基づいてゲート制御信号GCS及びデータ制御信号DCSを生成することができる。例えば、ゲート制御信号GCSはゲート信号の出力開始を制御する垂直同期開始信号、ゲート信号の出力時期を制御するゲートクロック信号及びゲート信号の持続時間を制御する出力イネイブル信号などを含むことができ、データ制御信号DCSはデータ信号の入力開始を制御する水平同期開始信号、データラインDL1、...、DLmにデータ信号を印加するというロード信号及びソースドライバ200で液晶表示パネル100から出力されるデータ信号の極性を一定単位で反転させる極性制御信号などを含むことができる。図18は図17の液晶表示装置を駆動する方法を示すフローチャートである。

#### 【0090】

図18を参照すれば、液晶表示装置1000は複数の水平周期からなったフレーム単位

10

20

30

40

50

で画像を表示することができる。このために、液晶表示装置 1 0 0 0 の駆動方法において、行方向に同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加（ステップ S 1 2 0）しながら、列方向には反対極性のデータ信号を同じ列に配列するピクセルに一水平周期の時差を置いて順次に印加（ステップ S 1 4 0）しながら、フレームが変更される時ごとに液晶表示パネル 1 0 0 に供給されるデータ信号の極性を変更（ステップ S 1 6 0）することができる。

#### 【 0 0 9 1 】

例示的な実施形態に係る液晶表示装置 1 0 0 0 の駆動方法において、水平クロストーク及び垂直クロストークを防止しながらも消費電力を効率的に減少させるために、行方向に同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加（ステップ S 1 2 0）しながら、列方向には反対極性のデータ信号を同じ列に配列されるピクセルに一水平周期の時差を置いて順次に印加（ステップ S 1 4 0）することができる。即ち、行方向に同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加（ステップ S 1 2 0）するので、同じ行に配列される互いに隣接するピクセルに同じ極性のデータ信号が印加されても、これらの間には一水平周期の時差があるので水平クロストークが発生できない場合がある。例えば、第 1 水平周期で同じ行に配列されるピクセルのうち奇数列のピクセルに第 1 極性のデータ信号が同時に印加され、続く第 2 水平周期で同じ行に配列されるピクセルのうち偶数列のピクセルに第 1 極性のデータ信号が同時に印加されることができ。これと同時に、列方向には反対極性のデータ信号が同じ列に配列されるピクセルに一水平周期の時差を置いて順次に印加（ステップ S 1 4 0）されるので、同じ列に配列される互いに隣接するピクセルの間には反対極性のデータ信号が印加されて垂直クロストークが発生できない場合がある。例えば、第 1 水平周期で同じ列に配列されるピクセルのうち第 1 行のピクセルに第 1 極性のデータ信号が印加されると、続く第 2 水平周期では第 2 行のピクセルに第 2 極性のデータ信号が印加され、続く第 3 水平周期では第 3 行のピクセルに第 1 極性のデータ信号が印加され、続く第 4 水平周期では第 4 行のピクセルに第 2 極性のデータ信号が印加されることができ。

#### 【 0 0 9 2 】

前記ステップ S 1 2 0、S 1 4 0 は、複数の水平周期からなったフレーム単位で遂行されるが、液晶表示装置 1 0 0 0 の駆動方法はフレームが変更される時ごとに液晶表示パネル 1 0 0 に供給されるデータ信号の極性を変更（ステップ S 1 6 0）することができる。例えば、第 1 フレームで奇数データラインに印加されるデータ信号は第 1 極性を有することができ、偶数データラインに印加されるデータ信号は第 2 極性を有することができる。続く第 2 フレームでは奇数データラインに印加されるデータ信号は第 2 極性を有することができ、偶数データラインに印加されるデータ信号は第 1 極性を有することができる。続く第 3 フレームではまた奇数データラインに印加されるデータ信号が第 1 極性を有することができ、偶数データラインに印加されるデータ信号が第 2 極性を有することができる。この時、液晶表示パネル 1 0 0 にはデータライン別に同じ極性のデータ信号が供給されるので、消費電力が効率的に減少することができる。これと共に、液晶表示装置 1 0 0 0 の駆動方法はドライバ極性パターンをコラムインバージョン方式のドライバ極性パターンと類似するように供給することができ、見かけ極性パターンを同じ行に配列される奇数列のピクセルと偶数列のピクセルにデータ信号が一水平周期の時差を置いて印加されるという点を除いて A L S インバージョン方式の見かけ極性パターンまたは、ラインインバージョン方式の見かけ極性パターンと類似するように表示することができる。図 1 9 は図 1 7 の液晶表示装置を含む電子機器を示すブロック図である。

#### 【 0 0 9 3 】

図 1 9 を参照すれば、電子機器 1 1 0 0 は、液晶表示装置 1 0 0 0、プロセッサ 1 0 1 0、メモリ装置 1 0 2 0、保存装置 1 0 3 0、入出力装置 1 0 4 0、及びパワーサプライ 1 0 5 0 を含むことができる。電子機器 1 1 0 0 は、使用者が液晶表示装置 1 0 0 0 を通じて画像を見ることのできるテレビ、携帯電話、スマートフォンなどと同じ装置であるこ

10

20

30

40

50

とができる。さらに、電子機器 1100 はビデオカード、サウンドカード、メモリカード、USB 装置などと通信したり、または、他の電子機器と通信したりできる色々なポート (port) をさらに含むことができる。

#### 【0094】

プロセッサ 1010 は特定計算または、タスク (task) を遂行することができる。例示的な実施形態によると、プロセッサ 1010 はマイクロプロセッサ (micro processor)、中央処理装置 (Central Processing Unit; CPU) 等であることができる。プロセッサ 1010 は、アドレスバス (address bus)、制御バス (control bus) 及びデータバス (data bus) 等を介してメモリ装置 1020、保存装置 1030、及び入出力装置 1040 に連結されて通信を遂行することができる。例示的な実施形態において、プロセッサ 1010 は、PCI (Peripheral Component Interconnect) バスのような拡張バスにも連結されることができる。メモリ装置 1020 は電子機器 1100 の動作に必要なデータを保存することができる。例えば、メモリ装置 1020 は、動的ランダムアクセスメモリ (Dynamic Random Access Memory; DRAM)、静的ランダムアクセスメモリ (Static Random Access Memory; SRAM) 等と同じ揮発性メモリ装置及び EPROM (Erasable Programmable Read-Only Memory)、EEPROM (Electrically Erasable Programmable Read-Only Memory) 及びフラッシュメモリ装置 (flash memory device) 等のような非揮発性メモリ装置を含むことができる。保存装置 1030 は SSD (Solid State Drive)、HDD (Hard Disk Drive) 及び CD-ROM 等を含むことができる。入出力装置 1040 は、キーボード、キーパッド、マウスなどのような入力手段及びプリンタなどのような出力手段を含むことができる。例示的な実施形態によると、液晶表示装置 1000 は入出力装置 1040 内に備わることでもある。パワーサプライ 1050 は電子機器 1100 の動作に必要な動作電圧を供給することができる。

#### 【0095】

液晶表示装置 1000 は前記バスまたは他の通信リンクを通じてプロセッサ 1010 と連結して通信を遂行できる。上述のように、液晶表示装置 1000 は液晶表示パネル 100、ソースドライバ 200、ゲートドライバ 300、及びタイミングコントローラ 400 を含むことができる。この時、液晶表示パネル 100 はソースドライバ 200 から出力されるデータ信号及びゲートドライバ 300 から出力されるゲート信号に基づいて画像を表示することにおいて、行方向で同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加されるようにすることができ、列方向には反対極性のデータ信号が同じ列のピクセルに一水平周期の時差を置いて順次に印加されるようにすることができる。このため、液晶表示パネル 100 はピクセル、第 1 サブゲートライン、第 2 サブゲートライン、ゲートライン、奇数データライン、偶数データライン、及び電荷共有制御回路を含むことができる。ただし、これに対しては、上述したため、重複する説明は省略することにする。例示的な実施形態によると、液晶表示装置 1000 は、TN (Twisted Nematic) モード及び VA (Vertical Alignment) モード、IPS (In Plane Switching) モード、及び FFS (Fringe Field Switching) モードなどに適用することができる。

#### 【0096】

以上、添付図面を参照しながら本発明の好適な実施形態について詳細に説明したが、本発明はかかる例に限定されない。本発明の属する技術の分野における通常の知識を有する者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本発明の技術的範囲に属するものと了解される。

10

20

30

40

50

## 【産業上の利用可能性】

## 【0097】

本発明は液晶表示装置及びこれを含む電子機器に適用することができる。例えば、本発明はコンピュータモニタ、デジタルテレビ、ノートパソコン、デジタルカメラ、ビデオビデオカメラ、携帯電話、スマートフォン、PDA (personal digital assistants)、PMP (portable multimedia player)、MP3プレーヤー、車両用ナビゲーション、ビデオフォンなどに適用することができる。

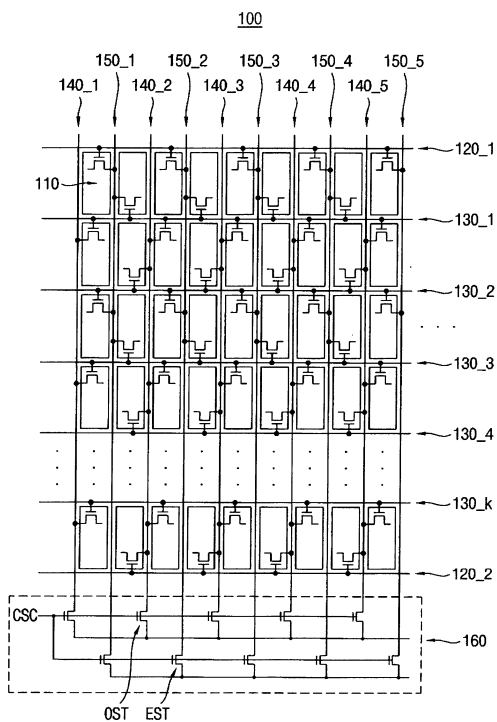
## 【符号の説明】

## 【0098】

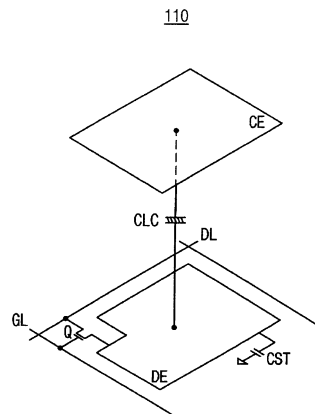
- 100 液晶表示パネル
- 110 ピクセル
- 120\_\_1 第1サブゲートライン
- 120\_\_2 第2サブゲートライン
- 130 ゲートライン
- 140 奇数データライン
- 150 偶数データライン
- 160 電荷共有制御回路

10

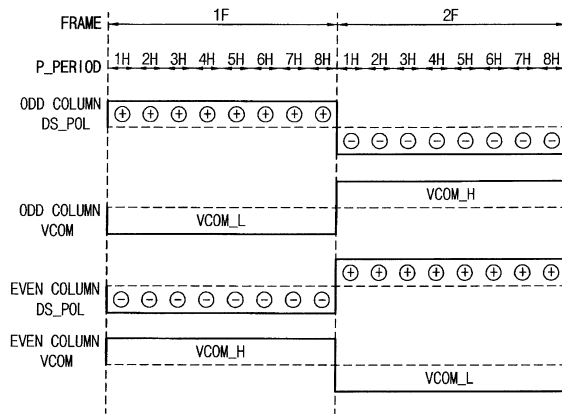
【図1】



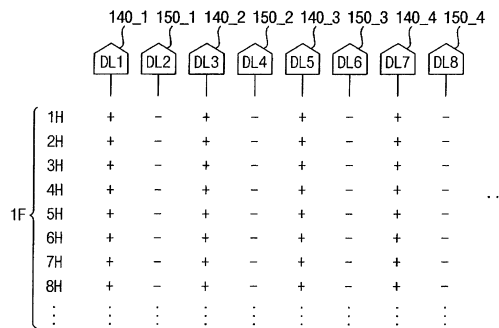
【図2】



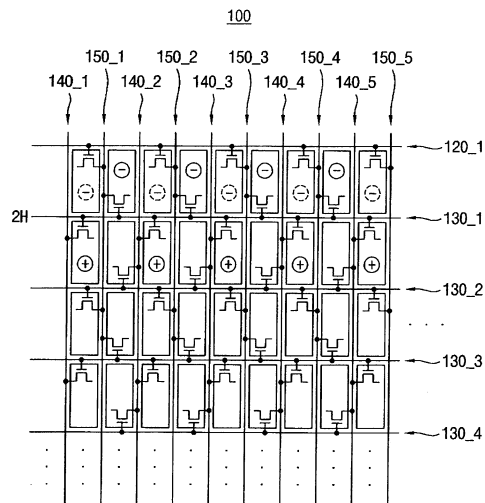
【図 3】



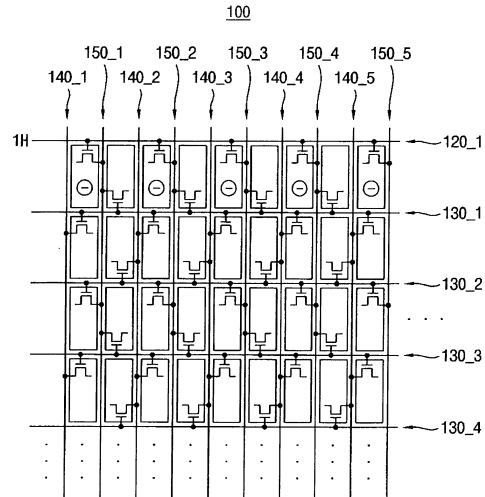
【図 4】



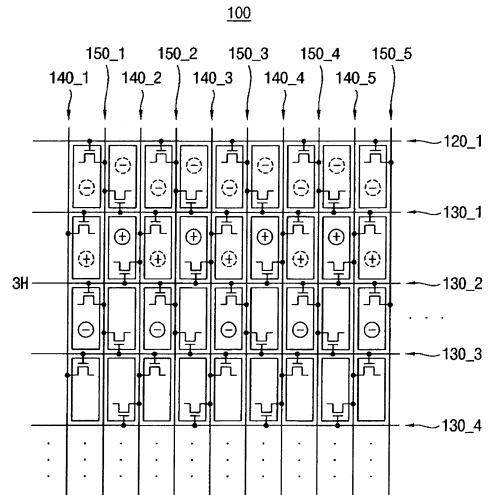
【図 6】



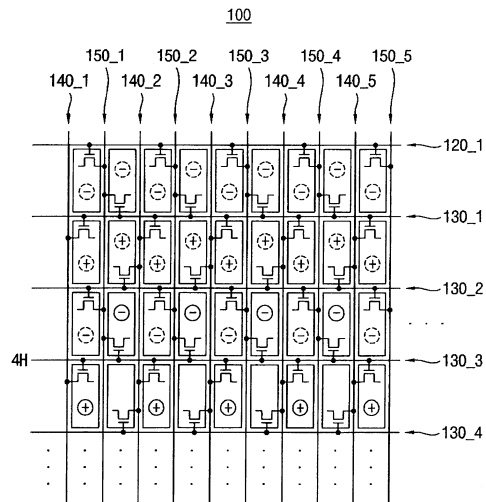
【図 5】



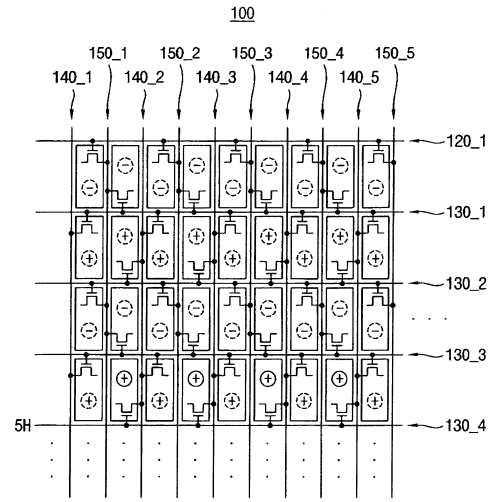
【図 7】



【図 8】



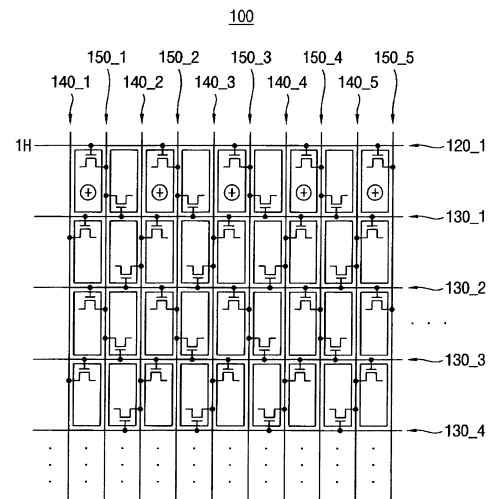
【図 9】



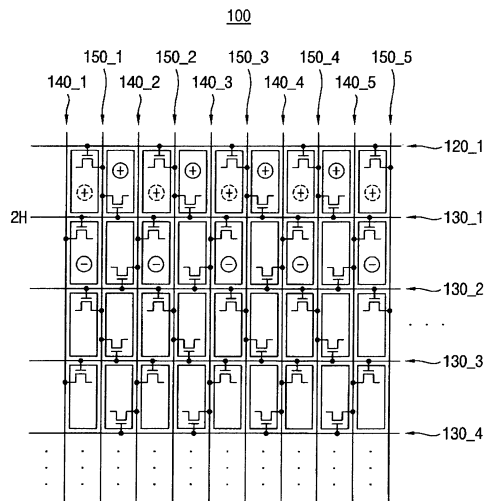
【図 10】

	140_1	150_1	140_2	150_2	140_3	150_3	140_4	150_4
	DL1	DL2	DL3	DL4	DL5	DL6	DL7	DL8
1H	-	+	-	+	-	+	-	+
2H	-	+	-	+	-	+	-	+
3H	-	+	-	+	-	+	-	+
4H	-	+	-	+	-	+	-	+
5H	-	+	-	+	-	+	-	+
6H	-	+	-	+	-	+	-	+
7H	-	+	-	+	-	+	-	+
8H	-	+	-	+	-	+	-	+
...	...	...	...	...	...	...	...	...

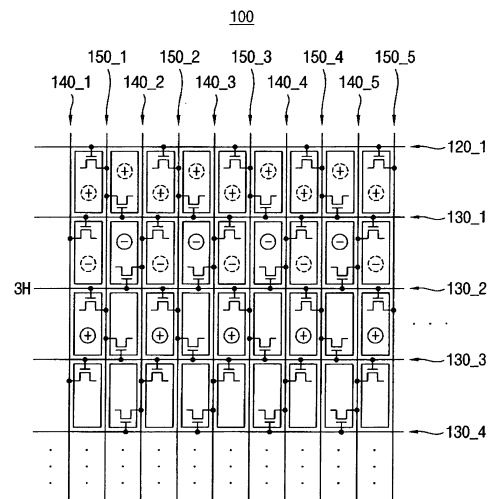
【図 11】



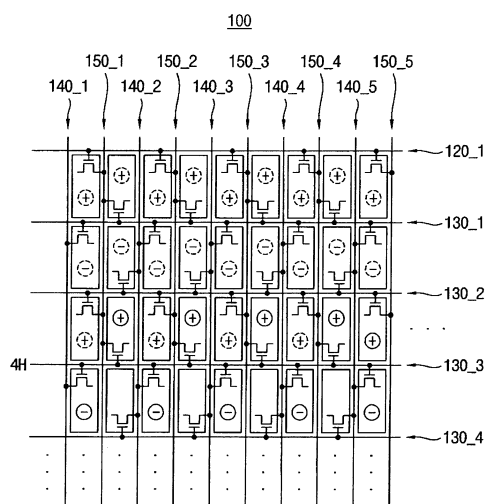
【図 1 2】



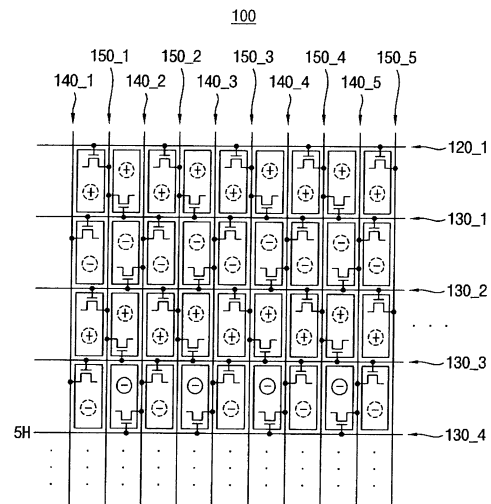
【図 1 3】



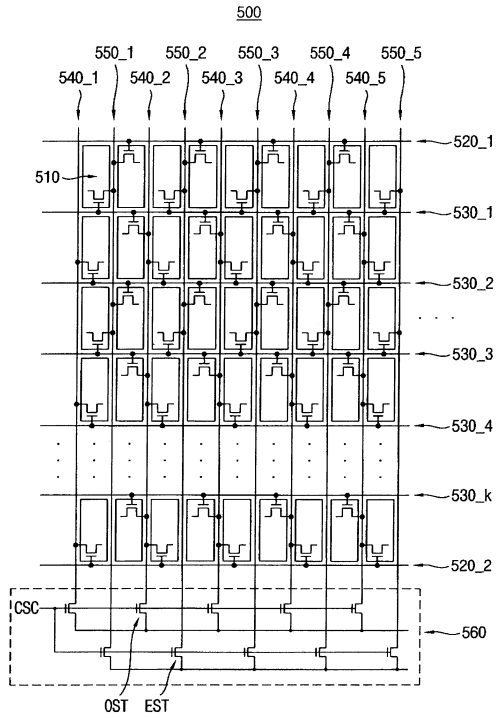
【図 1 4】



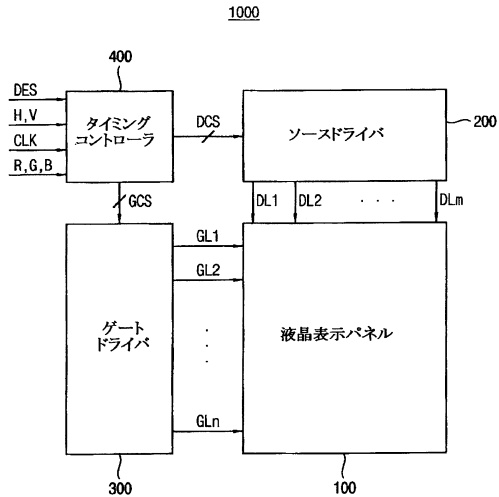
【図 1 5】



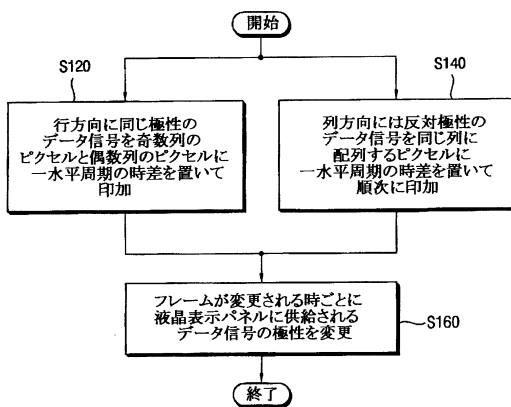
【図 16】



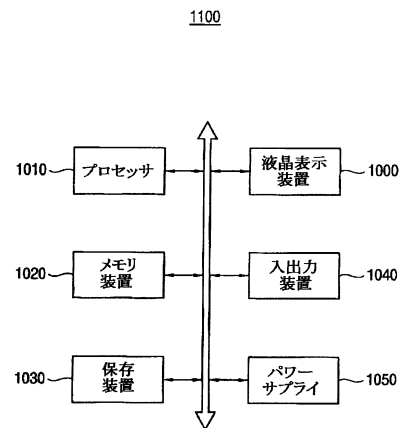
【図 17】



【図 18】



【図 19】



## フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 2 3 D
G 0 9 G	3/20	6 2 3 R
G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/36	

(72)発明者 李 東勳

大韓民国忠清南道牙山市湯井面鳴巖里 湯井三星トラパレスアパート101棟2602号

(72)発明者 金 チョル 鎬

大韓民国忠清南道天安市西北区仏堂洞 東一ハイビルアパート301棟902号

(72)発明者 朴 晋佑

大韓民国忠清南道天安市西北区聖城洞508番地

合議体

審判長 黒瀬 雅一

審判官 江成 克己

審判官 畑井 順一

(56)参考文献 特開平4-67091(JP,A)

特開平11-109313(JP,A)

特開2006-72360(JP,A)

米国特許出願公開第2007/0182685(US,A1)

(58)調査した分野(Int.Cl., DB名)

G02F 1/133

专利名称(译)	液晶显示面板，液晶显示装置和液晶显示装置的驱动方法		
公开(公告)号	<a href="#">JP5704976B2</a>	公开(公告)日	2015-04-22
申请号	JP2011051377	申请日	2011-03-09
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星移动显示的股票会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	李スン珪 李東勳 金チヨル鎬 朴晋佑		
发明人	李 ▲スン▼珪 李 東勳 金 ▲チヨル▼鎬 朴 晋佑		
IPC分类号	G02F1/1345 G02F1/133 G02F1/1368 G09G3/20 G09G3/36		
CPC分类号	G09G3/3614 G09G3/3648 G09G2300/0426 G09G2310/0248 G09G2320/0209 G09G2320/0247 G09G2330/023 G09G3/3659 G09G3/3688		
FI分类号	G02F1/1345 G02F1/133.550 G02F1/1368 G09G3/20.611.A G09G3/20.611.D G09G3/20.621.B G09G3/20.621.M G09G3/20.623.D G09G3/20.623.R G09G3/20.680.G G09G3/36		
F-TERM分类号	2H092/GA28 2H092/GA30 2H092/JA24 2H092/JA37 2H092/JA41 2H092/JB04 2H092/JB13 2H092/JB22 2H092/JB31 2H092/NA01 2H092/NA26 2H092/PA06 2H192/AA24 2H192/CC01 2H192/CC22 2H192/CC62 2H192/FB07 2H192/GD61 2H193/ZA04 2H193/ZA05 2H193/ZB09 2H193/ZC04 2H193/ZC07 2H193/ZC13 2H193/ZC16 2H193/ZC20 2H193/ZC25 2H193/ZD23 2H193/ZF05 2H193/ZF21 2H193/ZF31 2H193/ZP03 5C006/AA16 5C006/AA22 5C006/AC21 5C006/AC27 5C006/AC28 5C006/AF42 5C006/AF43 5C006/BA19 5C006/BB16 5C006/BC06 5C006/BC22 5C006/BC23 5C006/BF01 5C006/BF08 5C006/BF15 5C006/BF34 5C006/BF43 5C006/FA23 5C006/FA33 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD06 5C080/DD10 5C080/DD26 5C080/EE29 5C080/EE30 5C080/FF11 5C080/GG05 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/JJ07 5C080/KK02 5C080/KK07 5C080/KK23 5C080/KK43 5C080/KK47		
优先权	1020100105654 2010-10-28 KR		
其他公开文献	JP2012093702A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供液晶显示面板，液晶显示装置和驱动液晶显示装置的方法。解决方案：提供一种液晶显示面板，包括：多个像素以矩阵形式排列；第一子栅极线，连接到像素中的第一行中的像素；第二子栅极线，连接到像素中的第二行中的像素；多条栅极线，位于第一子栅极线和第二子栅极线之间，并分别连接第二行中的上部相邻像素和第一行中的下部相邻像素；多个偶数数据线，连接到像素中的第一列中的相邻像素；多个奇数数据线连接到像素中的第二列中的相邻像素。液晶显示面板可以有效地降低功耗，同时防止水平串扰和垂直串扰。

