

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5670991号
(P5670991)

(45) 発行日 平成27年2月18日 (2015. 2. 18)

(24) 登録日 平成26年12月26日 (2014. 12. 26)

(51) Int. Cl.	F I
GO2F 1/1368 (2006.01)	GO2F 1/1368
HO1L 21/336 (2006.01)	HO1L 29/78 612Z
HO1L 29/786 (2006.01)	HO1L 29/78 616A
GO2F 1/1333 (2006.01)	GO2F 1/1333
GO2F 1/133 (2006.01)	GO2F 1/133 530
請求項の数 13 (全 24 頁) 最終頁に続く	

(21) 出願番号 特願2012-258332 (P2012-258332)
 (22) 出願日 平成24年11月27日 (2012. 11. 27)
 (65) 公開番号 特開2013-228668 (P2013-228668A)
 (43) 公開日 平成25年11月7日 (2013. 11. 7)
 審査請求日 平成24年11月27日 (2012. 11. 27)
 (31) 優先権主張番号 10-2012-0043074
 (32) 優先日 平成24年4月25日 (2012. 4. 25)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 501426046
 エルジー ディスプレイ カンパニー リ
 ミテッド
 大韓民国 ソウル、ヨンドゥンポグ、ヨ
 ウィーテロ 128
 (74) 代理人 100110423
 弁理士 曾我 道治
 (74) 代理人 100111648
 弁理士 梶並 順
 (74) 代理人 100147566
 弁理士 上田 俊一
 (74) 代理人 100161171
 弁理士 吉田 潤一郎
 (74) 代理人 100117776
 弁理士 武井 義一

最終頁に続く

(54) 【発明の名称】 液晶ディスプレイ装置とその製造方法

(57) 【特許請求の範囲】

【請求項1】

タッチ機能が内蔵された液晶ディスプレイ装置において、
 表示領域に形成された第1のTFT (Thin Film Transistor) と、
 非表示領域に形成されたゲートドライバの第2のTFTと、
 前記非表示領域内の前記第1のTFTと前記第2のTFTとの間に接続された第3のTFTと、
 を含み、

前記第1のTFTのLDD (Lightly Doped Drain) 長さよりも前記第2のTFTのLDD長さが短く形成され、

前記第1のTFTのLDD長さよりも前記第3のTFTのLDD長さが短く形成され、
 前記第2のTFTはスキャン信号をゲートラインに供給し、

前記第1のTFTは前記スキャン信号によりターンオンされデータ電圧をピクセル電極に供給し、

前記第3のTFTは前記ゲートラインから出力されたスキャン信号を消去させることを特徴とする、
 液晶ディスプレイ装置。

【請求項2】

前記第1のTFTのLDD長さと前記第2のTFTのLDD長さとの比率は、1 : 0 . 7 ~ 1 : 0 . 9である

ことを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 3】

前記第 2 の T F T の L D D 長さと前記第 3 の T F T の L D D 長さは同一であることを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 4】

前記第 2 の T F T の L D D 長さよりも前記第 3 の T F T の L D D 長さが短く形成されたことを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 5】

前記第 1 の T F T の L D D 長さと前記第 2 の T F T の L D D 長さとの比率は、 $1 : 0.7 \sim 1 : 0.9$ であり、

10

前記第 1 の T F T の L D D 長さと前記第 3 の T F T の L D D 長さとの比率は、 $1 : 0.5 \sim 1 : 0.9$ である

ことを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 6】

前記第 1 の T F T、前記第 2 の T F T 及び前記第 3 の T F T の L D D 長さを互いに異なるように形成して、液晶パネルの内部の寄生キャパシタンスを均一化させ、T F T の R o n 特性を調節した

ことを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 7】

前記ゲートドライバは、ゲートインパネル (g a t e i n p a n e l) 方式で T F T アレイ基板に形成され、

20

タッチ検出のためのタッチセンサがインセルタッチパネル方式で前記 T F T アレイ基板に形成された

ことを特徴とする、請求項 1 に記載の液晶ディスプレイ装置。

【請求項 8】

タッチ機能が内蔵された液晶ディスプレイ装置の製造方法において、第 1 長さの L D D (L i g h t l y D o p e d D r a i n) を有する第 1 の T F T (T h i n F i l m T r a n s i s t o r) を表示領域に形成するステップと、第 2 長さの L D D を有するゲートドライバの第 2 の T F T を非表示領域に形成するステップと、

30

前記第 1 の T F T と前記第 2 の T F T との間の非表示領域に第 3 長さの L D D を有する第 3 の T F T を形成するステップと、

を含み、

前記第 1 の T F T の L D D 長さよりも前記第 2 の T F T の L D D 長さを短く形成し、

前記第 1 の T F T の L D D 長さよりも前記第 3 の T F T の L D D 長さを短く形成し、

前記第 3 の T F T は前記第 1 の T F T と前記第 2 の T F T との間に接続され、

前記第 2 の T F T はスキャン信号をゲートラインに供給し、

前記第 1 の T F T は前記スキャン信号によりターンオンされデータ電圧をピクセル電極に供給し、

前記第 3 の T F T は前記ゲートラインから出力されたスキャン信号を消去させる

40

ことを特徴とする、液晶ディスプレイ装置の製造方法。

【請求項 9】

前記第 2 の T F T の L D D 長さと前記第 3 の T F T の L D D 長さを同一に形成することを特徴とする、請求項 8 に記載の液晶ディスプレイ装置の製造方法。

【請求項 10】

ガラス基板上にバッファ層を形成し、前記バッファ層上の一部領域に半導体物質でアクティブ層を形成するステップと、

前記バッファ層及びアクティブ層を覆うようにゲート絶縁層を形成するステップと、

前記ゲート絶縁層上にゲートメタルを形成するステップと、

前記ゲートメタル上に第 1 フォトリソマスクを形成した後、エッチング工程により

50

前記ゲートメタルをパターンニングして、前記アクティブ層と重なる領域にゲートを形成するステップと、

前記ゲートをマスクとして用いて、前記アクティブ層の外郭に低濃度のNタイプまたはPタイプの不純物をドーピングするステップと、
を含み、

前記表示領域の第1のTFTに第1長さのLDDを形成し、前記非表示領域の第2のTFTに第2長さのLDDを形成する

ことを特徴とする、請求項9に記載の液晶ディスプレイ装置の製造方法。

【請求項11】

前記ゲート、及び低濃度の不純物がドーピングされた領域の一部を覆うように第2フォトレジストマスクを形成するステップと、

前記低濃度の不純物がドーピングされた領域の外郭に高濃度のNタイプまたはPタイプの不純物をドーピングするステップと、

を含んで、前記LDDの外郭にソースとドレインを形成する

ことを特徴とする、請求項10に記載の液晶ディスプレイ装置の製造方法。

【請求項12】

ゲートを形成するとき、ゲートの最小線幅を調節して前記第1のTFT、前記第2のTFT及び前記第3のTFTのLDD長さを調節する

ことを特徴とする、請求項10に記載の液晶ディスプレイ装置の製造方法。

【請求項13】

前記ソース及びドレインを形成するとき、高濃度の不純物のドーピングを遮断する第2フォトレジストマスクの最小線幅を調節して前記第1のTFT、前記第2のTFT及び前記第3のTFTのLDD長さを調節する

ことを特徴とする、請求項11に記載の液晶ディスプレイ装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、平板ディスプレイ装置に係り、特に、ディスプレイとタッチセンシング性能を向上させることができるタッチ機能が内蔵された液晶ディスプレイ装置とその製造方法に関する。

【背景技術】

【0002】

入力装置として、従来適用されていたマウスやキーボードなどの入力装置の代わりに、使用者が指先やペンを用いてスクリーンに直接情報を入力できるタッチスクリーンが適用されている。このようなタッチスクリーンは、誰でも容易に操作できるという長所によって適用が拡大されている。

【0003】

液晶ディスプレイ装置にタッチスクリーンを適用する際に、厚さのスリム(slim)化のために液晶パネルのTFTアレイ基板(下部基板)にタッチスクリーンを内蔵させている。すなわち、タッチスクリーンと液晶パネルを一体化させることで厚さを減らす。

【0004】

一例として、TFTアレイ基板に形成された共通電極をタッチ電極(touch electrode)として機能させ、共通電極(タッチ電極)を連結するセンシングライン(R_xライン及びT_xライン)を別途に形成したインセルタッチ(in-cell touch)タイプの液晶ディスプレイ装置が開発された。

【0005】

図1は、従来技術による液晶ディスプレイ装置を示す図である。

【0006】

図1を参照すると、TFTアレイ基板には、画像が表示されるアクティブ領域(active area)10が形成されており、アクティブ領域10には、複数のピクセル(

10

20

30

40

50

pixel)がマトリックス状に形成されている。

【0007】

また、アクティブ領域10の外郭には非表示領域が形成されている。非表示領域の一侧には、駆動回路のうちゲートドライバがGIP(gate in panel)20方式で形成されている。非表示領域の他側には、アクティブ領域10と駆動回路との間の接続のためのパッド部30が形成されている。

【0008】

図2は、従来技術による液晶ディスプレイ装置の問題点を示す図である。

【0009】

図2を参照すると、交差するように形成されたゲートライン40とデータライン50によりピクセルが定義される。ゲートライン40とデータライン50が交差する領域に薄膜トランジスタ(TFT:Thin Film Transistor)が形成される。

【0010】

共通電極をタッチ電極として機能させるために、TFTアレイ基板にセンシングラインを形成し、共通電極をX軸方向及びY軸方向に連結させる。

【0011】

一例として、センシングラインは、タッチ駆動信号(touch driving signal)が供給される駆動ライン(T_x ライン)60と、タッチ駆動(Touch driving)信号による静電容量を検出する受信ライン(R_x ライン)70とで構成される。

【0012】

表示期間には、共通電極に共通電圧(V_{com})を供給して画像をディスプレイする。そして、非表示期間には、共通電極をタッチ電極として駆動させて、タッチによる静電容量の変化をセンシングする。

【0013】

低温多結晶シリコン(LTPS:Low Temperature Poly Silicon)ベースのTFTの信頼性改善、及びオフ状態(off-state)の漏れ電流(leakage current)特性を改善させるために、TFTのソース/ドレイン領域の濃度を低くドーピング(doping)してLDD(Lightly Doped Drain)領域を形成する。ここで、TFTのI-V特性及び駆動信頼性は、LDDの長さ(LDD length)によって大きく影響を受ける。

【0014】

従来技術による液晶ディスプレイ装置は、TFTの信頼性及びオフ状態(off state)の特性に合わせてアクティブ領域のTFTとGIPバッファ22のTFTのLDDの長さを同一に設計した。これによって、TFTのRon特性が低下して、ディスプレイ駆動とタッチ駆動間に干渉が生じるという問題点がある。

【0015】

インセルタッチタイプの液晶パネルにおいて、GIPバッファ22のTFTのLDDは、信頼性改善及びオフ(off)特性を改善するために形成された。しかし、TFTの全体抵抗においてLDDが70~80%を占めるので、LDDによってソース/ドレインの直列抵抗(series resistance)が増加することになる。したがって、LDDによりTFTの信頼性及びオフ特性は改善されたが、反面、Ron特性が低下してタッチ特性を低下させるという問題点がある。

【0016】

一方、インセルタッチパネルは、タッチ駆動のための構成が液晶パネルに組み込まれているため、ディスプレイ特性とタッチ特性との間に干渉が生じる。ディスプレイとタッチとの間の干渉を減らすために、TFTのRon特性が改善されなければならない。

【0017】

タッチ駆動のためのタッチ駆動(Touch driving)信号が、パネル内部の寄生キャパシタンス(C_{DTX} 、 C_{GD} 、 C_{DRX} 、 C_{GRX} 、 C_{Mu})に漏洩してノイズ(nois

10

20

30

40

50

e)が生じることになり、ノイズを除去するためにはTFTのRon特性を改善しなければならない。

【0018】

TFTのRon特性を改善するためには、LDDの長さ(LDD length)を減少させなければならないが、LDDの長さは、TFTの信頼性及びオフ(off)特性に影響を与えるので、LDDの長さを減らすことに困難がある。

【0019】

タッチ特性を向上させるためには、アクティブ領域10において漏れ電流の減少及び寄生キャパシタンスの均一度を考慮してLDDの長さを設計しなければならないが、今までこれに対する具体的な方案が提示されていない。

10

【発明の概要】

【発明が解決しようとする課題】

【0020】

本発明は、上述した問題点を解決するためのもので、インセルタッチパネルのディスプレイ及びタッチ特性を向上させることができる液晶ディスプレイ装置とその製造方法を提供することを技術的課題とする。

【0021】

また、本発明は、上述した問題点を解決するためのもので、インセルタッチパネルのディスプレイとタッチ駆動との間に干渉を減少させることができる液晶ディスプレイ装置とその製造方法を提供することを技術的課題とする。

20

【0022】

また、本発明は、上述した問題点を解決するためのもので、TFTのRon特性を向上させることができる液晶ディスプレイ装置とその製造方法を提供することを技術的課題とする。

【0023】

また、本発明は、上述した問題点を解決するためのもので、タッチ駆動時に液晶パネルの内部のノイズを減少させることができる液晶ディスプレイ装置とその製造方法を提供することを技術的課題とする。

【0024】

また、本発明は、上述した問題点を解決するためのもので、GIPバッファTFTの信頼性を考慮してLDDの長さが設計された液晶ディスプレイ装置とその製造方法を提供することを技術的課題とする。

30

【0025】

また、本発明は、上述した問題点を解決するためのもので、ピクセル(pixel)TFTのオフ状態(off state)での漏れ電流(leakage current)特性、及びパネル内部の寄生キャパシタンス(gate to source/drain capacitance)の均一度を考慮してLDDの長さが設計された液晶ディスプレイ装置とその製造方法を提供することを技術的課題とする。

【0026】

さらに、本発明は、上述した問題点を解決するためのもので、TFTのRon特性を考慮してGIPバッファに接続されたテール(tail)TFTのLDD長さが設計された液晶ディスプレイ装置とその製造方法を提供することを技術的課題とする。

40

【0027】

以上言及した本発明の技術的課題の他にも、本発明の他の特徴及び利点が以下で記述されたり、そのような記述及び説明から、本発明の属する技術分野における通常の知識を有する者に明確に理解されるだろう。

【課題を解決するための手段】

【0028】

本発明によるタッチ機能が内蔵された液晶ディスプレイ装置は、表示領域に形成されたピクセルTFT(Thin Film Transistor)と、非表示領域に形成さ

50

れたゲートドライバのバッファTFTと、を含み、前記ピクセルTFTと前記バッファTFTは、LDD(Lightly Doped Drain)長さが互いに異なることを特徴とする。

【0029】

本発明によるタッチ機能が内蔵された液晶ディスプレイ装置の製造方法は、第1長さのLDD(Lightly Doped Drain)を有するピクセルTFT(Thin Film Transistor)を表示領域に形成するステップと、第2長さのLDDを有するゲートドライバのバッファTFTを非表示領域に形成するステップと、を含み、前記ピクセルTFTと前記バッファTFTのLDD長さを互いに異なるように形成することを特徴とする。

10

【発明の効果】

【0030】

本発明による液晶ディスプレイ装置とその製造方法は、アクティブ領域に形成されたピクセルTFTと非表示領域に形成されたTFTのLDD長さを互いに異なるように形成して、インセルタッチパネルのディスプレイ及びタッチ特性を向上させることができる。

【0031】

本発明による液晶ディスプレイ装置とその製造方法は、アクティブ領域に形成されたピクセルTFTと非表示領域に形成されたTFTのLDD長さを互いに異なるように形成して、インセルタッチパネルのディスプレイとタッチ駆動との間に干渉を減少させることができる。

20

【0032】

本発明による液晶ディスプレイ装置は、TFTのRon特性を向上させることができる。

【0033】

本発明による液晶ディスプレイ装置は、タッチ駆動時に液晶パネルの内部のノイズを減少させることができる。

【0034】

本発明による液晶ディスプレイ装置は、GIPバッファTFTのLDD長さを調節して、GIPバッファTFTの信頼性を向上させることができる。

【0035】

本発明による液晶ディスプレイ装置とその製造方法は、ピクセルTFTのLDDの長さを調節して、ピクセルTFTのオフ状態での漏れ電流特性及びパネル内部の寄生キャパシタンスの均一度を向上させることができる。

30

【0036】

本発明による液晶ディスプレイ装置とその製造方法は、GIPバッファに接続されたテール(tail)TFTのLDD長さを調節して、TFTのRon特性を向上させることができる。

【0037】

以上言及した本発明の特徴及び効果以外にも本発明の実施例を通じて本発明の更に他の特徴及び効果が新しく把握されることもあるだろう。

40

【図面の簡単な説明】

【0038】

【図1】従来技術に係る液晶ディスプレイ装置を示す図である。

【図2】従来技術に係る液晶ディスプレイ装置の問題点を示す図である。

【図3】本発明の実施例に係る液晶ディスプレイ装置を示す図である。

【図4】本発明の実施例に係る液晶ディスプレイ装置を示す図である。

【図5】本発明の実施例に係る液晶ディスプレイ装置のディスプレイ及びタッチ駆動方法を説明するための図である。

【図6】本発明の実施例に係る液晶ディスプレイ装置においてピクセルTFTを示す平面図である。

50

【図7】本発明の実施例に係る液晶ディスプレイ装置においてGIPバッファのTFTを示す平面図である。

【図8】ボトムゲート(bottom gate)構造を有するTFTを示す断面図である。

【図9】トップゲート(top gate)構造を有するTFTを示す断面図である。

【図10】本発明の実施例に係る液晶ディスプレイ装置においてTFTのLDDを形成する方法を示す工程図である。

【図11】本発明の実施例に係る液晶ディスプレイ装置においてTFTのLDDを形成する方法を示す工程図である。

【図12】本発明の実施例に係る液晶ディスプレイ装置においてアクティブ領域のピクセルTFTとGIPバッファTFTのLDD長さが互いに異なるように形成されたことを示す図である。

10

【図13】本発明の実施例に係る液晶ディスプレイ装置においてアクティブ領域のピクセルTFTとGIPバッファTFTのLDDの長さを互いに異なるように形成する方法を示す図である。

【図14】本発明の他の実施例に係る液晶ディスプレイ装置を示す図である。

【図15】本発明の他の実施例に係る液晶ディスプレイ装置においてGIPバッファTFT及びテールTFTを示す平面図である。

【図16】本発明の他の実施例に係る液晶ディスプレイ装置においてアクティブ領域のピクセルTFT、GIPバッファTFT及びテールTFTのLDD長さが互いに異なるように形成されたことを示す図である。

20

【図17】本発明の他の実施例に係る液晶ディスプレイ装置においてアクティブ領域のピクセルTFT、GIPバッファTFT及びテールTFTのLDD長さが互いに異なるように形成されたことを示す図である。

【図18】本発明の更に他の実施例に係る液晶ディスプレイ装置においてアクティブ領域のピクセルTFTと非表示領域に形成されたTFTのLDD長さが互いに異なるように形成されたことを示す図である。

【図19】本発明の更に他の実施例に係る液晶ディスプレイ装置においてアクティブ領域のピクセルTFTと非表示領域に形成されたTFTのLDD長さが互いに異なるように形成されたことを示す図である。

30

【図20】本発明の各実施例に係る液晶ディスプレイ装置においてタッチ特性が向上した効果を従来技術と比較して示す図である。

【発明を実施するための形態】

【0039】

以下、添付の図面を参照して、本発明の実施例によるタッチスクリーンが内蔵された液晶ディスプレイ装置とその製造方法について説明する。

【0040】

本発明の実施例を説明する際、ある構造物(電極、ライン、レイヤ、コンタクト)が、他の構造物の「上部に又は上に」及び「下部に又は下に」形成されると記載された場合、このような記載は、この構造物が互いに接触されている場合はもとより、これら構造物の間に第3の構造物が介在されている場合も含むものと解釈されなければならない。

40

【0041】

図面を参照した本発明の詳細な説明に先立ち、液晶ディスプレイ装置について簡単に説明する。液晶ディスプレイ装置は、液晶層の配列を調節する方式によって、TN(Twisted Nematic)モード、VA(Vertical Alignment)モード、IPS(In Plane Switching)モード、FFS(Fringe Field Switching)モードなど多様に開発されている。

【0042】

そのうち、前記IPSモードと前記FFSモードは、下部基板上にピクセル電極と共通電極を配置して、前記ピクセル電極と共通電極との間の電界により液晶層の配列を調節す

50

る方式である。

【0043】

前記IPSモードは、前記ピクセル電極と共通電極を平行に交互に配列することによって両電極間で水平電界を生じさせて液晶層の配列を調節する方式である。IPSモードは、前記ピクセル電極と前記共通電極の上側部分において液晶層の配列が調節されないため、その領域で光の透過度が低下するという短所がある。

【0044】

IPSモードの短所を解決するために考案されたのが前記FFSモードである。FFSモードは、ピクセル電極と共通電極とを絶縁層を介して離隔するように形成させる。

【0045】

このとき、一方の電極は、パターンまたは板(plate)状に構成し、他方の電極は、フィンガー(finger)状に構成して、両電極の間に生じるフリンジフィールド(Fringe Field)を通じて液晶層の配列を調節する方式である。

【0046】

本発明の実施例によるタッチスクリーンが内蔵された液晶ディスプレイ装置は、FFSモードの構造を有する。そして、TFTアレイ基板(下部基板)の素材として、低温多結晶シリコン(LTPS:Low Temperature Poly Silicon)を用いることができる。

【0047】

本発明の実施例によるタッチスクリーンが内蔵された液晶ディスプレイ装置は、使用者のタッチ位置を検出するタッチスクリーンが内蔵されたインセルタッチ(in-cell touch)タイプの液晶パネルと、前記液晶パネルに光を供給するバックライトユニット(Back Light Unit)及び駆動回路部を含んで構成される。

【0048】

前記駆動回路部は、タイミングコントローラ(T-con)、データドライバ(D-IC)、ゲートドライバ(G-IC)、タッチセンシングドライバ、バックライト駆動部及び電源供給部を含む。

【0049】

ここで、前記駆動回路部の全体又は一部は、COG(Chip On Glass)またはCOF(Chip On Flexible Printed Circuit、Chip On Film)方式で液晶パネルのTFTアレイ基板(下部基板)に形成されることができる。

【0050】

図3及び図4は、本発明の実施例による液晶ディスプレイ装置を示す図である。本発明の実施例による液晶ディスプレイ装置は、タッチスクリーンがインセルタッチタイプであり、TFTアレイ基板に組み込まれている。

【0051】

図3では、本発明の実施例によるタッチスクリーンが内蔵された液晶ディスプレイ装置の構成のうち、カラーフィルタアレイ基板(上部基板)、液晶層及びGIP200を除外した駆動回路部の図示は省略した。

【0052】

図3及び図4を参照すると、TFTアレイ基板には、画像が表示されるアクティブ領域(active area)100が形成され、アクティブ領域100には、複数のピクセル(pixel)がマトリック状に形成されている。ここで、アクティブ領域100は、イメージが表示される表示領域である。

【0053】

また、アクティブ領域100の外郭には非表示領域が形成される。非表示領域の一侧には、駆動回路のうちゲートドライバがGIP(gate in panel)200方式で形成されている。一方、ゲートドライバはASG(Amorphous Silicon Gate)方式で形成されてもよい。非表示領域の他側には、アクティブ領域100

10

20

30

40

50

と駆動回路との間の接続のためのパッド部 300 が形成されている。

【0054】

図3で示したように、パネルの外郭部左側にGIP200が形成されてもよいが、GIP200は、パネルの外郭部右側または上端及び下端に形成されてもよい。また、図3で示したように、パネルの外郭部上端にパッド部300が形成されてもよいが、パネルの外郭部左右側及び下端にパッド部300が形成されてもよい。

【0055】

図4に示されたように、複数のピクセルのそれぞれは、交差するように形成されたゲートライン140とデータライン150により定義される。ゲートライン140とデータライン150により定義されたピクセル毎にTFTが形成される。また、複数のピクセルには、共通電極(Vcom electrode)及びピクセル電極(pixel electrode)が形成される。

10

【0056】

GIP200には、ゲートライン140の個数だけチャンネルが形成されている。GIP200の各チャンネルは、GIPバッファ210を通じてスキャンパルス(scan pulse)をゲートライン140に供給して、ピクセルTFTをターンオン(turn-on)させる。図4では、1チャンネルのGIPバッファ210がダブルTFTで構成されたことを示している。しかし、GIPバッファ210を構成するTFTの個数には制限がない。

【0057】

20

共通電極をタッチ電極として機能させるために、TFTアレイ基板にセンシングラインを形成して、共通電極をX軸方向及びY軸方向に連結させる。

【0058】

一例として、センシングラインは、タッチ駆動信号(touch driving signal)が供給される駆動ライン(T_xライン)160と、タッチ駆動(Touch driving)信号による静電容量を検出する受信ライン(R_xライン)170とで構成されることができる。

【0059】

図5は、本発明の実施例による液晶ディスプレイ装置のディスプレイ及びタッチ駆動方法を説明するための図である。

30

【0060】

図5を参照して説明すると、1フレーム(1frame)期間は、表示期間(display period)と、非表示期間、すなわちタッチ期間(touch period)で構成されることができる。

【0061】

1フレームにおいて、表示期間には、GIP200の全体GIPバッファ210を通じて順次にスキャン信号をゲートライン140に供給してピクセルTFTをターンオンさせる。ピクセルTFTがターンオンされる時点に合わせてデータライン150にデータ電圧を供給し、共通電極に共通電圧(Vcom)を供給して画像をディスプレイする。

【0062】

40

そして、非表示期間、すなわちタッチ期間には、ピクセルTFTをターンオフ(turn-off)させ、共通電極をタッチ電極として駆動させて、タッチによる静電容量の変化をセンシングする。

【0063】

このとき、駆動ライン(T_xライン)160にはタッチ駆動信号(touch driving signal)を供給し、受信ライン(R_xライン)170を通じて使用者のタッチによる静電容量の変化をセンシングする。

【0064】

図6は、本発明の実施例による液晶ディスプレイ装置においてピクセルTFTを示す平面図で、図7は、本発明の実施例による液晶ディスプレイ装置においてGIPバッファの

50

TFTを示す平面図である。

【0065】

図6及び図7を参照すると、アクティブ領域100のピクセルTFT及びGIPバッファ210のTFTは、ゲートライン140と接続されたゲートG、アクティブA、データラインと接続されたソースS、及びピクセル電極と接続されたドレインDを含み、ゲートGとアクティブAとの間にはゲート絶縁層GIが形成されている。

【0066】

ここで、アクティブ領域100に形成されたピクセルTFT及び非表示領域に形成されたGIPバッファ210のTFTは、ディスプレイ及びタッチ駆動特性の向上、駆動信頼性及びオフ状態(off state)の特性を向上させるためにLDDを含む。このとき、ピクセルTFTのLDD長さ(LDD length)とGIPバッファ210のTFTのLDD長さは互いに異なるように形成されている。

10

【0067】

TFTに形成されたLDDについて具体的に説明すると、非晶質シリコン(a-Si:H)または低温ポリシリコン(P-Si)でTFTの半導体レイヤが形成され、半導体レイヤ上にゲート絶縁層(GI)及びゲート(gate)が順次に形成される。

【0068】

ゲートをマスクとして用いて半導体レイヤに低濃度のNタイプ又はPタイプの不純物をドーピングする。このとき、ゲートにより不純物がドーピングされない領域がTFTのアクティブとなる。

20

【0069】

ゲート、及び低濃度の不純物がドーピングされたアクティブの一部を覆うようにPR(photoresist)を形成し、PRをマスクとして用いて、半導体レイヤに高濃度のNタイプ又はPタイプの不純物をドーピングしてTFTのソース及びドレインを形成する。このとき、PRにより高濃度の不純物がドーピングされない領域がLDDとなる。

【0070】

製造工程において、ゲートGの湿式エッチング(wet etch)での最小線幅(CD: Critical Dimension)を調節してLDDの長さを調節できる。また、製造工程において、高濃度の不純物をドーピング(例として、N⁺ドーピング又はP⁺ドーピング)する時にマスクとして形成されたPR(photoresist)の最小線幅(CD)の差によりLDDの長さを調節できる。このとき、ピクセルTFTのLDD長さとはバッファTFTのLDD長さの比率を1:0.7~1:0.9になるように調節できる。

30

【0071】

一例として、表示領域であるアクティブ領域に形成されたピクセルTFTのLDDは、片側の長さが1.0~2.0µm±0.1µmに形成され、ピクセルTFTの全体LDDの長さは、2.0~4.0µm±0.2µmに形成されることが出来る。

【0072】

一方、非表示領域に形成されたGIPバッファ210のTFTのLDDは、片側の長さが0.7~1.7µm±0.1µmに形成され、バッファTFTの全体LDDの長さは、1.4~3.4µm±0.2µmに形成されることが出来る。

40

【0073】

このように、アクティブ領域100に形成されたピクセルTFTと非表示領域に形成されたGIPのバッファTFTのLDD長さを互いに異なるように形成、すなわち、ピクセルTFTのLDD長さよりもバッファTFTのLDD長さを短く形成できる。これによって、TFTのソース/ドレイン間の直列抵抗を減らして、Ron特性を向上させてディスプレイ及びタッチ駆動特性を向上させることができる。

【0074】

図8は、ボトムゲート(bottom gate)構造を有するTFTを示す断面図であり、図9は、トップゲート(top gate)構造を有するTFTを示す断面図であ

50

る。

【0075】

図8に示されたように、アクティブ領域100のピクセルTFT及びGIPバッファ210のTFTは、ゲート112がアクティブ114の下部に形成されるボトムゲート構造に形成されることができる。

【0076】

図8で、ガラス基板には、アクティブ114を保護するためのブロッキングレイヤ (blocking layer) としてバッファ層111が形成されている。バッファ層111上にゲート112が形成されている。ゲート112を覆うようにガラス基板の全面にゲート絶縁層 (GI) 113が形成されている。ゲート絶縁層上にアクティブ114が形成されている。

10

【0077】

アクティブ114の一侧にはソース115が形成され、アクティブ114の他側にはドレイン116が形成されている。アクティブ114とソース115/ドレイン116の間には高濃度のドーピング層 (N+ a-Si:H) 117が形成されている。

【0078】

一方、図9に示されたように、アクティブ領域100のピクセルTFT及びGIPバッファ210のTFTは、ゲート112がアクティブ114の上部に形成されるトップゲート構造に形成されてもよい。

【0079】

図9で、ガラス基板には遮光層119が形成されている。アクティブ114を保護するためのブロッキングレイヤ (blocking layer) としてバッファ層111が遮光層119を覆うように形成されている。

20

【0080】

バッファ層111上にアクティブ114、LDD118、ソース115及びドレイン116が形成されている。アクティブ114、LDD118、ソース115及びドレイン116は、製造工程中にアクティブ114を形成するための半導体レイヤに不純物を注入して形成されるので、同一レイヤに形成される。

【0081】

アクティブ114、LDD118、ソース115及びドレイン116を覆うようにゲート絶縁層113が形成されている。ゲート絶縁層113の上部においてアクティブ114と重なる領域にゲート112が形成されている。

30

【0082】

ゲート112を覆うようにガラス基板の全面に保護層 (PAS) が形成されている。ソース115及びドレイン116の上面が露出するようにゲート絶縁層113及び保護層 (PAS) の一部領域がエッチングされた箇所にコンタクト (CNT) が形成されている。前記コンタクト (CNT) を通じて、ソース115はデータラインと接続され、ドレイン116はピクセル電極と接続される。

【0083】

LTPSが適用されたTFTの場合、トップゲート方式が、工程の温度特性及びLDDの形成時にゲートを用いたセルフマスク (self mask) の長所がある。上述したボトムゲート方式とトップゲート方式のTFTは、固有の長所及び短所があるが、以下ではトップゲート方式のTFTが適用されたものを一例として説明する。

40

【0084】

TFTのLDD長さは、I-V特性及び駆動信頼性に大きな影響を与える。本発明の一実施例では、アクティブ領域に形成されたピクセルTFTと、GIPのバッファTFTとのLDD長さを互いに異なるように形成する。これを通じて、TFTの信頼性及びオフ状態 (off state) の特性を高め、TFTのRon特性を改善しようとする。また、TFTのソース/ドレインの直列抵抗 (series resistance) を減少させ、パネル内部の寄生キャパシタンス (C_{DTX} 、 C_{GD} 、 C_{DRX} 、 C_{GRX} 、 C_{Mu}) を均一化

50

させようとする。

【0085】

図10及び図11は、本発明の実施例による液晶ディスプレイ装置においてTFTのLDDを形成する方法を示す工程図である。

【0086】

以下、図10及び図11を参照してTFTのLDDを形成する方法を説明する。その後、アクティブ領域と非表示領域においてTFTのLDD長さが互いに異なるように形成された特徴について説明する。

【0087】

図10(A)に示されたように、ガラス基板の上部のTFT領域には、バックライトからの光がアクティブに入射されることを防止するための遮光層119が形成され、遮光層119を覆うようにガラス基板の全面にバッファ層111が形成される。

10

【0088】

ここで、遮光層119は、光を遮断するために不透明金属、例えば、モリブデン(Mo)またはアルミニウム(Al)で形成されることができ、500の厚さを有することができる。

【0089】

バッファ層111は、無機物、例えば、SiO₂またはSiN_xで形成されることができ、2,000~3,000の厚さを有することができる。

【0090】

20

バッファ層111の上部において遮光層119と重なる領域に、半導体物質でTFTのアクティブ114が形成される。

【0091】

ここで、アクティブ114は、非晶質シリコン(a-Si:H)または低温ポリシリコン(P-Si)で形成されることができ、500の厚さを有することができる。

【0092】

次に、図10(B)に示されたように、アクティブ114及びバッファ層111を覆うようにガラス基板の全面にゲート絶縁層113が形成される。

【0093】

ここで、ゲート絶縁層113は、SiO₂またはSiN_xで形成されることができ、1,300の厚さを有することができる。

30

【0094】

一方、ゲート絶縁層113は、TEOS(Tetra Ethyl Ortho Silicate)またはMTO(Middle Temperature Oxide)をCVD(Chemical Vapor Deposition)で蒸着して形成されてもよい。

【0095】

ゲート絶縁層113上に、モリブデン(Mo)、アルミニウム(Al)、クロム(Cr)、金(Au)、チタン(Ti)、ニッケル(Ni)、ネオジム(Nd)及び銅(Cu)のような伝導性金属物質、またはこれらの金属の合金を蒸着させてゲートメタル(gate metal)を形成する。

40

【0096】

その後、第1のPR(photo resist)をマスクとして用いた湿式エッチング(wet etch)を行って、ゲートメタルをパターニングする。

【0097】

その後、ゲートメタル上に残存する第1のPRのストリップ及び乾式エッチング(dry etch)を行って、ゲート絶縁層113の上部においてアクティブ114と重なる領域にはTFTのゲート112が形成される。このとき、ゲート112は、3,000の厚さに形成されることができ。

【0098】

50

次に、図10(C)に示されたように、ゲート112をマスクとして用いて、半導体レイヤの外郭に低濃度のNタイプまたはPタイプの不純物をドーピング(例えば、N⁻dopingまたはP⁻doping)する。このとき、ゲート112により不純物がドーピングされない領域がアクティブ114となり、低濃度のNタイプまたはPタイプの不純物がドーピングされた領域にLDDが形成される。

【0099】

次に、図10(D)に示されたように、ゲート112、及び低濃度の不純物がドーピングされたアクティブ114の一部を覆うように第2のPRを形成する。その後、第2のPRをマスクとして用いて、アクティブの外郭に高濃度のNタイプまたはPタイプの不純物をドーピング(例えば、N⁺dopingまたはP⁺doping)する。

10

【0100】

ここで、高濃度の不純物がドーピングされた領域がソース115とドレイン116で形成される。そして、第2のPRにより高濃度の不純物がドーピングされない領域がLDD118となる。

【0101】

このように、ゲート絶縁層113を介して、アクティブ114、LDD118、ソース115、ドレイン116及びゲート112が形成されてTFTが構成される。

【0102】

上述した製造工程を通じて、表示領域に第1長さのLDDを含むピクセルTFTを形成し、非表示領域に第2長さのLDDを含むバッファTFT及びテールTFTを形成できる。

20

【0103】

図示してはいないが、後続工程を通じてゲート112の上部には層間絶縁層(ILD: Inter Layer Dielectric)及び保護層(PAS)が形成される。ソース115とデータラインのコンタクト(CNT)、及びドレイン116とピクセル電極間のコンタクト(CNT)が形成される。

【0104】

ここで、層間絶縁層は、SiO₂またはSiNxで形成されることができ、6,000の厚さを有することができる。他の例として、層間絶縁層は、SiO₂(3,000)/SiNx(3,000)の構造に形成されてもよい。

30

【0105】

保護層(PAS)は、フォトアクリル(PAC: photo acryl)で形成されることができ、2.0μm~3.0μmの厚さに形成されてガラス基板の全面を平坦化させる。

【0106】

前記コンタクト(CNT)は、モリブデン(Mo)、アルミニウム(Al)、クロム(Cr)、金(Au)、チタン(Ti)、ニッケル(Ni)、ネオジム(Nd)及び銅(Cu)のような伝導性金属物質で、6,000の厚さを有するように形成されることができ。

【0107】

他の例として、コンタクト(CNT)は、モリブデン/アルミニウム/モリブデンが積層された構造に形成されてもよい。

40

【0108】

保護層の上部には、共通電極(Vcom electrode)が形成される。このとき、共通電極は、ITO(indium tin oxide)、IZO(indium zinc oxide)またはITZO(indium tin zinc oxide)のような透明伝導性物質で、500の厚さを有するように形成されることができ。

【0109】

共通電極を覆うように絶縁層が形成され、絶縁層上にピクセル電極が形成される。このとき、ピクセル電極は、ITO、IZOまたはITZOのような透明伝導性物質で、50

50

0 の厚さを有するように形成されることができる。

【0110】

一方、共通電極にはセンシングラインが接続されるように形成され、非表示期間に共通電極をタッチ電極として駆動させる。

【0111】

本発明は、アクティブ領域と非表示領域においてTFTのLDD長さが互いに異なるように形成された点が重要な事項であるので、非表示期間に共通電極をタッチ電極として駆動させるために形成されるタッチセンシングラインの構造、及びコンタクト方法に対する詳細な説明は省略する。

【0112】

上述した説明では、ピクセル電極が共通電極の上部に形成されたピクセル電極オントップ(PXL on top)の構造を一例として説明したが、これは、本発明の一例に過ぎない。本発明の他の例として、共通電極がピクセル電極の上部に形成された共通電極オントップ(Vcom on top)の構造も適用されることができる。

【0113】

上述した構成を含む本発明の実施例による液晶ディスプレイ装置は、表示期間には、共通電極とピクセル電極との間で生じるフリンジフィールド(Fringe Field)を通じて液晶層の配列を調節して画像を表示することになる。

【0114】

そして、非表示期間には、タッチセンシングラインを通じて連結されたピクセルの共通電極をタッチセンシング電極として駆動させて、使用者のタッチをセンシングする。

【0115】

使用者のタッチによってカラーフィルタアレイ基板(上部基板)とTFTアレイ基板(下部基板)の共通電極の間にはタッチ静電容量が形成される。このような、タッチによる静電容量の変化を感知して使用者のタッチ位置を検出することになる。

【0116】

次に、図11を参照すると、LDDの長さ(L length)は、ゲート112を形成する時、湿式エッチング工程での最小線幅(CD)と、高濃度の不純物をドーピング(例として、N+ドーピング)する工程でマスクとして形成されたPRの最小線幅(CD)の差により決定される。

【0117】

本発明では、ゲート112の最小線幅(CD)と、PRの最小線幅(CD)のうち少なくとも一つを調節して、アクティブ領域のピクセルTFTのLDD長さ及び非表示領域のGIPバッファTFTのLDD長さを調節できる。すなわち、アクティブ領域に形成されるピクセルTFTのLDD長さとは非表示領域に形成されるGIPバッファTFTのLDD長さを互いに異なるように形成できる。

【0118】

図12は、本発明の実施例による液晶ディスプレイ装置においてアクティブ領域のピクセルTFTとGIPバッファTFTのLDD長さが互いに異なるように形成されたことを示す図である。

【0119】

図12を参照すると、アクティブ領域のピクセルTFTのLDD長さは、片側A1、A2が $1.0 \sim 2.0 \mu\text{m} \pm 0.1 \mu\text{m}$ に形成されている。ピクセルTFTの全体LDDの長さは、 $2.0 \sim 4.0 \mu\text{m} \pm 0.2 \mu\text{m}$ に形成されることができる。

【0120】

一方、非表示領域に形成されたGIPバッファTFTのLDD長さは、片側B1、B2が $0.7 \sim 1.7 \mu\text{m} \pm 0.1 \mu\text{m}$ に形成されている。バッファTFTの全体LDDの長さは、 $1.4 \sim 3.4 \mu\text{m} \pm 0.2 \mu\text{m}$ に形成されることができる。

【0121】

図12に示されたように、ピクセルTFTのLDD長さ(A)が、バッファTFTのL

10

20

30

40

50

DD長さ(B)よりも長く($A > B$)形成される。このとき、ピクセルTFTのLDD長さとバッファTFTのLDD長さとの比率は、 $1 : 0.7 \sim 1 : 0.9$ になることができる。

【0122】

ここで、バッファTFTのLDD長さは、GIPバッファTFTの信頼性を考慮して設計されたものである。従来技術に比べてバッファTFTのLDD長さを短く形成することにより、TFTのソース/ドレイン間の直列抵抗を減らしてRon特性を向上させることができる。

【0123】

ピクセルTFTのLDD長さは、ピクセルTFTがオフ状態(off state)であるとき、漏れ電流(leakage current)特性及びパネル内部の寄生キャパシタンス(gate to source/drain capacitance)の均一度を考慮して設計される。

10

【0124】

図13は、本発明の実施例による液晶ディスプレイ装置においてアクティブ領域のピクセルTFTとGIPバッファTFTのLDD長さを互いに異なるように形成する方法を示す図である。

【0125】

図13を参照すると、製造工程でアクティブ領域に第1マスクM1を適用し、非表示領域に第2マスクM2を別途に適用してゲート112の最小線幅(CD)を調節できる。

20

【0126】

一方、1枚のマスクを用いてピクセルTFT及びバッファTFTのゲートを形成できる。このとき、アクティブ領域と非表示領域に適用されるマスクパターンを互いに異なるように形成することにより、ピクセルTFTのゲート及びバッファTFTのゲートが互いに異なる最小線幅(CD)を有するように調節できる。

【0127】

ゲート112の最小線幅(CD)と、高濃度の不純物の注入時にマスクとして用いられるPRの最小線幅(CD)のうち少なくとも一つを調節できる。これによって、ピクセルTFTのLDD長さ及びバッファTFTのLDD長さの比率を決定し、ピクセルTFTのLDD長さとGIPバッファTFTのLDD長さとが互いに異なるように形成できる。

30

【0128】

図14は、本発明の他の実施例による液晶ディスプレイ装置を示す図で、図15は、本発明の他の実施例による液晶ディスプレイ装置においてGIPバッファTFT及びテールTFTを示す平面図である。

【0129】

図14及び図15を参照すると、ゲートドライバがGIP方式で適用されたインセルタッチ方式の液晶パネルは、画像のディスプレイのみならず、タッチ駆動の特性も非常に重要である。

【0130】

したがって、ディスプレイとタッチ駆動との間の干渉を減らすために、テールTFT(tail TFT)220が形成されている。テールTFT220は、GIPバッファ210とピクセルTFTとの間に形成されている。

40

【0131】

図15に示されたように、テールTFT220は、GIPバッファ210と同様の構造に形成されることができる。

【0132】

テールTFT220は、GIPバッファ210からゲートライン140へ出力されたスキャン信号をVGLにより消去させる。非表示期間、すなわちタッチ期間(touch period)中にスキャン信号をVGLにより消去させる。

【0133】

50

これによって、ディスプレイとタッチ駆動との間に干渉を減らし、タッチ駆動信号が液晶パネルの内部の寄生キャパシタンスに漏洩してノイズが増加されることを防止できる。

【0134】

ここで、本発明の他の実施例による液晶ディスプレイ装置では、ピクセルTFTとテールTFT220のLDD長さを互いに異なるように形成する。

【0135】

ディスプレイとタッチ駆動との間の干渉を減らすためには、テールTFT220のRon特性が改善されなければならない。そのために、本発明の他の実施例による液晶ディスプレイ装置では、ピクセルTFTのLDD長さよりもテールTFT220のLDD長さを短く形成する。

10

【0136】

このとき、ピクセルTFTのLDD長さと、GIPバッファ210のTFTのLDD長さとの比率を1:0.7~1:0.9になるように調節できる。また、ピクセルTFTのLDD長さと、テールTFT220のLDD長さとの比率を1:0.7~1:0.9になるように調節できる。

【0137】

一方、ピクセルTFTのLDD長さと、GIPバッファ220のTFTのLDD長さとの比率を1:0.7~1:0.9になるように調節し、ピクセルTFTのLDD長さと、テールTFT220のLDD長さとの比率を1:0.5~1:0.7になるように調節できる。

20

【0138】

図16及び図17は、本発明の他の実施例による液晶ディスプレイ装置においてアクティブ領域のピクセルTFT、GIPバッファTFT及びテールTFTのLDD長さが互いに異なるように形成されたことを示す図である。

【0139】

図16及び図17を参照すると、アクティブ領域のピクセルTFTのLDD長は、片側A1、A2が1.0~2.0 μm \pm 0.1 μm に形成されている。ピクセルTFTの全体LDDの長さは、2.0~4.0 μm \pm 0.2 μm に形成されることができる。

【0140】

一方、非表示領域に形成された、GIPバッファTFTのLDD長さは、片側B1、B2が0.7~1.7 μm \pm 0.1 μm に形成されている。GIPバッファ210のTFTの全体LDDの長さは、1.4~3.4 μm \pm 0.2 μm に形成されることができる。

30

【0141】

そして、非表示領域に形成された、テールTFT220のLDD長さは、片側C1、C2が0.5~1.5 μm \pm 0.1 μm に形成されている。テールTFT220の全体LDDの長さは、1.0~3.0 μm \pm 0.2 μm に形成されることができる。

【0142】

図16及び図17に示されたように、ピクセルTFTのLDD長さ(A)が、バッファTFTのLDD長さ(B)よりも長く(A>B)形成される。

【0143】

そして、バッファTFTのLDD長さ(B)が、テールTFTのLDD長さ(C)よりも長く(B>C)形成される。

40

【0144】

したがって、ピクセルTFTのLDD長さ(A)、バッファTFTのLDD長さ(B)及びテールTFTのLDD長さ(C)の比率は、[A>B>C]となる。

【0145】

ここで、テールTFTのLDD長さは、ディスプレイとタッチ駆動との間に干渉を減らし、TFTのRon特性を改善するために設計されたものである。従来技術に比べてバッファTFTのLDD長さ及びテールTFTの長さをピクセルTFTよりも短く形成することにより、TFTのソース/ドレイン間の直列抵抗を減らしてRon特性を向上させるこ

50

とができる。

【0146】

テールTFTのLDD長さは、製造工程でピクセルTFT及びバッファTFTの製造に適用されたマスク以外に別の第3マスクを適用して、ゲート112の最小線幅(CD)とPRの最小線幅(CD)のうち少なくとも一つを調節できる。

【0147】

これによって、ピクセルTFTのLDD長さ、バッファTFTのLDD長さ及びテールTFTのLDD長さの比率を決定し、ピクセルTFTのLDD長さとGIPバッファTFTのLDD長さ及びテールTFTのLDD長さが全て異なるように形成できる。

【0148】

図18及び図19は、本発明の更に他の実施例による液晶ディスプレイ装置においてアクティブ領域のピクセルTFTと、非表示領域に形成されたTFTとのLDD長さが互いに異なるように形成されたことを示す図である。

【0149】

図18及び図19を参照すると、本発明の更に他の実施例による液晶ディスプレイ装置では、ピクセルTFTのLDD長さよりもバッファTFTのLDD長さ及びテールTFTのLDD長さを短く形成する。このとき、バッファTFTのLDD長さとテールTFTのLDD長さとを同一に形成する。

【0150】

具体的に、アクティブ領域のピクセルTFTのLDD長さは、片側A1、A2が1.0 ~ 2.0 $\mu\text{m} \pm 0.1 \mu\text{m}$ に形成されている。ピクセルTFTの全体LDDの長さは、2.0 ~ 4.0 $\mu\text{m} \pm 0.2 \mu\text{m}$ に形成されることができる。

【0151】

一方、非表示領域に形成された、GIPバッファTFTのLDD長さ及びテールTFTのLDD長さは、片側B1, B2, C1, C2が0.7 ~ 1.7 $\mu\text{m} \pm 0.1 \mu\text{m}$ に形成されている。バッファTFTの全体LDDの長さは、1.4 ~ 3.4 $\mu\text{m} \pm 0.2 \mu\text{m}$ に形成されることができる。

【0152】

しかし、これに限定されず、GIPバッファTFTのLDD長さ及びテールTFTのLDD長さの片側B1, B2, C1, C2を0.5 ~ 1.5 $\mu\text{m} \pm 0.1 \mu\text{m}$ に形成できる。バッファTFTの全体LDDの長さを1.0 ~ 3.0 $\mu\text{m} \pm 0.2 \mu\text{m}$ に形成できる。

【0153】

図18及び図19に示されたように、ピクセルTFTのLDD長さ(A)を、バッファTFTのLDD長さ(B)及びテールTFTのLDD長さ(C)よりも長く形成できる。ピクセルTFTのLDD長さ(A)、バッファTFTのLDD長さ(B)及びテールTFTのLDD長さ(C)の比率を、[A > B = C]に形成できる。

【0154】

製造工程でピクセルTFTの製造に適用されたマスク以外に別のマスクを適用して、ゲート112の最小線幅(CD)とPRの最小線幅(CD)のうち少なくとも一つを調節できる。これによって、ピクセルTFTのLDD長さ、バッファTFTのLDD長さ及びテールTFTのLDD長さの比率を決定できる。

【0155】

上述した本発明の実施例による液晶ディスプレイ装置は、アクティブ領域のTFTと非表示領域のTFTのLDD長さを互いに異なるように形成できる。

【0156】

上述した本発明の実施例による液晶ディスプレイ装置は、アクティブ領域に形成されたピクセルTFTと非表示領域に形成されたTFTのLDD長さを互いに異なるように形成して、インセルタッチパネルのディスプレイ及びタッチ特性を向上させることができる。

【0157】

図20は、本発明の実施例による液晶ディスプレイ装置においてタッチ特性が向上した

10

20

30

40

50

効果を従来技術と比較して示す図である。

【0158】

図20を参照すると、従来技術による液晶ディスプレイ装置のタッチノイズを測定し、本発明の実施例による液晶ディスプレイ装置のタッチノイズを測定した結果を示している。

【0159】

まず、図20に示された“従来技術”と“本発明1”のタッチノイズを比較して説明すると、従来技術による液晶ディスプレイ装置のタッチノイズを100[%]と設定し、テールTFTが形成された本発明の実施例でのタッチノイズを測定した結果、従来技術に比べて33.6%の水準にタッチノイズが減少することを確認できる。

10

【0160】

次に、図20に示された“従来技術”と“本発明2”のタッチノイズを比較して説明すると、表示領域に形成されたピクセルTFTのLDD長さ、非表示領域に形成されたバッファTFT及びテールTFTのLDD長さを互いに異なるように形成した本発明の実施例でのタッチノイズを測定した結果、従来技術に比べて22.4%の水準にタッチノイズが減少することを確認できる。

【0161】

このように、上述した本発明の実施例による液晶ディスプレイ装置は、タッチノイズを減少させてタッチ特性を向上させることができる。

【0162】

また、アクティブ領域に形成されたピクセルTFTと非表示領域に形成されたTFTのLDD長さを互いに異なるように形成して、インセルタッチパネルのディスプレイとタッチ駆動との間に干渉を減少させることができる。

20

【0163】

また、TFTのRon特性を向上させ、タッチ駆動時に液晶パネルの内部のノイズを減少させることができる。

【0164】

また、GIPバッファTFTのLDD長さを調節して、GIPバッファTFTの信頼性を向上させ、ピクセルTFTのオフ状態での漏れ電流特性及びパネル内部の寄生キャパシタンスの均一度も向上させることができる。

30

【0165】

本発明の属する技術分野における当業者は、上述した本発明がその技術的思想や必須の特徴を変更せずに他の具体的な形態で実施できるということを理解できるはずである。したがって、上記記述した実施例は、すべての面で例示的なものであり、限定的なものではないと理解しなければならない。

【0166】

本発明の範囲は、前記詳細な説明よりは、後述する特許請求の範囲によって示され、特許請求の範囲の意味及び範囲、そしてその等価概念から導かれるすべての変更又は変形された形態が本発明の範囲に属するものと解さねばならない。

【符号の説明】

40

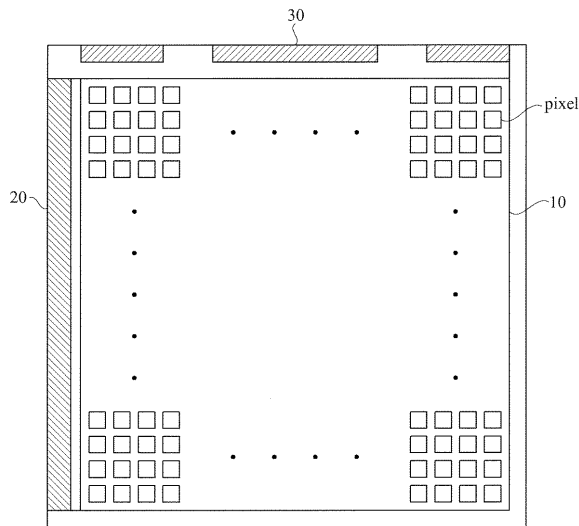
【0167】

- 100 アクティブ領域
- 111 バッファ層
- 112 ゲート
- 113 ゲート絶縁層
- 114 アクティブ
- 115 ソース
- 116 ドレイン
- 117 高濃度のドーピング層
- 118 LDD (Lightly Doped Drain)

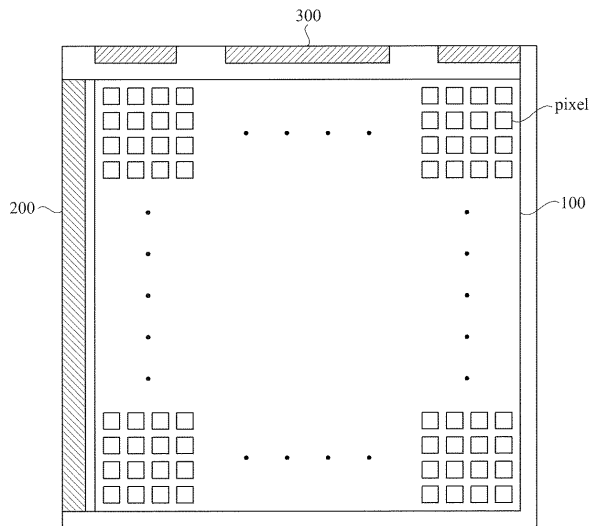
50

- 1 1 9 遮光層
- CNT コンタクト
- M 1 , M 2 マスク
- 1 4 0 ゲートライン
- 1 5 0 データライン
- 1 6 0 駆動ライン
- 1 7 0 受信ライン
- G ゲート
- D ドレイン
- S ソース
- A アクティブ
- P R フォトリジスト (p h o t o r e s i s t)
- 2 0 0 G I P (g a t e i n p a n e l)
- 2 2 0 テールTFT (t a i l T F T)
- 3 0 0 パッド部

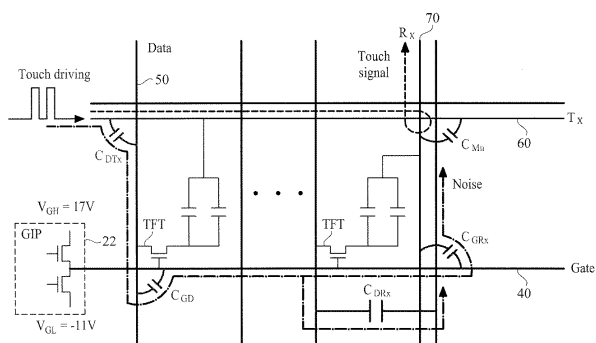
【 図 1 】



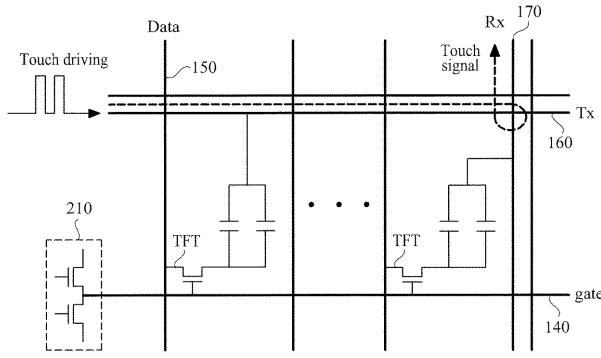
【 図 3 】



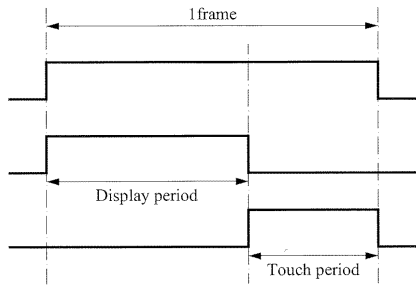
【 図 2 】



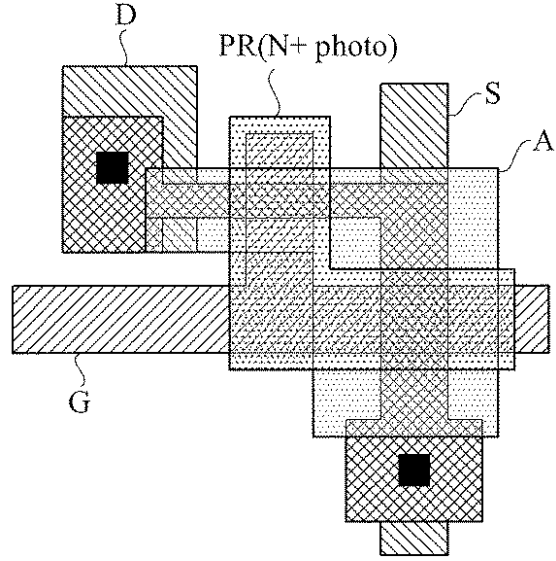
【 図 4 】



【 図 5 】

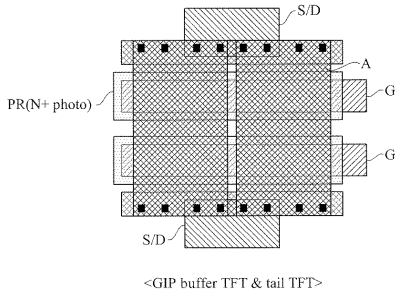


【 図 6 】



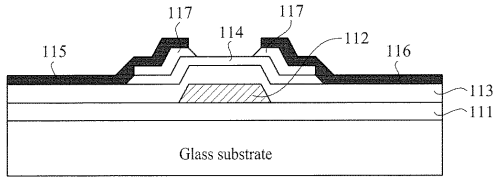
<Active area TFT>

【 図 7 】



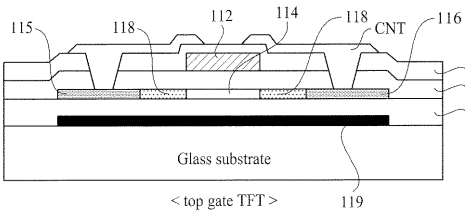
<GIP buffer TFT & tail TFT>

【 図 8 】



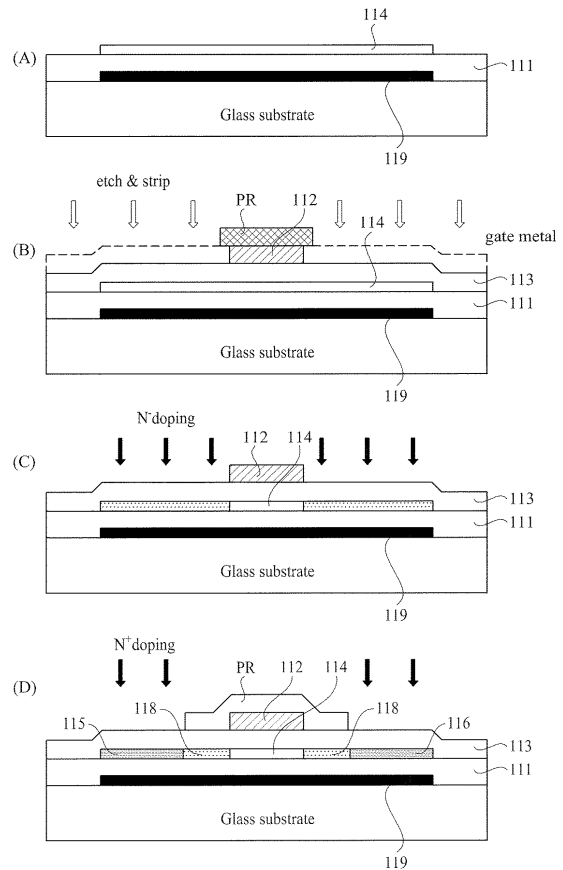
<bottom gate TFT>

【 図 9 】

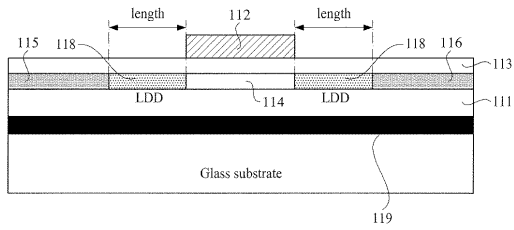


< top gate TFT >

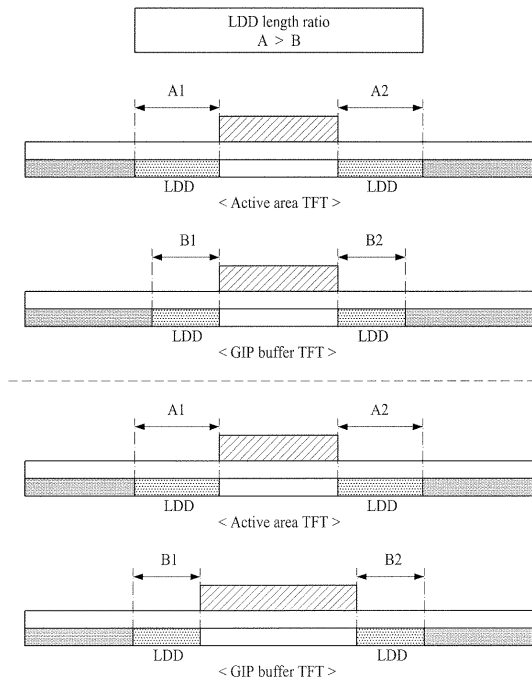
【 図 10 】



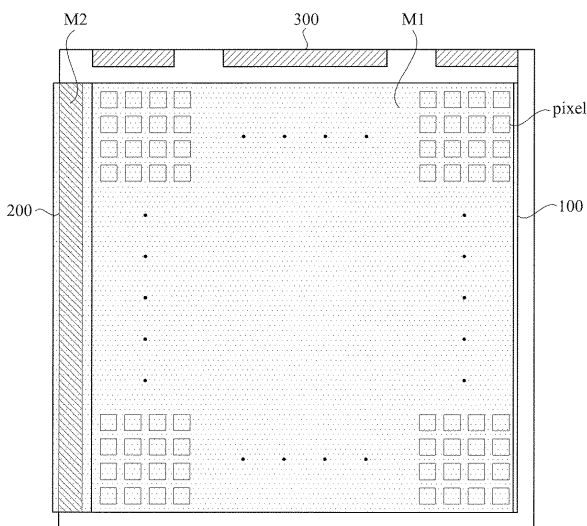
【図 1 1】



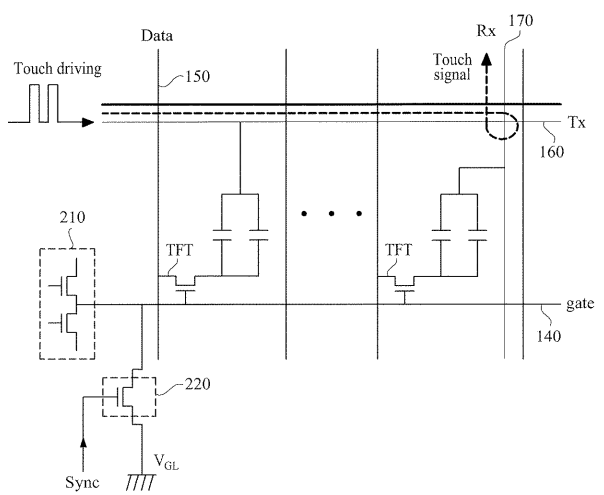
【図 1 2】



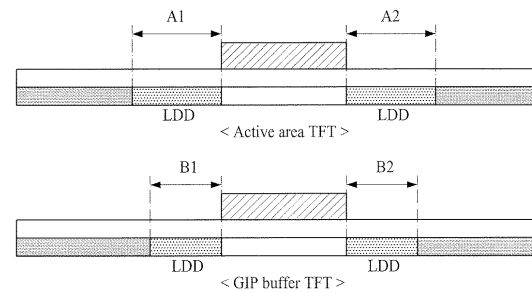
【図 1 3】



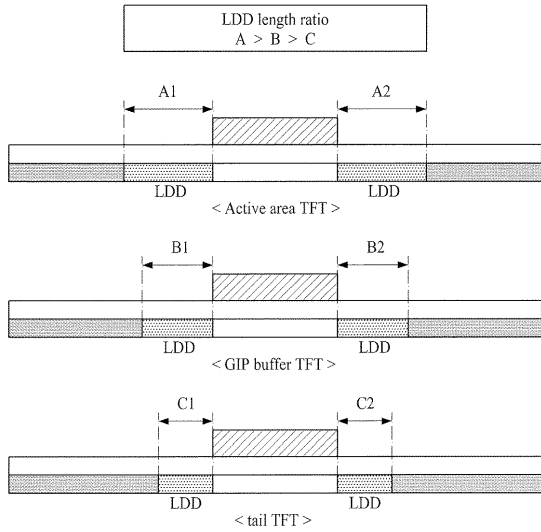
【図 1 4】



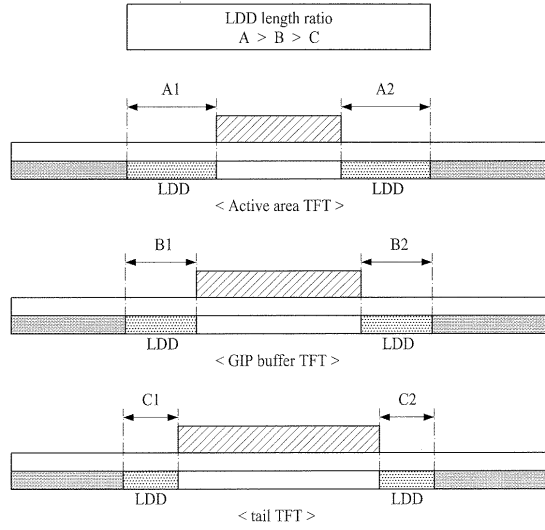
【図 1 5】



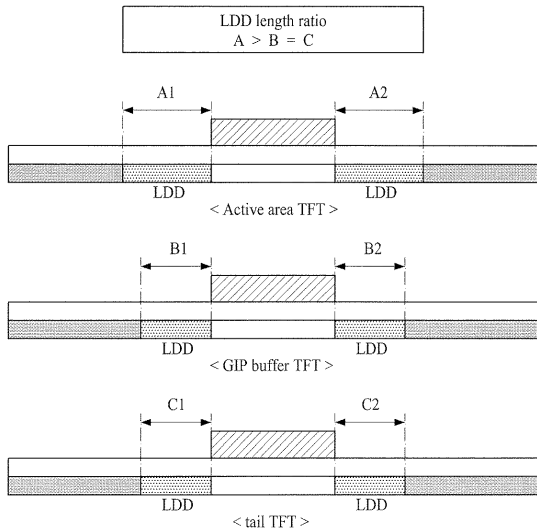
【 16 】



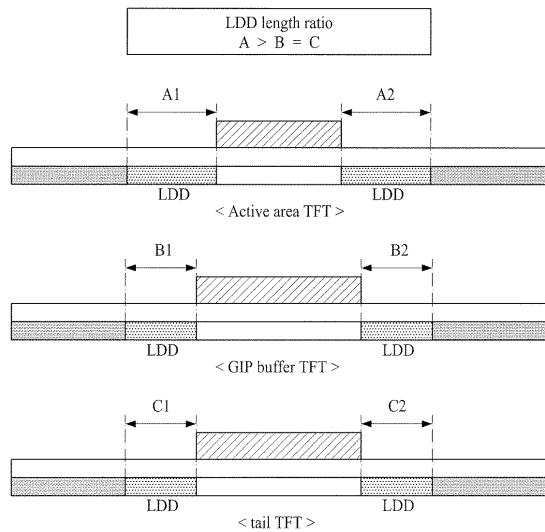
【 17 】



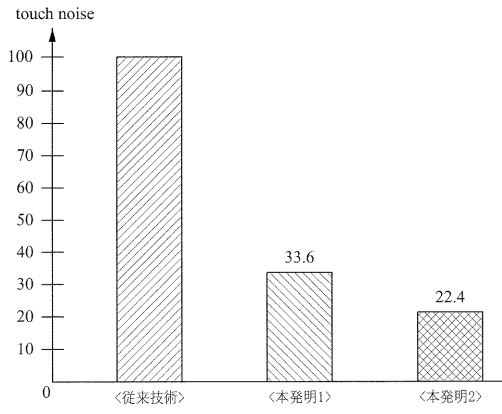
【 18 】



【 19 】



【図 20】



フロントページの続き

(51) Int.Cl.			F I		
G 0 6 F	3/041	(2006.01)	G 0 2 F	1/133	5 5 0
G 0 6 F	3/044	(2006.01)	G 0 6 F	3/041	3 2 0 A
			G 0 6 F	3/041	3 3 0 D
			G 0 6 F	3/041	3 5 0 C
			G 0 6 F	3/044	E

(72)発明者 サンウォン・リ
 大韓民国、411-703 キョンギード、コヤン-シ、イルサン-グ、テファードン、ソンジョ
 ・マウル 6 ダンジ・アパートメント、クーヨン・ヴィラ 608-402

審査官 小濱 健太

(56)参考文献 特開平08-160464(JP,A)
 特開平10-268254(JP,A)
 特開2008-165028(JP,A)
 特開2000-208774(JP,A)
 特開2012-059265(JP,A)
 国際公開第2011/077855(WO,A1)
 特開2011-070055(JP,A)

(58)調査した分野(Int.Cl., DB名)
 G 0 2 F 1 / 1 3 6 8
 G 0 2 F 1 / 1 3 3

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP5670991B2	公开(公告)日	2015-02-18
申请号	JP2012258332	申请日	2012-11-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	サンウォンリ		
发明人	サンウォンリ		
IPC分类号	G02F1/1368 H01L21/336 H01L29/786 G02F1/1333 G02F1/133 G06F3/041 G06F3/044		
CPC分类号	G02F1/13306 G02F1/13338 G02F1/13454 G02F1/1368 G02F2001/134372 G02F2202/103 G02F2202/104 G06F3/0412 G06F3/0446 H01L27/1222 H01L29/78621 G06F3/044 G06F2203/04103 G09G3/3677 H01L21/8232 G09G2310/0291 G09G2310/061		
FI分类号	G02F1/1368 H01L29/78.612.Z H01L29/78.616.A G02F1/1333 G02F1/133.530 G02F1/133.550 G06F3/041.320.A G06F3/041.330.D G06F3/041.350.C G06F3/044.E G06F3/041.412		
F-TERM分类号	2H092/GA51 2H092/GA59 2H092/GA60 2H092/GA62 2H092/JA25 2H092/JA26 2H092/JA31 2H092/JA33 2H092/JB57 2H092/JB69 2H092/KA04 2H092/KA10 2H092/KA12 2H092/MA04 2H092/MA18 2H092/MA27 2H092/NA22 2H092/NA25 2H092/QA07 2H189/HA11 2H189/HA16 2H189/JA05 2H189/JA10 2H189/JA14 2H189/LA10 2H189/LA28 2H189/LA31 2H192/AA24 2H192/BB11 2H192/CB02 2H192/CB05 2H192/CB45 2H192/CB53 2H192/CC24 2H192/CC42 2H192/EA15 2H192/EA43 2H192/EA67 2H192/FB03 2H192/FB05 2H192/FB15 2H192/GB33 2H192/GB42 2H192/GD61 2H193/ZA04 2H193/ZA07 2H193/ZB30 2H193/ZC24 2H193/ZF42 2H193/ZF43 2H193/ZF44 2H193/ZJ02 2H193/ZQ06 2H193/ZQ11 2H193/ZQ16 5B068/AA04 5B068/AA22 5B068/BB08 5B068/BC02 5B068/BC07 5B087/AA02 5B087/CC02 5B087/CC39 5F110/AA03 5F110/AA30 5F110/BB02 5F110/CC02 5F110/CC07 5F110/DD02 5F110/DD13 5F110/DD14 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE43 5F110/FF02 5F110/FF03 5F110/FF29 5F110/GG02 5F110/GG13 5F110/GG15 5F110/GG25 5F110/HJ01 5F110/HK09 5F110/HK16 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL12 5F110/HM15 5F110/NN03 5F110/NN04 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN41 5F110/NN46 5F110/NN47 5F110/NN72 5F110/NN78 5F110/QQ11		
代理人(译)	Kajinami秩序 上田俊一 吉田纯一郎		
优先权	1020120043074 2012-04-25 KR		
其他公开文献	JP2013228668A		
外部链接	Espacenet		

摘要(译)

公开了一种具有触摸功能的LCD及其制造方法，其有助于提高显示和触摸触摸感测性能，该LCD装置包括显示区域中的像素薄膜晶体管（TFT）；非显示区域中的栅极驱动器的缓冲TFT，其中像素TFT的轻掺杂漏极（LDD）长度不同于缓冲TFT的LDD长度。

【 2 】

